



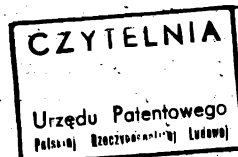
Patent dodatkowy
do patentu nr _____

Zgłoszono: 80 01 21 (P. 221490)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 81 07 24

Opis patentowy opublikowano: 1986 04 10



Int. Cl.³ H03K 21/30

Twórcy wynalazku: Ireneusz Motyka, Barbara Ostrowska, Jan Czyż

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Systemów Mechanizacji, Elektrotechniki i Automatyki
Górnicy, Katowice (Polska)

Układ sterowania cyfrowego licznika rewersyjnego

1

Przedmiotem wynalazku jest układ sterowania cyfrowego licznika rewersyjnego uwzględniający znak polaryzacji stanu licznika.

W znanych i stosowanych dotychczas w elektronice rozwiązaniach układów sterujących pracą cyfrowego licznika rewersyjnego, uwzględniających znak polaryzacji licznika, wykorzystywana jest deszyfracja stanu zerowego licznika. Rozwiązania te są znacznie rozbudowane, ponieważ wymagają dodatkowych elementów do deszyfracji stanu zerowego licznika.

Znany jest z publikacji „Cyfrowe układy scalone w technice systemowej” — wyd. MON Warszawa 1977 r. układ, w którym do deszyfracji stanu zerowego licznika rewersyjnego zastosowane zostały elementy logiczne zanegowanej sumy i wielow wyjściowego elementu zanegowanego iloczynu.

Równolegle wyjścia z poszczególnych dekad licznika połączone są z odpowiadającymi im wejściami zanegowanych sum logicznych, natomiast wyjścia tych sum logicznych połączone są z wejściami elementu zanegowanego iloczynu logicznego. Sygnał wyjściowy z elementu zanegowanego iloczynu logicznego jest sygnałem wyjściowym deszyfrującym stan zerowy licznika i jest podawany na wejście przerzutnika, którego wyjście steruje wejściami impulsowymi licznika rewersyjnego.

Wadą rozwiązania jest wzrost liczby elementów deszyfrujących stan zerowy licznika wraz ze wzrostem liczby dekad licznika rewersyjnego.

2

Układ sterowania cyfrowego licznika rewersyjnego ma wyjście sygnału pożyczki licznika rewersyjnego połączone poprzez element logiczny negacji z wejściami zerującymi poszczególnych dekad licznika rewersyjnego i równolegle z wejściem taktującym przerzutnika. Wejście informacyjne przerzutnika jest połączone z jednym z wejść sumy modulo. Natomiast wyjście przerzutnika jest połączone z drugim wejściem sumy modulo, której wyjście poprzez elementy logiczne negacji i sumy jest połączone z wejściami impulsowymi licznika rewersyjnego.

Zaletą układu według wynalazku jest stała liczba elementów cyfrowych niezależnie od liczby dekad licznika, bez konieczności stosowania dodatkowych elementów deszyfrujących stan zerowy licznika rewersyjnego.

Przedmiot wynalazku został uwidoczniiony w przykładzie wykonania na rysunku w postaci schematu logicznego.

Jak to pokazano na rysunku, układ składa się z licznika rewersyjnego 1, którego wyjście sygnału pożyczki S4 jest połączone poprzez element logiczny 4 odwracający sygnał z wejściami zerującymi poszczególnych dekad licznika rewersyjnego 1 i równolegle z wejściem taktującym przerzutnika 2. Wejście informacyjne przerzutnika 2 jest połączone z jednym z wejść sumy modulo 3, natomiast wyjście jest połączone z drugim wejściem sumy modulo 3. Wyjście sumy modulo 3 poprzez elementy logiczne

negacji 5 i sumy 6, 7 jest połączone z wejściami impulsowymi licznika rewersyjnego 1.

Układ działa następująco. Na wejście informacyjne przerzutnika 2 jest podawany sygnał S1 oraz równocześnie na jedno z wejść sumy modulo 3. Na drugie wejście sumy modulo 3 jest podawany sygnał S2 wyjściowy z przerzutnika 2. Sygnał wyjściowy S3 sumy modulo 3 poprzez elementy logiczne negacji 5 i sumy 6, 7 blokuje wejścia impulsowe licznika rewersyjnego 1. Jeżeli na wyjściu sumy modulo 3 sygnał S3 ma wartość zera logicznego, wówczas blokowane jest wejście odejmujące licznika rewersyjnego 1, a gdy sygnał S3 ma wartość jedynki logicznej, wówczas blokowane jest wejście dodające licznika rewersyjnego 1.

Narastające zbocze impulsu zanegowanego sygnału S4 pożyczki z najstarszej dekad licznika rewersyjnego ustala na wyjściu przerzutnika 2 stan sygnału wejściowego S1, w wyniku czego sygnał wyjściowy S3 sumy modulo 3 przyjmuje stan zera logicznego i blokuje wejście odejmujące licznika rewersyjnego. Jednocześnie zanegowany sygnał pożyczki S4 utrzymuje stan zerowy licznika rewersyjnego 1 do chwili pojawienia się stanu zera logicznego na wyjściu sumy modulo 3. Sygnał S2 wyjściowy przerzutnika 2 określa znak polaryzacji licznika rewersyjnego 1, przy czym zero logiczne odpowiada znakowi minus, a jedynka logiczna znakowi plus.

Układ według wynalazku może być stosowany w dowolnym liczniku rewersyjnym zliczającym w kodzie BCD lub binarnym.

Zastrzeżenie patentowe

- Układ sterowania cyfrowego licznika rewersyjnego uwzględniający znak polaryzacji licznika, **znamienny tym**, że wyjście sygnału pożyczki (S4) licznika rewersyjnego (1) jest połączone poprzez element logiczny negacji (4) z wejściami zerującymi poszczególnych dekad licznika rewersyjnego (1) i równolegle z wejściem taktującym przerzutnika (2), którego wejście informacyjne połączone jest z jednym z wejść sumy modulo (3), natomiast wyjście przerzutnika (2) jest połączone z drugim wejściem sumy modulo (3), której wyjście poprzez elementy logiczne negacji (5) i sumy (6, 7) jest połączone z wejściami impulsowymi licznika rewersyjnego (1).

