

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年3月30日(2006.3.30)

【公開番号】特開2003-273240(P2003-273240A)

【公開日】平成15年9月26日(2003.9.26)

【出願番号】特願2002-76182(P2002-76182)

【国際特許分類】

H 01 L 27/092 (2006.01)

H 01 L 21/8238 (2006.01)

H 01 L 29/78 (2006.01)

【F I】

H 01 L 27/08 3 2 1 A

H 01 L 29/78 3 0 1 N

H 01 L 27/08 3 2 1 C

【手続補正書】

【提出日】平成18年2月13日(2006.2.13)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板に形成されたnチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタを有する半導体装置の製造方法であって、

引っ張り応力を持つ第1の絶縁膜を前記nチャネル導電型電界効果トランジスタ及び前記pチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成する(a)工程と、

前記第1の絶縁膜の引っ張り応力よりも絶対値が大きい圧縮応力を持つ第2の絶縁膜を前記nチャネル導電型電界効果トランジスタ及び前記pチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成する(b)工程と、

エッチング処理を施して、前記nチャネル導電型電界効果トランジスタ上の前記第2の絶縁膜を選択的に除去する(c)工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】

請求項1に記載の半導体装置の製造方法において、

前記第2の絶縁膜の圧縮応力は、前記第1の絶縁膜の引っ張り応力の2倍以上であることを特徴とする半導体装置の製造方法。

【請求項3】

請求項1に記載の半導体装置の製造方法において、

前記(c)工程は、等方性エッチングで行うことを特徴とする半導体装置の製造方法。

【請求項4】

請求項1に記載の半導体装置の製造方法において、

前記(a)工程は、前記(b)工程の前に実施することを特徴とする半導体装置の製造方法。

【請求項5】

請求項1に記載の半導体装置の製造方法において、

前記第1及び第2の絶縁膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜で

あることを特徴とする半導体装置の製造方法。

【請求項 6】

半導体基板に形成された n チャネル導電型電界効果トランジスタ及び p チャネル導電型電界効果トランジスタを有する半導体装置の製造方法であって、

圧縮応力を持つ第 1 の絶縁膜を前記 n チャネル導電型電界効果トランジスタ及び前記 p チャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成する (a) 工程と、

前記第 1 の絶縁膜の圧縮応力よりも絶対値が大きい引っ張り応力を持つ第 2 の絶縁膜を前記 n チャネル導電型電界効果トランジスタ及び前記 p チャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成する (b) 工程と、

エッチング処理を施して、前記 p チャネル導電型電界効果トランジスタ上の前記第 2 の絶縁膜を選択的に除去する (c) 工程とを有することを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 6 に記載の半導体装置の製造方法において、

前記第 2 の絶縁膜の引っ張り応力は、前記第 1 の絶縁膜の圧縮応力の 2 倍以上であることを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 6 に記載の半導体装置の製造方法において、

前記 (c) 工程は、等方性エッチングで行うことを特徴とする半導体装置の製造方法。

【請求項 9】

請求項 6 に記載の半導体装置の製造方法において、

前記 (a) 工程は、前記 (b) 工程の前に実施することを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 6 に記載の半導体装置の製造方法において、

前記第 1 及び第 2 の絶縁膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜であることを特徴とする半導体装置の製造方法。

【請求項 11】

半導体基板に形成された n チャネル導電型電界効果トランジスタ及び p チャネル導電型電界効果トランジスタを有する半導体装置であって、

引っ張り応力を持つ第 1 の絶縁膜が、前記 n チャネル導電型及び p チャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成され、

前記第 1 の絶縁膜の引っ張り応力よりも絶対値が大きい圧縮応力を持つ第 2 の絶縁膜が、前記 p チャネル導電型電界効果トランジスタ上にこのゲート電極を覆うようにして選択的に形成されていることを特徴とする半導体装置。

【請求項 12】

請求項 11 に記載の半導体装置において、

前記第 2 の絶縁膜の圧縮応力は、前記第 1 の絶縁膜の引っ張り応力の 2 倍以上であることを特徴とする半導体装置。

【請求項 13】

半導体基板に形成された n チャネル導電型電界効果トランジスタ及び p チャネル導電型電界効果トランジスタを有する半導体装置であって、

圧縮応力を持つ第 1 の絶縁膜が、前記 n チャネル導電型及び p チャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして形成され、

前記第 1 の絶縁膜の圧縮応力よりも絶対値が大きい引っ張り応力を持つ第 2 の絶縁膜が、前記 n チャネル導電型電界効果トランジスタ上にこのゲート電極を覆うようにして選択的に形成されていることを特徴とする半導体装置。

【請求項 14】

請求項 13 に記載の半導体装置において、

前記第2の絶縁膜の引っ張り応力は、前記第1の絶縁膜の圧縮応力の2倍以上であることを特徴とする半導体装置。

【請求項15】

請求項11又は13に記載の半導体装置において、

前記第1及び第2の絶縁膜は、窒化シリコン膜であることを特徴とする半導体装置。

【請求項16】

半導体基板に形成されたnチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタを有する半導体装置の製造方法であって、

引っ張り応力を持つ絶縁膜を前記nチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うように形成する工程と、

前記pチャネル導電型電界効果トランジスタ上の前記絶縁膜に元素を導入して、前記絶縁膜を前記pチャネル導電型電界効果トランジスタのチャネル形成領域に圧縮応力を発生させる膜に変換する工程とを有することを特徴とする半導体装置の製造方法。

【請求項17】

請求項16に記載の半導体装置の製造方法において、

元素は、前記絶縁膜に含まれる元素と同一の元素であることを特徴とする半導体装置の製造方法。

【請求項18】

請求項16に記載の半導体装置の製造方法において、

前記変換工程は、前記元素導入の後、熱処理を施す工程を有し、前記膜の体積膨張を用いることを特徴とする半導体装置の製造方法。

【請求項19】

請求項16に記載の半導体装置の製造方法において、

前記絶縁膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜であることを特徴とする半導体装置の製造方法。

【請求項20】

半導体基板に形成されたnチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタを有する半導体装置であって、

前記nチャネル導電型及びpチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして膜が形成され、

前記膜は、前記nチャネル導電型電界効果トランジスタのチャネル形成領域に引っ張り応力を発生させる膜応力を持つ第1の部分と、前記pチャネル導電型電界効果トランジスタのチャネル形成領域に圧縮応力を発生させる膜応力を持つ第2の部分とを有し、

前記膜の第2の部分は、前記第1の部分よりも膜中の元素濃度が高いことを特徴とする半導体装置。

【請求項21】

請求項20に記載の半導体装置において、

前記膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜であることを特徴とする半導体装置。

【請求項22】

半導体基板に形成された第1の電界効果トランジスタであって、そのゲート電極の側壁に設けられたサイドウォールスペーサと前記半導体基板の素子分離領域との間の半導体領域上にシリサイド層を持つ第1の電界効果トランジスタと、

前記半導体基板に形成された第2の電界効果トランジスタであって、そのゲート電極の側壁に設けられたサイドウォールスペーサと前記半導体基板の素子分離領域との間の半導体領域上にシリサイド層を持たない第2の電界効果トランジスタと、

前記第1の電界効果トランジスタのチャネル形成領域に応力を発生させる第1の絶縁膜であって、前記第1の電界効果トランジスタ上に、そのゲート電極を覆うようにして形成された第1の絶縁膜と、

前記第2の電界効果トランジスタのチャネル形成領域に応力を発生させる第2の絶縁膜

であって、前記第2の電界効果トランジスタ上に、そのゲート電極を覆うようにして形成された第2の絶縁膜とを有し、

前記第2の電界効果トランジスタの半導体領域と前記第2の絶縁膜との間には第3の絶縁膜が設けられ、

前記第1の電界効果トランジスタのシリサイド層と前記第1の絶縁膜との間には、前記第3の絶縁膜が設けられてないことを特徴とする半導体装置。

#### 【請求項2\_3】

半導体基板に形成されたnチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタを有する半導体装置の製造方法であって、

前記pチャネル導電型電界効果トランジスタのゲート電極と前記半導体基板の素子分離領域との間の半導体領域を絶縁膜で覆った状態で、前記nチャネル導電型電界効果トランジスタ及び前記pチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして、前記nチャネル導電型電界効果トランジスタのチャネル形成領域に引っ張り応力を発生させる第1の絶縁膜を形成する(a)工程と、

エッチング処理を施して、前記pチャネル導電型電界効果トランジスタ上の前記第1の絶縁膜を選択的に除去する(b)工程とを有することを特徴とする半導体装置の製造方法。

#### 【請求項2\_4】

請求項2\_3に記載の半導体装置の製造方法において、

前記絶縁膜はシリコン酸化膜であり、

前記第1の絶縁膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜であることを特徴とする半導体装置の製造方法。

#### 【請求項2\_5】

半導体基板に形成されたnチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタを有する半導体装置の製造方法であって、

前記nチャネル導電型電界効果トランジスタのゲート電極と前記半導体基板の素子分離領域との間の半導体領域を絶縁膜で覆った状態で、前記nチャネル導電型電界効果トランジスタ及び前記pチャネル導電型電界効果トランジスタ上にこれらのゲート電極を覆うようにして、前記pチャネル導電型電界効果トランジスタのチャネル形成領域に圧縮応力を発生させる第1の絶縁膜を形成する(a)工程と、

エッチング処理を施して、前記nチャネル導電型電界効果トランジスタ上の前記第1の絶縁膜を選択的に除去する(b)工程とを有することを特徴とする半導体装置の製造方法。

#### 【請求項2\_6】

請求項2\_5に記載の半導体装置の製造方法において、

前記絶縁膜はシリコン酸化膜であり、

前記第1の絶縁膜は、窒化シリコン膜からなる自己整合コンタクト用絶縁膜であることを特徴とする半導体装置の製造方法。

#### 【請求項2\_7】

請求項1又は6に記載の半導体装置の製造方法において、

更に、前記(c)工程の後に、前記半導体基板の表面に到達する、前記nチャネル導電型電界効果トランジスタ及びpチャネル導電型電界効果トランジスタのためのソース・ドレイン用コンタクト孔を形成する工程を有することを特徴とする半導体装置の製造方法。