

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-50776

(P2006-50776A)

(43) 公開日 平成18年2月16日(2006.2.16)

(51) Int. Cl.	F I			テーマコード (参考)	
H02M 1/08 (2006.01)	H02M 1/08	A	5H007		
H02M 7/537 (2006.01)	H02M 7/537	E	5H740		

審査請求 未請求 請求項の数 16 O L (全 13 頁)

(21) 出願番号	特願2004-227938 (P2004-227938)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成16年8月4日(2004.8.4)	(74) 代理人	100097445 弁理士 岩橋 文雄
		(74) 代理人	100103355 弁理士 坂口 智康
		(74) 代理人	100109667 弁理士 内藤 浩樹
		(72) 発明者	小川 正則 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		Fターム(参考)	5H007 AA04 AA06 BB06 CA02 DB03 DC02 DC08 FA01 5H740 AA04 AA05 BA12 BC01 BC02 HH07 JB01 LL01 MM01 MM08

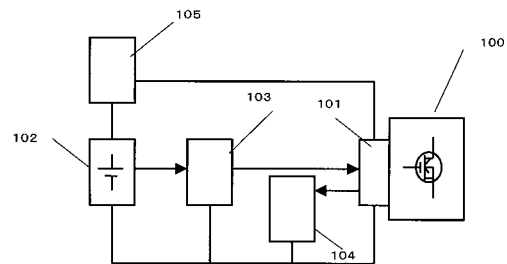
(54) 【発明の名称】 半導体スイッチ回路および電力変換装置およびインバータ装置および空気調和機

(57) 【要約】

【課題】半導体スイッチ用の駆動電源を不要とし、信頼性が高く、応答速度が速く、スイッチング特性にあわせた適切な駆動制御が可能といった半導体スイッチ回路半導体スイッチ回路およびその応用商品を提供することを目的とする。

【解決手段】半導体スイッチ100と、電源供給手段102と、電圧昇圧手段103とを備え、前記電源供給手段102の出力電圧は、前記半導体スイッチ100の動作電圧以下であることを特徴とするもので、電源供給手段102における2次側回路が簡素化され部品点数が削減できる。また、常に半導体スイッチ100における最適なスイッチング速度を具現化するゲート駆動を電圧昇圧手段103における昇圧動作で実現できる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体スイッチと、電源供給手段と、電圧昇圧手段とを備え、前記電源供給手段の出力電圧は、前記半導体スイッチの動作電圧以下であることを特徴とする半導体スイッチ回路。

【請求項 2】

半導体スイッチは MOS ゲート型駆動素子であり、ゲート動作閾電圧は電源供給手段の出力電圧より大きい値であることを特徴とする請求項 1 記載の半導体スイッチ回路。

【請求項 3】

電圧昇圧手段は、過電圧制限手段を有する請求項 1 または 2 記載の半導体スイッチ回路。

【請求項 4】

半導体スイッチ回路は、駆動電荷保持手段を有する請求項 1 ~ 3 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 5】

駆動電荷保持手段は、ダイオードおよび半導体スイッチ駆動端子入力容量に基づいて形成される請求項 4 記載の半導体スイッチ回路。

【請求項 6】

電圧昇圧手段は、インダクタンスと ON / OFF を繰り返す昇圧スイッチとから構成されることを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 7】

昇圧スイッチにおけるスイッチ周波数もしくは昇圧スイッチにおける ON / OFF のデュティを変更することにより、電圧昇圧手段における出力電圧を変更することを特徴とする請求項 6 項記載の半導体スイッチ回路。

【請求項 8】

電圧昇圧手段における出力電圧を、半導体スイッチにおける接合部の温度に基づいて変更することを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 9】

電圧昇圧手段における出力電圧を、半導体スイッチに流れる電流値に基づいて変更することを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 10】

半導体スイッチにおける接合部の温度を、前記半導体スイッチに設けたケルビン端子により検出することを特徴とする請求項 8 記載の半導体スイッチ回路。

【請求項 11】

半導体スイッチの駆動端子に、電荷引抜き手段を設けたこと特徴とする請求項 1 ~ 10 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 12】

半導体スイッチと、半導体スイッチ駆動手段と、電圧昇圧手段とをモノリシック IC 化したことを特徴とする請求項 1 ~ 11 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 13】

電源供給手段は、少なくとも半導体スイッチ手段と半導体スイッチ駆動手段へ伝達される元信号発生を行う制御手段との両手段へ、電力を供給することを特徴とする請求項 1 ~ 12 のいずれか 1 項に記載の半導体スイッチ回路。

【請求項 14】

上記請求項 1 ~ 13 のいずれか 1 項に記載の半導体スイッチ回路を搭載したことを特徴とする電力変換装置。

【請求項 15】

上記請求項 1 ~ 13 のいずれか 1 項に記載の半導体スイッチ回路を搭載したことを特徴とするインバータ装置。

【請求項 16】

上記請求項 15 記載のインバータ装置を搭載したことを特徴とする空気調和機。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

本発明は、I G B T、F E T、バイポーラなどのトランジスタ駆動回路、およびその駆動電源構成、およびそれらから構成される半導体スイッチ回路およびその応用商品に関するものである。

【背景技術】

【0002】

従来、この種の半導体スイッチは、半導体スイッチに必要な駆動端子用閾値電圧を電源回路で作り、別途駆動端子を駆動するトランジスタスイッチでゲート電圧を印加/遮断することにより、半導体スイッチを駆動していた（例えば、特許文献1参照）。一般的に、この種の半導体スイッチ（F E TやI G B Tなど）における閾値電圧（ V_{th} ）は、15V前後に設定される。これは、半導体スイッチのオン損失、デバイスとしての耐圧やゲート酸化膜の信頼性などから設計的に選択される。このとき、電源回路としては、少なくともゲート駆動電圧とシステム制御用マイコンなど波形生成回路における電圧が異なると、複数の電源回路もしくはマルチ出力の電源を構成することが必要であった。また、比較的大電流の領域においては、この半導体スイッチ駆動用電源を別個に持つことなく、半導体スイッチが接続される高電圧回路から、降圧回路を介して所定の電源電圧を創出する場合もあった。（例えば、特許文献2参照）。

10

【0003】

図10は、特許文献1に記載された従来の半導体スイッチの駆動回路において、とくに本願に関する主要な回路構成を抜粋したものである。図10に示すように、半導体スイッチ1と、ON用ゲート抵抗2、OFF用ゲート抵抗2'と、ON用トランジスタスイッチ3、OFF用トランジスタスイッチ3'と、ゲート安定用抵抗4と、ドライブ電源5、5'から構成されている。半導体スイッチ1のゲート閾値電圧は15V前後になるために、ドライブ電源5は+15Vを供給し、かつ5'は半導体スイッチ1のOFF時における逆バイアス電源で通常5~15V程度で設定される。このドライブ電源5、5'からの電源は、ON用トランジスタスイッチ3、OFF用トランジスタスイッチ3'を介して、半導体スイッチ1のゲートに供給され、オン/オフ動作をおこなう。また、そのオン/オフ信号の信号源は、たとえば、マイクロコンピュータ、DSP、スイッチング電源制御回路など信号生成手段（図示せず）から供給される。しかしながら、これら信号生成手段における回路駆動電圧は、一般的に回路デバイスプロセス上の制約から、低電圧であり2~5Vが用いられるのが一般的であった。

20

30

【0004】

よって、このような半導体スイッチを用いた電力変換装置では、独立した2次側電源出力をもつ、図11に示すような電源回路が必要であった。同図は、従来この種の駆動回路において使用される2次側出力を複数もつ電源回路の構成を示したものであり、1次側回路10と2次側出力回路11、11'の2出力電圧から構成される。

【0005】

また、図12は特許文献2に記載された従来の半導体スイッチ駆動回路電源を高圧電源系から、降圧回路を介して所定の駆動電源を構成したものである。同図に示すように、半導体スイッチ20と、電源21と、電源21を半導体スイッチ20のゲート駆動電圧まで降圧する降圧回路を構成するインダクタンス22とトランジスタ23と、半導体スイッチ20におけるゲート発振防止回路を構成するインダクタンス24、抵抗25、コンデンサ26、抵抗27と、トランジスタ23を駆動する外部信号源28と、信号電圧用絶縁トランス29と、過電圧保護手段としてツナーダイオード30と、コンデンサ31から構成されるものである。

40

【0006】

この構成によれば、半導体スイッチ20駆動用の特別な電源を用いることなく、駆動電源21からインダクタンス22およびトランジスタスイッチ23を介して、半導体スイッチ20のゲート端子に所定の電源を供給することができる。しかしながら、半導体スイッ

50

チ 20 の駆動信号 28 は、降圧に設定された一定のデューティパルス状もしくは高周波信号と半導体スイッチ 20 の駆動信号とを重畳させたもので、トランス 29 を介して、トランジスタスイッチ 23 を駆動し、駆動電源 21 を降圧すると同時に所定の電圧を半導体スイッチ 20 のゲートに印加していた。

【特許文献 1】特開 2001 - 37207 号公報

【特許文献 2】特開平 11 - 97995 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、図 10 に示す従来の構成では、電源系統が少なくとも 2 系統必要となり、電源回路の構成部品点数増およびコスト UP といった課題を有していた。 10

また、半導体スイッチ 1 におけるゲート駆動においては、オン時の速度は抵抗 2 とトランジスタ 3 の駆動能力で決定され、オフ時の速度は抵抗 2' とトランジスタ 3' の駆動能力で決定され、ハード的に決定されるので変更することができない。この種のスイッチング回路を設計時において、スイッチング速度を速めるには、抵抗 2、2' の抵抗値を小さくすることが一般的ではあるが、しかしながら、この手法ではゲート電流のピーク電流が大きくなるとともに、半導体スイッチ 1 の負荷電流にも電流ひげが立ち、ノイズ発生、スイッチングロスの増加の原因となるといった課題を有していた。

【0008】

また、一般的に、この種の半導体スイッチ特性として、駆動電流値および接合部温度により、スイッチング速度（オン、オフ時間）が変化するが、ゲート駆動波形が一定であるために、これら外的要因に対応することができない。この結果、課題として、想定される実使用範囲での最悪条件での設計となり、必要以上のデッドタイム設定が必要となり、スイッチング損失の増加、発生ノイズの増加など種々の課題を有していた。 20

【0009】

また、図 12 に示す従来構成では、駆動信号 28 の発生時において、高周波成分を重畳させることが必要であるといった制約とともに、回路動作の時定数により追従性が悪くなるといった課題を有していた。

【0010】

また、ゲート電圧を高電圧の駆動電源 21 から降圧しているために回り込みなどにより、ゲート耐圧破壊に至るといった信頼性に課題を有している。 30

【0011】

本発明は、前記従来の課題を解決するもので、半導体スイッチ用の駆動電源を不要とし、信頼性が高く、応答速度が速く、スイッチング特性にあわせた適切な駆動制御が可能といった半導体スイッチ回路半導体スイッチ回路およびその応用商品を提供することを目的とする。

【課題を解決するための手段】

【0012】

前記従来の課題を解決するために、本発明の半導体スイッチ回路は、半導体スイッチと、電源供給手段と、電圧昇圧手段とを備え、前記電源供給手段の出力電圧は、前記半導体スイッチの動作電圧以下であることを特徴とするもので、電源供給手段における 2 次側回路が簡素化され部品点数が削減できる。また、常に半導体スイッチにおける最適なスイッチング速度を具現化するゲート駆動を電圧昇圧手段における昇圧動作で実現できる。さらに、ゲート電圧の充放電曲線を選択できるので ON 時における突入電流やひげ電流がなくなり、ノイズ低減を実現する。また、半導体デバイスの温度・電流に応じ、駆動時間を制御できるのでスイッチング損失を低減できるようになる。とくに、降圧のための重畳信号発生が不要となり、信頼性面も不安がないといった特徴を有するものである。 40

【発明の効果】

【0013】

本発明によれば、半導体スイッチ用の駆動電源を不要とし、信頼性が高く、応答速度が 50

速く、スイッチング特性にあわせた適切な駆動制御が可能といった半導体スイッチ回路半導体スイッチ回路およびその応用商品を提供できる。

【発明を実施するための最良の形態】

【0014】

第1の発明は、半導体スイッチと、電源供給手段と、電圧昇圧手段とを備え、前記電源供給手段の出力電圧は、前記半導体スイッチの動作電圧以下であることを特徴とするもので、半導体スイッチ駆動手段用の電源供給手段を具備する必要がなくなり、半導体スイッチ回路の小型化・少部品化することができる。

【0015】

第2の発明は、半導体スイッチはMOSゲート型駆動素子であり、ゲート動作閾電圧は電源供給手段の出力電圧より大きい値であることを特徴とするもので、入力インピーダンスが高いことにより、駆動時に電荷の漏洩がすくないために、効率よく入力ゲート動作閾電圧 V_{th} 以上に電圧増幅が可能となり、半導体スイッチ回路の小型化・少部品化が可能である。

10

【0016】

第3の発明は、電圧昇圧手段は、過電圧制限手段を有するもので、半導体スイッチのゲート端子の過電圧保護手段となり、半導体スイッチ回路の信頼性向上を図ることができる。

【0017】

第4の発明は、半導体スイッチ回路は、駆動電荷保持手段を有するもので、より効率よくオン駆動することが可能となり、効率よい駆動を実現することができる。

20

【0018】

第5の発明は、駆動電荷保持手段は、ダイオードおよび半導体スイッチ駆動端子入力容量に基づいて形成されるもので、電荷保持手段を構成する容量手段として半導体スイッチ駆動端子入力容量を用いて、ダイオードにより放電経路のインピーダンスを高くすることにより、放電時定数を構成することが可能となり、半導体スイッチ回路の駆動回路の小型化・少部品化を実現可能にすることができる。

【0019】

第6の発明は、電圧昇圧手段は、インダクタンスとON/OFFを繰り返す昇圧スイッチとから構成されることを特徴とするもので、電圧昇圧手段を、インダクタンスとON/OFFを繰り返す昇圧スイッチとから構成することにより、インダクタンスに蓄えられたエネルギーをもとに昇電圧(昇圧)することが可能となり、効率よく入力ゲート動作閾電圧 V_{th} 以上することができる。

30

第7の発明は、昇圧スイッチにおけるスイッチ周波数もしくは昇圧スイッチにおけるON/OFFのデューティを変更することにより、電圧昇圧手段における出力電圧を変更することを特徴とするもので、昇圧スイッチにおけるON/OFF動作において、スイッチ周波数、もしくは昇圧スイッチのデューティ比率を可変することにより、半導体スイッチのゲート端子に印加される電圧値を可変したり、充電時間を変更することが可能となり、半導体スイッチの適切な駆動を実現することができる。

【0020】

第8の発明は、電圧昇圧手段における出力電圧を、半導体スイッチにおける接合部の温度に基づいて変更することを特徴とするもので、電圧昇圧手段における出力電圧を前記半導体スイッチにおける接合部温度により変更することにより、半導体デバイスのスイッチング速度特性の温度依存性をゲート駆動回路の電圧印加波形により補償することが可能となり、常に低損失のスイッチングおよび低ノイズ化を実現することができる。

40

【0021】

第9の発明は、電圧昇圧手段における出力電圧を、半導体スイッチに流れる電流値に基づいて変更することを特徴とするもので、電圧昇圧手段における出力電圧を前記半導体スイッチにおける(負荷)電流値により変更することにより、半導体デバイスのスイッチング速度特性の電流依存性をゲート駆動回路の電圧印加波形により補償することが可能とな

50

り、常に低損失のスイッチングおよび低ノイズ化を実現することができる。

【0022】

第10の発明は、半導体スイッチにおける接合部の温度を、前記半導体スイッチに設けたケルビン端子により検出することを特徴とするもので、接合温度検出を半導体スイッチに設けたケルビン端子により検出することにより、半導体デバイスのスイッチング速度特性の温度依存性をゲート駆動回路の電圧印加波形により補償することが可能となり、精度の高い温度検出を温度センサを設けることなく実現することができる。

【0023】

第11の発明は、半導体スイッチと、半導体スイッチ駆動手段と、電圧昇圧手段とをモノリシックIC化したことを特徴とするもので、半導体スイッチ回路における駆動端子に電荷引抜き手段を具備することにより、半導体スイッチにおけるOFF時における動作が安定化および高速化が可能となり、スイッチングの安定化や損失低減を実現することができる。

10

【0024】

第12の発明は、半導体スイッチと、半導体スイッチ駆動手段と、電圧昇圧手段とをモノリシックIC化したことを特徴とするもので、よりいっそう小型化が可能となり、しいては半導体スイッチング回路の小型化・軽量化を実現することができる。

【0025】

第13の発明は、電源供給手段は、少なくとも半導体スイッチ手段と半導体スイッチ駆動手段へ伝達される元信号発生を行う制御手段との両手段へ、電力を供給することを特徴とするもので、少なくとも半導体スイッチ手段と半導体スイッチ手段を駆動する元信号の発生・制御手段との両手段に供給でき、電源構成が簡略化され、小型・少部品化とともに低ノイズ・高効率化を実現することができる。

20

【0026】

第14の発明は、上記請求項1～13のいずれか1項に記載の半導体スイッチ回路を搭載したことを特徴とする電力変換装置で、省スペースとなり、小型の電力変換装置を実現することができる。

【0027】

第15の発明は、上記請求項1～13のいずれか1項に記載の半導体スイッチ回路を搭載したことを特徴とするインバータ装置で、省スペース、低ノイズ、低損失であるインバータ装置の実現が可能である。

30

【0028】

第16の発明は、上記請求項15に記載のインバータ装置を搭載したことを特徴とする空気調和機で、室内外機における電装品のスペースが小型化ができ、発生ノイズ対策部品削減ができ、温度・電流によるスイッチング特性変動の補償が可能となり、低損失な空気調和機を実現することができる。

【0029】

以下、本発明の実施の形態について、図面を参照しながら説明する。なお、この実施の形態によって本発明が限定されるものではない。

【0030】

(実施の形態1)

図1は、本発明の第1の実施の形態における構成図を示すものである。

40

【0031】

図1において、100は中耐圧の中型電流用FETなどのであり、101は半導体スイッチ駆動端子(ゲート端子)であり、102は電源供給手段DC電源(+5Vの出力電圧)であり、103は前記電源供給手段102からの電源電圧を(+15Vまでに)昇圧動作する電圧昇圧手段であり、104は半導体スイッチ駆動端子(ゲート端子)の電荷引き抜き手段(小信号トランジスタ)であり、105は半導体スイッチ駆動手段101に対する過電圧制限手段(ツエナーダイオードなど)であり、それぞれが同図のように構成接続されたものである。

50

【0032】

以上のように構成された半導体スイッチ回路について、以下その動作、作用を説明する。

【0033】

まず、図1を用いて動作の概要を説明し、以下、図2の回路図をもちいて回路動作を説明し、同じく図3を用いて本発明の他の実施の形態について説明をおこなう。以後、図4から図6を用いて、本発明の一実施の形態における回路定数を用いておこなったシミュレーション結果を引用し、回路動作の説明をおこなう。なお、図7～図9は半導体スイッチの代表的な特性図であり、随時必要に応じて引用する。

【0034】

まず、図1において、FETである半導体スイッチ手段100は、ゲート端子である半導体スイッチ駆動端子101をもちいており、ゲートの閾値電圧(V_{th})は、5～8V程度であり、実際にオン動作時には+15Vを印加するのが一般的である。いっぽう、この半導体スイッチを駆動する信号源などを発生するマイコン、DSP、制御回路などは、通常5V程度の電源電圧で駆動されており、電源供給手段102から電源供給されている。半導体スイッチ100をオン動作するには、電源供給手段102からの+5Vの電源電圧を電圧昇圧手段103により、+15Vまで昇圧動作するとともに、半導体スイッチ駆動端子(ゲート端子)101へ駆動信号として供給することにより、オン動作をおこなうものである。

【0035】

また、オフ時には、小信号トランジスタから構成される電荷引き抜き手段104により、半導体スイッチ駆動端子(ゲート端子)101の電荷(ゲート電圧)を引き抜くことにより、半導体スイッチ100をオフさせる。また、なんらかの異常で電圧昇圧手段103が異常となり、半導体スイッチ駆動端子101に過電圧が発生した場合には、ツエナーダイオードなどで構成される過電圧制限手段105が動作して、異常電圧を吸収し、半導体スイッチ駆動端子101を過電圧から保護するものである。また、半導体スイッチ100におけるオン/オフのスイッチング速度は、電圧昇圧手段103を単なるオン動作させるのではなく、半導体スイッチ100の動作周波数よりも充分高い周波数で駆動することにより、たとえばその周波数を変更したり、昇圧比を変更することにより実現できる。

【0036】

図2をもちいて、本発明の実施の形態について具体的な回路構成を持ちて説明をおこなう。

【0037】

同図において、半導体スイッチ手段として用いたのは、N-chFET110であり、 V_{ce} 450V、ドレイン電流20A、ゲート入力容量(同図において111で示す)が3000pF程度のものである。このFET110のゲートにはさらに、電荷引き抜き手段として小信号FET112および電荷保持手段としての小信号ダイオード113が接続されている。小信号FET112は、ドレイン電流1A程度のデバイスである。

【0038】

一方、小信号ダイオード113は、耐圧50V、順電流1A程度の I_{rr} の少ない、高速スイッチダイオードである。また、小信号ダイオード113は、電圧昇圧手段を構成するインダクタンス116および昇圧スイッチの機能を果たすFET114に接続されている。このインダクタンス116は、インダクタンス67.5 μ F程度のものである。このFET114も、耐圧50V、ドレイン電流1A程度のデバイスである。この昇圧回路の整流および逆流防止機能としても、前記小信号ダイオード113は機能する。

【0039】

なお、このスイッチ回路の電源としては、+5Vの出力をもつ直流電源115から構成される。なお、この直流電源115は、本半導体スイッチ回路へ電源を供給するとともに、前記FET112およびFET114を駆動するスイッチング信号を発生するマイコンから構成される制御部(図示せず)へも電源供給している。すなわち、本発明の半導体ス

10

20

30

40

50

スイッチ回路においては、従来、F E T 1 1 0 を駆動するために必要なゲート電圧として + 1 5 V 電源およびマイコンへの電源 + 5 V の両者が必要であったが、本実施の形態では電源 1 1 5 のみで同様の効果を実現することができている。

【 0 0 4 0 】

また、図 3 は図 2 における一実施の形態における半導体スイッチ回路に、ダイオード 1 1 9 およびツエナーダイオード 1 2 0 から構成される、過電圧制限手段を具備したものである。ダイオード 1 1 9 は、耐圧 5 0 V で順方向電圧の低いダイオード（たとえば、ショットキーダイオード）を用いている。また、ツエナーダイオード 1 2 0 は、クランプ電圧が 5 V 程度のものであればよい。また、同図において抵抗器 1 1 7 は、通常ゲートとエミッタ間に入れられ、ゲート発振を防止し、スイッチング動作の安定を保證するものである。通常、1 ~ 3 0 K が使用される。また、抵抗器 1 1 8 は、F E T 1 1 2 のオン時において、過電流を防止しかつ F E T 1 1 0 のオフ速度を決める抵抗器である。抵抗器 1 1 7 および抵抗器 1 1 8 は、本実施の形態においては、重要な意味をもつものではないが、回路動作上付加されるべきである。

10

【 0 0 4 1 】

このような構成での実施の形態において、回路動作を中心に説明する。

【 0 0 4 2 】

図 2 において、電源 1 1 5 は + 5 V であり、それよりも V_{th} の高い F E T 1 1 0 のゲートに印加しても、十分なオン状態を実現することはできない。しかしながら、電圧昇圧手段における F E T 1 1 4 がオン時は、電源 1 1 5 とインダクタンス 1 1 6 をショート状態にでき、インダクタンスには、回路抵抗値などでのみ制限されるまでの電流を流すことができる。また、F E T 1 1 4 のオン時間を変更することにより、インダクタンス 1 1 6 に流れる電流を制御することができる。すなわち、その際の電流値に応じて、 $L i^2 (J)$ の関係で決まる任意のエネルギーを蓄えることができる。

20

【 0 0 4 3 】

次に、この F E T 1 1 4 がオフ動作となると、この蓄えられたエネルギーおよび電流は、回路が閉塞となるために、行き場所を失い、ダイオード 1 1 3 を介して、ゲート容量 1 1 1 へ流れ込む。この F E T 1 1 4 のオン・オフを一定の周期で繰り返すことにより、ゲート容量 1 1 1 の両端電圧、すなわちゲート電圧となる。このゲート容量 1 1 1 に溜まった電荷は、ダイオード 1 1 3 に阻止されているために、リークする以外には消滅することはない。F E T 1 1 0 をオンさせるだけであれば、以上説明したように、F E T 1 1 4 を所定のオンオフデューティで駆動し、ゲート電圧が + 1 5 V になり、F E T 1 1 0 がオン状態になったところで、F E T 1 1 4 のスイッチングを停止すれば、オン状態を維持することが可能である。しかしながら、F E T 1 1 0 を任意のタイミングでオフされるには、ゲート容量 1 1 1 の電荷を引き抜き、ゲート電圧を V_{th} 以下に下げる必要がある。そのために、F E T 1 1 2 を F E T 1 1 0 のゲートとエミッタ間に接続し、F E T 1 1 2 を ON 動作させることにより、ゲート容量を放電する。

30

【 0 0 4 4 】

また、何らかの要因により、昇圧手段の異常により、ゲート電圧が F E T 1 1 0 のゲート保障電圧（通常はゲート酸化膜の耐圧に依存し、3 0 V 程度である）をこえると、破壊にいたるので、図 3 にしめす過電圧制限手段を用いる。この回路動作は、ゲート電圧が異常に上昇し、電源 1 1 5 (+ 5 V) + ツエナー電圧 (+ 5 V) + ダイオード 1 1 9 の V_f (0.7 V) をこえた場合には、ツエナー電流がダイオード 1 1 9 およびツエナー 1 2 0 を介して、電源 1 1 5 へ流れ込むことにより、所定の電圧値以上にゲート電圧が上昇しないように機能する。これにより、F E T 1 1 0 のゲート過電圧破壊を防止できるものである。

40

【 0 0 4 5 】

次に、図 4 ~ 図 6 をもちいて、電圧昇圧手段(回路)の動作をシュミレーション結果も用いて説明をおこなう。図 4 が、本実施の形態の図 3 における回路のうち、昇圧手段回路、すなわち直流電源 1 1 5、インダクタンス 1 1 6、小信号ダイオード 1 1 3、F E T 1 1

50

4、FET110のゲート容量111の回路をシュミレーションモデル化したものであり、各構成部品の定数は同図に示すとおりである。本図において、P1はスイッチング周波数およびデューティ比を設定する発信回路である。この発振回路における周波数およびデューティ比により、スイッチSW1(FET114に相当)が動作する。

【0046】

図5は、SW1のオン/オフの一周期の動作を拡大したものである。SW1がオンすると、L1が電源Vdc1に短絡状態で接続されるために、インダクタンスL1および抵抗R1で制限される電流が流れる。この電流は、およそ一定の漸増特性を示しながら電流が増えていく。次にSW1がオフすると、L1に流れる電流は、また一定の漸減特性を示しながら現象する。

10

【0047】

この電流は、流れる経路が遮断されているために、ダイオードD1を介して、コンデンサC1(ゲート容量)へ流れ込み、ゲート電圧を上昇させる。 $V_g = Q * C = I * dt * C$ で示される電圧まで上昇する。図6に示すように、このSW1のオンオフを繰り返すことにより、ゲート電圧を昇圧制御することが可能となる。同図においては、SW1のスイッチ動作、L1の電流およびゲート電圧の時間的な変化を表記している。同図は、図4の回路において、5KHzのスイッチング周波数で50%デューティにてスイッチングを繰り返した場合の波形であり、 $1.6 \mu\text{s}$ でゲート電圧が+15Vまで昇圧されていることがわかる。

【0048】

20

また、このSW1のスイッチング周期(周波数)およびデューティを変更することにより、いわゆる昇圧比を変えることが可能となり、ゲート電圧を変更したり、またゲート電圧を駆動時の立ち上がり時の立ち上がり時定数を変更制御することが可能である。図7において、同じ図3における回路で、デューティ比が同じ50%でスイッチング周波数を2.5KHz、5KHzの場合、また同じスイッチング周波数が5KHzの場合にデューティ比を1%、50%に変更した場合のゲート電圧の立ち上がり状態を示す。同図から明らかに、本実施の形態における電圧昇圧手段におけるスイッチング状態を変更すると、FETの駆動速度を制御することが可能であることがわかる。

【0049】

以上、図4におけるシュミレーションモデルを用いて説明をおこなったが、本実施の形態の図3においても、同様の結果が得られる。

30

【0050】

また、この種の用途で一般的な半導体スイッチとしてIGBTがある。このIGBTの代表的な特性として、図7に示すようなオン・オフのスイッチング時間の温度依存性と電流依存性がある。同図において、横軸はIGBTがドライブするコレクタ電流値であり、縦軸はオン時間およびオフ時間を示すスイッチ時間である。ここでプロットされているのは、同じゲート抵抗とゲート駆動電圧を印加した常態での、あるIGBT接合部温度(ジャンクション温度)が25と125時のオン速度、オフ速度を示している。

【0051】

TON、TOFFはそれぞれ、オン・オフ時のスイッチング時間を示し、Tr、Tfはそれぞれオン・オフ時における電流の立ち上がり、立下り時間を示している。すべて、高速であるほうがIGBTデバイスとして、高速スイッチングを実現しているといえる。ここでの課題としては、同図から明らかなように、温度・電流値でIGBTのスイッチング速度が変化することである。この変化は、実回路アプリケーションにおいては、たとえばインバータ制御においては、上下アーム短絡防止のデッドタイム設定に影響において、もっとも時間的な遅れが発生する状態でも、アーム短絡しないような十分マージンを持ったデッドタイムを設定する必要があり、通常時においてはインバータ出力効率の低下やロスを増加させることになる。

40

【0052】

また、スイッチング電源のようなエミッタ設置での駆動においても、オンオフデューテ

50

イの設定限界として、スイッチング遅れが関係するので、電源変換効率を低下させることになっていた。この課題に対して、本実施の形態では、すでに述べたように図7に示すように、電圧昇圧手段におけるFET14における周波数を変更やオンオフデューティ比を変更することにより、ゲート電圧の立ち上がり速度を変更することができ、スイッチング速度変更することが可能となっている。一般的に、ゲートにおけるチャージ電荷量とゲート電圧との関係をしましたものが図9である。同図において、ゲートチャージ量とともに、ゲート電圧が上昇し、閾値電圧（同図において水平な部分）の動作領域を経て、オンすることがわかる。この図からわかるように、すばやくゲートに電荷を充電することが高速にオンさせることであり、このチャージ充放電時間でスイッチング速度を制御できる。本実施れいにおいては、電圧昇圧回路における動作を制御することにより、変更することが可能である。 10

【0053】

すなわち、FET110における接合部の温度、および駆動電流を検出して、所定のスイッチング速度を実現するゲート駆動制御を前記FET114の制御をおこなうことにより、実現している。また、温度検出手段として、FET110にケルビン端子（温度依存性のあるPN接合端子）を用いることにより、より精度がたかくレスポンスの早いスイッチング制御を行うことができる。

【0054】

また、上記関連回路は、すべてモノリシックIC化が可能であり、IC化することにより、さらに半導体スイッチ回路全体の小型化を実現することが可能である。 20

【0055】

また、本発明の半導体スイッチ回路を搭載した電力変換装置においては、電源回路が小型化でき、ゲート充電電流の立ち上がりを制御できるので、ゲートオン時におけるサージ電流を防止でき、ノイズ低減を実現できるとともに、システム全体を小型化することが可能である。

【0056】

また、本発明の半導体スイッチ回路を搭載したインバータ装置においては、半導体スイッチのスイッチング速度を温度、電流応じて制御することが容易であるので、インバータ装置のデッドタイムを最適な状態に保つことが可能であり、システム効率の向上を実現できる。 30

【0057】

また、本発明の半導体スイッチ回路を搭載した空気調和機においては、半導体スイッチのスイッチング速度を温度、電流応じて制御することが容易であるので、ノイズ低減を実現できるとともに、電装品ばかりではなくヒートシンクの形状を小型化できるので電装品を小型化することが可能となり、熱交換器や風回路を大きく効率よくすることが可能であるばかりでなく、インバータ装置のデッドタイムを最適な状態に保つことが可能であり、製品効率の向上を実現でき、省エネのインバータ空気調和機を実現できる。

【0058】

以上のように、本実施の形態においては半導体スイッチ回路を電源供給手段と、出力電圧が前記半導体スイッチの動作電圧以下である電圧昇圧手段とを備えたものとすることにより、電源供給手段の電源をゲート電圧まで昇圧動作することにより、小型化・低ノイズ化・高効率化することができる。 40

【0059】

また、上記実施の形態においては、半導体スイッチにおいて、おもにFETを用いて説明を行ったが、IGBTなどのゲート駆動型の半導体デバイスであれば同等の効果を得ることができる。

【0060】

また、本発明の実施の形態においては、半導体デバイスの特性変動要因として、温度および電流値に関して説明を行ったが、当然スイッチング速度検出手段を設け、その検出値をもとに本実施の形態におけるようなスイッチング帰還制御を設ければ、個々の半導体デ 50

バイスにおけるいわゆる特性ばらつきを均一化することが可能である。

【0061】

また、本発明における実施の形態において説明した回路構成は、一実施の形態を示すものであり、同様の機能を実現する他の回路手段、制御手段を用いても同様の効果を得ることが可能である。

【産業上の利用可能性】

【0062】

以上のように、本発明にかかる半導体スイッチ回路は、簡易な単一出力の電源構成で、半導体スイッチの駆動を諸条件に合わせて適切な駆動条件変更が可能となるので、スイッチング電源や電力変換コンバータやインバータ装置や車載における半導体スイッチ回路などの用途にも適用できる。

10

【図面の簡単な説明】

【0063】

【図1】本発明の実施の形態における半導体スイッチ回路の機能構成図

【図2】本発明の実施の形態における半導体スイッチ回路の回路図

【図3】本発明の実施の形態における他の半導体スイッチ回路の回路図

【図4】本発明の実施の形態における半導体スイッチ回路のシュミレーションにおける回路図

【図5】本発明の実施の形態における半導体スイッチ回路の主要回路動作を示す図

【図6】本発明の実施の形態における半導体スイッチ回路のシュミレーション波形図

20

【図7】本発明の実施の形態における半導体スイッチ回路の諸条件を振ったシュミレーション波形図

【図8】本発明の代表的な半導体スイッチ（IGBT）のスイッチング特性図

【図9】本発明の代表的な半導体スイッチ（IGBT）のゲート動特性図

【図10】従来半導体スイッチ回路の主要回路図

【図11】従来半導体スイッチ回路に用いられる電源回路の主要回路図

【図12】他の従来半導体スイッチ回路の主要回路図

【符号の説明】

【0064】

100 半導体スイッチ手段

30

101 半導体スイッチ駆動端子（ゲート端子）

102 電源供給手段

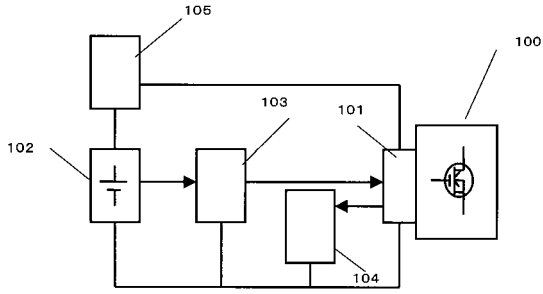
103 電圧昇圧手段

104 電荷引き抜き手段（小信号トランジスタ）

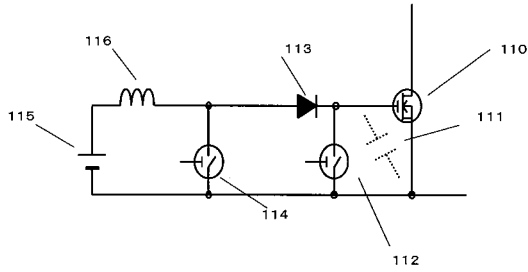
105 過電圧制限手段（ツエナーダイオード）

40

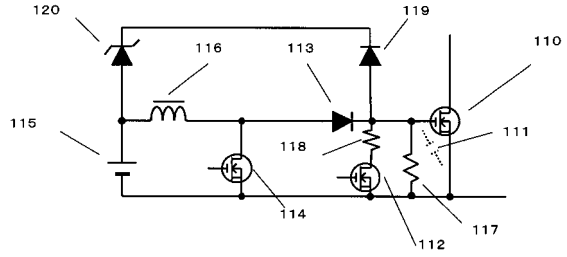
【 図 1 】



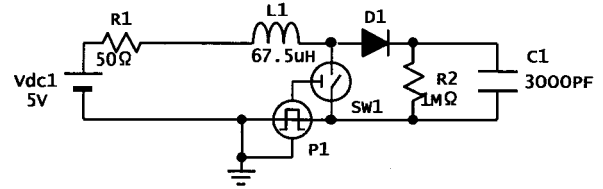
【 図 2 】



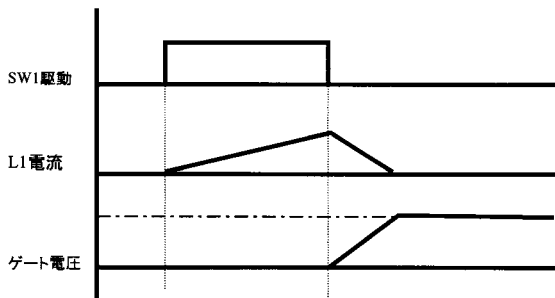
【 図 3 】



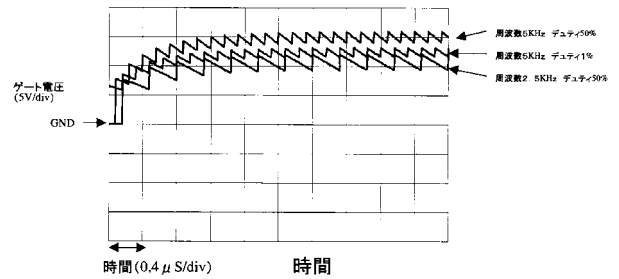
【 図 4 】



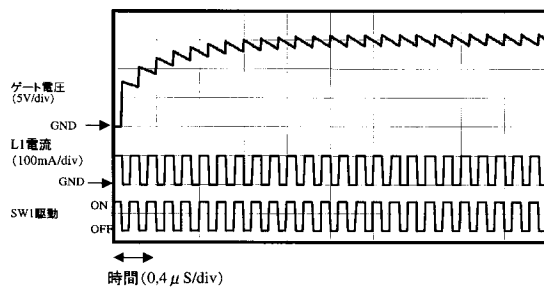
【 図 5 】



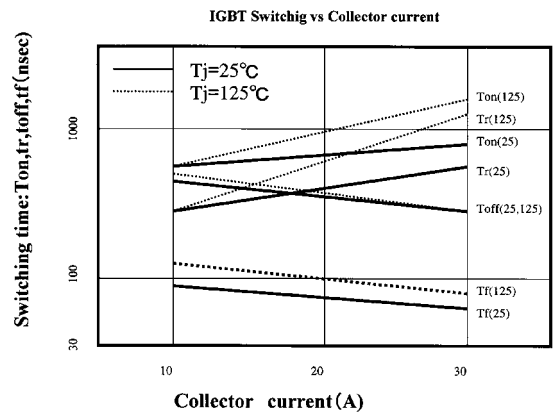
【 図 7 】



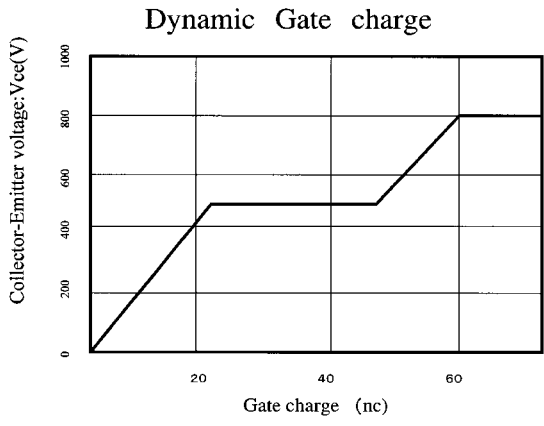
【 図 6 】



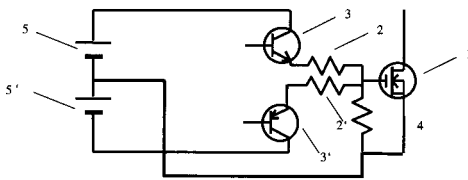
【 図 8 】



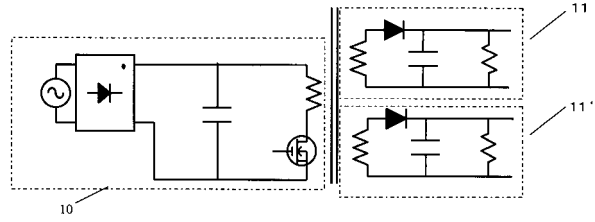
【 図 9 】



【 図 1 0 】



【 図 1 1 】



【 図 1 2 】

