



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2017년06월20일  
(11) 등록번호 10-1749366  
(24) 등록일자 2017년06월14일

(51) 국제특허분류(Int. Cl.)  
G06F 3/041 (2006.01) G01R 27/26 (2006.01)  
G06F 3/044 (2006.01)  
(21) 출원번호 10-2012-7015652  
(22) 출원일자(국제) 2010년12월16일  
심사청구일자 2015년10월19일  
(85) 번역문제출일자 2012년06월15일  
(65) 공개번호 10-2012-0115271  
(43) 공개일자 2012년10월17일  
(86) 국제출원번호 PCT/US2010/060896  
(87) 국제공개번호 WO 2011/075608  
국제공개일자 2011년06월23일  
(30) 우선권주장  
61/288,124 2009년12월18일 미국(US)  
(56) 선행기술조사문헌  
US20090160461 A1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
시넵틱스 인코포레이티드  
미국, 캘리포니아 95131, 산 호세, 맥케이 드라이브 1251  
(72) 발명자  
슈왈츠 애덤  
미국 95054 캘리포니아주 산타 클라라 스코트 불러바드 3120  
하그리브스 커크  
미국 95054 캘리포니아주 산타 클라라 스코트 불러바드 3120  
(뒷면에 계속)  
(74) 대리인  
특허법인코리아나

전체 청구항 수 : 총 9 항

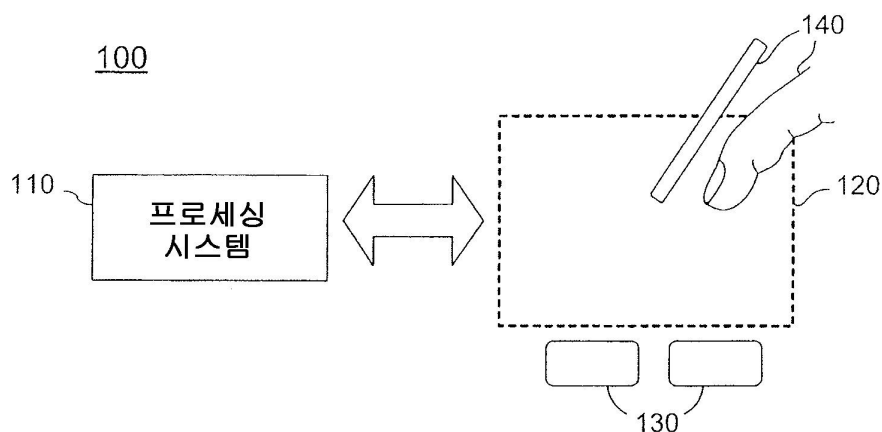
심사관 : 반성원

(54) 발명의 명칭 오믹 심을 갖는 트랜스커패시티브 센서 디바이스

(57) 요약

트랜스커패시티브 센싱 디바이스는, 복수의 송신기 전극들을 구획하고, 또한 복수의 수신기 전극들을 구획하는 오믹 심을 갖는다. 프로세싱 시스템은, 송신기 전극들 및 수신기 전극들과 통신가능하게 커플링되고, 오믹 심의 제 1 측에 배치된 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하고; 오믹 심의 제 2 측에 배치된 제 2 송신기 전극을 통해서 제 2 송신기 전극을 송신하고; 오믹 심의 제 1 측에 배치된 제 1 수신기 전극을 통해서 상기 제 1 송신기 신호에 대응하는 제 1 응답을 수신하고; 그리고 오믹 심의 제 2 측에 배치된 제 2 수신기 전극을 통해서 상기 제 2 송신기 신호에 대응하는 제 2 응답을 수신하도록 구성된다.

대표도 - 도1



(72) 발명자

**레이놀즈 조셉 커스**

미국 95054 캘리포니아주 산타 클라라 스코트 불러  
바드 3120

**셰디위 리차드 알**

미국 95054 캘리포니아주 산타 클라라 스코트 불러  
바드 3120

---

## 명세서

### 청구범위

#### 청구항 1

입력 디바이스로서,

제 1 복수의 센서 전극들;

제 2 복수의 센서 전극들; 및

프로세싱 시스템을 포함하고,

상기 프로세싱 시스템은,

상기 제 1 복수의 센서 전극들에 커플링되고 상기 제 1 복수의 센서 전극들로 제 1 결과 신호들을 수신하도록 구성된 제 1 집적 회로;

상기 제 2 복수의 센서 전극들에 커플링되고 상기 제 2 복수의 센서 전극들로 제 2 결과 신호들을 수신하도록 구성된 제 2 집적 회로; 및

상기 제 1 집적 회로 및 상기 제 2 집적 회로에 통신가능하게 커플링된 중앙 제어기로서, 상기 중앙 제어기는 상기 제 1 집적 회로로부터 상기 제 1 결과 신호들을 그리고 상기 제 2 집적 회로로부터 상기 제 2 결과 신호들을 수신하도록 구성되고, 상기 제 1 결과 신호들 및 상기 제 2 결과 신호들로부터 위치 정보를 결정하고 호스트 프로세서에 상기 위치 정보를 통신하도록 구성되는, 상기 중앙 제어기를 포함하고,

상기 제 1 복수의 센서 전극들은 제 1 송신기 전극들 및 제 1 수신기 전극들을 포함하고, 상기 제 1 복수의 센서 전극들로 상기 제 1 결과 신호들을 수신하는 것은,

상기 제 1 송신기 전극들로 송신기 신호들을 송신하는 것; 및

상기 제 1 수신기 전극들로 상기 제 1 결과 신호들을 수신하는 것을 포함하며,

상기 제 1 결과 신호들은 상기 송신기 신호들에 대응하는 효과들을 포함하는, 입력 디바이스.

#### 청구항 2

제 1 항에 있어서,

제 3 복수의 센서 전극들을 더 포함하고,

상기 프로세싱 시스템은 상기 제 3 복수의 센서 전극들에 커플링되고 상기 제 1 집적 회로로 상기 제 1 결과 신호들을 수신하는 것 및 상기 제 2 집적 회로로 상기 제 2 결과 신호들을 수신하는 것과 동시에 상기 제 3 복수의 센서 전극들로 제 3 결과 신호들을 수신하도록 구성된 제 3 집적 회로를 더 포함하며,

상기 중앙 제어기는 상기 제 3 결과 신호들에 더 기초하여 상기 위치 정보를 결정하도록 더 구성되는, 입력 디바이스.

#### 청구항 3

삭제

#### 청구항 4

제 1 항에 있어서,

상기 중앙 제어기는 상기 제 1 결과 신호들 및 상기 제 2 결과 신호들에 베이스라인을 적용하도록 구성되고, 상기 제 1 집적 회로는 상기 제 1 복수의 센서 전극들로 제 3 결과 신호들을 수신하도록 구성되며, 상기 제 2 집적 회로는 상기 제 2 복수의 센서 전극들로 제 4 결과 신호들을 수신하도록 구성되고, 상기 중앙 제어기는 상기 제 3 결과 신호들 및 상기 제 4 결과 신호들에 기초하여 간섭을 결정하도록 구성되는, 입력 디바이스.

## 청구항 5

제 1 복수의 센서 전극들에 커플링되고 상기 제 1 복수의 센서 전극들로부터 제 1 결과 신호들을 수신하도록 구성된 제 1 집적 회로;

제 2 복수의 센서 전극들에 커플링되고 상기 제 2 복수의 센서 전극들로부터 제 2 결과 신호들을 수신하도록 구성된 제 2 집적 회로; 및

상기 제 1 집적 회로 및 상기 제 2 집적 회로에 통신가능하게 커플링된 중앙 제어기로서, 상기 중앙 제어기는 상기 제 1 집적 회로로부터 상기 제 1 결과 신호들을 그리고 상기 제 2 집적 회로로부터 상기 제 2 결과 신호들을 수신하도록 구성되고, 상기 제 1 결과 신호들 및 상기 제 2 결과 신호들로부터 위치 정보를 결정하고 호스트 프로세서에 상기 위치 정보를 통신하도록 구성되는, 상기 중앙 제어기를 포함하고,

상기 제 1 복수의 센서 전극들은 제 1 송신기 전극들 및 제 1 수신기 전극들을 포함하고, 상기 제 1 복수의 센서 전극들로 상기 제 1 결과 신호들을 수신하는 것은,

상기 제 1 송신기 전극들로 송신기 신호들을 송신하는 것; 및

상기 제 1 수신기 전극들로 상기 제 1 결과 신호들을 수신하는 것을 포함하며,

상기 제 1 결과 신호들은 상기 송신기 신호들에 대응하는 효과들을 포함하는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

## 청구항 6

제 5 항에 있어서,

제 3 복수의 센서 전극들에 커플링되고 상기 제 3 복수의 센서 전극들로 제 3 결과 신호들을 수신하도록 구성된 제 3 집적 회로를 더 포함하고, 상기 중앙 제어기는 상기 제 1 결과 신호들, 상기 제 2 결과 신호들, 및 상기 제 3 결과 신호들을 이용하여 이미지를 결정함으로써 상기 위치 정보를 결정하도록 더 구성되는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

## 청구항 7

삭제

## 청구항 8

제 5 항 또는 제 6 항에 있어서,

상기 중앙 제어기는 상기 제 1 결과 신호들 및 상기 제 2 결과 신호들에 베이스라인을 적용하도록 구성되는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

## 청구항 9

제 5 항 또는 제 6 항에 있어서,

상기 제 1 집적 회로는 상기 제 1 복수의 센서 전극들로 제 3 결과 신호들을 수신하도록 구성되고, 상기 제 2 집적 회로는 상기 제 2 복수의 센서 전극들로 제 4 결과 신호들을 수신하도록 구성되며, 상기 중앙 제어기는 상기 제 3 결과 신호들 및 상기 제 4 결과 신호들에 기초하여 간섭을 결정하도록 구성되는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

## 청구항 10

제 5 항 또는 제 6 항에 있어서,

상기 중앙 제어기는 상기 제 1 결과 신호들 및 상기 제 2 결과 신호들에 기초하여 상기 호스트 프로세서를 웨이크-업하도록 구성되는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

## 청구항 11

제 5 항 또는 제 6 항에 있어서,

상기 중앙 제어기는 상기 제 1 집적 회로 및 상기 제 2 집적 회로를 제어하도록 구성되는, 용량성 감지 디바이스에 대한 프로세싱 시스템.

**청구항 12**

삭제

**청구항 13**

삭제

**청구항 14**

삭제

**청구항 15**

삭제

**청구항 16**

삭제

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

삭제

**청구항 21**

삭제

**청구항 22**

삭제

**청구항 23**

삭제

**청구항 24**

삭제

**발명의 설명**

**기술 분야**

본 출원은, 발명의 명칭이 "METHOD AND APPARATUS FOR CAPACITIVE SENSING ON LARGE TOUCH SCREENS"로서 2009년 12월 18일자로 출원되고 본 출원의 양수인에게 양도된 공동-계류중인 미국 가출원 특허 제61/288,124호에 대해 우선권을 주장하고, 그 전체가 참조로서 본 명세서에 통합된다.

[0001]

## 배경 기술

[0002] 근접 센서 디바이스 (또한, 터치패드 또는 터치 센서 디바이스로 공통적으로 지칭됨) 를 포함하는 입력 디바이스들이 다양한 전자 시스템에 널리 이용된다. 통상적으로, 근접 센서 디바이스는 표면에 의해 경계가 정해진 (demarked) 센싱 영역을 포함하고, 그 표면 내에서는 근접 센서 디바이스가 하나 이상의 입력 객체들의 존재, 위치 및/또는 움직임을 결정한다. 근접 센서 디바이스는 전자 시스템에 대해 인터페이스를 제공하도록 이용될 수도 있다. 예를 들어, 근접 센서 디바이스는 더 큰 컴퓨팅 시스템 (예를 들어, 노트북 또는 데스크탑 컴퓨터들 내에 일체화되거나 또는 이들에 인접하는 불투명한 터치패드) 에 대한 입력 디바이스들로서 이용된다. 또한, 근접 센서 디바이스는 더 작은 컴퓨팅 시스템 (예를 들어, 셀룰러 전화기에 일체화된 터치스크린) 에 종종 이용된다.

## 발명의 내용

### 해결하려는 과제

[0003] 트랜스커패시티브 센싱 디바이스는, 오믹 심, 복수의 송신기 전극들, 복수의 수신기 전극들 및 프로세싱 시스템을 갖는다. 복수의 송신기 전극들은 오믹 심에 의해 구획된다. 또한, 복수의 수신기 전극들도 오믹 심에 의해 구획된다. 프로세싱 시스템은, 복수의 송신기 전극들 및 복수의 수신기 전극들과 통신가능하게 커플링된다. 프로세싱 시스템은: 오믹 심의 제 1 측에 배치된 복수의 송신기 전극들의 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하고; 오믹 심의 제 2 측에 배치된 복수의 송신기 전극들의 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하고; 오믹 심의 제 1 측에 배치된 복수의 수신기 전극들의 제 1 수신기 전극을 통해서 제 1 송신기 신호에 대응하는 제 1 응답을 수신하고; 오믹 심의 제 2 측에 배치된 복수의 수신기 전극들의 제 2 수신기 전극을 통해서 제 2 송신기 신호에 대응하는 제 2 응답을 수신하도록 구성된다.

### 도면의 간단한 설명

[0004] 도면의 간단한 설명에서 지칭하는 도면들은 특별히 언급하지 않는 한 크기가 정해져서 도시되는 것으로 이해되지 않아야만 한다. 본 명세서의 일부에 포함되고 그 일부를 형성하는 첨부 도면들은, 본 설명과 함께, 본 발명의 다양한 실시형태들을 예시하고, 이하 설명된 원리들을 설명하도록 기능하는데, 여기서 유사한 부호들은 유사한 엘리먼트들을 나타낸다.

도 1 은 본 발명에 따른 예시적인 입력 디바이스의 블록도이다.

도 2 는, 일 실시형태에 따라서, 센싱 영역을 구현하는데 이용될 수도 있는 예시적인 커패시티브 센서 패턴의 일부를 나타낸다.

도 3 은, 일 실시형태에 따라서, 오믹 심에 의해 2 개의 섹션들로 분할된 예시적인 센서 패턴을 나타낸다.

도 4 는, 일 실시형태에 따라서, 2 개의 교차하지 않는 오믹 심들에 의해 3 개의 섹션들로 분할된 예시적인 센서 패턴을 나타낸다.

도 5 는, 일 실시형태에 따라서, 2 개의 교차하는 오믹 심들에 의해 4 개의 섹션들로 분할된 예시적인 센서 패턴을 나타낸다.

도 6 은, 일 실시형태에 따라서, 형상이 간단한 직사각형인 센서 전극들을 갖는 예시적인 4-섹션 센서 패턴의 레이아웃을 나타낸다.

도 7 은, 일 실시형태에 따라서, 형상이 간단한 직사각형이 아닌 센서 전극들을 갖는 예시적인 4-섹션 센서 전극 패턴의 레이아웃을 나타낸다.

도 8 및 도 9 는 다양한 실시형태들에 따라서 분리형 픽셀들을 갖는 센서 패턴의 2 개의 예시들을 도시한다.

도 10 내지 도 12 는 다양한 실시형태들에 따라서 코딩 패턴들을 갖는 예시적인 센싱 스킴들에 따른 예시적인 멀티-구획된 센서 패턴들을 나타낸다.

도 13 및 도 14 는, 몇몇 실시형태들에 따라서 다수의 집적 회로들이 몇몇 입력 디바이스들에 의해 어떻게 활용될 수 있는지를 도시한다.

도 15 는 다양한 실시형태들에 따라서 입력 디바이스를 통해서 활용될 수도 있는 예시적인 프로세싱 시스템을

도시한다.

도 16a 및 도 16b 는, 다양한 실시형태들에 따라서, 오믹 심에 의해 구현된 복수의 송신기 전극들 및 오믹 심에 의해 구현된 복수의 수신기 전극들을 포함하는 커패시티브 센싱 디바이스를 통해서 커패시티브 센싱하는 예시적인 방법의 흐름도를 도시한다.

### 발명을 실시하기 위한 구체적인 내용

- [0005] 이하의 실시형태들의 설명이 한정성이 아닌 예로서 제공된다. 또한, 기술한 기술 분야, 배경, 간단한 개요 또는 후술하는 상세한 설명에 나타난 임의의 표현된 또는 함축된 이론에 의해 결속되어야 하는 어떠한 의도도 존재하지 않는다.
- [0006] 본 발명의 다양한 실시형태들은 개선된 편리함을 용이하게 하기 위해 입력 디바이스 및 방법들을 제공한다.
- [0007] 도면으로 다시 돌아가서, 도 1 은 본 발명의 실시형태들에 따라서 예시적인 입력 디바이스 (100) 의 블록도이다. 입력 디바이스 (100) 는 전자 시스템 (미도시) 에 입력을 제공하도록 구성될 수도 있다. 이 문헌에 이용된 바와 같이, 용어 "전자 시스템" (또는 "전자 디바이스") 는 정보를 전자적으로 처리할 수 있는 임의의 시스템을 광범위하게 지칭한다. 전자 시스템들의 몇몇 비제한적인 예시들은 모든 크기 및 형상들의 개인용 컴퓨터, 예를 들어, 데스크탑 컴퓨터, 랩탑 컴퓨터, 넷북 컴퓨터, 태블릿, 웹 브라우저, e-북 판독기, 개인용 휴대 단말기 (PDA) 를 포함한다. 추가적인 예시의 전자 시스템들은 복합 입력 디바이스들, 예를 들어, 입력 디바이스 (100) 및 별도의 조이스틱 또는 키 스위치들을 포함하는 물리적 키보드들을 포함한다. 추가적인 예시의 전자 시스템들은 주변 장치들, 예를 들어 데이터 입력 디바이스 (원격 제어기 및 마우스를 포함) 및 데이터 출력 디바이스 (디스플레이 스크린 및 프린터를 포함) 를 포함한다. 다른 예시들은, 원격 단말기들, 키오스크 및 비디오 게임 머신들 (예를 들어, 비디오 게임 콘솔, 휴대용 게임 디바이스 등) 을 포함한다. 다른 예시들은, 통신 디바이스들 (스마트폰과 같은 셀룰러 전화기를 포함), 미디어 디바이스 (텔레비전, 셋톱 박스, 음악 플레이어, 디지털 포토 프레임 및 디지털 카메라와 같은 리코더, 편집기 및 플레이어들을 포함) 를 포함한다. 추가적으로, 전자 시스템은 입력 디바이스에 대한 호스트 또는 슬레이브일 수 있다.
- [0008] 입력 디바이스 (100) 는, 전자 시스템의 물리적 부품으로서 구현될 수 있고, 전자 시스템과는 물리적으로 분리되어 있을 수도 있다. 적절하게, 입력 디바이스 (100) 는: 버스, 네트워크 및 다른 유선 또는 무선 상호접속 중 임의의 하나 이상을 이용하여 전자 시스템의 부품들과 통신할 수도 있다. 예시들은,  $I^2C$  (Inter-Integrated Circuit), 직렬 주변 인터페이스 (SPI), 개인용 시스템 2 (PS/2), USB (범용 직렬 버스), 블루투스, 무선 주파수 (RF), 적외선 통신 규격 (IrDA; Infrared Data Association) 을 포함하지만 이에 한정하지 않는다.
- [0009] 도 1 에서, 입력 디바이스 (100) 는 센싱 영역 (120) 내의 하나 이상의 입력 오브젝트들 (140) 에 의해 제공된 입력을 센싱하도록 구성된 주변 센서 디바이스 (또한, "터치패드" 또는 "터치 센서 디바이스" 를 종종 지칭함) 로서 도시된다. 도 1 에 도시된 바와 같이, 예시적인 입력 오브젝트들은 손가락 및 스타일러스를 포함한다.
- [0010] 센싱 영역 (120) 은, 입력 디바이스 (100) 가 사용자 입력 (예를 들어, 하나 이상의 입력 오브젝트들 (140) 에 의해 제공된 사용자 입력) 을 검출할 수 있는 입력 디바이스 (100) 위의, 주변의, 내부의 및/또는 근처의 임의의 공간을 둘러싼다. 특정 센싱 영역들의 크기, 형상 및 위치들은 실시형태마다 폭넓게 변화할 수도 있다. 몇몇 실시형태들에서, 센싱 영역 (120) 은 하나 이상의 방향에서 입력 디바이스 (100) 의 표면으로부터, 신호-대-잡음비가 충분히 정확한 오브젝트 검출을 보장할 때까지의 공간으로 확장한다. 다양한 실시형태들에서, 이러한 센싱 영역 (120) 은 특정 방향으로 연장하는 거리가 일 밀리미터 미만, 수 밀리미터, 센티미터 이상 정도일 수도 있고, 이용된 센싱 기술의 유형 및 원하는 정확도로 상당히 다양할 수도 있다. 따라서, 몇몇 실시형태들은, 입력 디바이스 (100) 의 임의의 표면과의 어떠한 콘택트도 포함하지 않고, 입력 디바이스 (100) 의 입력 표면 (예를 들어, 터치 표면) 과의 콘택트를 포함하고, 약간의 인가된 힘 또는 압력과 커플링된 입력 디바이스 (100) 의 입력 표면과의 콘택트를 포함하고, 및/또는 그 조합을 포함하는 입력부를 센싱한다. 다양한 실시형태들에서, 입력 표면들은 센서 전극들이 상주하는 케이싱들의 표면, 센서 전극들 또는 임의의 케이싱 위에 도포된 페이스 시트들 등에 의해 제공될 수도 있다. 몇몇 실시형태들에서, 센싱 영역 (120) 은, 입력 디바이스 (100) 의 입력 표면에 투영될 때, 직사각형 형상을 갖는다.
- [0011] 입력 디바이스 (100) 는 센싱 영역 (120) 내의 사용자 입력을 검출하기 위해 센서 컴포넌트들 및 센싱 기술들의

입력의 조합을 활용할 수도 있다. 입력 디바이스 (100) 는 사용자 입력을 검출하기 위한 하나 이상의 센싱 엘리먼트들을 포함한다. 몇몇 비제한 예시들로서, 입력 디바이스 (100) 는 어쿠스틱, 초음파, 용량성, 강성, 저항성, 유도성, 및/또는 광학 기술들을 이용할 수도 있다.

[0012] 몇몇 구현들이 1 차원, 2 차원, 3 차원 이상의 차원 공간을 확장하는 이미지를 제공하도록 구성된다. 몇몇 구현들은 특정 축 또는 평면에 따라서 입력된 투영을 제공하도록 구성된다.

[0013] 입력 디바이스 (100) 의 몇몇 용량성 구현들에서, 전계를 생성하기 위해 전압 또는 전류가 입력된다. 주변 입력 오브젝트들은, 전계의 변화를 야기하고, 전압, 전류 등의 변화로서 검출될 수도 있는 커패시티브 커플링에서의 검출가능한 변화들을 발생시킨다.

[0014] 몇몇 용량성 구현들은 전계를 생성하기 위해 어레이들 또는 커패시티브 센싱 엘리먼트들의 규칙적 또는 불규칙적 패턴들을 활용한다. 몇몇 용량성 구현에서, 별도의 센싱 엘리먼트들은 더 큰 센서 전극들을 형성하기 위해 함께 저항적으로 단락될 수도 있다. 몇몇 용량성 구현들은 균일하게 저항성일 수도 있는 저항성 시트들을 이용한다.

[0015] 몇몇 센싱 구현들은 센서 전극들 사이의 커패시티브 커플링에서의 변화에 기초하는 "상호 커패시턴스" (또는 "트랜스커패시턴스") 를 활용한다. 다양한 실시형태들에서, 센서 전극들 주변의 입력 오브젝트는 센서 전극들 사이의 전계를 변경하고, 이에 따라, 측정된 커패시티브 커플링을 변화시킨다. 일 구현에서, 트랜스커패시티브 센싱 방법은 하나 이상의 송신기 센서 전극들 (또한, "송신기 전극들" 또는 "송신기들") 과 하나 이상의 수신기 센서 전극들 (또한, "수신기 전극들" 또는 "수신기들") 사이의 커패시티브 커플링을 검출함으로써 동작한다. 송신기 센서 전극들은 송신기 신호들을 송신하기 위해 기준 전압 (예를 들어, 시스템 접지) 에 비례하여 변조될 수도 있고, 수신 센서 전극들은 결과 신호들의 수신을 용이하게 하기 위해 기준 전압에 비례하여 사실상 일정하게 유지될 수도 있다. 결과 신호들은, 송신기 신호들 중 하나에 각각 대응하는 하나 이상의 응답들을 포함할 수도 있다. 센서 전극들은 송신기 전극들 또는 수신기 전극들에 전용될 수도 있고, 또는 송신 및 수신하도록 구성될 수도 있다.

[0016] 도 1 에서, 프로세싱 시스템 (또는 "프로세서") (110) 는 입력 디바이스 (100) 의 부품으로써 나타난다. 프로세싱 시스템 (110) 은 센싱 영역 (120) 내의 입력을 검출하기 위해 입력 디바이스 (100) 의 하드웨어를 동작시키도록 구성된다. 프로세싱 시스템 (110) 은 하나 이상의 집적 회로 (IC) 의 일부 또는 모두 및/또는 다른 회로 컴포넌트들을 포함한다; 몇몇 실시형태에서, 프로세싱 시스템 (110) 은 전자적으로-판독가능한 명령, 예를 들어, 펌웨어 코드, 소프트웨어 코드 등을 포함한다. 몇몇 실시형태들에서, 입력 디바이스 (100) 의 주변 센싱 엘리먼트(들)와 같은, 프로세싱 시스템 (110) 을 구성하는 컴포넌트들이 함께 위치된다. 다른 실시형태들에서, 프로세싱 시스템 (110) 의 컴포넌트들은 입력 디바이스 (100) 의 센싱 엘리먼트(들) 에 가까운 하나 이상의 컴포넌트들 및 다른 곳에서의 하나 이상의 컴포넌트들과 물리적으로 분리되어 있다. 예를 들어, 입력 디바이스 (100) 는 데스크탑 컴퓨터에 커플링된 주변 기기일 수도 있고, 프로세싱 시스템 (110) 은 중앙 처리 유닛과 분리된 (아마도, 관련 펌웨어를 갖는) 하나 이상의 IC 들 및 데스크탑 컴퓨터의 중앙 처리 유닛 상에서 구동하도록 구성된 소프트웨어를 포함할 수도 있다. 다른 예시로서, 입력 디바이스 (100) 는 폰 내에 물리적으로 통합될 수도 있고, 프로세싱 시스템 (110) 은 폰의 메인 프로세서의 일부인 펌웨어 및 회로들을 포함할 수도 있다. 몇몇 실시형태들에서, 프로세싱 시스템 (110) 은 입력 디바이스 (100) 를 구현하도록 전용된다. 다른 실시형태들에서, 프로세싱 시스템 (110) 은 다른 기능들, 예를 들어, 디스플레이 스크린을 작동시키는 것, 햅틱 액츄에이터를 구동시키는 것 등을 수행한다.

[0017] 프로세싱 시스템 (110) 은 프로세싱 시스템 (110) 의 상이한 기능들을 처리하는 모듈들의 세트로서 구현될 수도 있다. 각각의 모듈은 프로세싱 시스템 (110), 펌웨어, 소프트웨어, 또는 그 조합의 일부인 회로를 포함할 수도 있다. 다양한 실시형태들에서, 모듈들의 상이한 조합들이 이용될 수도 있다. 예시적인 모듈들은, 센서 전극 및 디스플레이 스크린과 같은 하드웨어를 동작시키기 위한 하드웨어 동작 모듈들, 센서 신호 및 위치 정보와 같은 데이터를 프로세싱하기 위한 데이터 프로세싱 모듈들 및 정보를 기록하기 위한 기록 모듈들을 포함한다. 추가적인 예시의 모듈들은, 입력을 검출하기 위해 센싱 엘리먼트(들) 을 동작하도록 구성된 센서 동작 모듈들, 모드 변경 제스처와 같은 제스처를 식별하도록 구성된 식별 모듈들 및 동작 모드들을 변경하기 위한 모드 변경 모듈들을 포함한다.

[0018] 몇몇 실시형태들에서, 프로세싱 시스템 (110) 은 하나 이상의 액션들을 야기함으로써 직접 센싱 영역 (120) 내의 사용자 입력 (또는 사용자 입력의 부족) 에 반응한다. 예시적인 액션들은, 변경 동작 모드뿐만 아니라 GUI 액션들, 예를 들어, 커서 움직임, 선택, 메뉴 네비게이션 및 다른 기능들을 포함한다. 몇몇 실시형태들

에서, 프로세싱 시스템 (110) 은 전자 시스템 (예를 들어, 별도의 중앙 프로세싱 시스템이 존재하는 경우, 프로세싱 시스템 (110) 으로부터 분리된 전자 시스템의 중앙 프로세싱 시스템) 의 몇몇 부품들에 입력 (또는 입력의 부족) 에 대한 정보를 제공한다. 몇몇 실시형태들에서, 전자 시스템의 몇몇 부품은, 사용자 입력에 대해 작용하도록, 예를 들어, 모드 변경 액션 및 GUI 액션들을 포함하는 전체 범위의 액션들을 용이하게 하도록 프로세싱 시스템 (110) 으로부터 수신된 정보를 프로세싱한다.

[0019] 예를 들어, 몇몇 실시형태들에서, 프로세싱 시스템 (110) 은 센싱 영역 (120) 내에서 입력 (또는 입력의 부족) 을 나타내는 전기 신호들을 발생시키기 위해 입력 디바이스 (100) 의 센싱 엘리먼트(들) 을 동작시킨다. 프로세싱 시스템 (110) 은 전자 시스템에 제공된 정보를 발생시키는데 있어서 전기 신호들에 대해 임의의 적절한 양의 프로세싱을 수행할 수도 있다. 예를 들어, 프로세싱 시스템 (110) 은 센서 전극들로부터 획득된 아날로그 전기 신호들을 디지털화할 수도 있다. 다른 예시로서, 프로세싱 시스템 (110) 은 필터링 또는 다른 신호 컨디셔닝을 수행할 수도 있다. 또 다른 예시로서, 정보가 전기 신호와 베이스라인 사이의 차이를 반영하도록, 프로세싱 시스템 (110) 은 베이스라인에 대해 감산할 수도 있고 그렇지 않으면 베이스라인에 대해 설명할 수도 있다 (account for). 또 다른 예시들로서, 프로세싱 시스템 (110) 은 위치 정보를 결정할 수도 있고, 커맨드와 같은 입력들을 인식할 수도 있고, 수기 (handwriting) 를 인식할 수도 있다.

[0020] 본 명세서에 이용된 것과 같은 "위치 정보" 는 절대적 위치, 상대적 위치, 속도, 가속도 및 다른 유형의 공간 정보를 광범위하게 포함한다. 예시적인 "0-차원" 위치 정보는 가까운/먼 또는 콘택트/노-콘택트 정보를 포함한다. 예시적인 "1-차원" 위치 정보는 축을 따르는 위치를 포함한다. 예를 들어, "2-차원" 위치 정보는 평면 내에서의 모션 (motion) 을 포함한다. 예시적인 "3-차원" 위치 정보는 공간에서의 일시적인 또는 평균적인 속도를 포함한다. 또한, 예시들은 공간적 정보의 다른 표현들을 포함한다. 예를 들어, 시간이 경과함에 따라서 위치, 모션, 또는 일시적 속도를 추적하는 역사적 데이터를 포함하는 하나 이상의 유형의 위치 정보와 관련된 역사적 데이터가 결정될 수도 있고 및/또는 저장될 수도 있다.

[0021] 몇몇 실시형태들에서, 입력 디바이스 (100) 는 프로세싱 시스템 (110) 또는 몇몇 다른 프로세싱 시스템에 의해 동작된 추가적인 입력 컴포넌트들을 통해서 구현된다. 이러한 추가적인 입력 컴포넌트들은 센싱 영역 (120) 내의 입력에 대한 중복 기능성, 또는 몇몇 다른 기능성을 제공할 수도 있다. 도 1 은 입력 디바이스 (100) 를 이용하는 아이템들의 선택을 용이하게 하도록 이용될 수 있는 센싱 영역 (120) 주위의 버튼들 (130) 을 나타낸다. 추가적인 입력 컴포넌트들의 다른 유형들은 슬라이더, 볼, 휠, 스위치 등을 포함한다. 반대로, 몇몇 실시형태들에서, 어떠한 입력 컴포넌트들도 갖지 않은 입력 디바이스 (100) 가 구현될 수도 있다.

[0022] 몇몇 실시형태들에서, 입력 디바이스 (100) 는 터치 스크린 인터페이스를 포함하고, 센싱 영역 (120) 은 디스플레이 스크린의 활성 영역의 적어도 일부를 오버랩한다. 예를 들어, 입력 디바이스 (100) 는 디스플레이 스크린을 중첩하는 실질적으로 투명 센서 전극들을 포함할 수도 있고 관련 전자 시스템에 대한 터치 스크린 인터페이스를 제공한다. 디스플레이 스크린은, 사용자에게 비주얼 인터페이스를 디스플레이할 수 있는 동적 디바이스의 임의의 유형일 수도 있고, 발광 다이오드 (LED), 유기 LED (OLED), 음극선관 (CRT), 액정 디스플레이 (LCD), 플라즈마, 일렉트로루미네선스 (EL), 또는 다른 디스플레이 기술의 임의의 유형을 포함할 수도 있다. 입력 디바이스 (100) 및 디스플레이 스크린은 물리적 엘리먼트들을 공유할 수도 있다. 예를 들어, 몇몇 실시형태들은 디스플레이 또는 센싱을 위한 동일한 전기 컴포넌트들 중 몇몇을 활용할 수도 있다. 다른 예시로서, 디스플레이 스크린은 프로세싱 시스템 (110) 에 의해 부분적으로 또는 전체적으로 동작될 수도 있다.

[0023] 본 발명의 수많은 실시형태들이 완전 기능 장치 (fully functioning apparatus) 의 맥락에서 설명되지만, 본 발명의 메커니즘은 다양한 형태들의 프로그램 제품 (예를 들어, 소프트웨어) 로서 분배될 수 있다. 예를 들어, 본 발명의 메커니즘은 전자 프로세서들 (예를 들어, 프로세싱 시스템 (110) 에 의해 판독가능한 비-일시적 컴퓨터-판독가능 및/또는 기억가능/기록가능 정보 내재 매체) 에 의해 판독가능한 정보 내재 매체 상의 소프트웨어 프로그램으로서 구현 및 분산될 수도 있다. 추가적으로, 본 발명의 실시형태들은 분산을 수행하기 위해 이용된 특정 유형의 매체와 상관없이 동일하게 적용한다. 비-일시적인, 전자적으로 판독가능한 매체의 예시들은 다양한 디스크들, 메모리 스틱들, 메모리 카드들, 메모리 모듈들 등을 포함한다. 전자적으로 판독가능한 매체는 플래시, 광학적, 자기적, 홀로그래피, 또는 임의의 다른 저장 기술에 기초할 수도 있다.

[0024] 용어 해설

[0025] 이하의 용어 해설은 본 명세서에서 이용된 용어들을 정의하기 위해 제공된다. 이 용어 해설뿐만 아니라, 본 명세서에 이용된 용어 및 다른 용어들의 이해를 제공하고 추가적으로 예시하기 위해 수많은 도면들이 제공되고 이하 설명된다.

- [0026] "오믹 심 (ohmic seam)" 은, 분리형 센서 전극들 사이의 오믹 접촉해지 (직류 개방) 를 제공하는 브레이크이고, 분리형 센서 전극들의 배향축에 실질적으로 수직한다. (여기서, "실질적으로 수직하는" 은 정확하게 수직하는 것을 포함하는 것으로 이용된다.) 예를 들어, "송신기 심" 은 송신기 전극들의 세트들을 분리하는 오믹 심이고, 송신기 심은 분리형 송신기 전극들이 배향된 축에 대해 실질적으로 수직한다. 유사하게, "수신기 심" 은 수신기 전극들의 세트들을 분리하는 오믹 심이고, 수신기 심은 분리형 수신기 전극들이 배향된 축에 대해 실질적으로 수직한다. 통상적으로, 각각의 섹션 내의 송신기 전극들 및 수신기 전극들의 적어도 몇몇이 전체적으로 그들 각각의 섹션 내에 있게 되는 방식으로, 오믹 심은 센서 패턴을 구획한다. 이하 추가적으로 논의되는 바와 같이, 오믹 심은 센서 전극을 오버랩할 수도 있고 또는 오버랩하지 않을 수도 있다.
- [0027] 오믹 심은 그 오믹 심에 의해 분리되지 않은 센서 전극에 따라서 오버랩할 수도 있고 구동할 수도 있다. 예를 들어, 이러한 멀티-섹션 수신기 전극이 다수의 섹션들에 속하도록, 송신기 심은 송신기 심에 걸쳐서 전기적으로 연속인 멀티-섹션 수신기 전극을 따라서 구동할 수도 있다. 수신기 심 및 송신기 전극들에 대한 구조 유사성은 사실이다. 통상적으로, 이러한 배열은 분리형 픽셀들 (후술됨) 을 생성한다.
- [0028] "피치 (pitch)" 는 특정 유형의 센서 전극들 (예를 들어, 송신기 전극 또는 수신기 전극) 사이의 공간을 설명한다. 피치는 동일한 유형의 근접 센서 전극들의 센서간 거리로서 측정될 수 있다.
- [0029] "대향 센서 전극들 (opposite sensor electrodes)" 은 오믹 심의 상이한 측면들 상에 배치된 동일한 유형의 실질적으로 동일선상의 센서 전극들이다. "대향 송신기 전극들" 은 송신기 심에 걸쳐서 서로 대향하는 송신기 전극들이고, "대향 수신기 전극들" 은 수신기 심에 걸쳐서 서로 대향하는 수신기 전극들이다. 대향 센서 전극들은 다른 유형의 센서 전극들을 가질 수도 있고 또는 그들 사이에 배치된 센서 전극들 (예를 들어, 도전성 쉼트, 루팅 라인 등) 을 형성하지 않는 도전성 재료를 가질 수도 있다. 예를 들어, 대향 송신기 전극들은 그들 사이의 시스템 접지에서 홀딩된 수신기 전극(들) 및/또는 도전성 스트립들을 가질 수도 있다. 대향 센서 전극들은, 그들이 적어도 부분적으로 동일선상에 있는 한, 약간 오프셋될 수도 있고 정확하게 동일선상이 아닐 수도 있다.
- [0030] "근접 센서 전극들 (adjacent sensor electrodes)" 은, 그들 사이에 배치된 그 유형의 다른 실질적으로 평행한 센서 전극 (예를 들어, 다른 송신기 전극 또는 다른 수신기 전극) 을 갖지 않는 실질적으로 평행한, 비-동일선상 센서 전극들이다. 근접 센서 전극들은, 그들 사이에 배치된 센서 전극들 (예를 들어, 도전성 쉼트, 루팅 라인 등) 을 형성하지 않는 다른 유형 또는 도전성 재료의 센서 전극들을 가질 수도 있다. 근접 센서 전극들은 센서 패턴의 동일한 섹션 내에 있을 수도 있고, 또는 심에 의해 분리될 수도 있고 상이한 섹션들로 분리될 수도 있다. 대향 센서 전극들은, 이들이 동일선상에 있지 않도록 서로 오프셋된다고 하더라도, 근접 센서 전극들로 고려되지 않는다.
- [0031] "픽셀 (pixel)" 은 센서 패턴 및 센싱 스킴에 의해 정의된 센서 픽셀들을 설명하도록 이용된다. 트랜스커패시티브 센서 전극 레이아웃은 송신기 전극과 수신기 전극 사이의 국부적인 커패시티브 커플링의 공간을 정의하며, 그 커패시티브 커플링의 강도는 입력 오브젝트들의 근접도에 의해 측정가능하게 변화한다. 국부적인 커패시티브 커플링의 이러한 공간들은 트랜스커패시티브 센서의 픽셀들이고, 커패시티브 커플링의 강도의 변화는 커패시턴스의 변화로서 측정될 수도 있다. 종종, 픽셀들은 송신기 전극과 수신기 전극 사이의 인터섹션들과 관련된다. 본 명세서에서, "인터섹션 (intersection)" 은 진정한 접촉이 없는 오버랩을 포함하는 것으로 이용된다. 송신기 전극은 일 픽셀에서 2 개 이상의 수신기 전극과 커패시티브 커플링될 수 있고, 수신기 전극은 일 픽셀에서 2 개 이상의 송신기 전극과 커패시티브 커플링될 수 있다.
- [0032] "분리되지 않은 픽셀 (undivided pixel)" 은, 국부화된 커패시티브 커플링이 단일 수신기 전극과 단일 송신기 전극의 커패시티브 커플링에 의해 지배되는 픽셀이다.
- [0033] "분리형 픽셀 (split pixel)" 은, 국부화된 커패시티브 커플링이 적어도 3 개의 센서 전극들 (예를 들어, 2 개의 대향 송신기 전극들 및 하나의 수신기 전극, 2 개의 대향 수신기 전극들 및 하나의 송신기 전극, 또는 송신기 전극 및 수신기 전극의 몇몇 다른 수 및 배열) 의 커패시티브 커플링에 의해 지배되는 픽셀이다. 분리형 픽셀들은 몇몇 오믹 심에서 발견될 수도 있다.
- [0034] "부분 픽셀 (partial pixel)" 은 분리형 픽셀을 형성하는 센서 전극들의 서브세트와 관련된 분리형 픽셀의 일부이다. 이 서브세트는 실질적인 방식으로 서로 커패시티브 커플링한다.
- [0035] "프레임 (frame)" 은 전체 센싱 영역 내에서 검출된 입력 (또는 그 부족) 의 스냅샷이다. 트랜스커패시티브 센서를 통해서, 프레임은 픽셀들의 커패시턴스의 변화의 측정들로 구성될 수도 있다. 이러한 측정들은 커패

시턴스의 직접 측정될 수도 있고, 또는 써로게이트 (surrogate) (예를 들어, 전압, 전류, 전하 등) 의 측정될 수도 있다.

[0036] "프레임 주기 (frame period)" 는 트랜스커패시티브 센싱 입력 디바이스의 전체 센싱 영역을 스캐닝하도록 취해지는 시간이다. 프레임 주기는 별도의 시간 간격들로 분할될 수도 있다. "프레임 레이트 (frame rate)" (또한 "프레임 주파수") 는 프레임 주기의 역 (inverse) 이다. 프레임 주기 및 프레임 레이트는 얼마나 많은 송신기 전극들이 있는지 그리고 각각의 송신기를 스캐닝하는데 얼마나 많은 시간이 걸리는지와 같은 팩터에 의존한다. 수많은 어플리케이션들은 특정 최소 레이트를 상회하는 프레임 레이트를 요구한다.

[0037] 오믹 심을 갖는 예시적인 센서 패턴들

[0038] 본 명세서에 설명된 센서 패턴들은 센서 전극들 사이의 오믹 심들에 의해 구획된다. 이들 오믹 심은 오믹 심들을 갖지 않는 센서 패턴들과 비교하여 개선된 성능을 가능하게 할 수 있는 유사한 섹션들을 제공한다. 즉, 센서 패턴은 패턴이 분할되지 않은 경우보다 더 짧은 센서 전극들을 갖는 다수의 섹션들로 분할된다. 이 구획된 접근방식은, 구획되지 않은 센서 패턴과 비교할 경우, 더 빠른 프레임 레이트, 잡음에 대해 저하된 민감성, 등과 같은 더 나은 성능을 가능하게 할 수도 있다. 또한, 이러한 더 작은 섹션들의 스캐닝은 오믹 심(들) 과 관련된 이미징 아티팩트들을 회피하거나 또는 감소시키는 방식으로 동기되고 (synchronized) 순차될 (sequenced) 수 있다. 본 명세서에 설명된 임의의 센서 패턴들은 입력 디바이스 (100) 의 센싱 영역 (120) 을 포함하는, 임의의 적절한 입력 디바이스의 임의의 적절한 센싱 영역을 구현하도록 이용될 수도 있다는 것이 이해된다.

[0039] 도 2 는, 일 실시형태에 따라서, 센싱 영역 (예를 들어, 센싱 영역 (120)) 을 구현하도록 이용될 수도 있는 예시적인 커패시티브 센서 패턴 (200) 의 일부를 나타낸다. 커패시티브 센서 패턴 (200) 은 본 명세서에 설명된 모든 실시형태들에 일반적으로 적용가능한 몇몇 양태들을 도입하기 위해 이용된다. 구체적으로, 커패시티브 센서 패턴 (200) 은 트랜스커패시티브 입력 디바이스 용이고, 복수의 송신기 전극들 (250) 과 복수의 수신기 전극들 (260) 사이의 상호 커패시티브 커플링에서의 변화를 검출하도록 이용될 수도 있다. 복수의 송신기 전극들 (250) 은 인터섹션 (270) 의 그리드 (3 개의 인터섹션들 (270-1, 270-2 및 270-3) 이 도 2 에 라벨링됨) 에서 복수의 수신기 전극들 (260) 과 오버랩된다.

[0040] 센서 패턴 (200) 에서, 복수의 송신기 및 수신기 전극들 (250, 260) 은 수평 및 수직으로, 각각 정렬 (align) 된다. 다른 실시형태들은 몇몇 다른 방식으로 이들을 정렬시킬 수도 있다. 예를 들어, 다양한 실시형태들은 센서 패턴 (200) 의 방향으로부터 회전된 전반적인 센서 전극 정렬 방향들을 가질 수도 있다. 다른 예시로서, 다양한 실시형태들은 센서 패턴 (200) 의 각도와는 다른 각도들을 그들의 센서 전극들 사이에서 가질 수도 있는데; 즉, 송신기 전극들 (250) 또는 수신기 전극들의 쌍들은 수평하지 않을 수도 있고, 및/또는 복수의 송신기 전극들 (250) 은 복수의 수신기 전극들 (260) 에 직교로 정렬되지 않을 수도 있다. 다른 예시로서, 다양한 실시형태들은 센서 패턴 (200) 의 방향으로부터 회전된 전반적인 정렬 방향들 및 그 센서 전극들 사이에서 상이한 각도들을 가질 수도 있다.

[0041] 복수의 송신기 및 수신기 전극들 (250, 260) 은 도 2 에서 얇은 선으로 도시되고, 실제로 임의의 적절한 형상일 수도 있다. 예를 들어, 다양한 센서 전극들은 전체적으로 선형 부분, 전체적으로 비선형 부분, 또는 선형 및 비선형 부분들의 조합으로 구성될 수도 있다. 다른 예로서, 다양한 센서 전극들은 가지 (tine) 또는 루프들로서 배열된 다수의 수평 섹션들, 직렬로 연결된 다수의 다각형들 등을 가질 수도 있다. 이러한 적용에서의 다양한 도면들은 간단한 직사각형, 연결된 직사각형 및 슬롯팅된 직사각형들인 센서 전극들을 도시한다. 편의를 위해 이러한 형상들이 이용되고, 일반적으로 간단한 직사각형들이 논의를 위해 더욱 간단한 도면들을 제공되도록 이용된다.

[0042] 복수의 송신기 및 수신기 전극들 (250, 260) 은 임의의 적절한 스택-업 재료들로 형성될 수도 있다. 몇몇 실시형태들에서, 복수의 송신기 및 수신기 전극들 (250, 260) 은 완전하게 상이한 재료의 도전성 층들 위에 배치된다. 예를 들어, 복수의 송신기 전극들 (250) 은 도전성 재료의 제 1 층에 전체적으로 형성될 수도 있고, 복수의 수신기 전극들 (260) 은 도전성 재료의 제 2 층에 전체적으로 형성될 수도 있으며, 유전체 재료가 이러한 제 1 층 및 제 2 층을 분리시킬 수도 있다. 다른 예로서, 복수의 송신기 전극들 (250) (또는 복수의 수신기 전극들 (260)) 은 도전성 재료의 다수의 층들로 형성될 수도 있다.

[0043] 몇몇 실시형태들에서, 복수의 송신기 및 수신기 전극들 (250, 260) 은 하나 이상의 재료의 도전성 층들을 공유

한다. 예를 들어, 복수의 송신기 전극들 (250) 은 도전성 재료의 제 1 층에 전체적으로 형성될 수도 있고, 복수의 수신기 전극들 (260) 은 도전성 재료의 제 1 층에 부분적으로 형성되고 도전성 재료의 제 2 층에 부분적으로 형성될 수도 있다. 제 1 층은 복수의 수신기 전극들 (260) 의 별도의 센서 엘리먼트들을 함유할 수도 있고, 제 2 층은 선택 센서 엘리먼트들을 완전한 수신기 전극들에 접속시키는 도전성 점퍼들을 포함할 수도 있다. 유전체 재료는 복수의 송신기 전극들 (250) 을 이용하여 단락시키는 것으로부터 상기 점퍼들을 분리할 수도 있고, 여기서 점퍼들은 그 복수형과 교차한다. 다른 예로서, 복수의 송신기 전극들 (250) 은 도전성 재료의 제 1 층에 부분적으로 형성될 수도 있고 도전성 재료의 제 2 층에 부분적으로 형성될 수도 있으며, 복수의 수신기 전극들 (260) 은 도전성 재료의 제 2 층에 전체적으로 형성될 수도 있다. 다양한 다른 예시들에서, 복수의 송신기 전극들 (250) (또는 복수의 수신기 전극들 (260)) 은 도전성 재료의 그 이상의 층들로 형성될 수도 있다.

[0044] 센서 패턴은, 복수의 수신기 전극들 (260) 이 입력 오브젝트들이 존재할 가능성이 큰 복수의 송신기 전극들 (250) 보다 더 가까이 존재하도록 설계될 수도 있다. 예를 들어, 복수의 수신기 전극들 (260) 은 관련 입력 표면에 더 가까울 수도 있다.

[0045] 센서 패턴 (200) 은 임의의 적절한 재료들을 이용하여 물리적으로 구현될 수도 있다. 예를 들어, 센서 전극들은 FR4-유형의 유리섬유 보강 에폭시 라미네이팅된 PCB 의 하나 이상의 층들에 배치된 구리로 형성될 수도 있다. 다른 예시로서, 센서 전극들은 다른 도전성 재료, 예를 들어, 도전성 잉크 (예를 들어, 탄소 잉크, 은 잉크), ITO (인듐 주석 산화물), 도전성 나노-파티클, 금속 메쉬 등으로 형성될 수도 있다. 또한, 센서 전극들은 적절한 절연성 재료(들), 예를 들어, 그 중에서도, 유리, 폴리이미드, 폴리에스테르 (예를 들어, PET, 또는 폴리에틸렌 테레프탈레이트) 위에 배치될 수도 있다.

[0046] 도 2 에 도시되지 않지만, 송신기 전극들 (250) 및 수신기 전극들 (260) 은 프로세싱 시스템 (110) 과 같은 프로세싱 시스템의 센싱 회로 (송신기 회로 및 수신기 회로 각각) 과 커플링된다. 몇몇 실시형태들에서, 하나 이상의 송신기 전극들이 다수의 로케이션들에서 송신기 회로에 커플링될 수도 있다. 예를 들어, TX1 은 그 제 1 말단 상에서 또한 그 제 2 말단 상에서 센싱 회로와 커플링될 수도 있고; 이들 커플링은 TX1 이 오직 하나의 말단으로부터 충전되는 경우보다 더욱 빠르게 전하가 TX1 에 위치되도록 허용할 수도 있다.

[0047] 도 2 에서, 송신기 및 수신기 전극들 사이에서 국부화된 커패시티브 커플링의 공간이 다른 인터섹션들 주위에 위치된다. 따라서, 픽셀들의 중심들이 송신기 전극들과 수신기 전극들의 인터섹션에 위치된다.

[0048] 대안책과 함께 이하 추가적으로 논의되는 바와 같이, 섹션화된 센서 패턴들을 갖는 다양한 실시형태들이 (동시에, 다수의 섹션들이 적어도 몇몇은 동시에 송신하게 되도록) 동시에 다수의 섹션들을 스캐닝하고 송신할 수도 있다. 이는, 송신기 전극들은 프레임당 송신하고, 프레임 레이트를 증가시키도록 타임 인터벌의 갯수를 감소시킬 수 있다. 몇몇 실시형태들은, (예를 들어, 입력 오브젝트 (들) 에 대해 검출된 위치들 내의) 지터, 정착 (settling) 으로부터의 열화 효과, 인접하는 또는 대향하는 송신기 전극들로부터의 크로스-토크 등을 저하시키는 센싱 스킴들을 이용한다. 예를 들어, 몇몇 실시형태들에서, 대향하는 송신기 전극들은 실질적으로 중첩하는 시간 인터벌들에서, 부분적으로 중첩하는 시간 인터벌들에서, 또는 중첩하지 않는 시간 인터벌들에서 고의적으로 활성화될 수도 있다. 다른 예시로서, 몇몇 실시형태들은 송신기 신호들, 송신 시간, 및/또는 결과 신호들의 획득을 코디네이팅함으로써 2 개 이상의 섹션들의 스캐닝을 코디네이팅한다.

[0049] 몇몇 실시형태들에서, 프로세싱 시스템 (예를 들어, 프로세싱 시스템 (110)) 의 부분들은 각각의 섹션으로부터 송신기 신호들에 대응하는 응답을 나타내는 별도의 값들을 수집하고, 그 후, 단일의 더 큰 이미지로서 이들을 중심으로 프로세싱한다. 예를 들어, 몇몇 실시형태들은 다수의 IC 들을 채용하는 프로세싱 시스템을 포함하고; 이들 IC 들은 섹션들을 별도로 스캐닝할 수도 있고 중앙 제어기에 의해 중심 프로세싱에 대한 결과들을 제공할 수도 있다. 이 구현에 의존하여, 중앙 제어기는, 결과들이 단일의 큰 섹션으로부터 획득된 것처럼, 그 결과들을 프로세싱할 수도 있다.

[0050] 또한, 몇몇 실시형태들은 오믹 심들 근처에서 발생할 수도 있는 측정 아티팩트들을 감소시키도록 물리적으로 구성된다. 예를 들어, 몇몇 실시형태들은, 입력 오브젝트로 인한 커패시턴스의 변화가 오믹 심 근처의 픽셀에 대해서 그리고 (예를 들어, 각각의 섹션의 내부 부분에 있는) 임의의 오믹심들로부터 이격된 픽셀에 대해서 실질적으로 동일하게 되도록, 설계된 심들을 포함한다. 다른 예로서, 몇몇 실시형태들은 근처의, 이격된, 또는 오믹심에서의 센서 패턴들을 전체에 걸쳐서 규칙적인 피치들 및 대칭 치수들을 이용한다. 또 다른 예시로서, 몇몇 실시형태들은, 송신기 심에서 송신기 전극들 사이의 작은 갭을 갖는, 및/또는 수신기 심들에서 수신기 전극들 사이의 작은 갭을 갖는 센서 패턴들을 이용한다.

- [0051] 도 3 내지 도 5 는, 다양한 실시형태들에 따라서, 오믹 심들에 의해 센서 패턴이 어떻게 작은 섹션들로 분할될 수 있는지의 몇몇 예시들을 나타낸다. 도 3 은 오믹 심 (305) 에 의해 2 개의 섹션들 (301, 302) (절반이 도시됨) 로 분할된 섹션 패턴 (300) 을 도시한다. 도 4 는 오믹 심 (405 및 415) 에 의해 3 개의 섹션들 (401, 402, 403) (3 등분이 도시됨) 로 분할된 센서 패턴 (400) 을 도시한다. 도 5 는 오믹 심 (505 및 515) 을 수직으로 상호교차함으로써 4 개의 섹션들 (501, 502, 503, 504) (4 등분이 도시됨) 로 분할된 센서 패턴 (500) 을 도시한다. 다른 실시형태들은 오믹 심들 및 섹션들의 다른 갯수 및 배열들을 갖는 센서 패턴들을 가질 수도 있다. 예를 들어, 실시형태는 하나의 송신기 심 및 2 개의 수신기 심으로 분할된 6 개의 섹션들을 가질 수도 있다.
- [0052] 도 3 내지 도 5 는 오믹 3 개의 예시들을 제공한다. 임의의 수의 섹션들이 허용가능하고, 이 섹션들은 상이한 형상 및/또는 크기일 수도 있다는 것을 이해해야만 한다. 몇몇 실시형태에서, 오믹 심들은 센서 전극들 몇몇에서 물리적 파열에 부합할 수도 또는 부합하지 않을 수도 있다. 예를 들어, 송신기 전극은 수신기 심의 양측에 놓일 수도 있고, 수신기 전극은 송신기 심의 양측에 놓일 수도 있다. 일반적으로, 이러한 배열은 부분적인 픽셀들로 구성된 분리형 픽셀들 (split pixels) 을 오믹 심에 따라서 생성한다. 분리형 픽셀들은 도 8 및 도 9 의 설명과 함께 추가적으로 설명된다.
- [0053] 도 6 은 간단한 직사각형 형상의 센서 전극들을 갖는 예시적인 4 개-섹션 센서 패턴 (600) 의 레이아웃을 도시한다. 송신기 전극 (TX) 은 제 1 층에 전체적으로 형성될 수도 있고, 수신기 전극 (RX) 은 제 2 층에 전체적으로 형성될 수도 있고, 이 층들은 유전체 재료에 의해 분리된다. 송신기 심 (605) 은, 센서 전극 섹션들 (1 및 3) 을 센서 전극 섹션들 (2 및 4) 로부터 분리하고, 이들 섹션들의 송신기 전극들 (TX) 사이에서 오믹 브레이크 (ohmic break) 를 제공한다. 수신기 심 (615) 은, 센서 전극 섹션들 (1 및 2) 을 센서 전극 섹션들 (3 및 4) 로부터 분리하고, 이들 섹션들의 수신기 전극들 (RX) 사이에서 오믹 브레이크를 제공한다. 송신기 및 수신기 심들 (605, 615) 은 함께 4 개의 섹션들 (1, 2, 3, 4) 각각에서 송신기 전극들 및 수신기 전극들을 다른 섹션들에서 송신기 전극 및 수신기 전극으로부터 물리적으로 분리한다. 송신기 심 (605) 은, 인접하는 수신기 전극들 RX3,1 및 RX4,1 (그리고, 또한 RX1,1 및 RX2,1) 을 구획하고, 대향하는 송신기 전극들을 분리한다. 송신기 심 (615) 은, 인접하는 송신기 전극들 TX3,1 및 TX1,1 (그리고, TX4,1 및 TX2,1) 을 구획하고, 대향하는 수신기 전극들을 분리한다. 별개의 송신기 전극들은 TX<sub>i,j</sub> 로 라벨링되고, 별개의 수신기 전극들은 RX<sub>i,j</sub> 로 라벨링되며, 여기서 i 는 센서 섹션을 나타내고, j 는 섹션 내의 센서 전극을 넘버링한다. 섹션 및 센서 전극 넘버링은 임의적이다. 이러한 TX, RX, i 및 j 표기 그리고 넘버링 스킴들은 유사한 방식으로 본 명세서에 설명된 다른 센서 패턴들에 이용된다.
- [0054] 원 (620) 은 (TX4,4 및 RX4,4) 의 인터섹션에 중심을 둔 픽셀을 나타낸다. (다른 센서 전극 형상들 또는 레이아웃들을 이용하여, 픽셀들은 송신기 및 수신기 전극들의 인터섹션에 중심을 두지 않을 수도 있다). 픽셀들을 표현하기 위해 원, 타원, 본 명세서에 이용된 다른 표시자는 이러한 픽셀들을 위치시키기 위한 의미이고, 그 픽셀의 공간을 나타내는 것으로는 의미하지 않는다. 예를 들어, 원 (620) 은 도 6 에서 그 픽셀을 위치시키는 것을 의미하고, 그 픽셀의 공간과 같은 공간을 차지하는 것을 의미하지 않는다. 원 (621 및 622) 은, 이들이 이 예시에서 송신기 전극과 수신기 전극 사이의 커패시티브 커플링의 국부화된 공간의 중심에 중심을 두지 않기 때문에, 픽셀들을 나타내지 않는다. 원 (630) 은 센서 패턴 (600) 에 손가락 터치와 관련된 예시적인 영역 (센서 패턴 (600) 상부에 배치된 관련 입력 표면을 터치함으로써 실현됨) 을 나타낸다. 도시된 바와 같이, 센서 패턴 (600) 에 대한 손가락 터치는 통상적으로 몇몇 픽셀들의 커패시티브 응답에 영향을 줄 것이다.
- [0055]  $P_{TX}$  는 송신기 전극 피치를 나타낸다.  $W_{TX}$  는 송신기 전극의 효율적인 폭을 나타낸다.  $P_{RX}$  는 수신기 전극 피치를 나타낸다.  $W_{RX}$  는 수신기 전극의 효율적인 폭을 나타낸다. 이러한 4 개의 표기는 다른 도면에서의 유사한 측정들에 대해서도 이용된다. 도면들에 도시된 다른 예시들과 유사한 센서 패턴 (600) 은 규칙적인 송신기 피치 및 규칙적인 수신기 피치를 갖는다. 그러나, 다른 실시형태들은 가변적인 피치들을 가질 수도 있다. 유사하게, 센서 패턴 (600) 은 동일한 효율적인 폭의 송신기 전극들 및 동일한 효율적인 폭의 수신기 전극들을 갖는다. 그러나, 다른 실시형태들은 상이한 폭들의 송신 전극들을 가질 수도 있다.
- [0056] 도 6 은 다수의 수신기 심들에 걸친 것이 아닌 단일 수신기 심에 걸친 서로 대향하는 대향 수신기 전극들 (예를 들어, 수신기 심 (615) 에 걸쳐서 서로 대향하는 RX1,1 및 RX3,1) 을 나타낸다. 유사하게, 도 6 은 다수의 송신기 심들에 걸친 것이 아닌 단일 송신기 심에 걸친 서로 대향하는 대향 송신기 전극들 (예를 들어, 송신기 심 (605) 에 걸쳐서 서로 대향하는 TX1,1 및 TX2,1) 을 나타낸다. 요구되지 않지만, 대향 센서 전극들은 도

6 에서와 같이 서로 사실상 동일 선상에 있다.

- [0057] 도 6 은 인접하는 센서 전극들을 나타낸다. 예를 들어, RX3,3 와 RX3,4 는 인접하는 수신기 전극들이고, RX3,1 와 RX 4,1 도 또한 인접하는 수신기 전극들이다. 다른 예시로서, TX3,3 와 TX3,4 는 인접하는 송신기 전극들이고, TX1,1 와 TX3,1 도 또한 인접하는 송신기 전극들이다.
- [0058] 도 6 은 하나의 유형의 심에서 물리적으로 끝나는 (ending) 송신기 및 수신기 전극들 모두를 도시하며, 이는 필수적인 것은 아니다. 예를 들어, 송신기 전극들은 수신기 심들에 걸쳐서 물리적으로 인접할 수 있다. 다른 예시로서, 수신기 전극들은 송신기 심들에 걸쳐서 물리적으로 인접할 수 있다. 이러한 인접하는 레이아웃들은 분리형 픽셀들을 생성할 수도 있고, 이는 이하 후술된다.
- [0059] 도 6 은 송신기 및 수신기 심들 모두를 갖는 실시형태를 나타낸다. 그러나, 실시형태들은 송신기 및 수신기 심들 모두를 가질 필요는 없다. 즉, 몇몇 실시형태들은 송신기 심(들)만을 가지고, 몇몇 실시형태들은 수신기 심(들)만을 가지며, 몇몇 실시형태들은 송신기 심(들) 및 수신기 심(들) 모두를 가진다.
- [0060] 도 7 은, 일 실시형태에 따라서, 간단한 직사각형 형상이 아닌 센서 전극들을 갖는 예시적인 4-섹션 센서 전극 패턴 (700) 의 레이아웃을 나타낸다. 센서 패턴 (700) 에서, 전체 송신기 전극들 (TX) 은 도전성 재료의 제 1 층에 배치된다. 수신기 전극들 (RX) 의 센서 엘리먼트들이 재료의 제 1 층에 배치된다. 이러한 센서 엘리먼트들은 도전성 재료의 제 2 층에 배치된 도전성 점퍼들 (730) (일 점퍼 (730) 는 도 7 에 라벨링된 다) 에 의해 접속된다. 이 점퍼들은 유전체 재료 (미도시) 에 의해 송신기 전극들로부터 분리된다.
- [0061] 오믹 심 (705) 은 송신기 심이고, 오믹심 (715) 은 수신기 심이다. 송신기 심 (705) 은, 센서 전극 섹션들 (1 및 3) 을 센서 전극 섹션들 (2 및 4) 로부터 분리하고, 이들 섹션들에서 수신기 전극들 사이에 오믹 브레이크를 제공한다. 수신기 심 (715) 은 센서 전극 섹션들 (3 및 4) 을 센서 전극 섹션들 (1 및 2) 로부터 분리하고, 이들 섹션들에서 수신기 전극들 사이에 오믹 브레이크를 제공한다. 수신기 심 (715) 은 TX1,1 와 TX3,1 사이 그리고 TX2,1 와 TX4,1 사이에서 구동한다. 송신기 심 (705) 은 RX1,1 와 RX2,1 사이 그리고 RX3,1 와 RX 4,1 사이에서 구동한다. 센서 패턴 (700) 은 분리형 픽셀들을 가지지 않는 것에 유의한다.
- [0062] 도 7 에 예시되고 도 2 를 통해서 논의되는 바와 같이, 수많은 다른 유형의 센서 패턴들 및 센서 전극 형상들이 본 명세서에 설명된 실시형태들을 통해서 고찰된다. 센서 패턴 (700) 에서, 송신기 및 수신기 전극들은 인터섹션들에서 더 얇게 되도록 설계되고, 이들이 그 인터섹션들에서 더 얇게 되지 않는 경우와 비교하여 오버랩이 감소된다.
- [0063] 센서 패턴 (700) 에서의 픽셀은, 원 (720) 에 의해 위치되고, TX4,2 와 RX4,2 의 인터섹션 주위에 중심을 둔다. 원 (721 및 722) 은 언뜻 보기에는 다른 픽셀들의 중심들에 위치하는 것으로 보이지만 그렇지 않다. 즉, 다수의 센서 전극들이 원들 (721 및 722) 에서 서로 가까이에 있지만, 이러한 원들 (721 및 722) 은 송신기 전극과 수신기 전극 사이에 국부화된 커패시티브 커플링의 공간들의 중심을 위치시키지 않는다. 대신에, 원 (721) 은 실제 픽셀들의 중심들 사이에 위치되고, 제 1 주변 픽셀은 TX4,1 과 RX4,2 의 인터섹션에 위치되고, 제 2 주변 픽셀은 TX2,1 와 RX2,2 의 인터섹션에 위치된다. 유사하게, 원 (722) 은 실제 픽셀들의 중심들 사이에 위치되고: 제 1 주변 픽셀은 TX1,2 와 RX1,1 의 인터섹션에 위치되고, 제 2 주변 픽셀은 TX2,2 와 RX2,1 의 인터섹션에 위치된다.
- [0064] 도 8 및 도 9 는, 몇몇 실시형태들에 따라서, 분리형 픽셀들을 갖는 예시적인 센서 패턴들 (800, 900) 을 예시한다. 구체적으로, 각각의 센서 패턴 (800, 900) 에서, 센서 전극과 오버랩하는 적어도 하나의 오믹 심이 존재하고; 이에 따라, 각각의 복수의 송신기 전극들 및 수신기 전극들은 적어도 하나의 오믹 심과 일치하는 복수의 분리형 픽셀들을 형성한다. 도 8 및 도 9 는 모두 3 개의 센서 전극들로 형성된 분리형 픽셀들을 각각 도시한다 (센서 패턴 (800) 에 대한 하나의 송신기 전극 및 2 개의 수신기 전극들, 센서 패턴 (900) 에 대한 2 개의 송신기 전극들 및 하나의 수신기 전극). 그러나, 다른 센서 패턴들은 송신기 또는 수신기 전극들의 다른 갯수 및 비율로 형성된 분리형 픽셀들을 가질 수도 있다. 유사하게, 도 8 및 도 9 는 모두 2 개의 부분적인 픽셀들 각각으로부터 형성된 분리형 픽셀들을 도시한다. 다른 센서 패턴들은 다른 갯수의 부분적인 픽셀들로부터 형성된 분리형 픽셀들을 가질 수도 있다.
- [0065] 분리형 픽셀에서의 전체 응답은 부분적인 픽셀들에서의 응답들의 조합으로서 결정될 수도 있다. 예를 들어, 일 실시형태에서, 전체 응답은, 이 응답이 구성되는 부분적인 픽셀들의 응답들의 간단한 합계로서 산출된다. 다른 예시로서, 일 실시형태에서, 분리형 픽셀에서 전체 응답은 부분적인 픽셀 응답들의 스케일링된 및/또는 가중된 합계로서 산출된다. 즉, 스케일링 및/또는 가중화는 적어도 하나의 다른 픽셀의 가중치 (변화되지

않는 것으로 고려됨)와는 상이한 적어도 하나의 부분적인 픽셀에 적용된다. 이러한 스케일링 또는 가중화는, 부분적인 픽셀을 형성하는 센서 전극들의 구성상에서의 상기 적어도 하나의 부분적인 픽셀과 관련된 신호 증폭량 등에 기초할 수도 있다.

[0066] 부분적인 픽셀들과 관련된 스케일링 또는 가중화는, 설계에서, 제조에서, 또는 제조 이후에 (예를 들어, 동작 도중에) 결정될 수도 있다. 예를 들어, 센서 전극들 및 입력 오브젝트들의 커패시티브 상호작용은 설계 동안 모델링될 수도 있다. 다른 예시로서, 센서 디바이스의 분리형 픽셀들의 응답들은 제조 동안 측정될 수도 있다. 다른 예시로서, 분리형 픽셀들의 응답들은 동작 동안 그 분야에서 측정될 수도 있다. 부분적인 픽셀들에 할당된 적절한 가중치는 관련 프로세싱 시스템의 메모리 또는 몇몇 다른 부분에 저장될 수도 있다 (예를 들어, 도 15 에 도시된 프로세싱 시스템 (1510) 의 메모리 (1525) 참조).

[0067] 도 8 은 일 실시형태에 따른 수신기 심 (815) 에 의해 2 개의 섹션들 (섹션 1, 섹션 2) 로 분할된 센서 패턴 (800) 의 예시를 도시한다. 수신기 심 (815) 은 수신기 심 (815) 에서 오믹 접촉해지를 갖지 않는 송신기 전극 TX1/2,0 과 오버랩하고 그 송신기 전극 송신기 전극 TX1/2,0 을 따라서 구동한다. 즉, 수신기 심 (815) 은 TX1/2,0 을 저항적으로 (ohmically) 분할하지 않을 수도 있다. 표기 TX1/2,0 는, 수신기 심 (815) 에 걸쳐서 인접하고, 부분적으로는 섹션 1 에 있고 부분적으로는 섹션 2 에 있다는 것을 나타낸다. 센서 패턴 (800) 은, 비분리형 픽셀 (820) 과 같은 비분리형 픽셀들 및 분리형 픽셀 (826) 과 같은 분리형 픽셀들을 포함하는 센서 패턴을 도시한다. 비분리형 픽셀 (820) 은 TX2,2 과 RX2,5 의 인터섹션에 위치된다. 패턴 (800) 의 분리형 픽셀들은 각각 3 개의 센서 전극들 - 하나의 송신기 전극 (TX1/2,0) 및 2 개의 수신기 전극들에 의해 장악된 국부화된 커패시티브 커플링의 공간으로 구성된다. 예를 들어, 분리형 픽셀 (826) 은 2 개의 부분적인 픽셀들로 이루어지는데, 그 중 하나의 부분적인 픽셀은 TX1/2,0 와 RX1,5 의 인터섹션에 위치되고, 다른 하나의 부분적인 픽셀은 TX1/2,0 와 RX2,5 의 인터섹션에 위치된다.

[0068] 도 9 는, 일 실시형태에 따라서, 송신기 심 (905) 에 의해 2 개의 섹션들 (섹션 1, 섹션 2) 으로 분할된 센서 패턴 (900) 의 예시를 도시한다. 도 9 에서, 수신기 전극들 (예를 들어, RX1,1) 각각은 다수의 평행 섹션들로 구성된다. 구체적으로, 수신기 전극들은 서로 양 말단에서 접속된 2 개의 평행 섹션들로 각각 구성되고, 슬롯화된 직사각형의 일반적인 형상을 갖는다. 송신기 심 (905) 은 오믹 심에서 오믹 상호접촉을 가지지 않는 수신기 전극 RX1/2,0 과 오버랩하고 그 수신기 전극 RX1/2,0 을 따라서 구동한다. 즉, 송신기 심 (905) 은 RX1/2,0 를 저항적으로 (ohmically) 분할하지 않는다. RX1/2,0 의 표기는, 수신기 전극 RX1/2,0 이 부분적으로는 섹션 1 에 있고 부분적으로는 섹션 2 에 있다는 것을 나타낸다.

[0069] 센서 패턴 (900) 은 비분리형 픽셀 (예를 들어, 원 (920) 은 비분리형 픽셀을 나타낸다) 및 분리형 픽셀 (예를 들어, 원 (926) 은 분리형 픽셀을 나타낸다) 을 포함한다. 분리형 픽셀은, TX1,5 와 RX1/2,0 의 인터섹션에 위치한 원 (924) 및 TX2,5 와 RX1/2,0 의 인터섹션에 위치한 원 (925) 으로 나타난 부분적인 픽셀들과 같은 부분적인 픽셀들로부터 형성된다. 센서 패턴 (900) 에서, 분리형 픽셀들 각각은 3 개의 센서 전극들 - 하나의 수신기 전극 (RX1/2,0) 및 2 개의 송신기 전극들에 의해 장악된 국부화된 커패시티브 커플링의 공간으로 구성된다. 예를 들어, 분리형 픽셀 (926) 은 RX1/2,0 와 TX1,1 의 인터섹션에 그리고 RX1/2,0 와 TX2,1 의 인터섹션에 위치한 2 개의 부분적인 픽셀들로 이루어진다.

[0070] 전술한 센서 패턴들에 의해 예시된 바와 같이, 다양한 실시형태들은 다양한 센서 패턴 레이아웃 및 센서 패턴 형상들을 갖는다. 또한, 다양한 실시형태들은 본 명세서에 예시된 것과는 상이할 수도 있다는 것이 반복되어야만 한다. 예를 들어, 몇몇 실시형태들에서, 송신기 심 (또는 수신기 심) 은 이들이 분할하는 송신기 전극들 (또는 수신기 전극들) 의 정렬 방향에 대해 수직하지 않는다. 다른 예시로서, 몇몇 실시형태들은 서로에 대해 실질적으로 수직하게 배열된 송신기 전극 및 수신기 전극을 갖는 센서 패턴을 통해서 수평으로 구동하는 직선의 수신기 전극들 및 센서 패턴을 통해서 수직하게 구동하는 직선의 송신기 전극들을 갖는다. 유사하게, 몇몇 실시형태들은, 송신기와 수직하게 구동하는 직선의 수신기 전극들 그리고 송신기와 수평하게 구동하는 직선의 송신기 전극들 및 서로에 대해 실질적으로 직교하도록 배열된 센서 전극들을 갖는다. 다른 예시로서, 센서 전극들은 임의의 적절한 형상일 수도 있고, 단일의 센서 패턴은 송신기 전극 (또는 수신기 전극) 또는 상이한 형상들 및 크기들을 채용할 수도 있다. 이러한 센서 전극들은 부분적으로 비선형 (구분적으로 선형) 또는 전체적으로 비선형 (아주 비선형) 일 수도 있고, 동일한 유형의 다른 센서 전극들에 평행하지 않을 수도 있고 또는 상이한 유형의 센서 전극들에 대해 수직할 수도 있으며, 또는, 도면들에 도시된 것과는 다른 관점에서는 상이할 수도 있다.

[0071] 수많은 다른 변화들이 가능하고 고찰된다. 예를 들어, 오믹 심은 전체 센서 패턴에 걸쳐서 연장하지 않을

수도 있다. 구체적인 예시로서, 수신기 심을 갖는 센서 패턴은 그 수신기 심에서 서로 대향하도록 센서 패턴에 걸쳐서 어느 정도 연장하는 수신기 전극들을 가질 수도 있고; 이 센서 패턴은 전체 센서 패턴에 걸쳐서 연장하고 수신기 심을 교차하지 않는 다른 수신기 전극들을 가질 수도 있다. 또한, 그 반대로, 이러한 센서 패턴들에 걸쳐서 부분적으로 연장하는 송신기 심들을 갖는 센서 패턴들에 대해서는 사실이다.

[0072] 다른 예로서, 센서 패턴들은 비대칭 섹션들을 가질 수도 있다. 섹션들은 센서 전극들의 수, 센서 전극들의 크기, 센서 전극들의 피치 등이 상이할 수도 있다. 구체적인 예시로서, 홀수의 송신기 전극들 및 수신기 심을 갖는 센서 패턴은 (수신기 심에서 분리형 픽셀들을 결과로 초래할 가능성이 높은) 송신기 전극 상부보다는 (수신기 심에서 어떠한 분리형 픽셀들을 결과로 초래할 가능성이 없는) 송신기 전극들 사이에 수신기 심을 위치시킬 수도 있다.

[0073] 센싱 스킴 (Sensing Schemes)

[0074] 섹션들을 스캐닝하고 입력 정보의 프레임들을 획득하기 위해, 송신 전극들은 적절한 센싱 스킴에 따라서 송신하도록 활성화된다. 다양한 센싱 스킴들이 다양한 실시형태들에 따라서 구현된 센서 패턴들을 스캐닝하도록 이용될 수도 있다. 설명의 용이함을 위해, 본 명세서에서 논의된 예시적인 센싱 스킴들은 도 6 및 센서 패턴 (600) 을 참조할 것이다. 그러나, 여기서 논의된 센싱 스킴들은 임의의 수의 패턴들을 갖는 임의의 적절한 센서 패턴에 대해 유사하게 되고 이들에 적용될 수도 있다. 또한, 이하의 논의들은 앞서 소개된  $TX_{i,j}$  표기를 나타내고, 설명의 용이함을 위해 추가적인 수학적 표기들을 소개한다.

[0075] 송신기 전극이 활성화되고 송신기 신호들을 송신하기 위해 구동될 때, 송신기 전극은 송신기 신호 (또한, "센싱 신호") 로 변조된다. 송신기 전극이 송신기 신호를 송신하도록 구동되지 않을 때, 송신기 전극은 송신기 신호로 변조되지 않고; 송신기 전극은 높은 임피던스 (전기적으로 플로팅) 에서 유지될 수도 있고 또는 일정 전압 (예를 들어, 기준 전압, 시스템 접지, 또는 몇몇 다른 전압) 에서 유지될 수도 있다.

[0076] 섹션에 대한 송신 시퀀스는 수학적 방식으로 설명될 수도 있다. 송신기 전극들이 변화하지 않는 시간 인터벌  $t$  동안 (여기서,  $t \in [n, n+1)$  이고,  $n$  은 정수임), 함수  $Mi()$  의 적용가능한 출력은 그 시간 인터벌 동안 관련된  $i$  섹션에서 어떤 송신기 전극들 (만약 있다면) 이 송신하는지를 설명하는데 이용될 수도 있다. 예를 들어, 값  $n$  에 대해,  $Mi(n) = j$  의 출력은, 송신기  $TX(i, j)$  (섹션  $i$  의 송신기  $j$ ) 가 그 시간  $n$  동안 송신한다. 다양한 입력들 및  $Mi()$  에 대해, 출력은 대응 시간 인터벌 동안, 스칼라 (scalar) 일 수도 있고, 벡터 (섹션  $i$  에서 동시에 송신하는 다수의 송신기 전극들을 나타냄) 일 수도 있고, 또는 널 (null; 섹션  $i$  에서 송신하는 어떠한 송신기 전극들도 없다는 것을 나타냄) 일 수도 있다. 간략화를 위해, 섹션 내의 센서 전극들의  $j$  넘버링은 (심에 걸쳐서 인접하는 센서 전극들에 대한 가능한 예외를 감안하고) 단조로운 것으로 가정한다. 이러한 방법으로,  $Mi()$  는, 송신기 전극들이 그 시간 인터벌  $n$  동안  $i$  섹션에서 송신하는 다음-현재 (then-current) 시간 인터벌을 매핑하는 송신 패턴을 표현하기 위한 편리한 방법을 제공한다.

[0077] 몇몇 실시형태들은 그들의 프레임 주기를 시간적으로 동일한 균일한 시간 인터벌들로 분할하고, 몇몇 실시형태들은 그들의 프레임 주기를 비균일 시간 인터벌들로 분할하고, 몇몇 실시형태들은 시간 인터벌들을 균일하거나 또는 비균일하게 되도록 허용한다. 예를 들어, 몇몇 실시형태들은, 송신기 전극들이 시간적으로 동일하게 이격되도록 송신하는 잠재적 변화를 요구하고, 몇몇 실시형태들은 시간적으로 동일하거나 동일하지 않은 이격을 고려하여 임의의 이러한 요구들을 부과하지 않는다. 시간 인터벌들의 길이는, 송신기 전극들이 얼마나 길게 송신하는 지에 영향을 준다.

[0078] 실시형태는 매 프레임마다 섹션에서 반복하는 송신 패턴을 이용할 수도 있다. 매 프레임마다 섹션(들)에 대해 동일한  $Mi()$  함수를 반복함으로써 설명될 수도 있다. 이 실시형태는 다수의 프레임들에서 섹션에서 반복하는 송신 패턴을 이용할 수도 있다. 이는 이 섹션에 대해 상이한  $Mi()$  함수들의 시퀀스를 반복함으로써 설명될 것이다. 이 실시형태는 임의의 다수의 프레임들에 대해 반복하지 않는 비주기적인 송신 패턴을 이용할 수도 있다. 이는 상이한  $Mi()$  함수들의 비반복적인 시퀀스를 통해서 설명될 수도 있다.

[0079] 몇몇 실시형태들은, 각각의 섹션이 동일한  $Mi()$  함수에 의해 설명된 송신 패턴을 갖는 센싱 스킴들을 이용한다. 즉, 모든  $i$  에 대해  $Mi()=$ 동일한  $M_0()$  이다. 송신 패턴들은 동일한 시간 기준상에서 동일한 경우에 관련되고, 동일하지 않은 경우에 시간 시프팅되고, 미러-대칭적이며, 다른 대칭을 갖는다. 몇몇 실시형태들은, 각각의 섹션이 상이한  $Mi()$  함수에 의해 설명된 송신 패턴을 갖는 센싱 스킴들을 이용한다. 즉, 어떠한 2

개의 섹션들도 관련된 송신 패턴들을 갖지 않는다. 몇몇 실시형태들은, 몇몇 섹션들은 동일한  $M_i()$  함수에 의해 설명된 송신 패턴들을 갖고, 몇몇 섹션들은 상이한  $M_i()$  함수에 의해 설명된 송신 패턴들을 갖는 센싱 스킴들을 이용한다. 즉, 몇몇 섹션들은 관련된 송신 패턴들을 갖고, 몇몇 섹션들은 관련된 송신 패턴들을 갖지 않는다.

[0080] 몇몇 실시형태들은 상이한 섹션들의 송신기 전극들과 동시에 송신한다. 즉, 이러한 실시형태들은 동시에 이러한 섹션들에서 상이한 송신기 전극들을 통해서 송신함으로써 동시에 상이한 섹션들을 스캐닝한다. 다양한 실시형태들에서, 이는 오피 심의 제 1 측에 배치된 제 1 송신기 전극을 통해서 제 1 송신기 신호를, 그리고 오피 심의 제 2 측에 배치된 제 2 송신기 전극을 통해서 제 2 송신기 신호를 동시에 송신하는 것에 해당한다. 제 1 송신기 신호 및 제 2 송신기 신호는 동일한 또는 상이한 신호들일 수도 있다. 이러한 오피 심은 송신기 심인 경우, 제 1 송신기 전극 및 제 2 송신기 전극은 대향하는 송신기 전극들(또는 대향하지 않는 송신기 전극들)일 수도 있다. 여기서, 이러한 오피 심은 수신기 심인 경우, 제 1 송신기 전극 및 제 2 송신기 전극은 인접하지 않는 센서 전극들(또는 인접하는 송신기 전극들)이 아닐 수도 있다.

[0081] 송신기 전극들은, 이들이 수신기 전극들 내에 결과 신호들을 같은 시기에 야기할 때, "동시에 송신한다". 따라서, 동시에 송신하는 송신기 전극들은 동시 주기 동안, 또는 서로 오버랩하는 상이한 시간 주기 동안 송신할 수도 있다. 예를 들어, 제 1 송신기 전극은 제 1 시간 주기 동안 제 1 송신기 신호를 송신할 수도 있고, 제 2 송신기 전극은 제 2 시간 주기 동안 제 2 송신기 신호를 송신할 수도 있다. 제 1 및 제 2 송신기 전극들은, 제 1 및 제 2 시간 주기들이 서로 적어도 부분적으로 오버랩하는 경우, 그리고 이러한 제 1 및 제 2 송신기 신호들이 관련 수신기 전극들에 미치는 영향은 동시에 발생하는 경우, 이들 제 1 및 제 2 송신기 신호들을 동시에 송신한다.

[0082] 동시 송신을 이용하는 센싱 스킴의 구체적인 예시로서, 몇몇 실시형태들은 다수의 송신기 전극들과 동시에 송신하고, 여기서 각각의 송신기 전극은 상이한 섹션 내에 배치된다. 동시 송신을 이용하는 센싱 스킴의 다른 구체적인 예시로서, 몇몇 실시형태들은 수신기 심에 의해 서로 분리된 송신기 전극들을 통해서 동시에 송신한다. 동시 송신을 이용하는 센싱 스킴의 또 다른 구체적인 예시로서, 몇몇 실시형태들은 대향하는 송신기 전극들을 이용하여 동시에 송신한다. 하나의 송신기 전극이 다수의 다른 송신기 전극들에 대향하도록 다수의 송신기 심들이 존재하고, 몇몇 또는 모든 이러한 송신기 전극들은 동시에 송신할 수도 있다.

[0083] 다수의 섹션들에서 동시에 송신하는 것(또한, "병렬 스캐닝"으로 지칭됨)은(병렬 스캐닝하지 않고, 예를 들어, "직렬 스캐닝"을 이용하여) 다수의 섹션들에서 동시에 송신하지 않고 전체 센서 패턴들이 더욱 빠르게 스캐닝되도록 허용한다.

[0084] 전술한 바와 같이, 몇몇 실시형태들은, 그 섹션 내에서 적어도 하나의 수신기가 혼합 응답(mixed response)을 수신하도록, 일 섹션의 다수의 송신기 전극들이 동시에 송신한다. 즉, 적어도 하나의 수신기 전극은 그 섹션 내의 다수의 송신기 전극들에 의해 동시에 송신된 다수의 송신기 신호들에 대응하는 응답들을 조합하는 결과 신호를 수신한다. 하나의 섹션의 다수의 송신기 전극들을 이용하여 동시에 송신하는 것은 개선된 잡음 저항성(noise resistance)을 제안할 수도 있고 더욱 많은 전력을 이용할 수도 있다. 이는 하나 이상의 입력들  $n$ 에 대해(수많은 수신기 전극들을 나타내는) 벡터를 출력하는  $M_i()$  함수에 의해 설명될 수도 있다.

[0085] 구체적인 예시로서, 몇몇 실시형태들에서, 하나의 섹션 내의 제 1 송신기 전극은 그 섹션 내의 제 2 송신기 전극과 동시에 송신한다. 제 1 송신기 전극은 제 1 송신기 신호를 송신하고, 제 2 송신기 전극은 제 2 송신기 신호를 송신한다. 제 1 송신기 신호 및 제 2 송신기 전극이 수학적으로 독립적인 응답을 발생시키는 경우, 동시 송신은 이러한 응답들과 관련하여 독립적인 결과들을 결정하는데 이용될 수도 있는 결과 신호들을 발생시킨다(예를 들어, 제 1 응답과 관련된 제 1 결과, 제 2 응답과 관련된 제 2 결과, 여기서, 제 1 응답 및 제 2 응답은 제 1 및 제 2 송신기 신호들 각각에 대응한다).

[0086] 몇몇 실시형태들은, 특정 시간에 다수의 섹션들이 송신하는 송신기 전극을 갖고, 이 섹션들 중 적어도 하나의 섹션이 송신하는 다수의 송신기 전극들을 갖는, 센싱 스킴을 이용한다.

[0087] 몇몇 실시형태들은 오피 심과 관련하여 공간적으로 이동하는 시퀀스로 송신하는 것을 포함하는 센싱 스킴을 이용한다. 수신기 심을 이용하는 제 2 예시적인 실시형태에서, 송신 시퀀스는 수신기 심에 더욱 가까이에서 시작하고, 상기 수신기 심으로부터 멀리 이동한다. 수신기 심을 이용하는 제 2 예시적인 실시형태에서, 시퀀스는 수신기 심으로부터 떨어져서 시작하고, 수신기 심을 향하여 이동한다. 이러한 시퀀스들은 이하의 송신 관계에 대응한다. 먼저, 수신기 심의 제 1 측에 배치된 제 1 송신기 전극은 제 1 송신기 신호를 송신하

고, 수신기 심의 제 2 측에 배치된 제 2 송신기 전극은 제 2 송신기 신호를 송신한다. 두 번째로, 제 3 송신기 전극은 제 1 송신기 전극이 제 1 송신기 신호를 송신한 후에 제 3 송신기 신호를 송신하고, 제 4 송신기 전극은 제 2 송신기 전극이 제 2 송신기 신호를 송신한 후에 제 4 송신기 신호를 송신한다. 제 1 예시적인 실시형태에서, 제 3 송신기 전극은 수신기 심의 제 1 측에 배치되고, 제 1 송신기 전극보다 수신기 심으로부터 더 멀리 떨어져 있으며, 제 4 송신기 전극은 수신기 심의 제 2 측에 배치되고 제 2 송신기 전극보다 수신기 심으로부터 더 멀리 떨어져 있다. 제 2 예시적인 실시형태에서, 제 3 송신기 전극은 수신기 심의 제 1 측에 배치되고 제 1 송신기 전극보다 수신기 심에 더 가까이 있고, 제 4 송신기 전극은 수신기 심의 제 2 측에 배치되고 제 2 송신기 전극보다 수신기 심에 더 가까이 있다. 이 두 경우에, 제 1 송신기 신호는 제 2 송신기 신호와 동시에 송신될 수도 있고 또는 동시에 송신되지 않을 수도 있으며, 제 3 송신기 신호는 제 4 송신기 신호와 동시에 송신될 수도 있고 또는 동시에 송신되지 않을 수도 있다.

[0088] 이하는, 심에 더 가까이에서부터 시작하고 오믹 심으로부터 멀리 이동하는 공간적 시퀀스를 이용한 센싱 스킴의 일 구체적인 예시이다. 센싱 스킴은 모든 섹션들에 대해 동일한  $Mi()$  를 이용하여 설명될 수도 있고, 여기서  $Mi(n) = (n \text{ modulo } N)+1$ ,  $N$  은  $i$  섹션에서 송신기 전극들의 전체 수이며,  $n$  은 포괄적으로 0 내지  $N-1$  를 아우르는 정수이다. 센서 패턴 (600) 에 대해,  $N=4$ ,  $n$  은 0 에서 3 까지 변화한다. 센서 패턴 (600) 을 통해, 이 센싱 스킴은: 1) 대향하는 송신기 전극들이 동시에 동일한 시간 주기 동안 송신하고; 그리고 2) 송신 시퀀스는 센서 패턴 (600) 의 중간에 있는 수신기 심 (615) 에서 시작하고, 수신기 심 (615) 으로부터 멀리 이동하며, 센서 패턴 (600) 의 에지에서 송신기 전극들을 향해서 외향한다는 것을 의미한다. 즉, 일 실시형태에서 센서 패턴 (600) 의 모든 섹션들을 나타내는 이  $Mi(n) = (n \text{ modulo } N)+1$  를 통해서, 이하는 이 실시형태들의 송신 시퀀스에 적용된다: TX1,1, TX2,1, TX3,1 및 TX4,1 은 초기 시간 인터벌 (인터벌 1) 동안 송신하고, TX1,2, TX2,2, TX3,2 및 TX4,2 은 다음 시간 인터벌 (인터벌 2) 동안 송신하고, TX1,3, TX2,3, TX3,3 및 TX4,3 은 그 다음 시간 인터벌 (인터벌 3) 동안 송신하고, TX1,4, TX2,4, TX3,4 및 TX4,4 은 그 다음 시간 인터벌 (인터벌 4) 동안 송신한다. 동일한  $Mi()$  가 다음 프레임 주기들에서 반복되는 몇몇 실시형태들에서, 마지막 시간 인터벌 이후에, 송신 시퀀스는 반복하고, 수신기 심 (615) 에서 센서 패턴 (600) 의 중간에서부터 다시 시작한다.

[0089] 이하는, 심에 더 가까이에서부터 시작하고 적어도 하나의 섹션에 대해 오믹 심으로부터 멀리 이동하는, 그리고 오믹 심에 더 멀리서부터 시작하고 적어도 하나의 다른 섹션에 대해 오믹 심에 더 가까이로 이동하는 공간 시퀀스를 통해서 센싱 스킴의 센서 패턴 (600) 과 관련한 일 구체적인 예시이다. 이는, 유사하게 배향된 별개의 센서 디바이스들의 세트를 예물레이팅하기 위해 그 섹션들을 이용한다. 이 섹션들은 글로벌 레퍼런스에 대해 동일하고 오믹 심과 같은 로컬 레퍼런스가 아닌 송신기 시퀀스들을 갖는다. 이 예시에서, 이하의 송신기 전극들은 구체적인 시간 인터벌들 동안 송신하고, 다른 송신기 전극들은 송신하지 않는다. 제 1 시간 인터벌 동안, TX1,4, TX2,4, TX3,1 및 TX4,1 이 송신한다. 제 2 시간 인터벌 동안, TX1,3, TX2,3, TX3,2 및 TX4,2 이 송신한다. 제 3 시간 인터벌 동안, TX1,2, TX2,2, TX3,3 및 TX4,3 이 송신한다. 제 4 시간 인터벌 동안, TX1,1, TX2,1, TX3,4 및 TX4,4 이 송신한다. 이러한 4 개의 시간 인터벌들은 프레임 주기를 완성하고, 시퀀스는 몇몇 다른 방식으로 반복하고, 반전하고, 또한 변화한다. 몇몇 실시형태들에서, 섹션 (2 및 4) 는 섹션 (1 및 3) 에서와 동일한 시퀀스로 및/또는 동시에 스캐닝되지 않는다.

[0090] 몇몇 실시형태들은 프레임 주기의 일부 동안 하나 이상의 섹션들에서 송신하지 않는 (따라서, 스캐닝하지 않는) 센싱 스킴을 이용한다. 예를 들어, 몇몇 실시형태들은 프레임 주기의 제 1 부분 동안 섹션 내에서 송신할 수도 있고, 프레임 주기의 제 2 부분 동안 섹션 내에서 송신하지 않는다. 구체적인 예시로서, 센서 패턴 (600) 을 통해 이용될 수 있는 센싱 스킴이 후술하는 바와 같다. 프레임 주기의 제 1 부분 동안, 이 실시형태는 섹션 (1 및 3) 에서 유사하거나 또는 상이한 방식으로 송신하고, 섹션 (2 및 4) 에서는 송신하지 않는다. 그 후, 프레임 주기의 제 1 부분에 즉시 뒤따르는 프레임 주기의 제 2 부분 동안, 실시형태는 (섹션 (1 또는 3) 의 송신 패턴을 통해 유사한 또는 상이한 방식일 수도 있는) 유사한 또는 상이한 방식으로 섹션 (2 및 4) 에서 송신한다. 그 후, 실시형태는 추가적인 프레임들에 대해 이 시퀀스를 반복한다. 즉, (섹션 2 및 4 가 아닌) 섹션 (1 및 3) 를 통해서 재송신하고, 그 후, 유사한 방식으로 (섹션 1 및 3 이 아닌) 섹션 (2 및 4) 를 통해서 재송신한다.

[0091] 이하는 이러한 센싱 스킴의 다른 구체적인 예시이다. 센서 패턴 (600) 을 참조하여, 프레임 주기의 제 1 부분 동안, 섹션 (1 및 2) 는 송신하고, 섹션 (3 및 4) 는 송신하지 않는다. 구체적으로, 이하의 송신기 전극은 프레임 주기의 순차적 시간 인터벌들동안 송신하고, 다른 송신기 전극은 송신하지 않는다. TX1,4 및 TX2,4 는 제 1 시간 인터벌 (시간 인터벌 1) 동안 송신한다. TX1,3 및 TX2,3 는 다음 시간 인터벌 (시간 인

터벨 2) 동안 송신한다. TX1,2 및 TX2,2 는 다음 시간 인터벌 (시간 인터벌 3) 동안 송신한다. TX1,1 및 TX2,1 는 다음 시간 인터벌 (시간 인터벌 4) 동안 송신한다. TX3,1 및 TX4,1 는 다음 시간 인터벌 (시간 인터벌 5) 동안 송신한다. TX3,2 및 TX4,2 는 다음 시간 인터벌 (시간 인터벌 6) 동안 송신한다. TX3,3 및 TX4,3 는 다음 시간 인터벌 (시간 인터벌 7) 동안 송신한다. TX3,4 및 TX4,4 는 다음 시간 인터벌 (시간 인터벌 8) 동안 송신한다. 이 시퀀스는, 센싱 스킵에 의존하여, 추가적인 시간 인터벌들 동안 몇몇 다른 방식으로 반복, 반전, 또는 변화할 수 있다. 예를 들어, 몇몇 실시형태들에서, 프레임 주기가 종료한 후, 시퀀스는 송신하는 TX1,4 및 TX2,4 를 통해 다시 시작한다.

[0092] 이는, 몇몇 실시형태들이 수신기 심의 다른 측들에 있는 인접하는 송신기 전극들을 통해서 동시에 송신하지 않는 것으로 앞서 설명된 송신 시퀀스로부터 확인될 수 있다. 예를 들어, 다양한 실시형태들에서, 수신기 심에 걸쳐서 인접하는 송신기 전극들은 동시에 송신하지 않는다. 대향하는 송신기 전극들은 동시에 송신할 수도 있고 또는 송신하지 않을 수도 있다. 이러한 송신 시퀀스의 일 예시에서, 센서 패턴 (600) 을 참조하여, TX1,1 및 TX2,1 모두는 제 1 시간 인터벌 동안 송신하고 (TX3,1 및 TX4,1 는 송신하지 않음), TX3,1 및 TX4,1 는 다음 시간 인터벌 동안 송신한다 (TX1,1 및 TX2,1 는 송신하지 않음).

[0093] 이하는 도 6 을 계속하여 참조하여 설명된 구체적인 예시이고, 이하의 송신기 전극들은 프레임 주기의 순차적인 시간 인터벌 동안 송신하고, 다른 송신기 전극들은 송신하지 않는다. 제 1 시간 인터벌 동안, TX1,4, TX2,4, TX3,4 및 TX4,4 은 송신한다. 다음 시간 인터벌인 제 2 시간 인터벌 동안, TX1,3, TX2,3, TX3,3 및 TX4,3 이 송신한다. 다음 시간 인터벌인 제 3 시간 인터벌 동안, TX1,2, TX2,2, TX3,2 및 TX4,2 이 송신한다. 다음 시간 인터벌인 제 4 시간 인터벌 동안, TX3,1 및 TX4,1 이 송신한다. 다음 시간 인터벌인 제 5 시간 인터벌 동안, TX1,1 및 TX2,1 이 송신한다. 따라서, 4 개의 송신기 전극을 갖는 섹션들에 대한 프레임 주기는 각각 5 개의 시간 인터벌을 포함한다. 이 이후에, 시퀀스는 다시 시작하고 반복할 수도 있다. 이러한 스캔 시퀀스는 수신기 심 (615) 에서 멀리로부터 (예를 들어, 센서 패턴의 에지에서) 시작하고, 수신기 심 (615) 을 향해서 이동한다는 것을 이해한다. 다른 센싱 스킵들은 수신기 심 (615) 에서 시작하고 수신기 심 (615) 에서 멀리 (예를 들어, 센서 패턴의 에지들을 향해서) 이동하는 스캔 시퀀스들을 포함할 수도 있다. 예를 들어, 전술한 송신 시퀀스의 역이 이용될 수도 있다. 즉, 도 6 을 참조하여, 제 1 시간 인터벌은 TX1,1 및 TX2,1 를 통한 송신을 수반할 수도 있고, 제 2 시간 인터벌은 TX3,1 및 TX4,1 를 통한 송신을 수반할 수도 있고, 제 3 시간 인터벌은 TX1,2, TX2,2, TX3,2 및 TX4,2 를 통한 송신을 수반할 수도 있다.

[0094] 또한, 앞서 논의된 송신 시퀀스들로부터, 몇몇 실시형태들은 프레임 주기의 일부 동안에만 송신기 전극들과 동시에 송신하는 것으로 확인될 수 있다. 예를 들어, 몇몇 실시형태들은 수신기 심에 의해 분리된 섹션들을 갖는다. 수신기 심에 매우 가까운 (예를 들어, 수신기 심 바로 우측) 송신기 전극이 일 섹션에서 송신하는 경우, 수신기 심의 다른 측상의 섹션에서 어떠한 송신기 전극들도 송신하지 않을 것이다. 예로써, 도 6 을 참조하여, TX1,1 가 섹션 1 에서 송신할 때의 시간 인터벌 동안, (섹션 1 로부터 수신기 심 (615) 에 걸친) 섹션 3 에서의 어떠한 송신기 전극들도 송신하지 않는다. 이는, 송신기 심에 의해 분리된 송신기 전극들에 대해 수행될 수도 있다. 도 6 을 추가로 참조하여, 제 1 실시형태에서, 섹션 3 또는 섹션 4 둘 중 하나에서 어떠한 송신기 전극들도 송신하지 않는 시간 인터벌 동안, TX1,1 은 섹션 1 에서 송신한다.

[0095] 몇몇 실시형태들은 프레임 주기의 하나 이상의 비송신 시간 인터벌 (또한, "휴지 시간 인터벌 (quiet time interval)") 동안 송신을 중지하는 센싱 스킵들을 활용한다. 예를 들어, 몇몇 센싱 스킵들은, 어떠한 송신기 전극도 송신하지 않는 (모든 송신기 전극들 TX 이 송신하지 않는) 동안, 프레임 내의 및/또는 프레임들 사이의 휴지 시간 인터벌을 활용한다. 중지된 송신들을 갖는 시간 주기들을 포함하는 것은 수개의 이유, 예를 들어, 간섭 검출을 이유를 위한 것이나, 또는 크로스-토크 감소시키기 위한 것일 수도 있다.

[0096] 간섭 검출에 관하여, 몇몇 실시형태들은 휴지 시간 인터벌들 동안 하나 또는 다수의 수신기 전극들 상에서 수신한다. 송신기 전극들은 휴지 시간 인터벌들 동안 송신하지 않기 때문에, 수신기 전극들에 의해 수신된 신호들은 (예를 들어, 환경으로부터의) 간섭에 해당한다.

[0097] 크로스-토크를 감소시키는 것에 관하여, 몇몇 실시형태들에서, 개선된 신호대 잡음비 (SNR) 를 달성하기 위해 특정 송신기를 통해서 송신하는데 소비된 시간량과 더 높은 프레임 레이트 사이에 트레이드-오프가 존재한다. 이는 다양한 요인들로 인한 것일 수도 있다. 예시적인 요인은 송신시에 또는 수신시에 발생할 수도 있는 임의의 종류의 필터링의 일시적인 응답을 포함한다. 몇몇 실시형태에서, 프레임 레이트는, 시간 인터벌이 임의의 필터링 효과로서의 효과가 완전하게 결정하도록 허용하는데 있어서 (예를 들어, 잡음의 레벨에 대해, 사양 요건에 의해 설정된 몇몇 레벨에 대해, 등) 너무 짧을 수도 있는 방식으로 설정된다. 따라서, 더 앞선

시간 인터벌 (예를 들어, 시간 인터벌  $k$ ) 로부터 남겨진 나머지는 이후의 시간 인터벌 (예를 들어, 시간 인터벌  $k+1$ ) 동안 이루어진 측정에 영향을 줄 수 있다. 많은 실시형태들에서, 이는 하나의 프레임의 말단에서 다음 프레임의 시작으로의 천이시에 좀 더 알아채기 쉽게 된다. 이러한 잔여 정보는 잘못된 센싱을 야기하는 효과를 가질 수 있다. 예를 들어, 수신기 심에 위치한 입력 오브젝트는, 시간 인터벌  $k$  동안 송신하는 수신기 심의 제 1 측의 제 1 송신기 전극과 상호작용하고, 그리고 시간 인터벌  $k+1$  동안 송신하는 수신기 심의 제 2 측의 제 2 송신기 전극과 상호작용할 수도 있다. 이러한 입력 오브젝트는, 센서의 에지에 위치되는 것으로 검출될 수도 있고, 섹션들의 내부에 비해 심에 걸쳐서 불균일한 임팩트를 가질 수도 있으며, 위치 결정시에 에러를 야기할 수도 있다. 프레임 주기의 시작 및/또는 종료시에 하나 이상의 휴지 시간 인터벌(들)을 활용하는 것은 수많은 이러한 이슈들의 열화 효과를 감소시킬 수 있다.

[0098] 프레임 주기 당 하나 이상의 휴지 시간 인터벌들을 활용하는, 상이한 송신 패턴들을 이용하는 수많은 센싱 스킴들이 가능하고 고찰된다는 것을 이해한다. 예를 들어, 본 명세서에 설명된 센싱 스킴들 중 임의의 스킴은 이에 부가된 하나 이상의 휴지 시간 인터벌들을 가질 수도 있고; 추가된 휴지 시간 인터벌(들)은 처음 시간 인터벌, 마지막 시간 인터벌, 중간 시간 인터벌, 또는 이들의 조합일 수도 있다. 구체적인 예시로서, 일 휴지 시간 인터벌은, 추가적인 프레임 스캔이 발생하기 전에, 프레임 주기의 말단에 추가될 수도 있다.

[0099] 일 예시적인 실시형태에서, 휴지 시간 인터벌을 갖는 송신 패턴은 송신하는 수신기 심에 위치한 송신기 전극(들)을 통해 시작하고 수신기 심으로부터 공간적으로 멀리 이동하는 (예를 들어, 센서 패턴의 에지들을 향해 외향함) 송신기 패턴을 통해 진행된다. 예를 들어, 도 6 을 계속해서 참조하여, 일 실시형태에서, 이하의 송신기 전극들은 프레임 주기의 시간 인터벌 동안 송신하고, 다른 송신기 전극들은 송신하지 않는다. 제 1 시간 인터벌 동안, 어떠한 송신기 전극들도 송신하지 않는다. 제 1 시간 인터벌에 바로 후속하는 제 2 시간 인터벌 동안, TX1,1 이 송신한다. 제 2 시간 인터벌에 바로 후속하는 제 3 시간 인터벌 동안, TX3,1 가 송신한다. 제 3 시간 인터벌에 바로 후속하는 제 4 시간 인터벌 동안, TX1,2 및 TX3,2 가 송신한다. 제 4 시간 인터벌에 바로 후속하는 제 5 시간 인터벌 동안, TX1,3 및 TX3,3 가 송신한다. 제 5 시간 인터벌에 바로 후속하는 제 6 시간 인터벌 동안, TX1,4 및 TX3,4 가 송신한다. 이는, 6 개의 시간 인터벌들에서 4 개의 송신기 전극들을 각각 갖는 2 개의 섹션들을 스캐닝하는 결과를 초래한다. 섹션 2 및/또는 섹션 4 은 섹션 1 및 섹션 3 의 스캐닝과 동시에 스캐닝될 수도 있다. 이 후에, 시퀀스는 다시 시작할 수도 있다. 또한, 만약 섹션 2 및 섹션 4 가 섹션 1 및 섹션 3 과 동시에 스캐닝되지 않은 경우, 이들은 다음에 스캐닝될 수도 있다.

[0100] 몇몇 실시형태들은 대향하는 송신기 전극들을 동기화함으로써 수신기 심 가까이에 아티팩트들을 감소시키고 또는 예방한다. 몇몇 실시형태들은 대향하는 송신기 전극들을 엄격하게 동기화한다. 즉, 몇몇 실시형태들은, 대향하는 송신기 전극들을 통해서, 실질적으로 동일한 위상, 진폭, 파형 형상, 및/또는 주파수의 (또는, 프레임 마다 실질적으로 일정한 위상, 진폭, 파형 형상, 및/또는 주파수 관계를 갖는) 송신기 신호들을 송신하고, 또한 실질적으로 동시에 송신을 시작 및 종료한다. 이러한 접근 방식은, 수신기 심 근처의 신호 열화를 감소시키는데 도움을 줄 수도 있다. 일 구체적인 예시로서, 도 6 을 참조하여, 일 실시형태에서, 송신기 심 (605) 에서 만나는 송신기 전극들은 동일한 위상에서 동일한 시간 인터벌 동안 송신하도록 동기화된다 (예를 들어, TX1,4 및 TX2,4).

[0101] 분리형 픽셀들을 갖는 센서 패턴을 수반하는 센싱 스킴들은, 많은 실시형태들에서, 이전에 설명된 것과 유사하다. 예를 들어, 송신 패턴은 오믹 심을 향해서 공간적으로 이동하거나 또는 오믹 심에서 멀리 공간적으로 이동하는 방식으로 송신하는 것을 의미할 수도 있다. 다른 예시들로서, 송신 패턴은 대향하는 송신기 전극들에서 동시에 송신하는 것을 수반할 수도 있고 또는 휴지 시간 인터벌을 포함할 수도 있다. 추가적인 예시로서, 서로 인접하는 송신기 전극 및 심의 대향 측면들은 상이한 시간에 송신할 수도 있다. 그러나, 분리형 픽셀은 송신기 전극을 따라서 구동하고 오버랩하는 수신기 심을 수반하고, 송신기 전극들의 어떠한 세트도 서로 인접하지 않고 이 심의 대향측에 존재한다.

[0102] 코드화 송신 (Coded Transmissions)

[0103] 센싱 스킴은 다수의 송신기 전극들과의 동시 송신을 수반하고, 몇몇 또는 모든 이러한 다수의 송신기 전극들은 고유하게 코드화된 송신기 신호를 송신할 수도 있다. 예를 들어, 송신기 신호는, 월시 부호 하다마르 부호 및 의사-랜덤 시퀀스와 같은 코드 (code) 를 포함하는, 다양한 상이한 변조 코드에 부합할 수도 있다. 또한, 코드는 임의의 적절한 길이일 수도 있다. 송신기 신호는, 주파수, 진폭, 위상 등의 차이를 통해서 임

의의 적절한 방식으로 코드를 표현할 수도 있다. 예를 들어, 몇몇 실시형태들은 동시 송신의 주파수들을 상이하게 변조하고, 수신된 결과 신호를 적절하게 복조하여 독립적인 결과를 획득한다. 각각의 개별적인 결과는 동시 송신 중 하나의 송신에 대응하는 응답과 관련된다. 도 10 내지 도 12 는 다양한 실시형태들에 따라서 코딩 패턴을 갖는 구체적인 예시 센싱 스킴에 따른 특정 멀티-구획된 센서 패턴들의 예시를 나타낸다. 다른 구현들은 상이한 센서 패턴들 및/또는 다른 코딩 패턴들을 가질 수도 있다.

[0104] 도 10 내지 도 12 에서, 코딩 패턴들을 갖는 센싱 스킴들이 테이블로서 도시된다. 컬럼은 상이한 순차적 시간 간격들(예를 들어,  $t_1$ ,  $t_2$  등)을 나타낸다. 로우는 개별적으로 정렬된 송신기 전극들에 대한 코딩 상태들을 포함한다. 테이블에서의 "+" 심볼은 그 시간 간격 동안 대응하는 송신기 전극에 의해 송신된 송신기 신호가 인코딩 특징에 대한 제 1 값을 갖는 것을 의미한다. 반대로, 테이블에서의 "-" 심볼은 그 시간 간격 동안 대응하는 송신기 전극에 의해 송신된 송신기 신호가 인코딩 특징에 대한 제 2 값을 갖는 것을 의미한다. 빈 박스는 어떠한 송신기 신호도 송신되지 않고 있다는 것을 의미한다.

[0105] 예를 들어, 몇몇 실시형태들은 송신할 때 주기적인 파형으로 송신기 전극들을 변조한다. 예시적인 주기적 파형들은, 구형파, 톱니파, 삼각파, 사인곡선, 이들의 조합, 더욱 복잡한 파형 등을 포함한다. 이러한 실시형태들에 대한 인코딩 특징으로서 위상은, "+" 는 송신기가 제 1 위상에서 적용가능한 파형으로 송신하는 것을 의미하고, "-" 심볼은 송신기가 제 2 위상에서 적용가능한 파형으로 송신하는 것을 나타낸다. 일 실시형태에서, 제 1 위상 및 제 2 위상은 180 도 떨어져 있다. 다른 실시형태들에서, 다른 위상 차이가 이용된다.

[0106] 도 10 은 수신기 심 (1015) 에 의해 2 개의 섹션들 (섹션 1, 섹션 2) 로 분할된 센서 패턴 (1000) 을 나타낸다. 복수의 송신기 전극들 및 수신기 전극들이 도시된다. 센싱 스킴 (1075) 은 센서 패턴 (1000) 을 통해서 이용될 수도 있는 일 예시적인 코딩 패턴을 예시한다. 구체적으로, 센싱 스킴 (1075) 은, 순차 시간 간격들 ( $t_1$  내지  $t_4$ ) 동안 동시에 송신하는 섹션 2 의 모든 4 개의 송신기 전극들을 통한 길이 4 의 하다마르 코드에 따라서 동시 송신을 수반한다. 센싱 스킴 (1075) 은, 순차 시간 간격들 ( $t_5$  내지  $t_8$ ) 동안 섹션 1 의 모든 4 개의 송신기 전극들을 통해서 길이 4 의 동일한 하다마르 코드에 따라서 동시 송신을 더 수반한다.

[0107] 도 10 에서, 센싱 스킴 (1075) 의 최상부 로우는, 인코딩 특징에 대해 제 1 값을 갖는 송신기 신호가 시간 간격  $t_1$  동안 TX2,4 에서 송신되고, 인코딩 특징에 대한 제 2 값을 갖는 송신기 신호가 시간 간격  $t_2$ - $t_4$  동안 TX2,4 에서 송신되며, TX2,4 는 시간 간격  $t_5$ - $t_8$  동안 송신하지 않는다는 것을 나타낸다. 예를 들어, TX2,4 는 시간 간격  $t_1$  동안 제 1 위상에서의 파형을 통해서 송신할 수도 있고, 시간 간격  $t_2$ - $t_4$  동안 제 2 위상에서의 파형을 통해서 송신할 수도 있고, 시간 간격  $t_5$ - $t_8$  동안 송신하지 않는다. 다른 로우 센싱 스킴 (1075) 은 유사한 방식으로 해석될 수도 있다. 즉, TX2,3 는 시간 간격  $t_1$ ,  $t_3$  및  $t_4$  동안 인코딩 특징에 대한 제 2 값을 갖는 송신기 신호를 통해 송신하고, 시간 간격  $t_2$  동안 인코딩 특징에 대한 제 1 값을 갖는 송신기 신호를 통해 송신하고, 시간 간격  $t_5$ - $t_8$  동안 송신하지 않는다. 그리고, TX2,2 는 시간 간격  $t_1$ ,  $t_2$  및  $t_4$  동안 인코딩 특징에 대한 제 2 값을 갖는 송신기 신호를 통해서 송신하고, 시간 간격  $t_3$  동안 인코딩 특징에 대한 제 1 값을 갖는 송신기 신호를 통해 송신하고, 시간 간격  $t_5$  -  $t_8$  동안 송신하지 않는다. TX2,1 는 시간 간격  $t_1$ - $t_3$  동안 인코딩 특징에 대한 제 2 값을 갖는 송신기 신호를 통해 송신하고, 시간 간격  $t_4$  동안 인코딩 특징에 대한 제 1 값을 갖는 송신기 신호를 통해 송신하며, 시간 간격  $t_5$ - $t_8$  동안 송신하지 않는다. 유사하게, 센싱 스킴 (1075) 은 TX1,1, TX1,2, TX1,3 및 TX1,4 동안 코딩을 나타낸다.

[0108] 센싱 스킴 (1075) 은, 센서 패턴 (1000) 의 섹션 1 및 섹션 2 에서 송신기 전극들과 어떠한 동시 송신도 존재하지 않는 일 실시형태를 도시한다. 그러나, 코딩 패턴을 이용하는 센싱 스킴의 다른 실시형태들은 상이한 섹션들의 송신기 전극들과 동시 송신을 가질 수도 있다. 예를 들어, 실시형태는 동일한 센서 패턴 (1000) 을 가질 수도 있고, 센싱 스킴 (1075) 의 것과 동일한 길이 4 코드를 이용할 수도 있지만, (섹션 1 의 4 개의 송신기 전극들을 통해 동시에 송신하는 것을 대신하여, 그리고 4 개의 다른 시간 간격들에 대해 섹션 2 의 4 개의 송신기 전극들을 통해 동시에 송신하는 것을 대신하여) 4 개의 시간 간격 동안 모든 8 개의 송신기 전극들을 통해 송신할 수도 있다.

[0109] 도 11 은 도 10 의 센싱 스킴 (1075) 보다 더 적은 시간 간격들을 갖는 상이한 센싱 스킴 (1175) 을 이용하는 센서 패턴 (1000) 을 나타낸다. 도 11 에서, 센싱 스킴 (1175) 의 최상부 로우는, TX2,4 가 시간 간격  $t_1$  동안 인코딩 특징에 대한 제 1 값을 갖는 송신기 신호를 송신하고, TX2,4 가 시간 간격  $t_2$  동안 인코딩 특징에 대한 제 2 값을 갖는 송신기 신호를 송신하고, TX2,4 는 시간 간격  $t_3$ - $t_4$  동안 송신하지 않는다는 것을 나타낸다. 예를 들어, 시간 간격  $t_1$  동안, TX2,4 는 제 1 위상의 파형을 통해 송신할 수도 있고, 시간 인

터벨 t2 동안, TX2,4 는 제 2 위상의 파형을 통해 송신할 수도 있다. 센싱 스킴 (1175) 의 다른 로우들은 유사한 방식으로 해석될 수도 있다. 센싱 스킴 (1175) 은 센서 패턴 (1000) 의 섹션 1 및 섹션 2 에서의 송신기 전극들과 동시 송신을 갖는 일 실시형태를 도시한다.

[0110] 도 12 는, 센싱 스킴 (1275) 에 따라서, 수신기 심 (1215) 에 의해 2 개의 섹션들 (섹션 1, 섹션 2) 로 분할된 센서 패턴 (1200) 을 나타낸다. 도 12 에서, 센싱 스킴 (1275) 의 최상부 로우는, TX2,6 는 시간 인터벌 t1-t4 동안 제 1 값을 갖는 송신기 신호를 송신하고 시간 인터벌 t5-t6 동안 송신하지 않는다는 것을 나타낸다.

예를 들어, TX2,6 는 시간 인터벌 t1-t4 동안 제 1 위상의 파형을 통해서 송신기 신호를 송신할 수도 있고, 시간 인터벌 t5-t6 동안 송신하지 않을 수도 있다. 센싱 스킴 (1275) 의 다른 로우들은 유사한 방식으로 해석될 수도 있다. 센싱 스킴 (1275) 은 센서 패턴 (1200) 의 섹션 1 및 섹션 2 에서 송신 전극들의 동시 구동을 도시한다. 또한, 센싱 스킴 (1275) 은 상이한 코드 길이 (코드 길이 4 및 4) 및 코드 유형을 이용할 수도 있다. 괄호 (1276) 로 식별된 4 개의 로우들은 하다마르 코딩의 4x4 왈스 유형을 나타낸다. 괄호 (1277) 로 식별된 2 개의 로우들은 직교 2x2 코딩을 나타내고, 괄호 (1278) 에 의해 식별된 2 개의 로우들도 마찬가지이다. 괄호 (1279) 로 식별된 4 개의 로우들은 하다마르 코딩의 4x4 비-왈스 유형을 나타낸다. 따라서, 센싱 스킴 (1275) 은, 상이한 코드 유형 및 코드 길이가 센싱 스킴 내에서 이용될 수도 있다는 것을 강조한다.

[0111] 센서 패턴을 갖는 하나의 또는 다수의 집적 회로의 이용

[0112] 하나 또는 다수의 집적 회로 (IC) 는, 몇몇 실시형태들에 따라서, 입력 디바이스 (100) 와 같은 입력 디바이스의 구획된 센서 패턴을 통해서 활용될 수도 있다. 하나 또는 다수의 IC 들 각각은 ASIC (주문형 집적 회로) 를 포함할 수도 있고 또는 범용 집적 회로일 수도 있다.

[0113] 단일의 IC 를 통한 실시형태에서, 이러한 단일 IC 는 관련 센싱 영역에서 입력의 이미지를 (또는 그 부족을) 획득하기 위해 센서 전극들을 동작시키도록 구성될 수도 있다. 단일의 IC 는, 또한 이미지 상에서 추가적인 프로세싱을 수행하고, 다른 프로세서 (예를 들어, 전자 시스템의 CPU) 에 그 이미지를 제공하도록 구성될 수도 있다.

[0114] 다수의 IC 들을 통한 실시형태들에서, 개별적인 IC 들은 유사한 기능 또는 상이한 기능들을 수행하도록 구성될 수도 있다. 예를 들어, 몇몇 실시형태들은 상이한 세트들의 센서 전극들에 통신가능하게 커플링되도록 구성된 다수의 센서 전극 IC 들 (SEICs) 을 포함한다. 이 SEIC 들은, 송신기 전극들만, 수신기 전극들만, 또는 송신기 전극과 수신기 전극들의 조합에 통신가능하게 커플링될 (동작하도록 구성될) 수도 있다. 유사하게, 이러한 SEIC 는 오직 하나의 섹션의 센서 전극들에, 오직 심에 걸쳐서 인접하는 센서 전극들에, 또는 다수의 섹션들의 상이한 센서 전극들에 통신가능하게 커플링될 수도 있다. 몇몇 다수의-IC 실시형태들은 SEIC 들에 통신가능하게 커플링된 그리고 센서 전극들의 직접 동작 이외의 다른 기능들을 수행하는 추가적인 IC 들을 포함할 수도 있다.

[0115] 도 13 및 도 14 는 다수의 집적 회로들을 갖는 몇몇 실시형태들을 나타낸다. 도 13 은 입력 디바이스 (100B) 의 일부를 도시한다. 입력 디바이스 (100B) 는 4-구획된 센서 패턴 (1300) 을 이용한다. 일 실시형태에서, 센서 패턴 (1300) 은 도 6 의 센서 패턴 (600) 과 유사하거나 또는 동일하다. 입력 디바이스 (100B) 는 다수의 센서 전극 집적 회로 (SEIC 들 1-4) 을 포함하고, 이들 각각은 섹션의 송신기 및 수신기 전극들 모두에 통신가능하게 커플링된다. 화살표 (1311, 1321, 1331 및 1341) 는 SEIC (1, 2, 3 및 4) 에서 섹션 (1, 2, 3 및 4) 각각의 송신기 전극으로의 루팅 라인을 각각 나타낸다. 유사하게, 화살표 (1312, 1322, 1332 및 1342) 는 섹션 (1, 2, 3 및 4) 의 수신기 전극들로부터 SEIC (1, 2, 3 및 4) 로의 루팅 라인을 각각 나타낸다. 입력 디바이스 (100B) 는 하나 또는 다수의 IC(들) 을 포함할 수도 있는 중앙 제어기 (1310) 를 더 포함한다. 중앙 제어기 (1310) 는 SEIC (1 - 4) 를 코디네이팅하고, 센싱 영역에서의 입력에 관해 SEIC (1 - 4) 로부터 수신된 정보를 분석하고, 다른 컴포넌트들과 적절한 경우 통신하도록 활용된다. 예를 들어, 중앙 제어기 (1310) 는 입력 디바이스 (100B) 에 대한 센싱 스킴을 코디네이팅할 수도 있다. 다른 예시로서, 중앙 제어기 (1310) 는 상이한 송신기 신호에 대응하는 SEIC (1 - 4) 로부터의 응답을 수신하고, 이들을 적절하게 스케일링하고, 이들을 단일의 이미지로 컴파일링할 수도 있다. 중앙 제어기 (1370) 는 이미지 상에서 추가적인 프로세싱을 수행할 수도 있고, 및/또는 그 이미지를 다른 프로세서, 예를 들어, 전자 시스템의 CPU (미도시) 에 제공할 수도 있다.

- [0116] 도 14 에서, 입력 디바이스 (100C) 가 도시된다. 입력 디바이스 (100C) 는 (도 13 의 입력 디바이스 (100B) 에 도시된 4 개의 SEIC 이외에) 6 개의 SEIC (SEIC 1-6) 와 통신가능하게 커플링된 4-구획된 센서 패턴 (1400) 을 포함한다. 일 실시형태에서, 센서 패턴 (1400) 은 도 6 의 센서 패턴 (600) 과 유사하거나 또는 동일하다. SEIC (5 및 6) 은 섹션들 사이에서 공유된다 (예를 들어, 섹션 1 및 2 는 SEIC 5 를 공유하고, 섹션 3 및 4 는 SEIC 6 을 공유한다). 입력 디바이스 (100C) 에서, SEIC (1-4) 각각은 일 섹션의 송신기 전극들 모두 및 수신기 전극들 몇몇에 통신가능하게 커플링된다. 반대로, SEIC (5 및 6) 는 수신기 전극들에만 통신가능하게 커플링하는 수신기 집적 회로들이다. 구체적으로, SEIC 5 는 섹션 1 및 섹션 2 의 몇몇 수신기 전극들에 통신가능하게 커플링되고, SEIC 6 는 섹션 3 및 섹션 4 의 몇몇 수신기 전극들에 통신가능하게 커플링된다. 화살표 (1411, 1421, 1431 및 1441) 는 SEIC (1, 2, 3 및 4) 로부터 섹션 (1, 2, 3 및 4) 의 송신기 전극으로의 루팅 라인을 각각 나타낸다. 한편, 화살표 (1412, 1422, 1432, 1442, 1452 및 1462) 는 센서 전극들로부터 SEIC 들로의 루팅 라인들: 섹션 1 에서 SEIC 1, 섹션 2 에서 SEIC 2, 섹션 3 에서 SEIC 3, 섹션 4 에서 SEIC 4, 섹션 1 및 2 에서 SEIC 5, 그리고 섹션 3 및 4 에서 SEIC 6 을 나타낸다. 입력 디바이스 (100C) 는 하나 또는 다수의 IC (들) 을 포함할 수도 있는 중앙 제어기 (1410) 를 더 포함한다. 중앙 제어기 (1410) 는 SEIC (1-6) 을 코디네이팅하고, 센싱 영역에서의 입력에 대해 SEIC (1-6) 로부터 수신된 정보를 분석하고, 적절한 경우 다른 컴포넌트들과 통신하도록 활용된다.
- [0117] 다수의 IC 들을 통한 몇몇 실시형태들은 수신된 결과 신호를 변환하기 위한 프로세싱을 다수의 IC 들 중 입력 정보로 분할한다. 예를 들어, 도 13 의 입력 디바이스 (100B) 는 SEIC (1-4) 및 입력 디바이스 (100B) 의 중앙 제어기 (1310) 중에서 신호-대-입력 정보 프로세싱을 나눌 (split) 수도 있다. 이러한 IC 들은 (이 시스템에 적용가능한 경우) 그 책무들을 임의의 다양한 방식으로 나눌 수도 있는데: 여기서, 그 책무들은 베이스 라인 판독을 저장, 가중화 또는 스케일링, 신호 컨디셔닝, 센싱 주파수 선택, 송신 패턴 코디네이팅, 신호 프로세싱, 위치 정보 결정, 탄도학 적용, 제스처 인식, 슬립 그리고 웨이크-업 입력 디바이스 (100B) 를 컨트롤링, 그리고 호스트 PC 와 같은 입력 디바이스 (100B) 의 외부의 컴포넌트와 통신이다.
- [0118] 다수의 IC 들을 통한 몇몇 실시형태들은 이들 IC 들을 동기화한다. 이는 오믹 심 또는 다수의 IC 들에 의해 도입된 잠재적 아티팩트들을 감소시킴으로써 성능을 개선시킬 수 있다. 예를 들어, 몇몇 실시형태들은, 공통 클록에 커플링된 모든 IC 들이 동기화되도록, 공통 클록을 포함한다. 공통 클록은, IC 들에 의해 이용된 수신기 신호가 동일한 주파수에 모두 존재하거나, 또는 수신기 전극들 모두가 적절한 주기 동안 동작하는 것을 보증하는데 이용될 수 있다. 이러한 동기화는 상쇄 간섭으로부터 결과로 초래되는 비트 주파수를 감소시킬 수 있고; 이러한 비트 주파수들은 잘못된 입력을 초래할 수 있다. 다양한 실시형태들에서, 공통 클록은, 하나의 IC 가 그 클록 신호를 구동시킴으로써, 그리고 다른 IC 들이 클록 신호를 수신함으로써 획득될 수 있다. 예를 들어, 도 13 에 대해, 제어기 (1310) 또는 임의의 SEIC (1-4) 는 이러한 클록 신호를 제공할 수도 있다. 또한, 제어기 (1310) 는 새로운 프레임의 스캐닝을 초기화하고, IC 들을 추가적으로 동기화하도록 동기화 신호를 제공할 수도 있다.
- [0119] 예시적인 프로세싱 시스템
- [0120] 도 15 는, 다양한 실시형태들에 따라서 입력 디바이스를 통해 활용될 수도 있는 프로세싱 시스템 (1510) 의 예시를 도시한다. 프로세싱 시스템 (1510) 은 입력 디바이스 (100) 의 프로세싱 시스템 (110) 의 구현일 수도 있다. 다른 프로세싱 시스템들은 유사하게 구현될 수도 있다. 일 실시형태에서, 프로세싱 시스템 (1510) 은 복수의 송신기 전극들 및 복수의 수신기 전극들 (다양한 도면들에 도시된 것과 같음) 과 통신가능하게 커플링되도록 구성된다. 프로세싱 시스템 (1510) 은 송신기 회로 (1505) 및 수신기 회로 (1515) 를 포함한다. 다양한 실시형태들에서, 송신기 회로 (1505) 는 하나 또는 다수의 IC 들 내에 위치된다. 즉, 몇몇 실시형태들에서, 송신기 회로 (1505) 는 단일의 IC 내에 전체적으로 위치되고, 몇몇 실시형태들에서, 송신기 회로 (1505) 는 다수의 IC 들 내에 위치된다. 유사하게, 다양한 실시형태들에서, 수신기 회로 (1515) 는 하나 또는 다수의 IC 들의 부분들을 포함할 수도 있다. 송신기 회로 (1505) 를 구현하는 IC 들은 수신기 회로 (1515) 를 구현할 수도 있고 또는 구현하지 않을 수도 있다. 즉, 관련 IC 는, 수신기 회로만, 송신기 회로만, 또는 몇몇 수신기 회로 및 몇몇 송신기 회로를 포함할 수도 있다. 몇몇 실시형태들은: 메모리 (1525), 분석 회로 (1535) 및 코딩 컴포넌트 (1545) 중 하나 이상을 추가적으로 포함한다. 임의의 또는 모든 이러한 회로 컴포넌트들은 프로세싱 시스템 (1510) 의 하나 이상의 IC 들의 일부 또는 모두를 통해서 구현될 수도 있다.

- [0121] 송신기 회로 (1505) 는, 본 명세서에 설명된 임의의 방식 또는 그 동등물에서 하나 이상의 송신기 전극들을 통해서 송신기 신호들을 송신하도록 동작하거나 또는 송신하지 않도록 동작한다. 예를 들어, 주어진 시간 인터벌에서, 송신기 회로 (1505) 는 복수의 송신기 전극들의 하나 이상의 송신기 전극들이 송신하게 할 수도 있다. 다수의 동시 송신이 존재하며, 송신기 회로 (1505) 는 코딩되지 않은 또는 코딩된 송신을 야기하도록 구성될 수도 있다.
- [0122] 수신기 회로 (1515) 는, 본 명세서에 설명된 임의의 방식 또는 그 동등물에서 송신된 송신기 신호에 대응하는 응답을 갖는 결과 신호들을 수신기 전극을 통해서 수신하도록 동작한다. 예를 들어, 수신기 전극들은 직렬로 (한 번에 하나씩) 또는 병렬로 (다수의 수신기 전극들이 동시에 수신) 수신할 수도 있다.
- [0123] 송신기 회로 (1505) 는 다수의 IC 들 내에 위치되고, 동일한 IC 들은 동일한 또는 상이한 섹션들 내의 송신기 전극들에 의해 송신을 동작시키고 야기할 수도 있다. 또한, 송신기 회로 (1505) 의 상이한 IC 들은 동일한 또는 상이한 섹션들 내의 송신기 전극들에 의해 송신을 동작시키고 또는 야기할 수도 있다.
- [0124] 유사하게, 수신기 회로 (1515) 는 다수의 IC 들 내에 위치되고, 동일한 IC 들은 동일한 또는 상이한 섹션들 내의 수신기 전극들로부터의 결과 신호들을 동작시키고 수신할 수도 있다. 또한, 수신기 회로 (1515) 의 상이한 IC 들은 동일한 또는 상이한 섹션들 내의 수신기 전극들로부터 결과 신호들을 수신할 수도 있다.
- [0125] 결과 신호들은 송신기 신호들에 대응하는 응답들을 포함한다. 송신기 신호에 대응하는 응답은 그들의 커패시티브 커플링을 통해서 수신기 전극상에 송신기 신호의 효과에 영향을 준다. 또한, 이러한 결과 신호들은 간섭 (예를 들어, 환경 잡음) 으로 인한 영향 등을 포함한다. 수신기 전극에 의해 수신된 결과 신호는, 수신기 전극에 인접한 다수의 송신기 전극들이 동시에 송신할 때와 같이, 다수의 송신기 신호들로부터의 응답들을 포함할 수도 있다.
- [0126] 수신기 회로 (1515) 를 구현하는 다수의 IC 들을 포함하는 일 실시형태에서, 결과 신호들로부터 도출된 응답들은 스케일링되고, 그렇지 않으면, IC 들에 의해 제공된 응답들이 비교가능하도록 조정된다. 예를 들어, 상이한 IC 들에 의해 제공된 값들은 이러한 IC 들에 해당하는 상이한 베이스라인 값들과 비교될 수도 있다. 다른 예시로서, 제 1 IC 는 제 1 송신기 신호에 대응하는 제 1 응답에 비례하는 제 1 값을 제공할 수도 있고, 제 2 IC 는 제 1 송신기 신호 또는 제 2 송신기 신호에 대응하는 제 2 응답에 비례하는 제 2 값을 제공할 수도 있다. 제 1 값 및 제 2 값은, 실제 전기적 응답이 상이하기 때문이라기보다는, 제 1 IC 와 제 2 IC 사이의 차이 (예를 들어, 이득) 로 인해 상이할 수도 있다. 프로세싱 시스템 (1510) 은, 제 1 값 및 제 2 값이 비교가능하도록 이들 중 적어도 하나를 조절하기 위해, 예를 들어, 메모리 (1525) 와 같은 메모리 내에 저장된 캘리브레이션 정보를 이용할 수도 있다.
- [0127] 프로세싱 시스템 (1510) 은 그 캘리브레이션 정보를 이용하여 제 1 값을 조절하고 제 1 조절된 값을 생성할 수도 있고, 제 1 응답에 대한 제 1 조절된 값의 제 1 비례성은 제 2 응답에 대한 제 2 값의 제 2 비례성과 실질적으로 동일하다. 이는 일 값을 다른 값과 매칭하도록 조절한다. 다른 예시로서, 프로세싱 시스템 (1510) 은 그 캘리브레이션 정보를 이용하여 제 1 및 제 2 값들 모두를 조절하고 제 1 조절된 값 및 제 2 조절된 값을 생성할 수도 있어서, 제 1 응답에 대한 제 1 조절된 값의 제 1 비례성은 제 2 응답에 대한 제 2 조절된 값의 제 2 비례성과 실질적으로 동일하다. 이는 다수의 값들을 공통의 스케일로 조절한다. 값을 조절하는 것은, 상이한 IC 들에 걸친 응답을 정규화하는 것을 용이하게 하고, (예를 들어, 증폭시) 상이한 회로 사이에서의 차이에 대해 보상하도록 도울 수 있다. 이들 조절은 선형일 수도 있고 비선형일 수도 있다.
- [0128] 조절된 값들을 생성하기 위한 캘리브레이션 정보는 IC 들을 이용하여 캘리브레이션 기능을 수행함으로써 획득될 수도 있다. 예를 들어, 제조 동안, 공지된 입력에 대한 출력 값들은 적절한 레벨로 획득될 수도 있고 (예를 들어, IC 당, 수신기 전극 당, 픽셀 당), 이러한 캘리브레이션 정보를 생성하도록 이용될 수도 있다. 이러한 캘리브레이션 정보는 메모리 (1525) 내에 저장될 수도 있다. 다수의 IC 들을 통한 몇몇 실시형태들에서, 각각의 IC 는 그 IC 와 관련된 회로 및 수신기 전극들에 대한 캘리브레이션 정보를 저장하기 위한 메모리 (1525) 의 부분을 갖고; 각각의 SEIC 는 이것이 제공하는 값들을 조절한다. 중앙 제어기 (예를 들어, 도 13 및 도 14 의 중앙 제어기 (1310 및 1410)) 를 포함하는 다수의 IC 들을 통한 몇몇 실시형태들에서, 중앙 제어기는 캘리브레이션 값들을 저장하고 SEIC 로부터 수신된 값을 캘리브레이팅한다. SEIC 및 중앙 제어기를 포함하는 다수의 IC 들을 통한 몇몇 실시형태들에서, SEIC(들) 및 중앙 제어기는 캘리브레이션 정보를 저장하고 값을 조절한다. 예를 들어, 각각의 SEIC 는 그 SEIC 의 수신기 회로들 사이의 캘리브레이팅을 위한 정정 함수 (correction function) 또는 테이블을 저장하고, 중앙 제어기는 SEIC 들 사이에서의 캘리브레이팅을 위한 정정

함수 또는 테이블을 저장할 수도 있다.

- [0129] 또한, 프로세싱 시스템 (1510) 은 분석 회로 (1535) 를 포함할 수도 있다. 이러한 분석 회로는 제 1 수신기 전극으로부터 제 1 수신기 회로에 의해 수신된 그 자신인 제 1 응답에 기초하여 정보를 수신하도록 구성된다. 분석 회로는 또한 제 2 수신기 전극으로부터 제 2 수신기 회로에 의해 수신된 그 자신인 제 2 응답에 기초하여 정보를 수신하도록 구성된다. 제 1 및 제 2 수신기 회로는 수신기 회로 (1515) 의 일부이고, 동일한 IC 의 일부 또는 상이한 IC 들의 일부일 수도 있다. 분석 회로 (1535) 는 전술한 바와 같이 조절을 수행하도록 구성될 수도 있다.
- [0130] 몇몇 실시형태들에서, 분석 회로 (1535) 는 상이한 픽셀들과 관련된 용량 결합량을 추정하도록 구성된다. 복수의 분리형 픽셀들을 갖는 실시형태들에서, 분석 회로 (1535) 는 적절한 부분적인 픽셀들의 응답들에 기초하여 정보를 이용하는 분리형 픽셀들과 관련된 용량 결합량을 추정한다. 분석 회로 (1535) 는, 부분적인 픽셀 측정들을 조합함으로써 포함하는 임의의 적절한 방식으로 이 추정을 행할 수도 있다. 몇몇 예시에서, 부분적인 픽셀 측정들은 적절한 경우 (예를 들어, 메모리 (1525) 로부터의 캘리브레이션 정보를 이용하여) 스케일링되거나 또는 조절된다. 이러한 스케일링 또는 조절은, 별개의 IC 들이 분리형 픽셀의 부분적 픽셀들과 관련된 수신기 회로를 함유하는 경우에 더 가능성이 있다.
- [0131] 구체적인 예로서, 분석 회로 (1535) 는 먼저 분리형 픽셀을 형성하는 부분 픽셀들 모두로부터 정보를 수신한다. 그 후, 분석 회로 (1535) 는 분리형 픽셀의 적어도 하나의 부분적인 픽셀에 가중치를 적용한다. 이는, 부분 픽셀들의 기여도(들)을 비교가능하게 되도록 조절한다. 가중화는, 다른 기본들 중에서, 적어도 하나의 부분적인 픽셀의 국부화된 커패시티브 커플링을 제공하는 센서 전극들의 크기, 형상, 또는 배열에 기초할 수 있다. 다음으로, 분석 회로 (1535) 는 분리형 픽셀의 커패시티브 커플링의 추정치를 생성하기 위해 부분 픽셀들의 가중화된/가중화되지 않은 측정들을 합산할 수도 있다.
- [0132] 또한, 분석 회로 (1535) 는 다른 기능들을 수행할 수도 있다. 예를 들어, 분석 회로 (1535) 는 구획된 센서 패턴의 다수의 섹션들로부터 수신된 상이한 픽셀 응답들로부터 프레임 이미지를 컴파일링할 수도 있다.
- [0133] 또한, 프로세싱 시스템 (1510) 은 코딩 컴포넌트 (1545) 를 포함할 수도 있다. 프로세싱 시스템 (1510) 에 포함되는 경우, 코딩 컴포넌트 (1545) 는 센서 패턴의 복수의 송신기 전극들의 적어도 2 개와 동시에 송신된 송신기 신호들을 고유하게 인코딩하도록 동작한다. 코딩 컴포넌트 (1545) 에 의해 달성될 수도 있는 코딩의 몇몇 예시들이 후술된다. 이러한 코딩은 송신기 신호들의 동시 송신으로 인해 동일한 결과 신호에서 혼합된 (intermixed) 수신 응답들을 구별하는 것을 보조할 수 있다.
- [0134] 커패시티브 센싱의 예시적인 방법
- [0135] 도 16a 및 도 16b 는, 다양한 실시형태들에 따라서, 커패시티브 센싱 디바이스를 이용하여 커패시티브 센싱의 예시적인 방법의 흐름도 (1600) 를 예시한다. 커패시티브 센싱 디바이스는, 오믹 심에 의해 구획된 복수의 송신기 전극들 및 오믹 심에 의해 구획된 복수의 수신기 전극들을 포함한다. 예시의 목적으로, 도 6 의 센서 패턴 (600) 에 대한 참조가 이루어질 것이나; 그러나, 흐름도 (1600) 의 방법에서 설명된 절차들이 본 명세서에 설명된 다른 센서 패턴들 및 그 동등물들을 포함하는 다른 센서 패턴들을 이용하여 구현될 수도 있다는 것을 이해한다. 예를 들어, 흐름도 (1600) 는 또한 더 많은 또는 더 적은 송신기 또는 수신기 심들, 더 많은 또는 더 적은 섹션들, 분리형 픽셀들 등을 갖는 센서 패턴들에 적용한다. 추가적으로, 예시의 목적으로, 도 1 의 프로세싱 시스템 (110) 및 도 15 의 프로세싱 시스템 (1510) 에 대한 참조가 이루어질 것이나; 그러나, 다른 구현들에서, 다른 컴포넌트 (예를 들어, 호스트 컴퓨터) 는 흐름도 (1600) 에 예시된 절차들의 몇몇 또는 모두를 구현할 수도 있다는 것을 이해한다. 몇몇 실시형태들에서, 흐름도 (1600) 에서 설명된 절차들 모두가 구현되지 않을 수도 있다. 몇몇 실시형태들에서, 설명된 절차들에 더해 다른 절차들이 구현될 수도 있다. 몇몇 실시형태들에서, 흐름도 (1600) 에서 설명된 절차들은 도시된 및/또는 설명된 것과는 상이한 순서로 구현될 수도 있다.
- [0136] 흐름도 (1600) 의 1610 에서, 일 실시형태에서, 제 1 송신기 신호는 복수의 송신기 전극들의 제 1 송신기 전극을 통해 송신된다. 제 1 송신기 전극은 오믹 심의 제 1 측에 배치된다. 도 6 을 참조하여, 센서 패턴 (600) 을 이용하여 실시형태를 동작시키는 일 방법에서, 섹션들 (1-4) 중 하나 (예를 들어, TX1,1) 에서 센서 전극을 통해서 제 1 송신기 신호를 송신하는 것을 포함한다.
- [0137] 흐름도 (1600) 의 1620 에서, 일 실시형태에서, 제 2 송신기 신호는 복수의 송신기 전극들의 제 2 송신기 전극

을 통해서 송신된다. 제 2 송신기 전극은 제 1 송신기 전극으로부터 오믹 심의 제 2 측에 배치된다. 도 6 을 다시 참조하여, 센서 패턴 (600) 을 이용하여 실시형태를 동작시키는 일 방법에서, 이 방법은 오믹 심 (605) 또는 오믹 심 (615) 에 의해 분리될 수도 있는 섹션들 (1-4) 의 다른 하나의 섹션에서 송신기 전극을 통해서 송신하는 것을 포함한다.

[0138] 일 실시형태에서, 1610 및 1620 의 오믹 심은 송신기 심이고, 제 2 송신기 전극은 제 1 송신기 전극에 대향하여 배치된다 (예를 들어, TX2,1 은 송신기 심 (605) 에 걸쳐서 TX1,1 에 대향한다). 이러한 실시형태에서, 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 것은: 제 1 송신기 신호가 제 1 송신기 전극을 통해서 송신되는 제 1 시간 주기와 적어도 부분적으로 오버랩하는 제 2 시간 주기 동안 제 2 송신기 전극을 통해서 제 2 송신기 전극을 송신하는 것을 포함할 수도 있다. 이러한 오버랩은 다양한 실시형태들에서 부분적일 수도 있고 또는 완전할 수도 있다.

[0139] 일 실시형태에서, 1610 및 1620 의 오믹 심은 수신기 심이고, 제 2 수신기 전극은 제 1 수신기 전극으로부터 비 인접 방식으로 배치된다 (예를 들어, TX3,2 는 TX1,1 과 수신기 심 (615) 의 다른 측에 배치되고, TX1,1 에 인접하지 않는다). 이러한 실시형태에서, 제 2 송신기 전극을 통한 제 2 송신기 신호의 송신은: 제 1 송신기 신호가 제 1 송신기 전극을 통해서 송신되는 동안의 제 1 시간 주기와 적어도 부분적으로 오버랩하는 제 2 시간 주기 동안 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 것을 포함할 수도 있다. 이러한 오버랩은 다양한 실시형태들에서 부분적일 수도 있고 또는 완전할 수도 있다.

[0140] 일 실시형태에서, 1610 및 1620 의 오믹 심은 수신기 심이고, 제 2 수신기 전극은 제 1 수신기 전극에 인접하는 방식으로 배치된다 (예를 들어, TX3,1 는 TX1,1 과 수신기 심 (615) 의 다른 측에 배치되고, TX1,1 에 인접한다). 이러한 실시형태에서, 제 2 송신기 전극을 통한 제 2 송신기 신호의 송신은: 제 1 송신기 신호가 제 1 송신기 전극을 통해서 송신되는 동안의 제 1 시간 주기와 적어도 부분적으로 오버랩하지 않는 제 2 시간 주기 동안 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 것을 포함할 수도 있다. 이러한 비-오버랩은 부분적일 수도 있고 또는 전혀 오버랩하지 않을 수도 있다.

[0141] 흐름도 (1600) 의 1630 에서, 일 실시형태에서, 제 1 송신기 신호에 대응하는 제 1 응답은 복수의 수신기 전극들의 제 1 수신기 전극을 통해서 수신되고, 제 1 수신기 전극은 오믹 심의 제 1 측에 배치된다. 도 6 의 예시를 계속해서 참조하여, 제 1 송신기 전극과 동일한 섹션에서의 임의의 수신기 전극을 통해서 수신하는 것을 포함할 수 있다.

[0142] 흐름도 (1600) 의 1640 에서, 일 실시형태에서, 제 2 송신기 신호에 대응하는 제 2 응답은 복수의 수신기 전극들의 제 2 수신기 전극을 통해서 수신되고, 제 2 수신기 전극은 오믹 심의 제 2 측에 배치된다. 도 6 의 예시를 계속해서 참조하여, 제 2 송신기 전극과 동일한 섹션에서의 임의의 수신기 전극을 통해서 수신하는 것을 포함할 수 있다.

[0143] 흐름도 (1600) 의 1650 에서, 일 실시형태에서, 이 방법은 또한: 오믹 심 (수신기 심일 수 있음) 에 대해 공간적으로 이동하는 시퀀스로 송신기 신호를 송신하는 것을 포함한다. 시퀀스는, 오믹 심으로부터 멀리 이동하는 제 1 시퀀스 또는 오믹 심을 향해서 이동하는 제 2 시퀀스일 수 있다. 다양한 이러한 시퀀스들이 본 명세서에 설명된다.

[0144] 흐름도 (1600) 의 1660 에서, 제 3 송신기 전극은 오믹 심의 제 1 측에 배치되고, 흐름도 (1600) 의 방법은, 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하는 것과 동시에 제 3 송신기 전극을 통해서 제 3 송신기 신호를 송신하는 것을 더 포함한다. 이 송신은, 제 1 수신기 전극이 제 3 송신기 신호에 대응하는 제 1 응답과 제 3 응답을 조합하는 결과 신호를 수신하도록, 행해진다. 제 1 송신기 신호 및 제 3 송신기 신호는 본 명세서에 설명된 임의의 방법 또는 그 동등물들에서 고유하게 코딩될 수도 있다.

[0145] 흐름도 (1600) 의 1670 에서, 제 1 응답 및 제 3 응답과 관련된 개별적인 결과들은 결과 신호를 이용하여 결정된다. 몇몇 실시형태들에서, 프로세싱 시스템 (1510) 의 분석 회로 (1535) 와 같은 분석 회로 (도 15 참조) 는 제 1 및 제 2 송신기 신호들의 고유한 코딩을 활용함으로써 디코딩할 수 있고, 이에 따라, 조합된 결과 신호로부터 개별적인 결과들을 결정한다.

[0146] 따라서, 본 명세서에 설명된 실시형태들 및 예시들은 본 발명 및 특정 어플리케이션을 가장 잘 설명하여, 이에 따라 당업자로 하여금 본 발명을 구성하고 이용하도록 하기 위해 표현된다. 그러나, 당업자는, 기술한 설명 및 예시들이 예시의 목적으로만 표현된다는 것을 인식할 것이다. 기술된 것과 같은 설명은 개시된 정밀한 형태로 본 발명을 제한하거나 또는 포괄적이 되도록 의도되지 않는다.

- [0147] 본 명세서에 설명된 모든 엘리먼트들, 부분들 및 단계들이 바람직하게 포함된다. 이러한 임의의 엘리먼트들, 부분들 및 단계들은 당업자에 의해 명백해지는 것처럼 다른 엘리먼트, 부분 및 단계들에 의해 대체될 수도 있고 삭제될 수도 있다는 것이 이해된다.
- [0148] 개괄적으로, 이러한 기술은, 복수의 송신기 전극을 구획하고 또한 복수의 수신기 전극을 구획하는 오믹 심을 갖는 트랜스캐패시티브 센싱 디바이스를 개시한다. 프로세싱 시스템은, 송신기 전극들 및 수신기 전극들과 통신가능하게 커플링되고, 오믹 심의 제 1 측에 배치된 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하고; 오믹 심의 제 2 측에 배치된 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하고; 오믹 심의 제 1 측에 배치된 제 1 수신기 전극을 통해서 상기 제 1 송신기 신호에 대응하는 제 1 응답을 수신하고; 오믹 심의 제 2 측에 배치된 제 2 수신기 전극을 통해서 상기 제 2 송신기 신호에 대응하는 제 2 응답을 수신하도록 구성된다.
- [0149] 이 기술은 적어도 이하의 개념으로 개시된다.
- [0150] 개념 1.
- [0151] 오믹 심 (ohmic seam) 을 갖는 트랜스캐패시티브 센싱 디바이스 (transcapacitive sensing device) 로서,
- [0152] 상기 오믹 심에 의해 구획된 복수의 송신기 전극들;
- [0153] 상기 오믹 심에 의해 구획된 복수의 수신기 전극들; 및
- [0154] 상기 복수의 송신기 전극들 및 상기 복수의 수신기 전극들과 통신가능하게 커플링된 프로세싱 시스템을 포함하고,
- [0155] 상기 프로세싱 시스템은:
- [0156] 상기 복수의 송신기 전극들 중, 상기 오믹 심의 제 1 측에 배치된 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하고;
- [0157] 상기 복수의 송신기 전극들 중, 상기 오믹 심의 제 2 측에 배치된 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하고;
- [0158] 상기 복수의 수신기 전극들 중, 상기 오믹 심의 상기 제 1 측에 배치된 제 1 수신기 전극을 통해서 상기 제 1 송신기 신호에 대응하는 제 1 응답을 수신하고;
- [0159] 상기 복수의 수신기 전극들 중, 상기 오믹 심의 상기 제 2 측에 배치된 제 2 수신기 전극을 통해서 상기 제 2 송신기 신호에 대응하는 제 2 응답을 수신하도록 구성된, 트랜스캐패시티브 센싱 디바이스.
- [0160] 개념 2.
- [0161] 개념 1 에 있어서,
- [0162] 상기 프로세싱 시스템은:
- [0163] 상기 제 1 응답에 비례하는 제 1 값을 제공하도록 구성된 제 1 수신기 회로;
- [0164] 상기 제 2 응답에 비례하는 제 2 값을 제공하도록 구성된 제 2 수신기 회로; 및
- [0165] 상기 제 1 값을 조절하여 제 1 조절된 값을 생성하도록 구성된 캘리브레이션 정보를 저장하도록 구성된 메모리를 포함하고,
- [0166] 상기 제 1 응답에 대한 상기 제 1 조절된 값의 제 1 비례성은, 상기 제 2 응답에 대한 상기 제 2 값 또는 조절된 제 2 값의 제 2 비례성과 실질적으로 동일한, 트랜스캐패시티브 센싱 디바이스.
- [0167] 개념 3.
- [0168] 개념 1 에 있어서,
- [0169] 상기 프로세싱 시스템은:

- [0170] 제 1 집적 회로 내에 배치되고, 상기 제 1 수신기 전극으로부터 상기 제 1 응답을 수신하도록 구성된 제 1 수신기 회로;
- [0171] 제 2 집적 회로 내에 배치되고, 상기 제 2 수신기 전극으로부터 상기 제 2 응답을 수신하도록 구성된 제 2 수신기 회로로서, 상기 제 2 집적 회로는 상기 제 1 집적 회로로부터 물리적으로 분리되어 있는, 상기 제 2 수신기 회로; 및
- [0172] 상기 제 1 수신기 회로로부터의 상기 제 1 응답에 기초한 정보 및 상기 제 2 수신기 회로로부터의 상기 제 2 응답에 기초한 정보를 수신하도록 구성된 분석 회로를 포함하는, 트랜스커패시티브 센싱 디바이스.
- [0173] 개념 4.
- [0174] 개념 1 에 있어서,
- [0175] 상기 프로세싱 시스템은:
- [0176] 상기 복수의 송신기 전극들 중 적어도 2 개를 통해서 동시에 송신된 송신기 신호들을 고유하게 인코딩하도록 구성된 코딩 컴포넌트를 포함하는, 트랜스커패시티브 센싱 디바이스.
- [0177] 개념 5.
- [0178] 개념 1 에 있어서,
- [0179] 상기 프로세싱 시스템은:
- [0180] 비송신 주기 동안 상기 복수의 송신기 전극들을 통해서 송신들을 중지하도록 더 구성된, 트랜스커패시티브 센싱 디바이스.
- [0181] 개념 6.
- [0182] 개념 1 에 있어서,
- [0183] 상기 오믹 심은 수신기 심이고,
- [0184] 상기 제 2 수신기 전극은 상기 제 1 수신기 전극에 대향하여 배치되고,
- [0185] 상기 제 1 송신기 전극은 상기 제 2 송신기 전극에 인접하게 배치된, 트랜스커패시티브 센싱 디바이스.
- [0186] 개념 7.
- [0187] 개념 1 에 있어서,
- [0188] 상기 오믹 심은 송신기 심이고,
- [0189] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 대향하여 배치되고,
- [0190] 상기 제 2 수신기 전극은 상기 제 1 수신기 전극에 인접하게 배치된, 트랜스커패시티브 센싱 디바이스.
- [0191] 개념 8.
- [0192] 개념 1 에 있어서,
- [0193] 상기 오믹 심은 송신기 심이고,
- [0194] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 대향하여 배치되고,
- [0195] 상기 프로세싱 시스템은, 동시에, 상기 제 1 송신기 전극을 통해서 상기 제 1 송신기 신호를 송신하고 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 동시에 송신하도록 구성된, 트랜스커패시티브 센싱 디바이스.

- [0196] 개념 9.
- [0197] 개념 1 에 있어서,
- [0198] 상기 오믹 심은 수신기 심이고,
- [0199] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 인접하지 않게 배치되고,
- [0200] 상기 프로세싱 시스템은, 동시에, 상기 제 1 송신기 전극을 통해서 상기 제 1 송신기 신호를 송신하고 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 송신하도록 구성된, 트랜스커패시티브 센싱 디바이스.
- [0201] 개념 10.
- [0202] 개념 1 에 있어서,
- [0203] 상기 복수의 송신기 전극들은 제 2 오믹 심에 의해 더 구획되고,
- [0204] 상기 복수의 수신기 전극들은 상기 제 2 오믹 심에 의해 더 구획되는, 트랜스커패시티브 센싱 디바이스.
- [0205] 개념 11.
- [0206] 개념 10 에 있어서,
- [0207] 상기 오믹 심은 제 1 수신기 심이고,
- [0208] 상기 제 2 오믹 심은 제 2 수신기 심인, 트랜스커패시티브 센싱 디바이스.
- [0209] 개념 12.
- [0210] 개념 10 에 있어서,
- [0211] 상기 오믹 심은 송신기 심이고,
- [0212] 상기 제 2 오믹 심은 수신기 심인, 트랜스커패시티브 센싱 디바이스.
- [0213] 개념 13.
- [0214] 오믹 심에 의해 구획된 복수의 송신기 전극들 및 상기 오믹 심에 의해 구획된 복수의 수신기 전극들을 포함하는 커패시티브 센싱 디바이스를 통해서 커패시티브 센싱하는 방법으로서,
- [0215] 상기 복수의 송신기 전극들 중, 상기 오믹 심의 제 1 측에 배치된 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하는 단계;
- [0216] 상기 복수의 송신기 전극들 중, 상기 오믹 심의 제 2 측에 배치된 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 단계;
- [0217] 상기 복수의 수신기 전극들 중, 상기 오믹 심의 상기 제 1 측에 배치된 제 1 수신기 전극을 통해서 상기 제 1 송신기 신호에 대응하는 제 1 응답을 수신하는 단계; 및
- [0218] 상기 복수의 수신기 전극들 중, 상기 오믹 심의 상기 제 2 측에 배치된 제 2 수신기 전극을 통해서 상기 제 2 송신기 전극에 대응하는 제 2 응답을 수신하는 단계를 포함하는, 커패시티브 센싱 방법.
- [0219] 개념 14.
- [0220] 개념 13 에 있어서,

- [0221] 상기 오믹 심은 수신기 심이고,
- [0222] 상기 복수의 송신기 전극들 중 제 3 송신기 전극은 상기 제 1 측에 그리고 상기 제 1 송신기 전극보다 상기 수신기 심으로부터 더 멀리 배치되고,
- [0223] 상기 복수의 송신기 전극들 중 제 4 송신기 전극은 상기 제 2 측에 그리고 상기 제 2 송신기 전극보다 상기 수신기 심으로부터 더 멀리 배치되며,
- [0224] 상기 방법은,
- [0225] 상기 수신기 심에 대해 공간적으로 이동하는 시퀀스로 송신기 신호들을 송신하는 단계로서, 상기 시퀀스는 상기 수신기 심으로부터 멀리 이동하는 제 1 시퀀스 및 상기 수신기 심을 향해서 이동하는 제 2 시퀀스로 이루어진 그룹으로부터 선택되는, 상기 송신기 신호들을 송신하는 단계를 더 포함하고,
- [0226] 상기 제 1 시퀀스는:
- [0227] 상기 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하는 단계 후에 상기 제 3 송신기 전극을 통해서 제 3 송신기 신호를 송신하는 것; 및
- [0228] 상기 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 단계 후에 상기 제 4 송신기 전극을 통해서 제 4 송신기 신호를 송신하는 것에 대응하고,
- [0229] 상기 제 2 시퀀스는:
- [0230] 상기 제 1 송신기 전극을 통해서 상기 제 1 송신기 신호를 송신하는 단계 전에 상기 제 3 송신기 전극을 통해서 제 3 송신기 신호를 송신하는 것; 및
- [0231] 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 송신하는 단계 전에 상기 제 4 송신기 전극을 통해서 제 4 송신기 신호를 송신하는 것에 대응하는, 커패시티브 센싱 방법.
- [0232] 개념 15.
- [0233] 개념 13 에 있어서,
- [0234] 상기 오믹 심은 송신기 심이고,
- [0235] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 대향하여 배치되고,
- [0236] 상기 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 단계는:
- [0237]        상기 제 1 송신기 신호가 상기 제 1 송신기 전극을 통해서 송신되는 제 1 시간 주기와 적어도 부분적으로 중첩하는 제 2 시간 주기 동안 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 송신하는 단계를 포함하는, 커패시티브 센싱 방법.
- [0238] 개념 16.
- [0239] 개념 13 에 있어서,
- [0240] 상기 오믹 심은 수신기 심이고,
- [0241] 상기 제 2 수신기 전극은 상기 제 1 수신기 전극에 대향하여 배치되고,
- [0242] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 인접하지 않게 배치되고,
- [0243] 상기 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 단계는:
- [0244]        상기 제 1 송신기 신호가 상기 제 1 송신기 전극을 통해서 송신되는 제 1 시간 주기와 적어도 부분적으로 중첩하는 제 2 시간 주기 동안 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 송신하는 단계를 포함하는, 커패시티브 센싱 방법.

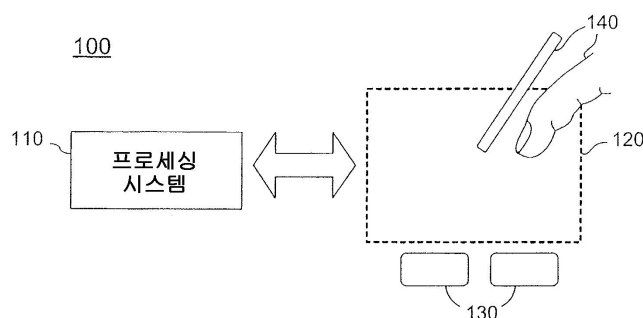
- [0245] 개념 17.
- [0246] 개념 13 에 있어서,
- [0247] 상기 오믹 심은 수신기 심이고,
- [0248] 상기 제 2 수신기 전극은 상기 제 1 수신기 전극에 대향하여 배치되고,
- [0249] 상기 제 2 송신기 전극은 상기 제 1 송신기 전극에 인접하게 배치되고,
- [0250] 상기 제 2 송신기 전극을 통해서 제 2 송신기 신호를 송신하는 단계는:
- [0251]       상기 제 1 송신기 신호가 상기 제 1 송신기 전극을 통해서 송신되는 제 1 시간 주기와 적어도 부분적으로 중첩하지 않는 제 2 시간 주기 동안 상기 제 2 송신기 전극을 통해서 상기 제 2 송신기 신호를 송신하는 단계를 포함하는, 커패시티브 센싱 방법.
- [0252] 개념 18.
- [0253] 개념 13에 있어서,
- [0254] 제 3 송신기 전극은 상기 오믹 심의 상기 제 1 측에 배치되고,
- [0255] 상기 방법은:
- [0256] 상기 제 1 수신기 전극이 상기 제 1 응답 및 상기 제 3 송신기 신호에 대응하는 제 3 응답을 조합한 결과 신호를 수신하도록, 상기 제 1 송신기 전극을 통해서 제 1 송신기 신호를 송신하는 단계와 동시에 상기 제 3 송신기 전극을 통해서 제 3 송신기 신호를 송신하는 단계; 및
- [0257] 상기 결과 신호를 이용하여 상기 제 1 응답 및 상기 제 3 응답과 관련된 개별적인 결과들을 결정하는 단계를 더 포함하는, 커패시티브 센싱 방법.
- [0258] 개념 19.
- [0259] 트랜스커패시티브 센서 전극 구성으로서,
- [0260] 제 1 방향을 따라서 배향되고, 오믹 심에 의해 구획된 복수의 송신기 전극들; 및
- [0261] 상기 제 1 방향에 대해 평행하지 않은 제 2 방향을 따라서 배향되고, 상기 오믹 심에 의해 구획된 복수의 수신기 전극들을 포함하고,
- [0262] 상기 복수의 송신기 전극들 및 상기 복수의 수신기 전극들은 상기 오믹 심에 일치하는 복수의 분리형 픽셀들을 형성하는, 트랜스커패시티브 센서 전극 구성.
- [0263] 개념 20.
- [0264] 개념 19 에 있어서,
- [0265] 상기 오믹 심은 상기 복수의 송신기 전극들의 제 1 송신기 전극에 중첩하는 수신기 심이고,
- [0266] 상기 복수의 분리형 픽셀들 각각은, 상기 제 1 송신기 전극 및 상기 복수의 수신기 전극들 중 적어도 2 개의 수신기 전극들로부터 형성되는, 트랜스커패시티브 센서 전극 구성.
- [0267] 개념 21.
- [0268] 개념 19 에 있어서,
- [0269] 상기 오믹 심은 상기 복수의 수신기 전극들 중 제 1 수신기 전극에 중첩하는 송신기 심이고,
- [0270] 상기 복수의 분리형 픽셀들 각각은 상기 제 1 수신기 전극 및 상기 복수의 송신기 전극들 중 적어도 2 개의 송

신기 전극들로부터 형성되는, 트랜스커패시티브 센서 전극 구성.

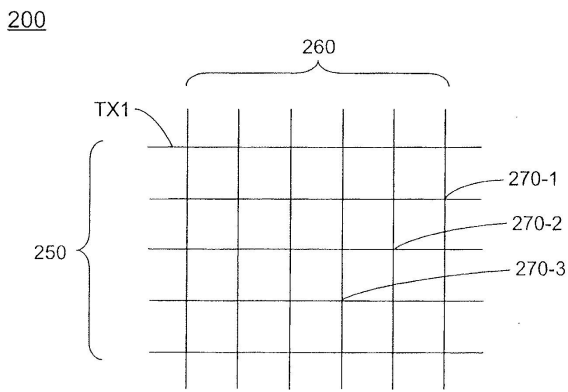
- [0271] 개념 22.
- [0272] 커패시티브 센싱 디바이스를 동작시키도록 구성된 프로세싱 시스템으로서,
- [0273] 상기 프로세싱 시스템은:
- [0274] 상기 커패시티브 센싱 디바이스의 복수의 송신기 전극들을 통해서 송신하도록 구성된 송신기 회로로서, 상기 복수의 송신기 전극들은 제 1 축을 따라서 배치되고 오믹 심에 의해 구획된, 상기 송신기 회로;
- [0275] 상기 커패시티브 센싱 디바이스의 복수의 수신기 전극들을 통해서 수신하도록 구성된 수신기 회로로서, 상기 복수의 수신기 전극들은 상기 제 1 축에 평행하지 않은 제 2 축을 따라서 배치되고 상기 오믹 심에 의해 구획되는, 상기 수신기 회로; 및
- [0276] 상기 복수의 분리형 픽셀들의 각각의 분리형 픽셀과 관련된 커패시티브 커플링의 양을 추정하도록 구성된 분석 회로를 포함하고,
- [0277] 상기 복수의 송신기 전극들 및 상기 복수의 수신기 전극들은 상기 오믹 심과 일치하는 복수의 분리형 픽셀들을 형성하는, 프로세싱 시스템.
- [0278] 개념 23.
- [0279] 개념 22 에 있어서,
- [0280] 상기 분석 회로는,
- [0281] 상기 복수의 분리형 픽셀들의 각각의 분리형 픽셀들에 대해, 상기 복수의 수신기 전극들을 이용하여 획득된 관련 부분 픽셀 측정들을 조합함으로써, 상기 복수의 분리형 픽셀들의 각각의 분리형 픽셀과 관련된 커패시티브 커플링의 양을 추정하도록 구성된, 프로세싱 시스템.
- [0282] 개념 24.
- [0283] 개념 22 에 있어서,
- [0284] 상기 분석 회로는,
- [0285] 상기 적어도 하나의 부분 픽셀과 관련된 신호 증폭의 양에 기초하여 상기 복수의 분리형 픽셀들 중 적어도 하나의 부분 픽셀에 대한 가중치 (weighting) 를 적용함으로써, 상기 복수의 분리형 픽셀들 중 각각의 분리형 픽셀과 관련된 커패시티브 커플링의 양을 추정하도록 구성된, 프로세싱 시스템.

## 도면

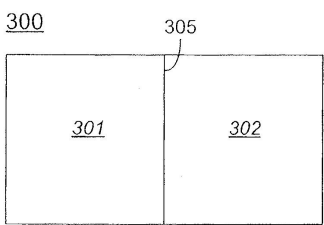
### 도면1



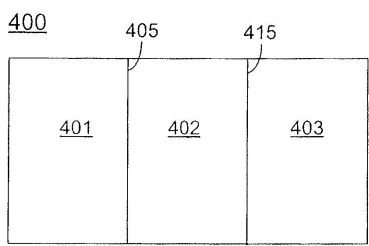
도면2



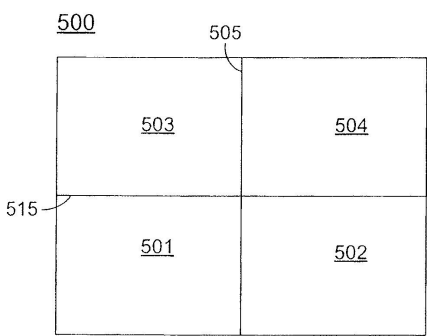
도면3



도면4

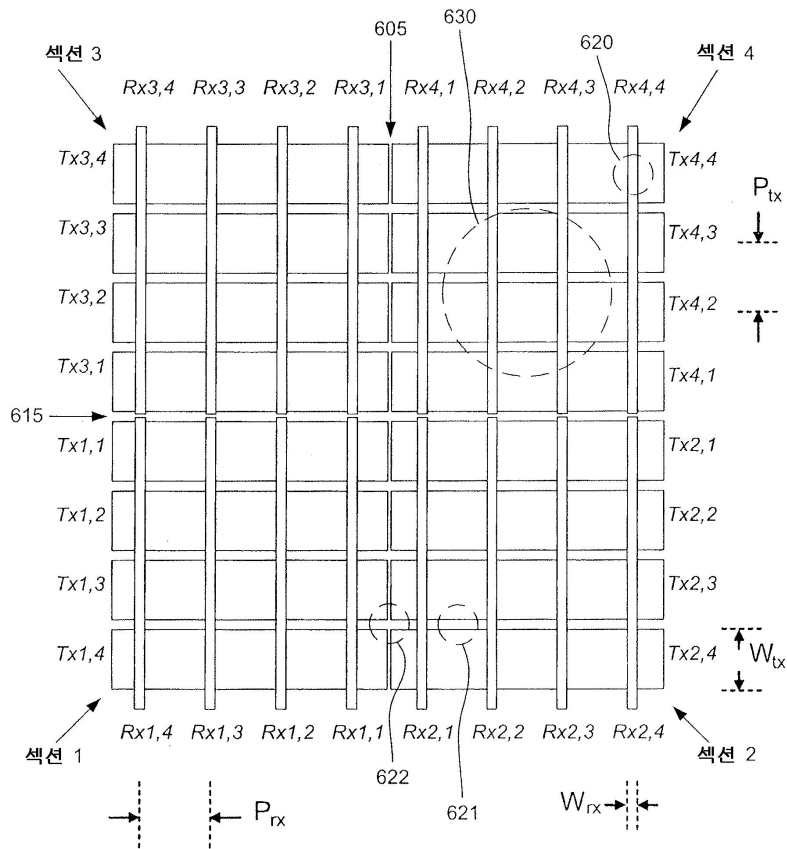


도면5

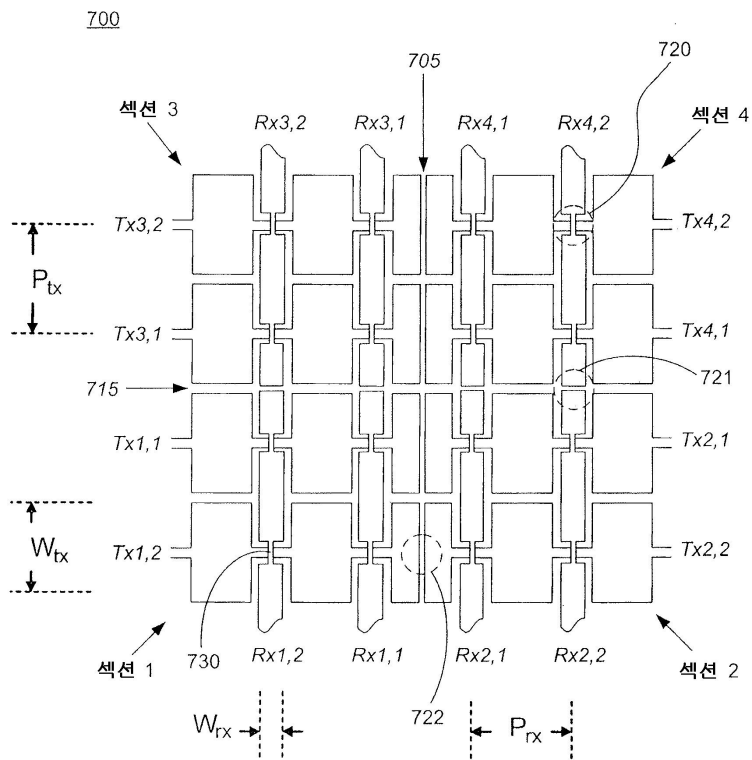


도면6

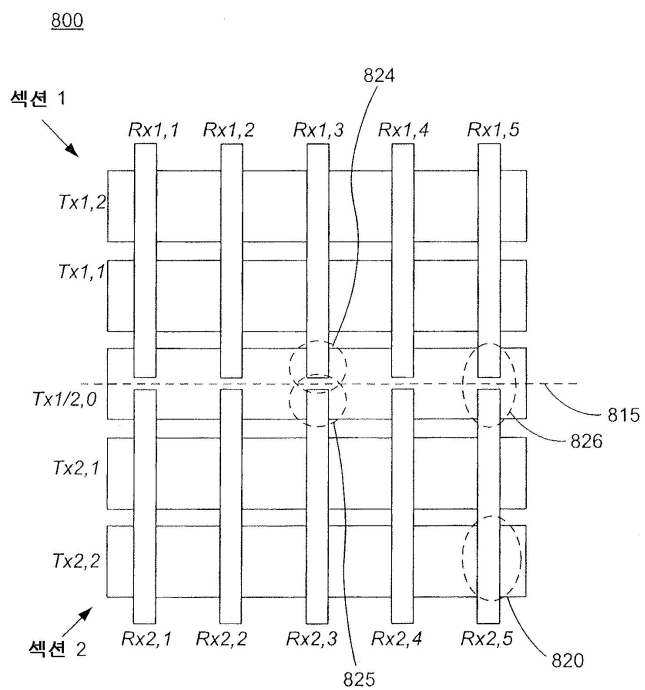
600



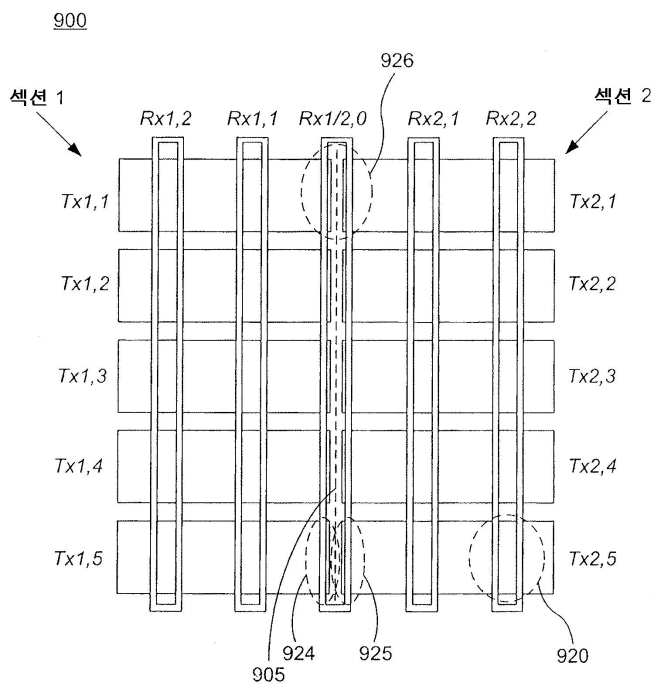
도면7



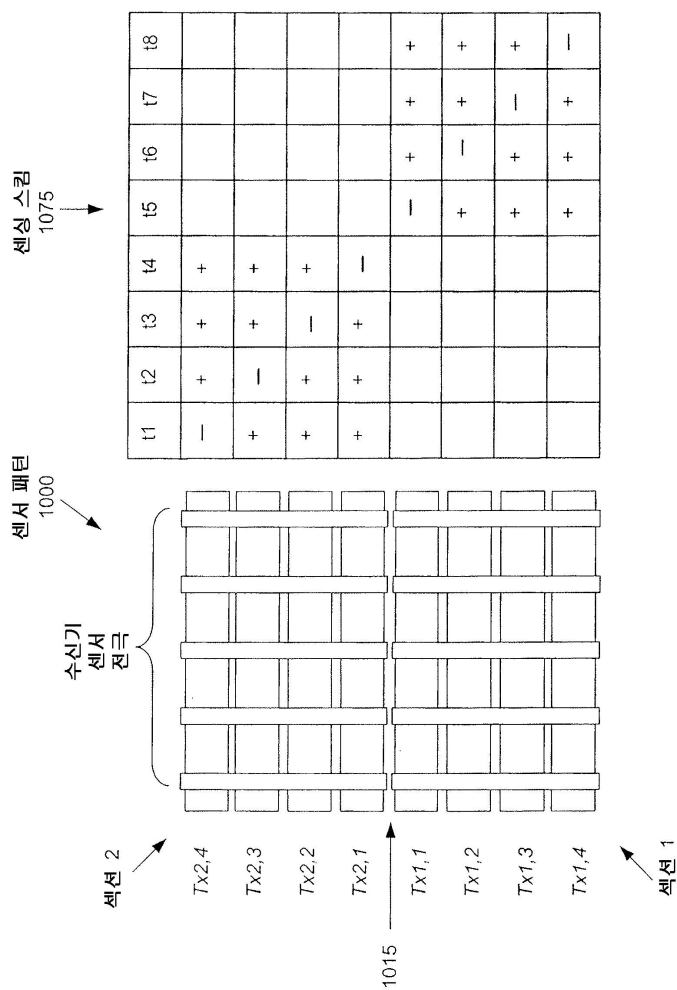
도면8



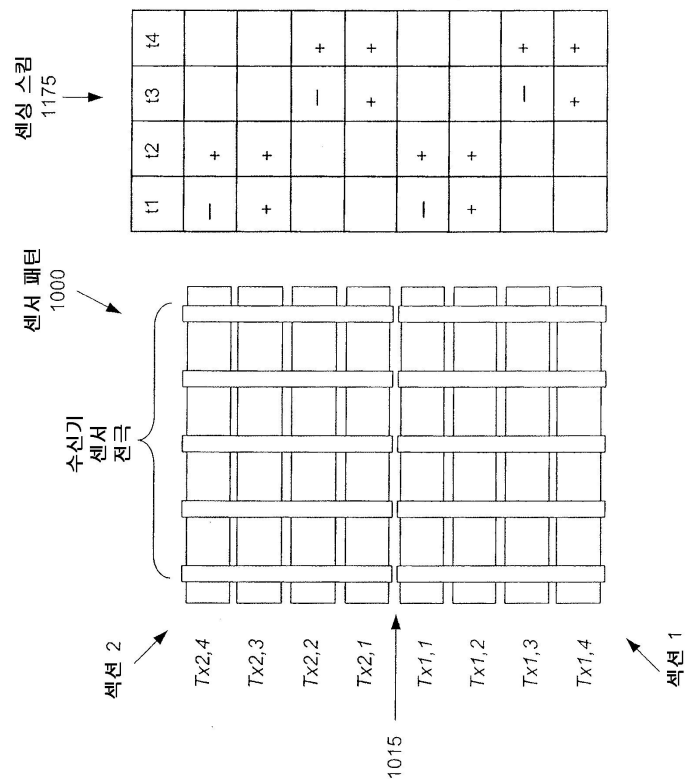
도면9



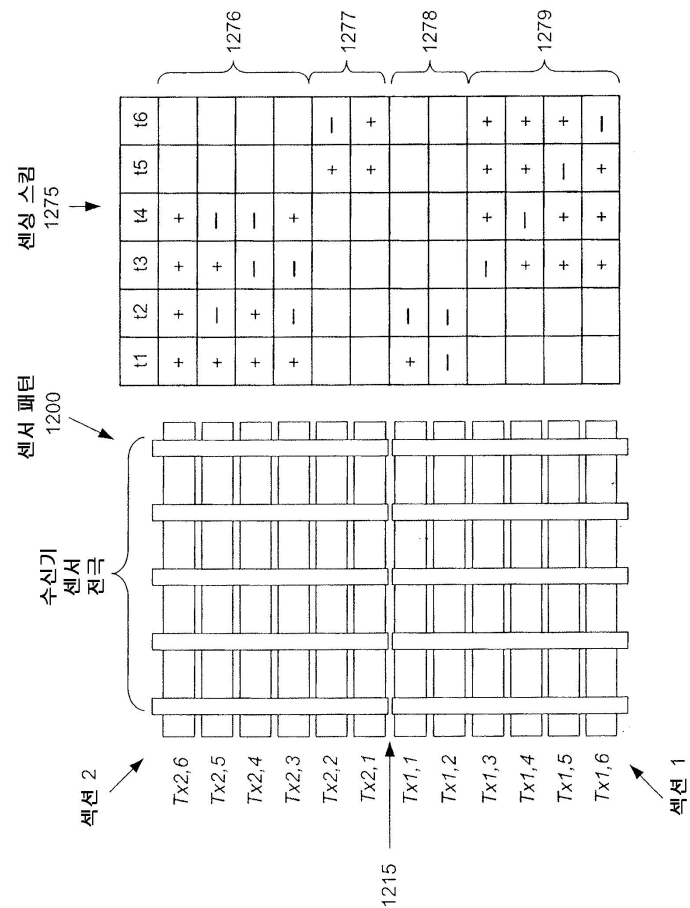
도면10



도면11

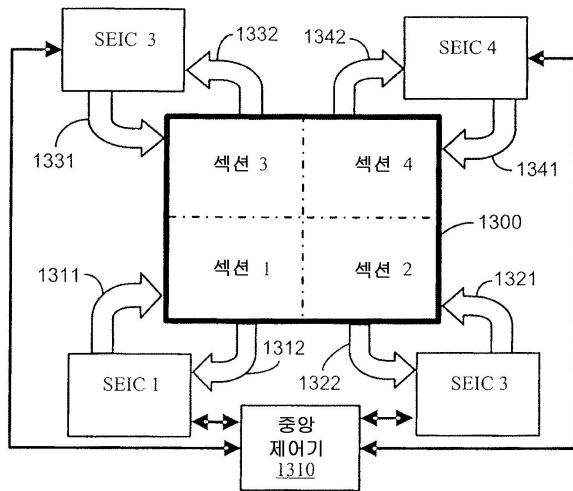


도면12



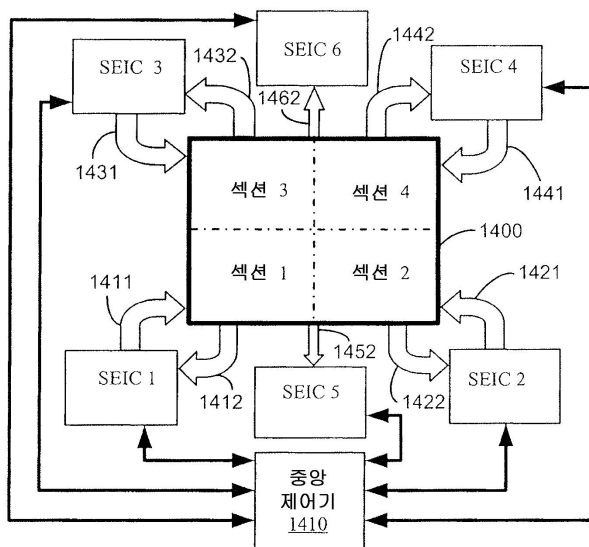
도면13

100B

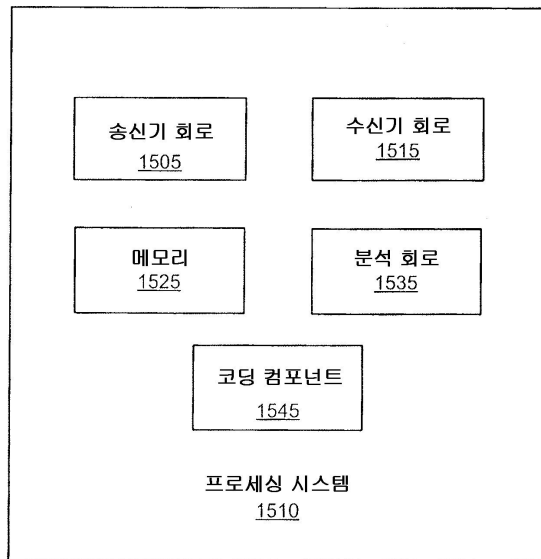


도면14

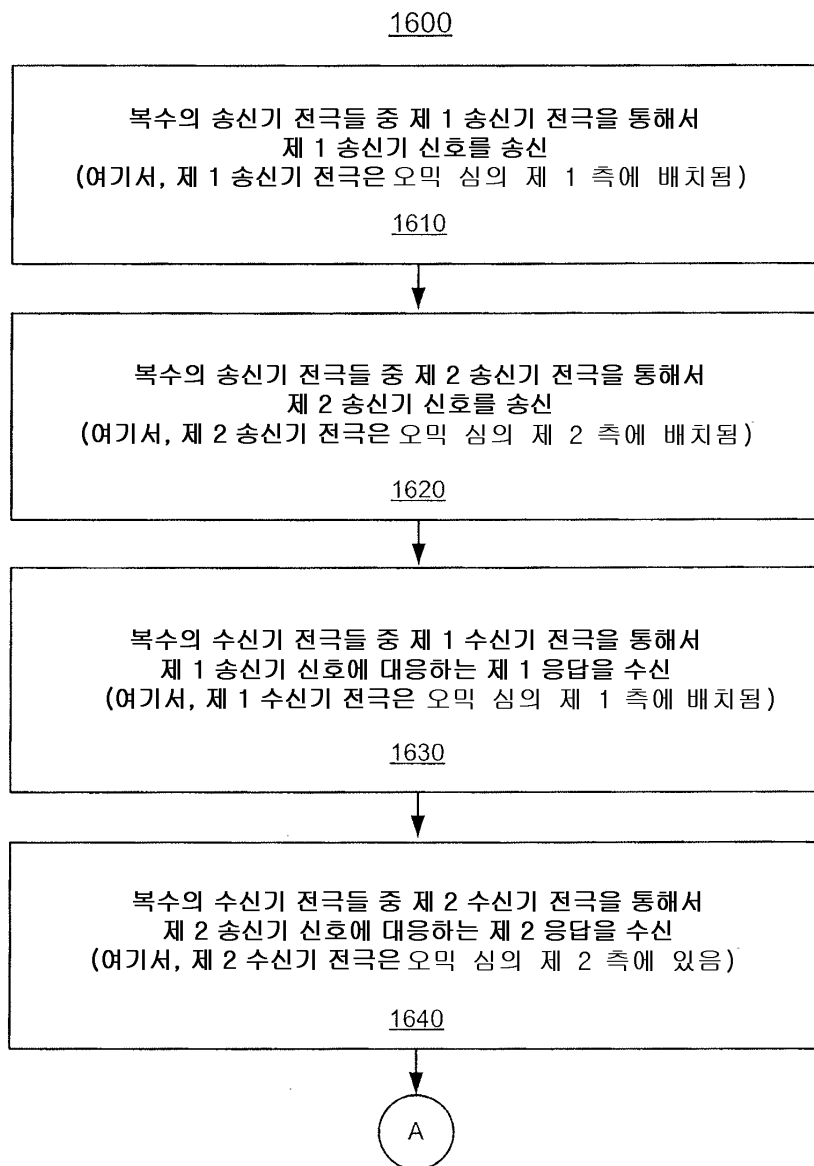
100C



도면15



도면16a



도면16b

1600 계속

