



(12) 发明专利

(10) 授权公告号 CN 1826285 B

(45) 授权公告日 2010.10.20

(21) 申请号 200480020756.7
 (22) 申请日 2004.07.15
 (30) 优先权数据
 03/08865 2003.07.21 FR
 (85) PCT申请进入国家阶段日
 2006.01.18
 (86) PCT申请的申请数据
 PCT/FR2004/001858 2004.07.15
 (87) PCT申请的公布数据
 W02005/019094 FR 2005.03.03
 (73) 专利权人 原子能委员会
 地址 法国巴黎
 (72) 发明人 H·莫里索 B·阿斯帕尔
 J·马尔加伊
 (74) 专利代理机构 中国国际贸易促进委员会专
 利商标事务所 11038
 代理人 王杰
 (51) Int. Cl.
 B81B 3/00 (2006.01)
 H01L 21/20 (2006.01)
 H01L 21/762 (2006.01)

(56) 对比文件
 US 2001/0055831 A1, 2001.12.27, 说明书第
 [0044]-[0048] 段、附图 5A-5F.
 US 6156215 A, 2000.12.05, 全文.
 US 5259247 A, 1993.11.09, 全文.
 US 2002/0145489 A1, 2002.10.10, 全文.
 US 6198159 B1, 2001.03.06, 全文.
 TW 457565 B, 2001.10.01, 附图 5.
 Shoji Kawahito et al.. Active pixel
 circuits and signal processing techniques
 for achopperless pyroelectric infrared
 image sensor. Sensors and Actuators A97-
 98. 2002, 97-98184-192.
 Youngjoo Yee et al.. Polysilicon
 surface-modification technique to reduce
 sticking of microstructures. Sensors and
 Actuators A52. 1996, 52145-150.
 X. H. Liu et al.. Investigation
 of interface in silicon-on-insulator
 by fractal analysis. Applied Surface
 Science 187. 2002, 187187-191.

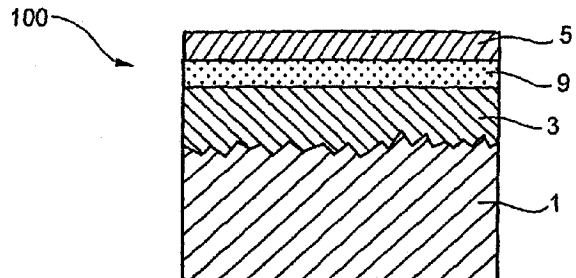
审查员 武方

权利要求书 1 页 说明书 7 页 附图 2 页

(54) 发明名称
 堆叠结构及其制造方法

(57) 摘要

本发明涉及堆叠结构的制造方法。这种方法包括以下步骤:a) 选择第一片材(1)(例如由硅制成)和第二片材(5)(例如同样由硅制成),使得所述第一(1)和第二(5)片材中的至少一个片材至少部分具有对粘连到另一片材上来说不相容的表面(2;7);b) 在第一片材的表面(2)和/或第二片材(5)的表面(7)的至少一部分上产生牺牲层(3;8)(例如由氧化硅制成),以及c) 将两个片材(1;5)粘结在一起。所述粘连不相容性例如可由该表面的物理化学性质或者涂布到该表面的涂层产生,或者由大于预定阈值的粗糙度(r'_2 、 r'_7)产生。本发明还涉及通过本发明方法制造的堆叠结构。



CN 1826285 B

1. 一种制造堆叠结构的方法,其特征在于该方法包括以下步骤:

a) 选择第一片材 (1) 和第二片材 (5),所述第一 (1) 和第二 (5) 片材中的至少一个片材具有表面 (2),所述表面至少部分具有使得这个表面不能粘连到另一个片材的表面的粗糙度,

b) 在第一片材 (1) 的表面 (2) 和 / 或第二片材 (5) 的表面的至少一部分上产生牺牲层 (3),和

c) 将两个片材 (1 ;5) 粘结在一起,

d) 除去至少部分的牺牲层 (3),使得所述具有粗糙度的表面至少部分地面对另一个片材,

其中步骤 a)、b)、c) 以 a)、b) 和 c) 的顺序进行。

2. 权利要求 1 的方法,其特征在于所述粗糙度大于大约 0.2nmRMS。

3. 权利要求 1 的方法,其特征在于所述片材 (1 ;5) 的至少之一最初具有表面层 (9)。

4. 权利要求 3 的方法,其特征在于所述表面层 (9) 是单晶的。

5. 权利要求 3 的方法,其特征在于所述表面层 (9) 由硅制成。

6. 权利要求 3 的方法,其特征在于所述表面 (2) 由于该表面层 (9) 的物理化学性质而不能粘连。

7. 权利要求 6 的方法,其特征在于所述表面层 (9) 是由氮化硅制成的。

8. 权利要求 1-7 中任一项的方法,其特征在于牺牲层 (3) 的自由表面 (4) 和 / 或所述片材 (1 ;5) 之一的自由表面在所述步骤 c) 之前被抛光。

9. 权利要求 1-7 中任一项的方法,其特征在于所述步骤 c) 的粘结是分子粘结。

10. 权利要求 1-7 中任一项的方法,其特征在于所述步骤 c) 的粘结使用牺牲粘结剂。

11. 权利要求 1-7 中任一项的方法,其特征在于通过机械方式和 / 或通过等离子处理和 / 或热处理来辅助进行步骤 c) 的粘结的操作,这些操作在该粘结之后或者粘结过程中在特定气氛下或者在自由空气中进行。

12. 权利要求 1-7 中任一项的方法,其特征在于所述第一和第二片材中的至少一个在所述步骤 c) 之后被减薄。

13. 权利要求 1-7 中任一项的方法,其特征在于所述第一和第二片材中的至少之一的基底由半导体材料组成。

14. 权利要求 13 的方法,其特征在于所述基底由硅组成。

15. 权利要求 1-7 中任一项的方法,其特征在于牺牲层 (3) 由氧化硅组成。

16. 权利要求 1-7 中任一项的方法,其特征在于组成牺牲层 (3) 的材料是聚合物。

17. 堆叠结构 (100),其特征在于它通过权利要求 1-16 中任一项的方法制造。

堆叠结构及其制造方法

技术领域

[0001] 本发明的一般领域是晶圆级制造微结构,涉及例如通过在微电子中使用的微机械加工或化学处理技术(层的沉积和蚀刻、光刻等)来进行。

[0002] 本发明更具体地涉及微电-机系统(MEMS)类型的某些微结构,如各种检测器和传动装置,其通过释放(libération)可移动部分而获得(例如膜或者地震物质)。

背景技术

[0003] 为了获得这种微结构,可以使用例如绝缘体上覆硅(SOI)类型的原料,它通常包括硅表面层和下面的二氧化硅 SiO_2 埋层。

[0004] 制造SOI材料的方法有几种。在这方面,例如可参见Q. Y. Tong和U. Goesele的题为“Semiconductor Wafer Bonding”的著作(Science and Technology, ECS series, John Wiley, New Jersey, 1999)。但是,大多数SOI材料目前是通过分子粘结技术来制造的。例如,通过分子粘结技术将两个硅片粘结在一起,两个硅片中的至少一个具有氧化硅表面层。氧化硅层通常是通过热氧化产生的。随后使两个硅片之一减薄。如此获得了SOI类型的结构。

[0005] 可使用几种获得薄层的技术(在本发明的范围内,如果层厚度小于几十微米,则该层被认为是“薄层”)。例如,第一种技术是减薄技术(通过磨削和/或抛光的机械减薄,和/或化学减薄,和/或机械-化学减薄)。第二种技术利用了脆性区的断裂,所述脆性区是在所述分子粘结之前例如通过植入一种或多种气态物质而在两个晶片之一的某个深度产生的:专利申请FR-2 681 472公开了这种方法,其目前被称作“Smart-Cut[®]”法(例如参见B. Aspar等的题为“The Generic Nature of the Smart-Cut[®] Process for Thin Film Transfer”, Journal of Electronic Materials, Vol. 30, n° 7, 2001)。这些方法非常适合于获得通常小于2微米厚度的薄的硅表面层。

[0006] 由这种SOI材料可以生产可移动或可变形的机械结构,例如通过机械加工上面的硅膜并且通过化学蚀刻部分或全部的下面的氧化物释放结构来获得;例如,通过等离子蚀刻薄的硅表面层并且使用氢氟酸(HF)化学蚀刻氧化硅层来产生机械结构。

[0007] 在本发明的范围内,例如在使用堆叠结构制造具有可移动或可变形部分的组件的过程中,在随后可被除去的形成堆叠结构一部分的层被称作“牺牲层”。因而从化学或结晶学的角度来看,组成牺牲层的材料与组成“非牺牲”层的材料是不同的,其中该“非牺牲”层是在除去牺牲层之后打算保留的层。例如,如果堆叠结构由SOI材料制成,则氧化硅层充当牺牲层,而硅层充当非牺牲层。

[0008] 这种方法的实施相对简单,并且可生产各种微结构。

[0009] 例如,可以如此生产高质量的压力传感器。

[0010] 作为这种微结构的另一个实例,还可以提及在专利FR2 558 263中公开的加速计。这种加速计在薄层内包含从这个薄层切除的第一部分和由薄层剩余部分组成的第二部分,该第一部分借助于柔性小梁(poutrelle)与第二部分连接,以允许第一或“传感”部分

在薄层的平面中以某个幅度移动。通过所述运动引起的电容变化,这种装置被用于测量其所连接的任何系统的加速度。

[0011] 这种微结构的其它详细实例可见于 B. Diem 等的题为“SOI ‘SIMOX’ ;from bulk to surface micromachining, a new age for silicon sensors and actuators”的文章 (Sensors and Actuators, vol. A46-47, 第 8-16 页 (1995))。

[0012] 但是,制造这种微结构要面临下面的问题。在生产该结构的过程中,尤其是在利用氢氟酸化学蚀刻之后的冲洗液体的干燥时,表面与液体之间的毛细力非常高,导致释放的结构全部或部分粘连;粘连的另一个原因是可由所述干燥产生的固体沉积物。例如,在上述加速计的情况下,这导致小梁粘连到构成容纳该装置的空腔的底部的基底上,这显然妨碍了小梁在系统加速度的影响下如预想的那样移动。

[0013] 以上所述的 SOI 结构制造技术在硅表面层和埋置的氧化物之间以及在埋置的氧化物和基底之间产生界面,其不是特别“粗糙”。这种

[0014] “粘连问题”由于在目前制造 SOI 结构要考虑到非常光滑的界面而变得更加严重;并且其由于氧化物膜的厚度更薄且要释放的结构尺寸更大而更加受到束缚。

[0015] 为了避免这些不希望粘连的问题,需要采取大量的预防措施,这导致释放工艺复杂,昂贵且难以控制。而且,出于可靠性的原因,必须避免 MEMS 组件内部相对面的不希望粘连的问题在这些组件投入使用后发生。

[0016] 已知用于防止这种粘连的第一种措施是降低释放层和基底的粘连能量。但是,这些技术采用了与随后的 MEMS 制造步骤通常所需的高温不相容的表面化学制备方法。更多细节请参考 C. H. Mastrangelo 的题为“Suppression of stiction in MEMS”的文章 (Actes du séminaire de la Materials Research Society, Vol. 605, 2000)。

[0017] 已知用于防止这种粘连的第二种措施是当这两个表面彼此相向移动时,设法使有效接触区小。

[0018] 专利 FR 9508882 公开了这样一种方法。这种方法在于通过蚀刻中间牺牲层而在释放层和基底的相对面的每个面上产生限位块 (buté),从而使释放层和基底保持一定距离。

[0019] 另外的这样一种方法描述于 R. L. Alley 等的题为“Surface Roughness Modification of Interfacial Contacts in Polysilicon Microstructures”的文章 (Actes de la 7^{ème} Conférence Internationale sur les Détecteurs et Actionneurs à Semiconducteurs)。这篇文章提出了一种用于生产部分可移动的组件的方法,包括的步骤是:生产其相对的自由面 (faces libres) 具有能够避免所述面之间不希望的粘连的“粗糙度”(关于“粗糙度”的统计定义,请参见这篇文章;例如可使用扫描面积 1 微米 x 1 微米的原子力显微镜来测量粗糙度)。在该结构的化学释放步骤期间,这种方法包括使所涉及表面变得粗糙,以便有效接触区被限制在这些表面的表面粗糙度的峰值。R. L. Alley 等的文章主要涉及研究当粗糙度增加时如何降低粘接力。

[0020] 在上面的文章中所述的方法的缺点是:它不能被用于生产某些类型的组件。特别是,这种方法准备将表面膜沉积到堆叠结构的基底上;本领域技术人员知道,这种沉积并不总是可能的,例如,这取决于所涉及的材料。例如,如果牺牲层的材料是非晶形的,则这种方法无法生产要释放的单晶表面膜;这种方法也无法在聚合物材料的牺牲层上生产例如硅的

单晶膜,这是因为用于沉积硅膜的温度与聚合物通常能够耐受的温度不相容。

发明内容

[0021] 本发明因而涉及一种制造堆叠结构的方法,该堆叠结构需要时是大尺寸的,必要时在例如直径 200mm 的圆晶的整个表面上,并且使得能够随后生产任何 MEMS 类型的组件,而不会粘连可移动或可变形机械结构。这种制造方法的应用应当与所述组件的特性无关,尤其是与其尺寸和所使用的材料无关,特别是当要(至少部分)释放的表面层为单晶或者不能简单地沉积到所需的堆叠结构上时。

[0022] 本发明的第一方面因而提供一种生产堆叠结构的方法,所述方法的特征在于它包括以下步骤:

[0023] a) 选择第一片材和第二片材,使得所述第一和第二片材中的至少一个片材至少部分具有结构化的表面,

[0024] b) 在第一片材的表面和/或第二片材的表面的至少一部分上产生牺牲层,和

[0025] c) 将两个片材粘结在一起。

[0026] 因此,本发明方法的实施提供了一种堆叠结构,该堆叠结构包括位于两个基底之间的牺牲层,并且其中两个基底中的至少一个基底要使得其与所述牺牲层接触的表面的至少一部分被“结构化”。在本发明的范围内,当一个表面基本上不能粘连到预定的另一个基体上时,该表面被认为是“结构化”的。例如,一个表面可由于该表面的物理化学性质或者由于涂布到该表面的涂层而被结构化;一个表面同样可由于超过预定阈值(例如等于约 0.2nmRMS)的粗糙度而被结构化。

[0027] 利用以这种方式获得的堆叠结构,可例如除去两个片材之间的中间牺牲层的一部分,以获得两个相对的表面,其中的至少一个表面被适当地结构化。这样可以防止两个表面随着两个基底彼此相向运动而粘连在一起。

[0028] 应当指出,根据本发明,结构化的表面是在堆叠结构的制造之前或者制造过程中产生的,因而与 MEMS 类组件的制造无关。

[0029] 借助于本发明,为了构成堆叠结构,可以有利地选择随后可用于制造 MEMS 组件的任何材料组。例如,可以获得包括硅薄层在聚合物牺牲层上的堆叠,或者单晶硅薄层在氧化硅牺牲层上的堆叠。还应当指出,本发明的方法对所获得的堆叠结构的侧向尺寸没有任何限制。

[0030] 根据本发明的特定特征,还可以在所述步骤 c) 之前抛光一个牺牲层,或者必要时两个牺牲层的自由(libre)表面,和/或必要时所述片材之一的自由表面。

[0031] 这些特征有利于随后的粘结(步骤 c)),其可以是例如分子粘结,或者通过牺牲粘结剂进行粘结,该牺牲粘结剂也即是随后例如在使用所述堆叠结构制造包括可移动或可变形部分的组件的过程中可除去的粘结剂。而且,可例如通过机械方式和/或通过等离子和/或热处理来“辅助”进行步骤 c) 的粘结,这些操作在粘结之后或者在粘结过程中在特定气氛或自由空气中进行。

[0032] 借助于这些特征,尤其可以加固各种界面和/或使这些界面与未来的 MEMS 组件制造步骤相容。以这种方式还可以使彼此并不自发粘结在一起的两个粗糙表面粘结在一起。

[0033] 根据本发明的另外的特定特征,所述两个片材的至少之一在步骤 c) 之后被减薄。

[0034] 由于这些特征,例如可以在如此获得的薄膜中产生 MEMS 类组件的部分,其中所述部分在除去与之接触的牺牲层之后变得可以移动。

[0035] 两个片材和牺牲层当然可以是简单的,或者复合的,也就是说其本身由不同材料的层的堆叠形成。如此获得的堆叠结构可有利地为 SOI 类型的。

[0036] 例如,第一片材,同样第二片材,可由下述材料制成:硅,除硅之外的半导体如 SiC、GaN 或者 InP,或者非半导体材料如 LiNbO₃、LiTaO₃、玻璃、熔融硅石或者超导体材料。第一片材,同样第二片材,同样可以是上述材料的任意组合,尤其是单晶 Si/多晶 Si 堆叠、SiC/Si 堆叠、InP/Si 堆叠、单晶 SiC/多晶 SiC 堆叠或 SiC/SiO₂/多晶 SiC 堆叠。构成在第一片材上产生的牺牲层的材料和/或构成在第二片材上产生的牺牲层的材料可以是例如氧化硅或者聚合物材料。

[0037] 根据特定的特征,所述片材中的至少一个片材最初具有表面层。尤其是,由于该表面层的物理化学性质,这个表面层可具有使该表面层位于其上的片材的表面结构化的作用。

[0038] 本发明的第二方面提供各种堆叠结构。

[0039] 首先,本发明提供一种通过上文简述的任何一种方法所制造的堆叠结构。

[0040] 其次,本发明提供一种堆叠结构,其特征在于它在第一基底和第二基底之间包含牺牲层,并且所述第一和第二基底中的至少一个基底至少部分具有被结构化的表面。

[0041] 当然,两个基底和牺牲层可以是简单的,或者复合的,即其本身由各种材料的层的堆叠形成。如此获得的堆叠结构尤其可以是 SOI 类型的。

[0042] 例如,第一基底,同样第二基底,可由下述材料制成:硅,除硅之外的半导体如 SiC、GaN 或者 InP,或者非半导体材料如 LiNbO₃、LiTaO₃、玻璃、熔融硅石或者超导体材料。第一基底,同样第二基底,同样可以是上述材料的任意组合,尤其是单晶 Si/多晶 Si 堆叠、SiC/Si 堆叠、InP/Si 堆叠、单晶 SiC/多晶 SiC 堆叠或 SiC/SiO₂/多晶 SiC 堆叠。构成牺牲层的材料可以是例如氧化硅或者聚合物材料。

[0043] 根据本发明的其它具体特征,两个基底中的至少一个是薄层。

[0044] 由上述材料提供的优点基本上与由相应制造方法提供的优点相同。

附图说明

[0045] 通过阅读以非限制性实施例的方式描述的具体实施方案,本发明的其它方面和优点将会变得显而易见。该描述参考了附图,其中:

[0046] - 图 1 表示在实施本发明之前的硅片,

[0047] - 图 2 表示在应用了本发明制造方法的一个实施方案的第一步骤之后的同一硅片,

[0048] - 图 3 表示该方法的第二步,

[0049] - 图 4 表示该方法的第三步,

[0050] - 图 5 表示该方法的第四步,

[0051] - 图 6 表示该方法的第五步。

具体实施方式

[0052] 该方法开始于标准硅片 1,其表面 2 具有粗糙度 r_2 ,其通常约为 0.1nm(图 1)。

[0053] 随后将硅片 1 的表面 2 “结构化”，例如通过在表面 2 上产生粗糙度 r'_2 来进行。优选地，产生范围为 0.2nm 至几微米的粗糙度 r'_2 (图 2)。所选的粗糙度例如尤其取决于中间牺牲层的厚度、具有可移动部分的未来组件的几何参数、以及在表面膜中的应力。本领域技术人员将会知道如何确定要使用的粗糙度以防止在组件内的任何不希望的粘连。

[0054] 为了产生硅表面的这种粗糙度，例如可通过使用 RCA SC1 类型的混合物 ($H_2O : NH_4OH : H_2O_2$ 6 : 1 : 1, 在 80°C) 和 / 或其它湿法化学蚀刻工艺 (例如使用 TMAH 或者 KON 溶液) 和 / 或干法蚀刻工艺 (如反应性或非反应性离子溅射) 来进行一个或多个蚀刻步骤。在用于产生这种粗糙度的技术当中，尤其可以引述下面的技术：

[0055] - 用于产生“黑”硅的技术，例如在 M. Schnell 的题为“PlasmaSurface Texturization for Multicrystalline Silicon SolarCells”的文章 (IEEE, XXVIII^{ème} Conférence **Photovoltaïque**) 中所述的，

[0056] - “机械”技术，例如表面喷砂或者研磨，

[0057] - 涉及到晶体材料中的“断裂”导致断裂后的粗糙基底的技术，例如在 Smart-Cut[®] 方法中使用的技术 (涉及到植入物质和断裂) 或者在 CANON Eltran[®] 方法中使用的技术 (涉及到获得多孔硅和在多孔区中的断裂)，

[0058] - 本领域技术人员所熟知的用于生产多孔材料的化学蚀刻技术，例如应用于硅的那些技术，和

[0059] - 沉积技术，尤其是通过 PECVD 法的氮化硅 Si_3N_4 的沉积 (应当指出，PECVD 沉积物比 LPCVD 沉积物粗)。

[0060] 在第二步的过程中，在片材 1 的表面上产生牺牲层 3 (图 3)。

[0061] 层 3 可以是例如氧化硅层。在这种情况下，它可通过在湿或干气氛下热氧化，或者通过沉积 (LPCVD、PECVD 或者其它任何合适的沉积方法) 来产生。层 3 的表面 4 的粗糙度 r_4 可以与片材 1 的最初粗糙度为同一数量级，或者更高 (在本领域中已知的是，通过沉积相继的膜来提高粗糙度，粗糙度随着所沉积的膜数目和它们的厚度而增加)，或者更低，例如通过在低温下沉积光滑氧化物 (未示出) 而实现，其在表面上的流动例如可通过适当的热处理来实现。

[0062] 但是，在某些情况下，必须改进层 3 的表面 4 的粗糙度，以利于随后的产生本发明堆叠结构的粘结步骤。为此，例如通过轻机械化学抛光和 / 或在特定气氛下的热处理和 / 或沉积光滑层 (未示出)，通过在第三步骤 (图 4) 期间执行表面抛光操作来产生略低的粗糙度 r'_4 。

[0063] 在第四步骤期间 (图 5)，第二片材 5，例如多晶硅的片材 (其可以具有另一种材料的表面层 9，例如单晶硅或 SiC) 被粘结到层 3 上，优选通过分子粘结的方式粘结。同样还可通过牺牲类型的粘结剂进行粘结，该牺牲类型的粘结剂也即是可以选择性地被除去的粘结剂，例如光敏聚合物。

[0064] 在表面粗糙度与被装配用于形成本发明堆叠结构的部分的自发分子粘结不相容的情况下，可有利地采用“粘结辅助”，这首先通过使表面接触，必要时在应用了对这些表面的等离子处理之后接触，然后通过特定气氛下或者在自由空气中对堆叠结构施以机械应力和 / 或热处理，从而进行该“粘结辅助”。

[0065] 在粘结过程中或者之后应用的热处理另外加固了各种界面和 / 或使它们与未来

的 MEMS 组件生产步骤相容。

[0066] 最后,在任选的第五步,两个片材 1 和 / 或 5 中的至少一个(图 6 的片材 5) 可被减薄以获得堆叠结构 100,例如其为 SOI 类型的。可通过任何现有技术的方法进行减薄,如在引言部分中描述的方法。

[0067] 应当指出,根据本发明的一个变化形式,优选可行的是,将微结构的实现方法的步骤(如在与可移动部分接触的牺牲层中的区域的蚀刻)置于刚才已经描述的步骤的中间,例如,在粘结步骤之前。在这种情况下,可移动部分也可在粘结步骤之前在随后减薄的片材中限定;在包括可移动部分的片材的粘结和减薄操作之后,可应用热处理以加强堆叠结构的粘接界面,而无压应力(所述区域在通到该表面的可移动部分的下面)。

[0068] 可以采用各种方法对上面所述的实施方案进行改进或者概括。特别是,该方法可涉及所处理的膜之一或者片材的至少之一的表面的全部或者仅仅一部分。例如,利用平版印刷工艺在局部区域中可获得预定的结构。

[0069] 如上所述,给定的表面可被“结构化”,而不必将其粗糙化。

[0070] 例如,如果另一个基底是硅基底,那么要结构化的表面可通过渗氮进行处理。

[0071] 作为另一个实施例,可以在要结构化的表面上沉积“防粘”材料层,其中该防粘材料也即是其物理化学性质使得其能够阻止随后不希望的粘连的材料(当然可以结合使用产生粗糙度、表面处理或产生“防粘”层的技术)。

[0072] 因此,表面层 6(未示出),例如 Si_3N_4 的表面层 6 可最初被沉积到具有任意粗糙度的第一片材 1 上。正如上文所解释的,随后可在该表面层 6 的表面 2 上产生粗糙度 r'_2 ,例如这是因为通过沉积而与粗糙表面相符而产生的。但是,除了这种产生粗糙度的方法之外,或者作用这种方法的替代形式,也可制备表面层 6 的表面以使其与打算位于表面层 6 的对面的基底的不希望的粘结不相容;例如使用现有技术的方法, Si_3N_4 的表面层 6 的表面可被变得疏水;在这里可以使用除氮化硅 Si_3N_4 之外的材料,如金刚石、 Al_2O_3 或 ZrO_2 。

[0073] 随后在表面层 6 上沉积牺牲层 3,如上所述,该牺牲层 3 适合于例如通过分子粘结与片材 5(其在这个实施方案中是硅)粘结,这任选地在借助于机械化学抛光或热处理的整平步骤之后进行。如果需要的话,可以以如上所述的方式“辅助”粘结。在生产可移动结构组件的过程中,通过层 3 的选择性蚀刻释放表面层 6 的结构化的表面:在这个选择性蚀刻的过程中,例如使用氢氟酸,用于牺牲层 3 的材料(例如二氧化硅 SiO_2) 被蚀刻,而用于表面层 6 的材料(例如氮化硅(Si_3N_4)) 则未被蚀刻。

[0074] 上面已经描述了其中只有第一片材 1 的表面 2 被结构化的实施方案;但是显然,在本发明的范围内,可行的是,使第二片材 5 的表面 7(未示出) 同样结构化或者作为替代使表面 7 结构化(如上所述,后一个片材任选地包含表面层 9)。

[0075] 而且,在上述实施方案中,牺牲层 3 仅仅在第一片材 1 上产生;但是显然,在本发明的范围内,在第二片材 5 上可以产生作为替代的牺牲层 8(未示出) 或者另外还产生牺牲层 8。随后如上所述粘结两个片材,这任选地在这个牺牲层 8 的表面 10(未示出) 抛光之后进行。

[0076] 显然可以获得不连续的牺牲层,例如通过局部沉积或者蚀刻来获得;这使得能够在堆叠结构中限定已经挖空的区域。

[0077] 如上所述的方法可应用于包括粘合到要局部牺牲的埋层(例如氧化硅埋层)的薄

层的任何结构,该埋层位于可以是除硅之外的材料的载体上。根据所打算的应用的要求,本领域技术人员能够组合上述的方法来生产根据本发明的特定的堆叠结构。

[0078] 最后,应当指出的是,本发明所要求的表面结构化并不是必须在所涉及的整个表面上是均匀的:例如,在某些应用中,可有利地产生一个表面,该表面的结构化随机分配,或者遵循在片材之一的表面上的特定分布。

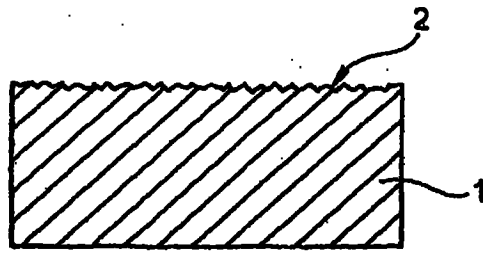


图1

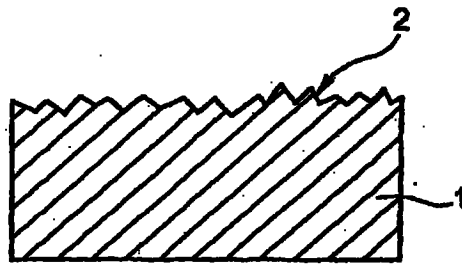


图2

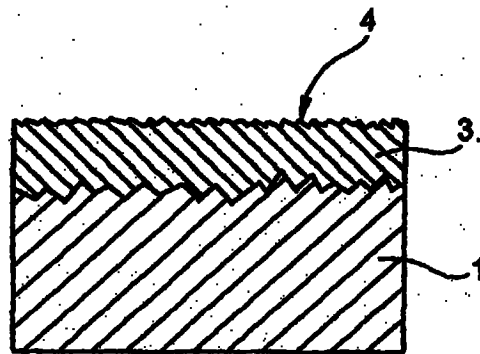


图3

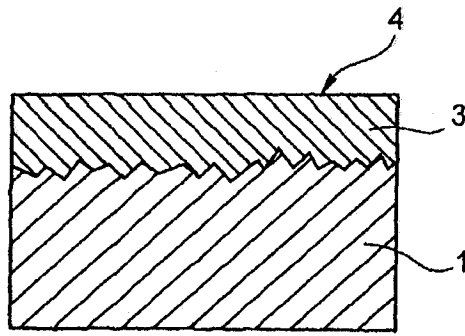


图4

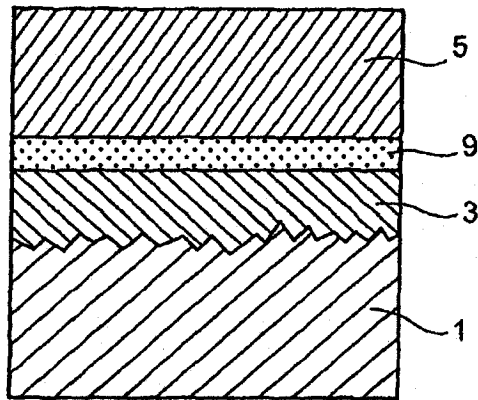


图5

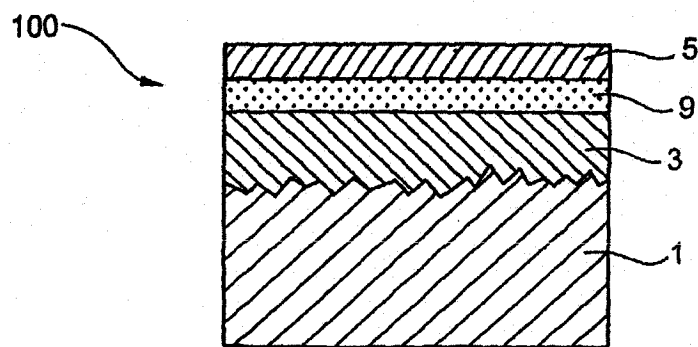


图6