



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

231822

(11)

(B1)

(51) Int. Cl.³

H 03 K 17/60,
H 03 K 19/092,
H 03 F 3/72,
H 03 K 3/027

(22) Přihlášeno 21 05 82
(21) (PV 3738-82)

(40) Zveřejněno 14 05 84

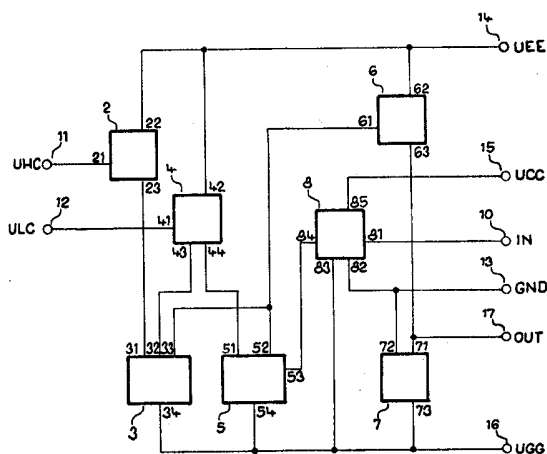
(45) Vydáno 15 06 86

(75)
Autor vynálezu

ŠINDELÁŘ BEDŘICH ing. CSc., PRAHA, PROCHÁZKA JAN ing.,
MLADÁ BOLESLAV, KRISTEN JIRÍ, PRAHA

(54) Zapojení měřicího budiče vstupu

Vynález se týká oboru měřicí techniky. Je určen pro nastavení definované napěťové úrovně logické nuly a pro nastavení definované napěťové úrovně logické jedničky pro buzení logických vstupů integrovaných obvodů a při zachování vysoké rychlosti průchodu signálu. Zapojení měřicího budiče vstupu podle vynálezu je určeno k použití v měřicí a testovací technice k buzení vstupů logických integrovaných obvodů pro odzkoušení kvality vstupních zesilovačů a ověření stanovených technických podmínek. Kromě toho je možno měřicí budič vstupu použít v celé řadě dalších aplikací, kde je požadavek na převodník napěťových úrovní logických hodnot z TTL logických úrovní.



Obr. 1

Vynález se týká zapojení měřicího budiče vstupu, sestávající ze vstupního proudového zdroje, dvojnásobného proudového zrcadla, odečítacího vstupního proudového zdroje, spínacího proudového zrcadla, oddělovacího zesilovače, výstupního proudového zdroje a vstupního spínače, tento měřicí budič je určen pro nastavení definované napěťové úrovně logické nuly a pro nastavení definované napěťové úrovně logické jedničky pro buzení logických vstupů integrovaných obvodů a při zadávání vysoké rychlosti průchodu signálu.

Dosud užívaná zapojení využívala monologických integrovaných obvodů, u kterých se uměle posunula napájecí úroveň nulového potenciálu při současném omezení rozsahu výstupního signálu, kde ale nebylo z podstaty zapojení možno dosáhnout větší přesnosti nastavení napěťových úrovní logické nuly a logické jedničky. V jiném případě se užívalo zapojení s připojenými proudovými zdroji, kde ale nebylo možno z důvodu použité polarizace tranzistoru dosáhnout vysoké rychlosti průchodu signálu. V obou případech nadto referenční napětí pro řízení napěťových úrovní logické jedničky a logické nuly neodpovídalo přímo požadovaným hodnotám.

Podstata zapojení měřicího budiče vstupu spočívá v tom, že první vstupní signální špička zapojení je spojena se signálním vstupem vstupního spínače, zatímco druhá vstupní špička zapojení je spojena s napěťovým vstupem vstupního proudového zdroje, přičemž třetí vstupní špička zapojení je spojena s napěťovým vstupem odečítacího vstupního proudového zdroje, zatímco proudový výstup vstupního proudového zdroje je propojen na proudový vstup dvojnásobného proudového zrcadla, přičemž proudový výstup odečítacího vstupního proudového zdroje je propojen na proudový vstup spínacího proudového zrcadla, zatímco první proudový výstup dvojnásobného proudového zrcadla je spojen s odečítacím proudovým vstupem odečítacího vstupního proudového zdroje, přičemž druhý proudový výstup dvojnásobného proudového zrcadla je spojen s proudovým výstupem spínacího proudového zrcadla a nadto je spojen se signálovým vstupem oddělovacího zesilovače, zatímco výstup vstupního spínače je propojen na spínací vstup spínacího proudového zrcadla, přičemž výstup oddělovacího zesilovače je spojen s proudovým výstupem výstupního proudového zdroje a nadto je spojen s výstupní signálovou špičkou zapojení, zatímco čtvrtá vstupní špička zapojení je propojena na nulový napájecí vstup vstupního spínače a nadto je propojena na napěťový vstup výstupního proudového zdroje, přičemž pátá vstupní špička zapojení je spojena s napájecím vstupem oddělovacího zesilovače a dále je spojena s napájecím vstupem odečítacího vstupního proudového zdroje a nadto je spojena s napájecím vstupem vstupního proudového zdroje, zatímco šestá vstupní špička zapojení je propojena na první nenulový napájecí vstup vstupního spínače, přičemž sedmá vstupní špička zapojení je spojena s napájecím vstupem výstupního proudového zdroje a dále je spojena s druhým nenulovým napájecím vstupem vstupního spínače a nadto je spojena s napájecím vstupem spínacího proudového zrcadla a současně je spojena s napájecím vstupem dvojnásobného proudového zrcadla.

Toto zapojení měřicího budiče vstupu podle vynálezu odstraňuje uvedené nedostatky, kde napěťové úrovně logických hodnot odpovídají referenčním napěťovým úrovním přivedeným na řídicí vstupy, při zachování vysoké rychlosti průchodu signálu, neboť zapojení umožňuje použít výhodnější polaritu tranzistorů.

Takto zapojený měřicí budič vstupu umožňuje nastavit výstupní napěťové úrovně logických hodnot v širokém rozsahu podle řídicích referenčních napětí přiváděných na řídicí vstupy a současně je necitlivý na změny velikosti napěťových úrovní napájecích napětí. Zachovává vysokou rychlost průchodu signálu a vstup měřicího budiče vstupu je možno připojit na běžný STTL logický výstup, přičemž vstupní zátěž je rovna jednomu logickému vstupu.

Na přiložených výkresech jsou uvedena zapojení měřicího budiče vstupu, kde obr. 1 znázorňuje příkladné blokové zapojení měřicího budiče vstupu, jehož vstupní zátěž je rovna jednomu logickému vstupu, obr. 2 znázorňuje příkladné blokové zapojení měřicího budiče vstupu s menším transportním spožděním, jehož vstupní zátěž je větší než jeden logický vstup.

Příkladné zapojení měřicího budiče vstupu podle vynálezu je uvedeno na obr. 1. Sestává ze vstupního proudového zdroje 2, dvojnásobného proudového zrcadla 3, odečítacího vstupního proudového zdroje 4, spínaného proudového zrcadla 5, oddělovacího zesilovače 6, výstupního proudového zdroje 7 a vstupního spínače 8. Podstata spočívá v tom, že první vstupní signální IN špička 10 zapojení měřicího budiče vstupu je spojena se signálním vstupem 81 vstupního spínače 8, zatímco druhá vstupní řídící UHC špička 11 zapojení vstupu referenčního napětí logické jedničky je spojena s napěťovým vstupem 21 vstupního proudového zdroje 2, přičemž třetí vstupní řídící ULC špička 12 zapojení vstupu referenčního napětí logické nuly je spojena s napěťovým vstupem 41 odečítacího vstupního proudového zdroje 4, zatímco proudový výstup 23 vstupního proudového zdroje 2 je propojen na proudový vstup 31 dvojnásobného proudového zrcadla 3, přičemž proudový výstup 44 odečítacího vstupního proudového zdroje 4 je propojen na proudový vstup 51 spínaného proudového zrcadla 5, zatímco první proudový výstup 32 dvojnásobného proudového zrcadla 3 je spojen s odečítacím proudovým vstupem 43 odečítacího vstupního proudového zdroje 4, přičemž druhý proudový výstup 33 dvojnásobného proudového zrcadla 3 je spojen s proudovým výstupem 52 spínaného proudového zrcadla 5, nadto je spojen se signálovým vstupem 61 oddělovacího zesilovače 6, zatímco výstup 84 vstupního spínače 8 je propojen na spínací vstup 53 spínaného proudového zrcadla 5, přičemž výstup 63 oddělovacího zesilovače 6 je spojen s proudovým výstupem 71 výstupního proudového zdroje 7, nadto je spojen s výstupní signálovou OUT špičkou 17 zapojení měřicího budiče vstupu, zatímco čtvrtá vstupní GND špička 13 zapojení napájecího vstupu nulové úrovně je propojena na nulový napájecí vstup 82 vstupního spínače 8 a nadto je propojena na napěťový vstup 72 výstupního proudového zdroje 7, přičemž pátá vstupní špička 14 zapojení vstupu napájecího napětí UEE je spojena s napájecím vstupem 62 oddělovacího zesilovače a dále je spojena s napájecím vstupem 42 odečítacího vstupního proudového zdroje 4 a nadto je spojena s napájecím vstupem 22 vstupního proudového zdroje 2, zatímco šestá vstupní špička 15 zapojení vstupu napájecího napětí UCC je propojena na první nenulový napájecí vstup 85 vstupního spínače 8, přičemž sedmá vstupní špička 16 zapojení vstupu napájecího napětí UGG je spojena s napájecím vstupem 73 výstupního proudového zdroje 7 a dále je spojena s druhým nenulovým napájecím vstupem 83 vstupního spínače 8 a nadto je spojena s napájecím vstupem 54 spínaného proudového zrcadla 5 a současně je spojena s napájecím vstupem 34 dvojnásobného proudového zrcadla 3.

U popsaného příkladného zapojení uvedeného na obr. 1 se signál z výstupu STTL logiky přivádí přes vstupní signálovou IN špičku 10 zapojení na signálový vstup 81 vstupního spínače 8, z jehož výstupu 84 je ovládán spínací vstup 54 spínaného proudového zdroje 5. Velikost napěťových úrovní logické jedničky a logické nuly na výstupní signálové OUT špičce 17 se řídí přivedením řídících referenčních napětí na vstupní řídící UHC a UHL špičky 11 a 12 zapojení.

Přivedením řídícího referenčního napětí logické jedničky přes vstupní řídící UHC špičku 11 zapojení na napěťový vstup 21 vstupního proudového zdroje 2 je získán na jeho proudovém výstupu 23 proud, odpovídající napětí na vstupu. Tento řídící proud je přiveden na proudový vstup 31 dvojnásobného proudového zrcadla, z jehož dvou proudových výstupů je rozvedena jednek na odečítací vstupní proudový zdroj 4 a jednek na oddělovací zesilovač 6.

Přivedení řídícího referenčního napětí logické nuly přes vstupní řídící ULC špičku 12 zapojení na napěťový vstup 41 odečítacího vstupního proudového zdroje 4 má za následek nastavení proudu na jeho proudovém výstupu 44, jehož hodnota se rovná rozdílu proudu získaného z výstupu 23 vstupního proudového zdroje 2 a proudu, který by odpovídal napětí na napěťovém vstupu 41. Tento proud, jehož hodnota odpovídá rozdílu řídících proudů, je přiveden na proudový vstup 51 spínaného proudového zrcadla 5. Oba proudy jsou z proudových výstupů 33 dvojnásobného proudového zrcadla 3 a 52 spínaného proudového zrcadla 5 přivedeny na signálový vstup 61 oddělovacího zesilovače 6. Spínané proudové zrcadlo 5 podle signálu na svém spínacím vstupu 53 připíná nebo odepíná proudový rozdíl úměrný rozdílu napěťové úrovně logické nuly a logické jedničky. Stejně se tedy mění proudový

signál na signálovém vstupu 61 oddělovacího zesilovače 6, který pracuje jako napěťový zdroj. Výstup 63 oddělovacího zesilovače 6 pracuje do proudového výstupu 71 výstupního proudového zdroje 7, odkud je výstupní signál odebírán přes výstupní signálovou OUT špičku 17 zapojení.

Zapojení podle vynálezu znázorněné na obr. 2, jež představuje příkladné blokové zapojení měřicího budiče vstupu s menším transportním spožděním, jehož vstupní zátěž je větší než jeden logický vstup, sestávající ze vstupního proudového zdroje, dvojnásobného proudového zrcadla, odečítacího vstupního proudového zdroje, spínaného proudového zrcadla, oddělovacího zesilovače, výstupního proudového zdroje a vstupního spínače, je upraveno tak, že první vstupní signální špička 10 zapojení je spojena se signálním vstupem 81 vstupního spínače 8, zatímco druhá vstupní špička 11 zapojení je spojena s napěťovým vstupem 21 vstupního proudového zdroje 2, přičemž třetí vstupní špička 12 zapojení je spojena s napěťovým vstupem 41 odečítacího vstupního proudového zdroje 4, zatímco proudový výstup 23 vstupního proudového zdroje 2 je propojen na proudový vstup 31 dvojnásobného proudového zrcadla 3, přičemž proudový výstup 44 odečítacího vstupního proudového zdroje 4 je propojen na proudový vstup 51 spínaného proudového zrcadla 5, zatímco první proudový výstup 32 dvojnásobného proudového zrcadla 3 je spojen s odečítacím proudovým vstupem 43 odečítacího vstupního proudového zdroje 4, přičemž druhý proudový výstup 33 dvojnásobného proudového zrcadla 3 je spojen s proudovým výstupem 52 spínaného proudového zrcadla 5, nadto je spojen se signálovým vstupem 61 oddělovacího zesilovače 6, zatímco výstup 84 vstupního spínače 8 je propojen na spínací vstup 53 spínaného proudového zrcadla 5, přičemž výstup 63 oddělovacího zesilovače 6 je spojen s proudovým výstupem 71 výstupního proudového zdroje 7 a nadto je spojen s výstupní signálovou špičkou 17 zapojení, zatímco čtvrtá vstupní špička 13 zapojení je propojena na napěťový vstup 72 výstupního proudového zdroje 7, přičemž pátá vstupní špička 14 zapojení je spojena s napájecím vstupem 62 oddělovacího zesilovače a dále je spojena s napájecím vstupem 42 odečítacího vstupního proudového zdroje 4, nadto je spojena s napájecím vstupem 22 vstupního proudového zdroje 2, zatímco šestá vstupní špička 15 zapojení je propojena na první nenulový napájecí vstup 85 vstupního spínače 8, přičemž sedmá vstupní špička 16 zapojení je spojena s napájecím vstupem 73 výstupního proudového zdroje 7 a dále je spojena s druhým nenulovým napájecím vstupem 83 vstupního spínače 8, nadto je spojena s napájecím vstupem 54 spínaného proudového zrcadla 5 a současně je spojena s napájecím vstupem 34 dvojnásobného proudového zrcadla 3.

Zapojení měřicího budiče vstupu podle vynálezu je určeno k použití v měřicí a testovací technice k buzení vstupů logických integrovaných obvodů pro odzkoušení kvality vstupních zesilovačů a ověření stanovených technických podmínek. Kromě zmíněného použití je možno měřicí budič vstupu použít v celé řadě dalších aplikací, kde je požadavek na převodník napěťových úrovní logických hodnot z TTL logických úrovní.

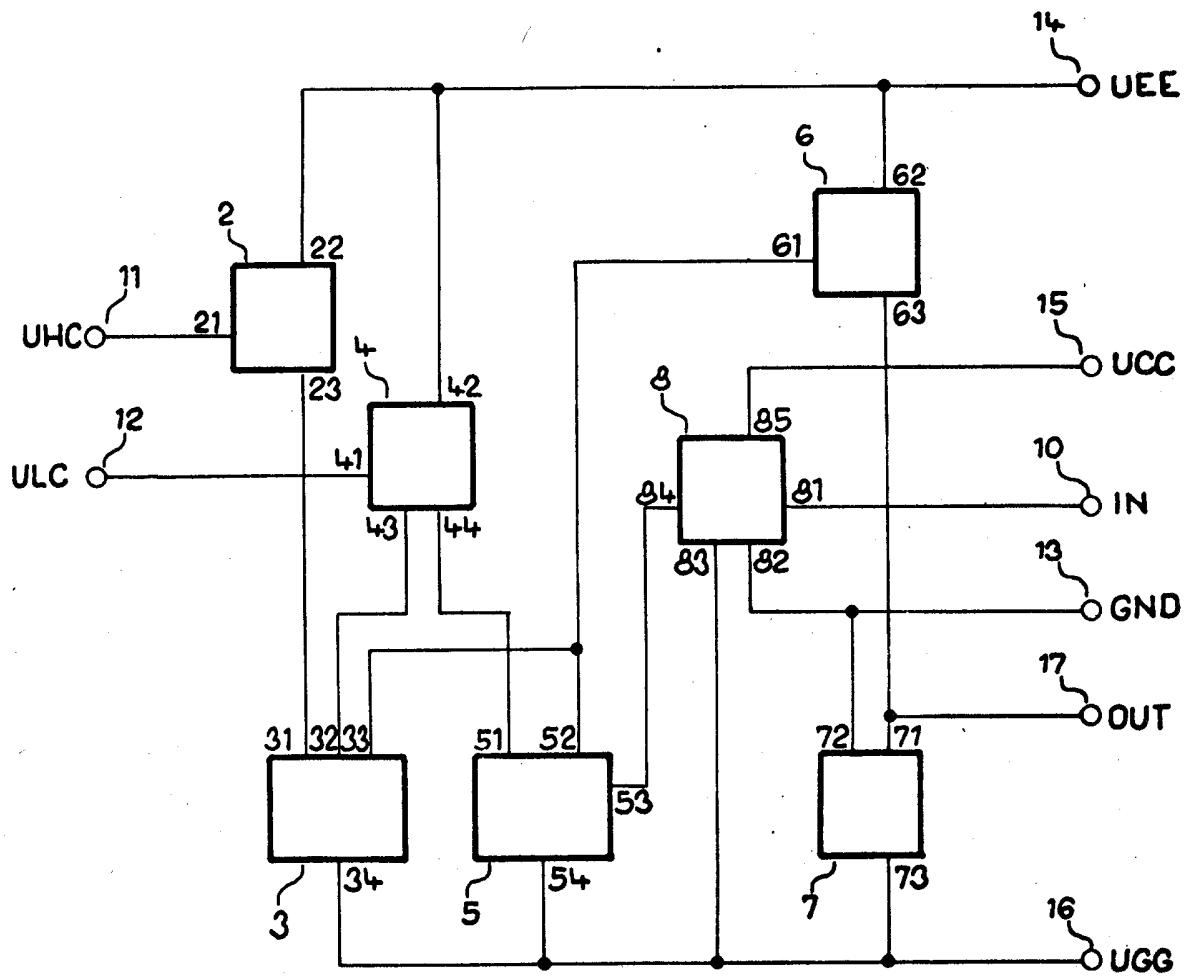
PŘEDMĚT VYNÁLEZU

1. Zapojení měřicího budiče vstupu, sestávající ze vstupního proudového zdroje, dvojnásobného proudového zrcadla, odečítacího vstupního proudového zdroje, spínaného proudového zrcadla, oddělovacího zesilovače, výstupního proudového zdroje a vstupního spínače, vyznačené tím, že první vstupní signální špička (10) zapojení je spojena se signálním vstupem (81) vstupního spínače (8), zatímco druhá vstupní špička (11) zapojení je spojena s napěťovým vstupem (21) vstupního proudového zdroje (2), přičemž třetí vstupní špička (12) je spojena s napěťovým vstupem (41) odečítacího vstupního proudového zdroje (4), zatímco proudový výstup (23) vstupního proudového zdroje (2) je propojen na proudový vstup (31) dvojnásobného proudového zrcadla (3), přičemž proudový výstup (44) odečítacího vstupního proudového zdroje (4) je propojen na proudový vstup (51) spínaného proudového zrcadla (5), zatímco první proudový výstup (32) dvojnásobného proudového zrcadla (3) je spojen s odečítacím proudovým vstupem (43) odečítacího vstupního proudového zdroje (4), přičemž druhý proudový výstup (33) dvojnásobného proudového zrcadla (3) je spojen s proudovým výstupem (52) spínaného proudového zrcadla (5) a nadto je spojen se signálovým vstupem (61) oddělovacího zesilovače (6), zatímco výstup (84) vstupního spínače (8) je propojen na spínací vstup (53) spínaného proudového zrcadla (5), přičemž výstup (63) oddělovacího zesilovače (6) je spojen s proudovým výstupem (71) výstupního proudového zdroje (7), nadto je spojen s výstupní signálovou špičkou (17) zapojení, zatímco čtvrtá vstupní špička (13) zapojení je propojena na nulový napájecí vstup (82) vstupního spínače (8) a nadto je propojena na napěťový vstup (72) výstupního proudového zdroje (7), přičemž pátá vstupní špička (14) zapojení je spojena s napájecím vstupem (62) oddělovacího zesilovače a dále je spojena s napájecím vstupem (42) odečítacího vstupního proudového zdroje (4) a nadto je spojena s napájecím vstupem (22) vstupního proudového zdroje (2), zatímco šestá vstupní špička (15) zapojení je propojena na první nenulový napájecí vstup (85) vstupního spínače (8), přičemž sedmá vstupní špička (16) zapojení je spojena s napájecím vstupem (73) výstupního proudového zdroje (7) a dále je spojena s druhým nenulovým napájecím vstupem (83) vstupního spínače (8), nadto je spojena s napájecím vstupem (54) spínaného proudového zrcadla (5) a současně je spojena s napájecím vstupem (34) dvojnásobného proudového zrcadla (3).

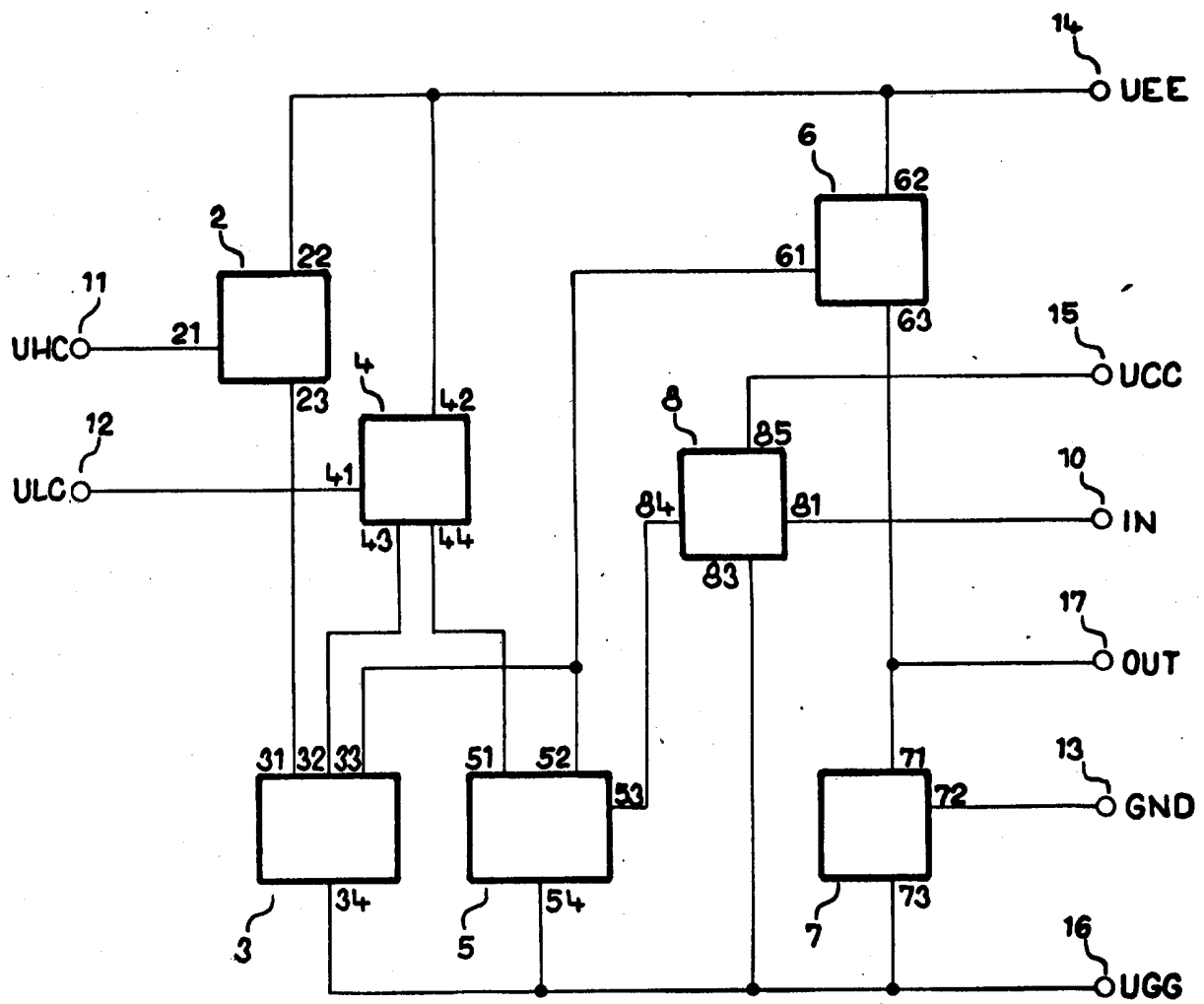
2. Zapojení měřicího budiče vstupu, sestávající ze vstupního proudového zdroje, dvojnásobného proudového zrcadla, odečítacího vstupního proudového zdroje, spínaného proudového zrcadla, oddělovacího zesilovače, výstupního proudového zdroje a vstupního spínače, vyznačené tím, že první vstupní signální špička (10) zapojení je spojena se signálním vstupem (81) vstupního spínače (8), zatímco druhá vstupní špička (11) zapojení je spojena s napěťovým vstupem (21) vstupního proudového zdroje (2), přičemž třetí vstupní špička (12) zapojení je spojena s napěťovým vstupem (41) odečítacího vstupního proudového zdroje (4), zatímco proudový výstup (23) vstupního proudového zdroje (2) je propojen na proudový vstup (31) dvojnásobného proudového zrcadla (3), přičemž proudový výstup (44) odečítacího vstupního proudového zdroje (4) je propojen na proudový vstup (51) spínaného proudového zrcadla (5), zatímco první proudový výstup (32) dvojnásobného proudového zrcadla (3) je spojen s odečítacím proudovým vstupem (43) odečítacího vstupního proudového zdroje (4), přičemž druhý proudový výstup (33) dvojnásobného proudového zrcadla (3) je spojen s proudovým výstupem (52) spínaného proudového zrcadla (5) a nadto je spojen se signálovým vstupem (61) oddělovacího zesilovače (6), zatímco výstup (84) vstupního spínače (8) je propojen na spínací vstup (53) spínaného proudového zrcadla (5), přičemž výstup (63) oddělovacího zesilovače (6) je spojen s proudovým výstupem (71) výstupního proudového zdroje (7) a nadto je spojen s výstupní signálovou špičkou (17) zapojení, zatímco čtvrtá vstupní špička (13) zapojení je propojena na napěťový vstup (72) výstupního proudového zdroje (7), přičemž pátá vstupní špička (14) zapojení je spojena s napájecím vstupem (62) oddělovacího zesilovače a dále je spojena s napájecím vstupem (42) odečítacího vstupního proudového zdroje (4), nadto je spojena s napájecím vstupem (22) vstupního proudového zdroje (2), zatímco šestá vstupní špička (15) zapojení je propojena na první nenulový napájecí vstup (85) vstupního spínače (8), přičemž sedmá vstupní špička (16)

zapojení je spojena s napájecím vstupem (73) výstupního proudového zdroje (7) a dále je spojena s druhým nenulovým napájecím vstupem (83) vstupního spínače (8), nadto je spojena s napájecím vstupem (54) spínaného proudového zrcadla (5) a současně je spojena s napájecím vstupem (34) dvojnásobného proudového zrcadla (3).

2 výkresy



Obr. 1



Obr. 2