



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3629909/24-24

(22) 03.08.83

(46) 15.08.85. Бюл. № 30

(72) Д.И.Павлов

(53) 681.325(088.8)

(56) Авторское свидетельство СССР
№ 1003085, кл. G 06 F 9/22, 1981.

Авторское свидетельство СССР
№ 940163, кл. G 06 F 11/26, 1981.

(54)(57) ПРОГРАММНОЕ УСТРОЙСТВО УПРАВЛЕНИЯ, содержащее генератор импульсов, счетчик, первый и второй дешифраторы, блок памяти, первую и вторую группы коммутаторов, триггер, элемент И, элемент задержки, регистр адреса и выходной регистр, причем вход управления режимом устройства подключен к управляющим входам коммутаторов первой и второй групп и входу записи-чтения блока памяти, адресные входы которого соединены с выходами первого дешифратора, входы которого соединены с выходами регистра адреса, первая и вторая группы информационных входов которого соединены соответственно с выходами коммутаторов первой и второй групп, вход записи регистра адреса соединен с первым выходом второго дешифратора, второй и третий выходы которого соединены соответственно с входом установки в единицу триггера и входом записи выходного регистра, установочный вход которого соединен с первым входом установки в ноль триггера, с установочным входом счетчика и подключен к входу начальной установки устройства, четвертый выход второго дешифратора сое-

динен с вторым входом установки в ноль триггера, входом элемента задержки и является выходом признака конца работы устройства, выход элемента задержки соединен с входом сброса счетчика, счетный вход которого соединен с выходом элемента И, первый вход которого является входом признака начала работы устройства, второй вход элемента И соединен с выходом генератора импульсов, информационные выходы счетчика соединены с входами второго дешифратора, выход триггера соединен с входом разрешения обращения блока памяти, информационные входы которого являются информационными входами устройства, выходы блока памяти соединены с информационными входами выходного регистра, первая группа выходов которого является первой группой информационных выходов устройства, первые информационные входы коммутаторов второй группы подключены к второй группе выходов выходного регистра, первые информационные входы коммутаторов первой группы подключены к первой группе входов условий устройства, вторые информационные входы коммутаторов второй группы подключены к второй группе входов условий устройства, отличающееся тем, что, с целью сокращения оборудования за счет уменьшения объема памяти, оно содержит группу мультиплексоров и группу дешифраторов, причем выходы мультиплексоров группы соединены с вторыми информационными входами соответствующих коммутаторов первой группы, управляющие входы мультиплексоров группы подключены к второй группе

выходов выходного регистра, информационные входы мультиплексоров группы подключены к третьей группе входов условий устройства, третья группа

выходов выходного регистра подключена через группу дешифраторов к второй группе информационных выходов устройства.

1

Изобретение относится к вычислительной технике и может быть использовано для построения управляющих автоматов и автоматов обработки дискретной информации.

Цель изобретения - сокращение оборудования за счет уменьшения объема памяти.

На чертеже представлена функциональная схема предлагаемого устройства.

Программное устройство управления содержит генератор 1 импульсов, счетчик 2, второй дешифратор 3, первый дешифратор 4, блок 5 памяти, первую группу коммутаторов 6_1-6_k , триггер 7, элемент И 8, вход 9 сброса, группу информационных входов 10_1-10_N , регистр 11 адреса, выходной регистр 12, вторую группу коммутаторов 13_1-13_L , элемент 14 задержки, вход 15 признака начала работы, первую группу входов 16_1-16_k условий, вторую группу входов 17_1-17_L условий, вход 18 управления режимом, выход 19 признака конца работы, группу мультиплексоров 20_1-20_k , группу дешифраторов 21_1-21_q , первую группу информационных выходов 22_1-22_m , вторую группу информационных выходов 23_1-23_q и третью группу входов 24_1-24_w условий.

Устройство работает следующим образом.

Коммутаторы 6 и 13 в зависимости от значения сигнала на входе 18 устройства коммутируют тот или иной вход, а блок памяти в зависимости от значения этого сигнала работает в режиме записи информации или считывания.

Перед началом работы устройства в блок 5 памяти необходимо записать информацию об алгоритме работы устройства управления. Для этого сигнал "0" с входа 15 устройства запрещает

2

прохождение импульсов от генератора 1 через элемент И 8 на счетчик 2, а сигнал с входа 9 приводит триггер 7, счетчик 2 и регистр 12 в исходное состояние. Затем на входах 9 и 15 устройства устанавливаются сигналы "1". При этом импульсы с генератора 1 через элемент И 8 поступают на вход счетчика 2, откуда в параллельном коде на дешифратор 3 подается число отсчитанных импульсов, в результате на вход регистра 11 поступает импульс, по которому в него записывается адрес, заданный на входах 16_1-16_k и 17_1-17_L устройства. Адрес дешифрируется дешифратором 4 и в блоке 5 памяти выбирается ячейка, в которую необходимо записать информацию с входных шин 10_1-10_N устройства. Счетчик 2 продолжает считать и дешифратор 3 устанавливает триггер 7 в единичное значение и разрешается запись в блок 5 памяти. Затем дешифратор 3 устанавливает триггер 7 в исходное состояние, чем снимается сигнал обращения с блока 5 памяти, и сигнализирует по выходу 19 о необходимости выставить новую информацию для записи в новый адрес, через элемент 14 происходит сброс счетчика 2 в исходное состояние. Далее процесс многократно повторяется.

После записи информации подается сигнал "1" на вход 18 устройства, разрешающий считывание информации, а коммутаторы 6 и 13 коммутируют соответственно выходы мультиплексоров 20 и выходы регистра 12. Затем подается импульсный сигнал "0", приводящий счетчик 2, триггер 7 и регистр 12 в исходное состояние.

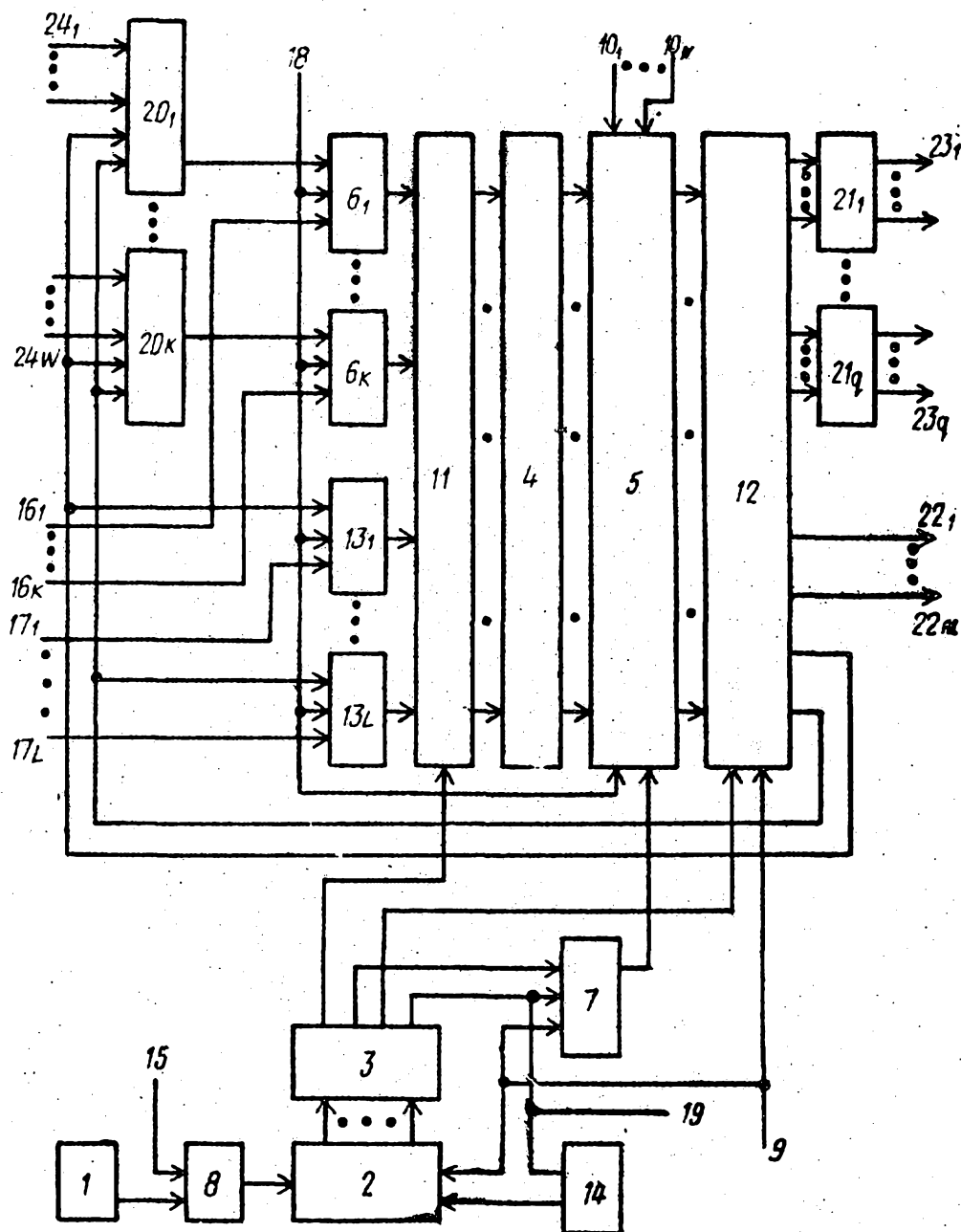
Процесс считывания информации из блока 5 памяти аналогичен процессу записи и управляется генератором 1, счетчиком 2, дешифратором 3 и триггером 7. При этом адреса считывания определяются совокупностью сигналов

на третьей группе выходов регистра 12 и соответствующих входах 24 устройства, входах, которые коммутируются в данном состоянии на вход коммутатора 6. Мультиплексоры 20 коммутируют на вход коммутаторов 6 в каждом a_i состоянии не более K входных сигналов из множества входных сигналов N , чем и достигается сокращение объема блока памяти по входным сигналам.

В выходных сигналах блока памяти, поступающих на входы дешифратора 21, закодированы выходные функции устройства управления. Причем подгруппы выходных сигналов, поступающих на входы соответствующих дешифраторов, выбраны так, что внутри их каждый из сигналов принимает значение в моменты времени, не совпадающее с другими его членами. Это группа выходов 23

устройства. Выходные сигналы устройства управления, для которых кодирования провести невозможно, выведены непосредственно на выход устройства (группа 22).

В ряде случаев оказывается достаточно иметь мультиплексоры с числом коммутирующих входов, равным половине и менее числа состояний памяти автомата. В этом случае часть входных переменных, коммутируемых мультиплексорами, не анализируется в a_i состояниях или анализируется дважды в различных состояниях (например, в состоянии a_1 - код 10011, состоянии a_3 - код 00011), что необходимо учитывать при кодировании состояний автомата и программирования переключательных функций, записываемых в блок памяти.



Редактор Ю. Ковач Составитель Ю. Ланцов Корректор Е. Сирохман
 Техред О. Неце

Заказ 5054/48

Тираж 710

Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИИП "Патент", г. Ужгород, ул. Проектная, 4