

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294637

(P2005-294637A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

H01F 27/00

H01F 30/00

H03H 7/01

F I

H01F 15/00

H03H 7/01

H01F 15/14

テーマコード (参考)

5E070

5J024

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2004-109188 (P2004-109188)

(22) 出願日 平成16年4月1日(2004.4.1)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市東神足1丁目10番1号

(72) 発明者 前田 智之

京都府長岡京市天神二丁目26番10号

株式会社村田製作所内

(72) 発明者 松嶋 秀明

京都府長岡京市天神二丁目26番10号

株式会社村田製作所内

Fターム(参考) 5E070 AA05 AB04 CB13

5J024 AA01 DA29 DA34 EA08

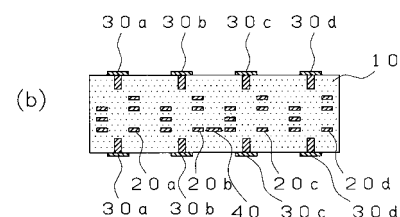
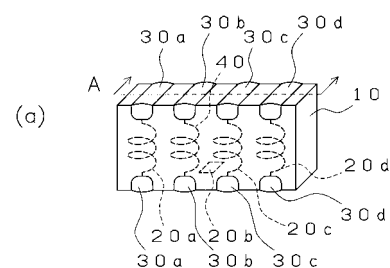
(54) 【発明の名称】 積層コイルアレイ

(57) 【要約】

【課題】 自己共振周波数を低下させないようにしつつ、内側と端面側のコイル導体のインダクタンスおよび直流抵抗を略等しくした積層コイルアレイを提供する。

【解決手段】 内側のコイル導体20b, 20cの近傍に、内部電極層と重ならないように調整用導体40を設ける。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数のセラミック層と内部導体層が交互に積層されてなる積層体を備え、複数の前記内部導体層が直列に接続されてなりコイル軸方向が前記積層体の積層方向に平行であるコイル導体が前記積層体の内部に 3 個以上配置されている積層コイルアレイであって、

前記積層体の前記コイル導体の配列方向の両端部に位置していないコイル導体の近傍に、前記コイル導体と前記積層体の積層方向で重ならないように前記積層体の積層面に平行な調整用導体を設けたことを特徴とする積層コイルアレイ。

【請求項 2】

前記調整用導体は、前記積層体の両端部に位置していないコイル導体が周回する内側の領域に設けられていることを特徴とする請求項 1 に記載の積層コイルアレイ。 10

【請求項 3】

複数のセラミック層と内部導体層が交互に積層されてなる積層体を備え、複数の前記内部導体層が直列に接続されてなりコイル軸方向が前記積層体の積層方向に平行であるコイル導体が前記積層体の内部に 3 個以上配置されている積層コイルアレイであって、

前記積層体の積層面に垂直な端面であって、前記積層体の両端部に位置していないコイル導体の近傍に、調整用導体を設けたことを特徴とする積層コイルアレイ。

【請求項 4】

複数のセラミック層が積層されてなる積層体と、前記積層体の内部に積層面に平行に配置された複数の帯状導体からなる内部導体層と、前記積層体の内部に配置されたバイアホールと、を備え、所定の帯状導体の端部と異なる積層面に配置された帯状導体の端部とをバイアホールによって接続してなりコイル軸方向が前記積層体の積層方向と直交する方向であるコイル導体が、前記積層体の内部に 3 個以上配置されている積層コイルアレイであって、 20

前記積層体のコイル導体の配列方向の両端部に位置していないコイル導体の近傍に、前記コイル導体と前記積層体の積層方向で重ならないように前記積層体の積層面に平行な調整用導体を設けたことを特徴とする積層コイルアレイ。

【請求項 5】

前記コイル導体は、前記コイル軸方向に直交する方向に沿って 3 個以上配列されていることを特徴とする請求項 1 ないし請求項 4 のうちいずれか一項に記載の積層コイルアレイ 30

【請求項 6】

前記コイル導体は、前記コイル軸方向に沿って 3 個以上配列されていることを特徴とする請求項 1 ないし請求項 4 のうちいずれか一項に記載の積層コイルアレイ。

【請求項 7】

前記調整用導体は強磁性体を含んでなることを特徴とする請求項 1 ないし請求項 6 のうちいずれか一項に記載の積層コイルアレイ。

【請求項 8】

前記調整用導体は前記内部導体層と同一の材料からなることを特徴とする請求項 1 ないし請求項 7 のうちいずれか一項に記載の積層コイルアレイ。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、セラミック積層体の内部に複数のコイル導体を内蔵した積層コイルアレイに関する。

【背景技術】

【0002】

コンピュータなどの OA 機器のノイズ除去用などの用途に用いられる電子部品として、セラミック基体の内部に複数のコイル導体を内蔵した積層コイルアレイがある。図 10 は従来より知られている積層コイルアレイの透視斜視図であり、図 11 は分解斜視図である 50

。

【 0 0 0 3 】

磁性体セラミックスなどからなるセラミック積層体 1 0 はセラミック層 1 4 が積層されてなり、セラミック層 1 4 にスクリーン印刷などの方法によって形成された内部導体層がビアホール 2 3 によって接続されてコイル導体 2 0 a ~ 2 0 d を形成している。セラミック積層体 1 0 には、その長手方向に沿って複数のコイル導体 2 0 a ~ 2 0 d が内蔵されている。コイル導体 2 0 a ~ 2 0 d の端部は、ビアホール 2 1 を介して、セラミック積層体 1 0 の表面に形成された外部電極 3 0 a ~ 3 0 d に接続されている。

【 0 0 0 4 】

この種の積層コイルアレイでは、セラミック積層体 1 0 の端面側に配置されたコイル導体 2 0 a , 2 0 d と、内側に配置されたコイル導体 2 0 b , 2 0 c とでは、磁路の断面積が異なるため、インダクタンスが異なることが知られている。具体的には、端面側に配置されたコイル導体 2 0 a , 2 0 d の磁路が狭くなり、内側のコイル導体 2 0 b , 2 0 c よりもインダクタンスが小さくなる。

【 0 0 0 5 】

そこで、端面側に配置されたコイル導体と内側に配置されたコイル導体とのインダクタンスを等しくするために、端面側に配置されたコイル導体のターン数を、内側に配置されたコイル導体のターン数よりも多くしたり、端面側に配置されたコイル導体の径を内側に配置されたコイル導体の径よりも大きくすることが特許文献 1 に記載されている。

【 0 0 0 6 】

また、積層コイルアレイではないが、積層コイル部品のインダクタンスを調整するために、セラミック積層体の内部にコイル導体と重なるように浮遊導体を形成し、磁路を狭くすることが特許文献 2 に記載されている。

【特許文献 1】特開平 1 1 - 1 4 4 9 5 7 号公報

【特許文献 2】特開 2 0 0 3 - 2 7 2 9 2 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

特許文献 1 に記載された発明では、端面側のコイル導体のターン数を多くしたりコイル径を大きくしたりするため、外側のコイル導体のほうが線路長が長くなってしまう。これにより、内側のコイル導体よりも直流抵抗が大きくなってしまいう問題がある。つまり、インダクタンスを等しくすると直流抵抗が異なってしまうことになる。

【 0 0 0 8 】

特許文献 2 に記載された発明では、線路長を変化させずに、浮遊導体とコイル導体とが重なる面積を調整することによってインダクタンスを調整するので、直流抵抗を変化させずにインダクタンスを変化させることができる。よって、特許文献 2 に記載された発明を積層コイルアレイに適用すれば、内側と端面側のコイル導体のインダクタンスと直流抵抗を共に等しくすることができる。

【 0 0 0 9 】

しかしながら、特許文献 2 に記載された発明では浮遊導体とコイル導体とが重なっているため、浮遊導体とコイル導体との間に比較的大きな浮遊容量が発生する。浮遊容量が大きくなると自己共振周波数が低下し、周波数の高いノイズの減衰量が低下する。コンピュータなどの O A 機器の使用周波数がますます高くなりつつある現在、高周波帯域での良好なノイズ減衰特性が要求されている。

【 0 0 1 0 】

よって、本発明はセラミック積層体の内部に複数のコイル導体が配置された積層コイルアレイにおいて、自己共振周波数を低下させないようにしつつ、内側と端面側のコイル導体のインダクタンスおよび直流抵抗を略等しくすることを目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

10

20

30

40

50

本発明は上述の問題点を鑑みてなされたものであり、本発明の積層コイルアレイは、複数のセラミック層と内部導体層が交互に積層されてなる積層体を備え、複数の前記内部導体層が直列に接続されてなりコイル軸方向が前記積層体の積層方向に平行であるコイル導体前記積層体の内部に3個以上配置されている積層コイルアレイであって、前記積層体の前記コイル導体の配列方向の両端部に位置していないコイル導体の近傍に、前記コイル導体と前記積層体の積層方向で重ならないように前記積層体の積層面に平行な調整用導体を設けたことを特徴とする。

【0012】

これにより、調整用導体で渦電流が発生し、渦電流によって発生した磁界が、内側に配置されたコイル導体のインダクタンスを低下させる。また、調整用導体と内部導体層とはともに積層面に平行に、且つ重ならないように配置されているので、調整用導体と内部導体層とは面同士で対向せずに厚みで対向することになるので、内部導体層と調整用導体との間で発生する浮遊容量が低減される。これにより自己共振周波数の低下が防止され、高周波帯域においても十分なノイズ減衰を得ることができる。

10

【0013】

また、本発明の積層コイルアレイは、前記調整用導体は、前記積層体の両端部に位置していないコイル導体が周回する内側の領域に設けられていることを特徴とする。

【0014】

コイル導体が周回する内側の領域は磁束が集中するため、より小さな調整用導体でもインダクタンスを低下させることができる。調整用導体が小さくなると浮遊容量が低下し、自己共振周波数の低下を抑制できる。

20

【0015】

さらに、本発明の積層コイルアレイは、複数のセラミック層と内部導体層が交互に積層されてなる積層体を備え、複数の前記内部導体層が直列に接続されてなりコイル軸方向が前記積層体の積層方向に平行であるコイル導体前記積層体の内部に3個以上配置されている積層コイルアレイであって、前記積層体の積層面に垂直な端面であって、前記積層体の両端部に位置していないコイル導体の近傍に、調整用導体を設けたことを特徴とする。

【0016】

これにより、調整用導体で渦電流が発生し、渦電流によって発生した磁束が、内側に配置されたコイル導体のインダクタンスを低下させる。また、調整用導体と内部導体層とは直交するように配置されているので、調整用導体に対して内部導体層は厚みで対向することになり、内部導体層と調整用導体との間で発生する浮遊容量が低減される。これにより自己共振周波数の低下が防止され、高周波帯域においても十分なノイズ減衰を得ることができる。

30

【0017】

さらにまた、本発明の積層コイルアレイは、複数のセラミック層が積層されてなる積層体と、前記積層体の内部に積層面に平行に配置された複数の帯状導体からなる内部導体層と、前記積層体の内部に配置されたバイアホールと、を備え、所定の帯状導体の端部と異なる積層面に配置された帯状導体の端部とをバイアホールによって接続してなりコイル軸方向が前記積層体の積層方向と直交する方向であるコイル導体前記積層体の内部に3個以上配置されている積層コイルアレイであって、前記積層体のコイル導体の配列方向の両端部に位置していないコイル導体の近傍に、前記コイル導体と前記積層体の積層方向で重ならないように前記積層体の積層面に平行な調整用導体を設けたことを特徴とする。

40

【0018】

これにより、調整用導体で渦電流が発生し、渦電流によって発生した磁界が、内側に配置されたコイル導体のインダクタンスを低下させる。また、調整用導体と内部導体層とはともに積層面に平行に、且つ重ならないように配置されているので、調整用導体と内部導体層とは面同士で対向せずに厚みで対向することになるので、内部導体層と調整用導体との間で発生する浮遊容量が低減される。これにより自己共振周波数の低下が防止され、高周波帯域においても十分なノイズ減衰を得ることができる。

50

【 0 0 1 9 】

本発明の積層コイルアレイは、前記コイル導体が、前記コイル軸方向に直交する方向に沿って 3 個以上配列されている場合や、前記コイル導体が、前記コイル軸方向に沿って 3 個以上配列されている場合を含む。要するに、3 個以上のコイル導体が積層体の内部に直列に配列されていればよい。

【 0 0 2 0 】

また、本発明に係る積層コイルアレイは、前記調整用導体は強磁性体を含んでなるようにしてもよい。

【 0 0 2 1 】

調整用導体を強磁性体によって構成することにより、調整用導体の単位面積あたりの渦電流によって発生する磁界が大きくなるので、より小さい調整用導体でインダクタンスを低下させることができる。 10

【 0 0 2 2 】

また、本発明に係る積層コイルアレイは、前記調整用導体は前記内部導体層と同一の材料からなるようにしてもよい。

【 0 0 2 3 】

セラミック積層体を焼成するときの調整用導体の収縮挙動が、セラミックグリーンシートや内部導体層の収縮挙動と大きく異なる場合、セラミック積層体にクラックが生じることがある。よって、調整用導体と内部導体層を同一の材料で構成するようにすれば、セラミック積層体にクラックが生じることを防止できる。 20

【 発明の効果 】

【 0 0 2 4 】

以上のように本発明によれば、内部導体層と調整用導体とが面同士で対向することがないので、浮遊容量の発生を抑制することができる。そのため、端面側のコイル導体と内側のコイル導体との直流抵抗とインダクタンスをそろえたとともに、自己共振周波数の低下を防止して高周波帯域でも良好なノイズ減衰特性をもつ積層コイルアレイを得ることができる。

【 発明を実施するための最良の形態 】

【 0 0 2 5 】

以下において、添付図面を参照しつつ本発明を実施するための最良の形態について説明する。 30

【 実施例 1 】

【 0 0 2 6 】

図 1 (a) は本発明の第 1 の実施例に係る積層コイルアレイを示す透視斜視図であり、図 1 (b) はその A 線断面図である。

【 0 0 2 7 】

積層コイルアレイは、磁性体セラミックスからなるセラミック層が積層されてなるセラミック積層体 1 0 と、セラミック積層体 1 0 に内蔵された 4 つのコイル導体 2 0 a ~ 2 0 d と、セラミック積層体 1 0 の表面に形成された外部電極 3 0 a ~ 3 0 d と、セラミック積層体の内部に配置された調整用導体 4 0 とからなる。 40

【 0 0 2 8 】

コイル導体 2 0 a ~ 2 0 d はコイル軸方向がセラミック積層体 1 0 の積層方向と略平行になるように形成されており、4 つのコイル導体 2 0 a ~ 2 0 d がコイル軸方向 (図の縦方向) に直交する方向に沿って配列されている。また、コイル導体 2 0 a ~ 2 0 d の端面はそれぞれ外部電極 3 0 a ~ 3 0 d に接続されている。4 つのコイル導体 2 0 a ~ 2 0 d は、直流抵抗が同一の値となるように、すべて同一の形状とされている。

【 0 0 2 9 】

調整用導体 4 0 は、4 つのコイル導体 2 0 a ~ 2 0 d のうち端面側に配置されていないもの、すなわち内側に配置されたコイル導体 2 0 b , 2 0 c の近傍に、セラミック積層体 1 0 の積層面と平行に配置されている。 50

【0030】

積層コイルアレイでは、すべてのコイル導体20a~dを同一形状とした場合、端面側に配置されたコイル導体20a, 20dの磁路が、内側に配置されたコイル導体20b, 20cの磁路より狭くなって、端面側のコイル導体20a, 20dのインダクタンスが内側のコイル導体20b, 20cよりも低くなる。そこで本発明では、内側のコイル導体20b, 20cによって発生する磁束を横切るように、積層面と平行に調整用導体40を配置している。これにより、調整用導体40の内部で渦電流が発生し、渦電流によって発生した磁界が内側のコイル導体20b, 20cによって発生する磁界を打ち消すように作用して、内側のコイル導体20b, 20cのインダクタンスを低下させる。よって、調整用導体40を適当な大きさにすることによって、端面側のコイル導体20a, 20dと内側のコイル導体20b, 20cとを同一のインダクタンスにすることができる。

【0031】

調整用導体40は適当な金属から形成されていればよく、金属であれば特に限定されるものではないが、導電性の高い材料や強磁性体が好ましく、具体的にはAgやNiが好適である。調整用導体40を導電性が高い材料や強磁性体で構成することにより、調整用導体40の単位面積あたりの渦電流によって発生する磁束が大きくなるので、調整用導体40の面積を小さくしてもインダクタンス抑制効果を得ることができる。調整用導体40を小さくすれば浮遊容量が減るので、自己共振周波数が高くなって、高周波帯域でのノイズ減衰特性が良好になる。

【0032】

次にこの積層コイルアレイの製造方法について説明する。図3は本発明の第1の実施例に係る積層コイルアレイを示す分解斜視図である。

【0033】

まず、所定量の Fe_2O_3 、NiO、CuO、ZnOなどの金属酸化物を秤量して混合し、仮焼・粉碎を経てNi-Cu-Zn系フェライトの粉末を得る。フェライト粉末、バインダー、可塑剤などを混練してセラミックスラリーを得て、ドクターブレード法などの方法でシート上に成形して無地のセラミックグリーンシートを得る。

【0034】

また、Ag粉末、有機ビヒクルなどを混合して導電性ペーストを用意する。導電性ペーストにはAg粉末に加えてPd粉末を含んでもよい。また、Ag以外の金属粉末を主成分としてもよいが、導電性を高くして直流抵抗を低減するにはAg粉末が好適である。

【0035】

次に、この無地のセラミックグリーンシートにレーザ加工装置や金型などを用いて貫通孔を形成し、貫通孔に導電性ペーストを充填してビアホール21を形成し、セラミックグリーンシート11を得る。

【0036】

また、無地のセラミックグリーンシートに貫通孔を形成し、スクリーン印刷などの方法によって内部導体層22の形成と貫通孔への導電性ペーストの充填を同時に行い、セラミックグリーンシート12を得る。

【0037】

さらに、無地のセラミックグリーンシートに同様の方法でビアホール23、内部導体層22、調整用導体40を形成してセラミックグリーンシート13を得る。調整用導体40は、セラミックグリーンシート13上に内部導体層22と並んで形成され、セラミックグリーンシート12に形成された内部導体層22ともコイル軸方向に重ならない位置に形成されている。調整用導体40と内部導体層22はともにセラミックグリーンシート13に印刷されているので、セラミック積層体10の積層面(セラミックグリーンシートの面と同じ)と平行になる。よって、調整用導体40と内部導体層22とは面同士で対向することではなく、厚み部分で対向することになる。内部導体層22や調整用導体40の厚みは通常、厚くても20 μm 程度であるから、調整用導体40と内部導体層22との対向面積は小さく、発生する浮遊容量を小さくすることができる。なお、調整用導体40は異なる積

10

20

30

40

50

層面に複数設けられていてもよい。

【0038】

次に、セラミックグリーンシート11～13を図2に示した所定の順序に積層して焼成し、セラミック積層体10を得る。セラミック積層体10の内部では、内部導体層22がビアホール23を介して直列に接続されてコイル導体20a～20dを構成する。コイル導体20a～20dの両端はビアホール21によってセラミック積層体10の表面まで引き出されている。

【0039】

セラミック積層体10の表面にAg粉末やガラスを含む導電性ペーストを焼き付け、Niめっき、Snめっきを施して、コイル導体20a～20dの端部に接続する外部電極30a～30dを形成し、積層インダクタアレイが完成する。

【0040】

本実施例では調整用導体40はコイル導体20a～20dと電氣的に絶縁された状態に形成されているが、コイル導体20a～20dと調整用導体40が電氣的に接続されているようにしてもよい。ただし、コイル導体20a～20dと調整用導体40とを電氣的に絶縁することにより、調整用導体40で発生した渦電流がコイル導体20a～20dを通過する電気信号に影響を与えることを防止できるので、コイル導体20a～20dと調整用導体40とは絶縁されていることが好ましい。

【0041】

また、上記の実施例ではセラミック材料としてNi-Cu-Zn系フェライトを用いたが、Mn-Zn系フェライトなど他の磁性体材料でもよい。さらに、調整用導体40は内部導体層22と同一の導電性ペーストを用いたが、異なる材料で形成してもよい。その場合、例えばNiなどの強磁性体を好適に用いることができる。調整用導体を強磁性体によって構成することにより、調整用導体の単位面積あたりの渦電流によって発生する磁束が大きくなるので、より小さい調整用導体でインダクタンスを低下させることができる。

【実施例2】

【0042】

図3(a)は本発明の第2の実施例に係る積層コイルアレイを示す透視斜視図であり、図3(b)はそのB線断面図であり、図4は分解斜視図である。なお、図3および図4においては、図1および図2と共通あるいは対応する部分には同一の符号を付し、適宜説明を省略する。

【0043】

本実施例に係る積層コイルアレイでは、内側のコイル導体20b, 20cが周回している内側の領域に、積層面と平行に調整用導体40を配置している。これにより、調整用導体40で渦電流が発生し、内側に配置されたコイル導体20b, 20cのインダクタンスを低下させる。

【0044】

図4を参照して、この積層コイルアレイの製造方法について説明する。

【0045】

Ni-Cu-Zn系フェライトなどの磁性体セラミック材料からなる無地のセラミックグリーンシートを用意し、ビアホール21を形成してセラミックグリーンシート11を得る。また、無地のセラミックグリーンシートに内部導体層22とビアホール23とを形成してセラミックグリーンシート12を得る。さらに、無地のセラミックグリーンシートに内部導体層22と、ビアホール23と、調整用導体40とを形成してセラミックグリーンシート13を得る。

【0046】

調整用導体40は、略コ字状の内部導体層22に囲まれた領域に形成されている。すなわち、調整用導体40は、内部導体層22がビアホール23によって接続されてなるコイル導体20b, 20cが周回している内側の領域に形成されていて、いずれの内部導体層22ともコイル軸方向に重ならないように形成されている。

10

20

30

40

50

【0047】

コイル導体20b, 20cが周回している内側の領域には磁束が集中しているため、調整用導体40の単位面積あたりに発生する渦電流が大きくなり、より小さな面積の調整用導体40でインダクタンスを低下させることができる。

【0048】

また、調整用導体40と内部導体層22とが同一面に印刷されていてコイル軸方向に重ならず、面同士が対向しないので、浮遊容量を小さくすることができ、自己共振周波数の低下を防止できる。

【0049】

セラミックグリーンシート11~13を図4に示した所定の順序で積層して焼成し、外部電極30a~30dを形成して積層コイルアレイが完成する。 10

【実施例3】

【0050】

図5(a)は第3の実施例に係る積層コイルアレイを示す透視斜視図であり、図5(b)はそのC線断面図であり、図6は分解斜視図である。なお、図5および図6においては、図1ないし図4と共通あるいは対応する部分には同一の符号を付し、適宜説明を省略する。

【0051】

本実施例に係る積層コイルアレイでは、積層面に垂直なセラミック積層体10の端面であって、内側のコイル導体20b, 20cに近接する部分に調整用導体40を形成している。これにより、調整用導体40で渦電流が発生し、内側に配置されたコイル導体20b, 20cのインダクタンスを低下させる。 20

【0052】

図6を参照して、この積層コイルアレイの製造方法について説明する。

【0053】

Ni-Cu-Zn系フェライトなどの磁性体セラミック材料からなる無地のセラミックグリーンシートを用意し、ビアホール21を形成してセラミックグリーンシート11を得る。また、無地のセラミックグリーンシートに内部導体層22とビアホール23とを形成してセラミックグリーンシート12を得る。

【0054】

次に、セラミックグリーンシート11, 12を図6に示した所定の順序で積層して焼成してセラミック積層体10を形成する。セラミック積層体10の積層面に対して垂直な端面であって内側のコイル導体20b, 20cと近接する部分に調整用導体40を形成する。調整用導体40は導電性ペーストの焼付けやめっき、スパッタ法など適当な方法で形成すればよい。また、焼成前に調整用導体40を形成するようにしてもよい。 30

【0055】

コイル導体20b, 20cで発生する磁束の多くは、空気よりも透磁率の高いセラミック積層体10の内部を周回するが、磁束の一部はセラミック積層体10の外側に漏れ出して周回している。そのため、セラミック積層体10の表面に調整用導体40を設けることによって、セラミック積層体10の外側に漏れ出している磁束に対して主として作用して 40
コイル導体20b, 20cのインダクタンスを低下させる効果がある。

【0056】

また、コイル導体20a~dを形成している内部導体層22は積層面に平行に配置されているから、調整用導体40を積層面に対して垂直に配置することにより、内部導体層22と調整用導体40とが面同士で対向することがなく、浮遊容量の発生を抑制することができ、自己共振周波数の低下を防止できる。

【0057】

次に、セラミック積層体10の表面に導電性ペーストを焼き付け、Niめっき、Snめっきを施して外部電極30a~dを形成して積層コイルアレイが完成する。このとき、必要に応じて、調整用導体40にもめっきを施すようにしてもよい。 50

【実施例 4】

【0058】

図7(a)は本発明の第4の実施例に係る積層コイルアレイを示す外観斜視図であり、図7(b)はD線断面図であり、図8は分解斜視図である。図7および図8においては、図1ないし図7と共通あるいは対応する部分には同一の符号を付し、適宜説明を省略する。

【0059】

本実施例に係る積層コイルアレイは、セラミック積層体10の内部に4つのコイル導体20a~20dが配設されてなる。コイル導体20a~20dはコイル軸方向に沿ってセラミック積層体10の内部に配列されている。コイル導体20a~20dの端部はそれぞれ外部電極30a~30dに接続している。

10

【0060】

4つのコイル導体20a~20dのうち、配列方向の両端部に配置されていないもの、すなわち内側に配置されているコイル導体20b, 20cの近傍には、調整用導体40がセラミック積層体10の積層面に平行に配置されている。これにより、コイル導体20b, 20cに電流が流れることによって発生する磁束が調整用導体40に作用して渦電流を発生させ、内側に配置されたコイル導体20b, 20cのインダクタンスを低下させる。

【0061】

図8を参照して、この積層コイルアレイの製造方法について説明する。

【0062】

Ni-Cu-Zn系フェライトなどの磁性体セラミック材料からなる無地のセラミックグリーンシートを用意し、内部導体層22およびビアホール23を形成してセラミックグリーンシート12を得る。また、無地のセラミックグリーンシートに内部導体層22、ビアホール23、調整用導体40を形成してセラミックグリーンシート13を得る。調整用導体40は略コ字状の内部導体層22に囲まれた領域に形成されている。すなわち、調整用導体40は内部導体層22がビアホール23によって接続されてなるコイル導体20b, 20cが周回している内側の領域に形成されていて、いずれの内部導体層22とも積層方向に重ならないように形成されている。これにより、調整用導体と内部導体層とが面同士で対向しないので、浮遊容量を小さくすることができ、自己共振周波数の低下を防止できる。

20

30

【0063】

セラミックグリーンシート12, 13と無地のセラミックグリーンシートを図8に示す所定の順序で積層して焼成し、外部電極30a~30dを形成して積層コイルアレイが完成する。

【実施例 5】

【0064】

図9(a)は本発明の第5の実施例に係る積層コイルアレイを示す外観斜視図であり、図9(b)はE線断面図である。また、図10は分解斜視図である。

【0065】

本実施例に係る積層コイルアレイは、磁性体セラミックスからなる積層体10の内部に4つのコイル導体20a~20d(コイル導体20a, 20c, 20dは不図示)を有し、4つのコイル導体20a~20dの端部はそれぞれ外部電極30a~30dに接続されている。

40

【0066】

4つのコイル導体20a~20dはコイル軸方向に直交する方向に配列され、配列方向の両端部に位置していないもの、すなわち内側に配置されているコイル導体20b, 20cの近傍には、積層体10の積層面に平行な調整用導体40が形成されている。

【0067】

図10を参照してこの積層コイルアレイの製造方法について説明する。

【0068】

50

まず、Ni - Cu - Zn系フェライトなどの磁性体セラミック材料からなる無地のセラミックグリーンシートを用意する。そして無地のセラミックグリーンシートに上部帯状導体24a ~ 24d、ビアホール26a ~ 26d、調整用導体40を形成してセラミックグリーンシート16を作製する。調整用導体40は上部帯状導体24a ~ 24dと同じ積層面に形成されるので、上部帯状導体24a ~ 24dと調整用導体40とは積層方向に重ならない。つまり上部帯状導体24a ~ 24dと調整用導体40とが面同士で対向していないので、上部帯状導体24a ~ 24dと調整用導体40との間に発生する浮遊容量を小さくすることができる。また、無地のセラミックグリーンシートにビアホール26a ~ 26dを形成してセラミックグリーンシート17を作製する。さらに、無地のセラミックグリーンシートに下部帯状導体25a ~ 25dを形成してセラミックグリーンシート18を作製する。 10

【0069】

次にセラミックグリーンシート16 ~ 18と無地のセラミックグリーンシート17とを図10に示す所定の順序に積層して積層体を得る。すなわち、上部帯状導体24a ~ 24dが設けられたセラミックグリーンシート16と下部帯状導体25a ~ 25dが設けられたセラミックグリーンシート18との間には、ビアホール26a ~ 26dが設けられたセラミックグリーンシート17が配置されている。上部帯状導体24a ~ 24dの所定の端部と下部帯状導体25a ~ 25dの所定の端部とがビアホール26a ~ 26dによって接続されることにより、コイル軸方向が積層体10の積層方向に直交する方向とされたコイル導体20a ~ 20dが形成される。 20

【0070】

また、上部帯状導体24a ~ 24d、下部帯状導体25a ~ 25d、ビアホール26a ~ 26dによって構成されたコイル導体20a ~ 20dを積層方向に挟むように無地のセラミックグリーンシート15が積層されている。

【0071】

次にこの積層体10を焼成し、外部電極30を形成して積層コイルアレイが完成する。

【0072】

この積層コイルアレイは、内側に配置されたコイル導体20b, 20cの磁束が通過する領域に調整用導体40が配置されているため、調整用導体40に流れる渦電流によって発生する磁束がコイル導体20b, 20cのインダクタンスを低下させるので、4つのコイル導体20a ~ 20dを同一の形状にしても等しいインダクタンスを得ることができる。 30

【0073】

なお本実施例においては、調整用導体40を上部帯状電極24a ~ 24dと同じ積層面に形成したが、異なる積層面に形成してもよい。

【0074】

本発明は上記の実施例1ないし実施例5に限定されるものではなく、その要旨の範囲内で種々の変更を加えることができる。例えば、磁性体材料や導電性ペーストなどは任意に変更してよい。また、上記の実施例ではいずれも積層体の内部にコイル導体のみが形成されていたが、コイル導体に対して直列あるいは並列にコンデンサが形成されていてもよい。要するに互いに絶縁状態にあるコイル導体が積層体の内部に3つ以上配列されていれば本発明を適用することが可能である。 40

【図面の簡単な説明】

【0075】

【図1】本発明の第1の実施例に係る積層コイルアレイを示す斜視図および断面図である。

【図2】本発明の第1の実施例に係る積層コイルアレイを示す分解斜視図である。

【図3】本発明の第2の実施例に係る積層コイルアレイを示す斜視図および断面図である。

【図4】本発明の第2の実施例に係る積層コイルアレイを示す分解斜視図である。 50

【図 5】本発明の第 3 の実施例に係る積層コイルアレイを示す斜視図および断面図である。

【図 6】本発明の第 3 の実施例に係る積層コイルアレイを示す分解斜視図である。

【図 7】本発明の第 4 の実施例に係る積層コイルアレイを示す斜視図および断面図である。

【図 8】本発明の第 4 の実施例に係る積層コイルアレイを示す分解斜視図である。

【図 9】本発明の第 5 の実施例に係る積層コイルアレイを示す斜視図および断面図である。

【図 10】本発明の第 5 の実施例に係る積層コイルアレイを示す分解斜視図である。

【図 11】従来の積層コイルアレイを示す斜視図である。

10

【図 12】従来の積層コイルアレイを示す分解斜視図である。

【符号の説明】

【0076】

10 セラミック積層体

11, 12, 13, 15, 16, 17, 18 セラミックグリーンシート

14 セラミック層

20a ~ 20d コイル導体

21, 23, 26a ~ 26d ピアホール

22 内部導体層

24a ~ 24d 上部帯状導体

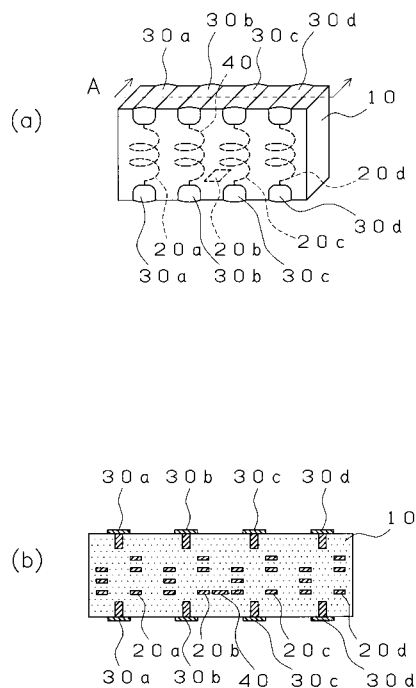
20

25a ~ 25d 下部帯状導体

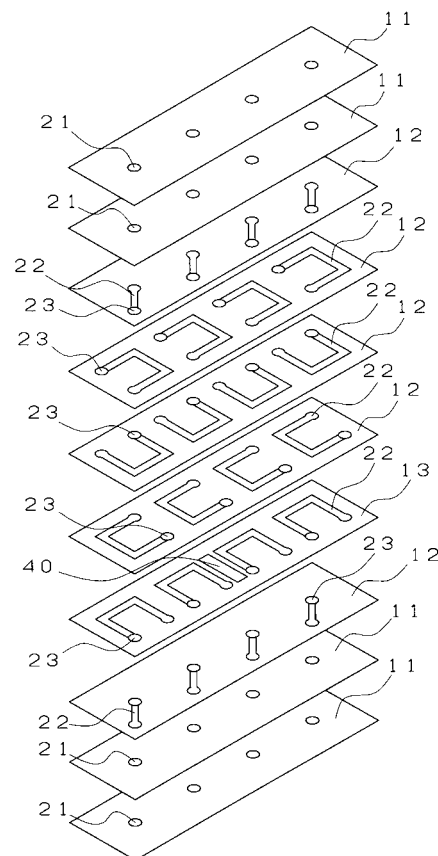
30a ~ 30d 外部電極

40 調整用導体

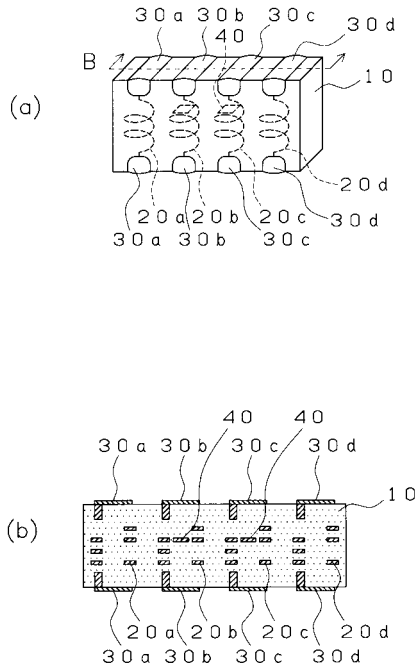
【図 1】



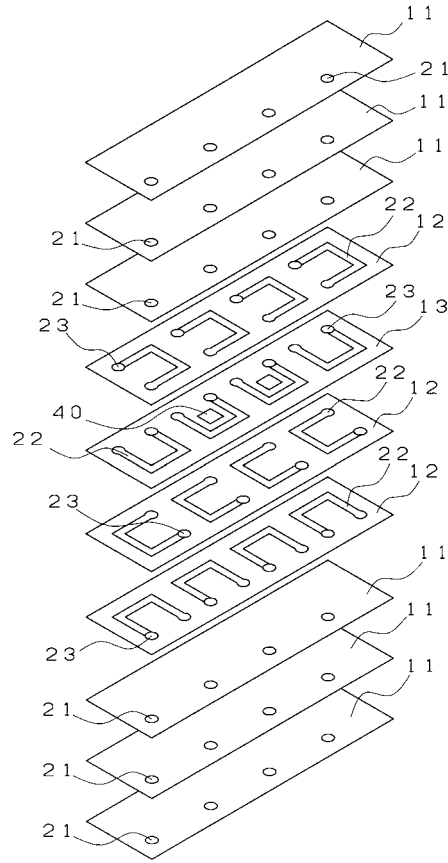
【図 2】



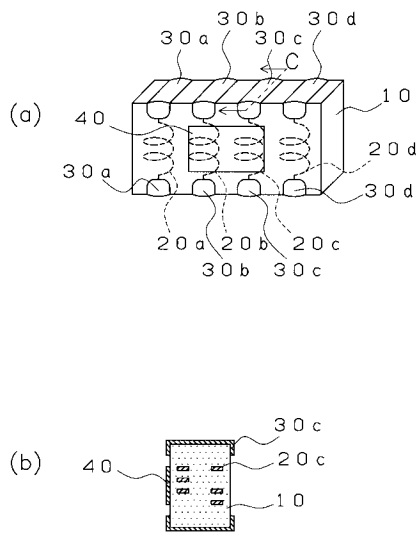
【図 3】



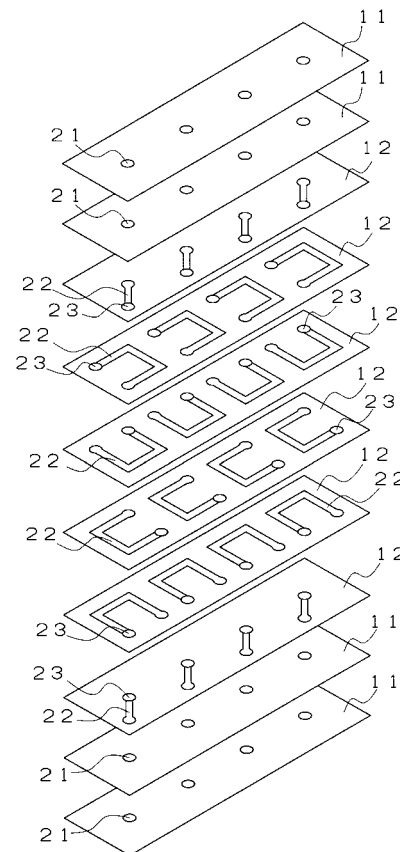
【図 4】



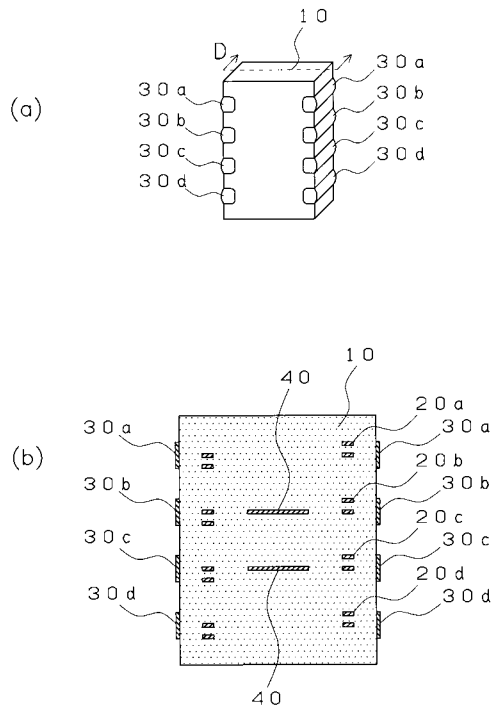
【図 5】



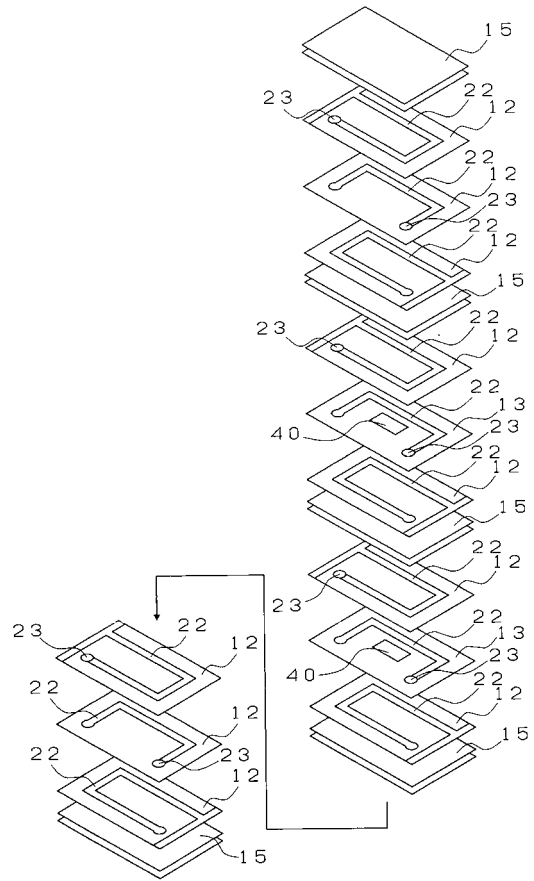
【図 6】



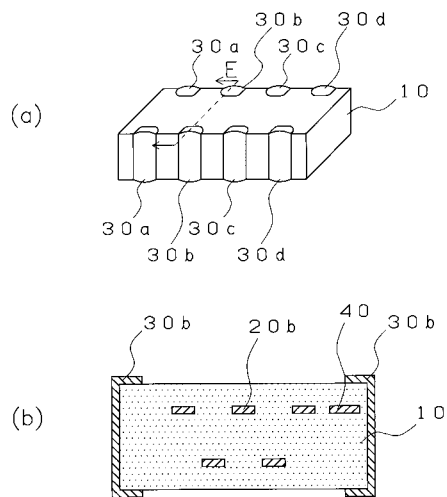
【図 7】



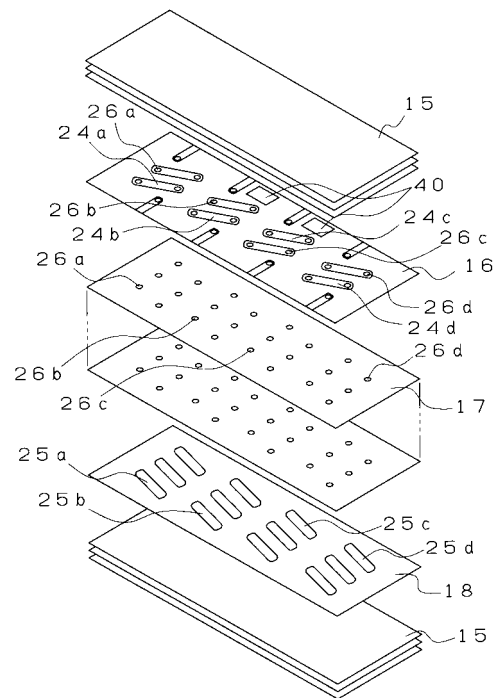
【図 8】



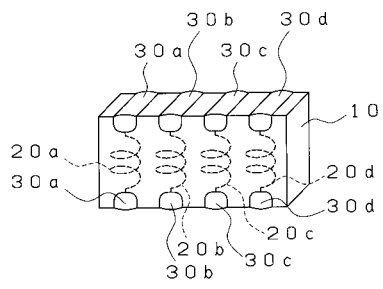
【図 9】



【図 10】



【図 1 1】



【図 1 2】

