

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁵ G11C 29/00	(11) 공개번호 특 1992-0010654
	(43) 공개일자 1992년 06월 27일
(21) 출원번호	특 1991-0020112
(22) 출원일자	1991년 11월 13일
(30) 우선권주장	90-308739 1990년 11월 16일 일본(JP)
(71) 출원인	가부시끼가이샤 히다찌세이사쿠쇼 가나이 쯔토무 일본국 도쿄도 지요다구 간다 스루가다이 4-6히다찌초 엘 에스 아이엔지니 어링 가부시끼가이샤 오노 미노루 일본국 도쿄도 고다이라시 죠스이혼쑤 5-20-1
(72) 발명자	호리구찌 마사시 일본국 가와사끼시 다마구 나까노시마 1048-1-2-207 에또 준 일본국 하찌오지시 아까쯔끼쑤 1-47-3 아오끼 마사까즈 일본국 도쿄로자와시 히가시도쿄로자와 3-24-20 나까고메 요시노부 일본국 하찌오지시 아까쯔끼쑤 1-47-3 다나까 히토시 일본국 다찌까와시 시바사끼쑤 2-8-15 이또 기요오 일본국 히가시꾸루메시 가꾸엔쑤 2-17-6
(74) 대리인	백남기

심사청구 : 없음

(54) 결함구제회로를 갖는 반도체 메모리

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

결함구제회로를 갖는 반도체 메모리

[도면의 간단한 설명]

제1도는 본 발명에 관한 반도체 메모리의 1 실시예의 구성을 도시한 블록도,
제10도는 본 발명의 제3의 실시예의 요소회로의 회로도.

"본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음"

(57) 청구의 범위

청구항 1

여러개의 메모리셀을 각각 구비하는 여러개의 메모리 블록 및 상기 메모리 블록중의 어느 하나가 불량일

때 예비메모리 블록으로 이 불량이 있는 메모리 블록을 치환하여 결함을 구제하도록 전환하는 수단을 포함하는 방식의 반도체 메모리에 있어서, 여러개의 정규 메모리 블록, 여러개의 예비메모리 블록, 상기 정규 메모리 블록을 선택하는 어드레스 신호를 발생하는 어드레스수단, 불량이 있는 상기 정규 메모리 블록중의 하나의 어드레스를 기억하는 ROM, 상기 ROM 출력과 상기 어드레스 신호를 비교하는 비교수단, 상기 ROM의 출력 및 상기 어드레스 신호에 따라서 상기 정규 메모리 블록 각각으로의 전원 및 신호공급을 허용하거나 또는 금지하는 상기 정규 메모리 블록용 스위치수단과 상기 ROM의 출력 및 상기 비교수단의 출력에 따라서 상기 예비메모리 블록 각각으로의 전원 및 신호공급을 허용하거나 또는 금지하는 상기 예비메모리 블록용 스위치수단을 포함하는 반도체 메모리.

청구항 2

특허청구의 범위 제1항에 있어서, 상기 정규메모리 블록용 상기 스위치수단은 상기 ROM의 출력을 디코드하는 제1의 디코드수단, 상기 어드레스 신호를 디코드하는 제2의 디코드수단 및 상기 제1 및 제2의 디코드수단에 의해 제어되는 스위치회로를 구비하는 반도체 메모리.

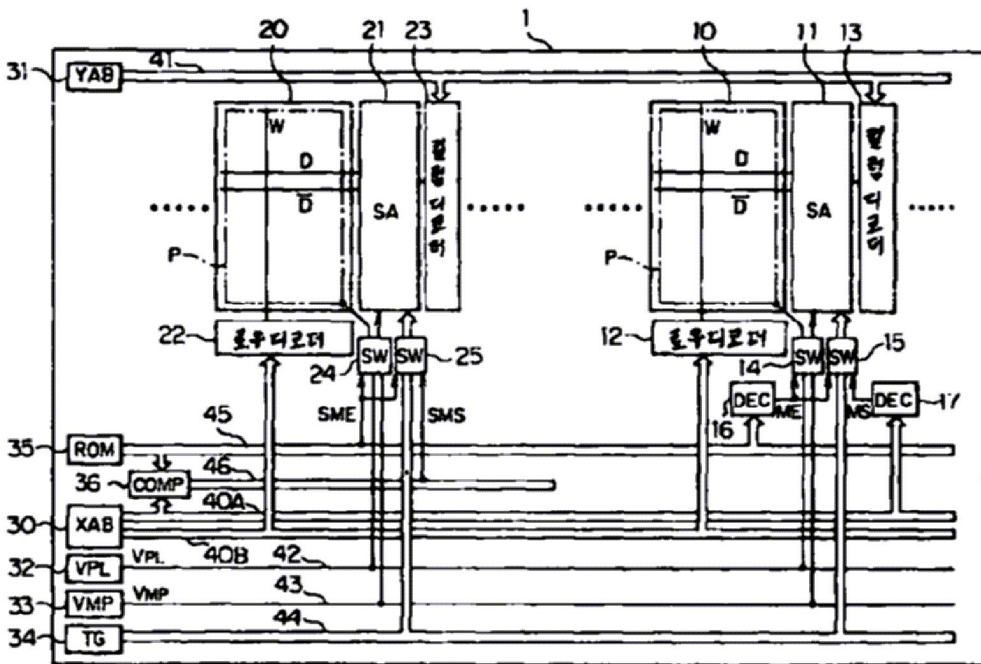
청구항 3

특허청구의 범위 제1항에 있어서, 상기 메모리셀은 1 트랜지스터/1 커패시터형의 다이내믹 메모리셀이고, 상기 정규 및 예비메모리 블록을 위해서 마련된 상기 스위치수단은 적어도 상기 메모리셀로의 데이터선 프리차지 신호공급, 데이터선 프리차지 전압공급, 플레이트 전압공급을 허용하거나 또는 금지하는 반도체 메모리.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면 10

