



(10) **DE 10 2018 112 635 B4** 2025.01.30

(12) **Patentschrift**

(21) Aktenzeichen: **10 2018 112 635.2**
(22) Anmeldetag: **25.05.2018**
(43) Offenlegungstag: **20.12.2018**
(45) Veröffentlichungstag
der Patenterteilung: **30.01.2025**

(51) Int Cl.: **H03K 5/1252** (2006.01)
H03M 1/06 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
10-2017-0075146 14.06.2017 KR

(73) Patentinhaber:
Korea Atomic Energy Research Institute, Daejeon, KR; KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION, Seoul, KR

(74) Vertreter:
Sonnenberg Harrison Partnerschaft mbB Patent- und Rechtsanwaltskanzlei, 80331 München, DE

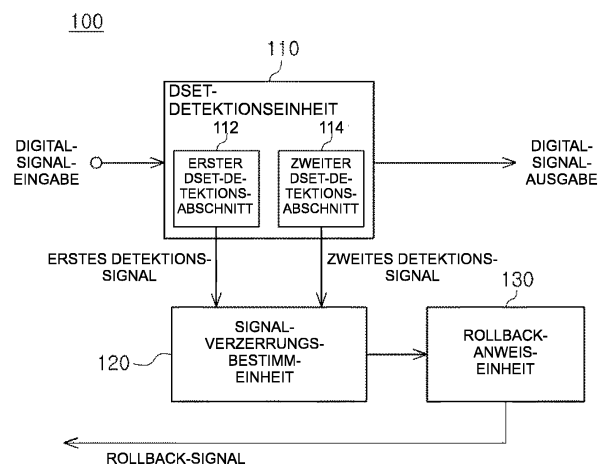
(72) Erfinder:
Kwon, In Yong, Daejeon, KR; Lee, Yong Seok, Seoul, KR; Yeom, Jung Yeol, Seoul, KR; Kim, Chang Hwoi, Daejeon, KR

(56) Ermittelter Stand der Technik:
siehe Folgeseiten

(54) Bezeichnung: **Digitalregisterkomponente und Analog-Digital-Wandler, Detektierend eine Signalverzerrung in Hochstrahlungsumgebungen**

(57) Hauptanspruch: Vorrichtung (100), detektierend eine Signalverzerrung in Hochstrahlungsumgebungen, wobei die Vorrichtung (100) umfasst:
ein Signaleingabeterminal (1101), empfangend ein Digitalsignal; und
eine Digital-Single-Event-Transient-Detektionseinheit (110) (DSET-Detektionseinheit), detektierend, ob Information des durch das Signaleingabeterminal (1101) eingegebenen Digitalsignals verzerrt ist/wird,
wobei die DSET-Detektionseinheit (110) ein erstes Ausgabeterminal (1125) umfasst, durch welches ein erstes Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet ist/wird zum Bestimmen, ob zumindest eine von einer Steigflankenzeitgebungsinformation und einer Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird,
wobei die DSET-Detektionseinheit (110) weiter ein zweites Ausgabeterminal (1145) einschließt, durch welches ein zweites Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet ist/wird zum Bestimmen, ob die Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird, und das zweite Detektionssignal verwendet ist/wird zum Bestimmen, ob die Steigflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird,
wobei die DSET-Detektionseinheit (110) umfasst:
einen ersten DSET-Detektionsabschnitt (112), umfassend einen ersten Transistor (1121), einen zweiten Transistor (1122) sowie einen Kondensator (1126; 1146); und
einen zweiten DSET-Detektionsabschnitt (114), umfas-

send einen dritten Transistor (1141), einen vierten Transistor (1142) sowie einen Kondensator (1126; 1146), wobei der erste DSET-Detektionsabschnitt (112) das erste Detektionssignal ausgibt durch das erste Ausgabeterminal (1125), und
der zweite DSET-Detektionsabschnitt (114) das zweite Detektionssignal ausgibt durch das zweite Ausgabeterminal (1145).



(56) Ermittelter Stand der Technik:

US	9 847 790	B2
US	2006 / 0 005 091	A1
JP	S53 - 54 669	A

DIGGINS, Z. J., et al. Scalability of capacitive hardening for flip-flops in advanced technology nodes. In: IEEE Transactions on Nuclear Science, 2013, 60. Jg., Nr. 6, S. 4394-4398. - ISSN 0018-9499

KWON, Inyong, et al. Razor-lite: A light-weight register for error detection by observing virtual supply rails. In: IEEE Journal of Solid-State Circuits, 2014, 49. Jg., Nr. 9, S. 2054-2066. - ISSN 0018-9200

KWON, Inyong; SUNG, Seung Hwan. Radiation Hardening and Verification Procedure for Compact Flip-Flop Design. In: Transactions of the Korean Nuclear Society Autumn Meeting, 2016.

Beschreibung

VERWEIS ZU VERWANDTEN ANMELDUNGEN

[0001] Diese Anmeldung beansprucht die Priorität der koreanischen Patentanmeldung mit der Anmeldenummer 10-2017-0075146, eingereicht am 14. Juni 2017 beim koreanischen Amt für geistiges Eigentum.

[0002] Diese Arbeit ist teilweise unterstützt worden durch das Grundlagenforschungsprogramm der nationalen Forschungsstiftung Koreas, gefördert durch das Wissenschaftsministerium sowie ICT (2016 M2 A8 A1952801, 2016 M2 A9 A02945226), sowie das koreanische Forschungs- und Entwicklungsprojekt für Gesundheitstechnologie des koreanischen Gesundheitsindustrientechnologieinstituts (KHIDI), gefördert durch das Gesundheits- und Wohlfahrtsministerium der Republik Korea (H17C0654).

HINTERGRUND

1. GEBIET

[0003] Die vorliegende Offenbarung betrifft eine Vorrichtung und einen Analog-Digital-Wandler bzw. Analog-Digital-Umsetzer sowie insbesondere ein Flipflop und einen Analog-Digital-Wandler, fähig eines Detektierens einer Signalverzerrung in Hochstrahlungsumgebungen.

2. BESCHREIBUNG DES VERWANDTEN STANDES DER TECHNIK

[0004] In der Verteidigungsindustrie oder in Hochstrahlungsumgebungen, wie z. B. Umgebungen um Atomreaktoren oder Beschleuniger, dem Weltraum oder infolge von Atomunfällen tödlichen Gebieten, werden Schaltkreise mit erhöhter Widerstandsfähigkeit gegenüber Strahlung für erhöhte Genauigkeit und Zuverlässigkeit verwendet. Insbesondere sind Analog-Digital-Wandler-Schaltkreise notwendig zum Umwandeln von Analogsignalen in Digitalsignale sowie zum Durchführen zusätzlicher Verarbeitungsvorgänge, weshalb die Strahlungsresistenz solcher Analog-Digital-Wandler-Schaltkreise von Bedeutung ist. Während vieler Jahre sind auf eine erhöhte Strahlungsresistenz von Analog-Digital-Wandler-Schaltkreisen gerichtete Schaltkreistechniken entwickelt worden, und ein typisches Beispiel einer solchen Schaltkreistechnik ist eine Redundanztechnik, in welcher ein Schaltkreisabschnitt mit einer Schlüssel-funktion entworfen ist als eine Vielzahl von Paaren zum Vergleichen von Signalen sowie zum Auswählen eines korrekten, durch Strahlung nicht beeinträchtigten Signals. Zum Beispiel hat B. Olson ein als Triple-Modular-Redundancy (TMR) bekanntes Redundanzverfahren auf einen Komparator eines

Flipflop-Schaltkreises eines Pipeline-Typs angewendet. Zusätzlich sind Doppelsignalübertragungspfade entworfen worden in einem Digital-Analog-Wandler-Schaltkreis bzw. Digital-Analog-Umsetzer-Schaltkreis, eingeschlossen in einem Analog-Digital-Wandler-Schaltkreis, um die Widerstandsfähigkeit gegenüber Strahlung zu vergrößern. Darüber hinaus sind Algorithmen zum Entwerfen von Speichern in einer doppelten Weise entworfen worden zur Detektion auf Systemebene sowie Korrektur von Fehlern in Hochstrahlungsumgebungen.

[0005] Da jedoch solche Techniken des bekannten Standes der Technik im Wesentlichen ein Redundanzverfahren verwenden, ist die Anzahl von Vorrichtungen wie Transistoren, Kondensatoren oder Widerständen erhöht, wodurch die von solchen Vorrichtungen eingenommene Fläche in einem integrierten Schaltkreis erhöht ist. Zusätzlich nehmen parasitäre Kondensatoren bzw. Kapazitäten und Widerstände zu, wodurch die Geschwindigkeit und insgesamt Leistungsfähigkeit eines Schaltkreises verringert wird. Die verlorene Fläche sowie Leistungsfähigkeit ist nicht hinnehmbar aufgrund von Anforderungen deutlich erhöhter Geschwindigkeit, Auflösung sowie Stromverbrauchscharakteristiken während des Entwurfsstadiums. Solche Entwurfsziele bzw. Designziele können erreicht werden aufgrund von stetig fortgeschrittenen Lithographie-techniken für Transistoren mit kurzen Kanälen. Da jedoch kleinere Vorrichtungen weniger Strom verbrauchen, sind kleinere Schaltkreise unausweichlich anfällig gegenüber ionisierender Strahlung. Daher ist ein beträchtlicher Anteil von Forschung auf die Entwicklung verbesserter Widerstandsfähigkeit gegenüber Strahlung gerichtet worden, welche Verfahren verbessert hat, die solche Schwierigkeiten von bestehenden strahlungsresistenten Schaltkreisverfahren überwinden.

[0006] Fig. 1 ist eine schematische Ansicht, welche Register und eine logische Stufe einer digitalen Schaltkreiseinheit darstellt. Single Event Transients (SETs) und Single Event Upsets (SEUs) betreffen Phänomene, in welchen Signalübertragung und gespeicherte Information durch externe Strahlung kontaminiert sind, und werden als Schlüsselfaktoren im Design von strahlungsresistenten Schaltkreisen angesehen. Insbesondere werden SETs klassifiziert als digitale SETs (DSETs) sowie analoge SETs (ASETs) entsprechend der Position eines Schaltkreises, bei welcher Strahlung auftritt. Im Allgemeinen ist es schwieriger, SETs zu korrigieren als SEUs, in welchen digitale Bits einfach geändert sind.

[0007] Weitere Beispiele von strahlungsgehärteten Flip-Flop Designs sowie Fehlererkennungsmechanismen, welche sich gegebenenfalls zum Einsatz in strahlungsfesten Analog-Digital-Wandlern eignen, sind beispielsweise aus KWON, Inyong; SUNG,

Seung Hwan. Radiation Hardening and Verification Procedure for Compact Flip-Flop Design. In: Transactions of the Korean Nuclear Society Autumn Meeting, 2016, KWON, Inyong, et al. Razorlite: A lightweight register for error detection by observing virtual supply rails. In: IEEE Journal of Solid-State Circuits, 2014, 49. Jg., Nr. 9, S. 2054-2066. ISSN 0018-9200, US 2006/ 0005 091 A1 und DIGGINS, Z. J., et al. Scalability of capacitive hardening for flipflops in advanced technology nodes. In: IEEE Transactions on Nuclear Science, 2013, 60. Jg., Nr. 6, S. 4394-4398. - ISSN 0018-9499 bekannt. Weitere Beispiele von Analog-Digital-Wandlern sind beispielsweise aus US 9 847 790 B2 bekannt.

[Verwandtes Dokument]

[0008] (Patentdokument 1) Japanisches Patent Nr. 5354669

ÜBERBLICK

[0009] Aspekte der vorliegenden Offenbarung können ein Flipflop bereitstellen sowie einen Analog-Digital-Wandler, fähig eines individuellen Detektierens von digitalen Single Event Transients (DSETs), analogen Single Event Transients (ASETs) sowie Single Event Upsets (SEUs) und eines Korrigierens entsprechender Daten.

[0010] Insbesondere können Aspekte der vorliegenden Offenbarung ein Flipflop bereitstellen sowie einen Analog-Digital-Wandler, welcher anwendbar ist auf einem digitalen, ein Flipflop erfordernden Schaltkreis (z. B. einen Analog-Digital-Wandler-Schaltkreis wie z. B. einen Sukzessivapproximationsregister-Analog-Digital-Wandler (SAR ADC)) zum Detektieren von durch Strahlung bewirkten Änderungen in Signalen sowie Information und zum Wiederherstellen bzw. Regenieren eines entsprechenden digitalen Codes durch Verwenden eines Rollback-Systems.

[0011] Entsprechend eines Aspektes der vorliegenden Offenbarung detektiert eine Eingangsstufe eines Flipflops Signalverzerrung in Hochstrahlungsumgebungen. Die Komponente kann einschließen: ein Signaleingabeterminal, empfangend ein digitales Signal; und eine Detektionseinheit für ein digitales Digital Single Event (DSET-Detektionseinheit), detektierend, ob Information der digitalen Signaleingabe durch das Signaleingabeterminal verzerrt ist, wobei die DSET-Detektionseinheit ein erstes Ausgabeterminal einschließen kann, durch welches ein erstes Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet ist/wird zum Bestimmen, ob zumindest eine von einer Zeitgebungsinformation einer steigenden Flanke bzw. einer Steigungsflankenzeitgebungsinformation sowie einer Zeitgebungsinformation einer fallenden

Flanke bzw. einer Fallflankenzeitgebungsinformation des digitalen Signals verzerrt ist/wird.

[0012] Die DSET-Detektionseinheit schließt weiter ein zweites Ausgabeterminal eins, durch welches ein zweites Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet werden kann zum Bestimmen, ob die Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird, und das zweite Detektionssignal verwendet werden kann zum Bestimmen, ob die Steigflankenzeitgebungsinformation des Detektionssignals verzerrt ist/wird.

[0013] Die DSET-Detektionseinheit schließt weiter ein: einen ersten DSET-Detektionsabschnitt, einschließend einen ersten Transistor und einen zweiten Transistor, sowie einen zweiten DSET-Detektionsabschnitt, einschließend einen dritten Transistor und einen vierten Transistor, wobei der erste DSET-Detektionsabschnitt das erste Signal ausgeben kann durch das erste Ausgabeterminal, und der zweite DSET-Detektionsabschnitt das zweite Detektionssignal ausgeben kann durch das zweite Ausgabeterminal

[0014] In einer weiteren Ausführungsform kann die Komponente eine Signalverzerrungsbestimmeinheit einschließen, bestimmend basierend auf Veränderungen im ersten Detektionssignal oder dem zweiten Detektionssignal, ob zumindest eine der Steigflankenzeitgebungsinformation und der Fallflankenzeitgebungsinformation des Detektionssignals verzerrt ist/wird.

[0015] In einer weiteren Ausführungsform kann die Komponente weiter eine Rollback-Anweisungseinheit einschließen, welche eine Regeneration bzw. Wiederherstellung des Digitalsignals gemäß Ergebnissen der durch die Signalverzerrungsbestimmeinheit durchgeführte Bestimmung anweist.

[0016] In einer weiteren Ausführungsform können der erste Transistor und der zweite Transistor P-Typ-Feldeffekttransistoren sein; können der dritte Transistor und der vierte Transistor N-Typ-Feldeffekttransistoren sein; kann das Digitalsignal eingegeben sein/werden an Gates der zweiten und dritten Transistoren; kann ein Taktsignal an einem Gate des ersten Transistors sein/werden; und kann ein Inverses des Taktsignals an einem Gate des vierten Transistors eingegeben sein/werden.

[0017] In einer weiteren Ausführungsform kann das erste Ausgabeterminal verbunden sein/werden an einem Drain des ersten Transistors sowie an einem Source des zweiten Transistors verbunden sein/werden, und kann das erste Detektionssignal einen hohen Pegel aufweisen als einen Vorgabewert.

[0018] In einer weiteren Ausführungsform kann der Kondensator bzw. die Kapazität einem Drain des ersten Transistors sowie einem Source des zweiten Transistors hinzugefügt sein/werden angesichts einer durch Hochenergiestrahlung induzierten großen Ladungsmenge.

[0019] In einer weiteren Ausführungsform kann das zweite Ausgabeterminal verbunden sein/werden an einem Source des dritten Transistors sowie einem Drain des vierten Transistors, und kann das zweite Detektionssignal einen niedrigen Pegel aufweisen als einen Vorgabewert.

[0020] In einer weiteren Ausführungsform kann der Kondensator einem Source des dritten Transistors sowie einem Drain des vierten Transistors hinzugefügt sein/werden angesichts einer durch Hochenergiestrahlung induzierten großen Ladungsmenge.

[0021] Gemäß einem weiteren Aspekt der vorliegenden Offenbarung detektiert ein Flip-flop eine Signalverzerrung in Hochstrahlungsumgebungen. Die Komponente kann einschließen: ein Signaleingabeterminal, empfangend ein Digitalsignal; sowie eine Single-Event-Upset-Detektionseinheit (SEU-Detektionseinheit), detektierend, ob Information des durch das Signaleingabeterminal eingegebenen Digitalsignals verzerrt ist/wird, wobei die SEU-Detektionseinheit ein Logikgatter und Kondensatoren einschließt.

[0022] Die SEU-Detektionseinheit schließt weiter eine Inverterschleife ein, wobei das Logikgatter beide Endsignale der Inverterschleife durch ein erstes Eingabeterminal bzw. ein zweites Eingabeterminal empfangen kann.

[0023] Die Inverterschleife schließt einen ersten Inverter bzw. Nicht-Gatter bzw. Komplement-Gatter sowie einen zweiten Inverter bzw. Nicht-Gatter bzw. Komplement-Gatter ein, wobei das erste Eingabeterminal des Logikgatters verbunden ist an ein Eingabeterminal des ersten Inverters sowie an ein Ausgabeterminal des zweiten Inverters, und das zweite Eingabeterminal des Logikgatters verbunden ist an ein Ausgabeterminal des ersten Inverters sowie an ein Eingabeterminal des zweiten Inverters.

[0024] In einer weiteren Ausführungsform kann die SEU-Detektionseinheit weiter zwei Kondensatoren an der Inverterschleife einschließen, welche das Kippen bzw. Flippen bzw. Wechseln von logischen Werten hemmen bzw. verhindern.

[0025] In einer weiteren Ausführungsform kann die Komponente weiter einschließen: eine Signalverzerrungsbestimmeinheit, bestimmend basierend auf einer Detektionssignalausgabe vom Logikgatter, ob eine Signalverzerrung hervorgerufen ist/wird durch Strahlung; und eine Rollback-Anweiseinheit, anwei-

send eine Wiederherstellung bzw. Regeneration des Digitalsignals gemäß durch die Signalverzerrungsbestimmeinheit durchgeführte Bestimmung.

[0026] Gemäß einem weiteren Aspekt der vorliegenden Offenbarung detektiert ein Analog-Digital-Wandler eine Signalverzerrung in Hochstrahlungsumgebungen. Der Analog-Digital-Wandler kann einschließen: einen ersten Digital-Analog-Wandlerabschnitt; einen zweiten Digital-Analog-Wandlerabschnitt sowie eine Analog-Single-Event-Transient-Detektionseinheit (ASET-Detektionseinheit), empfangend Ausgabesignale der ersten und zweiten Digital-Analog-Wandlerabschnitte als ein erstes Eingabesignal bzw. ein zweites Eingabesignal, wobei die ASET-Detektionseinheit jeweils die ersten und zweiten Eingabesignale vergleicht mit einem voreingestellten Referenzsignal.

[0027] In einer Ausführungsform kann die ASET-Detektionseinheit einschließen: einen ersten Komparator, ausgehend ein erstes Ausgabesignal durch Vergleichen des ersten Eingabesignals mit dem Referenzsignal; sowie einen zweiten Komparator, ausgehend ein zweites Ausgabesignal durch Vergleichen des zweiten Eingabesignals mit dem Referenzsignal.

[0028] In einer weiteren Ausführungsform kann der Analog-Digital-Wandler weiter einschließen: eine Signalverzerrungsbestimmeinheit, vergleichend das erste Ausgabesignal mit dem zweiten Ausgabesignal zum Bestimmen, ob eine Signalverzerrung hervorgerufen ist/wird durch Strahlung; sowie eine Rollback-Anweiseinheit, anweisend eine Regeneration bzw. Wiederherstellung eines Digitalsignals gemäß Ergebnissen der durch die Signalverzerrungsbestimmeinheit durchgeführten Bestimmung.

[0029] In einer weiteren Ausführungsform kann der Analog-Digital-Wandler weiter eine Sukzessivapproximationsregister-Logikeinheit (SAR-Logikeinheit) einschließen, wobei die SAR-Logikeinheit detektieren kann, ob eine Digitalsignalinformationseingabe an die SAR-Logikeinheit verzerrt ist/wird durch ein DSET oder SEU.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0030] Die vorgenannten und weitere Aspekte, Merkmale und weitere Vorteile der vorliegenden Offenbarung werden klarer verstanden werden anhand der folgenden detaillierten Beschreibung in Verbindung mit den begleitenden Zeichnungen, in welchen:

Fig. 1 eine Register- und eine Logikstufe einer Digitalschaltkreiseinheit darstellende schematische Ansicht ist;

DETAILLIERTE BESCHREIBUNG

Fig. 2 eine Vorrichtung, welche eine Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer Ausführungsform der vorliegenden Offenbarung darstellendes Blockdiagramm ist;

Fig. 3 ein herkömmliches D-Flipflop des verwandten Standes der Technik darstellendes Schaltkreisdigramm ist;

Fig. 4 eine einen Schaltkreis darstellende Ansicht ist, welcher eine Digital-Single-Event-Transient-Detektionseinheit (DSET-Detektionseinheit) des Flipflops einschließt zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen, gemäß einer Ausführungsform der vorliegenden Offenbarung;

Fig. 5 ein Simulationsgraph ist, darstellend eine Detektion von DSETs unter Verwendung des Flipflops zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen, gemäß einer Ausführungsform der vorliegenden Offenbarung;

Fig. 6 ein Blockdiagramm ist, darstellend eine Vorrichtung, welche eine Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer weiteren Ausführungsform der vorliegenden Offenbarung;

Fig. 7 ein Blockdiagramm ist, darstellend ein Flipflop, welches eine Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer weiteren Ausführungsform der vorliegenden Offenbarung;

Fig. 8 ein Simulationsgraph ist, darstellend eine Detektion eines DSET unter Verwendung des Flipflops zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen, gemäß der weiteren Ausführungsform der vorliegenden Offenbarung;

Fig. 9 ein Blockdiagramm ist, darstellend einen Analog-Digital-Wandler, welcher Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer Ausführungsform der vorliegenden Offenbarung;

Fig. 10 ein Schaltkreisdigramm ist, darstellend eine Digital-Analog-Wandlereinheit sowie eine Analog-Single-Event-Transient-Detektionseinheit (ASET-Detektionseinheit) des Analog-Digital-Wandlers zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen, gemäß einer Ausführungsform der vorliegenden Offenbarung; und

Fig. 11 ein Simulationsgraph ist, darstellend eine Detektion eines ASET unter Verwendung des Analog-Digital-Wandlers zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen, gemäß einer Ausführungsform der vorliegenden Offenbarung.

[0031] Ausführungsformen werden in den folgenden Beschreibungen nicht im Detail beschrieben, unter Bezugnahme auf die begleitenden Zeichnungen. Merkmale der vorliegenden Offenbarung und deren Ausführungsverfahren werden klargestellt durch die folgenden Beschreibungen, unter Bezugnahme auf die begleitenden Zeichnungen. Die Ausführungsformen können jedoch verschiedene Formen annehmen und sollen nicht aufgefasst werden als beschränkt auf die hierin dargestellte Beschreibung. Vielmehr sind diese Ausführungsformen bereitgestellt, so dass diese Offenbarung gründlich und vollständig ist sowie vollständig den Umfang der vorliegenden Erfindung den Fachleuten vermittelt. Demnach soll der Umfang der vorliegenden Erfindung definiert werden durch die folgenden Ansprüche. Gleiche Bezugszeichen bezeichnen im Verlauf der vorliegenden Offenbarung gleiche Elemente.

[0032] **Fig. 2** ist ein Blockdiagramm, welches eine Vorrichtung 100 darstellt, die eine Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer Ausführungsform der vorliegenden Offenbarung. Entsprechend der Ausführungsform der vorliegenden Offenbarung schließt das Flipflop 100 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen ein Digitalsignaleingabeterminal und eine Digital-Single-Event-Transient-Detektionseinheit 110 (DSET-Detektionseinheit) ein. Zusätzlich kann das Flipflop 100 weiter eine Signalverzerrungsbestimmereinheit 120 und eine Rollback-Anweiseinheit 130 ein.

[0033] In den folgenden Ausführungsformen werden die Begriffe „Einheit“, „Abschnitt“, „Modul“ oder „Tabelle“ oder Suffixe „-er“ oder „-or“ verwendet zum Bezeichnen einer Software- oder Hardware-Komponente, wie z. B. ein Field-Programmable-Gate-Array (FPGA) oder eine anwendungsspezifische integrierte Schaltung (ASIC), welche(s) bestimmte Aufgaben ausführt. Jedoch sind diese Begriffe nicht beschränkt auf eine Software- oder Hardware-Komponente. Eine durch einen solchen Begriff bezeichnete Komponente kann ausgestaltet sein/werden, um sich an einem adressierbaren Speichermedium zu befinden, oder ausgestaltet sein/werden zum Ausführen von einem oder mehreren Prozessoren. Daher schließen Beispiele einer solchen Komponente Software-Komponenten, objektorientierte Software-Komponenten, Komponenten wie z. B. Klassenkomponenten und Aufgabenkomponenten, Prozesse, Funktionen, Attribute, Prozeduren, Subroutinen, Segmente von Programmcodes, Treibern, Firmware, Microcode, Schaltkreisen, Daten, Datenbanken, Datenstrukturen, Tabellen, Arrays und Variablen einschließen. Die in Komponenten und Modulen bereitgestellte Funktionalität kann in weniger Komponenten und Modulen kombiniert

sein/werden oder weiter getrennt werden in zusätzliche Komponenten und Modulen. Zusätzlich können die Komponenten und Module ausgeführt sein, so dass sie eine oder mehrere CPUs (Zentrale Verarbeitungseinheiten) in einer Vorrichtung ausführen.

[0034] Die DSET-Detektionseinheit 110 detektiert, ob eine Digitalsignaleingabe durch das Signaleingabeterminal verzerrt ist/wird. Eine Digitalsignaleingabe durch das Signaleingabeterminal weist eine Steigflankenzeitgebungsinformation und eine Fallflankenzeitgebungsinformation auf, und wenn ein DSET auftritt im Digitalsignal aufgrund von Strahlung, kann die Zeitgebungsinformation oder Größeninformation des Digitalsignals geändert bzw. verändert sein/werden und an ein folgendes Register gesandt sein/werden. Die DSET-Detektionseinheit 110 ist/wird verwendet zum Detektieren, ob eines der Steigflankenzeitgebungsinformation und der Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird.

[0035] Im Detail kann die DSET-Detektionseinheit 110 zumindest einen von einem ersten DSET-Detektionsabschnitt 112 und einem zweiten DSET-Detektionsabschnitt 114 einschließen. Wenn die DSET-Detektionseinheit 110 sowohl den ersten DSET-Detektionsabschnitt 112 als auch den zweiten DSET-Detektionsabschnitt 114 einschließt, detektiert der erste DSET-Detektionsabschnitt 112 eine Verzerrung in der Steigflankenzeitgebungsinformation des Digitalsignals, und detektiert der zweite DSET-Detektionsabschnitt 114 eine Verzerrung in der Fallflankenzeitgebungsinformation des Digitalsignals.

[0036] Wenn der erste DSET-Detektionsabschnitt 112 eine Verzerrung in der Steigflankenzeitgebungsinformation des Digitalsignals detektiert, gibt der erste DSET-Detektionsabschnitt 112 ein erstes Detektionssignal durch ein erstes Ausgabeterminal aus. Wenn zusätzlich der zweite DSET-Detektionsabschnitt 114 eine Verzerrung in der Fallflankenzeitgebungsinformation des Digitalsignals detektiert, gibt der zweite DSET-Detektionsabschnitt 114 ein zweites Detektionssignal durch ein zweites Ausgabeterminal aus. Die ersten und zweiten Detektionssignale sind/werden gesandt an die Signalverzerrungsbestimmereinheit 120, und die Signalverzerrungsbestimmereinheit 120 bestimmt basierend auf Veränderungen in den ersten und zweiten Detektionssignalen, ob zumindest eine der Steigflankenzeitgebungsinformation und der Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird. Die Signalverzerrungsbestimmereinheit 120 sendet Ergebnisse der Bestimmung an die Rollback-Anweiseinheit 130, und wenn die Rollback-Anweiseinheit 130 Bestimmungsergebnisse empfängt, welche mitteilen bzw. berichten, dass zumindest eine der Steigflankenzeitgebungsinformation und der Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird, gibt

die Rollback-Anweiseinheit 130 ein Rollback-Signal zum Regenerieren bzw. Wiederherstellen des Digitalsignals aus.

[0037] Fig. 3 ist ein Schaltkreisdigramm, welches eine Eingabestufe eines D-Flipflops des verwandten Standes der Technik darstellt. Bezugnehmend auf einen Master-Latch-Abschnitt im D-Flipflop von Fig. 3, legt ein erster Inverter einen Strom an einer Inverterschleife durch einen CMOS-Schalter an. Fig. 4 ist ein Schaltkreisdigramm, welches eine DSET-Detektionseinheit 110 des Flipflops 100 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß einer Ausführungsform der vorliegenden Offenbarung darstellt, in welcher ein Tristate-Buffer bzw. Puffer mit drei Zuständen den ersten Inverter und den CMOS-Schalter des Flipflops des verwandten Standes der Technik ersetzt. Verzerrung in einem Digitalsignal, bewirkt durch ein DSET, kann detektiert sein/werden unter Verwendung eines ersten Detektionssignals und eines zweiten Detektionssignals, ausgegeben durch einen ersten Ausgabeterminal bzw. einen zweiten Ausgabeterminal.

[0038] Das Schaltkreisdigramm der DSET-Detektionseinheit 110 des Flipflops 100 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen wird nun detaillierter beschrieben werden gemäß der Ausführungsform der vorliegenden Offenbarung. Der erste DSET-Detektionsabschnitt 112 kann einen ersten Transistor 1121 und einen zweiten Transistor 1122 einschließen, und der zweite DSET-Detektionsabschnitt 114 kann einen dritten Transistor 1141 und einen vierten Transistor 1142 einschließen. Der erste DSET-Detektionsabschnitt 112 gibt ein erstes Detektionssignal durch ein erstes Ausgabeterminal 1125 aus, und der zweite DSET-Detektionsabschnitt 114 gibt ein zweites Detektionssignal durch ein zweites Ausgabeterminal 1145 aus.

[0039] Bezugnehmend auf Fig. 4, können im Schaltkreis des Flipflops 100 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß der Ausführungsform der vorliegenden Offenbarung der erste Transistor 1121 und der zweite Transistor 1122 Feldeffekttransistoren eines P-Typs sein, und können der dritte Transistor 1141 und der vierte Transistor 1142 Feldeffekttransistoren eines N-Typs sein. In diesem Fall kann ein Digitalsignal eingegeben sein/werden an Gates bzw. Steuerelektroden des zweiten Transistors 1122 und des dritten Transistors 1141 eingegeben sein/werden, kann ein Taktsignal an einem Gate bzw. einer Steuerelektrode des ersten Transistors 1121 eingegeben sein/werden, und kann das Inverse des Taktsignals, eingegeben am Gate bzw. der Steuerelektrode des ersten Transistors 1121, an einem Gate bzw. einer Steuerelektrode des vierten Transistors 1142 eingegeben sein/werden. Zusätzlich kann das erste Ausgabeterminal

1125 an einem Drain des ersten Transistors 1121 und einem Source des zweiten Transistors 1122 verbunden sein/werden, und kann das zweite Ausgabeterminal 1145 an einem Source des dritten Transistors 1141 und einem Drain des vierten Transistors 1142 verbunden sein/werden. Obendrein kann ein Kondensator 1126, 1146 an jedem Ausgabeterminal 1125, 1145 verbunden sein/werden zum Schutz gegen eine durch Hochenergiestrahlung induzierte große Menge von Ladung.

[0040] Fig. 5 ist ein Simulationsgraph, darstellend eine Detektion von DSETs unter Verwendung des Flipflops 100 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß einer Ausführungsform der vorliegenden Offenbarung. Fig. 5 stellt Wellenformen A bis G dar. Die Wellenform A ist eine Taktwellenform, eingegeben in die DSET-Detektionseinheit 110, und die Wellenform B ist ein Digitalsignal D, eingegeben in ein Signaleingabeterminal 1101.

[0041] Entsprechend einer gegebenen Betriebszeitgebung tritt eine Steigflanke oder eine Fallflanke im Digitalsignal D, eingegeben durch das Signaleingabeterminal 1101, auf, wenn die Taktwellenform A bei einem niedrigen Pegel ist. Z. B. tritt eine erste Steigflanke 1 in der Wellenform B auf, wenn die Wellenform A bei einem niedrigen Pegel ist, und ist demnach diese Steigflankenzeitgebungsinformation eine korrekte Zeitgebungsinformation, welche nicht durch Strahlung bewirkte DSET-Fehler enthält.

[0042] Jedoch treten eine Fallflanke 2 und eine Steigflanke 3 auf, wenn die Taktwellenform A bei einem hohen Pegel ist. Das bedeutet, dass trotz einer Beabsichtigung einer Eingabe dieser Flanken, wenn die Taktwellenform A bei einem niedrigen Pegel ist, Steigflankenzeitgebungsinformation oder Fallflankenzeitgebungsinformation des Digitalsignals D verzerrt ist/wird durch von Strahlung bewirkten DSET-Fehlern. Wenn Steigflankenzeitgebungsinformation oder Fallflankenzeitgebungsinformation eines Digitalsignals, wie oben beschrieben, verzerrt ist/wird, kann ein Flipflop des verwandten Standes der Technik eine solche durch DSET-Fehler verursachte Signalverzerrung nicht detektieren. Obwohl ein anderes Verfahren verwendet wird zum Detektieren von Signalverzerrung, werden technische Probleme bewirkt, wie oben bei der Beschreibung des technischen Hintergrunds der vorliegenden Offenbarung beschrieben.

[0043] Gemäß der vorliegenden Offenbarung ist/wird jedoch eine Verzerrung von Fallflankenzeitgebungsinformation eines Digitalsignals detektiert unter Verwendung eines ersten Digitalsignals VVDD (s. Fig. 4). Wenn Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird (die Fallflanke 2 in der Wellenform B), gibt die DSET-Detektionseinheit 110 der Ausführungsform ein erstes Detektionssignal

VVDD an die Signalverzerrungsbestimmeinheit 120 aus. Verweisend auf den Schaltkreis der in Fig. 4 dargestellten DSET-Detektionseinheit 110, ist/wird das erste Detektionssignal VVDD ausgegeben bei einem hohen Pegel als ein Vorgabezustand, und wenn eine Signalverzerrung (die Fallflanke 2 in der Wellenform B) auftritt aufgrund eines DSET, wechselt das erste Detektionssignal VVDD augenblicklich bzw. für einen Moment hin zu einem niedrigen Pegel. Dies findet Bestätigung in der in Fig. 5 dargestellten Wellenform E. Obendrein schützt der Kondensator 1126 das Signal VVDD vor einer durch Hochenergiestrahlung induzierten großen Ladungsmenge.

[0044] Gemäß der vorliegenden Offenbarung ist/wird in ähnlicher Weise eine Verzerrung von Steigflankenzeitgebungsinformation eines Digitalsignals detektiert unter Verwendung eines zweiten Digitalsignals VVSS (s. Fig. 4). Wenn Steigflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird (die Steigflanke 3 in der Wellenform B), gibt die DSET-Detektionseinheit 110 der Ausführungsform ein zweites Detektionssignal VVSS an die Signalverzerrungsbestimmeinheit 120 aus. Verweisend auf den Schaltkreis der in Fig. 4 dargestellten DSET-Detektionseinheit 110, ist/wird das zweite Detektionssignal VVSS ausgegeben bei einem niedrigen Pegel als ein Vorgabezustand, und wenn eine Signalverzerrung (die Steigflanke 3 in der Wellenform B) auftritt aufgrund eines DSET, wechselt das zweite Detektionssignal VVSS augenblicklich bzw. für einen Moment hin zu einem hohen Pegel. Dies findet Bestätigung in der in Fig. 5 dargestellten Wellenform F. Obendrein schützt der Kondensator 1146 das Signal VVSS vor einer durch Hochenergiestrahlung induzierten großen Ladungsmenge.

[0045] Wie oben beschrieben, bestimmt die Signalverzerrungsbestimmeinheit 120 basierend auf Veränderungen im ersten Detektionssignal VVDD oder des zweiten Detektionssignals VVSS, ob zumindest eine der Steigflankenzeitgebungsinformation oder der Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird. Verweisend auf den Simulationsgraphen von Fig. 5, kann z. B. die Signalverzerrungsbestimmeinheit 120 bestimmen, dass zwei Fehler aufgetreten sind, wie in der Wellenform G gezeigt. Diese zwei Fehler betreffen die Fallflanke 2 und die Steigflanke 3 der Wellenform B.

[0046] Die Rollback-Anweiseinheit 130 gibt ein Rollback-Signal aus zum Anweisen von Regeneration bzw. Wiederherstellung des Digitalsignals gemäß Ergebnissen einer Bestimmung durch die Signalverzerrungsbestimmeinheit 120.

[0047] Fig. 6 ist ein Blockdiagramm, darstellend eine Vorrichtung 200, welche eine Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß

einer weiteren Ausführungsform der vorliegenden Offenbarung.

[0048] Gemäß der Ausführungsform der vorliegenden Offenbarung schließt das Flipflop 200 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen ein Signaleingabeterminal und eine Single-Event-Upset-Detektionseinheit (SEU-Detektionseinheit) 210 ein. Zusätzlich kann das Flipflop 200 weiter eine Signalverzerrungsbestimmeinheit 220 und eine Rollback-Anweiseinheit 230 einschließen. Die SEU-Detektionseinheit 210 schließt ein Logikgatter 214 sowie eine Inverterschleife 212 ein und detektiert, ob eine Digitalsignaleingabe durch das Signaleingabeterminal verzerrt ist/wird. SEU bedeutet Informationsverzerrung, auftretend in einem Digitalschaltkreis, und kann auftreten, wenn ein gespeicherter Digitalwert verändert ist/wird durch an einer Inverterschleife eines als Register verwendeten Flipflops einfallender Strahlung. Da die Position eines Flipflops, in welchem ein SEU auftritt, nahe dem Bit mit dem höchsten Stellenwert (most significant bit, MSB) ist, wird ein größerer Fehler erzeugt.

[0049] Fig. 7 ist eine Ansicht, darstellend einen Schaltkreis der SEU-Detektionseinheit 210 des Flipflops 200 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß der weiteren Ausführungsform der vorliegenden Offenbarung. Im Flipflop 200 zum Detektieren von Signalverzerrungen in Hochstrahlungsumgebungen gemäß der Ausführungsform der vorliegenden Offenbarung kann das Logikgatter 214 der SEU-Detektionseinheit 210 ein Logikgatter 214 einschließen und kann die Inverterschleife 212 der SEU-Detektionseinheit 210 einen ersten Inverter 2121 und einen zweiten Inverter 2122 einschließen. Zusätzlich können zwei Kondensatoren 2123, 2124 an der Inverterschleife ein Kippen bzw. Wechseln von logischen Werten hemmen bzw. verhindern.

[0050] Das Logikgatter 214 empfängt Endsignale durch sowohl ein erstes Eingabeterminal und ein zweites Eingabeterminal. Das erste Eingabeterminal des Logikgatters 214 kann verbunden sein/werden an ein Eingabeterminal des ersten Inverters 2121 und ein Ausgabeterminal des zweiten Inverters 2122, und das zweite Eingabeterminal des Logikgatters 214 kann verbunden sein/werden an ein Ausgabeterminal des ersten Inverters 2121 und ein Eingabeterminal des zweiten Inverters 2122.

[0051] Die Signalverzerrungsbestimmeinheit 220 bestimmt basierend auf einer Detektionssignalausgabe vom Logikgatter 214, ob Signalverzerrung bewirkt ist/wird durch Strahlung. Die Rollback-Anweiseinheit 230 gibt ein Rollback-Signal aus zum Anweisen von Regeneration bzw. Wiederherstellung eines Digitalsignals gemäß Ergebnissen einer durch

die Signalverzerrungsbestimmeinheit 220 durchgeführten Bestimmung.

[0052] Fig. 8 ist ein Simulationsgraph, darstellend eine Detektion eines DSET unter Verwendung des Flipflops 200 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß der weiteren Ausführungsform der vorliegenden Offenbarung. In Fig. 7 weisen Knoten A und B immer entgegengesetzte logische Werte auf. Wenn jedoch eine Ladung durch einfallende Strahlung induziert ist/wird, können die Knoten A und B für einen Moment logische Werte (1, 1) aufweisen, und kann das Logikgatter 214 demnach 0 ausgeben.

[0053] In Fig. 8 sind die Wellenformen C und D Wellenformen, welche an den Knoten A bzw. B gemessen sind/werden, und weisen die Knoten A und B aufgrund einer durch SEU induzierten Ladung beide für einen Moment einen hohen Pegel während einer Zeitspanne (t) auf. Demnach ist, wie gezeigt durch eine Wellenform B in Fig. 8, eine Detektionssignalausgabe vom Logikgatter 214 für einen Moment bei einem niedrigen Wert. Diese Veränderung im Detektionssignal ist/wird übersandt bzw. versandt bzw. übertragen an die Signalverzerrungsbestimmeinheit 220. Daraufhin detektiert die Signalverzerrungsbestimmeinheit 220, dass eine Signalverzerrung aufgrund von SEU aufgetreten ist, und gibt die Rollback-Anweiseinheit 230 gemäß Ergebnissen einer durch die Signalverzerrungsbestimmeinheit 220 durchgeführten Bestimmung ein Rollback-Signal aus zum Anweisen einer Regeneration bzw. Wiederherstellung eines Digitalsignals.

[0054] Fig. 9 ist ein Blockdiagramm, darstellend einen Analog-Digital-Wandler 300, welcher Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß einer Ausführungsform der vorliegenden Offenbarung, und Fig. 10 ist ein Schaltkreisdigramm, darstellend eine Digital-Analog-Wandlereinheit 310 sowie eine Analog-Single-Event-Transient-Detektionseinheit (ASET-Detektionseinheit) 320 des Analog-Digital-Wandlers 300 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß einer Ausführungsform der vorliegenden Offenbarung.

[0055] Gemäß der Ausführungsform der vorliegenden Offenbarung schließt der Analog-Digital-Wandler 300 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen die Digital-Analog-Wandlereinheit 310 und die ASET-Detektionseinheit 320 ein. Zusätzlich kann der Analog-Digital-Wandler 300 weiter eine Signalverzerrungsbestimmeinheit 330, eine Rollback-Anweiseinheit 340 und eine Sukzessivapproximationsregister-Logikeinheit (SAR-Logikeinheit) 350 einschließen. Die Digital-Analog-Wandlereinheit 310 kann einen ersten Digital-Analog-Wandlerabschnitt 312 und einen zweiten Digital-

Analog-Wandlerabschnitt 314 einschließen, und die ASET-Detektionseinheit 320 kann einen ersten Komparator 322 und einen zweiten Komparator 324 einschließen.

[0056] Gemäß der Ausführungsform der vorliegenden Offenbarung besteht der Analog-Digital-Wandler 300 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen im Wesentlichen aus der Digital-Analog-Wandlereinheit 310 und den zwei Komparatoren 322 und 324. Im Detail sind zwei Signale, ausgegeben von dem ersten Digital-Analog-Wandlerabschnitt 312 bzw. dem zweiten Digital-Analog-Wandlerabschnitt 314, vollständig invertierte Analogsignale, sofern nicht verzerrt durch ein ASET. Die zwei Signale sind/werden an der ASET-Detektionseinheit 320 als ein erstes Eingabesignal bzw. ein zweites Eingabesignal eingegeben.

[0057] Die ASET-Detektionseinheit 320 vergleicht ein voreingestelltes Referenzsignal mit jeweils den ersten und zweiten Eingabesignalen und gibt Ergebnisse des Vergleichs aus. Im Detail gibt der erste Komparator 322 ein erstes Ausgabesignal aus durch Vergleichen des ersten Eingabesignals mit dem voreingestellten Referenzsignal, und gibt der zweite Komparator 324 ein zweites Ausgabesignal aus durch Vergleichen des zweiten Eingabesignals mit dem voreingestellten Referenzsignal.

[0058] In einem allgemeinen SAR-Analog-Digital-Wandler (SAR-ADC) sind/werden Werte von zwei internen Digital-Analog-Wandlern (DAC) eingegeben als zwei Eingabewerte eines Komparators und verarbeitet. In diesem Fall jedoch kann durch ein ASET bewirkte Signalverzerrung in den DAC nicht detektiert sein/werden. Jedoch ist/wird gemäß der vorliegenden Offenbarung ein zusätzliches Referenzsignal bereitgestellt an der ASET-Detektionseinheit 320, und vergleichen der erste Komparator 322 und der zweite Komparator 324 ein erstes Eingabesignal und ein zweites Eingabesignal mit dem voreingestellten Referenzsignal. Die ASET-Detektionseinheit 320 gibt Ergebniswerte des Vergleichs aus an die Signalverzerrungsbestimmeinheit 330 als ein erstes Ausgabesignal und ein zweites Ausgabesignal.

[0059] Gemäß dieser Ausgestaltung der vorliegenden Offenbarung kann detektiert werden, ob eine Signalverzerrung durch ein ASET bewirkt ist/wird, unter Verwendung der von der ASET-Detektionseinheit 320 ausgegebenen ersten und zweiten Ausgabesignale. Das bedeutet, dass die ersten und zweiten Ausgabesignale denselben Wert aufweisen, wenn Signalverzerrung nicht bewirkt ist/wird durch ein ASET. Wenn jedoch einer des ersten Digital-Analog-Wandlerabschnitts 312 und des zweiten Digital-Analog-Wandlerabschnitts 314 einer Signalverzerrung unterliegt aufgrund eines ASET, weisen die ers-

ten und zweiten Ausgabesignale verschiedene Werte auf.

[0060] Fig. 11 ist ein Simulationsgraph, darstellend eine Detektion eines ASET unter Verwendung des Analog-Digital-Wandlers 300 zum Detektieren von Signalverzerrung in Hochstrahlungsumgebungen gemäß einer Ausführungsform der vorliegenden Offenbarung. In Fig. 11 sind ein erstes Ausgabesignal (durchgezogene Linie) und ein zweites Ausgabesignal (gestrichelte Linie) dargestellt. Ein ASET tritt auf bei ungefähr 1,0 Mikrosekunden ($1,0 \mu s$), und das erste Ausgabesignal (durchgezogene Linie) sowie das zweite Ausgabesignal (gestrichelte Linie) weisen nach dem ASET verschiedene Werte auf.

[0061] Die Signalverzerrungsbestimmeinheit 330 vergleicht das erste und das zweite Ausgabesignal zum Bestimmen, ob eine Signalverzerrung durch Strahlung bewirkt ist/wird. Wenn die ersten und zweiten Ausgabesignale verschiedene Werte aufweisen, sendet die Signalverzerrungsbestimmeinheit 330 ein Signal an die Rollback-Anweiseinheit 340 zum Berichten bzw. Mitteilen dieses Unterschieds, und gibt die Rollback-Anweiseinheit 340 ein Rollback-Signal aus zum Anweisen von Regeneration eines Digitalsignals.

[0062] Es ist schwieriger, einen durch Strahlung verursachten Fehler in einem analogen Schaltkreis zu detektieren als in einem digitalen Schaltkreis. Insbesondere sind in einem Analog-Digital-Wandlerschaltkreis eines Pipeline-Typs vergleichsweise viele analoge Komponenten wie z. B. Verstärker und Komparatoren verteilt, weshalb die Fläche von analogen Schaltkreisabschnitten groß ist, was ein Detektieren von Fehlern schwierig macht. In der obigen Beschreibung ist ein SAR-ADC beschrieben worden als ein Beispiel, und da die Fläche von analogen Schaltkreisabschnitten im SAR-ADC klein ist, kann die Wahrscheinlichkeit von ASET gering sein. Der Analog-Digital-Wandler 300, welcher Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß der Ausführungsform der vorliegenden Offenbarung ist nicht beschränkt auf den SAR-ADC. Wenn jedoch der Analog-Digital-Wandler 300, welcher Signalverzerrung in Hochstrahlungsumgebungen detektiert, gemäß der Ausführungsform der vorliegenden Offenbarung ein SAR-ADC ist, kann der Analog-Digital-Wandler weiter die SAR-Logikeinheit 350 einschließen, welche fähig eines Detektierens ist, ob die an der SAR-Logikeinheit 350 eingegebene Digitalsignalinformation eingabe verzerrt ist/wird aufgrund von DSET oder SEU. Das bedeutet, dass die SAR-Logikeinheit 350 die DSET-Detektionseinheit 110 und die SEU-Detektionseinheit 210, dargestellt in Fig. 2 und 6, einschließen kann. Da in diesem Fall das Verfahren eines Detektierens, ob ein Eingabedigitalsignal verzerrt ist/wird aufgrund eines DSET oder SEU, im Detail beschrieben ist unter Bezug

nahme auf die begleitenden Zeichnungen wie z. B. **Fig. 2** und 4 bis 8, wird dessen detaillierte Beschreibung an dieser Stelle nicht vorgenommen.

[0063] Wie oben beschrieben, können das Flipflop und der Analog-Digital-Wandler der beispielhaften Ausführungsformen der vorliegenden Offenbarung DSETs, ASETs und SEUs individuell detektieren und entsprechende Daten korrigieren. Mit anderen Worten können das Flipflop und der Analog-Digital-Wandler angewendet werden bei einem Digital-schaltkreis, welcher ein Flipflop zum Detektieren von durch Strahlung bewirkten Veränderungen in Signalen und Informationen und zum Regenerieren eines entsprechenden Digital-Codes unter Verwendung eines Rollback-Systems.

[0064] Während beispielhafte Ausführungsformen im Vorangegangenen gezeigt und beschrieben worden sind, wird es den Fachleuten offenkundig sein, dass Modifizierungen und Veränderungen unternommen werden können ohne ein Abweichen vom Umfang der vorliegenden Erfindung, wie durch die beigefügten Ansprüche definiert. Die beispielhaften Ausführungsformen sollen ausschließlich in einem beschreibenden Sinne aufgefasst werden und nicht zum Zwecke einer Beschränkung. Der Umfang der Erfindung wird demnach nicht durch die detaillierte Beschreibung definiert, sondern durch die beigefügten Ansprüche.

Patentansprüche

1. Vorrichtung (100), detektierend eine Signalverzerrung in Hochstrahlungsumgebungen, wobei die Vorrichtung (100) umfasst:
ein Signaleingabeterminal (1101), empfangend ein Digitalsignal; und
eine Digital-Single-Event-Transient-Detektionseinheit (110) (DSET-Detektionseinheit), detektierend, ob Information des durch das Signaleingabeterminal (1101) eingegebenen Digitalsignals verzerrt ist/wird, wobei die DSET-Detektionseinheit (110) ein erstes Ausgabeterminal (1125) umfasst, durch welches ein erstes Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet ist/wird zum Bestimmen, ob zumindest eine von einer Steigflankenzeitgebungsinformation und einer Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird,
wobei die DSET-Detektionseinheit (110) weiter ein zweites Ausgabeterminal (1145) einschließt, durch welches ein zweites Detektionssignal ausgegeben ist/wird, wobei das erste Detektionssignal verwendet ist/wird zum Bestimmen, ob die Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird, und das zweite Detektionssignal verwendet ist/wird zum Bestimmen, ob die Steigflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird, wobei die DSET-Detektionseinheit (110) umfasst:

einen ersten DSET-Detektionsabschnitt (112), umfassend einen ersten Transistor (1121), einen zweiten Transistor (1122) sowie einen Kondensator (1126; 1146); und
einen zweiten DSET-Detektionsabschnitt (114), umfassend einen dritten Transistor (1141), einen vierten Transistor (1142) sowie einen Kondensator (1126; 1146),
wobei der erste DSET-Detektionsabschnitt (112) das erste Detektionssignal ausgibt durch das erste Ausgabeterminal (1125), und
der zweite DSET-Detektionsabschnitt (114) das zweite Detektionssignal ausgibt durch das zweite Ausgabeterminal (1145).

2. Vorrichtung (100;) nach Anspruch 1, weiter umfassend eine Signalverzerrungsbestimmeinheit (120;), bestimmend basierend auf Veränderungen im ersten Detektionssignal oder dem zweiten Detektionssignal, ob zumindest eine der Steigflankenzeitgebungsinformation und der Fallflankenzeitgebungsinformation des Digitalsignals verzerrt ist/wird.

3. Vorrichtung (100) nach Anspruch 2, weiter umfassend eine Rollback-Anweiseinheit (130;), anweisend eine Regeneration des Digitalsignals gemäß Ergebnissen der durch die Signalverzerrungsbestimmeinheit (120;) durchgeführten Bestimmung.

4. Vorrichtung (100;) nach Anspruch 1, wobei der erste Transistor (1121) und der zweite Transistor (1122) Feldeffekttransistoren eines P-Typs sind, der dritte Transistor (1141) und der vierte Transistor (1142) Feldeffekttransistoren eines N-Typs sind, das Digitalsignal eingegeben ist/wird an Gates der zweiten und dritten Transistoren (1122, 1141), und ein Taktsignal eingegeben ist/wird an einem Gate des ersten Transistors (1121), und ein inverses Taktsignal eingegeben ist/wird an einem Gate des vierten Transistors (1142).

5. Vorrichtung (100) nach Anspruch 4, wobei das erste Ausgabeterminal (1125) verbunden ist/wird an einem Drain des ersten Transistors (1121) und einem Source des zweiten Transistors (1122), und das erste Detektionssignal einen hohen Pegel aufweist als einen Vorgabewert.

6. Vorrichtung (100) nach Anspruch 4, wobei das zweite Ausgabeterminal (1145) verbunden ist/wird an einem Source des dritten Transistors (1141) und einem Drain des vierten Transistors (1142), und das zweite Detektionssignal einen niedrigen Pegel aufweist als einen Vorgabewert.

7. Vorrichtung (200), detektierend eine Signalverzerrung in Hochstrahlungsumgebungen, wobei die Vorrichtung (200) umfasst:
ein Signaleingabeterminal, empfangend ein Digital-

signal; und
 eine Single-Event-Upset-Detektionseinheit (210) (SEU-Detektionseinheit), detektierend, ob Information des durch das Signaleingabeterminal eingegebenen Digitalsignals verzerrt ist/wird, wobei die SEU-Detektionseinheit (210) ein Logikgatter (214; 2140), Kondensatoren (2123, 2124) und weiter eine Inverterschleife (212) umfasst, wobei das Logikgatter (214; 2140) beide Endsignale der Inverterschleife (212) durch ein erstes Eingabeterminal bzw. ein zweites Eingabeterminal empfängt, wobei die Inverterschleife (212) einen ersten Inverter (2121) und einen zweiten Inverter (2122) umfasst, wobei das erste Eingabeterminal des Logikgatters (214; 2140) verbunden ist/wird an ein Eingabeterminal des ersten Inverters (2121) und ein Ausgabeterminal (A; B) des zweiten Inverters (2122), und das zweite Eingabeterminal des Logikgatters (214; 2140) verbunden ist/wird an ein Ausgabeterminal (A; B) des ersten Inverters (2121) und ein Eingabeterminal des zweiten Inverters (2122).

8. Vorrichtung (200) nach Anspruch 7, weiter umfassend:
 eine Signalverzerrungsbestimmeinheit (220), bestimmend basierend auf einem von einem Logikgatter (214) ausgegebenen Detektionssignal, ob eine Signalverzerrung bewirkt ist/wird durch Strahlung; und
 eine Rollback-Anweiseinheit (230), anweisend eine Regeneration des Digitalsignals entsprechend Ergebnissen der durch die Signalverzerrungsbestimmeinheit (220) durchgeführten Bestimmung.

9. Vorrichtung (200) nach Anspruch 7, wobei die SEU-Detektionseinheit (210) weiter eine Inverterschleife (212) umfasst, wobei zwei Kondensatoren (2123; 2124) an beiden Endsignalen der Inverterschleife (212) ein Kippen von logischen Werten hemmen bzw. verhindern kann.

10. Analog-Digital-Wandler (300), detektierend eine Signalverzerrung in Hochstrahlungsumgebungen, wobei der Analog-Digital-Wandler (300) umfasst:
 einen ersten Digital-Analog-Wandlerabschnitt (312);
 einen zweiten Digital-Analog-Wandlerabschnitt (314); und
 eine Analog-Single-Event-Transient-Detektionseinheit (320) (ASET-Detektionseinheit), empfangend Ausgabesignale der ersten und zweiten Digital-Analog-Wandlerabschnitte (312, 314) als ein erstes Eingabesignal bzw. ein zweites Eingabesignal, wobei die ASET-Detektionseinheit (320) jeweils die ersten und zweiten Eingabesignale vergleicht mit einem voreingestellten Referenzsignal.

11. Analog-Digital-Wandler (300) nach Anspruch 10, wobei die ASET-Detektionseinheit (320)

umfasst:

einen ersten Komparator (322), ausgehend ein erstes Ausgabesignal durch Vergleichen des ersten Eingabesignals mit dem Referenzsignal; und
 einen zweiten Komparator (324), ausgehend ein zweites Ausgabesignal durch Vergleichen des zweiten Eingabesignals mit dem Referenzsignal.

12. Analog-Digital-Wandler (300) nach Anspruch 11, weiter umfassend:

eine Signalverzerrungsbestimmeinheit (330), vergleichend das erste Ausgabesignal mit dem zweiten Ausgabesignal zum Bestimmen, ob eine Signalverzerrung bewirkt ist/wird durch Strahlung; und
 eine Rollback-Anweiseinheit (340), anweisend eine Regeneration eines Digitalsignals gemäß Ergebnissen der durch die Signalverzerrungsbestimmeinheit (330) durchgeführten Bestimmung.

13. Analog-Digital-Wandler (300) nach Anspruch 10, weiter umfassend eine Sukzessivapproximationsregister-Logikeinheit (350) (SAR-Logikeinheit), wobei die SAR-Logikeinheit (350) detektiert, ob eine an der SAR-Logikeinheit (350) eingegebene Digitalsignalinformation verzerrt ist/wird durch ein DSET oder SEU.

Es folgen 11 Seiten Zeichnungen

Anhängende Zeichnungen

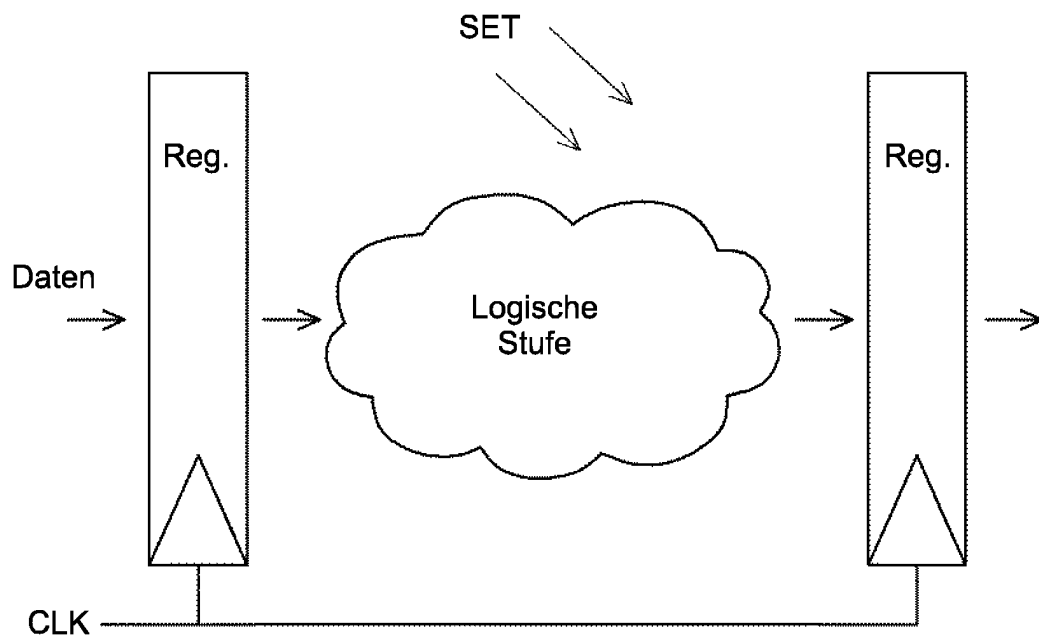


Fig. 1

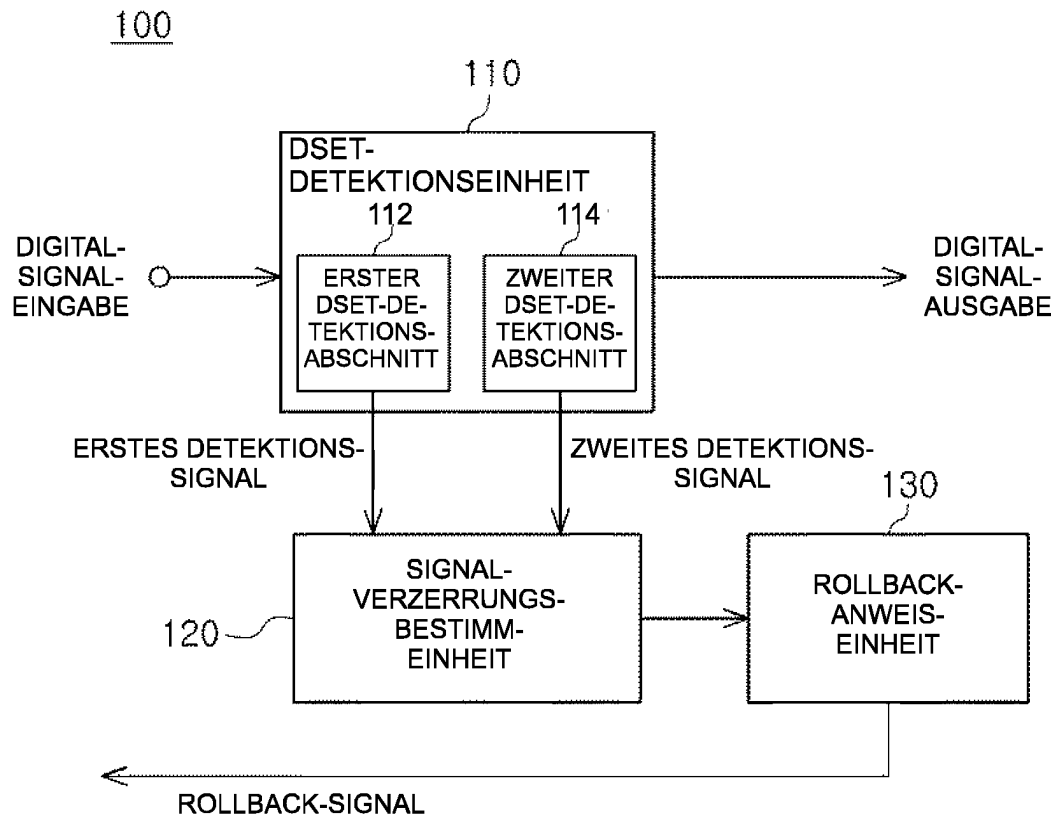


Fig. 2

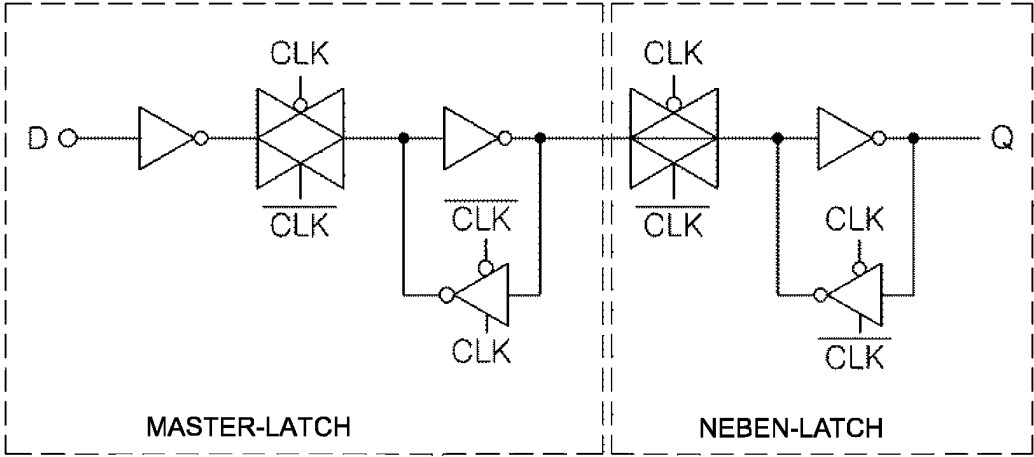
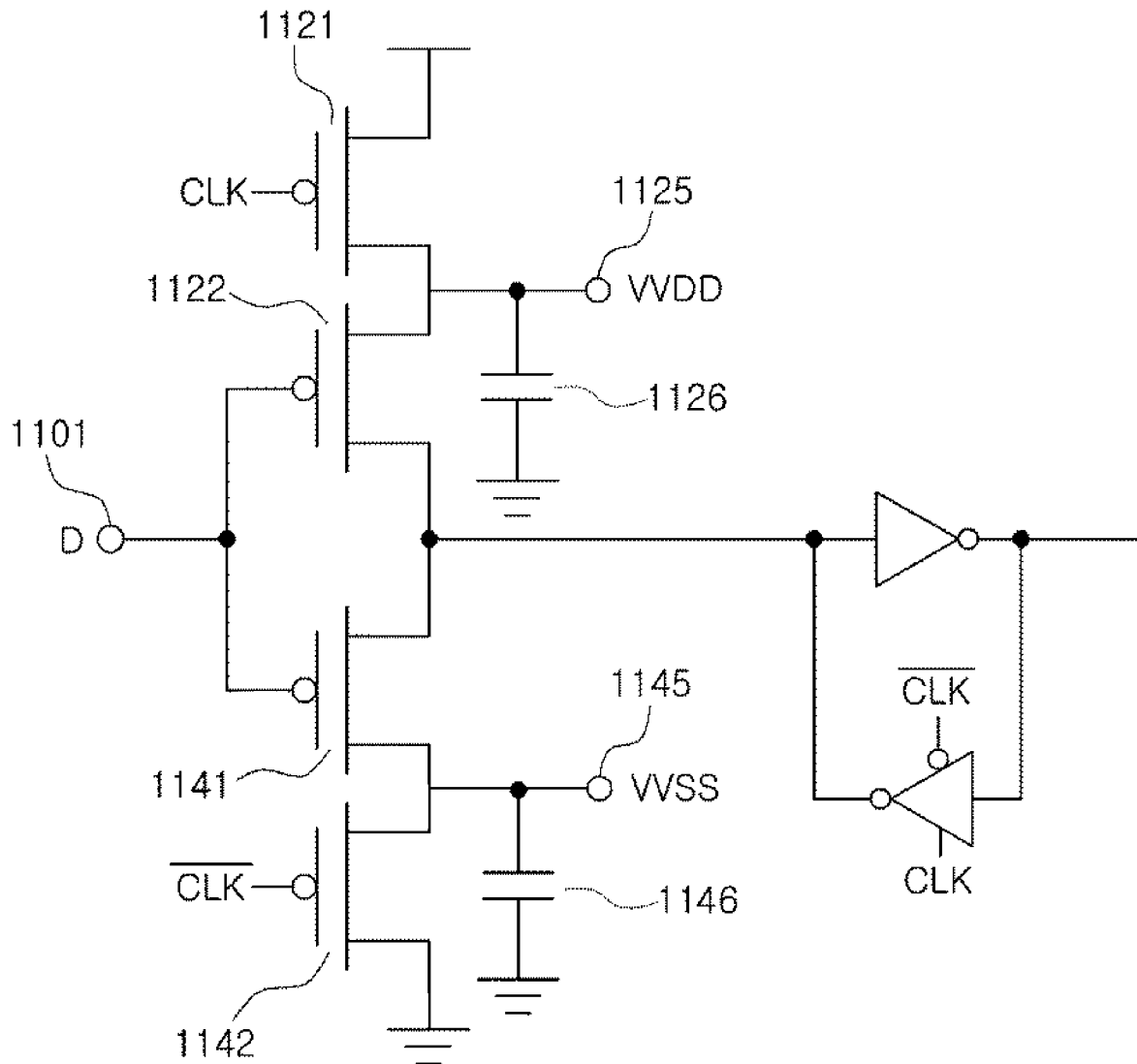
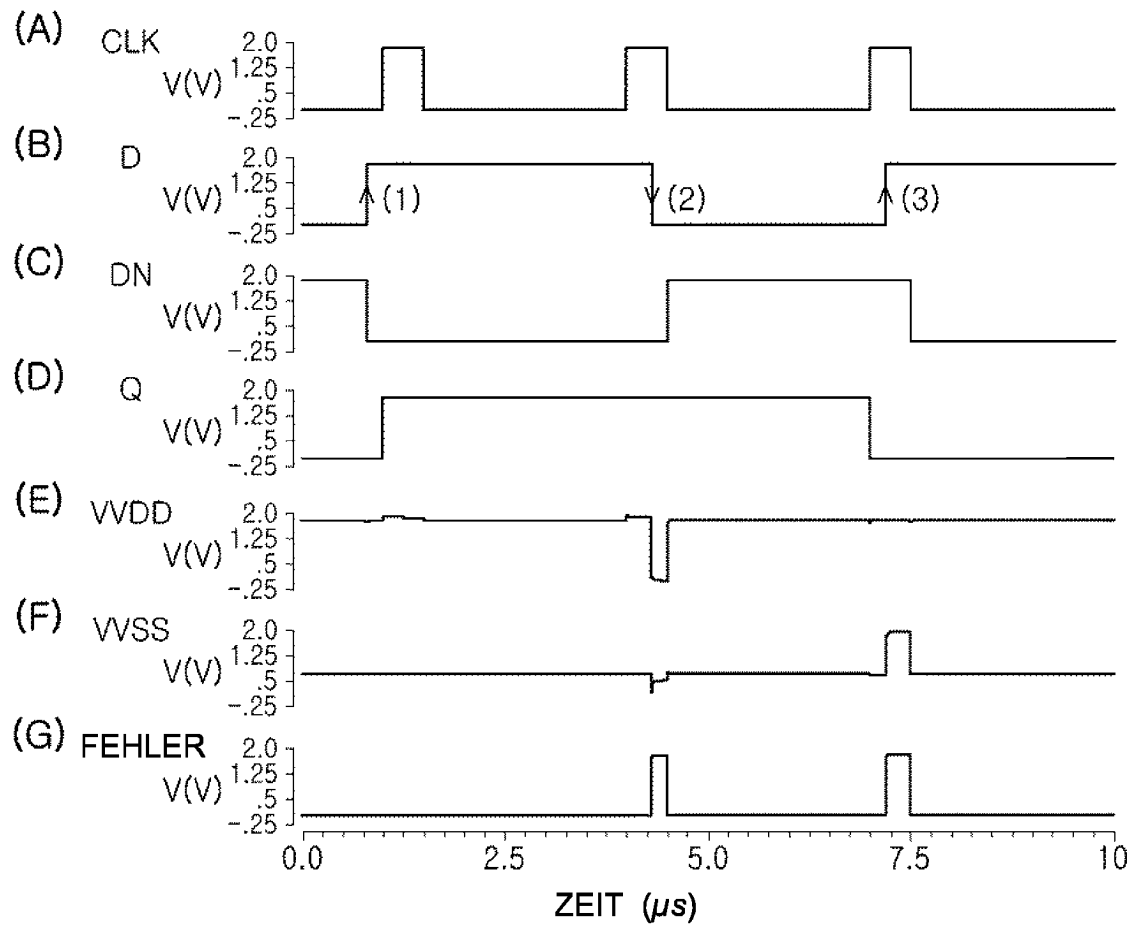
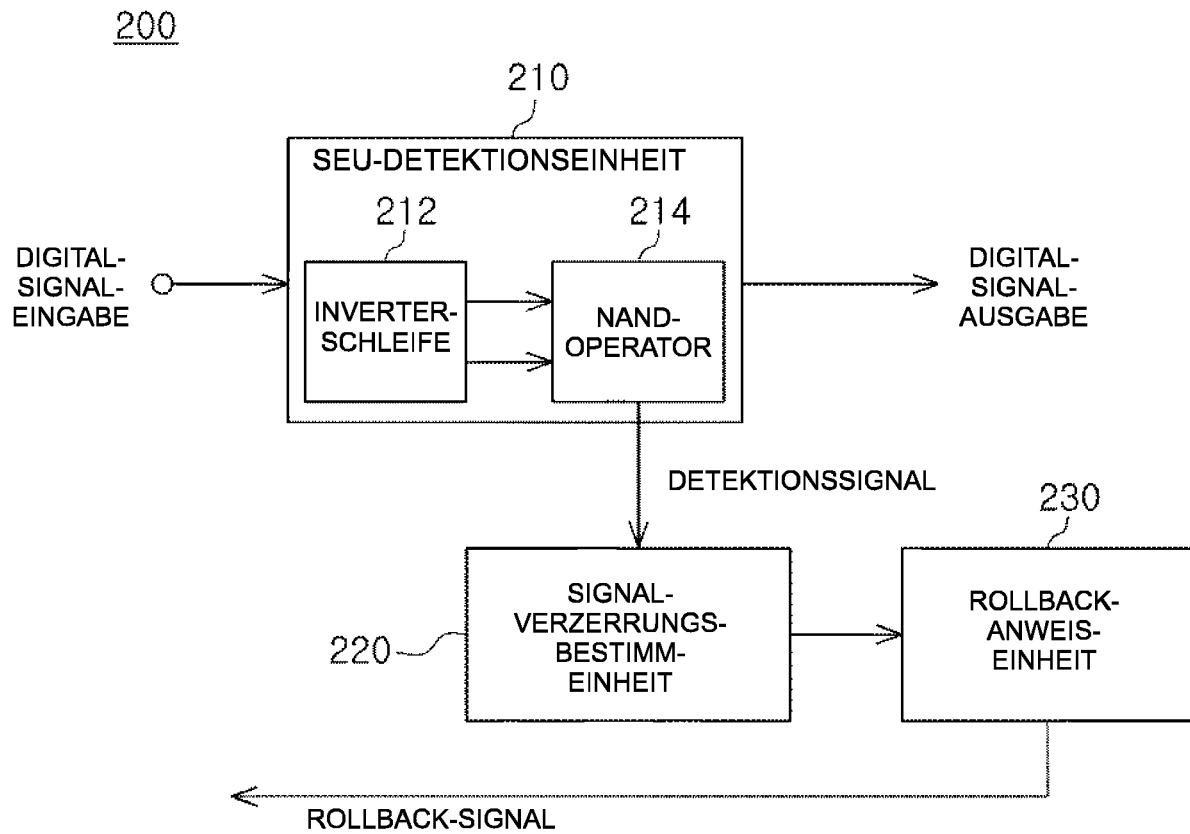


Fig. 3

Stand der Technik

**Fig. 4**

**Fig. 5**

**Fig. 6**

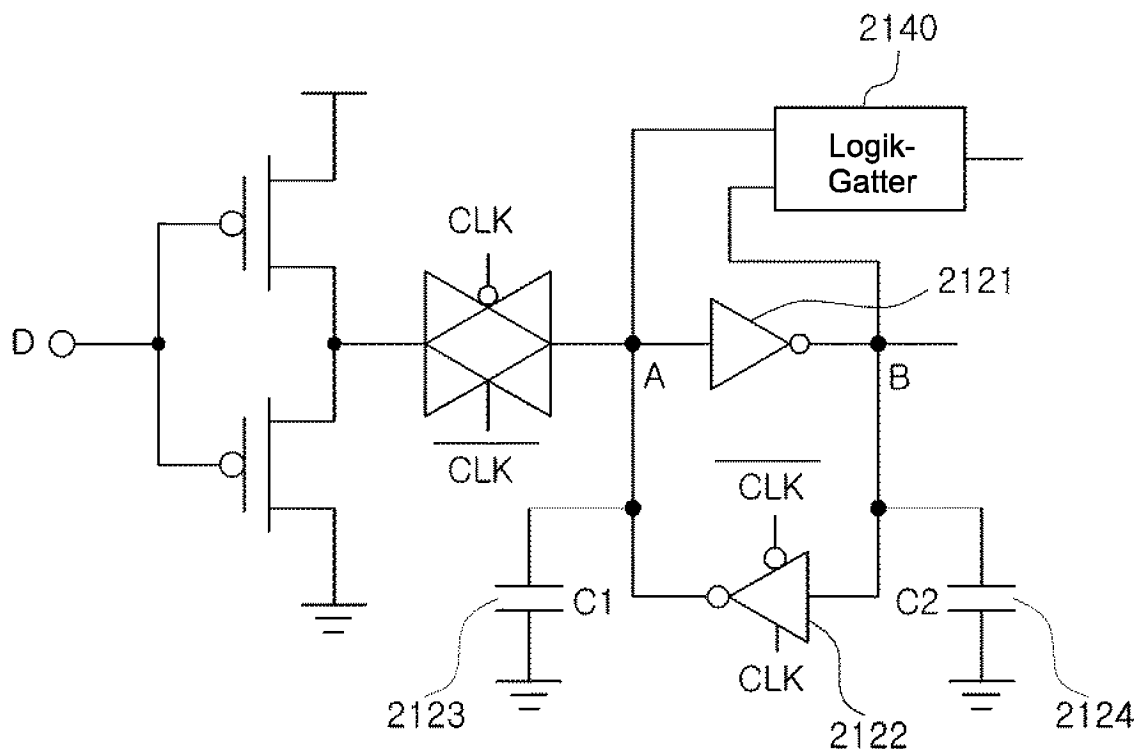
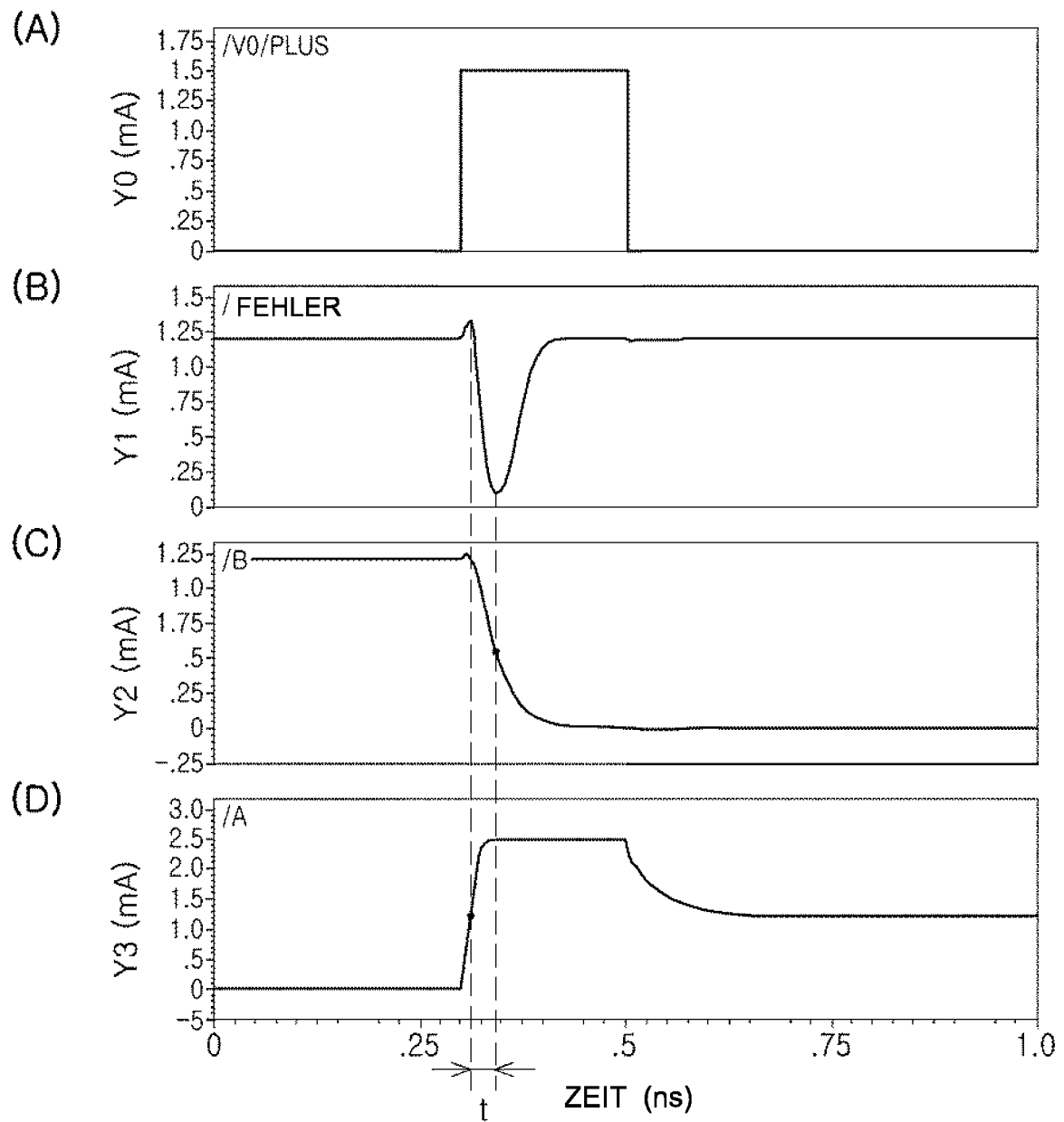
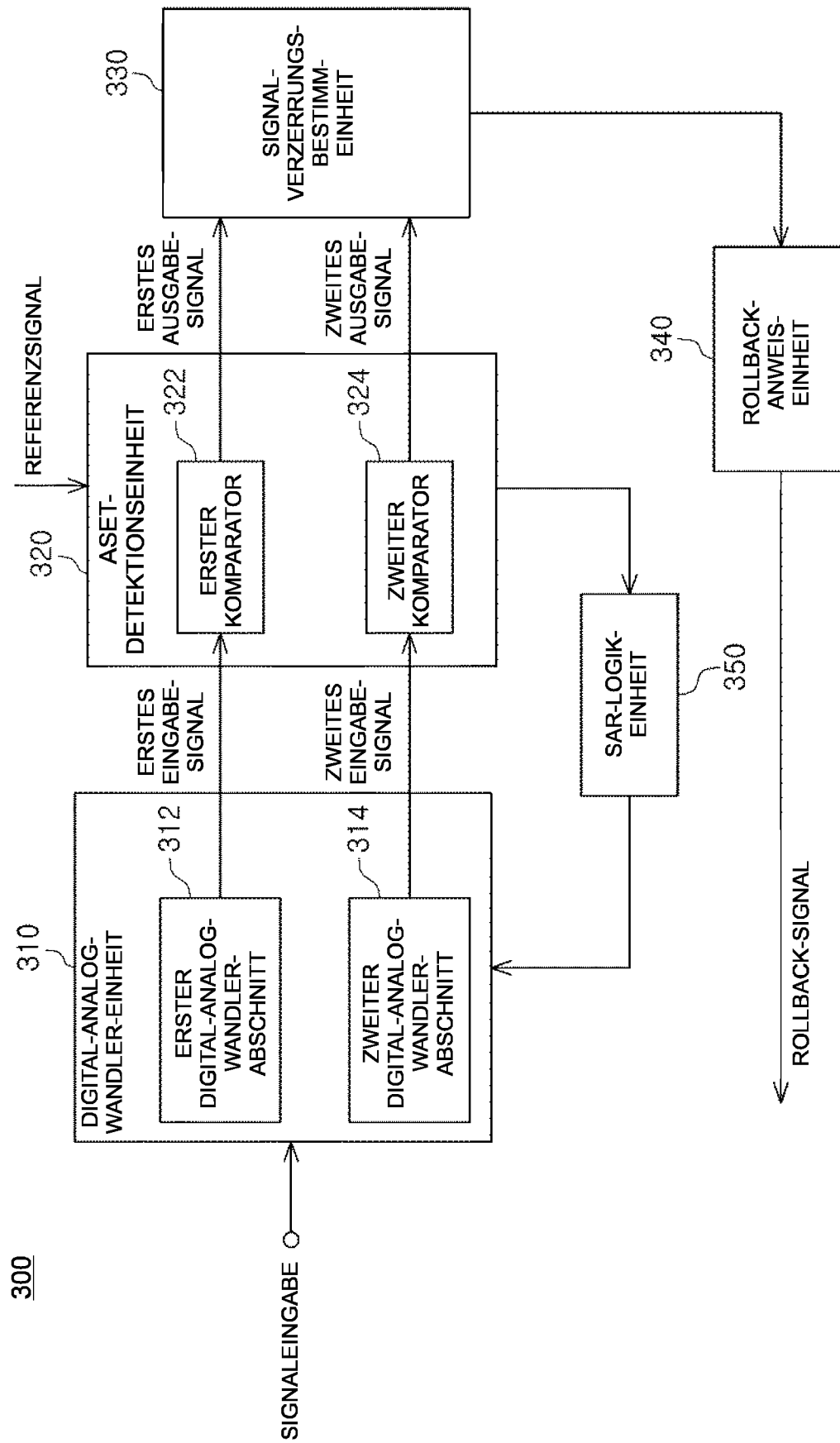
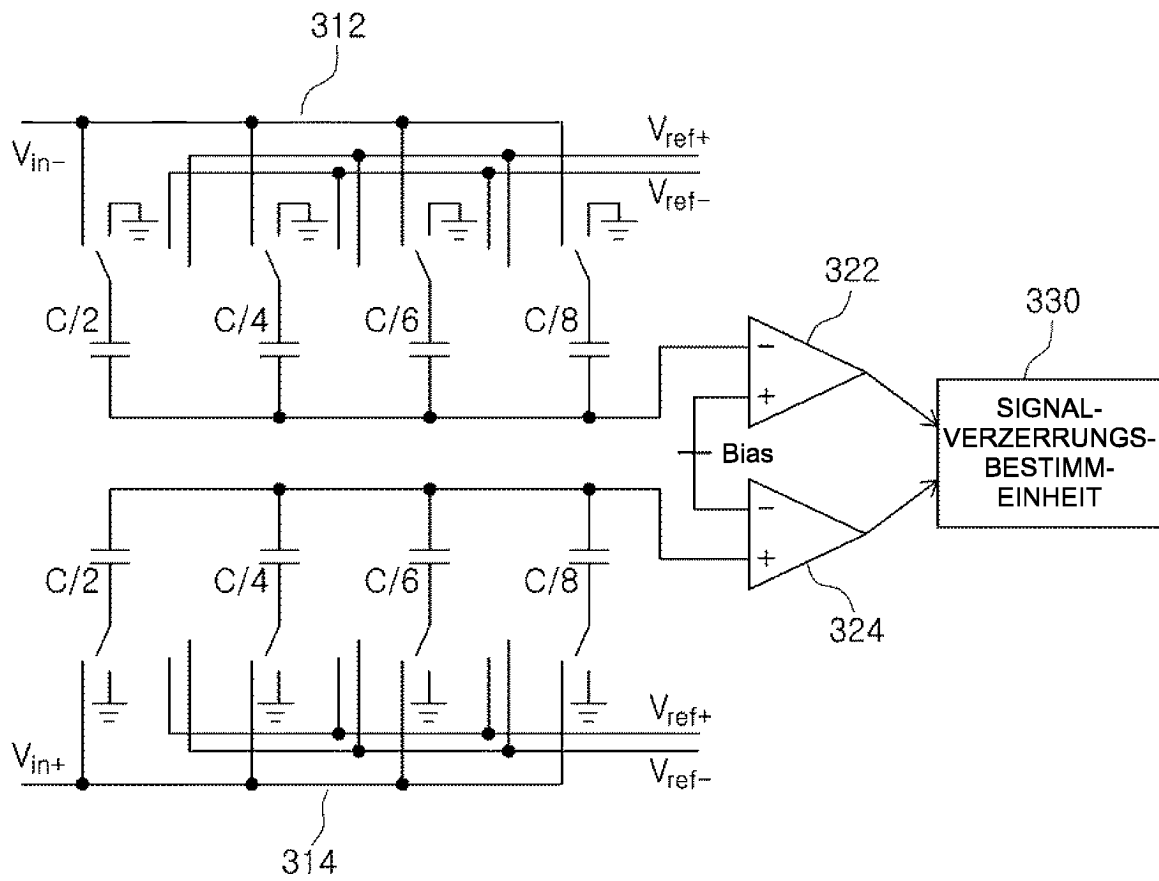


Fig. 7

**Fig. 8**

**Fig. 9**

**Fig. 10**

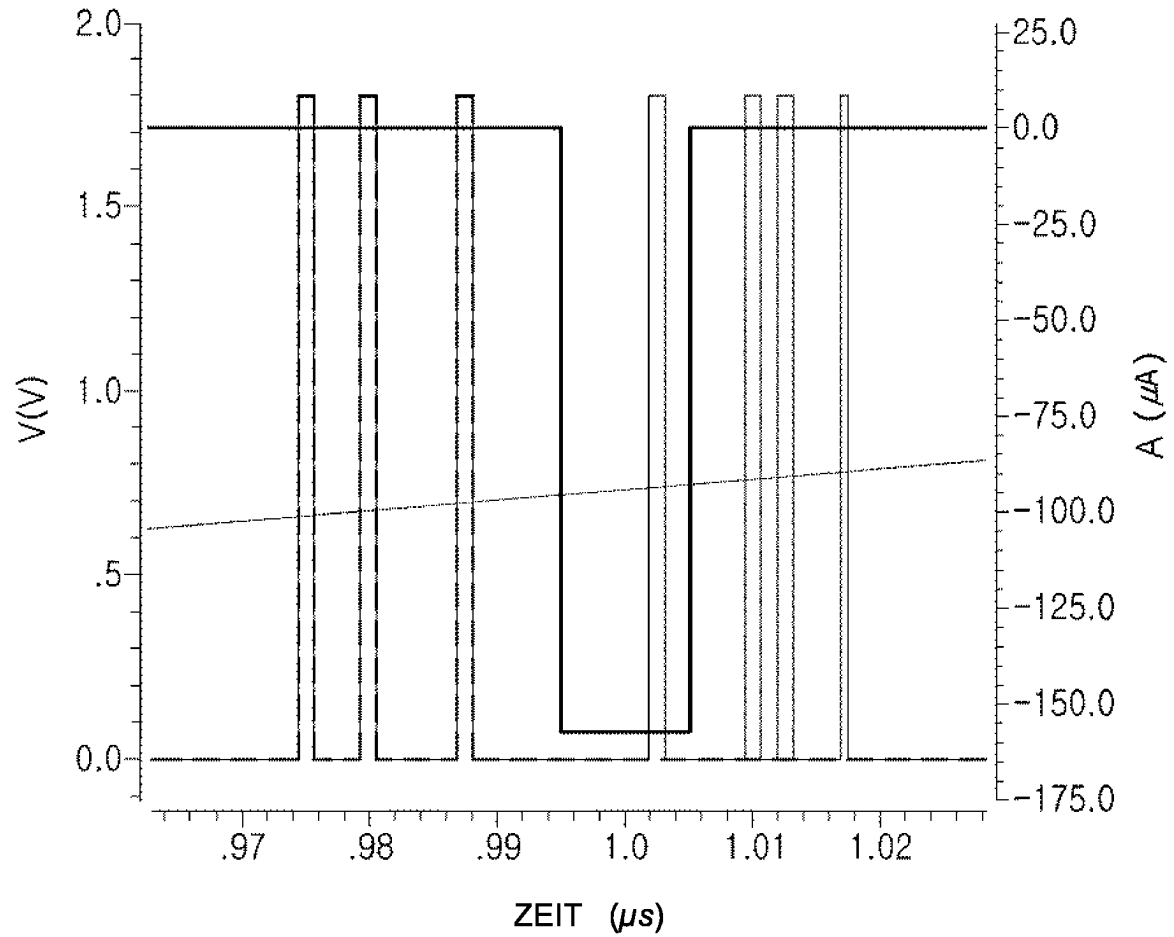


Fig. 11