



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2014-0023749  
(43) 공개일자 2014년02월27일

(51) 국제특허분류(Int. Cl.)  
G05F 1/565 (2006.01) G05F 1/567 (2006.01)  
(21) 출원번호 10-2012-0090135  
(22) 출원일자 2012년08월17일  
심사청구일자 없음

(71) 출원인  
에스케이하이닉스 주식회사  
경기도 이천시 부발읍 경충대로 2091  
(72) 발명자  
김영란  
서울 송파구 석촌호수로 169, 105동 204호 (잠실동, 레이크팰리스)  
박재범  
서울 송파구 석촌호수로 169, 104동 2101호 (잠실동, 레이크팰리스)  
이경연  
충북 청주시 상당구 중흥로 71, 105동 1203호 (용암동, 건영아파트)  
(74) 대리인  
김성남

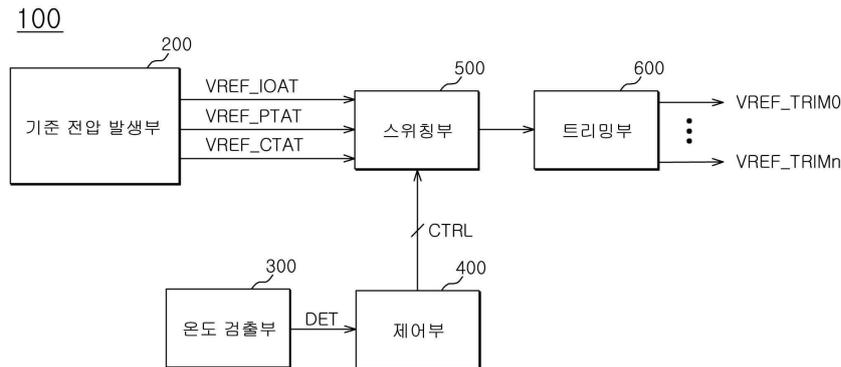
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **반도체 장치의 기준 전압 발생 회로**

**(57) 요약**

다양한 온도 특성을 갖는 기준 전압을 해당 구성의 온도 특성에 맞도록 선택적으로 제공할 수 있도록 한 반도체 장치의 기준 전압 발생 회로에 관한 것으로, 서로 다른 온도 특성을 갖는 복수의 기준 전압을 생성하도록 구성된 기준 전압 발생부; 제어 신호에 응답하여 상기 복수의 기준 전압 중에서 하나를 선택하여 출력하도록 구성된 스위칭부; 온도 변화를 검출하여 온도 검출 신호를 출력하도록 구성된 온도 검출부; 및 상기 온도 검출 신호에 응답하여 상기 제어 신호를 생성하도록 구성된 제어부를 포함한다.

**대표도** - 도2



## 특허청구의 범위

### 청구항 1

서로 다른 온도 특성을 갖는 복수의 기준 전압을 생성하도록 구성된 기준 전압 발생부;  
 제어 신호에 응답하여 상기 복수의 기준 전압 중에서 하나를 선택하여 출력하도록 구성된 스위칭부;  
 온도 변화를 검출하여 온도 검출 신호를 출력하도록 구성된 온도 검출부; 및  
 상기 온도 검출 신호에 응답하여 상기 제어 신호를 생성하도록 구성된 제어부를 포함하는 반도체 장치의 기준 전압 발생 회로.

### 청구항 2

제 1 항에 있어서,  
 상기 복수의 기준 전압은  
 온도 변화와 상관없이 일정한 레벨을 유지하는 특성을 갖는 제 1 기준 전압,  
 온도가 증가함에 따라 레벨이 상승하는 특성을 갖는 제 2 기준 전압, 또는  
 온도가 증가함에 따라 레벨이 하강하는 특성을 갖는 제 3 기준 전압 중에서 둘 이상을 포함하는 반도체 장치의 기준 전압 발생 회로.

### 청구항 3

제 1 항에 있어서,  
 상기 스위칭부는  
 다중화기를 포함하는 반도체 장치의 기준 전압 발생 회로.

### 청구항 4

제 1 항에 있어서,  
 상기 제어부는  
 내부의 설정 값과 상기 온도 검출 신호를 비교하여 온도 변화를 판단하고, 그 판단결과에 해당하는 상기 복수의 기준 전압 중에서 하나가 선택되도록 하기 위한 상기 제어 신호를 생성하도록 구성되는 반도체 장치의 기준 전압 발생 회로.

### 청구항 5

제 1 항에 있어서,  
 상기 스위칭부의 출력을 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 전압을 생성하도록 구성되는 트 리밍부를 더 포함하는 반도체 장치의 기준 전압 발생 회로.

### 청구항 6

서로 다른 온도 특성을 갖는 복수의 기준 전압을 생성하도록 구성된 기준 전압 발생부;  
 복수의 제어 신호에 각각 응답하여 상기 복수의 기준 전압 중에서 하나를 각각 선택하여 출력하도록 구성된 복 수의 스위칭부;  
 온도 변화를 검출하여 온도 검출 신호를 출력하도록 구성된 온도 검출부; 및  
 상기 온도 검출 신호에 응답하여 상기 복수의 스위칭부가 상기 복수의 기준 전압 중에서 서로 다른 하나를 각각 선택하기 위한 상기 복수의 제어 신호를 생성하도록 구성된 제어부를 포함하는 반도체 장치의 기준 전압 발생 회로.

**청구항 7**

제 6 항에 있어서,  
 상기 복수의 기준 전압은  
 온도 변화와 상관없이 일정한 레벨을 유지하는 특성을 갖는 제 1 기준 전압,  
 온도가 증가함에 따라 레벨이 상승하는 특성을 갖는 제 2 기준 전압, 또는  
 온도가 증가함에 따라 레벨이 하강하는 특성을 갖는 제 3 기준 전압 중에서 둘 이상을 포함하는 반도체 장치의  
 기준 전압 발생 회로.

**청구항 8**

제 6 항에 있어서,  
 상기 복수의 스위칭부는  
 각각 다중화기를 포함하는 반도체 장치의 기준 전압 발생 회로.

**청구항 9**

제 6 항에 있어서,  
 상기 제어부는  
 내부의 설정 값과 상기 온도 검출 신호를 비교하여 온도 변화를 판단한 결과에 따라 상기 복수의 스위칭부가 상  
 기 복수의 기준 전압 중에서 서로 다른 하나를 각각 선택하도록 하기 위한 상기 복수의 제어 신호를 생성하도록  
 구성되는 반도체 장치의 기준 전압 발생 회로.

**청구항 10**

제 6 항에 있어서,  
 서로 다른 복수의 설정 값과 상기 온도 검출 신호를 각각 비교하여 온도 변화를 판단한 결과에 따라 상기 복수  
 의 제어 신호를 생성하도록 구성하는 반도체 장치의 기준 전압 발생 회로.

**청구항 11**

제 6 항에 있어서,  
 상기 복수의 스위칭부의 출력을 각각의 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 전압을 생성하도  
 록 구성되는 복수의 트리밍부를 더 포함하는 반도체 장치의 기준 전압 발생 회로.

**명세서**

**기술분야**

[0001] 본 발명은 반도체 장치에 관한 것으로서, 특히 반도체 장치의 기준 전압 발생 회로에 관한 것이다.

**배경기술**

[0002] 반도체 장치 예를 들어, 반도체 메모리는 내부에서 사용되는 각종 동작 전압을 생성하기 위한 기준으로서, 기준 전압을 사용하며, 상기 기준 전압을 생성하기 위해 반도체 메모리 내부에 기준 전압 발생 회로가 구비된다.

[0003] 도 1에 도시된 바와 같이, 종래의 기술에 따른 반도체 장치의 기준 전압 발생 회로(1)는 기준 전압 발생부(2) 및 트리밍부(3)를 포함한다.

[0004] 기준 전압 발생부(2)는 기준 전압(VREF)을 생성한다.

[0005] 트리밍부(3)는 기준 전압(VREF)에 대한 트리밍(Trimming) 동작을 수행하여 복수의 기준 전압(VREF0 ~ VREFn)을 생성한다.

- [0006] 트리밍부(3)는 분배 저항을 통해 기준 전압(VREF)을 서로 다른 분배비로 분배하여 복수의 기준 전압(VREF0 ~ VREFn)을 생성할 수 있다.
- [0007] 복수의 기준 전압(VREF0 ~ VREFn)은 반도체 장치 내의 각종 동작 전압을 생성하는 기준으로 사용된다.
- [0008] 이때 기준 전압(VREF)은 온도 변화에 상관없이 일정한 레벨을 유지하는 특성을 가지도록 생성된다.
- [0009] 따라서 복수의 기준 전압(VREF0 ~ VREFn) 또한 온도 변화에 상관없이 일정한 레벨을 유지하는 특성을 가지게 된다.
- [0010] 그러나 반도체 메모리의 각종 구성을 살펴보면, 필요에 따라 온도 변화에 따른 오프셋 성분을 보상할 필요가 있다.
- [0011] 예를 들어, 셀(Cell) 구조를 살펴보면, 트랜지스터와 커패시터로 이루어지는데, 트랜지스터 특히, NMOS 트랜지스터의 경우 온도 저하에 따른 문턱전압이 증가하게 된다.
- [0012] 이와 같이, 온도 저하에 따라 트랜지스터의 문턱전압이 증가하는 경우, 트랜지스터의 게이트 전압을 상승시켜야 한다.
- [0013] 그러나 상술한 바와 같이, 온도 변화에 상관없이 일정하게 유지되는 전압을 사용할 경우, 동작 특성을 저하시키게 된다.
- [0014] 또한 지연 회로의 경우에도, 상술한 온도 변화에 따른 특성 변화가 발생할 수 있는데, 온도 변화에 상관없이 일정하게 유지되는 전압을 사용할 경우, 동작 특성을 저하시키게 된다.

**발명의 내용**

**해결하려는 과제**

- [0015] 본 발명의 실시예는 다양한 온도 특성을 갖는 기준 전압을 제공할 수 있도록 한 반도체 장치의 기준 전압 발생 회로를 제공하고자 한다.
- [0016] 본 발명의 실시예는 다양한 온도 특성을 갖는 기준 전압을 해당 구성의 온도 특성에 맞도록 선택적으로 제공할 수 있도록 한 반도체 장치의 기준 전압 발생 회로를 제공하고자 한다.

**과제의 해결 수단**

- [0017] 본 발명의 실시예는 서로 다른 온도 특성을 갖는 복수의 기준 전압을 생성하도록 구성된 기준 전압 발생부; 제어 신호에 응답하여 상기 복수의 기준 전압 중에서 하나를 선택하여 출력하도록 구성된 스위칭부; 온도 변화를 검출하여 온도 검출 신호를 출력하도록 구성된 온도 검출부; 및 상기 온도 검출 신호에 응답하여 상기 제어 신호를 생성하도록 구성된 제어부를 포함할 수 있다.
- [0018] 본 발명의 실시예는 서로 다른 온도 특성을 갖는 복수의 기준 전압을 생성하도록 구성된 기준 전압 발생부; 복수의 제어 신호에 각각 응답하여 상기 복수의 기준 전압 중에서 하나를 각각 선택하여 출력하도록 구성된 복수의 스위칭부; 온도 변화를 검출하여 온도 검출 신호를 출력하도록 구성된 온도 검출부; 및 상기 온도 검출 신호에 응답하여 상기 복수의 스위칭부가 상기 복수의 기준 전압 중에서 서로 다른 하나를 각각 선택하기 위한 상기 복수의 제어 신호를 생성하도록 구성된 제어부를 포함할 수 있다.

**발명의 효과**

- [0019] 본 발명의 실시예는 온도 변화에 적절히 대응하여 반도체 장치의 동작 성능을 향상시킬 수 있다.

**도면의 간단한 설명**

- [0020] 도 1은 종래의 기술에 따른 반도체 장치의 기준 전압 발생 회로(1)의 블록도,
- 도 2는 본 발명의 실시예에 따른 반도체 장치의 기준 전압 발생 회로(100)의 블록도이고,
- 도 3은 본 발명의 다른 실시예에 따른 반도체 장치의 기준 전압 발생 회로(101)의 블록도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 이하에서는 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하기로 한다.
- [0022] 도 2는 본 발명의 실시예에 따른 반도체 장치의 기준 전압 발생 회로(100)의 블록도이다.
- [0023] 도 2에 도시된 바와 같이, 본 발명의 실시예에 따른 반도체 장치의 기준 전압 발생 회로(100)는 기준 전압 발생부(200), 온도 검출부(300), 제어부(400) 및 스위칭부(500) 및 트리밍부(600)를 포함한다.
- [0024] 기준 전압 발생부(200)는 서로 다른 온도 특성을 갖는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT)을 발생하도록 구성된다.
- [0025] 제 1 기준 전압(VREF\_IOAT)은 온도 변화와 상관없이 일정한 레벨을 유지하는 특성을 갖는 온도 독립형(Independent of Absolute Temperature type) 기준 전압이고,
- [0026] 제 2 기준 전압(VREF\_PTAT)은 온도가 증가함에 따라 레벨이 상승하는 특성을 갖는 온도 비례형(Proportion to Absolute Temperature type) 기준 전압이며,
- [0027] 제 3 기준 전압(VREF\_CTAT)은 온도가 증가함에 따라 레벨이 하강하는 특성을 갖는 온도 반비례형(Complementary to Absolute Temperature type) 기준 전압이다.
- [0028] 기준 전압 발생부(200)는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 어느 하나, 예를 들어, 제 1 기준 전압(VREF\_IOAT)을 생성하고, 제 1 기준 전압(VREF\_IOAT)을 온도 변화에 따라 저항값이 상승하는 가변 저항과, 온도 변화에 따라 저항값이 하강하는 가변 저항에 각각 인가함으로써 제 2 및 제 3 기준 전압(VREF\_PTAT, VREF\_CTAT)을 생성할 수 있다.
- [0029] 스위칭부(500)는 제어 신호(CTRL)에 응답하여 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하여 출력하도록 구성된다.
- [0030] 스위칭부(500)는 다중화기(Multiplexer)로 구성할 수 있다.
- [0031] 트리밍부(600)는 스위칭부(500)의 출력력을 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 기준 전압(VREF\_TRIM0 ~ VREF\_TRIMn)을 생성하도록 구성된다.
- [0032] 온도 검출부(300)는 온도 변화 예를 들어, 반도체 장치의 내부 온도 변화 또는 주변 온도 변화를 검출하여 온도 검출 신호(DET)를 출력하도록 구성된다.
- [0033] 온도 검출부(300)는 온도 검출 신호(DET)를 아날로그 또는 디지털 형태로 출력할 수 있다.
- [0034] 이때 온도 검출부(300)가 디지털 코드 형태의 온도 검출 신호(DET)를 생성하도록 구성된 것이라 가정한다.
- [0035] 제어부(400)는 온도 검출 신호(DET)에 응답하여 제어 신호(CTRL)를 생성하도록 구성된다.
- [0036] 제어부(400)는 내부의 설정 코드와 온도 검출 신호(DET) 즉, 디지털 코드를 비교하여 현재 온도가 설정 온도 범위의 최고 값에 비해 높은지, 설정 온도 범위의 최저 값에 비해 낮은지 또는 설정 온도 범위 이내인지 판단하고, 그 판단결과에 해당하는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중의 하나가 선택되도록 하기 위한 제어 신호(CTRL)를 생성하도록 구성된다.
- [0037] 예를 들어, 현재 온도가 설정 온도 범위 이내이면, 제어부(400)는 제 1 기준 전압(VREF\_IOAT)이 선택되도록 하기 위한 제어 신호(CTRL)를 생성할 수 있다.
- [0038] 현재 온도가 설정 온도 범위의 최저 값에 비해 낮으면, 제어부(400)는 제 2 기준 전압(VREF\_PTAT)이 선택되도록 하기 위한 제어 신호(CTRL)를 생성할 수 있다.
- [0039] 현재 온도가 설정 온도 범위의 최고 값에 비해 높으면, 제어부(400)는 제 3 기준 전압(VREF\_CTAT)이 선택되도록 하기 위한 제어 신호(CTRL)를 생성할 수 있다.
- [0040] 이때 상술한 설명은 온도 조건에 따른 기준 전압 선택의 일 예를 든 것일 뿐, 온도 조건에 따라 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하는 것은 제어부(400)의 로직 회로 프로그래밍에 따라 달라질 수 있다.
- [0041] 이때 제어 신호(CTRL)는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하기 위한 것이므로 2 비트(bit) 이상으로 구성될 수 있다.

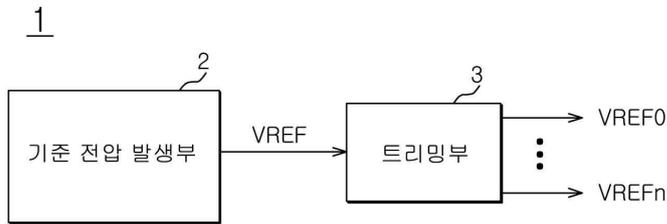
- [0042] 물론 제어 신호(CTRL)가 아날로그 형태인 경우, 하나의 신호 라인을 사용할 수 있다.
- [0043] 스위칭부(500)는 제어 신호(CTRL)에 응답하여 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하여 출력하도록 구성된다.
- [0044] 스위칭부(500)는 다중화기(Multiplexer)로 구성할 수 있다.
- [0045] 트리밍부(600)는 스위칭부(500)의 출력을 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 기준 전압(VREF\_TRIMO ~ VREF\_TRIMn)을 생성하도록 구성된다.
- [0046] 반도체 장치는 온도 특성이 서로 다른 기준 전압을 사용할 필요가 있다.
- [0047] 예를 들어, 회로 블록 A에서는 제 1 기준 전압(VREF\_IOAT)이 필요하고, 회로 블록 B에서는 온도 조건에 따라 제 2 기준 전압(VREF\_PTAT) 또는 제 3 기준 전압(VREF\_CTAT)이 필요할 수 있다.
- [0048] 따라서 본 발명의 다른 실시예는 온도 조건에 따라 서로 다른 온도 특성을 갖는 기준 전압이 서로 다른 회로 구성에 제공될 수 있도록 한 것이다.
- [0049] 도 3은 본 발명의 다른 실시예에 따른 반도체 장치의 기준 전압 발생 회로(101)의 블록도이다.
- [0050] 도 3에 도시된 바와 같이, 본 발명의 실시예에 따른 반도체 장치의 기준 전압 발생 회로(101)는 기준 전압 발생부(200), 온도 검출부(300), 제어부(401), 제 1 스위칭부(501), 제 2 스위칭부(502), 제 1 트리밍부(601) 및 제 2 트리밍부(602)를 포함한다.
- [0051] 기준 전압 발생부(200)는 서로 다른 온도 특성을 갖는 복수의 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT)을 발생하도록 구성된다.
- [0052] 제 1 기준 전압(VREF\_IOAT)은 온도 변화와 상관없이 일정한 레벨을 유지하는 특성을 갖는 온도 독립형(Independent of Absolute Temperature type) 기준 전압이고,
- [0053] 제 2 기준 전압(VREF\_PTAT)은 온도가 증가함에 따라 레벨이 상승하는 특성을 갖는 온도 비례형(Proportion to Absolute Temperature type) 기준 전압이며,
- [0054] 제 3 기준 전압(VREF\_CTAT)은 온도가 증가함에 따라 레벨이 하강하는 특성을 갖는 온도 반비례형(Complementary to Absolute Temperature type) 기준 전압이다.
- [0055] 기준 전압 발생부(200)는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 어느 하나, 예를 들어, 제 1 기준 전압(VREF\_IOAT)을 생성하고, 제 1 기준 전압(VREF\_IOAT)을 온도 변화에 따라 저항값이 상승하는 가변 저항과, 온도 변화에 따라 저항값이 하강하는 가변 저항에 각각 인가함으로써 제 2 및 제 3 기준 전압(VREF\_PTAT, VREF\_CTAT)을 생성할 수 있다.
- [0056] 제 1 스위칭부(501)는 제 1 제어 신호(CTRL1)에 응답하여 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하여 출력하도록 구성된다.
- [0057] 제 2 스위칭부(502)는 제 2 제어 신호(CTRL2)에 응답하여 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하여 출력하도록 구성된다.
- [0058] 제 1 스위칭부(501) 및 제 2 스위칭부(502)는 각각 다중화기(Multiplexer)로 구성할 수 있다.
- [0059] 제 1 트리밍부(601)는 제 1 스위칭부(501)의 출력을 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 기준 전압(VREF\_TRIMA0 ~ VREF\_TRIMAn)을 생성하도록 구성된다.
- [0060] 제 2 트리밍부(602)는 제 2 스위칭부(502)의 출력을 분배 저항을 통해 서로 다른 분배비로 분배하여 복수의 기준 전압(VREF\_TRIMBO ~ VREF\_TRIMBn)을 생성하도록 구성된다.
- [0061] 온도 검출부(300)는 온도 변화 예를 들어, 반도체 장치의 내부 온도 변화 또는 주변 온도 변화를 검출하여 온도 검출 신호(DET)를 출력하도록 구성된다.
- [0062] 온도 검출부(300)는 온도 검출 신호(DET)를 아날로그 또는 디지털 형태로 출력할 수 있다.

- [0063] 이때 온도 검출부(300)가 디지털 코드 형태의 온도 검출 신호(DET)를 생성하도록 구성된 것이라 가정한다.
- [0064] 제어부(401)는 온도 검출 신호(DET)에 응답하여 제 1 제어 신호(CTRL1) 및 제 2 제어 신호(CTRL2)를 생성하도록 구성된다.
- [0065] 제어부(401)는 온도 검출 신호(DET)에 응답하여 제 1 스위칭부(501)와 제 2 스위칭부(502)가 서로 다른 온도 특성의 기준 전압을 선택하도록 하기 위한 제 1 제어 신호(CTRL1) 및 제 2 제어 신호(CTRL2)를 생성하도록 구성된다.
- [0066] 제어부(401)는 내부의 설정 코드와 온도 검출 신호(DET) 즉, 디지털 코드를 비교하여 현재 온도가 설정 온도 범위의 최고 값에 비해 높은지, 설정 온도 범위의 최저 값에 비해 낮은지 또는 설정 온도 범위 이내인지 판단하고, 그 판단결과에 해당하는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중의 하나가 각각 선택되도록 하기 위한 제 1 제어 신호(CTRL1) 및 제 2 제어 신호(CTRL2)를 생성하도록 구성될 수 있다.
- [0067] 예를 들어, 현재 온도가 설정 온도 범위의 최저 값에 비해 낮으면, 제어부(401)는 제 1 스위칭부(501)가 제 2 기준 전압(VREF\_PTAT)을 선택하기 위한 제 1 제어 신호(CTRL1)를 생성하는 반면, 제 2 스위칭부(502)가 제 3 기준 전압(VREF\_CTAT)을 선택하기 위한 제 2 제어 신호(CTRL2)를 생성할 수 있다.
- [0068] 현재 온도가 설정 온도 범위의 최고 값에 비해 높으면, 제어부(401)는 제 1 스위칭부(501)가 제 3 기준 전압(VREF\_CTAT)을 선택하기 위한 제 1 제어 신호(CTRL1)를 생성하는 반면, 제 2 스위칭부(502)가 제 2 기준 전압(VREF\_PTAT)을 선택하기 위한 제 2 제어 신호(CTRL2)를 생성할 수 있다.
- [0069] 이때 상술한 설명은 온도 조건에 따른 기준 전압 선택의 일 예를 든 것일 뿐, 온도 조건에 따라 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하는 것은 제어부(401)의 로직 회로 프로그래밍에 따라 달라질 수 있다.
- [0070] 이때 제 1 제어 신호(CTRL1) 및 제 2 제어 신호(CTRL2)는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하기 위한 것이므로 각각 2 비트(bit) 이상으로 구성될 수 있다.
- [0071] 물론 제 1 제어 신호(CTRL1) 및 제 2 제어 신호(CTRL2)가 아날로그 형태인 경우, 각각 하나의 신호 라인을 사용할 수 있다.
- [0072] 또한 제어부(401)는 내부의 제 1 설정 코드를 온도 검출 신호(DET) 즉, 디지털 코드와 비교하여 온도 변화를 판단한 결과에 따라 제 1 제어 신호(CTRL1)를 생성하고, 내부의 제 2 설정 코드를 온도 검출 신호(DET)와 비교하여 온도 변화를 판단한 결과에 따라 제 2 제어 신호(CTRL2)를 생성하도록 구성될 수 있다.
- [0073] 즉, 제어부(401)는 내부의 제 1 설정 코드와 온도 검출 신호(DET) 즉, 디지털 코드를 비교하여 현재 온도가 설정 온도 범위의 최고 값에 비해 높은지, 설정 온도 범위의 최저 값에 비해 낮은지 또는 설정 온도 범위 이내인지 판단하고, 그 판단결과에 해당하는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중의 하나가 각각 선택되도록 하기 위한 제 1 제어 신호(CTRL1)를 생성하도록 구성될 수 있다.
- [0074] 제어부(401)는 내부의 제 2 설정 코드와 온도 검출 신호(DET) 즉, 디지털 코드를 비교하여 현재 온도가 설정 온도 범위의 최고 값에 비해 높은지, 설정 온도 범위의 최저 값에 비해 낮은지 또는 설정 온도 범위 이내인지 판단하고, 그 판단결과에 해당하는 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중의 하나가 각각 선택되도록 하기 위한 제 2 제어 신호(CTRL2)를 생성하도록 구성될 수 있다.
- [0075] 이때 제 1 설정 코드와 제 2 설정 코드는 다른 값을 갖도록 설정함으로써, 제 1 스위칭부(501)의 출력과 제 2 스위칭부(502)의 출력을 선택하는 온도 조건 자체를 다르게 한 것이다.
- [0076] 이때 상술한 설명 또한 온도 조건에 따른 기준 전압 선택의 일 예를 든 것일 뿐, 온도 조건에 따라 제 1 내지 제 3 기준 전압(VREF\_IOAT, VREF\_PTAT, VREF\_CTAT) 중에서 하나를 선택하는 것은 제어부(401)의 로직 회로 프로그래밍에 따라 달라질 수 있다.
- [0077] 이와 같이, 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상기 상세한 설

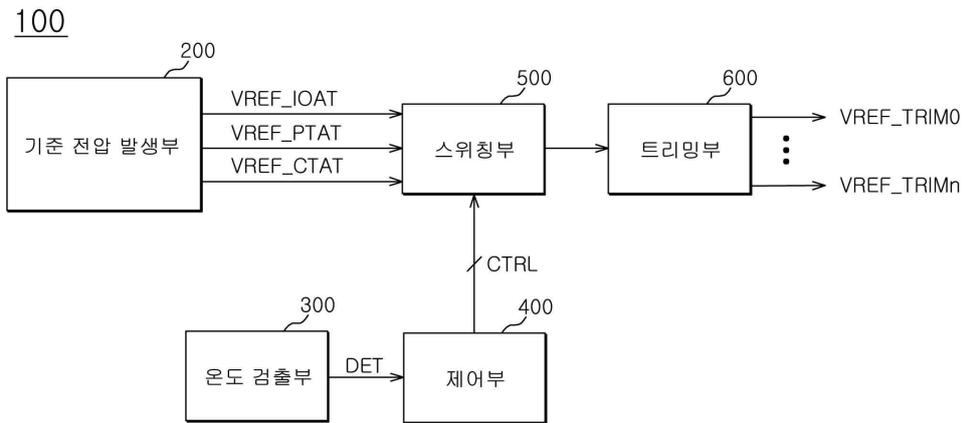
명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

도면1



도면2



도면3

