

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6295171号
(P6295171)

(45) 発行日 平成30年3月14日(2018.3.14)

(24) 登録日 平成30年2月23日(2018.2.23)

(51) Int.Cl. F I
 HO 1 L 33/62 (2010.01) HO 1 L 33/62
 HO 1 L 33/10 (2010.01) HO 1 L 33/10

請求項の数 12 (全 23 頁)

(21) 出願番号	特願2014-187250 (P2014-187250)	(73) 特許権者	317016523
(22) 出願日	平成26年9月16日(2014.9.16)		アルパッド株式会社
(65) 公開番号	特開2016-62940 (P2016-62940A)		東京都千代田区丸の内一丁目11番1号
(43) 公開日	平成28年4月25日(2016.4.25)	(74) 代理人	100108062
審査請求日	平成28年8月30日(2016.8.30)		弁理士 日向寺 雅彦
		(72) 発明者	小幡 進
			東京都港区芝浦一丁目1番1号 株式会社
			東芝内
		(72) 発明者	小島 章弘
			東京都港区芝浦一丁目1番1号 株式会社
			東芝内
		審査官	村井 友和

最終頁に続く

(54) 【発明の名称】 発光ユニット及び半導体発光装置

(57) 【特許請求の範囲】

【請求項1】

第1パッドと、第2パッドと、前記第1パッドと前記第2パッドとの間に設けられた第3パッドと、を有する実装基板と、

それぞれが2つの外部端子を有する複数の発光素子と、前記複数の発光素子を一体に支持する樹脂層と、を有する半導体発光装置と、

を備え、

前記複数の発光素子は第1方向に並んだ n (n は2以上の整数)個の発光素子を含み、前記 n 個の発光素子の $(2 \times n)$ 個の前記外部端子は前記第1方向に並び、

前記 $(2 \times n)$ 個の外部端子のうち、前記第1方向の一方の端の外部端子は前記第1パッドに接合され、前記第1方向の他方の端の外部端子は前記第2パッドに接合され、前記一方の端の外部端子と前記他方の端の外部端子との間の外部端子は前記第3パッドに接合され、

前記第1パッド、前記第2パッド、および前記第3パッドのそれぞれは金属で形成され、

前記第3パッドの前記金属の表面の面積は、前記第1パッドの前記金属の表面の面積よりも大きく、且つ、前記第2パッドの前記金属の表面の面積よりも大きい発光ユニット。

【請求項2】

それぞれの前記発光素子は第1電極および第2電極を有し、

前記 n 個の発光素子の前記 $(2 \times n)$ 個の外部端子は、前記第1電極に接続された n 個

10

20

の第 1 外部端子と、前記第 2 電極に接続された n 個の第 2 外部端子とを有し、

前記第 1 外部端子と前記第 2 外部端子は前記第 1 方向に交互に並んでいる請求項 1 記載の発光ユニット。

【請求項 3】

前記第 1 方向で隣り合う 2 つの発光素子のうち一方の発光素子の前記第 1 外部端子と、他方の発光素子の前記第 2 外部端子とが、共通の前記第 3 パッドに接合されている請求項 2 記載の発光ユニット。

【請求項 4】

前記第 1 方向に並んだ前記 n 個の発光素子のグループが、前記第 1 方向に対して直交する第 2 方向に複数並んでいる請求項 1 ~ 3 のいずれか 1 つに記載の発光ユニット。

10

【請求項 5】

1 つの前記第 1 パッドが、前記第 2 方向に並んだ複数の発光素子に共通に設けられ、1 つの前記第 2 パッドが、前記第 2 方向に並んだ複数の発光素子に共通に設けられ、複数の前記第 3 パッドが、前記第 2 方向に並んだ複数の発光素子ごとに設けられている請求項 4 記載の発光ユニット。

【請求項 6】

複数の前記第 1 パッドが、前記第 2 方向に並んだ複数の発光素子ごとに設けられ、複数の前記第 2 パッドが、前記第 2 方向に並んだ複数の発光素子ごとに設けられ、複数の前記第 3 パッドが、前記第 2 方向に並んだ複数の発光素子ごとに設けられている請求項 4 記載の発光ユニット。

20

【請求項 7】

前記半導体発光装置は、
蛍光体層と、
前記蛍光体層と前記外部端子との間に設けられた半導体層と、
を有する請求項 1 ~ 6 のいずれか 1 つに記載の発光ユニット。

【請求項 8】

それぞれが第 1 電極および第 2 電極を有し、第 1 方向に並んだ複数の発光素子と、前記複数の発光素子を一体に支持する樹脂層と、
前記複数の発光素子のうち前記第 1 方向の一方の端の発光素子の前記第 1 電極と接続された第 1 外部端子と、
前記複数の発光素子のうち前記第 1 方向の他方の端の発光素子の前記第 2 電極と接続された第 2 外部端子と、
前記第 1 外部端子と前記第 2 外部端子との間に設けられ、前記第 1 方向で隣り合う複数の発光素子に共通に設けられた第 3 外部端子と、
を備え、
前記第 1 外部端子、前記第 2 外部端子、および前記第 3 外部端子のそれぞれは、実装基板に接合される端面をもち、
前記第 3 外部端子の前記端面は、前記第 1 方向で隣り合う複数の発光素子間で連続している半導体発光装置。

30

【請求項 9】

前記第 3 外部端子の前記端面の面積は、前記第 1 外部端子の前記端面の面積よりも大きく、且つ、前記第 2 外部端子の前記端面の面積よりも大きい請求項 8 記載の半導体発光装置。

40

【請求項 10】

蛍光体層と、
前記蛍光体層と前記第 1 電極との間、および前記蛍光体層と前記第 2 電極との間に設けられた半導体層と、
をさらに備えた請求項 8 または 9 に記載の半導体発光装置。

【請求項 11】

前記第 1 電極および前記第 2 電極と接続されたパッケージ内配線層をさらに備え、

50

前記第 1 外部端子、前記第 2 外部端子、および前記第 3 外部端子は、前記パッケージ内配線層よりも厚い金属ピラーである請求項 8 ~ 11 のいずれか 1 つに記載の半導体発光装置。

【請求項 12】

第 1 パッドと、第 2 パッドと、前記第 1 パッドと前記第 2 パッドとの間に設けられた第 3 パッドと、を有する実装基板と、

請求項 8 ~ 11 のいずれか 1 つに記載の半導体発光装置と、
を備え、

前記第 1 外部端子は前記第 1 パッドに接合され、前記第 2 外部端子は前記第 2 パッドに接合され、前記第 3 外部端子は前記第 3 パッドに接合されている発光ユニット。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、発光ユニット及び半導体発光装置に関する。

【背景技術】

【0002】

発光層を含むチップの一方の面側に蛍光体層を設け、他方の面側に電極、配線層および樹脂層を設けたチップサイズパッケージ構造の半導体発光装置が提案されている。また、マルチチップパッケージにおいて、パッケージ内の配線層で複数のチップ間を電氣的に接続した構造も提案されている。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2013 - 38212 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、マルチチップパッケージにおける複数の発光素子間を簡単な構造で接続可能な発光ユニット及び半導体発光装置を提供する。

【課題を解決するための手段】

30

【0005】

実施形態によれば、発光ユニットは、実装基板と、半導体発光装置と、を備えている。前記実装基板は、第 1 パッドと、第 2 パッドと、前記第 1 パッドと前記第 2 パッドとの間に設けられた第 3 パッドと、を有する。前記半導体発光装置は、それぞれが 2 つの外部端子を有する複数の発光素子と、前記複数の発光素子を一体に支持する樹脂層と、を有する。前記複数の発光素子は第 1 方向に並んだ n (n は 2 以上の整数) 個の発光素子を含む。前記 n 個の発光素子の $(2 \times n)$ 個の前記外部端子は前記第 1 方向に並んでいる。前記 $(2 \times n)$ 個の外部端子のうち、前記第 1 方向の一方の端の外部端子は前記第 1 パッドに接合され、前記第 1 方向の他方の端の外部端子は前記第 2 パッドに接合され、前記一方の端の外部端子と前記他方の端の外部端子との間の外部端子は前記第 3 パッドに接合されている。前記第 1 パッド、前記第 2 パッド、および前記第 3 パッドのそれぞれは金属で形成され、前記第 3 パッドの前記金属の表面の面積は、前記第 1 パッドの前記金属の表面の面積よりも大きく、且つ、前記第 2 パッドの前記金属の表面の面積よりも大きい。

40

【図面の簡単な説明】

【0006】

【図 1】実施形態の発光ユニットの模式平面図。

【図 2】(a) は実施形態の実装基板の模式平面図であり、(b) は実施形態の半導体発光装置の模式平面図。

【図 3】実施形態の半導体発光装置の模式断面図。

【図 4】実施形態の半導体発光装置の電極レイアウトを示す模式平面図。

50

【図 5】実施形態の半導体発光装置の一部の模式断面図。

【図 6】実施形態の実装基板の模式平面図。

【図 7】実施形態の発光ユニットの模式平面図。

【図 8】(a) は実施形態の実装基板の模式平面図であり、(b) は実施形態の半導体発光装置の模式平面図。

【図 9】実施形態の発光ユニットの模式平面図。

【図 10】(a) は実施形態の実装基板の模式平面図であり、(b) は実施形態の半導体発光装置の模式平面図。

【図 11】実施形態の半導体発光装置の模式断面図。

【図 12】実施形態の半導体発光装置の模式平面図。

10

【図 13】実施形態の半導体発光装置の模式断面図。

【図 14】実施形態の半導体発光装置の模式断面図。

【発明を実施するための形態】

【0007】

以下、図面を参照し、実施形態について説明する。なお、各図面中、同じ要素には同じ符号を付している。

【0008】

図 1 は、実施形態の発光ユニットの模式平面図である。

図 2 (a) は、実施形態の実装基板 70 の模式平面図である。

図 2 (b) は、実施形態の半導体発光装置 1 の模式平面図である。

20

図 3 は、実施形態の半導体発光装置 1 の模式断面図である。

【0009】

図 2 (b) は、半導体発光装置 1 の実装面を表し、図 3 に示す半導体発光装置 1 の下面図に対応する。

図 1 は、図 2 (b) に示す半導体発光装置 1 の実装面を、図 2 (a) に示す実装基板 70 のパッド 81 ~ 83 に向けて、半導体発光装置 1 が実装基板 70 に実装された状態を表す。図 1 は、半導体発光装置 1 が実装基板 70 に実装された状態で半導体発光装置 1 の上面側（実装面の反対側）から見た模式平面図である。

【0010】

半導体発光装置 1 は複数の発光素子 10 を有する。図 1、図 2 (b) および図 3 に示す例では、半導体発光装置 1 は例えば 2 つの発光素子 10 を有する。複数の発光素子 10 はウェーハレベルで樹脂層 25 によってパッケージングされ、樹脂層 25 は複数の発光素子 10 を一体に支持している。

30

【0011】

半導体発光装置 1 を上面またはその反対側の実装面側から見た外形形状は、例えば矩形状である。その矩形の長手方向（第 1 方向 X）に、例えば 2 つの発光素子 10 が並んでいる。それぞれの発光素子 10 は同じ構成をもつ。

【0012】

図 3 に示すように、発光素子 10 は、発光層 13 を含む半導体層 15 を備えている。半導体層 15 は、厚み方向の一方の側（第 1 の側）15 a と、その反対側の第 2 の側 15 b（図 4）とを有する。

40

【0013】

図 4 は、1 つの発光素子 10 における半導体層 15 の第 2 の側 15 b の模式平面図であり、p 側電極 16 と n 側電極 17 の平面レイアウトの一例を示す。

【0014】

半導体層 15 の第 2 の側 15 b は、発光層 13 を含む部分（発光領域）15 e と、発光層 13 を含まない部分 15 f とを有する。発光層 13 を含む部分 15 e は、半導体層 15 のうちで、発光層 13 が積層されている部分である。発光層 13 を含まない部分 15 f は、半導体層 15 のうちで、発光層 13 が積層されていない部分である。発光層 13 を含む部分 15 e は、発光層 13 が発光した光を外部に取り出し可能な積層構造となっている領

50

域を示す。

【0015】

第2の側15bにおいて、発光層13を含む部分15eの上に、第1電極としてp側電極16が設けられ、発光層を含まない部分15fの上に、第2電極としてn側電極17が設けられている。

【0016】

図4に示す例では、発光層13を含まない部分15fが発光層13を含む部分15eを囲んでおり、n側電極17がp側電極16を囲んでいる。

【0017】

p側電極16とn側電極17を通じて発光層13に電流が供給され、発光層13は発光する。そして、発光層13から放射される光は、第1の側15aから半導体発光装置1の外部に出射される。

【0018】

半導体層15の第2の側には、図3に示すように支持体100が設けられている。半導体層15、p側電極16およびn側電極17を含む発光素子10は、第2の側に設けられた支持体100によって支持されている。

【0019】

半導体層15の第1の側15aには、半導体発光装置1の放出光に所望の光学特性を与える光学層として、蛍光体層30が設けられている。蛍光体層30は、複数の粒子状の蛍光体31を含む。蛍光体31は、発光層13の放射光により励起され、その放射光とは異なる波長の光を放射する。

【0020】

複数の蛍光体31は、結合材32により一体化されている。結合材32は、発光層13の放射光および蛍光体31の放射光を透過する。ここで「透過」とは、透過率が100%であることに限らず、光の一部を吸収する場合も含む。

【0021】

半導体層15は、第1半導体層11と、第2半導体層12と、発光層13とを有する。発光層13は、第1半導体層11と、第2半導体層12との間に設けられている。第1半導体層11および第2半導体層12は、例えば、窒化ガリウムを含む。

【0022】

第1半導体層11は、例えば、下地バッファ層、n型GaN層を含む。第2半導体層12は、例えば、p型GaN層を含む。発光層13は、青、紫、青紫、紫外光などを発光する材料を含む。発光層13の発光ピーク波長は、例えば、430~470nmである。

【0023】

半導体層15の第2の側は、凹凸形状に加工される。その凸部は、発光層13を含む部分15eであり、凹部は、発光層13を含まない部分15fである。発光層13を含む部分15eの表面は第2半導体層12の表面であり、第2半導体層12の表面にp側電極16が設けられている。発光層13を含まない部分15fの表面は第1半導体層11の表面であり、第1半導体層11の表面にn側電極17が設けられている。

【0024】

半導体層15の第2の側において、発光層13を含む部分15eの面積は、発光層13を含まない部分15fの面積よりも広い。また、発光層13を含む部分15eの表面に設けられたp側電極16の面積は、発光層13を含まない部分15fの表面に設けられたn側電極17の面積よりも広い。これにより、広い発光面が得られ、光出力を高くできる。

【0025】

図4に示すように、n側電極17は例えば4本の直線部を有し、そのうちの1本の直線部には、その直線部の幅方向に突出したコンタクト部17cが設けられている。そのコンタクト部17cの表面には、図3に示すようにn側配線層22のビア22aが接続される。

【0026】

10

20

30

40

50

半導体層 15 の第 2 の側、p 側電極 16 および n 側電極 17 は、図 3 に示すように、絶縁膜（第 1 絶縁膜）18 で覆われている。絶縁膜 18 は、例えば、シリコン酸化膜などの無機絶縁膜である。絶縁膜 18 は、発光層 13 の側面及び第 2 の半導体層 12 の側面にも設けられ、それら側面を覆っている。

【0027】

また、絶縁膜 18 は、半導体層 15 における第 1 の側 15 a から続く側面（第 1 半導体層 11 の側面）15 c にも設けられ、その側面 15 c を覆っている。

【0028】

さらに、絶縁膜 18 は、半導体層 15 の側面 15 c の周囲のチップ外周部にも設けられている。チップ外周部に設けられた絶縁膜 18 は、第 1 の側 15 a で、側面 15 c から遠ざかる方向に延在している。

10

【0029】

第 2 の側の絶縁膜 18 上には、第 1 配線層としての p 側配線層 21 と、第 2 配線層としての n 側配線層 22 とが互いに分離して設けられている。絶縁膜 18 には、p 側電極 16 に通じる複数の第 1 開口と、n 側電極 17 のコンタクト部 17 c に通じる第 2 開口が形成される。

【0030】

p 側配線層 21 は、絶縁膜 18 上および第 1 開口の内部に設けられている。p 側配線層 21 は、第 1 開口内に設けられたビア 21 a を介して p 側電極 16 と電気的に接続されている。

20

【0031】

n 側配線層 22 は、絶縁膜 18 上および第 2 開口の内部に設けられている。n 側配線層 22 は、第 2 開口内に設けられたビア 22 a を介して n 側電極 17 のコンタクト部 17 c と電気的に接続されている。

【0032】

p 側配線層 21 及び n 側配線層 22 が、第 2 の側の領域の大部分を占めて絶縁膜 18 上に広がっている。p 側配線層 21 は、複数のビア 21 a を介して p 側電極 16 と接続している。

【0033】

また、半導体層 15 の側面 15 c を、絶縁膜 18 を介して反射膜 51 が覆っている。反射膜 51 は側面 15 c に接しておらず、半導体層 15 に対して電気的に接続されていない。反射膜 51 は、p 側配線層 21 及び n 側配線層 22 に対して分離している。反射膜 51 は、発光層 13 の放射光及び蛍光体 31 の放射光に対して反射性を有する。

30

【0034】

反射膜 51、p 側配線層 21 および n 側配線層 22 は、例えば銅膜を含む。反射膜 51、p 側配線層 21 および n 側配線層 22 は、図 5 に示す共通の金属膜 60 上に例えばめっき法により同時に形成される。反射膜 51、p 側配線層 21 および n 側配線層 22 のそれぞれの厚さは、金属膜 60 の厚さよりも厚い。

【0035】

金属膜 60 は、絶縁膜 18 側から順に積層された、下地金属膜 61 と、密着層 62 と、シード層 63 とを有する。

40

【0036】

下地金属膜 61 は、発光層 13 の放射光に対して高い反射性を有する例えばアルミニウム膜である。

【0037】

シード層 63 は、めっきで銅を析出させるための銅膜である。密着層 62 は、アルミニウム及び銅の両方に対するぬれ性に優れた例えばチタン膜である。

【0038】

なお、半導体層 15 の側面 15 c に隣接するチップ外周部においては、金属膜 60 上にめっき膜（銅膜）を形成せずに、金属膜 60 で反射膜 51 を形成してもよい。反射膜 51

50

は、少なくともアルミニウム膜 6 1 を含むことで、発光層 1 3 の放射光及び蛍光体 3 1 の放射光に対して高い反射率を有する。

【 0 0 3 9 】

また、p 側配線層 2 1 及び n 側配線層 2 2 の下にも下地金属膜（アルミニウム膜）6 1 が残されるので、第 2 の側の大部分の領域にアルミニウム膜 6 1 が広がって形成されている。これにより、蛍光体層 3 0 側に向かう光の量を増大できる。

【 0 0 4 0 】

p 側配線層 2 1 における半導体層 1 5 とは反対側の面には、第 1 金属ピラーとして p 側金属ピラー 2 3 が設けられている。p 側配線層 2 1 及び p 側金属ピラー 2 3 は、p 側配線部（第 1 配線部）4 1 を形成している。

10

【 0 0 4 1 】

n 側配線層 2 2 における半導体層 1 5 とは反対側の面には、第 2 金属ピラーとして n 側金属ピラー 2 4 が設けられている。n 側配線層 2 2 及び n 側金属ピラー 2 4 は、n 側配線部（第 2 配線部）4 3 を形成している。

【 0 0 4 2 】

p 側配線部 4 1 と n 側配線部 4 3 との間には、第 2 絶縁膜として樹脂層 2 5 が設けられている。樹脂層 2 5 は、p 側金属ピラー 2 3 の側面と n 側金属ピラー 2 4 の側面に接するように、p 側金属ピラー 2 3 と n 側金属ピラー 2 4 との間に設けられている。すなわち、p 側金属ピラー 2 3 と n 側金属ピラー 2 4 との間に、樹脂層 2 5 が充填されている。

【 0 0 4 3 】

また、樹脂層 2 5 は、p 側配線層 2 1 と n 側配線層 2 2 との間、p 側配線層 2 1 と反射膜 5 1 との間、および n 側配線層 2 2 と反射膜 5 1 との間に設けられている。

20

【 0 0 4 4 】

樹脂層 2 5 は、p 側金属ピラー 2 3 の周囲および n 側金属ピラー 2 4 の周囲に設けられ、p 側金属ピラー 2 3 の側面および n 側金属ピラー 2 4 の側面を覆っている。

【 0 0 4 5 】

また、樹脂層 2 5 は、半導体層 1 5 の側面 1 5 c に隣接するチップ外周部、および互いに分離された複数の半導体層 1 5 の間にも設けられ、反射膜 5 1 を覆っている。

【 0 0 4 6 】

p 側金属ピラー 2 3 における p 側配線層 2 1 とは反対側の端部（面）は、樹脂層 2 5 から露出し、外部回路と接続可能な p 側外部端子 2 3 a として機能する。n 側金属ピラー 2 4 における n 側配線層 2 2 とは反対側の端部（面）は、樹脂層 2 5 から露出し、外部回路と接続可能な n 側外部端子 2 4 a として機能する。後述するように、p 側外部端子 2 3 a 及び n 側外部端子 2 4 a は、例えば、はんだ、または導電性の接合材を介して、図 2（a）に示す実装基板 7 0 のパッド 8 1 ~ 8 3 に接合される。

30

【 0 0 4 7 】

図 2（b）に示すように、p 側外部端子 2 3 a は例えば矩形状に形成され、n 側外部端子 2 4 a は、p 側外部端子 2 3 a の矩形と同じサイズの矩形における 2 つの角を切り欠いた形状に形成されている。これにより、外部端子の極性を判別できる。なお、n 側外部端子 2 4 a を矩形状にし、p 側外部端子 2 3 a を矩形の角を切り欠いた形状にしてもよい。

40

【 0 0 4 8 】

p 側外部端子 2 3 a と n 側外部端子 2 4 a との間隔は、絶縁膜 1 8 上における p 側配線層 2 1 と n 側配線層 2 2 との間隔よりも広い。p 側外部端子 2 3 a と n 側外部端子 2 4 a との間隔は、実装時のはんだの広がりよりも大きくする。これにより、はんだを通じた、p 側外部端子 2 3 a と n 側外部端子 2 4 a との間の短絡を防ぐことができる。

【 0 0 4 9 】

これに対し、p 側配線層 2 1 と n 側配線層 2 2 との間隔は、プロセス上の限界まで狭くすることができる。このため、p 側配線層 2 1 の面積、および p 側配線層 2 1 と p 側金属ピラー 2 3 との接触面積の拡大を図れる。これにより、発光層 1 3 の熱の放散を促進できる。

50

【0050】

また、複数のビア21aを通じてp側配線層21がp側電極16と接する面積は、ビア22aを通じてn側配線層22がn側電極17と接する面積よりも広い。これにより、発光層13に流れる電流の分布を均一化できる。

【0051】

絶縁膜18上で広がるn側配線層22の面積は、n側電極17の面積よりも広くできる。そして、n側配線層22の上に設けられるn側金属ピラー24の面積(n側外部端子24aの面積)をn側電極17よりも広くできる。これにより、実装に十分なn側外部端子24aの面積を確保しつつ、n側電極17の面積を小さくすることが可能となる。すなわち、半導体層15における発光層13を含まない部分15fの面積を縮小し、発光層13を含む部分(発光領域)15eの面積を広げて光出力を向上させることが可能となる。

10

【0052】

第1の半導体層11は、n側電極17及びn側配線層22を介してn側金属ピラー24と電気的に接続されている。第2の半導体層12は、p側電極16及びp側配線層21を介してp側金属ピラー23と電気的に接続されている。

【0053】

p側金属ピラー23の厚さ(p側配線層21とp側外部端子23aとを結ぶ方向の厚さ)は、p側配線層21の厚さよりも厚い。n側金属ピラー24の厚さ(n側配線層22とn側外部端子24aとを結ぶ方向の厚さ)は、n側配線層22の厚さよりも厚い。p側金属ピラー23、n側金属ピラー24および樹脂層25のそれぞれの厚さは、半導体層15よりも厚い。

20

【0054】

金属ピラー23、24のアスペクト比(平面サイズに対する厚みの比)は、1以上であっても良いし、1より小さくても良い。すなわち、金属ピラー23、24は、その平面サイズより厚くても良いし、薄くても良い。

【0055】

p側配線層21、n側配線層22、p側金属ピラー23、n側金属ピラー24および樹脂層25を含む支持体100の厚さは、半導体層15、p側電極16およびn側電極17を含む発光素子(LEDチップ)10の厚さよりも厚い。

【0056】

半導体層15は、図示しない基板の上にエピタキシャル成長法により形成される。その基板は、支持体100を形成した後に除去され、半導体層15は第1の側15aに基板を含まない。半導体層15は、剛直な板状の基板にではなく、金属ピラー23、24と樹脂層25との複合体からなる支持体100によって支持されている。

30

【0057】

p側配線部41及びn側配線部43の材料として、例えば、銅、金、ニッケル、銀などを用いることができる。これらのうち、銅を用いると、良好な熱伝導性、高いマイグレーション耐性および絶縁材料に対する密着性を向上させることができる。

【0058】

樹脂層25は、p側金属ピラー23およびn側金属ピラー24を補強する。樹脂層25は、実装基板70と熱膨張率が同じもしくは近いものを用いるのが望ましい。そのような樹脂層25として、例えば、エポキシ樹脂を主に含む樹脂、シリコン樹脂を主に含む樹脂、フッ素樹脂を主に含む樹脂を挙げることができる。

40

【0059】

また、樹脂層25におけるベースとなる樹脂に遮光材(光吸収剤、光反射剤、光散乱剤など)が含まれ、樹脂層25は発光層13が発光する光に対して遮光性を有する。これにより、支持体100の側面及び実装面側からの光漏れを抑制することができる。

【0060】

半導体発光装置1を実装基板70に実装するときの熱サイクルにより、p側外部端子23aおよびn側外部端子24aを実装基板70のパッド81~83に接合させるはんだに

50

起因する応力が半導体層 15 に加わる。p 側金属ピラー 23、n 側金属ピラー 24 および樹脂層 25 は、その応力を吸収し緩和する。特に、半導体層 15 よりも柔軟な樹脂層 25 を支持体 100 の一部として用いることで、応力緩和効果を高めることができる。

【0061】

反射膜 51 は、p 側配線部 41 及び n 側配線部 43 に対して分離している。このため、実装時に p 側金属ピラー 23 及び n 側金属ピラー 24 に加わる応力は、反射膜 51 には伝達されない。したがって、反射膜 51 の剥離を抑制することができる。また、半導体層 15 の側面 15c 側に加わる応力を抑制することができる。

【0062】

半導体層 15 の形成に用いた基板は、半導体層 15 から除去される。これにより、半導体発光装置 1 は低背化される。また、基板の除去により、半導体層 15 の第 1 の側 15a に微小凹凸を形成することができ、光取り出し効率の向上を図れる。

【0063】

例えば、第 1 の側 15a に対して、アルカリ系溶液を使ったウェットエッチングを行い微小凹凸を形成する。これにより、第 1 の側 15a での全反射成分を減らして、光取り出し効率を向上できる。

【0064】

基板が除去された後、第 1 の側 15a 上に絶縁膜 19 を介して蛍光体層 30 が形成される。絶縁膜 19 は、半導体層 15 と蛍光体層 30 との密着性を高め、例えば、シリコン酸化膜、シリコン窒化膜である。

【0065】

蛍光体層 30 は、結合材 32 中に複数の粒子状の蛍光体 31 が分散された構造を有する。結合材 32 には、例えば、シリコン樹脂を用いることができる。

【0066】

蛍光体層 30 は、半導体層 15 の側面 15c の周囲のチップ外周部上、および発光素子 10 と発光素子 10 との間の領域上にも形成される。チップ外周部および発光素子 10 間領域においては、絶縁膜（例えばシリコン酸化膜）18 上に蛍光体層 30 が設けられている。

【0067】

半導体層 15 と半導体層 15 との間の領域（チップ間領域）において、絶縁膜 18 は、連続していることに限らず、図 13 に示すように分断してもよい。樹脂層 25 の熱膨張係数によっては絶縁膜 18 にクラックが生じる場合があり得るが、図 13 に示すように、チップ間領域の絶縁膜 18 をパターンニングにより分断することで、クラックを抑制できる。

【0068】

蛍光体層 30 は、発光素子 10 よりも上の領域側に限定され、半導体層 15 の第 2 の側、金属ピラー 23、24 の周囲、および支持体 100 の側面にまわりこんで形成されない。蛍光体層 30 の側面と、支持体 100 の側面（樹脂層 25 の側面）とが揃っている。

【0069】

光を外部に取り出さない実装面側には蛍光体層 30 が無駄に形成されず、コスト低減が図れる。また、第 1 の側 15a に基板がなくても、第 2 の側に広がる p 側配線層 21 及び n 側配線層 22 を介して発光層 13 の熱を実装基板 70 側に放散させることができ、小型でありながらも放熱性に優れている。

【0070】

一般的なフリップチップ実装では、LED チップを実装基板に bumps を介して実装した後に、チップ全体を覆うように蛍光体層が形成される。あるいは、bumps 間に樹脂がアンダーフィルされる。

【0071】

これに対して実施形態によれば、実装前の状態で、p 側金属ピラー 23 の周囲及び n 側金属ピラー 24 の周囲には、蛍光体層 30 と異なる樹脂層 25 が設けられ、実装面側に応力緩和に適した特性を与えることができる。また、実装面側にすでに樹脂層 25 が設けら

10

20

30

40

50

れているため、実装後のアンダーフィルが不要となる。

【0072】

第1の側15aには、光取り出し効率、色変換効率、配光特性などを優先した設計の層が設けられ、実装面側には、実装時の応力緩和や、基板に代わる支持体としての特性を優先した層が設けられる。例えば、樹脂層25は、ベースとなる樹脂にシリカ粒子などのファイラーが高密度充填された構造を有し、支持体として適切な硬さに調整されている。

【0073】

発光層13から第1の側15aに放射された光は蛍光体層30に入射し、一部の光は蛍光体31を励起し、発光層13の光と、蛍光体31の光との混合光として例えば白色光が得られる。

10

【0074】

ここで、第1の側15a上に基板があると、蛍光体層30に入射せずに、基板の側面から外部に漏れる光が生じる。すなわち、基板の側面から発光層13の光の色みの強い光が漏れ、蛍光体層30を上面から見た場合に、外縁側に青色光のリングが見える現象など、色割れや色ムラの原因になり得る。

【0075】

これに対して、実施形態によれば、第1の側15aと蛍光体層30の間には、半導体層15の成長に用いた基板がないため、基板側面から発光層13の光の色みが強い光が漏れることによる色割れや色ムラを防ぐことができる。

【0076】

さらに、実施形態によれば、半導体層15の側面15cに、絶縁膜18を介して反射膜51が設けられている。発光層13から半導体層15の側面15cに向かった光は、反射膜51で反射し、外部に漏れない。このため、基板が第1の側15aにない特徴とあいまって、半導体発光装置の側面側からの光漏れによる色割れや色ムラを防ぐことができる。

20

【0077】

反射膜51と、半導体層15の側面15cとの間に設けられた絶縁膜18は、反射膜51に含まれる金属の半導体層15への拡散を防止する。これにより、半導体層15の例えばGaNの金属汚染を防ぐことができ、半導体層15の劣化を防ぐことができる。

【0078】

また、反射膜51と蛍光体層30との間、および樹脂層25と蛍光体層30との間に設けられた絶縁膜18は、反射膜51と蛍光体層30との密着性、および樹脂層25と蛍光体層30との密着性を高める。

30

【0079】

絶縁膜18は、例えばシリコン酸化膜、シリコン窒化膜などの無機絶縁膜である。すなわち、半導体層15の第1の側15a、第2の側、第1の半導体層11の側面15c、第2の半導体層12の側面、発光層13の側面は、無機絶縁膜で覆われている。無機絶縁膜は半導体層15を囲み、金属や水分などから半導体層15をブロックする。

【0080】

複数の発光素子10間にまたがって蛍光体層30が広がっている。蛍光体層30上には、必要に応じてレンズ50が設けられる。レンズ50は、例えば透明樹脂で形成される。図3には、凸レンズを例示するが、凹レンズであってもよい。

40

【0081】

複数の発光素子10は共通の樹脂層25でパッケージングされている。そのため、複数の発光素子10をカバーするように一体型のレンズ形成が可能となる。実施形態のマルチチップパッケージによれば、1つの発光素子ごとに分離された個別パッケージ上へのレンズ形成ではできないレンズ形状による配光特性制御が可能となる。

【0082】

発光素子10、支持体100、蛍光体層30およびレンズ50を形成する工程は、多数の半導体層15を含むウェーハ状態で行われる。その後、ウェーハは、少なくとも2つの発光素子10(半導体層15)を含む複数の半導体発光装置1に分離される。半導体層1

50

5と半導体層15との間の領域(ダイシング領域)で切断される。ダイシング領域を任意に選択することで、1つの半導体発光装置に含まれる発光素子10(半導体層10)の数を選択できる。

【0083】

ダイシングされるまでの各工程は、ウェーハ状態で一括して行われるため、分離された個々の半導体発光装置ごとに、配線層の形成、ピラーの形成、樹脂層によるパッケージング、および蛍光体層の形成を行う必要がなく、大幅なコストの低減が可能になる。

【0084】

ウェーハ状態で、支持体100および蛍光体層30を形成した後に、それらが切断されるため、蛍光体層30の側面と、支持体100の側面(樹脂層25の側面)とは揃い、それら側面が分離された半導体発光装置1の側面を形成する。したがって、基板がないこともあいまって、小型の半導体発光装置を提供することができる。

10

【0085】

実施形態によれば、半導体層15の第1の側15aに光学層が設けられている。光学層と、実装面(外部端子23a、24aが設けられた面)との間に、半導体層15及び電極16、17を含む発光素子10が設けられている。

【0086】

光学層としては、蛍光体層に限らず、散乱層であってもよい。散乱層は、発光層13の放射光を散乱させる複数の粒子状の散乱材(例えばチタン化合物)と、複数の散乱材を一体化し発光層13の放射光を透過させる結合材(例えば樹脂層)とを含む。

20

【0087】

前述した半導体発光装置1は、図2(a)に示す実装基板70に実装される。実装基板70は、第1パッド81と、第2パッド82と、第3パッド83とを有する。第1パッド81、第2パッド82および第3パッド83は、金属(例えば銅)で形成されている。第1パッド81、第2パッド82および第3パッド83は、絶縁体上に形成されている。第1パッド81、第2パッド82および第3パッド83のそれぞれは、周囲を絶縁体で囲まれている。

【0088】

第1パッド81、第2パッド82および第3パッド83は、第1方向Xに互いに離間して並んでいる。第1パッド81と第2パッド82との間に、第3パッド83が設けられている。

30

【0089】

第1パッド81と半導体発光装置1のp側外部端子23aとは合同図形の関係にあり、第2パッド82と半導体発光装置1のn側外部端子24aとは合同図形の関係にある。

【0090】

第1パッド81は第1方向Xに対して直交する第2方向Yに延びる長辺を有する矩形形状に形成されている。第2パッド82は、第1パッド81の矩形と同じサイズの矩形における2つの角を切り欠いた形状に形成されている。これにより、パッドの極性を判別できる。

【0091】

なお、半導体発光装置1のn側外部端子24aを矩形形状にし、p側外部端子23aを矩形の角を切り欠いた形状にした場合、第2パッド82を矩形形状にし、第1パッド81を矩形の角を切り欠いた形状にすることができる。

40

【0092】

第3パッド83は例えば四角形状に形成されている。第3パッド83の面積は、第1パッド81の面積および第2パッド82の面積よりも広い。第3パッド83を第1方向Xに2等分する中心線Cに対して、第1パッド81と第2パッド82は対称配置されている。

【0093】

図2(b)に示すように、半導体発光装置1において、2つの発光素子10は第1方向Xに並んでいる。それぞれの発光素子10は、1つのp側外部端子23aと1つのn側外

50

部端子 24 a を有する。1つの発光素子 10 において p 側外部端子 23 a と n 側外部端子 24 a は第 1 方向 X に並んでいる。

【0094】

したがって、2つの発光素子 10 の4つの外部端子 23 a、24 a が第 1 方向 X に並んでいる。p 側外部端子 23 a と n 側外部端子 24 a は交互に第 1 方向 X に並んでいる。

【0095】

図 2 (b) において左側の発光素子 10 の p 側外部端子 23 a は、左側の発光素子 10 の p 側電極 16 に接続され、左側の発光素子 10 の n 側外部端子 24 a は、左側の発光素子 10 の n 側電極 17 に接続されている。

【0096】

図 2 (b) において右側の発光素子 10 の p 側外部端子 23 a は、右側の発光素子 10 の p 側電極 16 に接続され、右側の発光素子 10 の n 側外部端子 24 a は、右側の発光素子 10 の n 側電極 17 に接続されている。

【0097】

第 1 方向 X に並んだ4つの外部端子 23 a、24 a のうち、第 1 方向 X の一方の端の p 側外部端子 23 a は、実装基板 70 の第 1 パッド 81 に例えばはんだを介して接合される。すなわち、図 2 (b) において左側の発光素子 10 の p 側外部端子 23 a は第 1 パッド 81 に接合される。

【0098】

4つの外部端子 23 a、24 a のうち、第 1 方向 X の他方の端の n 側外部端子 24 a は、実装基板 70 の第 2 パッド 82 に例えばはんだを介して接合される。すなわち、図 2 (b) において右側の発光素子 10 の n 側外部端子 24 a は第 2 パッド 82 に接合される。

【0099】

第 1 パッド 81 に接合される左端の p 側外部端子 23 a と、第 2 パッド 82 に接合される右端の n 側外部端子 24 a との間の、2つの外部端子 23 a、24 a は、実装基板 70 の第 3 パッド 83 にはんだを介して接合される。それら2つの外部端子 23 a、24 a が共通の第 3 パッド 83 に接合される。

【0100】

したがって、第 1 方向 X で隣り合う2つの発光素子 10 のうち一方の(図 2 (b) において左側の)発光素子 10 の n 側外部端子 24 a と、他方の(図 2 (b) において右側の)発光素子 10 の p 側外部端子 23 a とが、共通の第 3 パッド 83 に接合される。

【0101】

第 1 パッド 81 には、実装基板 70 に形成された図示しない配線を通じてアノード電位が与えられる。第 2 パッド 82 には、実装基板 70 に形成された図示しない配線を通じて、アノード電位より低いカソード電位が与えられる。

【0102】

第 3 パッド 83 は電氣的にどこにも接続されず、その電位はフローティングである。一方(左側)の発光素子 10 の n 側外部端子 24 a と、他方(右側)の発光素子 10 の p 側外部端子 23 a は、第 3 パッド 83 を介して電氣的に接続されている。

【0103】

電流は、第 1 パッド 81、それに接合された左端の p 側外部端子 23 a、左側の発光素子 10 の p 側金属ピラー 23、p 側配線層 21、p 側電極 16、および第 2 半導体層 12 を経由して発光層 13 に供給され、さらに、左側の発光素子 10 の第 1 半導体層 11、n 側電極 17、n 側配線層 22、n 側金属ピラー 24、および n 側外部端子 24 a を流れる。

【0104】

さらに、電流は、第 3 パッド 83、右側の発光素子 10 の p 側外部端子 23 a、p 側金属ピラー 23、p 側配線層 21、p 側電極 16、および第 2 半導体層 12 を経由して右側の発光素子 10 の発光層 13 に供給され、さらに、右側の発光素子 10 の第 1 半導体層 11、n 側電極 17、n 側配線層 22、n 側金属ピラー 24、n 側外部端子 24 a、および

10

20

30

40

50

このn側外部端子24aが接合された第2パッド82を流れる。

【0105】

すなわち、図1に模式的にダイオードの回路記号で表すように、2つの発光素子10は第1パッド81と第2パッド82との間で直列接続されている。

【0106】

2つの発光素子10は実装基板70に形成された第3パッド83を通じて電氣的に接続されている。パッケージ内の配線層で2つの発光素子10を接続する必要がなく、マルチチップパッケージの半導体発光装置1の構造を簡単にできる。

【0107】

第3パッド83の面積は、第1パッド81の面積および第2パッド82の面積よりも広い。また、第3パッド83の面積は、第1パッド81の面積と第2パッド82の面積とを合わせた面積よりも広い。さらに、第3パッド83の面積は、1つのp側外部端子23aの面積と1つのn側外部端子24aの面積とを合わせた面積よりも広い。そのような広い第3パッド83を通じて、半導体発光装置1の熱を実装基板70側に効率よく逃がすことができる。

10

【0108】

第1パッド81と第3パッド83との間の距離、すなわち、図2(b)において左側の発光素子10のp側外部端子23aとn側外部端子24aとの間の距離は、はんだを介したショートを起こしにくくするために200 μ m以上が望ましい。同様に、第2パッド82と第3パッド83との間の距離、すなわち、図2(b)において右側の発光素子10のp側外部端子23aとn側外部端子24aとの間の距離も、はんだを介したショートを起こしにくくするために200 μ m以上が望ましい。

20

【0109】

これに対して一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aは共通の第3パッド83に接合されるため、それら隣り合う発光素子10の隣り合う外部端子23a、24a間の距離には制約がなく、設計自由度が高い。

【0110】

1つのパッケージに1つの発光素子を含むシングルチップ構造の2つの半導体発光装置を隣接させて実装基板に実装する場合には、半導体発光装置を保持するコレットが隣の半導体発光装置にぶつからないように、実装された半導体発光装置間にはクリアランスが必要となる。したがって、個々の半導体発光装置のパッケージサイズを小型化しても、実装スペースはコレットサイズの制約を受ける。

30

【0111】

これに対し、実施形態によれば、1つのパッケージ内で複数の発光素子10を近接させることができるため、1つずつ個片化された複数の発光素子を実装するよりも、実装基板上での実装スペースを小さくできる。

【0112】

図6は、実装基板のパッドの他の例を示す模式平面図である。

【0113】

図6によれば、第3パッド83に一体に第4パッド84が設けられ、放熱面積が図2(a)に示す例よりも広がっている。第4パッド84は、第1パッド81および第2パッド82を避けるように、第3パッド83から第2方向Yに広がっている。

40

【0114】

図7は、他の実施形態の発光ユニットの模式平面図である。

図8(a)は、他の実施形態の実装基板70の模式平面図である。

図8(b)は、他の実施形態の半導体発光装置1の模式平面図である。

【0115】

図7、図8(a)および図8(b)は、それぞれ、図1、図2(a)および図2(b)に対応する図であり、同じ要素には同じ符号を付している。

50

【 0 1 1 6 】

図 8 (b) に示す半導体発光装置 1 は例えば 4 つの発光素子 1 0 を有する。4 つの発光素子 1 0 はウェーハレベルで樹脂層 2 5 によってパッケージングされ、樹脂層 2 5 は 4 つの発光素子 1 0 を一体に支持している。

【 0 1 1 7 】

第 1 方向 X に並んだ 2 つの発光素子 1 0 のグループ (列) が、第 1 方向 X に対して直交する第 2 方向 Y に 2 列並んでいる。

【 0 1 1 8 】

第 1 方向 X に並んだ 2 つの発光素子 1 0 のグループ (列) において、 p 側外部端子 2 3 a と n 側外部端子 2 4 a が交互に第 1 方向 X に並んでいる。

10

【 0 1 1 9 】

実装基板 7 0 には、 1 つの第 1 パッド 8 1 と、 1 つの第 2 パッド 8 2 と、 2 つの第 3 パッド 8 3 とが形成されている。

【 0 1 2 0 】

2 つの第 3 パッド 8 3 は、第 1 パッド 8 1 と第 2 パッド 8 2 との間で、第 2 方向 Y に互いに離間して並んでいる。

【 0 1 2 1 】

第 1 方向 X に一列に並んだ 4 つの外部端子 2 3 a 、 2 4 a のうち、第 1 方向 X の一方の端の p 側外部端子 2 3 a は、実装基板 7 0 の第 1 パッド 8 1 に例えばはんだを介して接合される。すなわち、図 8 (b) において左側の 2 つの発光素子 1 0 の 2 つの p 側外部端子 2 3 a は第 1 パッド 8 1 に接合される。

20

【 0 1 2 2 】

第 1 方向 X に一列に並んだ 4 つの外部端子 2 3 a 、 2 4 a のうち、第 1 方向 X の他方の端の n 側外部端子 2 4 a は、実装基板 7 0 の第 2 パッド 8 2 に例えばはんだを介して接合される。すなわち、図 8 (b) において右側の 2 つの発光素子 1 0 の 2 つの n 側外部端子 2 4 a は第 2 パッド 8 2 に接合される。

【 0 1 2 3 】

第 1 パッド 8 1 に接合される左端の p 側外部端子 2 3 a と、第 2 パッド 8 2 に接合される右端の n 側外部端子 2 4 a との間で、外部端子 2 3 a 、 2 4 a は、実装基板 7 0 の第 3 パッド 8 3 にはんだを介して接合される。

30

【 0 1 2 4 】

図 8 (b) において上側の列で第 1 方向 X で隣り合う 2 つの発光素子 1 0 のうち一方 (左側) の発光素子 1 0 の n 側外部端子 2 4 a と、他方 (右側) の発光素子 1 0 の p 側外部端子 2 3 a とが、2 つの第 3 パッド 8 3 のうちの一方に接合される。

【 0 1 2 5 】

図 8 (b) において下側の列で第 1 方向 X で隣り合う 2 つの発光素子 1 0 のうち一方 (左側) の発光素子 1 0 の n 側外部端子 2 4 a と、他方 (右側) の発光素子 1 0 の p 側外部端子 2 3 a とが、2 つの第 3 パッド 8 3 のうちの他方に接合される。

【 0 1 2 6 】

第 1 パッド 8 1 には、実装基板 7 0 に形成された図示しない配線を通じてアノード電位が与えられる。第 2 パッド 8 2 には、実装基板 7 0 に形成された図示しない配線を通じて、アノード電位より低いカソード電位が与えられる。

40

【 0 1 2 7 】

第 3 パッド 8 3 は電氣的にどこにも接続されず、その電位はフローティングである。第 1 方向 X で隣り合う一方 (左側) の発光素子 1 0 の n 側外部端子 2 4 a と、他方 (右側) の発光素子 1 0 の p 側外部端子 2 3 a は、第 3 パッド 8 3 を介して電氣的に接続されている。

【 0 1 2 8 】

したがって、図 7 に模式的にダイオードの回路記号で表すように、第 1 方向 X に並んだ 2 つの発光素子 1 0 は第 1 パッド 8 1 と第 2 パッド 8 2 との間で直列接続されている。ま

50

た、上の列と下の列は、第1パッド81と第2パッド82との間に並列接続されている。

【0129】

第1方向Xで隣り合う一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aは共通の第3パッド83に接合されるため、それら隣り合う発光素子10の隣り合う外部端子23a、24a間の距離には制約がなく、設計自由度が高い。

【0130】

また、1つのパッケージ内で複数の発光素子10を近接させることができるため、1つずつ個片化された複数の発光素子を実装するよりも、実装基板上での実装スペースを小さくできる。

10

【0131】

図9は、さらに他の実施形態の発光ユニットの模式平面図である。

図10(a)は、さらに他の実施形態の実装基板70の模式平面図である。

図10(b)は、さらに他の実施形態の半導体発光装置1の模式平面図である。

【0132】

図9、図10(a)および図10(b)は、それぞれ、図7、図8(a)および図8(b)に対応する図であり、同じ要素には同じ符号を付している。

【0133】

図10(b)に示す半導体発光装置1は例えば6つの発光素子10を有する。6つの発光素子10はウェーハレベルで樹脂層25によってパッケージングされ、樹脂層25は6つの発光素子10を一体に支持している。

20

【0134】

第1方向Xには3つの発光素子10が並んでいる。第1方向Xに並んだ3つの発光素子10のグループ(列)が、第1方向Xに対して直交する第2方向Yに2列並んでいる。

【0135】

第1方向Xに並んだ3つの発光素子10のグループ(列)において、p側外部端子23aとn側外部端子24aが交互に第1方向Xに並んでいる。

【0136】

実装基板70には、2つの第1パッド81と、2つの第2パッド82と、4つの第3パッド83とが形成されている。

30

【0137】

2つの第1パッド81は第2方向Yに互いに離間して並んでいる。2つの第2パッド82は第2方向Yに互いに離間して並んでいる。あるいは、図8(a)に示す例のように、第2方向Yにつながった1つの第1パッド81と、第2方向Yにつながった1つの第2パッド82であってもよい。この場合、パッド面積が増え、放熱性が向上する。

【0138】

第1パッド81と第2パッド82の間には、第1方向Xに並んだ2つの第3パッド83および第2方向Yに並んだ2つの第3パッド83の合わせて4つの第3パッド83が設けられている。

【0139】

第1方向Xに一列に並んだ3つの発光素子10の6つの外部端子23a、24aのうち、第1方向Xの一方の端のp側外部端子23aは、実装基板70の第1パッド81に例えばはんだを介して接合される。すなわち、図10(b)において第2方向Yに並んだ左端の2つの発光素子10の2つのp側外部端子23aは第1パッド81に接合される。

40

【0140】

第1方向Xに一列に並んだ6つの外部端子23a、24aのうち、第1方向Xの他方の端のn側外部端子24aは、実装基板70の第2パッド82に例えばはんだを介して接合される。すなわち、図10(b)において第2方向Yに並んだ右端の2つの発光素子10の2つのn側外部端子24aは第2パッド82に接合される。

【0141】

50

第1パッド81に接合される左端のp側外部端子23aと、第2パッド82に接合される右端のn側外部端子24aとの間の、外部端子23a、24aは、実装基板70の第3パッド83にはんだを介して接合される。

【0142】

図10(b)において上側の列の左端およびその右隣の2つの発光素子10のうち一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aとが、図10(a)に示す第1パッド81の横の2つの第3パッド83のうち的一方に接合される。

【0143】

図10(b)において下側の列の左端およびその右隣の2つの発光素子10のうち一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aとが、図10(a)に示す第1パッド81の横の2つの第3パッド83のうち他方に接合される。

10

【0144】

図10(b)において上側の列の右端およびその左隣の2つの発光素子10のうち一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aとが、図10(a)に示す第2パッド82の横の2つの第3パッド83のうち的一方に接合される。

【0145】

図10(b)において下側の列の右端およびその左隣の2つの発光素子10のうち一方(左側)の発光素子10のn側外部端子24aと、他方(右側)の発光素子10のp側外部端子23aとが、図10(a)に示す第2パッド82の横の2つの第3パッド83のうち他方に接合される。

20

【0146】

第1パッド81には、実装基板70に形成された図示しない配線を通じてアノード電位が与えられる。第2パッド82には、実装基板70に形成された図示しない配線を通じて、アノード電位より低いカソード電位が与えられる。

【0147】

第3パッド83は電氣的にどこにも接続されず、その電位はフローティングである。第1方向Xで隣り合う2つの発光素子10の一方の発光素子10のn側外部端子24a(p側外部端子23a)と、他方の発光素子10のp側外部端子23a(n側外部端子24a)は、第3パッド83を介して電氣的に接続されている。

30

【0148】

したがって、図9に模式的にダイオードの回路記号で表すように、第1方向Xに並んだ3つの発光素子10は第1パッド81と第2パッド82との間で直列接続されている。

【0149】

第1方向Xで隣り合う一方の発光素子10のn側外部端子24a(p側外部端子23a)と、他方の発光素子10のp側外部端子23a(n側外部端子24a)は共通の第3パッド83に接合されるため、それら隣り合う発光素子10の隣り合う外部端子23a、24a間の距離には制約がなく、設計自由度が高い。

40

【0150】

また、1つのパッケージ内で複数の発光素子10を近接させることができるため、1つずつ個片化された複数の発光素子を実装するよりも、実装基板上での実装スペースを小さくできる。

【0151】

図11は、他の実施形態の半導体発光装置2の模式断面図である。

図12は、半導体発光装置2の模式平面図である。図12は、半導体発光装置2の実装面を表し、図11に示す半導体発光装置2の下面図に対応する。

【0152】

半導体発光装置2は、第3金属ピラー26および第3外部端子26aを有する点で、上

50

記実施形態の半導体発光装置 1 と異なる。半導体発光装置 2 において、半導体発光装置 1 と同じ要素には同じ符号を付し、その詳細な説明は省略する。

【 0 1 5 3 】

半導体発光装置 2 は複数の発光素子 1 0 を有する。図 1 1、図 1 2 に示す例では、半導体発光装置 2 は例えば 2 つの発光素子 1 0 を有する。複数の発光素子 1 0 はウェーハレベルで樹脂層 2 5 によってパッケージングされ、樹脂層 2 5 は複数の発光素子 1 0 を一体に支持している。

【 0 1 5 4 】

半導体発光装置 2 を上面またはその反対側の実装面側から見た外形形状は、例えば矩形形状である。その矩形の長手方向（第 1 方向 X）に、例えば 2 つの発光素子 1 0 が並んでいる。

10

【 0 1 5 5 】

第 1 方向 X で隣り合う 2 つの発光素子 1 0 の一方の発光素子 1 0 は、p 側金属ピラー 2 3 および p 側外部端子 2 3 a を有し、n 側金属ピラー 2 4 および n 側外部端子 2 4 a を持たない。他方の発光素子 1 0 は、逆に、p 側金属ピラー 2 3 および p 側外部端子 2 3 a を持たず、n 側金属ピラー 2 4 および n 側外部端子 2 4 a を有する。

【 0 1 5 6 】

第 1 方向 X で隣り合う 2 つの発光素子 1 0 に共通に第 3 金属ピラー 2 6 が設けられている。第 3 金属ピラー 2 6 は、p 側金属ピラー 2 3 および n 側金属ピラー 2 4 と同じ材料で形成され、同じ方法（例えばめっき法）で同時に形成される。

20

【 0 1 5 7 】

第 3 金属ピラー 2 6 は、第 1 方向 X で隣り合う 2 つの発光素子 1 0 の一方の発光素子 1 0 の n 側配線層 2 2 と、他方の発光素子 1 0 の p 側配線層 2 1 とを接続している。

【 0 1 5 8 】

第 3 金属ピラー 2 6 の端部（図 1 1 における下面）は、樹脂層 2 5 から露出し、第 3 外部端子 2 6 a として機能する。

【 0 1 5 9 】

図 1 2 に示すように、2 つの発光素子 1 0 が第 1 方向 X に並んでいる。一方の発光素子 1 0 の p 側外部端子 2 3 a は第 1 方向 X の一方の端に設けられ、他方の発光素子 1 0 の n 側外部端子 2 4 a は第 1 方向 X の他方の端に設けられている。それら第 1 方向 X の両端の p 側外部端子 2 3 a と n 側外部端子 2 4 a との間に、第 3 外部端子 2 6 a が設けられている。

30

【 0 1 6 0 】

第 3 外部端子 2 6 a は例えば四角形状に形成されている。第 3 外部端子 2 6 a の面積は、p 側外部端子 2 3 a の面積および n 側外部端子 2 4 a の面積よりも広い。第 3 外部端子 2 6 a を第 1 方向 X に 2 等分する中心線 C に対して、p 側外部端子 2 3 a と n 側外部端子 2 4 a は対称配置されている。

【 0 1 6 1 】

図 1 1、1 2 において左側の発光素子 1 0 の p 側外部端子 2 3 a は、左側の発光素子 1 0 の p 側電極 1 6 に接続され、左側の発光素子 1 0 の n 側電極 1 7 は、第 3 外部端子 2 6 a に接続されている。

40

【 0 1 6 2 】

図 1 1、1 2 において右側の発光素子 1 0 の n 側外部端子 2 4 a は、右側の発光素子 1 0 の n 側電極 1 7 に接続され、右側の発光素子 1 0 の p 側電極 1 6 は、第 3 外部端子 2 6 a に接続されている。

【 0 1 6 3 】

図 1 1、1 2 に示す半導体発光装置 2 は、例えば図 2 (a) に示す実装基板に実装することができる。

【 0 1 6 4 】

p 側外部端子 2 3 a は、実装基板 7 0 の第 1 パッド 8 1 に例えばはんだを介して接合さ

50

れる。n側外部端子24aは、実装基板70の第2パッド82に例えばはんだを介して接合される。p側外部端子23aとn側外部端子24aとの間の第3外部端子26aは、実装基板70の第3パッド83にはんだを介して接合される。

【0165】

第1パッド81には、実装基板70に形成された図示しない配線を通じてアノード電位が与えられる。第2パッド82には、実装基板70に形成された図示しない配線を通じて、アノード電位より低いカソード電位が与えられる。

【0166】

第3パッド83は電氣的にどこにも接続されず、その電位はフローティングである。一方(左側)の発光素子10のn側電極17と、他方(右側)の発光素子10のp側電極16とは、第3金属ピラー26、第3外部端子26a、および第3パッド83を介して電氣的に接続されている。

10

【0167】

電流は、第1パッド81、それに接合された一方の発光素子10のp側外部端子23a、p側金属ピラー23、p側配線層21、p側電極16、および第2半導体層12を経由して発光層13に供給され、さらに、その一方の発光素子10の第1半導体層11、n側電極17、n側配線層22、第3金属ピラー26、および第3外部端子26aを流れる。

【0168】

さらに、電流は、第3パッド83、他方の発光素子10のp側配線層21、p側電極16、および第2半導体層12を経由して他方の発光素子10の発光層13に供給され、さらに、他方の発光素子10の第1半導体層11、n側電極17、n側配線層22、n側金属ピラー24、n側外部端子24a、および第2パッド82を流れる。

20

【0169】

すなわち、図12に模式的にダイオードの回路記号で表すように、半導体発光装置2の2つの発光素子10は第1パッド81と第2パッド82との間で直列接続されている。

【0170】

2つの発光素子10は、第3外部端子26aを含む第3金属ピラー26を通じて電氣的に接続されている。2つの発光素子10は実装基板70に実装されていない状態で、はんだを介さずに、はんだよりも熱伝導率が高い例えば銅で形成された第3金属ピラー26を通じて電氣的に接続されている。さらに、パッケージ内の配線層21、22よりも厚い第3金属ピラー26を通じて2つの発光素子10は接続されている。

30

【0171】

すなわち、はんだや薄い配線層よりも放熱性に優れた厚い金属ピラー26を通じて複数チップが接続されている。このため、複数のチップ(半導体層15)間の温度特性差(発光特性差)を小さくできる。

【0172】

また、発光素子10の熱を、p側外部端子23aおよびn側外部端子24aよりも広い第3外部端子26aおよび第3パッド83を通じて、実装基板70側へ効率よく放熱できる。

【0173】

また、1つのパッケージ内で複数の発光素子10を近接させることができるため、1つずつ個片化された複数の発光素子を実装するよりも、実装基板上での実装スペースを小さくできる。

40

【0174】

マルチチップパッケージ構造の1つの半導体発光装置に含まれる発光素子10(半導体層15)の数は、上記実施形態で示した数に限らず、ダイシング領域の選択により任意に選択できる。

【0175】

図11の構造においても、半導体層15と半導体層15との間の領域(チップ間領域)において、絶縁膜18は、連続していることに限らず、図14に示すように分断してもよ

50

い。チップ間領域の絶縁膜 18 をパターニングにより分断することで、クラックを抑制できる。

【0176】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

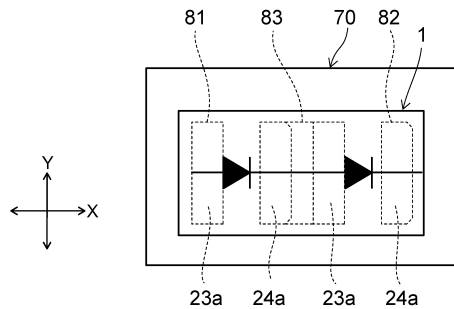
【符号の説明】

10

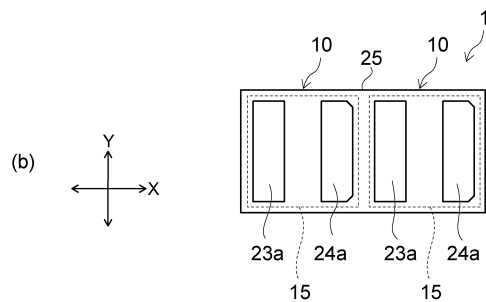
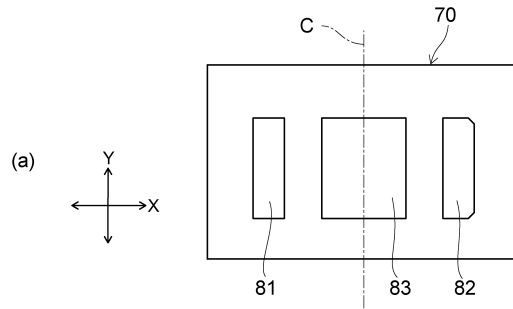
【0177】

1, 2 ... 半導体発光装置、10 ... 発光素子、13 ... 発光層、15 ... 半導体層、16 ... p 側電極、17 ... n 側電極、23a ... p 側外部端子、24a ... n 側外部端子、25 ... 樹脂層、26a ... 第3外部端子、30 ... 蛍光体層、70 ... 実装基板、81 ... 第1パッド、82 ... 第2パッド、83 ... 第3パッド

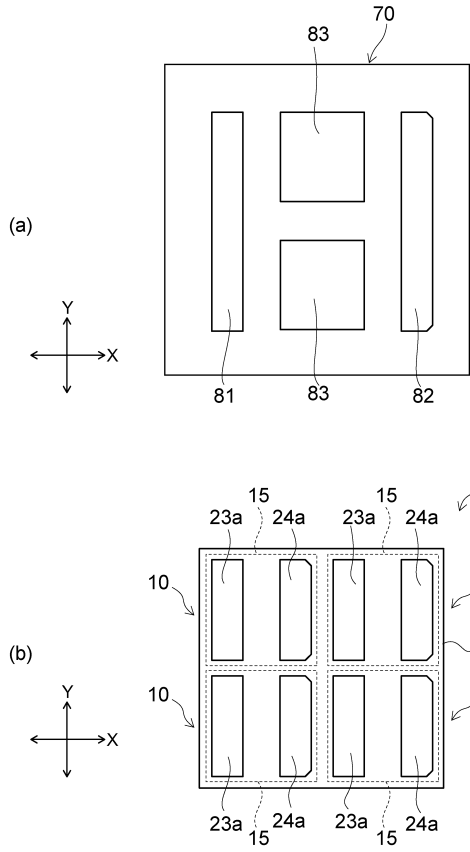
【図1】



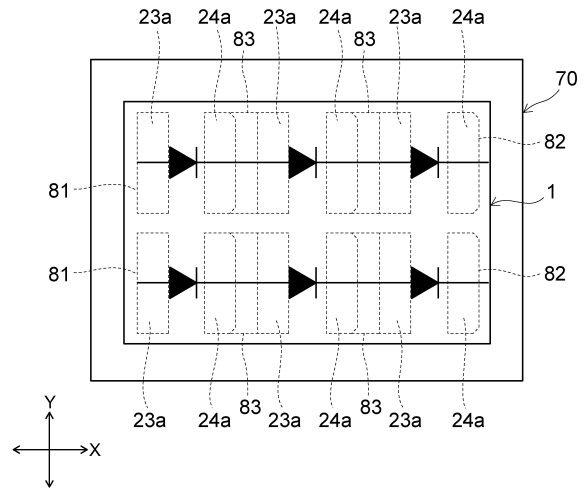
【図2】



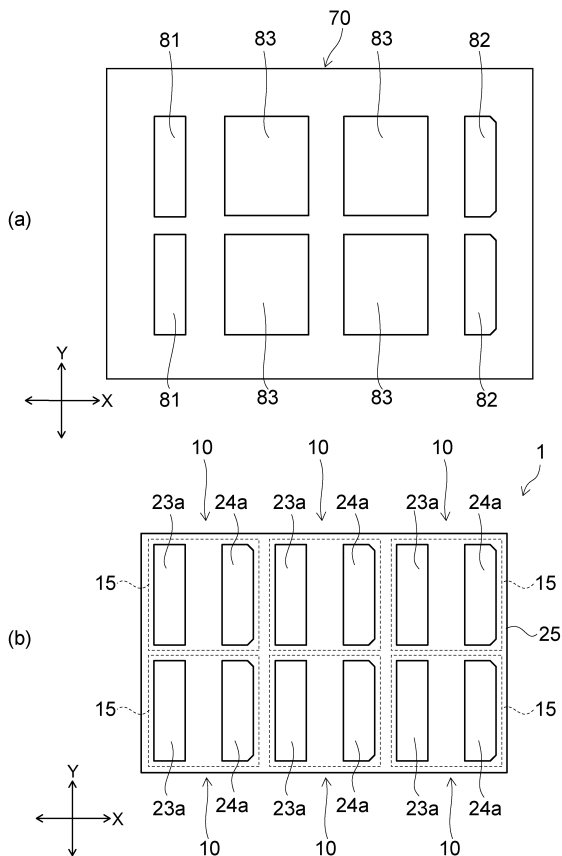
【 図 8 】



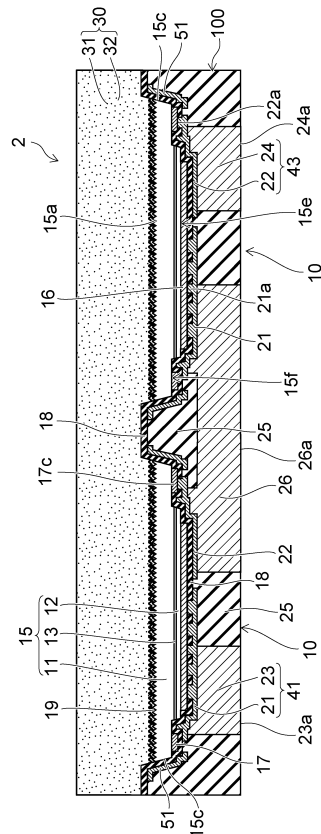
【 図 9 】



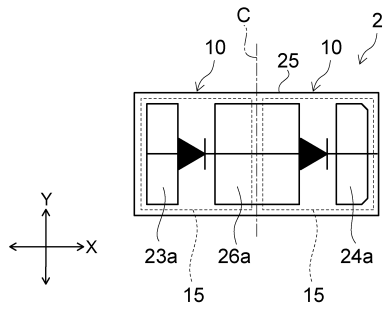
【 図 10 】



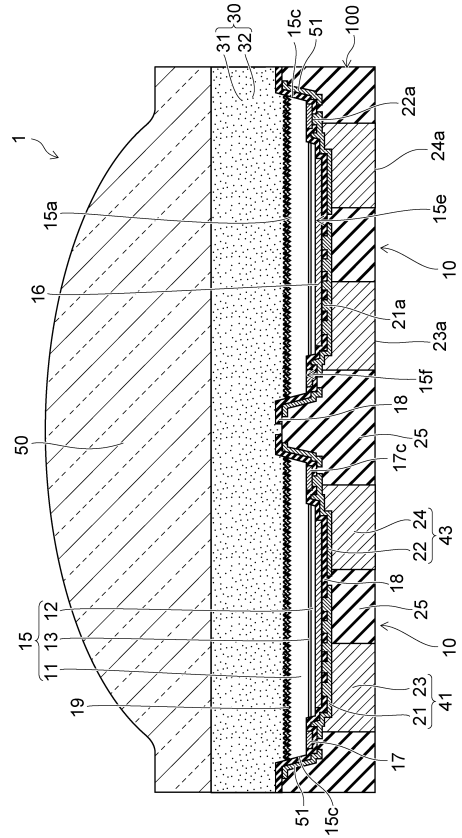
【 図 11 】



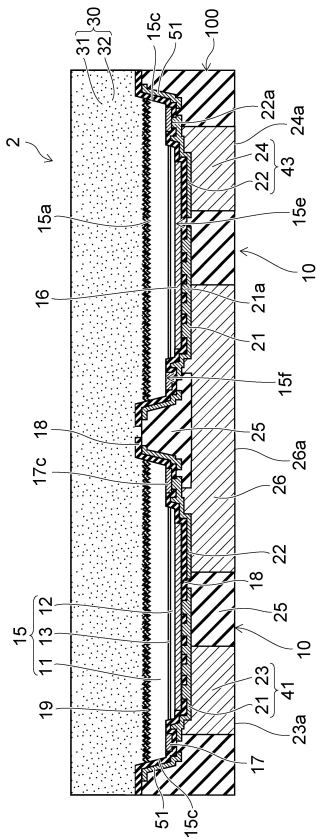
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

- (56)参考文献 特開2011-249501(JP,A)
特開2011-253999(JP,A)
特開2010-141176(JP,A)
特開2013-038212(JP,A)
米国特許出願公開第2014/0175471(US,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64