

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-523342
(P2009-523342A)

(43) 公表日 平成21年6月18日(2009.6.18)

(51) Int. Cl.	F I	テーマコード (参考)
HO4B 1/26 (2006.01)	HO4B 1/26 C	5K004
HO4B 1/30 (2006.01)	HO4B 1/30	5K020
HO4L 27/227 (2006.01)	HO4L 27/22 B	

審査請求 未請求 予備審査請求 未請求 (全 21 頁)

(21) 出願番号 特願2008-549859 (P2008-549859)
 (86) (22) 出願日 平成19年1月3日(2007.1.3)
 (85) 翻訳文提出日 平成20年9月4日(2008.9.4)
 (86) 国際出願番号 PCT/EP2007/050053
 (87) 国際公開番号 W02007/080141
 (87) 国際公開日 平成19年7月19日(2007.7.19)
 (31) 優先権主張番号 11/329, 512
 (32) 優先日 平成18年1月11日(2006.1.11)
 (33) 優先権主張国 米国 (US)

(71) 出願人 390009531
 インターナショナル・ビジネス・マシーンズ・コーポレーション
 INTERNATIONAL BUSINESS MACHINES CORPORATION
 アメリカ合衆国10504 ニューヨーク州 アーモンク ニュー オーチャードロード
 (74) 代理人 100108501 弁理士 上野 剛史
 (74) 代理人 100112690 弁理士 太佐 種一
 (74) 代理人 100091568 弁理士 市位 嘉宏

最終頁に続く

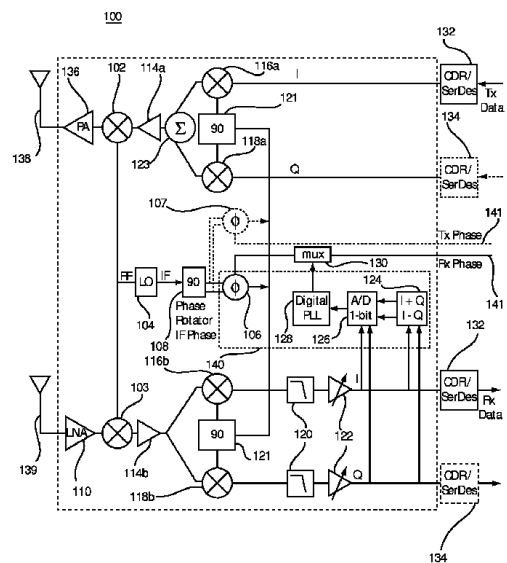
(54) 【発明の名称】 集積化無線回路における信号位相制御

(57) 【要約】

【課題】無線デバイスの信号位相を制御するための装置および方法を提供すること。

【解決手段】無線デバイスの信号位相を制御するための装置および方法は、局部発振器の位相を制御するように構成された位相回転器を含む。位相誤差決定モジュールが、受信された同相(I)および直角位相(Q)(IQ)信号値に基づいて位相誤差情報を決定するように構成される。位相補正モジュールが、受信IQ信号値から補正信号を得て、この補正信号を局部発振器の経路中の位相回転器に加えるように構成される。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

無線デバイスの信号位相を制御するための装置であって、
局部発振器の位相を制御するように構成された位相回転器と、
受信された同相 (I) および直角位相 (Q) (I Q) 信号値に基づいて位相誤差情報を決定するように構成された位相誤差決定モジュールと、
前記受信 I Q 信号値から補正信号を得て、前記補正信号を前記局部発振器の経路中の前記位相回転器に加えるように構成された位相補正モジュールと、を備える装置。

【請求項 2】

無線周波信号を受信し、中間周波 (I F) 信号を出力する低周波発振器と、
同相 (I) および直角位相 (Q) を出力するように構成された直角位相生成回路網と、
をさらに備え、前記位相回転器が、前記直角位相生成回路網からの出力を受け取る、請求項 1 に記載の装置。

10

【請求項 3】

自動回路による前記位相回転器の前記位相の調整を可能にする調整機構をさらに備える、請求項 1 に記載の装置。

【請求項 4】

外部インタフェースによる前記位相回転器の位相の調整を可能にする調整機構をさらに備える、請求項 1 または請求項 2 に記載の装置。

【請求項 5】

前記位相回転器が、360度の範囲にわたって局部発振器位相を調整することができるデジタル制御アナログ位相回転器を含む、請求項 1 または請求項 2 に記載の装置。

20

【請求項 6】

前記位相回転器が、多重変換無線アーキテクチャで中間周波 (I F) 局部発振器信号の位相を制御する、請求項 1 または請求項 2 に記載の装置。

【請求項 7】

前記位相回転器が、前記 I F 周波数の倍数で使用される単一位相回転器を含み、前記位相回転器の出力が、直角位相ダウンコンバータのために局部発振駆動を引き起こすために前記倍数で分割される、請求項 6 に記載の装置。

【請求項 8】

前記位相回転器が、前記 I F 周波数で使用される第 1 および第 2 の位相回転器を含み、前記第 1 の位相回転器が同相ダウンコンバージョンを駆動するために使用され、前記第 2 の回転器が直角位相ダウンコンバージョンを駆動するために使用される、請求項 6 に記載の装置。

30

【請求項 9】

前記位相回転器が、前記 I F 周波数で使用され、前記位相回転器の出力が、直角位相ダウンコンバータのための前記局部発振器信号を生成するために直角位相生成回路網を介して送られる、請求項 6 に記載の装置。

【請求項 10】

前記装置が、集積回路チップに含まれる、請求項 1 または請求項 2 に記載の装置。

40

【請求項 11】

位相回転器デバイスが、受信器ダウンコンバータに接続し、前記位相回転器が、オンチップ処理論理によって搬送波再生機能を実現するように自動的に制御される、請求項 10 に記載の装置。

【請求項 12】

前記位相回転器が、オフチップ処理論理によってインタフェース・バスを介して位相を制御するように制御される、請求項 10 に記載の装置。

【請求項 13】

前記チップが、受信器部分および送信器部分を含み、前記位相回転器が、オフチップ処理論理によって受信器信号位相および送信器信号位相を個別に制御するように制御される

50

、請求項 10 に記載の装置。

【請求項 14】

位相補正信号が、直角位相ダウンコンバータから出力されるような I 信号の符号、Q 信号の符号、および (I + Q) および (I - Q) 信号の符号から得られる、請求項 1 または請求項 2 に記載の装置。

【請求項 15】

前記装置が、集積回路チップ上にあり、前記位相補正信号が、位相補正值をオンチップで自動的に発生させるために、オンチップ処理論理に送られる、請求項 1 または請求項 2 に記載の装置。

【請求項 16】

前記装置が、集積回路チップ上にあり、前記位相補正信号がオフチップ・バスに導かれ、前記オフチップ・バスが、外部インタフェースを介して前記チップに逆に伝えられる位相補正信号を発生させるために外部コントローラ・デバイスによって同期を取られ、読み取られることがある、請求項 1 または請求項 2 に記載の装置。

10

【請求項 17】

前記位相回転器が、直接変換無線アーキテクチャでホモダイン周波数を制御するように構成されたアナログ位相回転器を含む、請求項 1 または請求項 2 に記載の装置。

【請求項 18】

無線デバイスの位相を制御する方法であって、

デジタル制御アナログ位相回転器を使用して無線デバイス中の局部発振器の位相を制御するステップと、

1 つまたは複数の自動回路または外部インタフェースによる前記位相回転器の位相の調整を可能にするステップと、

受信された同相および直角位相 (IQ) 信号値に基づいて位相誤差情報を決定するステップと、

前記受信 IQ 信号値から得られた位相補正信号を、前記無線デバイスの局部発振器経路中の位相回転器デバイスに加えるステップと、を含む方法。

20

【請求項 19】

調整を可能にするステップが、360度の範囲にわたって局部発振器位相を調整することを含む、請求項 18 に記載の方法。

30

【請求項 20】

加えるステップが、受信器ダウンコンバータの搬送波再生機能を実現するように、オンチップ処理論理によって前記位相回転器を自動的に制御することを含む、請求項 18 に記載の方法。

【請求項 21】

前記加えるステップが、受信器信号位相または送信器信号位相あるいはその両方を制御するように、オフチップ処理論理によってインタフェース・バスを介して前記位相回転器を制御することを含み、前記受信器および伝送位相が個別に制御されることがある、請求項 18 に記載の方法。

【請求項 22】

前記決定するステップが、直角位相ダウンコンバータから出力されるような I 信号の符号、受信された Q 信号の符号、および (I + Q) および (I - Q) 信号の符号から受信器位相補正信号を得ることを含む、請求項 18 に記載の方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号処理に関し、より詳細には、集積化無線受信器またはトランシーバのために信号位相制御を行う装置および方法に関する。

【背景技術】

【0002】

50

受信器において信号位相制御および、特に、搬送波位相再生の必要性を例示する背景で、無線伝送システムの例が説明される。一般的な無線伝送システム 10 のブロック図が図 1 に示されている。

【0003】

図 1 を参照すると、2 進データ・ストリーム（データ）は、2 相位相偏移変調（BPSK）または 4 相位相偏移変調（QPSK）のような変調を使用して、変調器 12 によって、同相および直角位相（IQ）ベースバンド信号ベクトル（それぞれ、I と Q）に変調される。ベースバンド IQ 信号は、1 つのコサイン搬送波と 1 つのサイン搬送波の 2 つの直交無線周波搬送波成分の符号および振幅を制御する。IQ ベースバンド信号は、ミキサ 14 および 16 で無線送信器 15 のサインおよびコサイン局部発振器信号と混合され、すなわち掛け算されて、ベースバンド変調を無線通信路上の伝播に適した周波数「 f_{TX} 」に変換する。移相器または直角位相分割器 18 によってサインおよびコサイン局部発振器信号を供給するように調整されるベース信号を、局部発振器 LO が供給する。

10

【0004】

これらの信号は加算器 20 によって加算され、増幅器 22 によって増幅されて、アンテナ 26 を使用して無線通信路 24 上で送られる。

【0005】

無線通信路で、信号は、減衰、位相シフト、および時間分散を受ける。通信路時間分散の効果は、実際のシステムでは重要であるが、ここでは無視されるほど十分に小さいとみなされる。送信器と受信器の間に大きな相対的な動きがあるか、または無線通信路中に動く反射物がある場合、通信路位相シフトは時間 t の関数として変動する可能性がある。

20

【0006】

受信器システム 25 で、アンテナ 28 からの受信信号は、増幅器 30 によって増幅され、分割され、さらに、ミキサ 32 および 34 および移相器 / 直角位相分割器 36 を使用して局部発振器 LO の局部発振器信号と混合されて、信号を元のベースバンドに変換し、伝送信号ベクトルの基準化され位相回転された複製であるベースバンド I および Q 信号を供給する。実際の無線システムでは、受信器の局部発振器 LO の「 f_{RX} 」として図示される周波数は、送信器の局部発振器 LO の周波数「 f_{TX} 」と同一でない。この周波数誤差は、時間変化する位相誤差を受信信号に付加し、結果として、伝送局部発振器と受信局部発振器の間の周波数差に比例する速度の、複素面での受信 I / Q 信号の一般的な回転を生じさせる。

30

【0007】

この位相回転は、コヒーレント・ベースバンド変調が使用されるとき受信器の問題を引き起こす。コヒーレント・ベースバンド変調は、定義によって、伝送された 2 進情報の推定のために通信路の位相誤差が受信 I および Q 信号の復調前に除去されることを必要とする。

【0008】

通信路位相誤差に敏感な一般的な変調の特定の例は、2 相位相偏移変調（BPSK）である。このシステムでは、2 値情報は、1 の伝送データ・ビット値に対して変調値「+1」および 0 の伝送データ・ビット値に対して変調値「-1」に符号化されるかもしれない。通信路での位相回転のために、受信信号は任意の量だけ回転される可能性があり、その結果、値「+1」が -180 から +180 度の任意の回転角に現れるようになり、位相回転が補正されなければ受信情報の適切な復号化を妨げる。さらに、周波数誤差のために、受信信号の位相は、時間と共に変化する。

40

【0009】

無線システムの位相誤差を回避する 1 つの一般的な方法は、ノンコヒーレント・ベースバンド変調システムを使用することである。この型の変調では、搬送波の位相は受信器で再生される必要がない。一般的な DBPSK、すなわち差動 2 相位相偏移変調、ノンコヒーレント受信器の位相誤差は、現在受信記号の位相から前受信記号の位相を引くことによって除去される。通信路位相は、2 つの密接した間隔の通信路の記号では同じか、ほぼ同

50

じであるという仮定の下で、位相誤差は引き算でなくなり、2つの連続した記号の間の角度が0か180度であるかどうかの決定がなされてもよい。

【0010】

この検波方法は、差分データ符号化と組み合わせられて、明確な搬送波再生を必要としないで情報を伝送することができる無線システムを可能にする。DBPSKも、データ・ビットの組を0、90、-90、または180の差分位相回転に符号化する差動4相位相偏移変調(DQPSK)も両方とも、ノンコヒーレント変調システムの例である。

【0011】

コヒーレント検波は、一般に、復号器の3dBの雑音不利を取り除くので、BPSKおよびQPSKのコヒーレント検波は有利であることがある。2つの連続した記号の間で位相を引き算することで通信路位相雑音のRMS値が1.414倍、すなわち3dB増すので、この雑音不利が生じる。感度の改善に加えて、コヒーレント検波は、受信器のデータ復調器を非常に簡単にすることができる。というのは、受信記号を復号するために必要とされるのは、無線受信器のI出力またはIおよびQ出力のゼロと比較される閾値(ときには、データ・スライサと呼ばれる)だけだからである。

10

【0012】

この特徴によって、チップ間通信用の多Gbデータ信号を供給するために高速I/O並直列変換器/直並列変換器(SerDes)システムで一般に使用される高速クロックおよびデータ再生(CDR)デバイスに、IQ通信路出力を有する無線機が直接接続することができるようになる。搬送波位相再生を有する60GHz無線機と組み合わせられると、これらの高速CDR/SerDesは、効率のよい多Gb60GHz無線データ伝送システムを実現する可能性を提供する。

20

【0013】

図2は、「コスタス」ループ(Costas Loop)50を含むアナログ復調システム70においてBPSK信号の位相を見出すために使用されるよく知られた方法を示す。コスタス・ループ50は、復調された出力を伝送通信路位相にロックするために電圧制御発振器(VCO)の周波数を積分する乗積検波器に基づいている。受信器はクロック・データ再生(CDR)回路52にIおよびQを出力し、さらに復号器54を使用して、再生されたデータを復号する。低域通過フィルタ56を使用して、受信器25からのIおよびQ出力は、ミキサ58によってコスタス・ループ50の中で混合される。コスタス・ループ50は、増幅器60およびコンデンサ62を備えるループ積分器を含んで、電圧制御発振器用のフィルタ処理された制御電圧を生成する。

30

【0014】

コスタス・ループ50は、集積化無線ICアーキテクチャで使用するためにいくつかの不利点を含む。すなわち、1)コスタス・ループ50は、受信信号に望ましくない位相雑音を加えることの他に、大量の電力およびダイ面積を潜在的に消費することがあるアナログVCOを必要とし、2)コスタス・ループ50は、誤ロックの可能性を有し、3)コスタス・ループ・システムのロック時間が、高速無線データ伝送システムで一般に使用される高速時分割多重(TDM)ベースの物理層(PHY)プロトコルにとって長過ぎることがあり、さらに、4)コスタス・ループ50はQPSK信号にロックするように構成されることがあるが、複雑さの増加が著しい。

40

【0015】

図3を参照すると、コヒーレント検波を実現するためにデジタル受信器システムで使用される第2の一般的な方法は、受信アナログ信号(一般に、ベースバンドIおよびQ信号)をデジタル値に変換するためにアナログ・デジタル(A/D)変換器72を使用し、さらに、通信路位相を得るようにデジタル信号処理アルゴリズムを実行するためにデジタル信号処理装置74を使用し、さらに、ビット決定を行う前に受信データ記号から通信路位相を引き算することである。

【0016】

この方法は、アナログ・コスタス・ループの4つの不利点全てに対処することができる

50

。アナログVCOは、デジタル・ドメインで行われる数値計算に取り替えられ、誤ロックは、検出され、数値アルゴリズムを使用して補正されることがあり、ロック時間は、アナログ整定遷移が含まれないので非常に速いことがあり、さらに、また、アナログ・システムの複雑さの増加が最小限である、当技術分野でよく知られた適切なデジタル・アルゴリズムを使用して、QPSKまたは他のもっと複雑な変調フォーマットの復調に対処することができる。

【0017】

しかし、A/Dおよびデジタル・ベースバンド処理を導入することで、それ自体の不利点が極端に高いデータ転送速度のシステムに持ち込まれる。主な不利点は、高データ転送速度（多Gb/秒）のために高速A/D変換器および対応する高速デジタル信号処理論理を必要とすることである。例として、1G記号/秒のデータ伝送システムは、BPSKでは1Gb/秒、QPSKでは2Gb/秒をもたらし、2つの2Gサンプル/秒のA/D変換器を必要とする。

10

【0018】

これらの高速度変換器および関連したデジタル信号処理論理は、同等なデータ転送速度で動作するCDRデータ・スライサをベースにしたI/Oコアに比べて、復調システムの複雑さおよび電力を著しく増すことがある。

【発明の開示】

【発明が解決しようとする課題】

【0019】

信号位相制御の精度が改善された、無線デバイスの信号位相を制御するための装置および方法を提供する。

20

【課題を解決するための手段】

【0020】

無線デバイスの信号位相を制御するための装置および方法は、局部発振器の位相を制御するように構成された位相回転器を含む。位相誤差決定モジュールが、受信された同相（I）および直角位相（Q）（IQ）信号値に基づいて位相誤差情報を決定するように構成される。位相補正モジュールが、受信IQ信号値から補正信号を得て、この補正信号を局部発振器の経路中の位相回転器に加えるように構成される。

30

【0021】

無線デバイスの位相を制御する方法は、デジタル制御アナログ位相回転器を使用して無線デバイス中の局部発振器の位相を制御すること、および1つまたは複数の自動回路または外部インタフェースによる位相回転器の位相の調整を可能にすることを含む。位相誤差情報は、受信された同相および直角位相（IQ）信号値に基づいて決定される。受信IQ信号値から得られた位相補正信号は、無線デバイスの局部発振器経路中の位相回転器デバイスに加えられる。

【0022】

本発明は、ここで、添付の図面を参照してただ単に例として説明される。

【発明を実施するための最良の形態】

【0023】

受信器、例えば集積化無線受信器の信号位相制御を行う方法および装置が説明される。本実施形態は、無線機中の局部発振器の位相を調整するために使用されるデジタル制御アナログ位相回転器を利用する。2相位相偏移変調（BPSK）または4相位相偏移変調（QPSK）された変調のコヒーレント復調のために高速データ受信器で高速搬送波位相再生を可能にするために、4つの1ビット・アナログ/デジタル（A/D）決定だけを必要とするオクタント検出（octant detection）に、例えば、基づいたデジタル位相検波方法と、本位相制御方法は、組み合わせられる。

40

【0024】

コヒーレント位相再生は、今度は、広帯域集積化（例えば、60GHz）トランシーバを多Gb/秒のアナログ直並列変換器/並直列変換器（SERDES）に直接接続するこ

50

とを可能にして、高速高精度 D/A および A/D を必要としない高速無線データ・システムを実現する。提供される位相制御機能は、また、フェイズド・アレー無線システムでの利用に関して伝送位相と受信位相の両方を調整することを可能にする。この位相制御方法は、小デジタル/アナログ・ダイ面積および小電力要求の無線集積化回路 (IC) に集積化するのに適している。

【0025】

本発明の実施形態は、全ハードウェア実施形態、全ソフトウェア実施形態、または、ハードウェア要素とソフトウェア要素の両方を含む実施形態の形を取ることができる。好ましい実施形態では、本発明はハードウェアで実現され、このハードウェアは、集積回路、プリント配線基板、ワイヤード回路などを含むが、これらに限定されない。この回路は、ファームウェア、常駐ソフトウェア、マイクロコードなどを含むことがあるソフトウェアを含むことができる。

10

【0026】

さらに、本発明は、コンピュータまたは任意の命令実行システムで、またはコンピュータまたは任意の命令実行システムに接続して使用するためのプログラム・コードを供給するコンピュータ使用可能媒体またはコンピュータ読出し可能媒体からアクセスすることができるコンピュータ・プログラム製品の形を取ることができる。この記述の目的のために、コンピュータ使用可能媒体またはコンピュータ読出し可能媒体は、命令実行システム、装置またはデバイスで、または命令実行システム、装置またはデバイスに接続して使用するためのプログラムを、含み、格納し、伝え、広め、または移送することができるどんな装置であってもよい。この媒体は、電子的、磁氣的、光学的、電磁氣的、赤外的、または半導体的システム (または装置またはデバイス) または伝播媒体であってもよい。コンピュータ読出し可能媒体の例には、半導体または固体メモリ、磁気テープ、取出し可能コンピュータ・ディスク、ランダム・アクセス・メモリ (RAM)、リード・オンリー・メモリ (ROM)、ハード磁気ディスク、および光ディスクがある。光ディスクの現在の例には、コンパクト・ディスク・リード・オンリー・メモリ (CD-ROM)、コンパクト・ディスク・リード/ライト (CD-R/W) および DVD がある。

20

【0027】

プログラム・コードの格納または実行あるいはその両方に適したデータ処理システムは、システム・バスを介してメモリ要素に直接的または間接的に結合された少なくとも1つの処理装置を含むことがある。メモリ要素は、プログラム・コードの実際の実行中に使用される局部メモリ、大容量記憶装置、および、実行中に大容量記憶装置からコードが取り出される回数を減らすために少なくともいくつかのプログラム・コードの一時記憶域を提供するキャッシュ・メモリを含むことができる。入力/出力すなわち I/O デバイス (キーボード、ディスプレイ、位置決め装置などを含むがこれらに限定されない) は、直接か介在 I/O コントローラを介してかのどちらかでシステムに結合されてもよい。

30

【0028】

介在する専用または公衆ネットワークを介してデータ処理システムが他のデータ処理システムまたは遠隔のプリンタまたは記憶装置に結合されるようになるために、ネットワーク・アダプタが、また、本システムに結合されてもよい。モデム、ケーブル・モデムおよびイーサネット (登録商標) ・カードは、ネットワーク・アダプタの現在利用可能な型のほんのいくつかに過ぎない。

40

【0029】

本明細書で説明されるような回路は、集積回路チップ用の設計の一部である可能性がある。チップ設計は、グラフィック・コンピュータ・プログラミング言語で作成され、コンピュータ記憶媒体 (ディスク、テープ、物理的ハード・ドライブ、または記憶装置アクセス・ネットワークのような仮想ハード・ドライブなど) に格納されてもよい。設計者がチップまたはチップを製作するために使用されるフォトリソグラフィ・マスクを製作しない場合、設計者は、物理的手段によって (例えば、その設計を格納する記憶媒体の複写を与えることによって)、または電子的に (例えば、インターネットを介して)、結果的に得

50

られた設計をそのような実体に直接または間接に伝送する。格納された設計は、次に、フォトリソグラフィ・マスクの製作のために適切なフォーマット（例えば、GDSII）に変換され、このフォトリソグラフィ・マスクは、一般に、ウェーハに形成されることになる当該チップ設計の多数の複写を含む。フォトリソグラフィ・マスクは、エッチングされるべき、または別の方法で処理されるべきウェーハの領域（またはその上の層あるいはその両方）を画定するために利用される。

【0030】

本明細書で説明されるような装置/方法は、集積回路チップで使用されてもよい。結果として得られた集積回路チップは、生ウェーハの形で（すなわち、多数のパッケージされないチップを含む単一ウェーハとして）、裸のダイとして、またはパッケージされた形で、製作者によって配布されることがある。後者の場合には、チップは、単一チップ・パッケージ（マザーボードまたはより高いレベルのキャリアに取り付けられるリードの付いたプラスチック・キャリアなど）または多チップ・パッケージ（表面相互接続か埋込み相互接続かのどちらか、または両方を備えるセラミック・キャリアなど）に実装される。いずれの場合にも、チップは、次に、a) マザーボードなどの中間製品か b) 最終製品かのどちらかの一部として、他のチップ、個別回路素子、または他の信号処理デバイスあるいはこれら全てと共に集積化される。最終製品は、集積回路チップを含むどんな製品であってもよく、おもちゃおよび他の下位用途から、ディスプレイ、キーボードまたは他の入力デバイスおよび中央処理装置を備える高度先進コンピュータ製品に及んでいる。

10

【0031】

本発明は、ミクサ素子を入力する少なくとも1つの局部発振器信号を有する少なくとも1つのミクサ素子を使用する集積化無線ICに関して、例示的に説明される。無線ミクサ素子に入力される信号の位相を制御するために、デジタル制御アナログ位相回転器が使用される。しかし、本発明は遥かに範囲が広く、どんなトランシーバ環境にも応用可能である。

20

【0032】

同様な数字は同じ要素または同様な要素を表している図面をここで参照し、最初に図4を参照すると、無線トランシーバ100は、第1の変換ミクサ102/103を好ましくは中間周波数(IF)で使用するスーパーヘテロダイン・アーキテクチャに基づいている。局部発振器(LO)104が設けられ、第2の変換直角位相ミクサ116aおよび116bおよび118aおよび118bのLOポートに通常接続される信号が、代わりに、直角位相生成器108を通してアナログ位相回転器106の入力に送られており、この直角位相生成器108は、当技術分野で十分に確立された方法を使用して直角位相分割器または90度移相器として実現されてもよい。アナログ位相回転器106は、直角位相(IQ)入力を必要とし、この直角位相入力は、通常、直角位相ダウンコンバージョン・アーキテクチャで直接利用可能である。

30

【0033】

位相回転器106は、デジタル的に選択可能な位相を持つLO信号を生成するようにIQのLO信号を組み合わせて、受信または伝送信号あるいはその両方の360度位相制御を可能にする。デジタル的に選択可能な位相は、オンチップから、またはオフチップから（それぞれのオフチップ制御信号にTx PhaseまたはRx Phaseあるいはその両方を表示されたパス141から）選択されてもよく、または供給されてもよい。受信部分について例示されるように、Rx Phaseは、オフチップから入力されてもよく、またはオンチップのデジタル搬送波再生ループ140を使用して決定されてもよい。

40

【0034】

伝送部分では、伝送データ(Tx Data)が、IおよびQに対応する直並列変換器/並直列変換器(SerDes)132および134の伝送部または直並列変換器部からそれぞれ入力される。回転器106（または、伝送および受信のために別個の位相回転器が使用される場合には、107）からの出力は、直角位相生成器121に供給され、さらに、直角位相アップコンバージョンおよびダウンコンバージョンをそれぞれ行うためにミク

50

サ 1 1 6 a および 1 1 8 a を使用して I および Q 信号と混合される。伝送側に関して、混合された I および Q 信号は、加算器 1 2 3 によって加算され、増幅器 1 1 4 a によって増幅され、さらに、信号を所望の搬送波周波数に変換する第 2 段のミクサ 1 0 2 に出力される。ミクサ 1 0 2 からの信号は、アンテナ 1 3 8 を使用して信号を伝送するために電力増幅器 1 3 6 で増幅される。

【 0 0 3 5 】

単一位相回転器 1 0 6 は、時分割多重設計で受信器および送信器の位相を共に制御することができ、この場合、送信器だけが受信器だけが活動中であるか、または個別の位相回転器が伝送経路および受信経路で使用されてもよい（例えば、回転器 1 0 7 が伝送経路に使用され、回転器 1 0 6 が受信経路に使用されてもよい）。代わりに、外部個別制御がバス 1 4 1 上で使用されてもよい。送信器の位相制御を必要としないが搬送波再生ループを実現するために受信器の位相制御だけを必要とするシステムでは、位相回転器 1 0 6 は受信経路で必要なだけである。

10

【 0 0 3 6 】

受信側に関して、信号はアンテナ 1 3 9 によって受信され、低雑音増幅器 1 1 0 を使用して増幅され、さらに第 1 の変換ミクサ 1 0 3 に入力される。混合後、信号は、同調 I F 増幅器 1 1 4 b によって増幅され、直角位相ダウンコンバージョンのためにミクサ 1 1 6 b と 1 1 8 b（それぞれ I と Q のため）に分割される。I および Q 信号は、フィルタ 1 2 0 によってフィルタ処理され、ベースバンド可変利得増幅器（V G A）1 2 2 によって増幅される。ベースバンド増幅器 1 2 2 の出力は、本発明の利点に従って受信データ（R x D a T a）を生成する C D R / S e r D e s 1 3 2 および 1 3 4 に直接送られる。

20

【 0 0 3 7 】

ベースバンド増幅器 1 2 2 の出力は、デジタル搬送波再生ループ 1 4 0 で使用される。ループ 1 4 0 は、I 信号と Q 信号を加算しかつ I 信号と Q 信号の差を取るモジュール 1 2 4 を含み、この和および差をアナログ・デジタル変換器 1 2 6 に入力し、このアナログ・デジタル変換器 1 2 6 は、I および Q 信号のアナログ和、差をデジタル信号に変換し、このデジタル信号は、好ましい実施形態では、I および Q 信号の和、差の符号に基づいた 1 ビットのデジタル信号である。比較から生じた 4 つの出力ビットは、搬送波再生のための位相調整を行うためにデジタル位相ロック・ループ 1 2 8 に送られる。デジタル搬送波再生ループ 1 4 0 についてのさらなる説明は、以下で行われる。

30

【 0 0 3 8 】

図 5 を参照すると、受信器またはトランシーバ用のデジタル制御アナログ位相回転器 1 0 6 が示されている。アナログ位相回転器 1 0 6 は、I 入力と Q 入力の差を受け取り、ここで、I および Q 信号は、好ましい実施形態では正弦波であるが、低域通過フィルタ処理された方形波または別の方法でスルーレート制限された方形波のような正弦波近似として実現されてもよい、位相が 9 0 度離れた信号である。各差入力は、2 つの差動対に接続され、それらの差動対の出力が一緒に加算される。これらの差動対のテール電流 2 1 0 a、2 1 0 b、2 1 0 c、2 1 0 d をデジタル調整することによって、I および Q 入力の振幅および符号を、- I から + I まで、および - Q から + Q まで個別に調整することができるようになる。これによって、回転器 1 0 6 の出力（位相 2 1 2）に対して 4 四分円（3 6 0 度）の位相範囲が可能になる。デジタル入力位相値（デジタル位相制御ベクトル 2 1 1）は、0 から 3 6 0 度までの位相制御を実現するために必要な差動対テール電流の重みに復号される。位相回転器の分解能は、例えば、完全 3 6 0 度回転のまわりに 6 4 ステップであることがあり、ほぼ 6 度 / ステップの位相分解能を実現する。この分解能は、B P S K と Q P S K の両方のコヒーレント位相再生に適切である。

40

【 0 0 3 9 】

集積化 6 0 G H z 広帯域トランシーバの好ましい実施形態では、位相回転器 1 0 6 の位相制御更新速度は、約 5 0 0 M サンプル / 秒から 8 0 0 M サンプル / 秒であってよい。この更新速度は、位相回転器 1 0 6 のどんな連続したステップの更新も 1 ステップを越えることを必要とせずに、位相回転器 1 0 6 が 6 0 G H z で + / - 1 0 0 p p m のオフセット

50

を追跡することができるために十分である。60 GHzで100 ppmのオフセットは、6 MHzの位相回転に相当する。

【0040】

ほぼ9 GHzの直角位相IF位相回転器を有するスーパーヘテロダイン無線アーキテクチャの1つの実施形態(図6に示される)では、9 GHz IF信号は、100 ppmの周波数誤差のために周波数が6 MHz外れており、位相回転器の位相を調整することによって補償されなければならない。1つの例では、位相回転器の1ステップはほぼ1/64サイクル動くので、500 MHzの更新速度によって、位相回転器が、回転器の2ステップを必要としないで最大500 MHz/64、すなわち7.8 MHzだけ動くことができるようになる。2ステップが使用されると、回転器で実現可能な最大繰返し周波数はIFで15.6 MHzである。これらの周波数の両方が、最大+/-100 ppmの全システム周波数誤差を含む。

10

【0041】

他の実施形態(図7に示される)では、18 GHzの単一IF位相回転器を有するスーパーヘテロダイン無線アーキテクチャが示されている。好ましい実施形態では、18 GHzで1ステップ当たりほぼ12度の位相動きおよび直角位相分割後に9 GHzのIF周波数に対して1ステップ当たり6度の位相動きを実現するために、位相回転器のステップは単位サイクル当たり32に減らされる。そのとき、周波数範囲は、単一および2回転器ステップの場合にそれぞれ6.8 MHzおよび15.6 MHzであり、これは、64ステップで9 GHzのIF周波数で実現された位相回転器を使用して達成されるものと同じである。直角位相IF信号は18 GHz出力信号から離れた直角位相分割から直接生成されることがあるので、18 GHzで実現された単一IF位相回転器は、位相制御の複雑さを減らし(64ステップに対して32ステップだけを必要とする)、さらに、IF周波数でのアナログ直角位相生成の必要を無くする。しかし、18 GHz位相回転器は、18 GHzで動作することができるより高い性能の差動対および直角位相信号を位相回転器の入力に供給するための直角位相生成回路網を必要とする。

20

【0042】

代わりに、単一IF位相回転器が、9 GHz IF周波数で利用され、直角位相ダウンコンバータに必要なI/Q信号を生成するために直角位相生成回路網(図6)と結合して使用されてもよい。

30

【0043】

位相回転器の差動対は、図6に示されるような直角位相回転器システムのIFの周波数、または図7に示されるような単一回転器システムのIFの2倍の周波数で動作するように設計される。これは、好ましい60 GHz無線アーキテクチャで9 GHzおよび18 GHzに相当する。これらの周波数の両方は、集積化60 GHz無線設計の好ましい実施形態を実現するために使用される高性能SiGeトランジスタによって実現可能である。本発明は、説明された動作周波数および速度または組立材料に限定されない。他の周波数および材料も考えられる。

【0044】

図6を参照すると、搬送波再生を実現するために位相回転器106を使用する受信器システム200の1つの実施形態が例示的に示されている。2つのアナログ位相回転器106は、分割器240によって分割された信号を受け取り、同相および直角位相(IおよびQ)LO信号を生成するために使用され、伝送経路(図示されない)と受信経路の両方のデジタル360度位相制御を可能にする。

40

【0045】

内部基準クロック周波数232または外部デジタル・クロック230でクロック動作されてもよいデジタルPLL228は、ベースバンドIQ信号から位相誤差を得て、再生された位相誤差を最小限にするようにIおよびQ信号の位相を調整するためにデジタル位相制御情報を位相回転器106に出力する。PLL232は、また、基準クロック入力234にロックされた高スペクトル純度局部発振器信号を生成するために使用される。

50

【 0 0 4 6 】

図7を参照すると、他の実施形態では、システム201は、I Qダウンコンバータに直角位相LO信号を供給する分割器240の前に挿入された単一位相回転器106を含む。本発明は、また、局部発振器の位相を制御することによって直接変換無線アーキテクチャに応用されてもよいが、IF周波数は実用的な低電力アナログ位相回転器を実現するように十分に低くされてもよいので（例えば、1つの実施形態では9GHz）、スーパーヘテロダイン・アーキテクチャが60GHz集積化トランシーバにとって好ましい。

【 0 0 4 7 】

I Qオクタント駆動位相再生モジュール243（PLL128と同様または同等）は、BPSKかQPSKかのどちらかの変調を使用する無線受信器システムの周波数および位相誤差を感知するように位相回転器106の位相を自動的に調整するデジタルPLLの実現を可能にするために、IF位相回転器回路と組み合わせられてもよい。モジュール243は、図8を参照してより詳細に説明される。モジュール243の動作および例えば用途特定集積回路チップ247によって行われる他のオフチップ動作の結果として、I、Q、I+Q、およびI-Qの信号の符号は、位相調整および周波数調整を決定するように処理される。位相回転器106に対する調整を行うために、増分または減分信号がトランシーバICに集積化された位相アキュムレータ244に供給される。A/D変換器245が、I、Q、I+Q、およびI-Qパラメータの符号に基づいて、位相検波器/位相ロック・アルゴリズム242（図8）へのデジタル入力を生成する。

【 0 0 4 8 】

図8を参照すると、図4に図示されたようなデジタル搬送波再生ループ140の詳細な構成部分が例示的に示されている。ループ140（図4）は、例えばBPSKまたはQPSK変調を使用する無線受信器システムの周波数および位相誤差を感知するように位相回転器の位相を自動的に調整する位相制御ループの実現を可能にするために、IF位相回転器システム（図4、6または7あるいはこれらの全て）と共に使用されてもよいI Qオクタント駆動位相再生モジュール243（図4で、デジタルPLL128とも呼ばれる）を含む。

【 0 0 4 9 】

アナログ・デジタル（A/D）変換器245は、入力としてベースバンドVGA122からのIおよびQを含み（図4）、Iにゼロを加え、Qにゼロを加え、I+Qの加算をし、さらにI-Qの減算（ここでは、Qの符号を反転するためのインバータ261を加算器と組み合わせて使用して図示されている）をするために加算器260を使用する。好ましい実施形態では高感度2値検出ラッチを備えるA/Dコンバータ262を使用して、加算器260の出力の符号が決定され、例えば、正の結果に対してデジタル「1」が出力され、負の結果に対してデジタル「0」が出力される。これらの符号は、位相回転器の位相補正設定を決定するために論理または状態機械あるいはその両方を使用するデジタル位相検波器242に入力される。

【 0 0 5 0 】

位相検波器/モジュール242は、入力として、ベースバンドI、Q、I+QおよびI-Qアナログ信号からの4つの1ビット符号を持ち、好ましい実施形態では、これらの符号は、一定の周波数オフセットに対してゼロの定常状態位相誤差を実現するようにデジタル2次積分ループ272を駆動するために、適切な位相進み/遅れ信号を得ることができる任意の適切な位相検波アルゴリズムまたは方法を使用して処理される。したがって、アナログ・コストス・ループ/VCOまたは高速/高精度A/D変換器システムを必要としないでコヒーレント復調が行われる。これによって、広帯域無線（例えば、60GHz）が高速（多Gb）アナログSERDES I/Oコア（図4、6および7の132および134）に直接接続することができるようになる。

【 0 0 5 1 】

言及されたように、I/Q位相検波器モジュール242は、受信I/Qデータ（信号（I）、信号（Q）、信号（I+Q）、信号（I-Q））から4つの1ビット信号を受け取

10

20

30

40

50

る。アルゴリズム / モジュール 242 は、BPSK または QPSK 受信信号との位相コヒーレンスを維持するために使用される位相補正值を出力する。好ましい実施形態では、位相検波器モジュールは、モード選択制御 254 を使用して BPSK または QPSK 動作に構成されることがある。好ましい実施形態では、位相回転器 106 は、IF 周波数で実現された場合には 360 度回転に対して 64 ステップを持ち、または 2 倍の IF 周波数で実現された場合には 360 度回転に対して 32 ステップを持つ。回転器の位相設定は、図 7 に示された無線 IC 201 の外部インタフェースを介して増分 / 減分線 246 によって制御されてもよく、または、デジタル論理がオンチップで集積化されている場合には、32 ステップまたは 64 ステップ位相回転器のための 2 の補数コード化 5 または 6 ビット制御ベクトル 264 によって、IQ 位相再生モジュール 243 からそれぞれ直接制御されてもよい。

10

【0052】

デジタル PLL は、1 ビット決定 $I > 0$ 、 $Q > 0$ 、 $(I + Q) > 0$ 、および $(I - Q) > 0$ から利用可能な符号情報を処理する位相検波モジュール 242 を使用して実現される。位相検波は、デジタル比例積分 (PI) 経路ループ積分器 272 に送られる位相進み信号か位相遅れ信号かのどちらかを生成する。この型のループ積分器は当技術分野で知られている。これは、定常状態位相誤差のない状態で一定周波数オフセットを追跡することを可能にする 2 次の積分器である。周波数状態変数は、送信器と受信器の周波数差にロックし、位相状態変数は位相差にロックする。好ましい実施形態では、P-I 積分器および位相ロック・アルゴリズム (243) は、回転器のステップ速度で更新され、このステップ速度は、好ましい実施形態では、500 M サンプル / 秒から 800 M サンプル / 秒である。

20

【0053】

本発明は、送信器での IQ サンプルの D/A または受信器での IQ サンプルの A/D を必要としない、無線トランシーバの送受信経路のデジタル位相制御を可能にし、これは、フェイズド・アレー・アンテナ・システムの用途で有用である可能性がある。

【0054】

本発明によって提供される機能には、特に、次のものがある。

- 1) 広帯域 (60 GHz) 無線システムで使用されてもよい多 Gb BPSK / QPSK 変調の高速完全集積化搬送波位相再生、
- 2) 高速高精度 A/D および D/A 変換器を必要としないで、広帯域 IQ 復調器を高速クロックおよびデータ再生 (CDR) デバイスに直接接続すること、
- 3) RF / IF / ベースバンド・データ経路移相器およびデジタル A/D および D/A を用いないフェイズド・アレー用の搬送波位相制御。

30

【図面の簡単な説明】

【0055】

【図 1】従来の技術に従ったデジタル無線伝送システムを示す図である。

【図 2】従来の技術に従ったコスタス・ループを使用するアナログ位相コヒーレント受信器システムを示す図である。

【図 3】従来の技術に従ったアナログ・デジタル変換およびデジタル信号処理 (DSP) を使用するコヒーレント復調システムを示す図である。

40

【図 4】本発明の 1 つの例示の実施形態に従った集積化無線トランシーバ用の例示の信号位相制御回路を示す模式図である。

【図 5】本発明の例示の実施形態で有用なデジタル制御アナログ位相回転器を示す模式図である。

【図 6】本発明の 1 つの例示の実施形態に従った、集積化 (オンチップ) デジタル位相ロック・ループを有する受信器用の直角位相 IF 回転器システムを備える自動位相再生システムの例示の実施形態を示す模式図である。

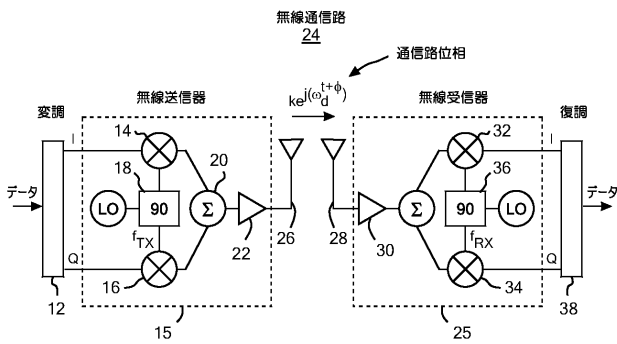
【図 7】本発明の 1 つの例示の実施形態に従った、外部 (オフチップ) デジタル位相ロック・ループを有する受信器用の単一位相 IF 回転器システムを備える自動位相再生シス

50

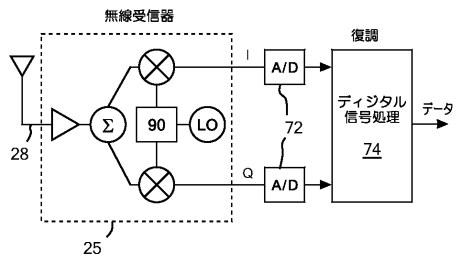
テムの例示の実施形態を示す模式図である。

【図8】本発明の1つの例示の実施形態に従った、I Qオクタント位相選別器を有するデジタル搬送波再生ループの例示の実施形態を示す模式図である。

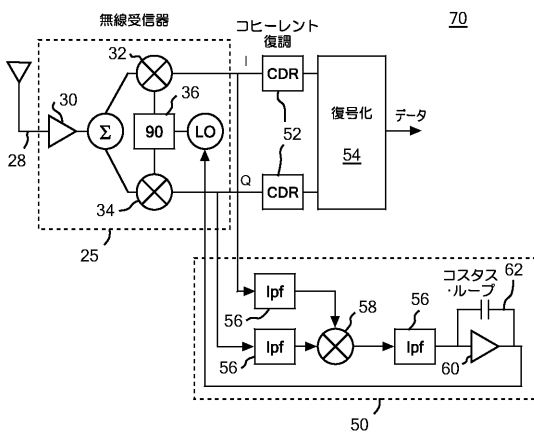
【図1】



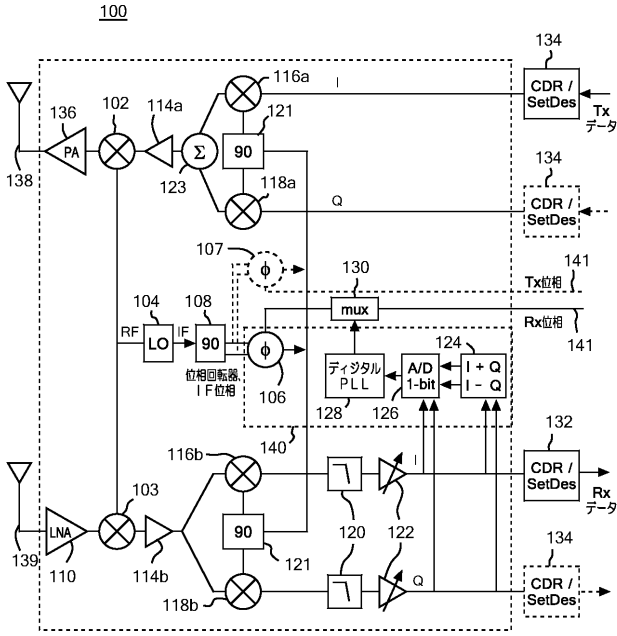
【図3】



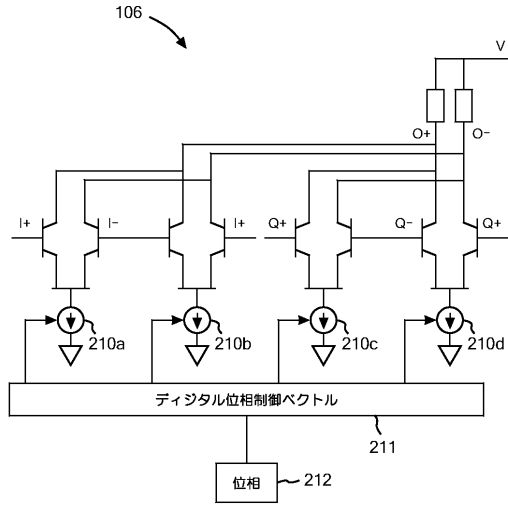
【図2】



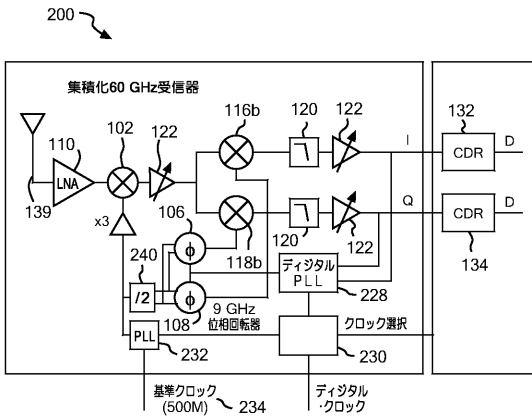
【 図 4 】



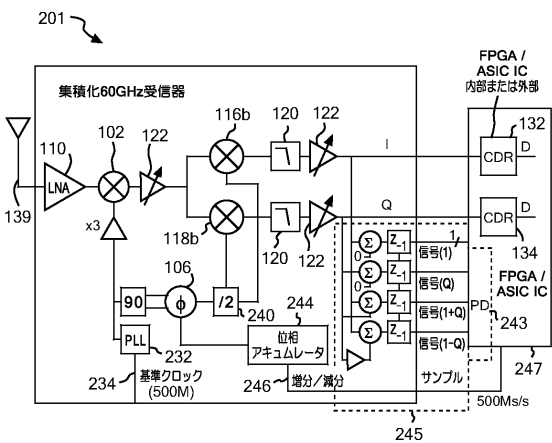
【 図 5 】



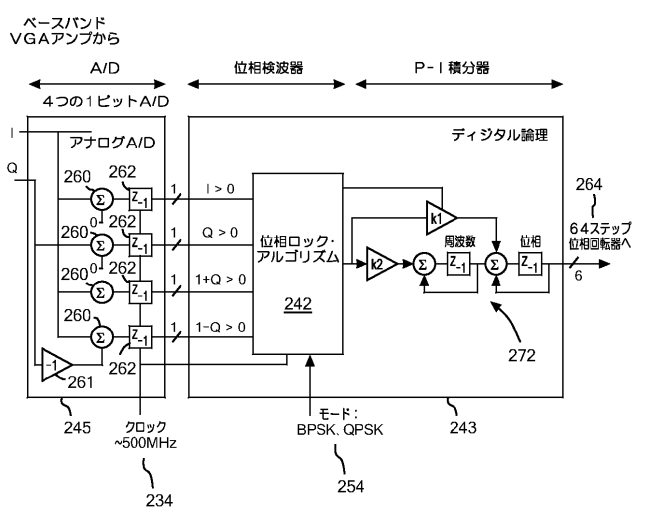
【 図 6 】



【 図 7 】



【 図 8 】



【手続補正書】

【提出日】平成21年3月18日(2009.3.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

無線デバイスの信号位相を制御するための装置であって、
局部発振器(104)の位相を制御するように構成された位相回転器(106)と、
受信された同相(I)および直角位相(Q)(IQ)信号値に基づいて位相誤差情報を決定するように構成された位相誤差決定モジュールと、
決定された位相誤差情報から補正信号を得て、前記補正信号を前記局部発振器の経路中の前記位相回転器に加えるように構成された位相補正モジュールと、を備え、前記位相補正信号が、直角位相ダウンコンバータから出力されるようなI信号の符号、Q信号の符号、および(I+Q)および(I-Q)信号の符号から得られることを特徴とする、装置。

【請求項2】

無線周波信号を受信し、中間周波(IF)信号を出力する局部発振器(104)と、前記中間周波(IF)信号を受け取り、同相(I)および直角位相(Q)信号を出力するように構成された直角位相生成回路網(108)と、をさらに備え、前記位相回転器(106)が、前記直角位相生成回路網からの前記出力を受け取る、請求項1に記載の装置。

【請求項3】

自動回路による前記位相回転器(106)の前記位相の調整を可能にする調整機構をさらに備える、請求項1または2に記載の装置。

【請求項4】

外部インタフェースによる前記位相回転器(106)の位相の調整を可能にする調整機構をさらに備える、請求項1または請求項2に記載の装置。

【請求項5】

前記位相回転器(106)が、360度の範囲にわたって局部発振器(104)位相を調整することができるデジタル制御アナログ位相回転器を含む、請求項1または請求項2に記載の装置。

【請求項6】

前記位相回転器(106)が、多重変換無線アーキテクチャで中間周波(IF)局部発振器信号の位相を制御する、請求項1または請求項2に記載の装置。

【請求項7】

前記位相回転器(106)が、前記IF周波数の倍数で使用される単一位相回転器を含み、前記位相回転器の出力が、直角位相ダウンコンバータのために局部発振駆動を引き起こすために前記倍数で分割される、請求項6に記載の装置。

【請求項8】

前記位相回転器(106)が、前記IF周波数で使用される第1および第2の位相回転器を含み、前記第1の位相回転器が同相ダウンコンバージョンを駆動するために使用され、前記第2の回転器が直角位相ダウンコンバージョンを駆動するために使用される、請求項6に記載の装置。

【請求項9】

前記位相回転器(106)が、前記IF周波数で使用され、前記位相回転器の出力が、直角位相ダウンコンバータのための前記局部発振器信号を生成するために直角位相生成回路網(108)を介して送られる、請求項6に記載の装置。

【請求項10】

前記装置が、集積回路チップに含まれる、請求項 1 または請求項 2 に記載の装置。

【請求項 1 1】

位相回転器 (1 0 6) デバイスが、受信器ダウンコンバータに接続し、前記位相回転器が、オンチップ処理論理によって搬送波再生機能を実現するように自動的に制御される、請求項 1 0 に記載の装置。

【請求項 1 2】

前記位相回転器 (1 0 6) が、オフチップ処理論理によってインタフェース・バスを介して位相を制御するように制御される、請求項 1 0 に記載の装置。

【請求項 1 3】

前記チップが、受信器部分および送信器部分を含み、前記位相回転器 (1 0 6) が、オフチップ処理論理によって受信器信号位相および送信器信号位相を個別に制御するように制御される、請求項 1 0 に記載の装置。

【請求項 1 4】

前記装置が、集積回路チップ上にあり、前記位相補正信号が、位相補正値をオンチップで自動的に発生させるために、オンチップ処理論理に送られる、請求項 1 または請求項 2 に記載の装置。

【請求項 1 5】

前記装置が、集積回路チップ上にあり、前記位相補正信号がオフチップ・バスに導かれ、前記オフチップ・バスが、外部インタフェースを介して前記チップに逆に伝えられる位相補正信号を発生させるために外部コントローラ・デバイスによって同期を取られ、読み取られることがある、請求項 1 または請求項 2 に記載の装置。

【請求項 1 6】

前記位相回転器 (1 0 6) が、直接変換無線アーキテクチャでホモダイン周波数を制御するように構成されたアナログ位相回転器を含む、請求項 1 または請求項 2 に記載の装置。

【請求項 1 7】

無線デバイスの位相を制御する方法であって、

デジタル制御アナログ位相回転器 (1 0 6) を使用して無線デバイス中の局部発振器 (1 0 4) の位相を制御するステップと、

1 つまたは複数の自動回路または外部インタフェースによる前記位相回転器の位相の調整を可能にするステップと、

受信された同相および直角位相 (I Q) 信号値に基づいて位相誤差情報を決定するステップと、

前記受信 I Q 信号値から得られた位相補正信号を、前記無線デバイスの局部発振器経路中の位相回転器デバイスに加えるステップと、を含み、

前記決定するステップが、直角位相ダウンコンバータから出力されるような I 信号の符号、受信された Q 信号の符号、および (I + Q) および (I - Q) 信号の符号から受信器位相補正信号を得ることを含むことを特徴とする、方法。

【請求項 1 8】

調整を可能にするステップが、360度の範囲にわたって局部発振器位相を調整することを含む、請求項 1 7 に記載の方法。

【請求項 1 9】

加えるステップが、受信器ダウンコンバータの搬送波再生機能を実現するように、オンチップ処理論理によって前記位相回転器を自動的に制御することを含む、請求項 1 7 に記載の方法。

【請求項 2 0】

前記加えるステップが、受信器信号位相または送信器信号位相あるいはその両方を制御するように、オフチップ処理論理によってインタフェース・バスを介して前記位相回転器を制御することを含み、前記受信器および伝送位相が個別に制御されることがある、請求項 1 7 に記載の方法。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2007/050053

A. CLASSIFICATION OF SUBJECT MATTER INV. H04L27/227 ADD. H04L27/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H04L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, IBM-TDB, INSPEC, COMPENDEX		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 00/48346 A (ANRITSU COMPANY [US]) 17 August 2000 (2000-08-17)	1-6, 8-13, 15-21
Y	page 4, lines 5,6; figure 1	7
A	page 10, line 16 - page 12, line 2	14,22
X	EP 0 716 518 A (BROADCOM CORP [US]) 12 June 1996 (1996-06-12)	1-6, 8-13, 15-21
A	column 4, line 35 - column 7, line 6; figure 2	7,14,22
X	WO 99/23756 A (ERICSSON TELEFON AB L M [SE]) 14 May 1999 (1999-05-14)	1-6, 8-13, 15-21
A	page 10, last paragraph - page 11, last paragraph; figure 5 page 22, paragraph 1	7,14,22
-/-		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.
* Special categories of cited documents:		
A document defining the general state of the art which is not considered to be of particular relevance		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
E earlier document but published on or after the international filing date		*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
O document referring to an oral disclosure, use, exhibition or other means		*&* document member of the same patent family
P document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search	Date of mailing of the international search report	
28 March 2007	05/04/2007	
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer AGUDO CORTADA, E	

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2007/050053

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 00/41521 A (TELLABS OPERATIONS INC [US]; ADVANCED FIBRE COMMUNICATIONS [US]; NGUYE) 20 July 2000 (2000-07-20) page 8, paragraph 22 - page 9, paragraph 3; figure 5	7
A	WO 98/23069 A (ADVANCED MICRO DEVICES INC [US]) 28 May 1998 (1998-05-28) abstract; figure 7 page 11, last paragraph - page 12, paragraph 2	14, 22
A	GB 2 314 981 A (PLESSEY SEMICONDUCTORS LTD [GB]) 14 January 1998 (1998-01-14) page 1, line 16 - page 3, line 22; figure 1	1-22

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2007/050053

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
WO 0048346	A	17-08-2000	DE 10084108 T0 JP 2002537681 T US 6301311 B1	07-03-2002 05-11-2002 09-10-2001
EP 0716518	A	12-06-1996	US 5640670 A	17-06-1997
WO 9923756	A	14-05-1999	AU 749268 B2 AU 1058399 A CN 1285974 A DE 69831874 T2 EE 200000280 A EP 1027769 A1 JP 2001522188 T SE 512623 C2 SE 9704011 A TW 427054 B US 6351677 B1	20-06-2002 24-05-1999 28-02-2001 27-07-2006 15-08-2001 16-08-2000 13-11-2001 10-04-2000 04-05-1999 21-03-2001 26-02-2002
WO 0041521	A	20-07-2000	AU 2721800 A US 6493396 B1 US 2003086505 A1	01-08-2000 10-12-2002 08-05-2003
WO 9823069	A	28-05-1998	WO 9823042 A1 WO 9823070 A1 WO 9823071 A1	28-05-1998 28-05-1998 28-05-1998
GB 2314981	A	14-01-1998	NONE	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100086243

弁理士 坂口 博

(72)発明者 ベウケマ トロイ ジェームズ

アメリカ合衆国10510 ニューヨーク州ブライアクリフ・マナー ホルブルック・ロード169

(72)発明者 フロイド ブライアン

アメリカ合衆国10541 ニューヨーク州マホパク タンヤ・レーン4

(72)発明者 リロフ セルゲイ ブラジミールピッチ

アメリカ合衆国10604-2338 ニューヨーク州ホワイト・プレーンズ アップランド・アベニュー63

(72)発明者 レイノルズ スコット ケビン

アメリカ合衆国10501 ニューヨーク州アーマウォーク アデル・コート1

Fターム(参考) 5K004 AA05 FJ00

5K020 AA08 CC03 DD13 DD15 DD22 EE01 EE02 EE03 EE04 FF00

GG01 GG22 HH11