

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權日本 2000 年 12 月 1 日 2000-367769 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(3)

也會有看得到著色的問題

又，F C A 方式，由於其驅動器係直接地被搭載在液晶顯示裝置的基板，因此，來自該驅動器的發熱會直接傳到液晶顯示裝置的基板，而在該驅動器之附近的液晶會導致局部的溫度上昇，而發現在該部分會有看到的變色的問題。

(本發明所要解決的第2課題)

又，當採用 F C A 方式時，則大多直接將只由半導體晶片所構成之驅動器安裝到液晶顯示裝置的基板，而發現在半導體晶片之周邊的基板容易產生應力。

此外，因為該應力，會發現在顯示面之驅動器之附近的部份產生看得到變色的問題。

此時，當為所謂的正常黑模式時，則在作黑顯示時會產生漏光，而確認出對比比會降低。在此，所謂的正常黑模式係指在未對液晶施加電場的狀態下，該液晶的透光率會成為最低的情形。

(本發明所要解決的第3課題)

又，為了使經由液晶而被對向配置之各基板的間隙設成均勻，當在單側的基板形成支柱時，則上述課題2的應力會成為原因，而造成在晶片附近的領域，其上下基板之對位偏移會較其他的領域惡化。

當利用粒體 (beads) 時，藉著其形狀為球體，且未被

五、發明說明(4)

固地固定，當施加局部的應力時，則在使其緩和的方向進行粒體的再配置，結果可知能夠減低在半導體晶片之附近之上下基板的對偏移程度。

但是當為支柱時，由於支柱與基板是面接觸，因此接觸面積大，又，由於支柱本身是被固定在單側的基板，因此發現在半導體晶片附近仍會因為應力而產生局部的對位偏移，而難以被緩和。

(本發明所要解決的第4課題)

更者，當為橫向電場方式時，則已知在彼此產生電場的畫素電極與基準電極中，基準電極係鄰接於影像信號線而配置。

而此是為了解來自影像信號線的電場終止於基準電極側，而不致於影到畫素電極側。

此外，則在影像信號線與基準電極之間形成間隙，而由於在該間隙部驅動液晶，而發生所謂的Domain情形，因此在該部分形成遮光膜。

但是，該遮光膜的形成會阻礙提高畫素的數值孔徑。

(本發明所要解決的第5課題)

更者，在閘極信號線或汲極信號線與驅動器(drive)連接時，則位在該驅動器附近的信號線，會形成為可以被擠入到半導體晶片之尺寸範圍內的案圖(pattern)。

此時，將上述以外的信號線，例如基準信號線拉出到

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(6)

信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

當在畫素電極與基準電極之間未施加電壓時，則構成使上述液晶層之透光率成為最低，且將上述影像信號的電壓最大振幅設定在當要將上述液晶層的相對透過率設成90%時所需要的電壓以下。

用於解決上述第2課題之代表的手段，其特徵在於：

在經由液晶層被對向配置之各基板中，在其中一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

在該驅動晶片與上述其中一個基板之間則存在有應力緩衝層。

用於解決上述課題之代表性的手段，其特徵在於：

在經由液晶層被對向配置之各基板中，在其中一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場的基準電極，

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(7)

來自上述各信號線的信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

備有用於確保在上述各基板中，與面向一個基板之液晶側的面的另一個基板的間隙的支柱，

該支柱則以每相鄰的 2 個畫素領域 1 個以下的密度被配置。

用於解決上述第 4 課題之代表的手段，其特徵在於：

在經由液晶層被對向配置之各基板中，在其中一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場多個的基準電極，

上述各基準電極中的一者，則經由介電率較無機材料為低的絕緣膜，而與汲極信號線重疊被形成，且其寬度則被形成為較該汲極信號線的寬度為大。

用於解決上述第 5 課題之代表性的手段，其特徵在於：

在經由液晶層而被對向配置之各基板中，在其中一個基板之液晶側的面備有：根據來自閘極之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極，以及離開該畫素電極而被配置，而被供給有來自基準信號線之基準信號的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片來形成，

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(9)

延伸到外方。雖然之後會詳述，但該部分成為一搭載有閘極驅動器電路(I C) 5 以及汲極驅動電路(I C) 6 的領域。

在各透明基板 S U B 1 、 S U B 2 的重疊的領域，則設有被配置呈矩陣狀的畫素 2 ，該畫素 2 則被形成在為在圖中 x 方向延伸，而被並設在 y 方向的閘極信號線 G L ，與在 y 方向延伸，而被並設在 x 方向的汲極信號線 D L 所包圍的領域，至少備有根據供給來自其中一個閘極信號線 G L 的掃描信號而被驅動的開關元件 T F T 、以及經由該開關元件 T F T ，而被施加由其中一個汲極信號線 D L 所供給之影像信號的畫素電極。

在此，如上所述，各畫素 2 乃採用所謂的橫向電場方式，如後所詳述，除了上述的開關元件 T F T 以及畫素電極 P X 外，也備有基準電極 C T 以及保持電容 C s t g 。

此外，各閘極信號線 G L ，其中一端(圖中左側的端部) 則延伸到透明基板 S U B 1 外，而被連接到搭載在透明基板 S U B 1 之閘極驅動電路 5 的輸出端子。

此外，除了設有多個的閘極驅動電路 5 外，上述閘極信號線 G L ，則將互相鄰接者加以群化(參照圖 5 8) ，該些各個經群化的閘極信號線 G L ，則分別被連接到接近的各閘極驅動電路 5 。

又，同樣地，各汲極信號線 D L ，其中一端(圖中上側的端部) 則延伸到透明基板 S U B 1 外，而被連接到被搭載在透明基板 S U B 1 之汲極驅動電路 6 的輸出端子。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (10)

此時，除了設有多個的汲極驅動電路 6 外，上述汲極信號線 D L，則將互相鄰接者加以群化，該些各個經群化的汲極信號線 D L，則分別被連接到接近的各汲極驅動電路 6。

另一方面，具有接近於已搭載有閘極驅動電路 5 以及汲極驅動電路 6 之液晶顯示面板 P N L 而被配置的印刷基板 1 0（控制基板 1 0），在該印刷基板 1 0，則除了電源電路 1 1 等之外，也搭載有用於將輸入信號供給到述閘極驅動電路 5 以及汲極驅動電路 6 的控制電路（I C）2 0。

此外，來自該控制電路 1 2 的信號，則經由彈性配線基板（閘極電路基板 1 5、汲極電路基板 1 6 A、汲極電路基板 1 6 B），而被供給到閘極驅動電路 5 以及汲極驅動電路 6。

亦即，在閘極驅動電路 5 側，則配置有備有分別面向各閘極驅動電路 5 之輸入側的端子而被連接之端子的彈性配線基板（閘極電路基板 1 5）。

該閘極電路基板 1 5，其中一部分則延伸到上述控制基板 1 0 側而被形成，而在該延伸部，則經由連接部 1 8 而被連接到該控制基板 1 0。

來自被搭載在控制基板 1 0 之控制電路 1 2 的輸出信號，則經由位在該控制基板 1 0 上的配線層，上述連接部，更者在閘極電路基板 1 5 上的配線層，而被輸入到各閘極驅動電路 5。

五、發明說明 (11)

又，在汲極驅動電路 6 側，則配置有分別面向各汲極驅動電路 6 之輸入側的端子而被連接之端子的汲極電路基板 1 6 A、1 6 B。

該汲極電路基板 1 6 A、1 6 B，其中一部分則延伸到上述控制基板 1 0 側而被形成，在該延伸部，則經由連接部 1 9 A、1 9 B 而被連接到該控制基板 1 0。

來自被搭載在控制基板 1 0 之控制電路 1 2 的輸出信號，則經由位在該控制基板 1 0 上的配線層，上述連接部 1 9 A、1 9 B，更者，在汲極電路基板 1 6 A、1 6 B 上的配線層，而被輸入到各汲極驅動電路 6。

此外，位在汲極驅動電路 6 側的汲極電路基板 1 6 A、1 6 B，如圖所示乃被分割成 2 個而設，用來防止隨著液晶顯示面板 1 的大型化，因為汲極電路基板朝圖中 X 方向之長度增加而造成熱膨脹的情形。

此外，來自在控制基板 1 0 上之控制電路 1 2 的輸出，則分別經由汲極電路基板 1 6 A 的連接部 1 9 A、以及汲極電路基板 1 6 B 的連接部 1 9 B，而被輸入到對應的汲極驅動電路 6。

更者，在控制基板 1 0，則從影像信號源 2 2，藉由電纜 2 3，經由介面基板 2 4 而被供給有影像信號，且被輸入到被搭載在該控制基板 1 0 的控制電路 1 2。

此外，在該圖中，雖然液晶顯示面板 P N L、閘極電路基板 1 5、汲極電路基板 1 6 A、1 6 B 以及控制基板 1 0 係位在大約同一平面內，但實際上，該控制基板 1 0

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(12)

，在閘極電路基板 1 5、汲極電路基板 1 6 A、1 6 B 的部分乃呈彎曲，而大約相對於液晶顯示面板 1 呈直角。藉此，可以減小所謂額緣的面積。在此，所謂的額緣係指位在顯示面板 P N L 之外框的輪廓與顯示領域 A R 之輪廓之間的領域，藉由減小該領域，可得到相對於外框加大顯示部之面積的效果。

< 畫素的構成 >

在此，上述液晶顯示面板 P N L，如上所述，其顯示領域部 A R 係由被配置呈矩陣狀的多個的畫素 2 所構成，其中一個畫素的構成，則成為如圖 3 所示。又，圖 4 為在圖 3 之 I V - I V 線之斷面圖，圖 5 為在圖 3 之 V - V 線的斷面圖。

在同一圖中，在透明基板 S U B 1 的主表面則形成在 x 方向延伸之閘極信號線 G L 與基準電壓信號線 C L。此外，被各信號線 G L、C L 與後述之在 y 方向延伸的汲極信號線 D L 所包圍的領域，則成為畫素領域。

亦即，在本實施例中，基準電壓信號線 C L 則被形成為在與閘極信號線 G L 之間行走，而在以該基準電壓信號線 C L 作為邊界之 $\pm y$ 方向分別形成畫素領域。

藉此，被並設在 y 方向的基準電壓信號線 C L，則可以減少到為以往之大約一半，為此所封閉的領域，則可以分擔作為畫素領域來使用，而能夠加大該畫素領域的面積。

五、發明說明 (13)

在各畫素領域中，在上述基準電壓信號線 G L，則呈等間隔地形成例如 3 條與其成爲一體，而在 y 方向延伸的基準電極 C T。各基準電極 C T，則在不連接到閘極信號線 G L 的情形下接近閘極信號線 G L 而延伸，其中位在兩側的 2 個，則被配置成鄰接汲極信號線 D L，而剩下來的 1 個則位於中央。

更者，在已形成有閘極信號線 G L、基準電壓信號線 C L 以及基準電極 C T 之透明基板 S U B 1 的主表面，則乃被覆該些閘極信號線 G L 等般地形成例如由矽氮化膜所構成的絕緣膜 G I。該絕緣膜 G I 對於後述之汲極信號線 D L，可以當作用於取得與閘極信號線 G L 以及基準電壓信號線 C L 之絕緣的層間絕緣膜來使用，而對於薄膜電晶體 T F T 當作閘極絕緣膜來使用，對於積蓄電容 C s t g，則當作介電體膜來使用。

在該絕緣膜 G I 的表面，則在其薄膜電晶體 T F T 的形成領域形成有半導體層 A S。該半導體層 A S 例如是由非晶矽所構成，而在閘極信號線 G L 上，如被重疊在接近於後述之汲極信號線 D L 的部分般被形成。藉此，閘極信號線 G L 的一部分，則兼作爲薄膜電晶體 T F T 的閘極。

此外，在該絕緣膜 G I 的表面，則形成在其 y 方向上延伸，且被並設在 x 方向的汲極信號線 D L。該汲極信號線 D L，則與延伸到構成薄膜電晶體 T F T 之上述半導體層 A S 之表面的一部分所形成的汲極 S D 1 成爲一體。

更者，在畫素領域中之絕緣膜 G I 的表面，則形成有

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (14)

被連接到薄膜電晶體 T F T 之源極 S D 2 的畫素電極 P X 。該畫素電極，則在上述基準電極 C T 之各自的中央，在 y 方向延伸而被形成。亦即，畫素畫素 P X 的一端則兼作為上述薄膜電晶體 T F T 之源極 S D 2，當在 y 方向上延伸，且在基準電壓信號線 C L 上，在 x 方向延伸後，才向 y 方向延伸，而成為一コ字狀。

在此，被重疊在畫素電極 P X 之基準電壓信號線 C L 的部分，則在與該基準電壓信號線 C L 之間構成一以上述絕緣膜 G I 作為介電體膜的積蓄電容 C s t g。藉由該積蓄電容 C s t g，當例如在使薄膜電晶體 T F T 作 O F F 之際，可以具有能夠使影像資訊更長時間積蓄在畫素電極 P X 的效果。

此外，在相當於上述薄膜電晶體 T F T 的汲極 S D 1 與源極 S D 2 之界面之半導體層 A S 的表面，則被摻雜了磷 (P)，而成為一高濃度層，藉此，在上述各電極可達成歐姆接點，(Ohmic contact)。此時，則在半導體層 A S 之表面的整個領域形成上述高濃度層。在形成上述各電極後，則以該電極作為掩罩 (mask)，而針對該電極形成領域以外的高濃度層進行蝕刻，而能夠成為上述的構成。

此外，在已形成有薄膜電晶體 T F T、汲極信號線 D L、畫素電極 P X、以及積蓄電容 C s t g 之絕緣膜 G I 的上面，則形成有例如由矽氮化膜所構成之保護膜 P S V，在保護膜 P S V 的上面，則成有配向膜 O R I 1，而構成液晶顯示面板 P N L 之所謂下側基板。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (15)

在此，基準電極 C T 以及畫素電極 P X，均可以如金屬般之不透光性的材料層所形成，又，也可以至少使其中一者以例如 I T O (Indium-Tin-Oxide) 等之透光性的材料層來形成。當為後者時，則具有可提昇畫素之數值孔徑的效果。

又，在成為上側基板之透明基板（濾色器基板）S U B 2 的液晶側的部分，則形成在相當於各畫素領域之部分具有開口部的黑色矩陣 B M。

更者，則如被覆在相當於該黑色矩陣 B M 之畫素領域的部分所形成的開口部般地形成濾色器 F I L。該濾色器 F I L，除了具備與位在 x 方向相鄰之畫素領域不同的顏色外，也分別在黑色矩陣 B M 上具有邊界部。

又，在已形成有黑色矩陣 B M、以及濾色器 F I L 的面上形成由樹脂膜所構成的平坦膜 O C，而在該平坦膜 O C 的表面形成有配向膜 O R I 2。

在此，在本實施例中，是一當在畫素電極 P X 與基準電極 C T 之間未產生電場時，液晶之透光率會成為最小之所謂的正常黑 (normal black) 模式的構成。

此外，將被供給到汲極信號線 D L 之影像信號（電壓）的最大振幅設定成在對液晶層 L C 之相寺透過率設成 90 % 時為必要之電壓 (V 90) 以下。

本實施例的液晶顯示裝置是一正常黑模式，以此作為背景，可以抑制液晶驅動電壓之大幅減少，與對比 (contrast) 比降低之影響的情形。

五、發明說明 (16)

亦即，圖 1 為表示在正常黑模式下之液晶驅動電壓 (V) 與相對輝度 (%) 之關係的說明圖。當為正常黑模式時，雖然白顯示輝度是依存於電壓，但在給予相對輝度 100 % 之電壓 (V_{max}) 的附近具有飽和的傾向。而此則意味著在給予相對度 100 % 之電壓 (V_{max}) 的附近，即使是驅動電壓，輝度一點也不會有變化。

因此，藉由將輝度抑制在 90 % 以下而作白顯示，可以大幅地減低液晶驅動電壓。

而此，則作為將影像信號供給到汲極信號線 DL 的汲極驅動 IC，而選擇其中輸出小者，或是連發熱量也可以減低。

又，由於此時的黑顯示處於無通電狀態，因此，相較於正常白模式的情形（其特性表示在圖 6），可以抑制對於對比所產生的影響。

（實施例 2）

又，在本實施例中，經由基準電壓信號線 CL，而供給到各畫素領域之基準電極 CT 的基準信號，則依據圖框單位而反轉。

如圖 7 所示，由於係針對依據圖框單位而反轉的基準信號來決定影像信號的振幅 V ，因此可以減小整體之影像信號的振幅。

為了供比較起見，如圖 8 所示，當考慮依據圖框單位將基準信號設為一定時，則影像信號必須相對於基準信號

五、發明說明 (19)

接 (在本說明書中稱為 F C A 方式) 。

此時，汲極驅動 I C 6 則位於被並設之輸入凸部群與輸出凸部群之間，至少讓在該凸部之高度以上的間隙位在與透明基板 S U B 1 側之間。

此外，如埋往該間隙般地，在該透明基板 S U B 1 側形成應力緩衝層 3 1。藉此，藉由在該透明基板 S U B 1 側所形成的應力緩衝層 3 1 來吸收上述汲極驅動 I C 6 之撓彎 (位在該汲極驅動 I C 的中央部，朝透明基板 S U B 1 側成為凹部的撓彎) 。

此時，在汲極驅動 I C 6 所產生的應力則會變得難以傳達到透明基板 S U B 1 側，可避免在其附近之透明基板 S U B 1 與透明基板 S U B 2 產生局部的對位 (alignment) 偏移。

又，圖 1 0 (b) 為表示其他實施例的構成圖，係對應於 1 0 (a) 。

在該圖 1 0 (b) 中，應力緩衝層 3 1，則不限於汲極驅動 I C 6 的安裝領域，也被形成到其周邊為止。又與汲極驅動 I C 6 之各凸部連接的配線層 (汲極信號線 D L)，則被形成在該應力緩衝層 3 1 的上面。

此外，在各畫素領域所形成之上述保護膜 P S V，也有以例如由 S i N 所構成之無機材料層以及由樹脂所構成的有機材料層的依序積層體而構成的情形。也此是因為有要求減小保護膜 P S V 之介電常數，或要求以有機材料層來被覆無機材料之裂痕等的情形。

五、發明說明(20)

此時，藉由在形成上述有機材料層的同時形成上述應力緩衝層31（也可以直接延伸而形成），具有避免製程數目增加的效果。

以外，在本實施例中，雖然是針對汲極驅動IC6來加以說明，但由於對於閘極驅動IC5的情形也相同，因此，當然在閘極驅動IC5的安裝領域，也可以採用同樣的構成。

（實施例5）

在上述各實施例中，雖然是以透明基板SUB1當作玻璃基板，但在本實施例中，該透明基板SUB1，則特別使用由樹脂所構成樹脂基板。

在該透明基板SUB1則安裝有汲極驅動IC6以及閘極驅動IC5，藉由該基板使用伸縮性較玻璃為高的樹脂，可以解決由在該各驅動IC所產生的應力而造成的問題。

藉由採用在上述各實施例中的至少一者，可以減低驅動IC的驅動能力，又，也可以減少由此所產生的發熱量，因此，如圖11所示，在顯示領AR中，可以避免在接近於該驅動IC的領域TR中受到該發熱的影響（變色等）。

（實施例6）

如圖12所示，在經由液晶而被對向配置之各透明基

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明(21)

板中，則在透明基板 SUB 2 形成有被稱為黑色矩陣 BM 的遮光膜。此外，在同一圖中，(a) 為平面圖，(b) 為在 (a) 之 b-b 線的斷面圖。

此外，用於確保透明基板 SUB 1 與透明基板 SUB 2 之間隙的間隔件 (spacer)，則使用例如藉由光石印技術，對在透明基板 SUB 側所形成的樹脂層進行擇蝕刻而形成的支柱 33。

該支柱 33，則在當作各畫素領域的集合所形成的顯示部內，可以配置在所設定的位置，而如可與上述黑色矩陣 BM 發生重疊般地被形成。

而此是因為在支柱 33 的周邊液晶分子的配向容易產生混亂，而容易被目視使然 (被稱為 Domain)。

此外，在本實施例中，乃將位在汲極驅動 IC 6、閘極驅動 IC 5 之附近的黑色矩陣的寬度設成較在其他部分中之黑色矩陣的寬度為大。

如此設定之理由在於各驅動 IC 的附近，會因為該驅動 IC 的發熱，而容易使透明基板 SUB 1、SUB 2 的位發生偏移，而因為該對位偏移會導致容易看到上述 Domain 使然。

此外，遮光膜也不限定在黑色矩陣 BM，當然也可以採用為了其他目的而形成的遮光膜。

(實施例 7)

在本實施例中，乃以每 2 個單位畫素 ~ 8 個單位畫素

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(22)

成為 1 個的密度來配置顯示部內的上述支柱。

在此，所謂的單位畫素係指 R G B 或 C M Y 組設定成 1 個單位畫素者。

假設將上述支柱，以每 8 個單位畫素未滿 1 個的方式來加以配置時，則上下的基板會因為應力容易產生移動，而會導致對位發生偏移，又，支柱的強度會不敵於該應力而發生塑性變形，逐妨礙到上下基板之間隙的均一性。

上述各實施例雖然是適用於例如圖 1 3 所示之畫素構成的液晶顯示裝置，但是也可以適用於以後所表示之畫素構成的液晶顯示裝置。

(實施例 8)

在本實施例中，如圖 1 3 所示，汲極信號線 D L 與畫素電極 P X 係位在同一層，基準電極 C T，則經由保護膜 P S V 1 被形成在該汲極信號線 D L 與畫素電極 P X 的上層。又，該基準電極 C T，則通過貫通孔 T H 而與被形成與閘極信號線 G L 同一層的基準電壓信號線 C L 互相連接。此外，在同一圖中，(a) 為平面圖，(b) 為 b - b 線的斷面圖，(c) 為 c - c 線的斷面圖。

此外，如與汲極信號線 D L 呈重疊狀地形成基準電極 C T，因此，無法目視到因為在汲極信號線 D L 與基準電極 C T 之間所產生的電場對液晶所造成之不可預期舉動 (Domain)。

亦即，由來自汲極信號線 D L 的界場所造成的 Domain

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (23)

，則會被上述基準電極 C T 所遮光。

又，如此一來，來自汲極信號線 D L 的電場會被結束在電位被固定的基準電極 C T 側，而可以抑制對畫素領域側所造成的影響。

此外，上述基準電極 C T，則考慮有以如金屬層般之不透明的導電層來形成的情形，與如 I T O (Indium-Tin-Oxide) 般之透明的導電層來形成的情形。

在此，當以透明的導電層來構成基準電極 C T 時，則爲了該基準電極 C T 擁有具有作爲遮住舉動 (Domain) 之目視情形之遮光膜的功能，則必須設成所謂的正常白模式。

正常白模式，當在畫素電極 C T 與基準電壓電極線 C L 之間未產生電場時，可以由選擇能夠使液晶的透光率成爲最低的該液晶的材料來構成。

此外，透明的導電層則不限定於 I T O，也可以例如是 $I n_2 O_3$ 、 $S n O_2$ 、 $I Z O$ 、 $Z n O_2$ ，些的混合物、或是積層體。

又，在本實施例中，在基準電極 C T 的上面形成有保護膜 P S V 2，而在該保護膜 P S V 2 的上面形成配向膜 (未圖示)。

此時，保護膜 P S V 2 可以使用樹脂等的有機材料，如此一來，具有可以使其表面平坦化等的效果。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (24)

(實施例 9)

本實施例，係針對實施例 8 (圖 1 3) 所示的構成，以例如由 S i N 所構成的無機材料與由樹脂所構成的有機材料的依序積層體來構成保護膜 P S V 1。如此此的情形，可以得到能夠降低在畫素電極 P X 與基準電極 C T 之間之介電率的效果。

(實施例 1 0)

在本實施例中，當上述實施例 8 (圖 1 3) 的構成，特別以金屬層來構成基準電極 C T 時，則在上面，如被覆該基準電極 C T 般地形成保護膜 P S V 2，而在該保護膜 P S V 2 的上面形成配向膜。

當以金屬層來構成基準電極 C T 時，則該金屬層會經由極薄的配向膜而面向液晶，該金屬層容易與液晶產生化學反應，而產生例如電蝕等的問題。

因此，藉由絕緣膜位於基準電極 C T 與配向膜之間，可以保護該基準電極 C T。

上述絕緣膜可以是利如 S i N、S i O₂ 般的無機材料、或是如樹脂般的有機材料。

(實施例 1 1)

在本實施例中，如圖 1 3 所示，用於將基準信號供給到基準電極 C T 的基準信號線 C L 則被形成在與閘極信號線 G L 同一層，且以與閘極信號線 G T 相同的材料 (金屬

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(25)

層)來形成。

基準信號線 C L 除了被配置成大約與閘極信號線 G L 呈平行外，也位在彼此相鄰之閘極信號線 G L 的大約中央。

此外，基準電極 C T，則從已形成有上述基準信號線 C L 的透明基板 S U B 1 的面開始，經由絕緣膜 G I 以及保護膜 P S V 1，而被成在該保護膜上。

基準信號線 C L 與基準電極 C T 的連接，則是經由位於畫素領域之大約中央，而在保護膜 P S V 1 與絕緣膜 G I 所形成的貫通孔 T H 來達成。

基準電極 C T 例如是由 I T O 膜所形成，乃形成為在圖中的 y 方向延伸，且被並設在 x 方向上之合計 3 個電極。

此時，中央的基準電極 C T，則經由上述貫通孔 T H，而被連接到基準信號線 C L，除了該基準電極 C T 以外之剩下來的 2 個基準電極 C T，則分別重疊於影像信號線 D L 而被形成。又，各基準電極 C T 之上下的端部，則分別藉由被重疊在閘極信號線 G L 的 I T O 膜而互相被連接。

因此，在保護膜 P S V 1 上所形成的 I T O 膜，則設成包圍畫素領域，換言之，係被重疊在汲極信號線 D L 以及閘極信號線 G L 上，且具有較該些信號線的寬度為大的寬度。

此外，該 I T O 膜則被形成為與其他相鄰之畫素領域

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (26)

之 I T O 膜成爲一體。

此時，I T O 膜，由於在顯示領域內形成爲格子狀的圖案，因此，具有可減低其本身之電阻值的效果。

此外，將基準信號供給到該 I T O 膜的基準信號線 C L，由於是以電阻值低的金屬層來形成，因此，可以抑制被供給到基準電極 C T 之基準信號發生信號偏移。

(實施例 1 2)

在本實施例中，在上述實施例 1 1 的構成，保護膜 P S V 1 例如是由 S i N 所構成的無機材料與由樹脂所構成的有機材料的依序積層體而構成。

(實施例 1 3)

在實施例 1 1、1 2 中，除了以金屬層形成基準電壓信號線 C L 外，也以 I T O 等的透光性的導電層形成基準電極 C T，但只要基準電壓信號線 C L 的材料層的電阻較基準電極 C T 之材料層的電阻爲小，則不一定要限制該些材料。

如此一來，可以減低基準電壓信號線 C L 與基準電極 C T 的整體的電阻，而能夠確保被供給到各基準電極 C T 之基準信號之電位的安定化。

(實施例 1 4)

在實施例 1 1 (圖 1 3) 的構成中，乃採用正常黑模

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(27)

式。

亦即，當在畫素電極 P X 與基準電極 C T 之間未施加電場時，液晶的透光率會成為最低（黑顯示）。

此時，以基準電極 C T 作為一部分而構成的 I T O 膜則當作遮光膜來使用，而形成可充分地被覆閘極信號線 G L 以及汲極信號線 D L 的遮光膜。

而此具有不需要在另外的過程形成具有同樣功能之例如黑色矩陣等之遮光膜的效果。

此外，此時，將基準電極當作一部分所形成的材料，則不限於 I T O，也可以是 $I n_2 O_3$ 、 $S n O_2$ 、 $I Z O$ 、 $Z n O_2$ 或該些的混合體、積層體。

(實施例 1 5)

在實施例 1 1 至 1 4 的各構成中，以基準電極 C T 作為一部分而形成的材料層，由於係成為格子狀的圖案而被形成在顯示領域內，因此，也可以將基準信號供給到該材料層。

因此，在本實施例中，基準電壓信號線 C L 自不得言，也會將基準信號供給到以基準電極 C T 作為一部分而形成的材料層。此時，則是從與基準信號線 C L 之延伸方向呈直交的方向來供給該基準信號。

亦即，從在以基準電極 C T 作為一部分而形成之材料層的周邊中，以及在與圖中 x 方向平行的周邊中之其中之一者，或是從雙方來供給基準信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(28)

此時，如圖 1 4 所示，讓帶狀之低電阻的金屬層 3 5 重疊在該材料層的一邊，而經由該金屬層供給基準信號。

如此一來，可以緩和被供給到在各畫素領域中之基準電極 C T 的基準信號的波形失真程度。

此外，在本實施例中，以上述基準電極 C T 作為一部分的材料層當然可以是透光性高的材料或是金屬層。

(實施例 1 6)

在本實施例中，在上述實施例 1 3 至 1 5 之任一個構成中，針對每個圖框讓基準信號反轉（共同反轉驅動）。

如上所述，由於基準電壓信號線 C L 的電阻較基準電極 C T 為低，因此，可以減少將基準信號供給到基準電極 C T 時之信號波形的失真。

又，由於作共用反轉驅動，因此能夠減低汲極驅動 I C 的輸出，而能夠使用輸出小者作為該汲極驅動 I C。

此外，該構成，除了可以抑制在基準電壓信號線 C L（A l、C r、T a、M o、W 以及該些的混合體或積層體）中的信號失真情形外，在汲極信號線中的信號失真，則可以藉由其材料使用 A l、C r、以及該些的混合體、或積層體來加以抑制。

(實施例 1 7)

在本實施例中，如圖 1 3 所示，將在畫素領域內所形成的貫通孔形成在相鄰之各畫素電極 P X 的大約中央，而

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明(29)

藉由該貫通孔 T H 來連接基準電壓信號線 C L 與基準電極 C T 。

當如此構成時，可以減少貫通孔 T H 與和其鄰接之畫素電極 P X 發生短路的機率。

(實施例 18)

在本實施例中，將貫通孔 T H 的直徑，如圖 13 所示般，設成基準電壓信號線 C L 的寬度為小，且較基準電極 C T 的寬度為小。

如此一來，可以減低基準電極 C T 在該貫通孔 T H 部發生斷線的機率。

(實施例 19)

在本實施例中，如圖 15 所示，經由基準電壓信號線 C L 與保護膜 P S V 1，在該保護膜 P S V 1 上形成以基準電極 C T 作為一部分的材料層，該材料層具有至少以沿著基準信號線 C L 而重疊的帶狀的部分 37、以及如與該帶狀的部分 37 呈交差地延伸的基準電極 C T，在該些的交差部，則通過貫通孔 T H 而被連接到上述基準電壓信號線 C L。

藉由如此地構成，由於可以藉由低電阻，將來自基準電壓信號線 C L 的電位傳到基準電極，因此，更可以抑制基準電位之偏移。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (30)

(實施例 2 0)

在本實施例中，如圖 1 6 所示，經中基準電壓信號線 C L 與保護膜 P S V 1，在該保護膜 P S V 1 上形成基準電極 C T 作為一部分的材料層，該材料層除了至少具有與基準電壓信號線 C L 呈交差而延伸的基準電極 C T 外，在與該基準電壓信號線 C L 的交差部，則寬度被形成為較其他的部分為寬，而在該寬度被形成較寬的部分，則通過貫通孔 T H 被連接到上述基準電壓信號線 C L。

藉由如此地構成，可以避免基準電極 C T 在貫通孔 T H 部發生斷線。

(實施例 2 1)

本實施例，如圖 1 7 所示，乃類似於圖 1 5 所示的構成，首先，以基準電極 C T 作為一部分的材料層係以由金屬層所構成之不透光性的導電材所構成。

此外，沿著基準電壓信號線 C L 重疊而形成的材料層，除了其中心軸大致上與該基準電壓信號線 C L 的中心軸呈一致外，其寬度也形成較該基準電壓信號線 C L 的寬度為小。

藉由如此地構成，可以加大在畫素領域中的透光領域，而能夠提高數值孔徑。

(實施例 2 2)

本實施例，如圖 1 8 所示，經由基準電壓信號線 C L

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (31)

與保護膜 P S V 1，在該保護膜 P S V 1 上形成以基準電極 C T 作為一部分的材料層，該材料層具有至少沿著基準電壓信號線 C L 而重疊的帶狀的部分，與和該帶狀的部分呈交差而延伸的基準電極 C T，在該些交差部，則通過貫通孔 T H 而被連接到上述基準電壓信號線 C L，在該貫通孔 T H 的附近，上述基準電極 C T 則愈接近於該貫通孔 T H，寬度形成愈寬。

此外，此時，基準電極 C T 是由不透光性的金屬層所形成，沿著基準電壓信號線 C L 而重疊之上述帶狀的部分的寬度，則被形成為較該基準電壓信號線 C L 的寬度為小。

(實施例 2 3)

在本實施例中，如圖 1 9 所示，例如在實施例 1 1 (圖 1 5) 的構成中，以被覆閘極信號線 G L 所形成的基準電極作為一部分的材料層，則在面向薄膜電晶體 T F T 的部分設有開口 (該材料層的非形成領域)。

若在薄膜電晶體 T F T 的上部施加電位時，由於該薄膜電晶體 T F T 的閾值會變動 (Back Channel)，因此，藉由上述開口，可以避免該問題發生。

(實施例 2 4)

在本實施例中，如圖 2 0 所示，例如在實施例 1 1 的構成中，將在面向薄膜電晶體 T F T 的部分所形成的上述

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明（32）

材料層的開口，如沿著閘極信號線 G L，朝著汲極信號線 D L 側延伸般地形成較大，而該汲極信號線 D L 的一部分則面向該開口。

藉由如此地構成，可以避免由從基準電極 C T 的電位對薄膜電晶體之 Back Channel 之突入電壓所產生的影響。

（實施例 25）

在本實施例中，如圖 21 所示，將在和汲極信號線 D L 重疊之基準電極 C T，與相鄰之其他基準電極 C T 之間所形成的材料層的開口擴展到薄膜電晶體 T F T 的形成領域為止，藉此，可使得該材料層不致與薄膜電晶體發生重疊。

即使如此構成，也可以避免由從基準電極 C T 對薄膜電晶體 T F T 之 Back Channel 之突入電壓所產生的影響。

又，由於該材料層不需要進行微細加工，因此可以提高良品率（例如相較於實施例 11）。

（實施例 26）

在本實施例中，如圖 22 所示，在實施例 25 的構成（圖 21）中，使在和汲極信號線重疊的基準電極 C T，與相鄰之其他基準電極 C T 之間所形成的材料層的開口超過薄膜電晶體 T F T 的形成領域，將閘極信號線 G L 置於中間，而形成為及於相鄰之其他的畫素領域。

此時，由於該材料層不需要進行微細加工（例如相較

五、發明說明(33)

於實施例 2 4)，因此可以提高良品率。

此外，實施例 2 3 至 2 6 的構成，不管是何者，基準電極 C T 與基準電壓信號線 C L 皆形成作為不同的層，但限定於此，當然該基準電極與基準信號線可以是同一層，且被形成為一體。

(實施例 2 7)

圖 2 3 係例如圖 1 3 之 X X I I I - X X I I I 線的斷面圖，乃表示用來連接基準電壓信號線 C L 與基準電極 C T 之貫通孔 T H 的斷面。

在透明基板 S U B 1 的表面首先形成基準電壓信號線 C L，而被覆該基準電壓信號線 C L，在基板上形成由 S i N 膜所構成的絕緣膜 G I。該絕緣膜 G I 係當作薄膜電晶體 T F T 之閘極絕緣膜來使用。又，在該絕緣膜 G I 的上面形成有保護膜 P S V 1、P S V 2，該些保護膜 P S V 1、P S V 2 係以由 S i N 膜所構成的無機材料以及由樹脂膜所構成之有機材料的依序積層體。

此外，則形成到達上述保護膜 P S V 1、P S V 2 以及絕緣膜 G I，而讓上基準電壓信號線 C L 的一部分露出的貫通孔 T H，在該貫通孔 T H 內之作為上述絕緣膜 G I 的 S i N 膜與作為上述保護膜 P S V 1 的 S i N 膜的側壁形成有 S i O₂ 膜 4 0。

藉此，能夠使在該貫通孔 T H 之側壁中的斜面形成為平滑的面，以避免因為基準電極 C T 的段差而造成中斷。

(請先閱讀背面之注意事項再填寫本頁)

家

訂

五、發明說明 (34)

爲了比較起見，圖 2 6 爲表示未形成有上述 SiO_2 膜之狀態的斷面圖。在作爲絕緣膜 G I 的 SiN 膜與作爲保護膜 P S V 1 的 SiN 膜之間，作爲保護膜 P S V 1 的 SiN 膜與作爲保護膜 P S V 2 的樹脂膜之間乃產生段差。

作爲絕緣膜 G I 的 SiN 膜，由於帶來作爲薄膜電晶體 T F T 之閘極絕緣膜的功能，因此其密度爲緻密，相較於此，作爲保護膜 P S V 1 的 SiN ，由於以提高生產率爲優先，因此其密度較該絕緣膜 G I 爲疏鬆。

由於對積層體的各材料的蝕刻速率不同，因此會產生如圖 2 6 所示的段差。

上述 SiO_2 膜 4 0 的形成方法，則例如採用在對上述 SiN 膜進行蝕刻時，會導入 O_2 氣體來進行清洗處理的方法。

又，其他的方法，則可以採用對樹脂層進行乾蝕刻，而此時，則藉由含有 O_2 的氣體來進行蝕刻的方法。

(實施例 2 8)

本實施例爲上述貫通孔 T H 之構成的其他實施例，圖 2 4 爲其斷面圖。

在此，作爲保護膜 P S V 2 的樹脂膜，則如被覆在其保護膜 P S V 2 之下層所形成的 SiN 膜（保護膜 P S V 1），更者位在其下層之 SiN 膜（絕緣膜 G I）的各側壁般地被形成。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (35)

當如此構成時，除了 S i N 膜（絕緣膜（T I）與 S i N 膜（保護膜 P S V 1）之間的段差被樹脂膜所被覆外，由於沿著貫通孔 T H 之側壁的整個領域形成樹脂膜，因此，其斜面會成為平滑。

因此，藉由該貫通孔 T H，可以避免因為基準電壓信號線 C L 與被連接的基準電極 C T 的段差造成中斷。

此外，該貫通孔 T H 的產生方法，首先，在作為被形成在透明基板 S U B 1 上之絕緣膜 G I 的 S i N 膜，以及保護膜 P S V 1 的 S i N 膜形成貫通孔 T H。此外，則被覆該貫通孔 T H，在基板上形成作為保護膜 P S V 2 的樹脂膜，而在該樹脂膜形成與上述貫通孔 T H 呈同心，且直徑較該貫通孔 T H 的直為小的貫通孔 T H。

此時，當然樹脂膜可以是光分解性者或是光硬化性者。

（實施例 29）

在本實施例中，如圖 25 所示，有鑑於形成貫通孔 T H 的絕緣膜為多層構造，因此，在基準電壓信號線 C L 與基準電極 C T 的連接時，乃經由其他導電層 42。

亦即，在絕緣膜 G I，由無機材料所構成的保護膜 P S V 1，由有機材料所構成的保護膜 P S V 2 的依序積層體，乃形成經由在上述絕緣膜 G I 所形成的貫通孔 T H，而與基準電壓信號線 C L 連接的導電層 42，更者，則形成經由在由無機材料以及有機材料的依序積層體所構成

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (36)

的保護膜 P S V 所形成的貫通孔 T H ，而與上述導電層 4 2 連接的基準電極 C T 。

貫通孔 T H ，由於形成直徑愈到其底部愈小的形狀，因此，經由來自該貫通孔 T H 的暴露面積較基準電壓信號線 C L 的情形為大的上述導電層 4 2 ，來進行基準電壓信號線 C L 與基準電極 C T 的連接，除了可以減低斷線的發生率外，也能夠減低接觸電阻。

又，當為由對基準電壓信號線 C L 無法良好連接的材料所構成基準電極 C T 時，則具有藉由選擇該導電層 4 2 的材料，可以避免該問題的效果。

例如當基準電壓信號線 C L 為 A l 系的材料時，若基準電極 C T 為 I T O 等之透光性的導電膜時即是如此，此時，藉由使用 C r 系的材料作為上述導電層 4 2 ，可以使彼此的連接成為良好。

又，該導電層 4 2 ，例如在形成汲極信號線 D L 的同時被形成，可以避免製程數目的增加。

此外，在本實施例中，雖然是針對基準電壓信號線 C L 與基準電極 C T 的連接來說明，但並不限於該些，也可以適用於經由貫通孔來連接各導電層的情形。

(實施例 3 0)

圖 2 7 (a) 至 (b) 為當將顯示領域當作整體來看分別形成在畫素領域內的貫通孔時，表示其配置狀態之各實施例的平面圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (37)

各圖，分別負責彩色顯示的三原色 R、G、B 的各畫素領域則相鄰地形成，在以外的說明中，也有將該 3 個的各畫素當作彩色顯示中的單位畫素來表現的情形。

圖 2 7 (a) 為貫通孔 T H 例如形成在每隔 1 個的畫素領域的情形。因此，在各單位畫素有該貫通孔存在 1 個的情形以及存在 2 個的情形。

如此一來，光是減少貫通孔的部分，即具有提高數值孔徑的效果。

此外，當如此構成時，畫素領域的構成，例如如圖 1 3 所示，基準電極 C T 係呈格子狀被形成在顯示面上，而經由基準電壓信號線 C L，將基準信號供給到該基準電極 C T。

圖 2 7 (b) 為每單位畫素形成 1 個的貫通孔 T H，該貫通孔則被形成在負責 G (綠色) 的畫素領域內。

由於負責 G (綠色) 的畫素領域的光的透過率較負責其他顏色的畫素領域為高，因此，藉由在該領域形成貫通孔 T H，可以儘量避免數值孔徑減少。

(實施例 3 1)

在本實施例中，如圖 2 8 所示，當形成用來連接基準電壓信號線 C L 與基準電極 C T 的貫通孔 T H 時，則其形狀沿著基準電壓信號線 C L 的延伸方向而擴展。

亦即，經由絕緣膜 (絕緣膜 G I、保護膜 P S V 1、P S V 2)，而位在該絕緣膜上的基準電極 C T，與基準

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (38)

電壓信號線 C L 的連接，則是通過在該絕緣膜上所形成，位在該基準電壓信號線 C L 之寬度內的領域上，且沿著該基準電壓信號線 C L 之延伸方向而擴展的貫通孔 T H 來進行。

當如此構成時，可以加大基準電極 C T 對基準電壓信號線 C L 的連接面積，具有能夠大幅減低其連接電阻的效果。

(實施例 3 2)

在本實施例中，則表示在基準電壓信號線 C L 與畫素電極 P X 之間所形成之電容元件 C s t g 的構成。

亦即，如圖 2 9 所示，基準電極 C T 則被成在經由絕緣膜，而與上述基準電壓信號線 C L 交差的方向上，且通過在該絕緣膜所形成的貫通孔 T H 而被連接。

畫素電極 P X 則位在上述基準電極 C T 的兩側，該畫素電極 P X，則在上述基準電壓信號線 C L 上具有在遠離上述貫通孔 T H 的方向延伸的延伸部 4 5。

藉由該延伸部 4 5，可以在畫素電極 P X 與基準電壓信號線 C L 之間形成具有某個值以上之電容的電容元件 C s t g，且由於該延伸部 4 5 係離開貫通孔 T H 而被形成，因此具有可以避免畫素電極 P X 與基準電壓信號線 C L 發生短路的效果。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (39)

(實施例 3 3)

本實施例係將實施例 3 2 再加以改良者，如圖 3 0 所示，位在通過貫通孔 T H，而與基準電壓信號線 C L 連接之基準電極 C T 的兩側的畫素電極 P X，則在上述基準電壓信號線 C L 上，具有在接近於上述貫通孔 T H 的方向延伸延伸部 4 6，且其長度較在離開上述貫通孔 T H 的方向延伸的上述延伸部 4 5 為小。

藉由如此地構成，除了可以避免延伸部 4 6 與貫通孔 T H 的衝突外，也具有可以加大電容元件 C s t g 之電容的效果。

(實施例 3 4)

本實施例，如圖 3 1 所示，未形成上述基準電壓信號線 C L，藉此，可以提高數值孔徑。

如圖 3 1 所示，基準電極 C T，除了位在閘極信號線 G L、薄膜電晶體 T F T、汲極信號線 D L、畫素電極 P X 的上外，也當作重疊於上述閘極信號線 G L 以及汲極信號線 D L 所形成的導電層的一部分，基準信號則經由上述導電層供給到該基準電極 C T。

亦即，該導電層則被形成為與相鄰之其他畫素領域呈對應的其他的導電層成為一體，藉此，及於顯示領域的周邊而被形成。因此，基準信號很容易從該導電層的周邊來供給。

此時的供電，則例如如圖 1 4 所示，藉由經由金屬層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (40)

3 5 來進行，可均勻地將基準信號供給到上述導電層。

此外，此時，基準電極則不限於具有 I T O 膜等之光透光性的導電層，當然也可以是金屬層般之不透明導電層。

(實施例 3 5)

本實施例是一當未形成稱為上述基準電壓信號線 C L 者時，用來確保畫素電極 P X 與基準電極 C T 之間的電容元件 C a d d 的構成。

亦即，如圖 3 2 所示，設有被配置在基準電極 C T 之兩側之各畫素電極的連接部 4 8，該連接部 4 8 則與上述基準電極 C T 呈交差，而在該交差部形成電容元件 C a d d。

該基準電極 C T 則被形成為與被覆閘極信號線 G L 的材料層成為一體，上述各基準電極 C T 之各自的兩端則設成與上述材料層重疊，而在該重疊的部分也形成有電容元件 C a d d。

(實施例 3 6)

又，如圖 3 3 所示，也可以如與各畫素電極 P X 的連接部 4 8 重疊般地，在以基準電極 C T 作為一部分而形成的材料層形成連接部 4 9。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (41)

(實施例 3 7)

在本實施例中，則在一個畫素領域形成電容元件 C s t g 與電容元件 C a d d 。

如圖 3 4 所示，畫素電極 P X 的延伸部，除了經由絕緣膜 G I 被重疊在閘極信號線 G L 的一部分，而形成在電容元件 C a d d 外，也經由保護膜 P S V 被重疊在上述基準電極 C T 的延伸部，而形成電容元件 C s t g 。此外，圖 3 5 為圖 3 4 之 3 5 - 3 5 線的斷面圖。

(實施例 3 8)

又，圖 3 6 為針對圖 3 5 所示之實施例的其他的實施例，當保護膜 P S V 為以無機材料與有機材料的依序積層體 (P S V 1 、 P S V 2) 所構成時，由於無法充分地確保電容元件 C s t g 的電容，因此，同時使用電容元件 C a d d 的構成很有幫助。

又，如與圖 3 6 對應的圖 3 7 所示，當然在基準電極 C T 的上面更可以形成保護膜 P S V 3 。

(實施例 3 9)

又，根據上述的構成，電容元件 C s t g 與電容元件 C a d d 則被形成在大約相同的領域內，換言之，由於各元件 C s t g 、 C a d d 係被重疊地形成，因此，可以減小該些的占有面積，而能夠提高數值孔徑。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(42)

(實施例 4 0)

又，根據上述的構成，藉由將電容元件 C a d d 的面積形成為較電容元件 C s t g 的面積為小，可以一邊確保的電容，一邊在電氣上更安定地確保電容元件 C s t g 的保持能力，而能夠達成保持電位的安定化。

(實施例 4 1)

又，根據上述的構成，由於畫素電極 P X 的延伸部係由和其他之相鄰的畫素電極 P X 的連接部，與和閘極信號線 G L 的一部分重疊的部分（電容元件 C a d d 形成部）所構成，因此，當在該電容元件 C a d d 的形成部發生短路時，則藉由雷射光線，將和閘極信號線重疊的部分，與其他的部分加以切離，而能夠加以救助。

此時，藉由電容元件 C s t g 可以確保一定的電容，而能夠抑制該畫素的畫質降低。

(實施例 4 2)

又，實施例 4 1 的情形，藉由將基準電極 C T 作為一部分的材料層以光透光性的材料層來構成，因此具有能夠容易目視到該電容元件 C a d d 的形成部所產生之短路的效果。

(實施例 4 3)

上述實施例 3 7 ~ 4 2 所示的效果，對於如圖 3 8 所

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (43)

示，形成基準信號線，而藉由貫通孔來連接該基準信號線與基準電極的構成也同樣地適用。

(實施例 4 4)

圖 3 9 係表示當將上述實施例 3 7 至 4 3 的構成應用在所謂之 multidomain 方式時的構成。

所謂的 multidomain 係指使在畫素電極 P X 基準電極 C T 之間所產生的電場方向，在畫素領域內形成 2 個，藉此，即使是從相對於顯示面的垂直方向為不同的方向來看時，色調也不會產生變化者。

其中一實施，係使畫素電極以及基準電極，沿著各自的延伸方向形成多個的彎曲部，而成為一鋸齒形狀。

此外，在本實施例中，圖 3 9 為表示構成電容元件 C a d d 的例子，但只有電容元件 C s t g 的情形也可以適用。

(實施例 4 5)

圖 4 0 係在實施例 4 4 的構成中設置與閘極信號線 G L 呈平行的基準電壓信號線 G L，而通過在絕緣膜所形成貫通孔 T H 被連接到基準電極 C T。

(實施例 4 6)

圖 4 1 係表在實施例 4 4 的構成中，讓汲極信號線 D L 對應於被形成在其上層的基準電極 C T 的形狀，而在

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (44)

其行走方向設成鋸齒狀。

藉此，可以以均勻的寬度來被覆基準電極 C T、汲極信號線 D L，有信賴性地使來自該汲極信號線 D L 的電場終止於基準電極 C T 側。

(實施例 4 7)

本實施例，如圖 4 2 所示，則是在上述實施例 4 6 的構成中備有基準電壓信號線 C L，而將通過貫通孔 T H 而被連接之基準電極 C T 的該連接部的寬度形成較寬。

(實施例 4 8)

本實施例，則是在實施例 2 3 至 2 6 的各構成中，爲了要避免薄膜電晶體 T F T 產生 Back Channel，乃在以基準電極 C T 作爲一部分而構成的導電膜該薄膜電晶體 T F T 上的領域設置開口。

(實施例 4 9)

本實施例，則是在實施例 3 7 至 4 8 的各構成中，基準電極 C T 使用 A l、C r、M o、T a、W 之任一材料，或是由該些的合金所構成的材料，或是讓該些中之數種積層而成的材料。

如此一來，不需要在汲極信號線 D L 上特別形成遮光膜，或由於成爲低電阻，因此，可以抑制在共用反轉驅動下之波形失真情形。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(45)

(實施例50)

本實施例，則是在實施例3至48的各構成中，除了基準電極CT使用Al、Cr、Mo、Ta、W之任一材料，或是由該些的合金所構成的材料，或是讓該些中之數種積層而成的材料外，基準電壓信號線CL也使用Al、Cr之任一材料，或由該些的合金所構成的材料，或讓該些中之數種積層而成的材料。

(實施例51)

本實施例，基準電極CT使用ITO、In₂O₃、SnO₂、IZO、ZnO₂之任一材料，或由該些的合金所構成的材料，或是讓該些中的數種積層而成的材料。

此時，在閘極信號線GL、汲極信號線DL、基準電壓信號線CL的端子部，當爲了要防止電蝕而被覆上述材料時，則可以同時形成該基準電極，以避免製程數目的增加。

又，此時，在修復電容元件時，由於可通過該基準電極直接看到電容元件，因此且具有在藉由雷射切斷來修復時容易定位的效果。

(實施例52)

本實施例，則是在實施例51的構成中成爲所謂的正常黑模式。

藉此，位在汲極信號線上的基準電極CT可當作遮光

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (46)

膜來使用，相較於以正常白模式來構成的情形，可以解決因為漏光所造成的問題。

在此，所謂的正常白模式係指當在畫素電極 P X 與基準電極 C T 之間產生電場時，液晶的透光率會成為最高的構成。

(實施例 5 3)

本實施例，則是在實施例 5 1、5 2 的各構成中，在所謂的點反轉驅動下，在基準電極 C T 與畫素電極 P X 之間施加電壓。

基準電極 C T 係以上述的材料 (I T O、 $I n_2 O_3$ 、 $S n O_2$ 、 $I Z O$ 、 $Z n O_2$ 等) 來構成，有鑑於其電阻比較高，藉由進行該點反轉，可以提高顯示面之輝度的均一化。

(實施例 5 4)

本實施例是在上述各構成中，針對在薄膜電晶體 T F T 的上方形成以基準電極 C T 作為一部分的導電層者 (未形成有開口者)，使基準電極的電位位於 (-) 5 V 以上 (+) 1 0 V 以下之範圍內加以驅動。

其理由即在於在上述範圍內來驅動基準電極，可知可將薄膜電晶體 T F T 之閾值的變動抑制在容許範圍內使然。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (47)

(實施例 5 5)

在上述各實施例中，在畫素內所形成的開關元件並不限定於薄膜電晶體 T F T，也可以適用於其他構成的開關元件。

但是當應用薄膜電晶體 T F T 時，爲了要使其成爲 O N 狀態，則供給到閘極信號線的掃描信號被設定在 + 1 2 V 以上，而爲了要成爲 O F F 狀態，則被設定在 - 5 V 以下。

因此，藉由將基準電極 C T 的電位，在不會抵觸於該條件的領域中來驅動，可以防止因爲該基準電極 C T 而導致該薄膜電晶體 T F T 發生錯誤動作。

(實施例 5 6)

在本實施例中，則是在上述的各構成中，針對在薄膜電晶體 T F T 的上方形成以基準電極作爲一部分的導電層者（未形成有開口者），在所謂的共用反轉驅動方法下，將該基準電極之電位的最小值設在 - 5 V 以上。

此時，也可以抑制薄膜電晶體 T F T 的閾值變動。

(實施例 5 7)

在本實施例中，則在上述的各構成中，針對在薄膜電晶體 T F T 的上方形成以基準電極 C T 作爲一部分的導電層者（未形成有開口者），在將基準電極的電位設成大約一定的驅動方式下，將其電位設定在 - 5 V 以上、

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (48)

+ 10 V 以下的範圍，最好是 - 1 V 以上、+ 7 V 以下的範圍。

此時，也可以抑制薄膜電晶體 T F T 閾值變動。

(實施例 5 8)

本實施例則表示例如閘極信號線 G L 在閘極驅動 I C 5 之連接部附近構成。

如圖 4 3 所示，閘極信號線 G L 在閘極驅動 I C 5 的連接部附近，如上所述，乃形成為與相鄰之其他的閘極信號線 G L 一起綁在閘極驅動 I C 5 側的形式。此外，該部分則對應於被圖 5 8 之一點虛線框 A 所包圍的部分。

此時，基準電壓信號線 C L，則在同一層被配置在各閘極信號線 G L 之間，當該基準電壓信號線 C L 也被拉出到閘極驅動 I C 5 側時，在各閘極信號線 G L 之上述綁住領域會與相鄰的閘極信號線 G L 發生干涉，而容易發生短路。

因此，在本實施例中，除了基準電壓信號線 C L，相對閘極信號線 G L，經由絕緣膜被形成在其他的層外，在各閘極信號線 G L 之上述綁住領域，則通過形成在上述絕緣膜的貫通孔，而與在和該閘極信號線 G L 大約直交方向上延伸的配線層 5 0 連接。

如此一來，可以避被稱為額緣之領域的增加。

亦即，在先前的例 5 中，若是想要使基準電壓信號線 C L，在各閘極信號線 G L 之上述綁住領域不會發生短路

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (49)

般地來形成時，則不得不減小在該綁住部分之各閘極信號線的彎曲角度，而必須將閘極驅動 I C 5 安裝在遠離顯示領域 A R 的位置。

此外，當本實施例的畫素如圖 1 3 所示般地構成時，則上述配線層 5 0 可以設成與汲極信號線 D L 同時形成的配線層。

又，在本實施例中，雖然是表示閘極信號線 G L 在閘極驅動 I C 5 之連接部附近的構成，但是當然也適用於汲極信號線 D L 在汲極驅動 I C 6 之連接部附近。

(實施例 5 9)

本實施例，如與圖 4 3 (b) 對應的圖 4 4 所示，上述配線層 5 0 則形成為與基準電壓信號線 C L 成為一體。

(實施例 6 0)

本實施例是在實施例 5 8 所示的構成中表示在畫素領域中的構成。亦即，將閘極信號線 G L 與基準電壓信號線 C L 形成在同一層，藉由形成在絕緣膜的貫通孔 T H，而與經由該絕緣膜，而在該絕緣膜的上面所形成的基準電極 C T 連接。

(實施例 6 1)

本實施例是在實施例 5 9 所示的構成中還是表示在畫素領域中的構成的說明圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (50)

(實施例 6 2)

圖 4 7 係對應於圖 4 3，而不同於圖 4 3 的構成則在於被拉出到配線層 5 0 的基準電壓信號線 C L 係每隔 1 個被配置。此時，並不限於每隔 1 個，當然也可以每隔 2 個、或每隔 3 個。

此外，此時，基準電極 C T，如上所述，係當作材料層的一部分被形成，該材料層則被形成為與在相鄰之其他的畫素領域中對應的材料層連接。

當如此地構成時，在各閘極信號線 G L 綁住的領域則可以避免信號線的密集。

此外，在本實施例中，雖然是針對基準電壓信號線來加以說明，但是當然也可以適用於保持電容線。

(實施例 6 3)

在本實施例中，如圖 4 8 所示，上述配線層 5 0 係在被連接到 1 個驅動晶片（汲極驅動 I C 6、閘極驅動 I C 5）之各閘極信號線 G L 來的外側迂迴，更者，則鄰接於該驅動晶片而被拉出。

當如此地構成時，則讓該配線層 5 0 拉出到該驅動晶片之輸入側的端子側。

此外，圖 4 8 所示的部分則對應於圖 5 8 所示之一點虛線框 B 所示的部分。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

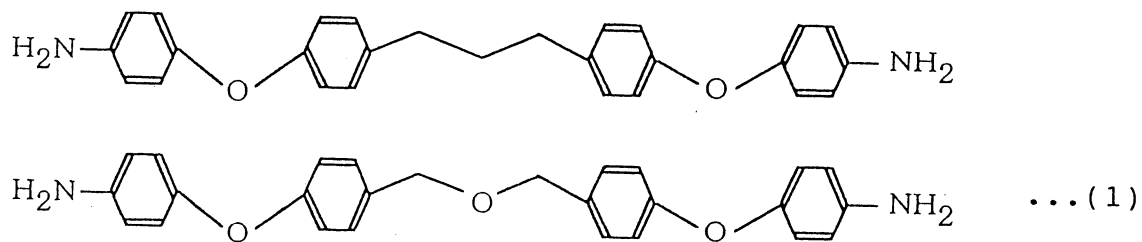
五、發明說明 (51)

(實施例 6 4)

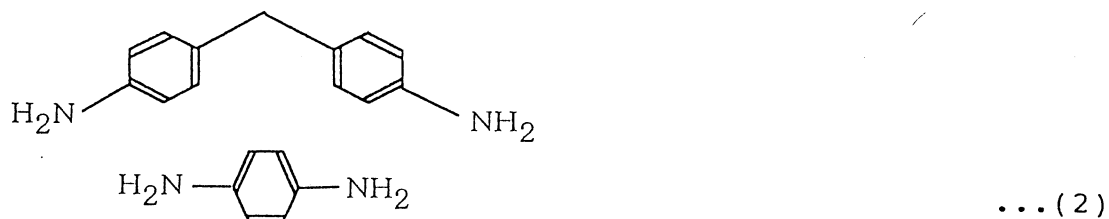
本實施例係針對 4 8 之其他的實施例，如圖 4 9 所示，鄰接於驅動晶片被拉出的配線層 5 0，則被設成位在驅動晶片的下側。

(實施例 6 5)

在本實施例中，則在上述各實施例的構成中，使用由以下的構造式所構成材料作為配向膜 O R I 1、O R I 2。



【化 6】



藉由使用如此的配向膜 O R I 1、O R I 2，可以抑制因為在液晶層內之離子性雜質的移動而造成殘像（離子性殘像）

更者，當相對於配向膜中的式（1）以及式（2）之物質的合計的成分比，若式（1）的物質占 3 0 % ~ 7 0 % 的比例時，更可以抑制其發生。

在此，所謂的離子性殘像，如圖 5 0（a）所示，係

（請先閱讀背面之注意事項再填寫本頁）

訂

五、發明說明 (52)

指在初始狀態下，在相鄰的領域進行 1 個小時的白色以及黑色的顯示，以中間灰階來進行顯示，在從白顯示的領域沿著黑顯示的領域來檢測其輝度變化時，從與該中間灰階對應的輝度所突出之輝度的部分。

此時，藉由上述配向膜 O R I 1、O R I 2 使用上述的材料，可以將圖 5 0 (a) 所示的離子性殘像強度抑制到 3 以下（最好是 2 以下），而能夠避免發生離子性殘像。

此外，圖 5 0 (b) 則是將圖 5 0 (a) 之初期的黑顯示當作共同的部分，而在其右側則有白顯示。

相較於圖 5 0 (a) 的情形，之所以在中間灰階中的輝度分佈會不同則是因為離子朝著圖中左側移動所造成。

(實施例 6 6)

在本實施例中，在圖 3 1 的構成中，如對應於其 (b) 之 5 1 (a) 所示般，基準電極 C T 被形成在保護膜 P S V (其上層為由有機材料所構成的保護膜 P S V 2) 上，此外，也被覆該基準電極 C T，在該保護膜 P S V 上形成配向膜 O R I 1。

此外，在該保護膜 P S V 之上面之形成有該基準電極 C T 的部分則形成有凹陷部。

藉此，可以儘量地減小該基準電極 C T 的段差，而解決上述配向膜 O R I 1 在該基準電極 C T 的附近的摩擦性的降低問題，殘像惡化，以及因為配向不良而造成漏光的

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (53)

問題。

此時，如圖 5 1 (b) 所示，當將電極的厚度設為 H ($= 300 \text{ nm}$)，將從凹陷部突出之電極的高度設為 H_1 ($= 0、90、150、300 \text{ nm}$) 時，若調查各自電極的漏光情形，則成為圖 5 2 所示。圖中，◎為避免漏光最佳的狀態、○為良好的狀態、×為不好的狀態。

因此，該基準電極 C T 最好是被埋入到保護膜 P S V 2，當將該基準電極 C T 的厚度設為 H ，將從凹陷部突出之電極之高度設為 H_1 時，可知最好是有如下式 (3) 的關係。

$$0 \leq (H - H_1) / H \leq 0.5 \dots\dots (3)$$

此外，在本實施例中，則是針對在基準電極 C T 的表面直接形成配向膜 O R I 1 的情形來說明。但是也可以適用在形成其他的絕緣膜，而在其表面形成配向膜 O R I 1 的情形。

此時，由基準電極 C T 所造成的段差會在上述其他絕緣膜之表面顯著化之段差中的高度也可以換算成 H_1 。

此外，此時的電極則不限於基準電極 C T，也可以是其他的電極。或也不限於透光性或非透光性的材料層。

(實施例 6 7)

在本實施例中，則在上述的各實施例中，當以由無機材料所構成的保護膜 P S V 1，與由有機材料所構成之保

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (54)

護膜 P S V 2 的依序積層體來形成保護膜 P S V 時，則該保護膜 P S V 2 的材料可以使用丙烯系（透明性高、正型感光性）、聚醯亞胺系（耐熱性高）、酚醛清漆系（容易著色）、聚醯亞胺、環氧共聚物（可兼作為配向膜）之其中任一者，或是該些的積層體。

如此的保護膜 P S V 2，其膜厚為 400 nm，具有 95% 的透光性、230℃ 以上的耐熱性。

又，針對液晶的污染性低，且具有耐製程性（耐住噴濺蝕刻液、剝離液、配向膜溶媒、UV/O₃ 洗淨）。

（實施例 68）

當在畫素電極 P X 與基準電極 C T 之間施加電壓而形成包場時，若在與各電極之間存在有機材料的保護膜 P S V 2 時，可以確認要存在有該保護膜 P S V 2，則不得不增加驅動電壓。

此時，當將驅動器，亦即，將掃描信號供給到閘極信號線 G L 的閘極驅動 I C 5、或將影像信號供給到汲極信號線 D L 的汲極驅動 I C 6 直接安裝到透明基板 S U B 1 時（F C A 方式），則必須要有針對該驅動 I C 的發熱對策。

在此，在正常黑模式下了解成為最大輝度之液晶驅動電壓 V m a x 與有機材料所構成之保護膜 P S V 2 的膜厚、畫素電極 P X 與基準電極 C T 的間隔，液晶之介電常數異方性的關係。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (55)

首先，液晶之介電常數異方性、畫素電極 P X 和基準電極 C T 的間隔、 V_{max} 的關係圖則表示在圖 5 3，而在液晶之介電常數異方性 = 1 0 下之保護膜 P S V 2 的膜厚、畫素電極 P X 和基準電極 C T 的間隔、與 V_{max} 的關係圖則表示在圖 5 4，而在液晶之介電常數異方性 = 1 4 . 5 下之保護膜 P S V 2 的膜厚、畫素電極 P X 和基準電極 C T 的間隔、 V_{max} 的關係圖則表示在圖 5 5。

由此可知，如圖 5 3 所示，藉由使用液晶之介電常數異方性高的液晶材料，可以減低 V_{max} 。此外， V_{max} 會隨著保護膜 P S V 2 的膜厚的增加而增加，且 V_{max} 會隨著畫素電極 P X 和基準電極 C T 的間隔的增加而增加。其關係則表示在圖 5 4、以及圖 5 5。

因此，由上述的圖可以導出下式 (4) 的關係成立。

$$V_{max} = 1.9d + 0.4146W - 0.2328\Delta\epsilon + 2.8218 \dots \dots (4)$$

在此， d 為由有機材料所構成之保護膜 P S V 2 的膜厚 (μm)、 W 為畫素電極 P X 與基準電極 C T 的間隔 (μm)、 $\Delta\epsilon$ 液晶之介電常數異方性。

由此可知，首先，具有高的 $\Delta\epsilon$ 的液晶的材料，則如圖 5 5 的化學結構式所示，最好是使用氘二氟液晶，又，在實現如 $\Delta\epsilon$ 為 1 4 . 5 以上的高領域時，則如圖 5 7 的化學結構式所示，最好是使用三氟二噁烷液晶。

不管是何者，藉由使用包含上述各液晶中之至少一者

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (56)

在內的液晶，可以減低上述 V_{max} 。

(實施例 69)

在正常黑模式的構成下，當畫素電極 P_X 與基準電極 C_T ，經由由有機材料所構成的保護膜 PSV_2 而位在不同的層時，則由將在作白顯示時之汲極驅動器的輸出電壓的振幅設在單側 $7.5V$ 以下，可以進行液晶顯示。

(實施例 70)

又，在正常黑模式的構成下，當畫素電極 P_X 與基準電極 C_T ，經由由有機材料所構成的保護膜 PSV_2 而位於不同的層時，則設定 d 、 W 、 $\Delta\epsilon$ 以使上述式 (4) 較 $1.5V$ 為小，更者，則進行所謂的共用 (common) 反轉，藉由將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 $7.5V$ 以下，可以進行液晶顯示。

而此是因為根據共用反轉驅動，則可將得到相同之液晶驅動電壓之必要之驅動器的輸出電壓大約減半。

(實施例 71)

又，在正常黑模式的構成下，當畫素電極 P_X 與基準電極 C_T ，經由由有機材料所構成的保護膜 PSV_2 而位於不同的層時，則設定 d 、 w 、 $\Delta\epsilon$ 以及使上述式 (4) 較 $7.5V$ 為小。更者，藉由則將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 $7.5V$ 以下，可以進行液晶顯示。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(57)

(實施例 7 2)

又，在正常黑模式的構成中，當畫素電極 P X 與基板電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，藉由將影像信號的電壓最大振幅設定在對將上述液晶層之相對透過率設成 9 0 % 為必要之電壓以下，當上述式 (4) 較 9 . 3 7 5 V 為小時，則將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 7 . 5 V 以下，可以進行液晶顯示。

在正常黑模式下，由於在 V m a x 附近，B - V 的曲線會變得和緩，相對於得到透過率 1 0 0 % 所需要的電壓，則要得到透過率 9 0 % 所需要的電壓，則只需要其 8 0 % 即可。

(實施例 7 3)

又，在正常黑模式的構成下，當畫素電極 P X 與基準電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，則進所謂的共用反轉，藉由將影像信號的電壓最大振幅設定在對將上述液晶層之相對透過率設成 9 0 % 所需要的電壓以下，當上述式 (4) 較 1 8 . 7 5 V 為小時，則將在作白顯示時之汲極驅動器的輸出電壓的振幅設在 7 . 5 V 以下，可以進行液晶顯示。

(實施例 7 4)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (58)

在正常黑模式的構成下，當畫素電極 P X 與基準電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，藉著將在作白顯示時之驅動器之輸出電壓的振幅設成單側 5 V 以下，可以解決汲極驅動器的發熱問題。

(實施例 7 5)

又，在正常黑模式的構成下，當畫素電極 P X 與基準電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，則進行所謂的共用反轉，藉由將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 5 V 以下，且設定 d 、 W 、 $\Delta \varepsilon$ 以使上述式 (4) 較 10 V 為小，而能夠解決驅動器發熱的問題。

(實施例 7 6)

又，在正常黑模式的構成中，當畫素電極 P X 與基準電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，藉由將影像信號的電壓最大振幅設定在對將上述液晶層之相對透過率設成 90 % 所需要的電壓以下，當上述式 (4) 較 6.25 為小時，則將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 5 V 以下，而能夠解決驅動器發熱的問題。

(實施例 7 7)

又，在正常黑模式的構成下，當畫素電極 P X 與基準

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (59)

電極 C T，經由由有機材料所構成的保護膜 P S V 2 而位於不同的層時，進行所謂的共用反轉，藉由將影像信號的電壓最大振幅設定在對將上述液晶層之相對透過率設成 90 % 所需要的電壓以下，當上述式 (4) 較 12.5 為小時，則將在作白顯示時之汲極驅動器之輸出電壓的振幅設成單側 5 V 以下，而能夠解決驅動器發熱的問題。

由以上說明書中可知，根據本發明之液晶顯示裝置，可以得到能夠抑制在驅動器附近之液晶之局部溫度上昇程度之液晶顯示裝置。

又，可以得到能抑制應力傳達到驅動器之基板的液晶顯示裝置。

又，可以得到在驅動器附近之顯示面能夠抑制對位偏移情形的液晶顯示裝置。

又，可以得到能夠提高數值孔徑的液晶顯示裝置。

更者，可以得到能夠縮小所謂之額緣的液晶顯示裝置。

圖面之簡單說明

圖 1 為表示實施例之液晶顯示裝置之一實施例的說明圖，係表示在正常黑模式下之液晶驅動電壓與相對輝度之關係的說明圖。

圖 2 為表示本發明之液晶顯示裝置之一實施例的整體構成圖。

圖 3 為本發明之液晶顯示裝置之畫素之一實施例的平

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (60)

面

圖 4 為圖 3 之 I V - I V 線的斷面圖。

圖 5 為圖 3 之 V - V 線的斷面圖。

圖 6 為表示正常白模式下之液晶驅動電壓與相對輝度之關係的說明圖。

圖 7 為以與時間的關係來表示在共通 (common) 反轉中之畫素電極與基準電極之之電壓值的說明圖。

圖 8 為以與時間的關係來表示在共通電壓為一定下之畫素電極與基準電極之之電壓值的說明圖。

圖 9 為表示在傳遞到信號線時發生信號失真情形的說明圖。

圖 1 0 為表示被連接到信號線之驅動器 (閘極驅動 I C 、汲極驅動 I C) 以及其附近之構成的側面圖。

圖 1 1 為表示在液晶顯示裝置的顯示領域中，在接近於驅動器的部分發生變色情形的說明圖。

圖 1 2 為被配置在液晶顯示裝置之經由液晶而被對向配置之各基板之間之支柱的一實施例的構成圖。

圖 1 3 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 1 4 為表示被形成在本發明之液晶顯示裝置之基準電極之一實施例的平面圖。

圖 1 5 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 1 6 為表示本發明之液晶顯示裝置之畫素之其他實

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (61)

施例的構成圖。

圖 1 7 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 1 8 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 1 9 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 2 0 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 2 1 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 2 2 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 2 3 為表示在本發明之液晶顯示裝置之畫素內所形成之貫通孔之一實施例的斷面圖。

圖 2 4 為表示在本發明之液晶顯示裝置之畫素內所形成之貫通孔之其他實施例之斷面圖。

圖 2 5 為表示在本發明之液晶顯示裝置之畫素內所形成之貫通孔之其他實施例之斷面圖。

圖 2 6 為表示在本發明之液晶顯示裝置之畫素內所形成之貫通孔之其他實施例之斷面圖。

圖 2 7 為表示在本發明之液晶顯示裝置之畫素內所形成之貫通孔之配置的實施例的斷面圖。

圖 2 8 為表示在本發明之液晶顯示裝置之畫素內所形

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (62)

成之貫通孔之配置的實施例的斷面圖。

圖 2 9 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 0 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 1 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 2 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 3 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 4 為表示本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 5 為圖 3 4 之 3 5 - 3 5 線的斷面圖。

圖 3 6 為本發明之液晶顯示裝置之其他實施例的圖，是一對應於圖 3 5 的圖。

圖 3 7 是本發明之液晶顯示裝置之其他實施例的圖，是一對應於圖 3 5 的圖。

圖 3 8 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 3 9 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 4 0 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (63)

圖 4 1 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 4 2 為本發明之液晶顯示裝置之畫素之其他實施例的構成圖。

圖 4 3 為表示本發明之液晶顯示裝置之其他實施例的構成圖，為一表示各基準電壓信號線之拉出部的平面圖。

圖 4 4 為表示本發明之液晶顯示裝置之其他實施例的構成圖，為一表示各基準電壓信號線之拉出部的斷面圖。

圖 4 5 為表示本發明之液晶顯示裝置之其他實施例的構成圖，為一表示各基準電壓信號線之拉出部的斷面圖。

圖 4 6 為表示本發明之液晶顯示裝置之其他實施例的構成圖，為一表示各基準電壓信號線之拉出部的斷面圖。

圖 4 7 為表示本發明之液晶顯示裝置之其他實施例的構成圖，為一表示各基準電壓信號線之拉出部的斷面圖。

圖 4 8 係表本發明之液晶顯示裝置之其他實施例的構成圖，為一表示驅動器之安裝部之附近的平面圖。

圖 4 9 係表本發明之液晶顯示裝置之其他實施例的構成圖，為一表示驅動器之安裝部之附近的平面圖。

圖 5 0 係表示液晶內之離子性殘像的現象以及離子性殘像強度的說明圖。

圖 5 1 係表示本發明之液晶顯示裝置之其他實施例的構成圖。

圖 5 2 係表示在圖 5 1 的構成中，表示針對電極之絕緣膜之埋入程度與在該電極附近之漏光程度之關係的說明

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (64)

圖。

圖 5 3 係表示液晶的介電率異方性畫素電極與基準電極的間隔、與電極間電壓 V_{max} 之關係的說明圖。

圖 5 4 係表示由液晶之介電率異方性 = 1 0 的有機材料所構成之保護膜的膜厚、畫素電極與基準電極的間隔、與 V_{max} 之關係的說明圖。

圖 5 5 係表示由液晶之介電率異方性 = 1 4 . 5 的有機材料所構成之保護膜的膜厚、畫素電極與基準電極的間隔、與 V_{max} 之關係的說明圖。

圖 5 6 為表示在本發明之液晶顯示裝置中所使用之液晶中所含之液晶之一實施例的化學構造式。

圖 5 7 為表示在本發明之液晶顯示裝置中所使用之液晶中所含之液晶之一實施例的化學構造式。

圖 5 8 係表示本發明之液晶顯示裝置之驅動器之安裝領域之附近的平面圖。

主要元件對照表

2	畫素
5	閘極驅動電路
6	汲極驅動電路
1 0	印刷基板
1 1	電源電路
1 2	控制電路
1 5	閘極電路基板

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (65)

1 6 A	汲極電路基板
1 6 B	汲極電路基板
1 8	連接部
1 9 A 、 1 9 B	連接部
2 2	影像信號源
2 3	電纜
3 5	金屬層
4 5	延伸部
4 6	延伸部
4 8	連接部
A S	半導體層
P X	畫素電極
S D 2	源極
B M	黑色矩陣
F I L	濾色器
O C	平坦膜
P S V 1	保護膜
T H	貫通孔
P S V 2	保護膜
C a d d	電容元件
P N L	液晶顯示面板
S U B 1	透明基板
S U B 2	透明基板
G L	閘極信號線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (66)

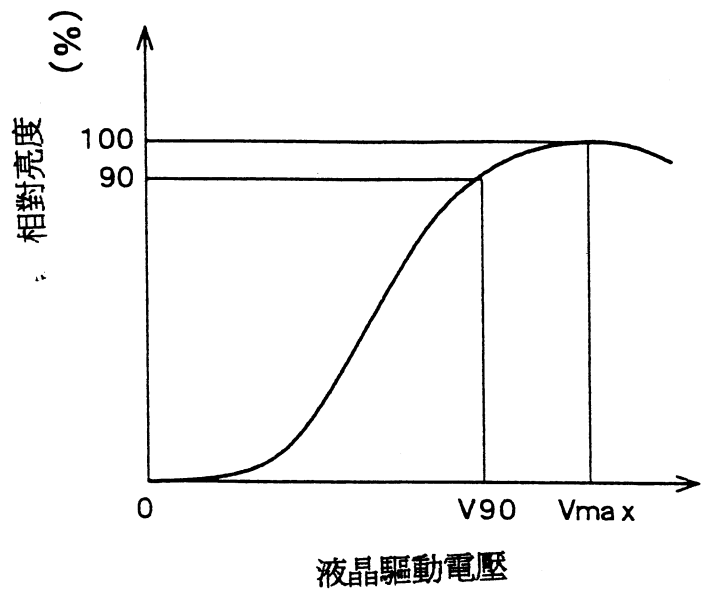
G I	絕緣膜
D L	汲極信號線
C T	基準電極
C s t g	保持電容

(請先閱讀背面之注意事項再填寫本頁)

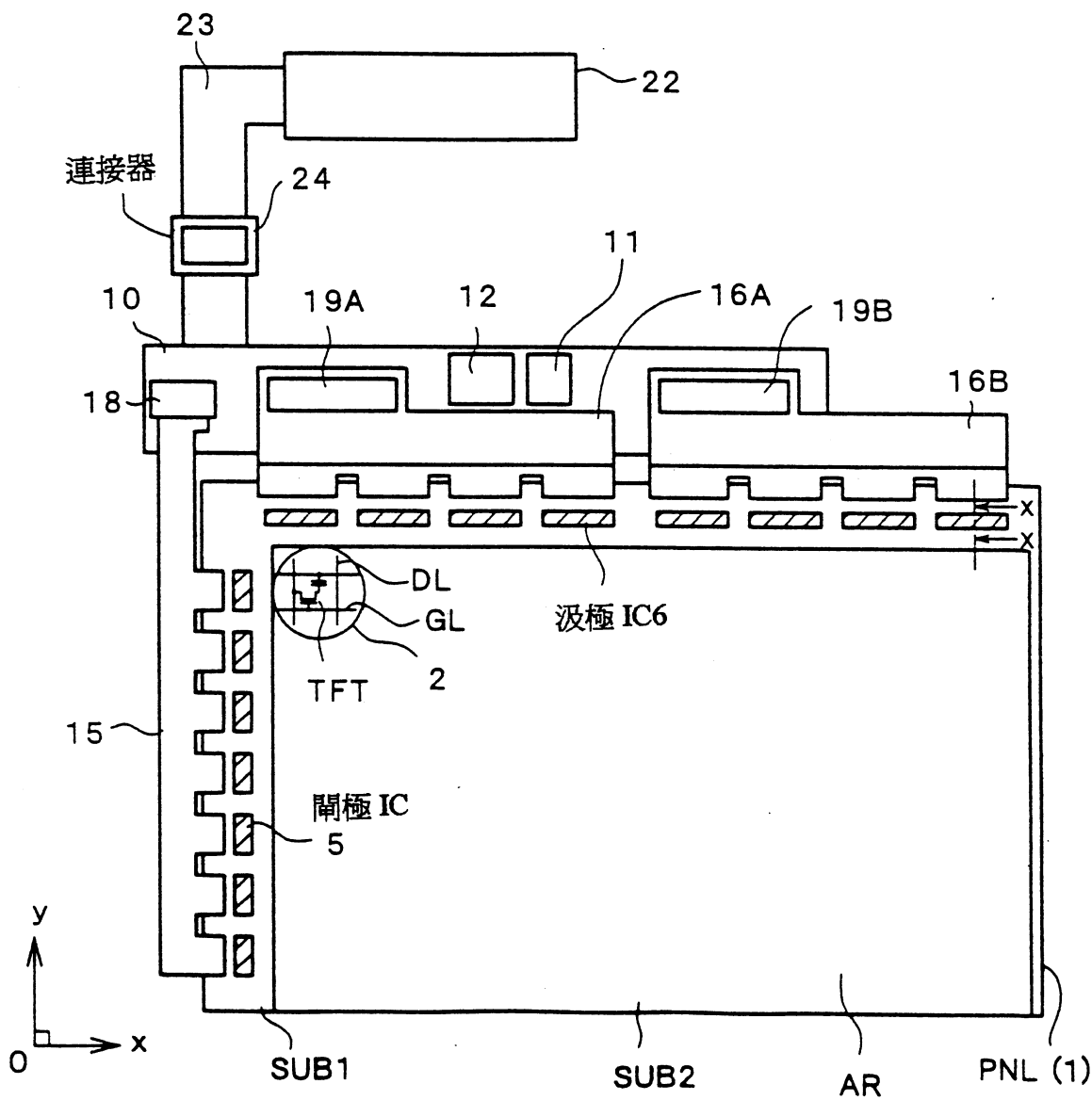
裝

訂

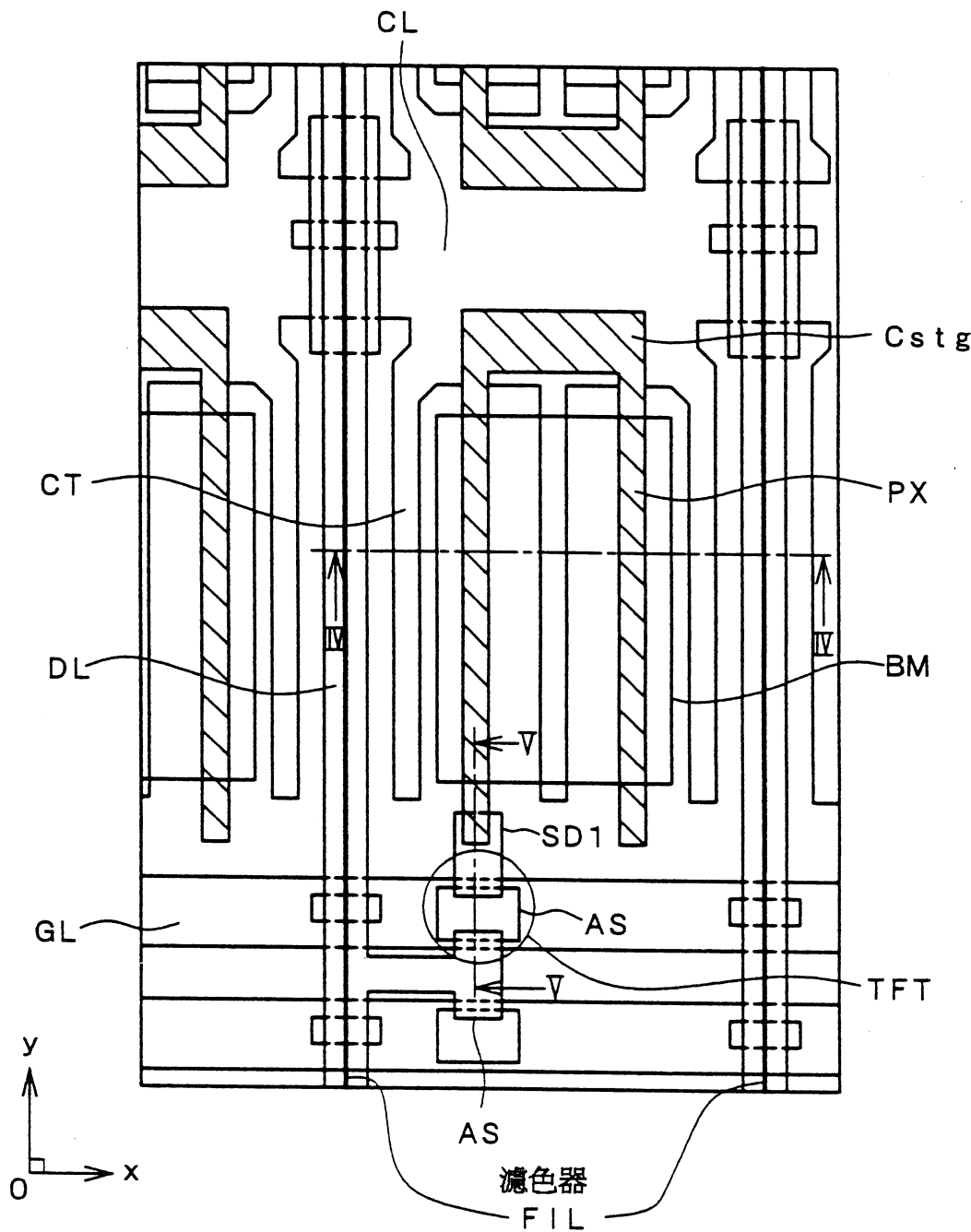
第 1 圖



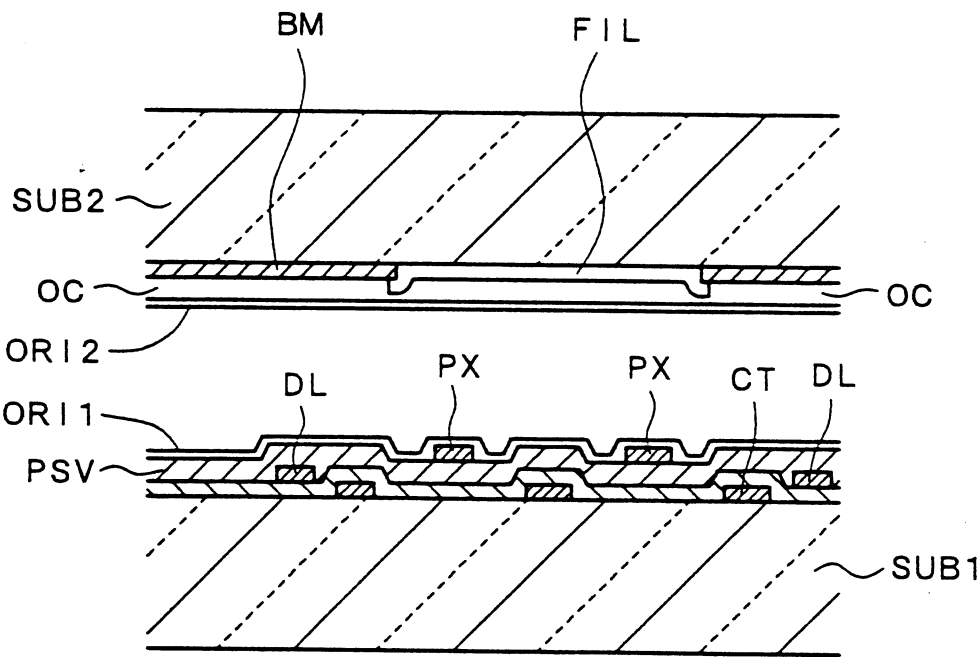
第 2 圖



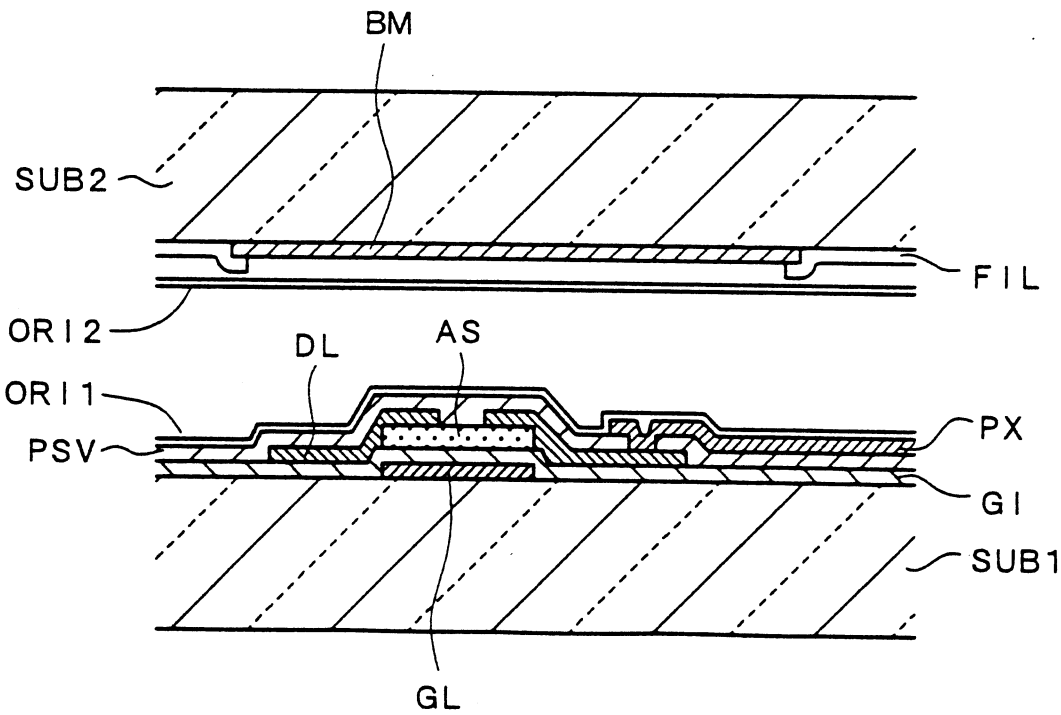
第 3 圖



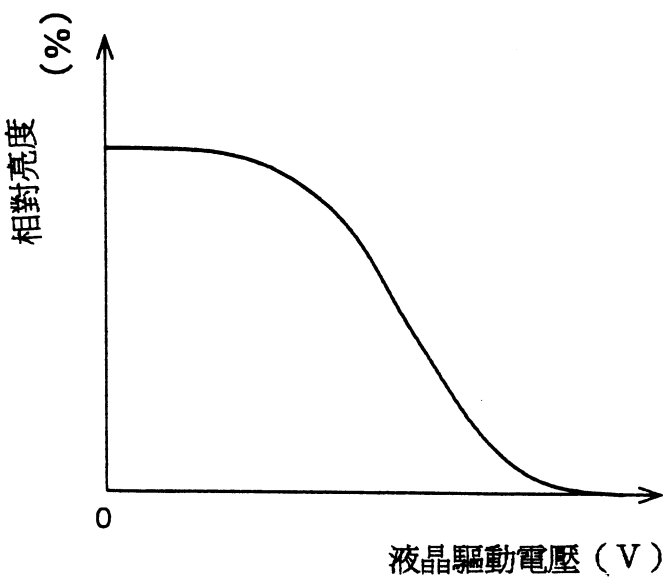
第 4 圖



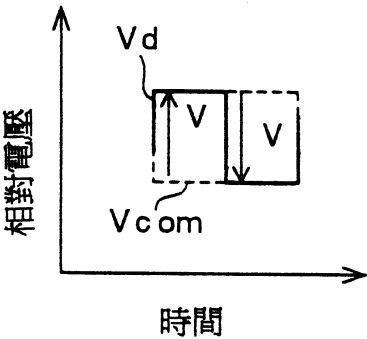
第 5 圖



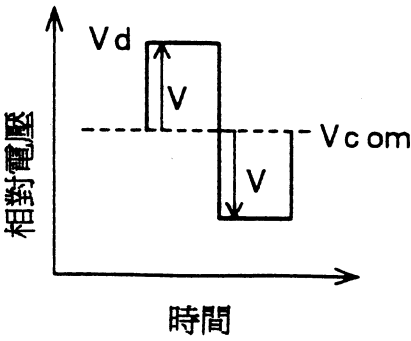
第 6 圖



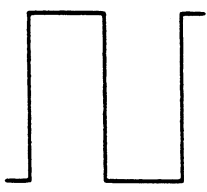
第 7 圖



第 8 圖



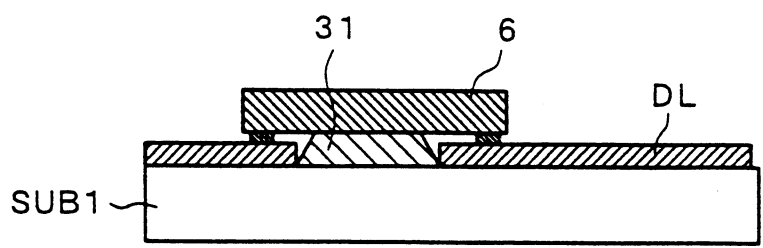
第 9 圖 A



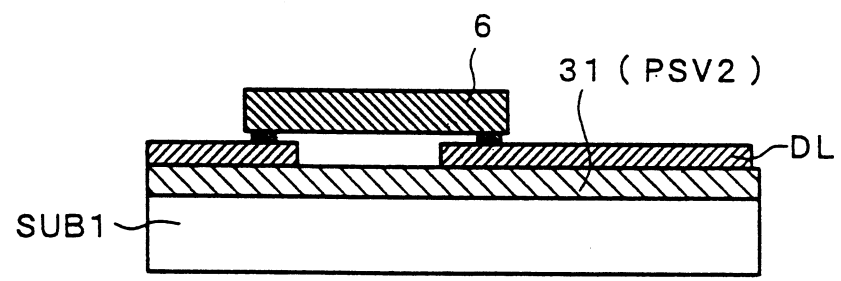
第 9 圖 B



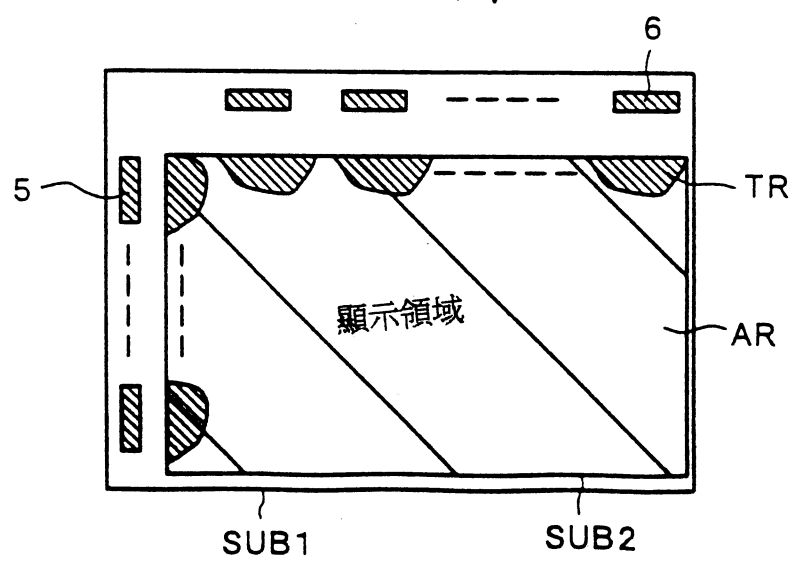
第 10 圖 A



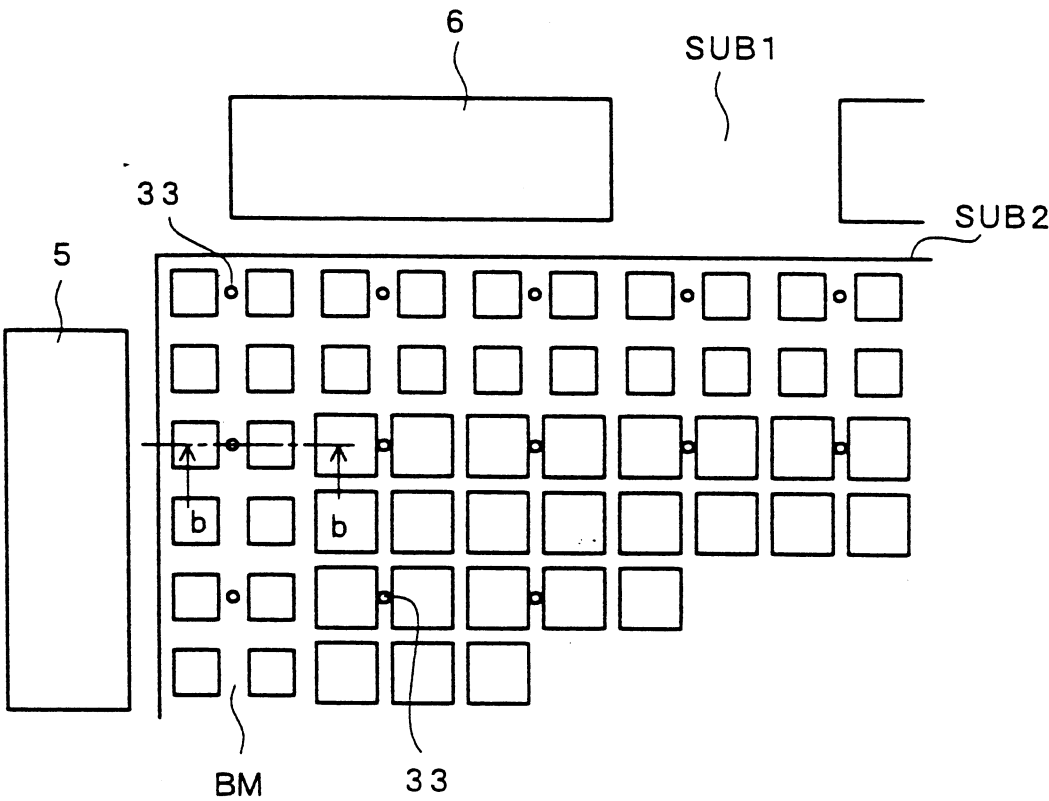
第 10 圖 B



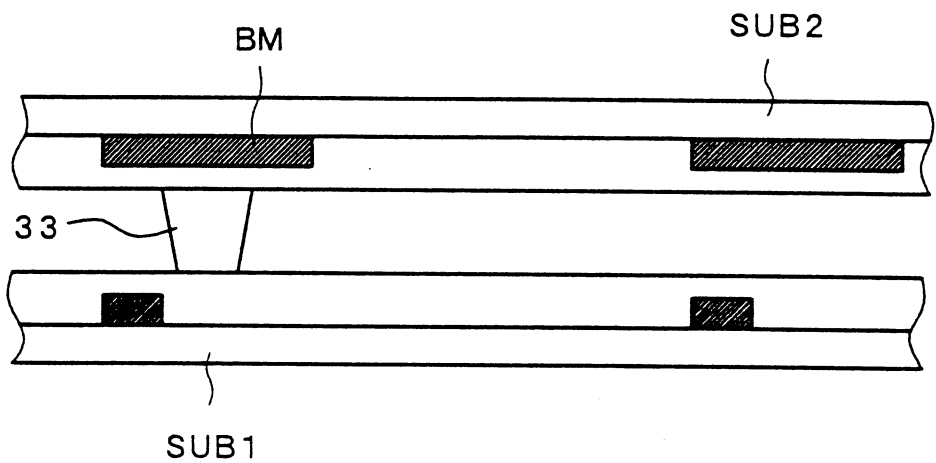
第 11 圖



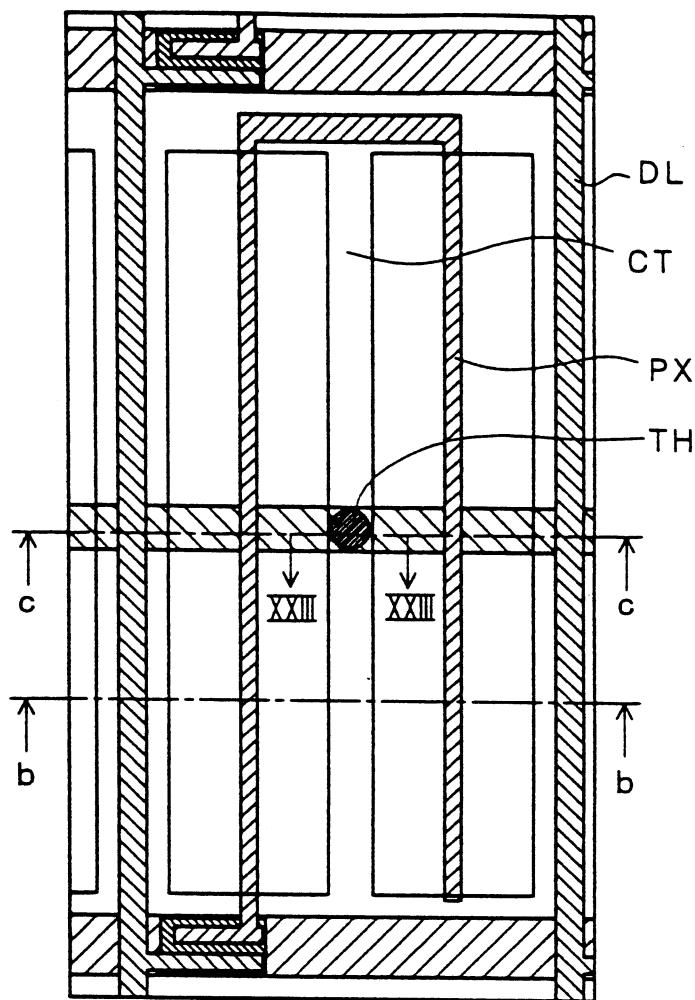
第 12 圖 A



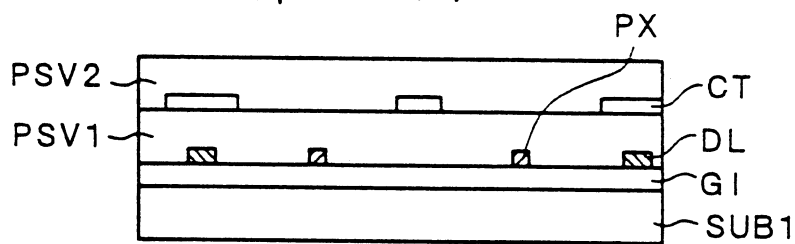
第 12 圖 B



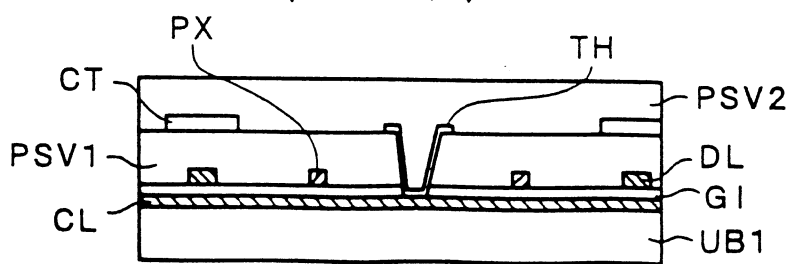
第 13 圖 A



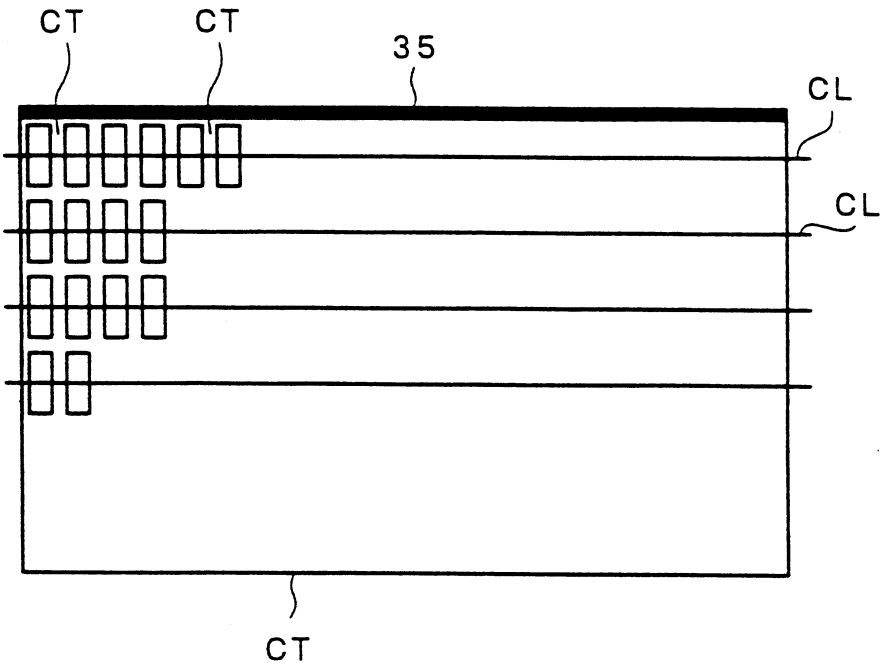
第 13 圖 B



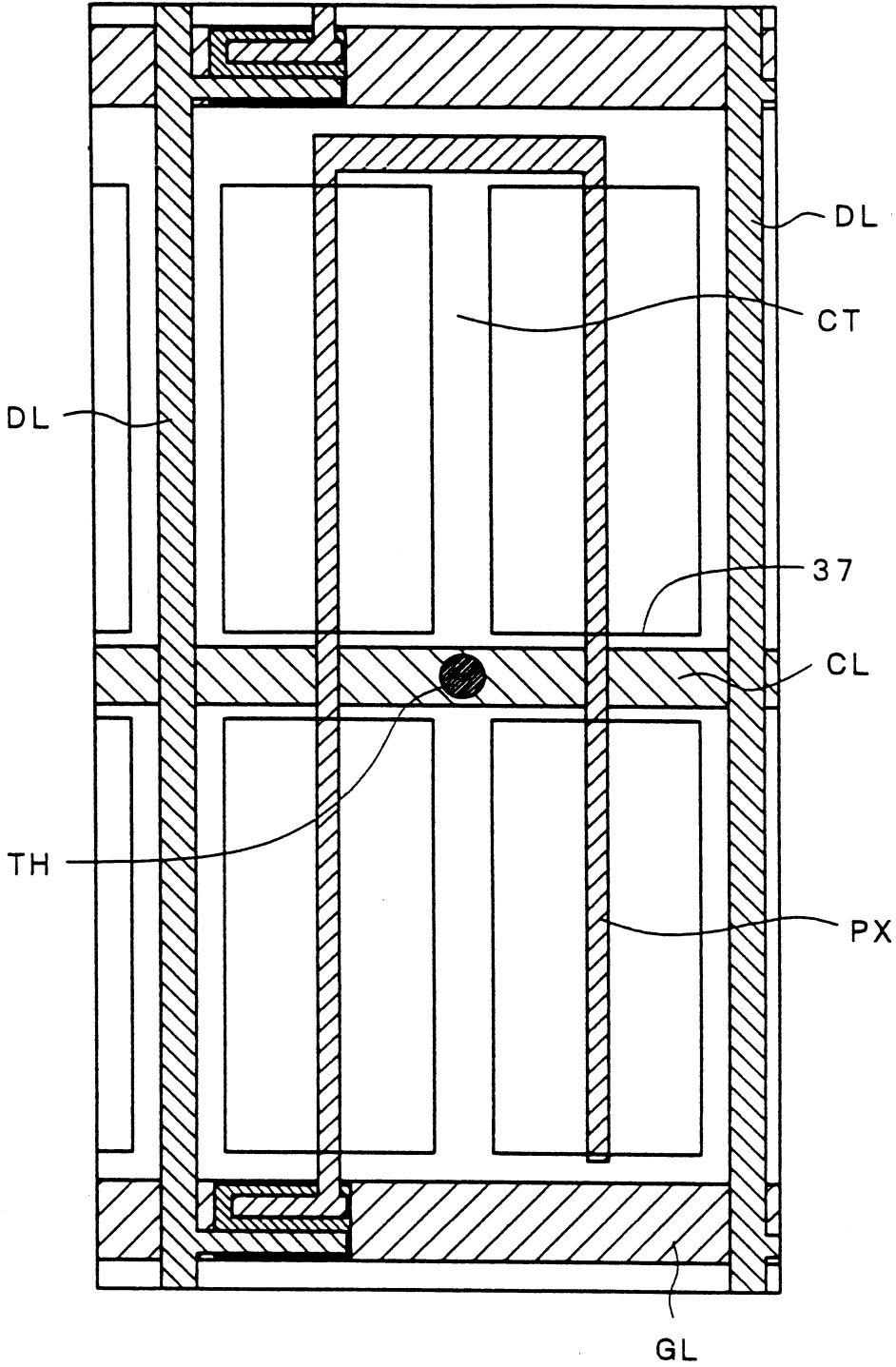
第 13 圖 C



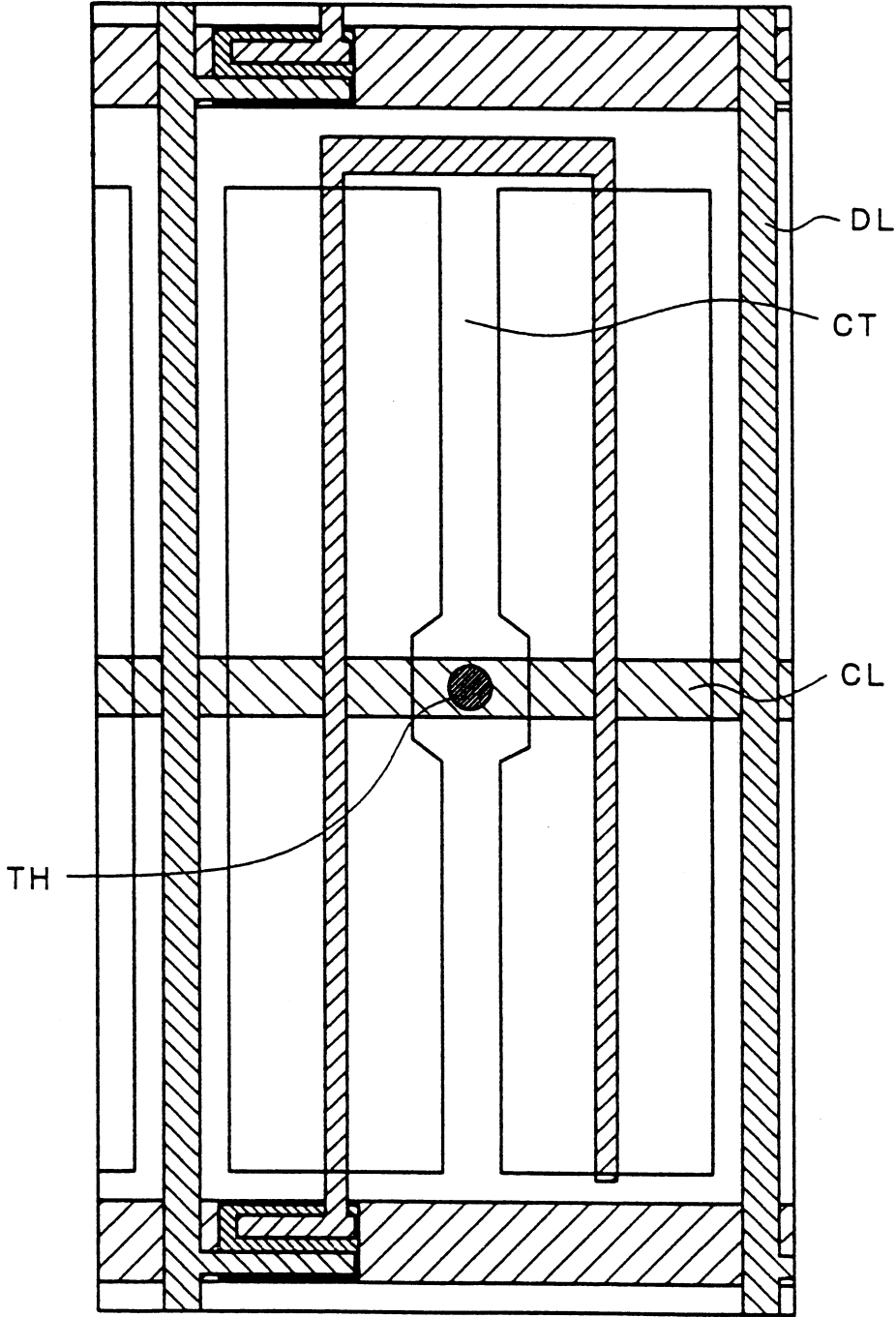
第 14 圖



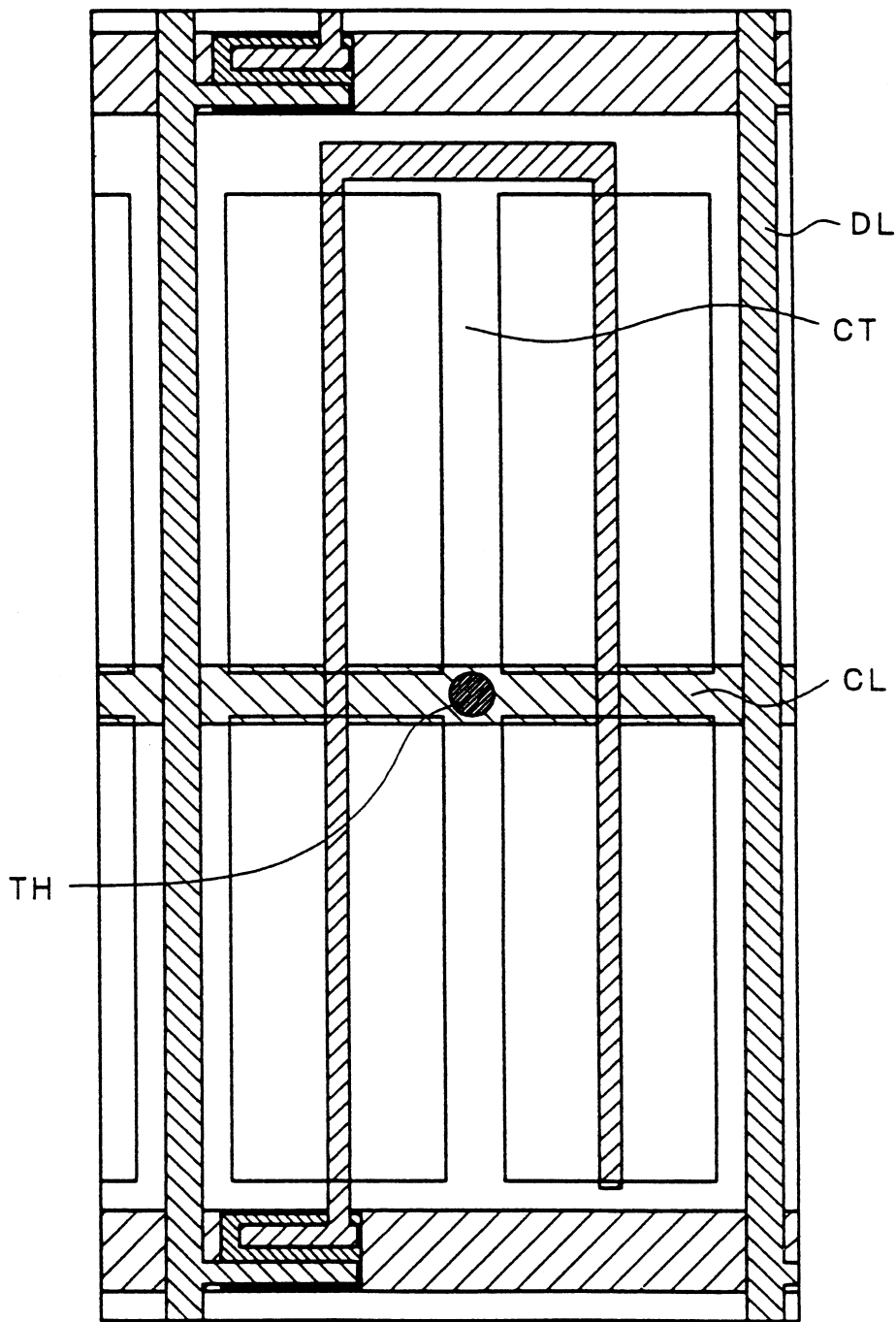
第 15 圖



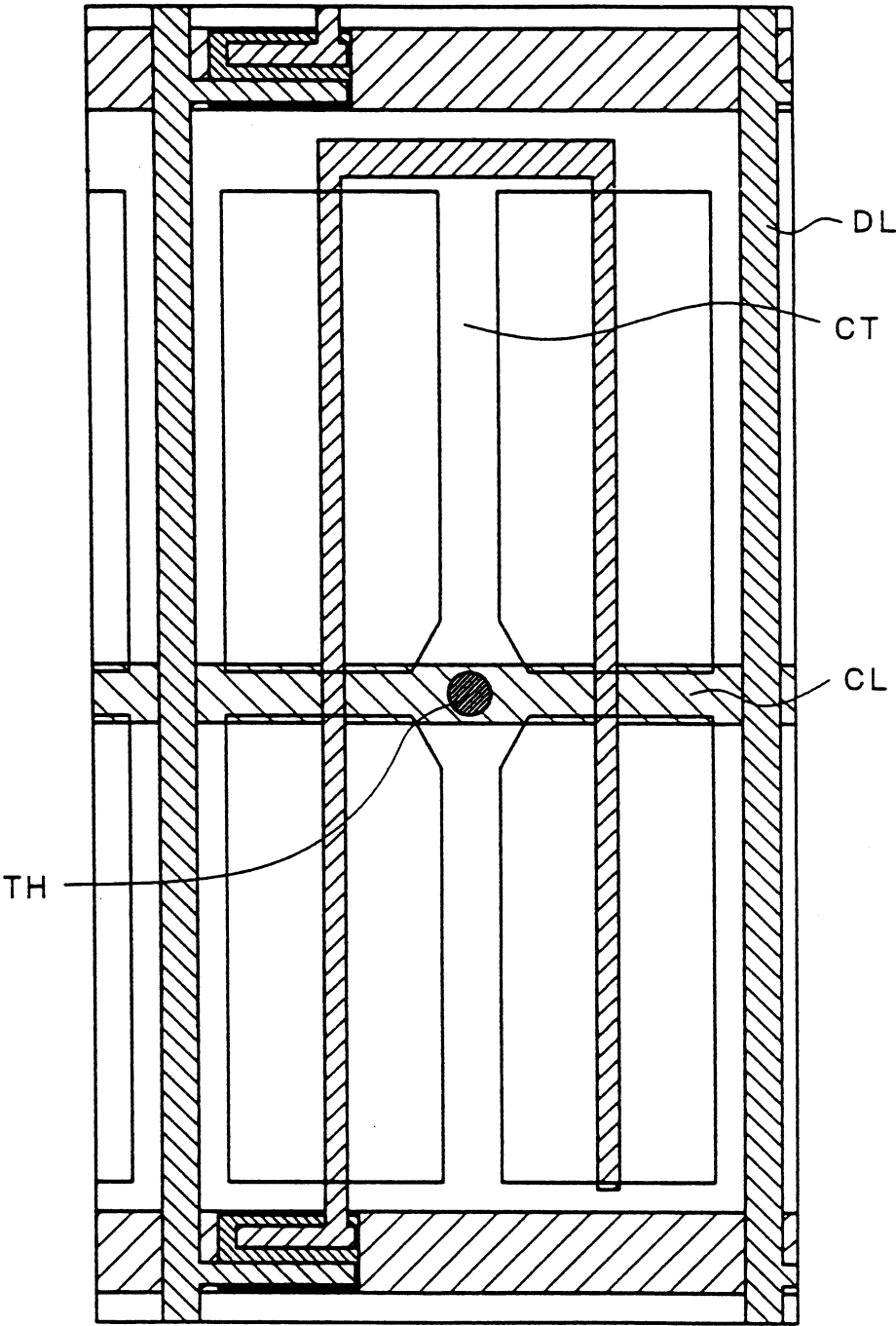
第 16 圖



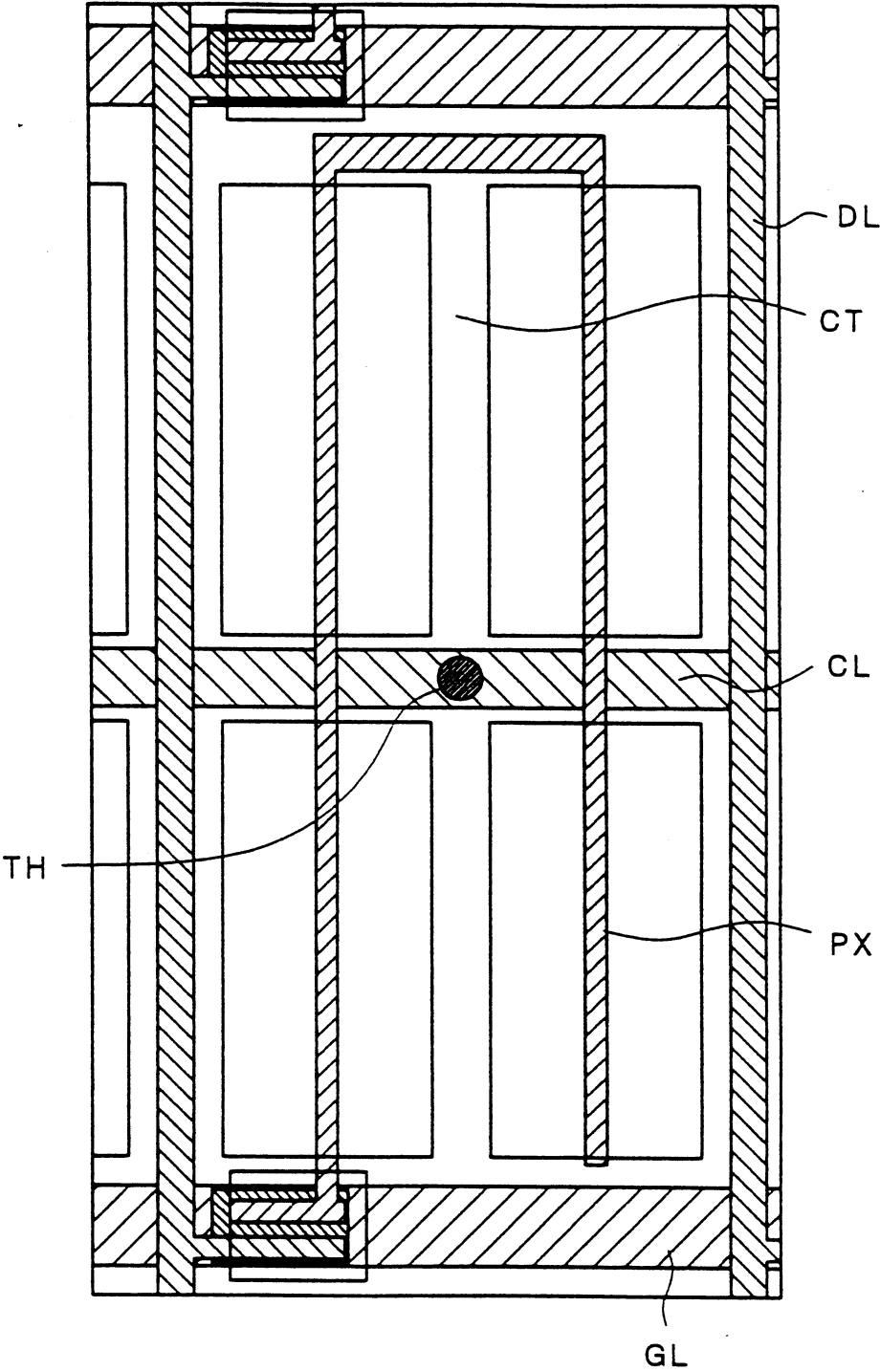
第 17 圖



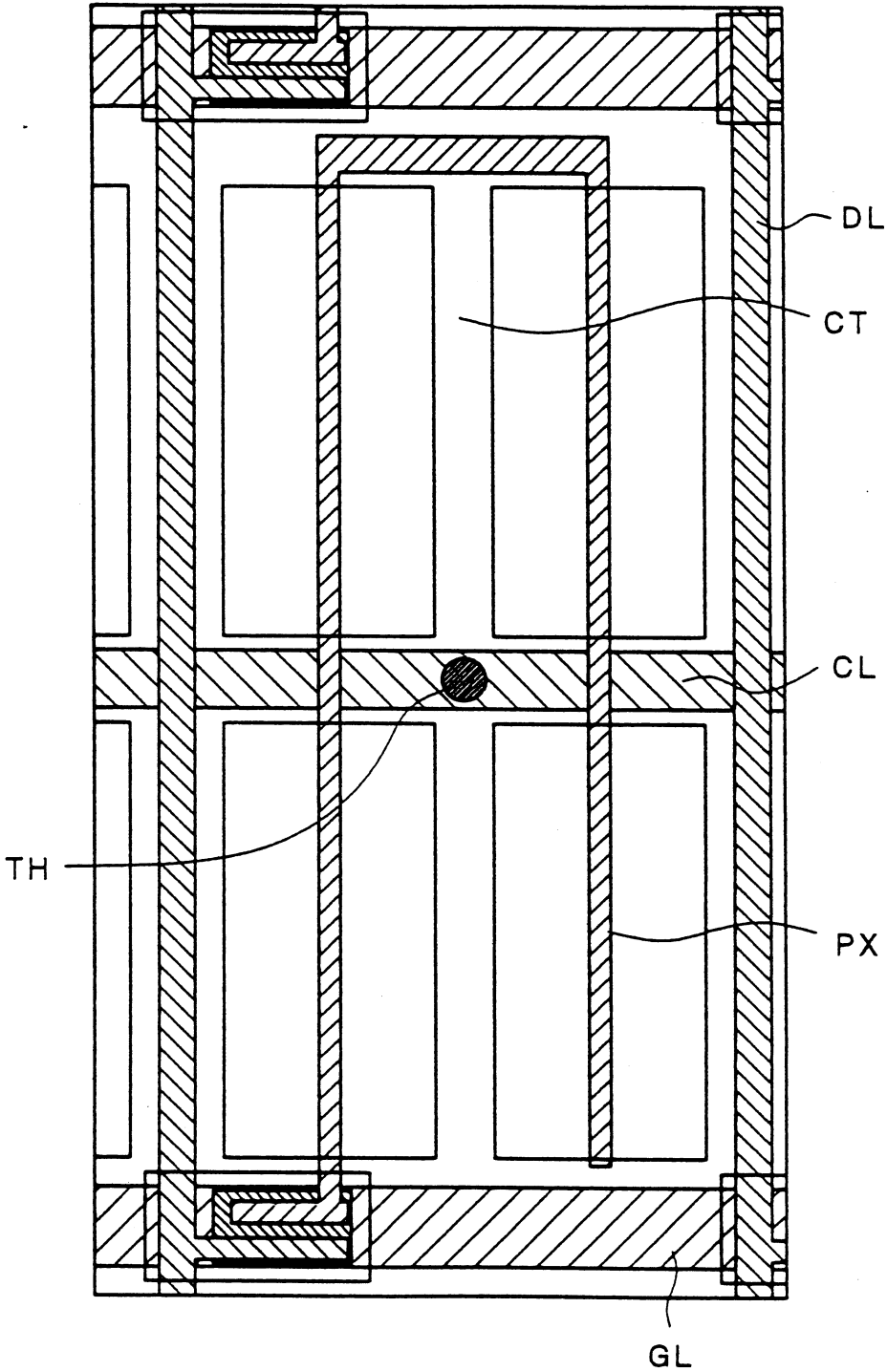
第 18 圖



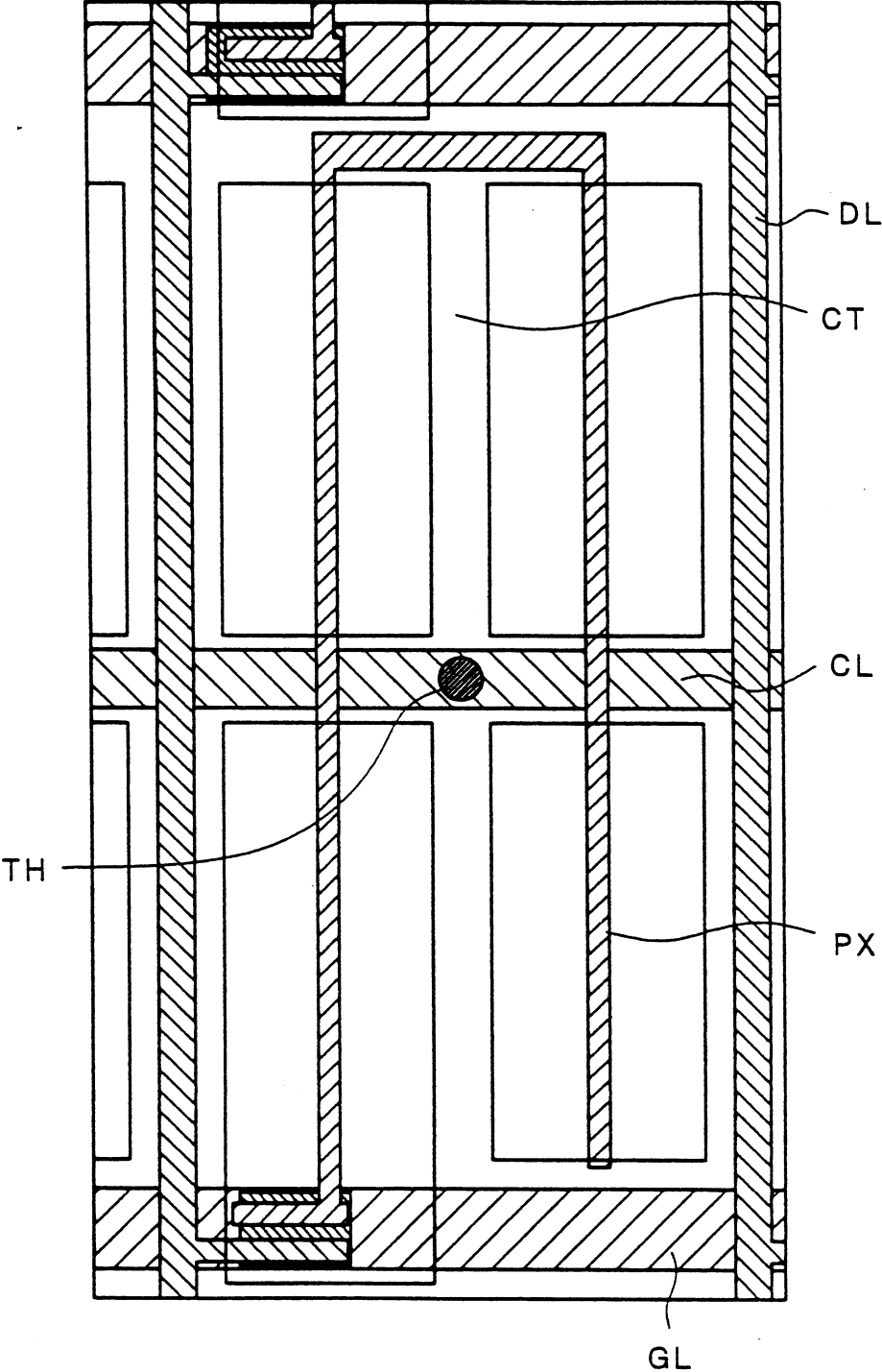
第 19 圖



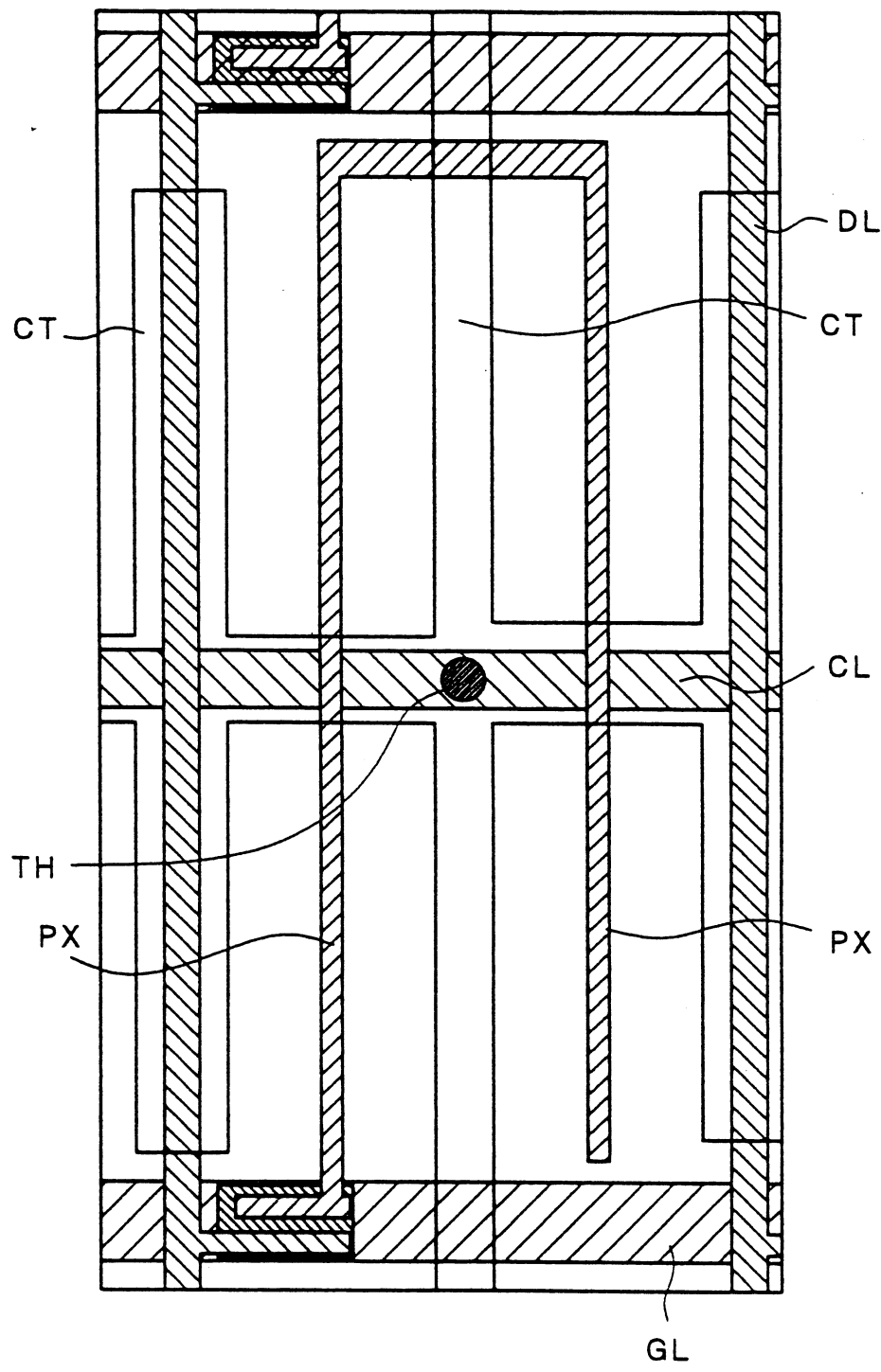
第 20 圖



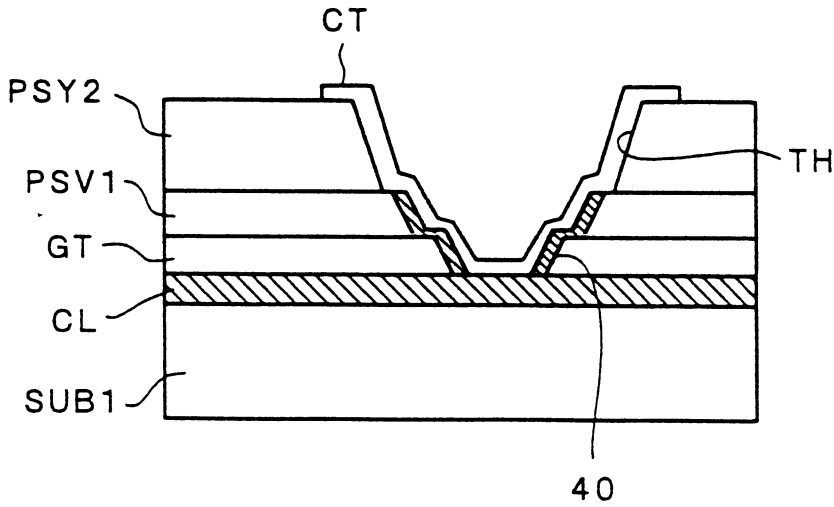
第 21 圖



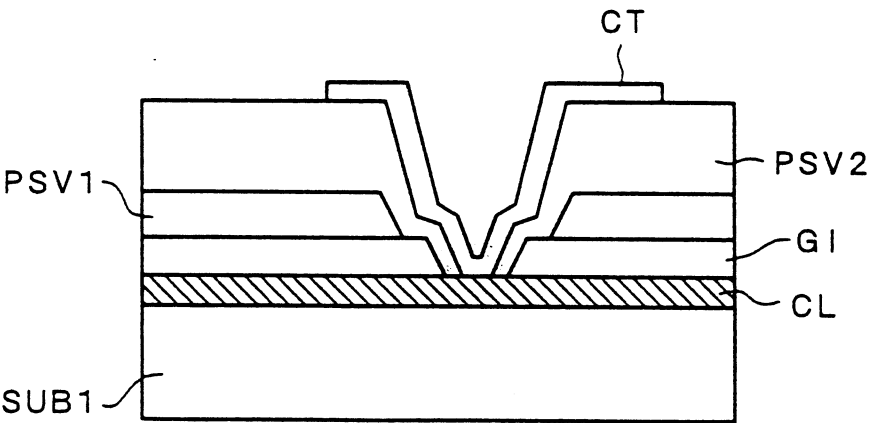
第 22 圖



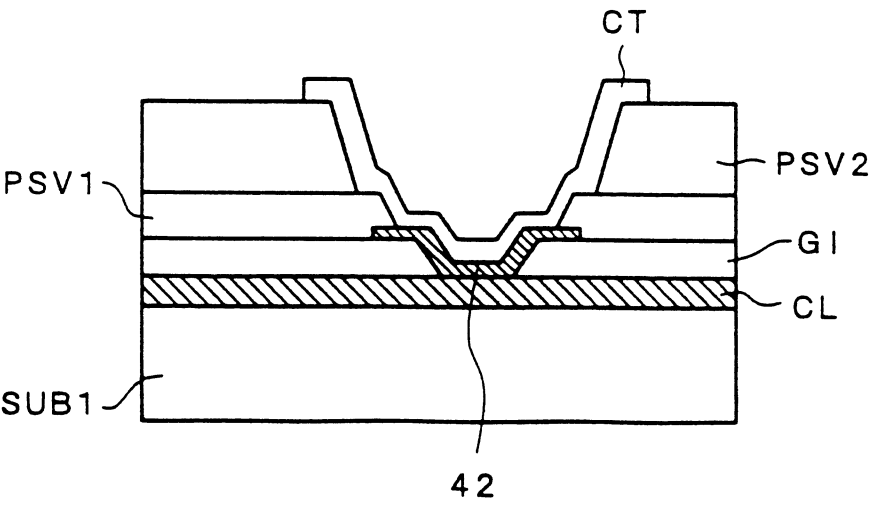
第 23 圖



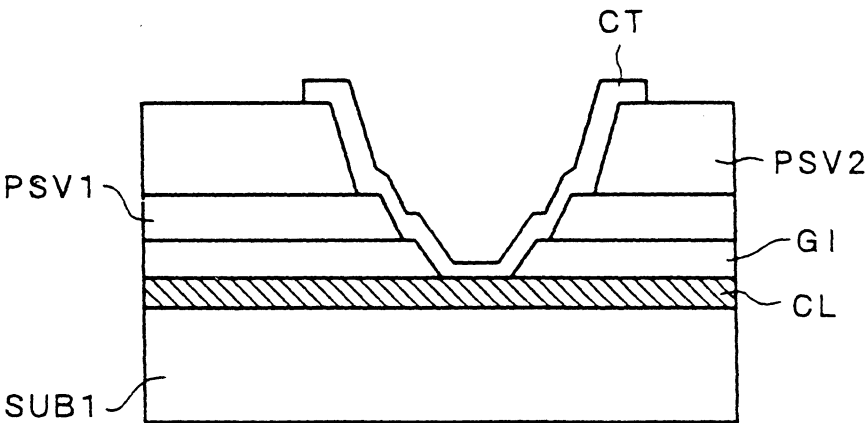
第 24 圖



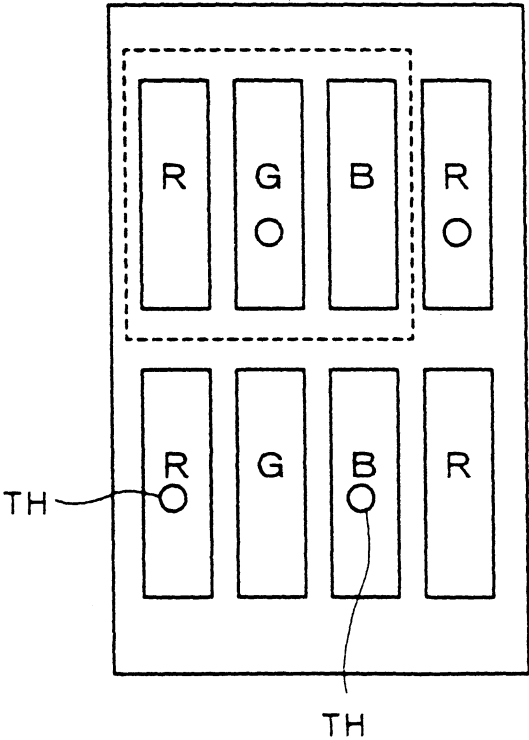
第 25 圖



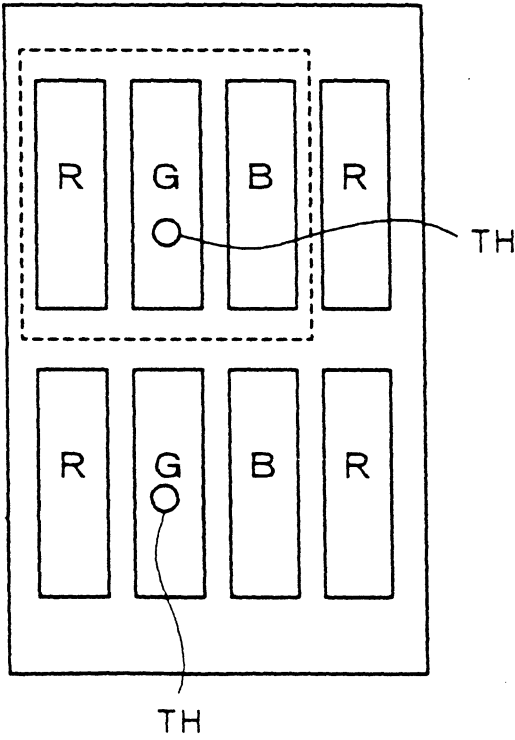
第 26 圖



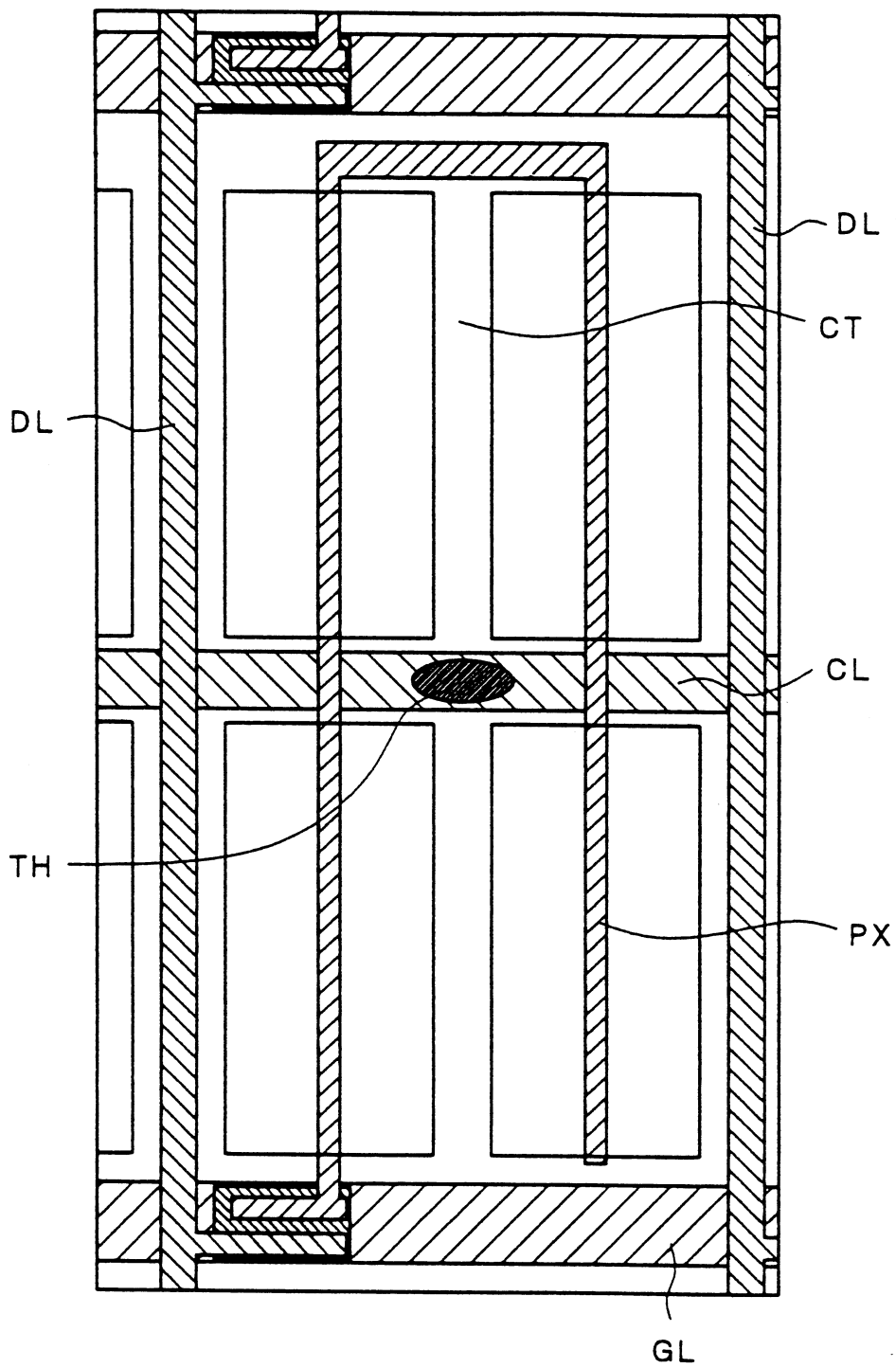
第 27 圖 A



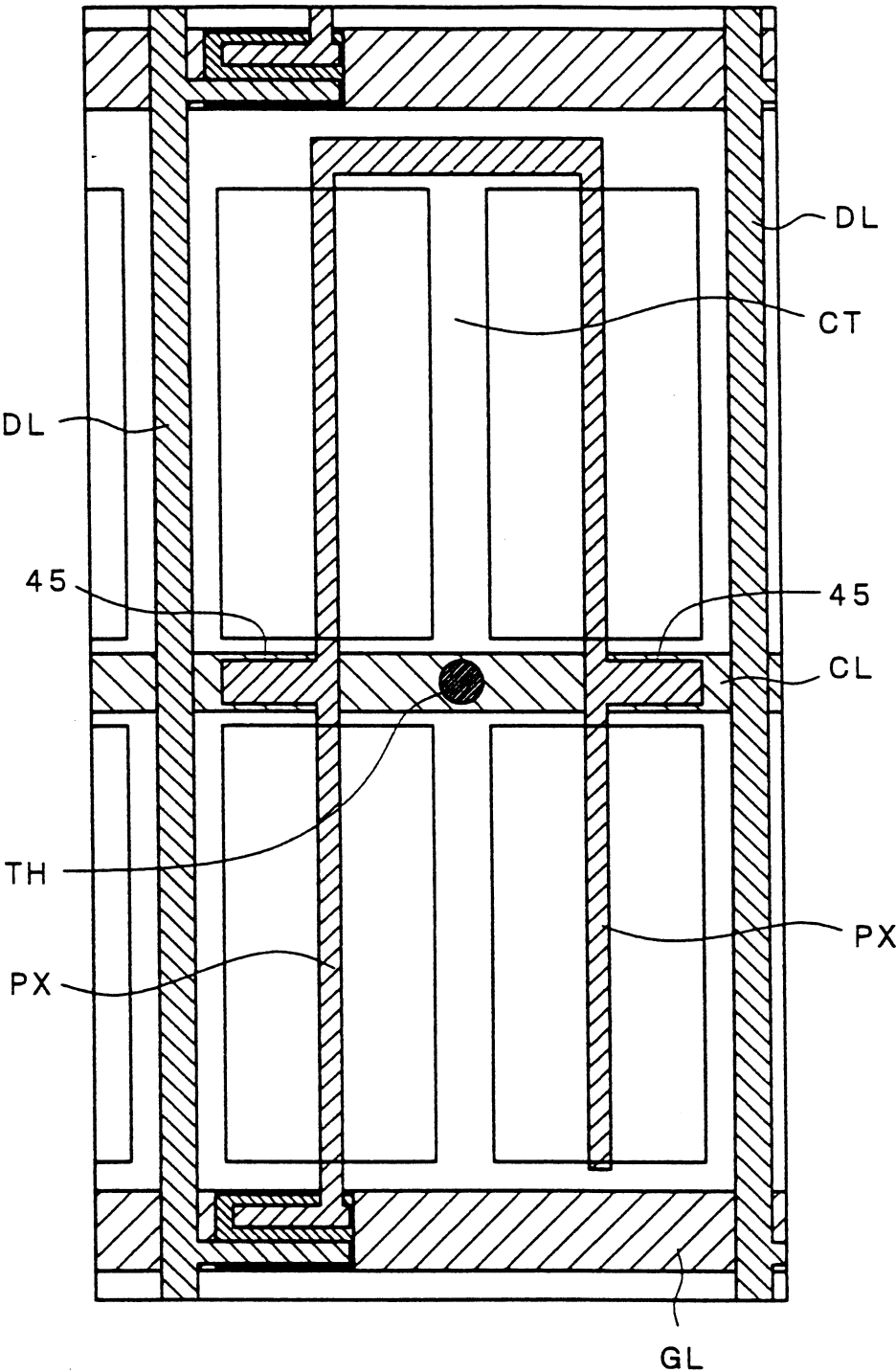
第 27 圖 B



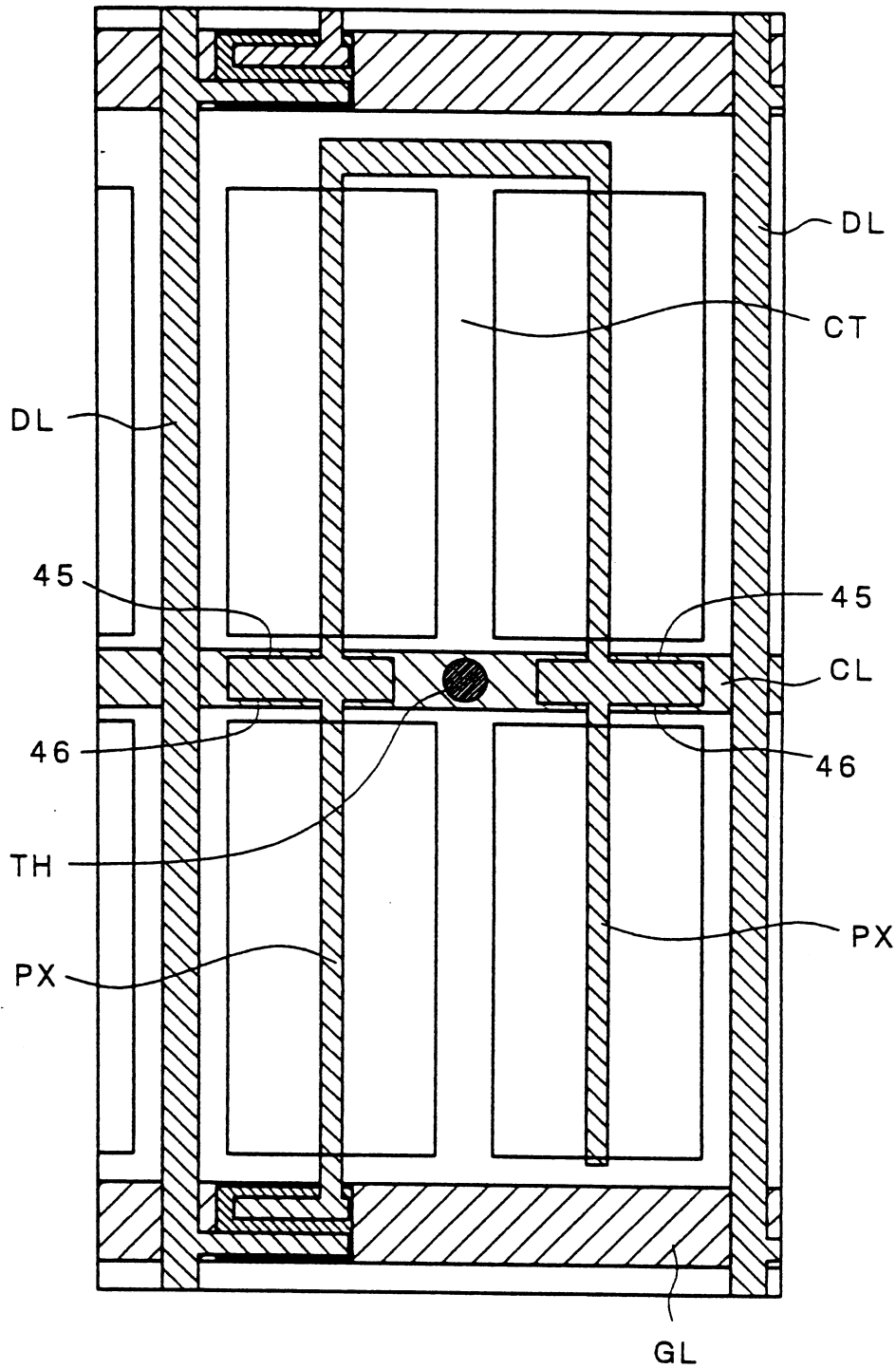
第 28 圖



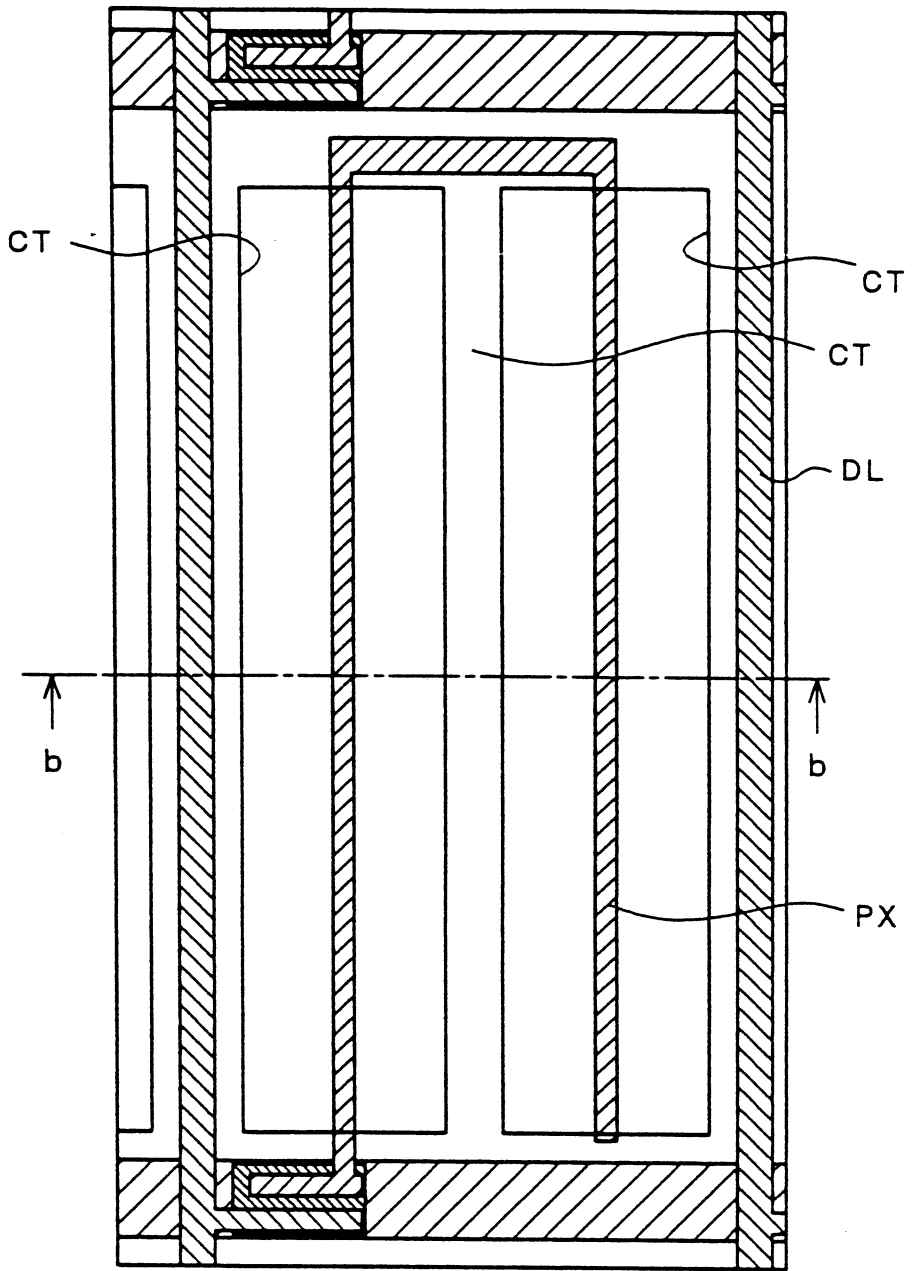
第 29 圖



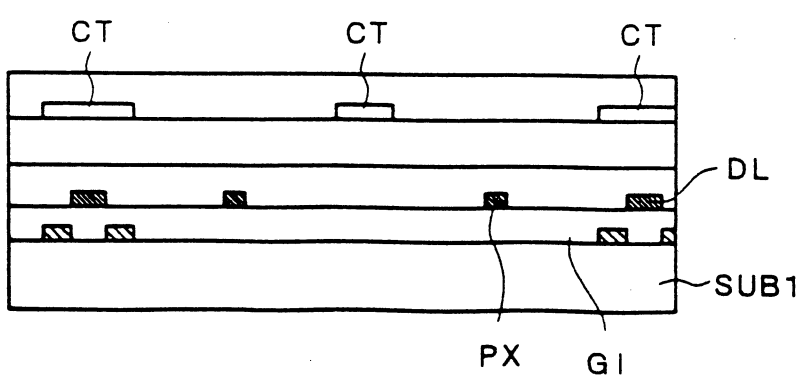
第 30 圖



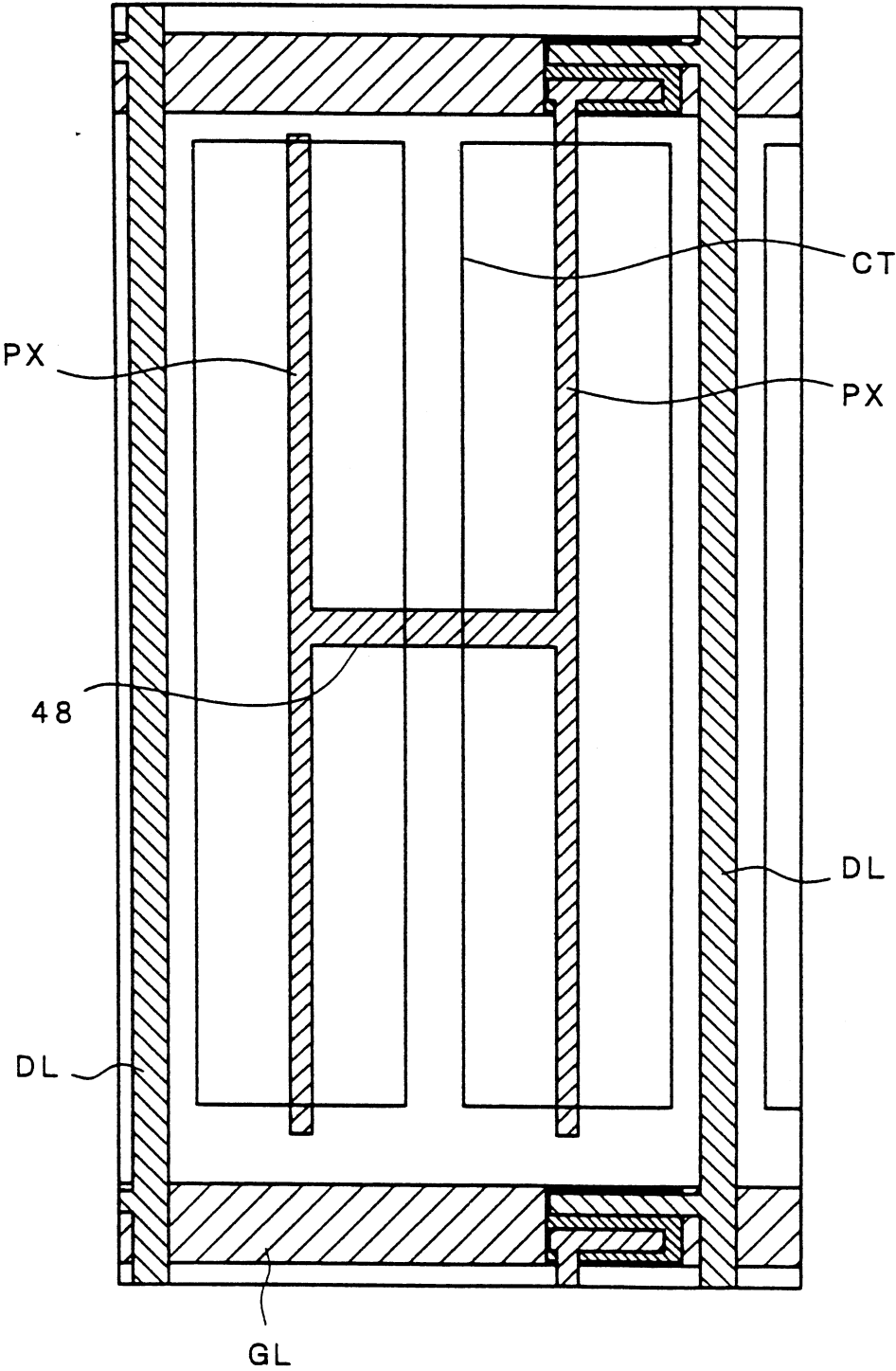
第 31 圖 A



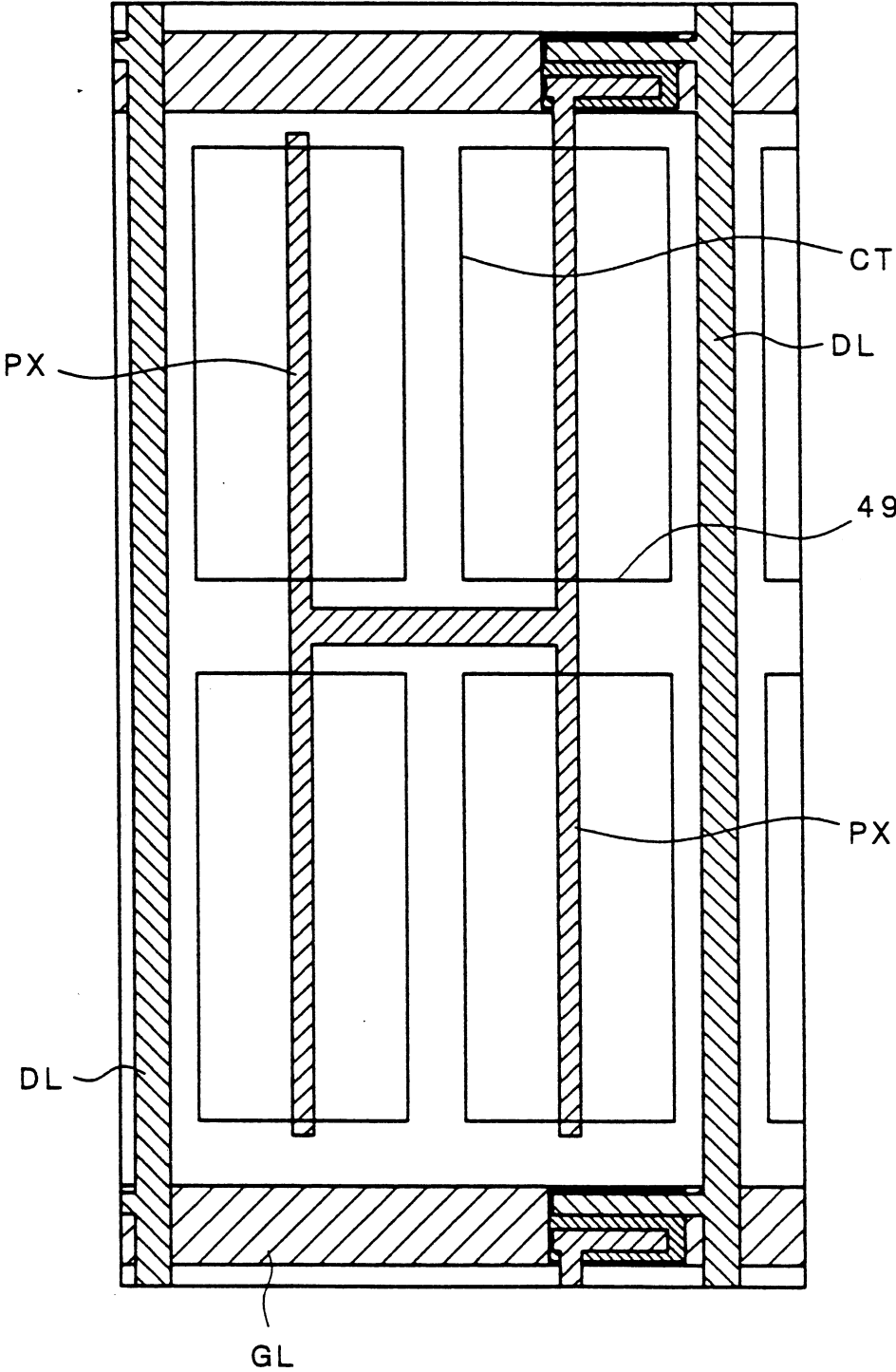
第 31 圖 B



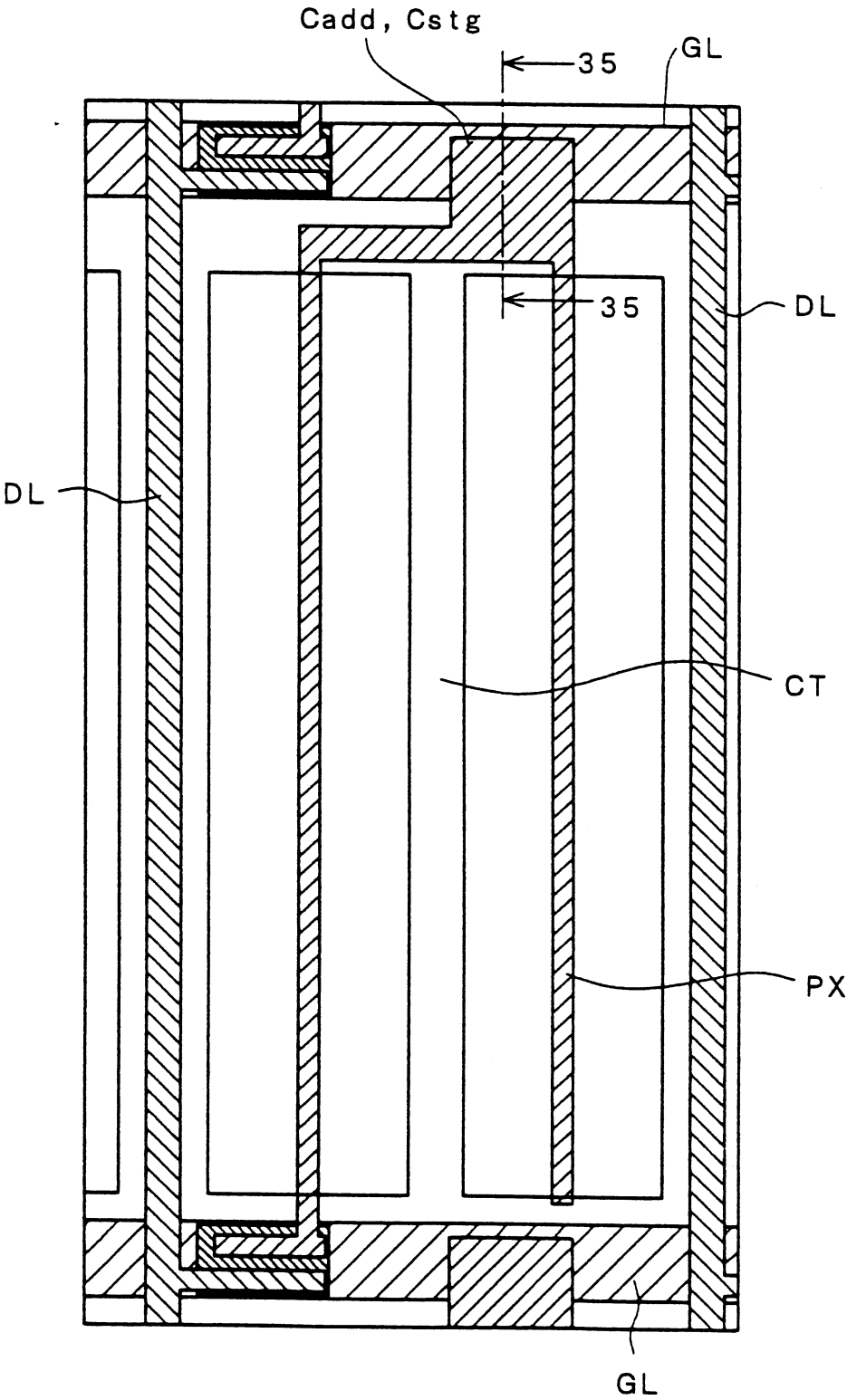
第 32 圖



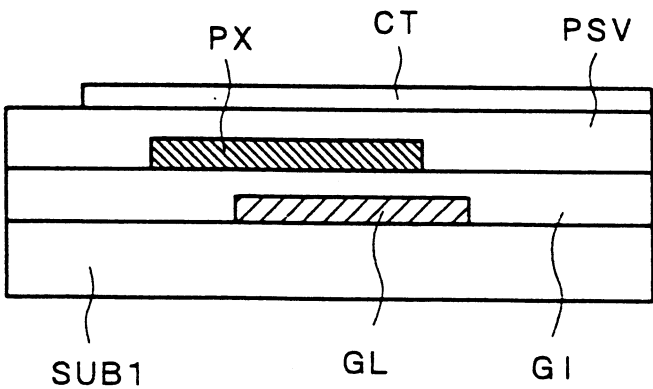
第 33 圖



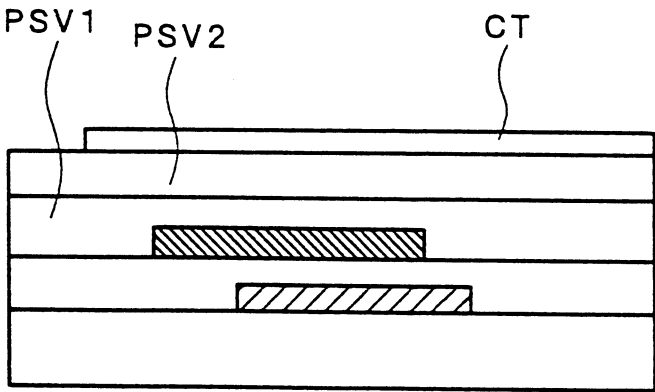
第 34 圖



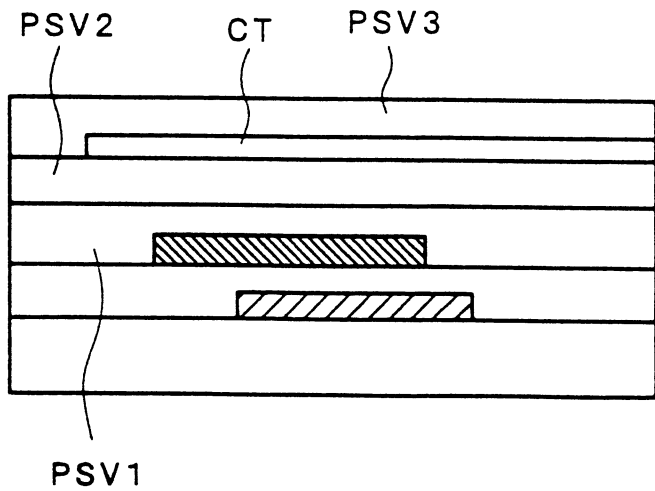
第 35 圖



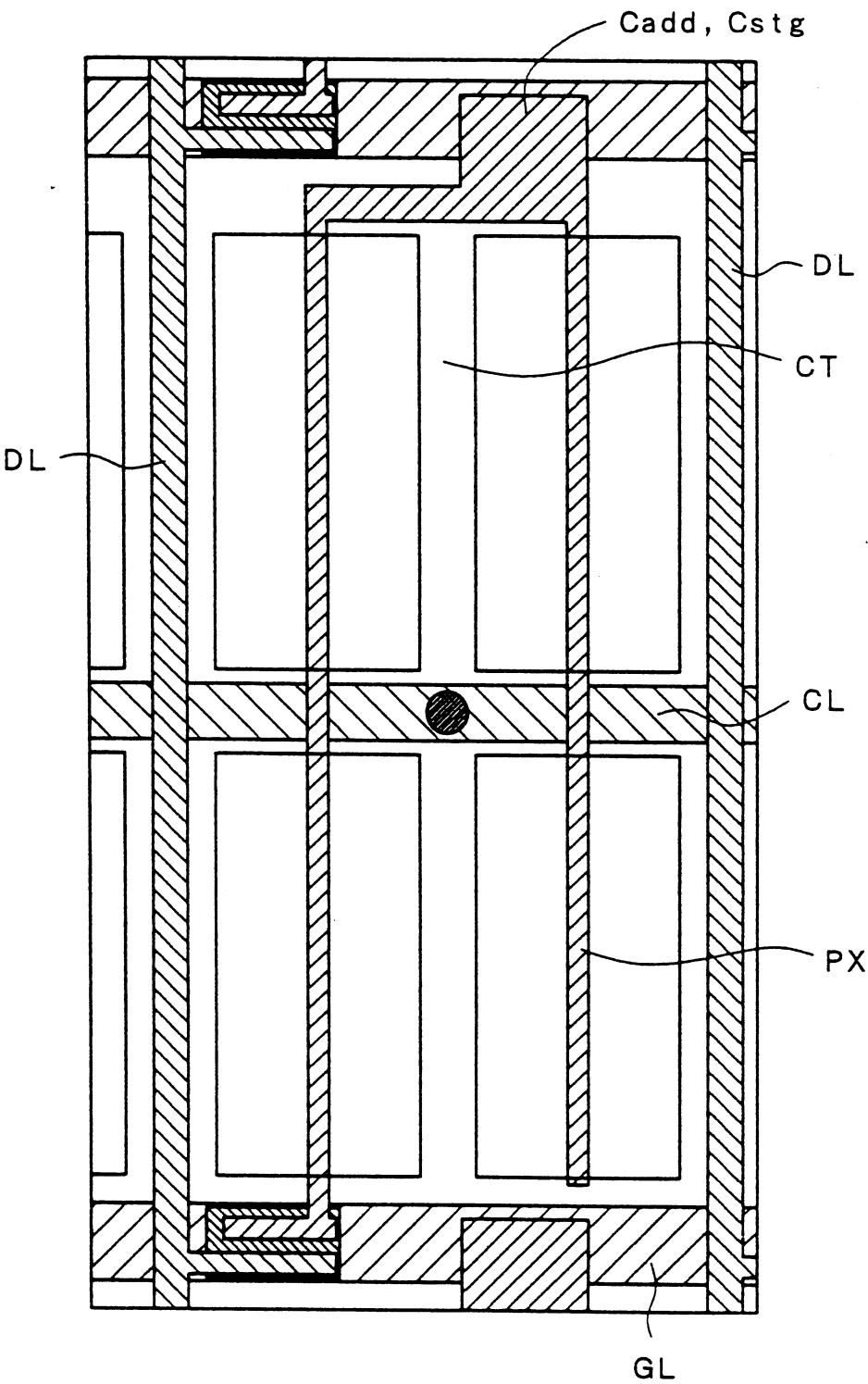
第 36 圖



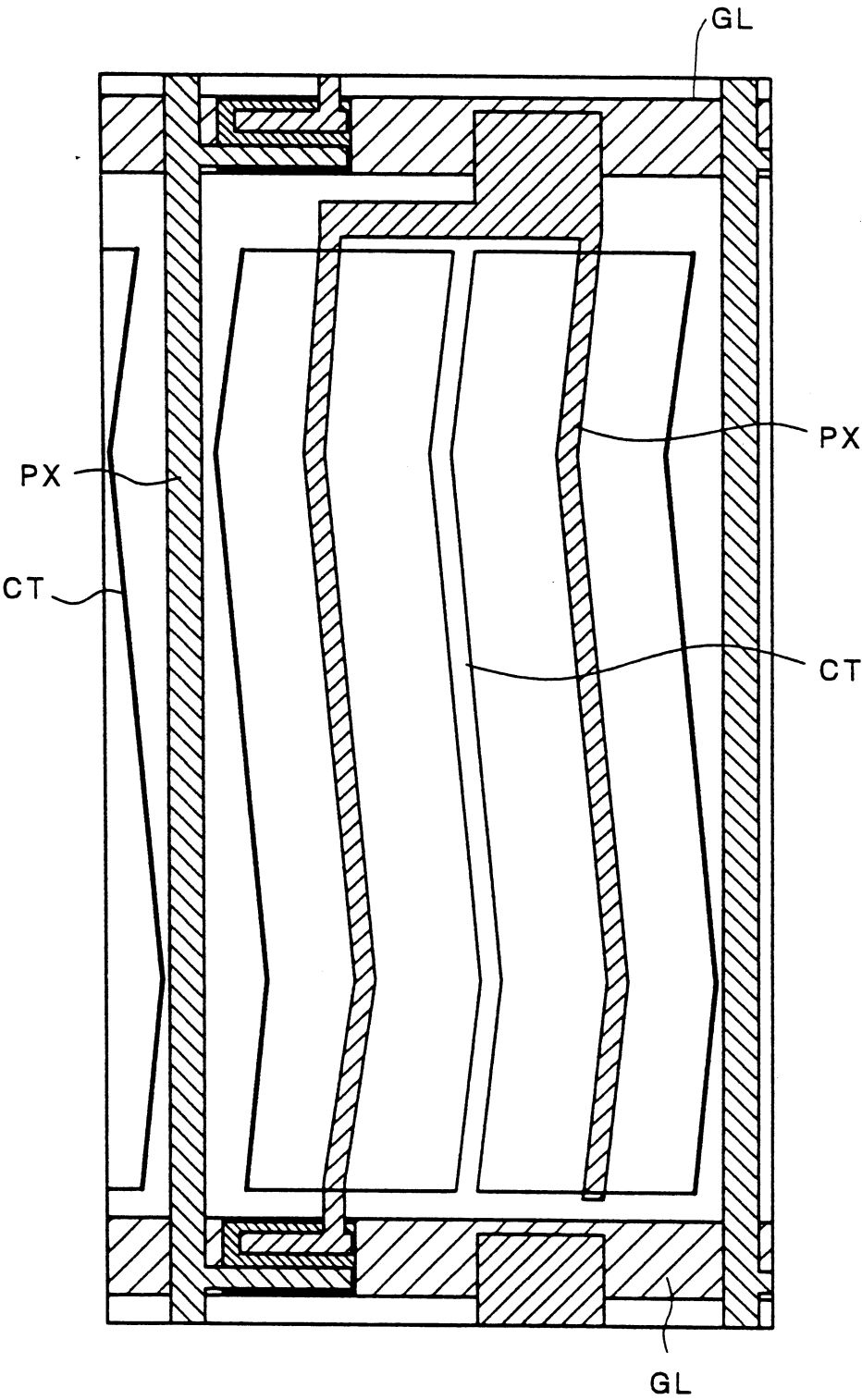
第 37 圖



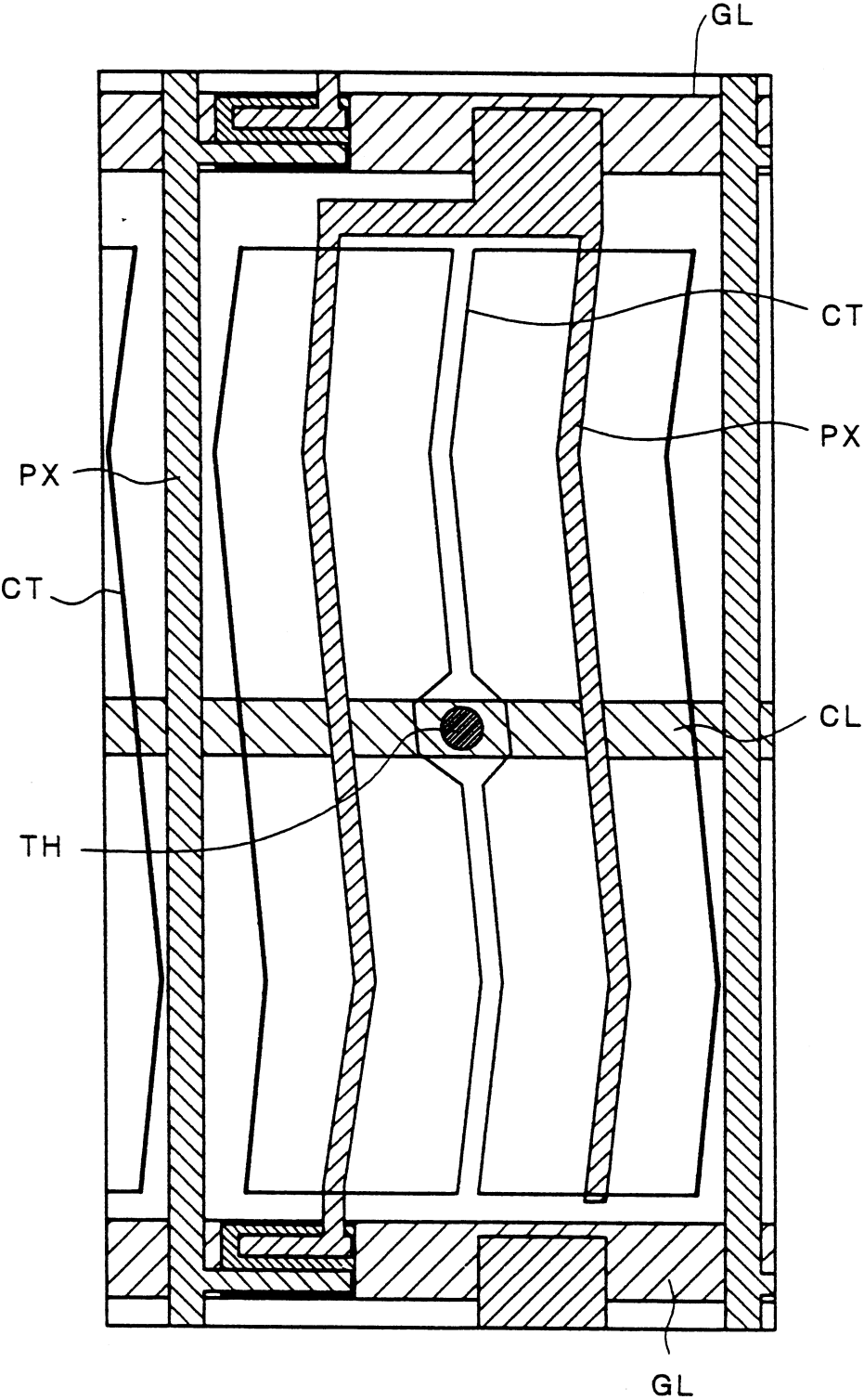
第 38 圖



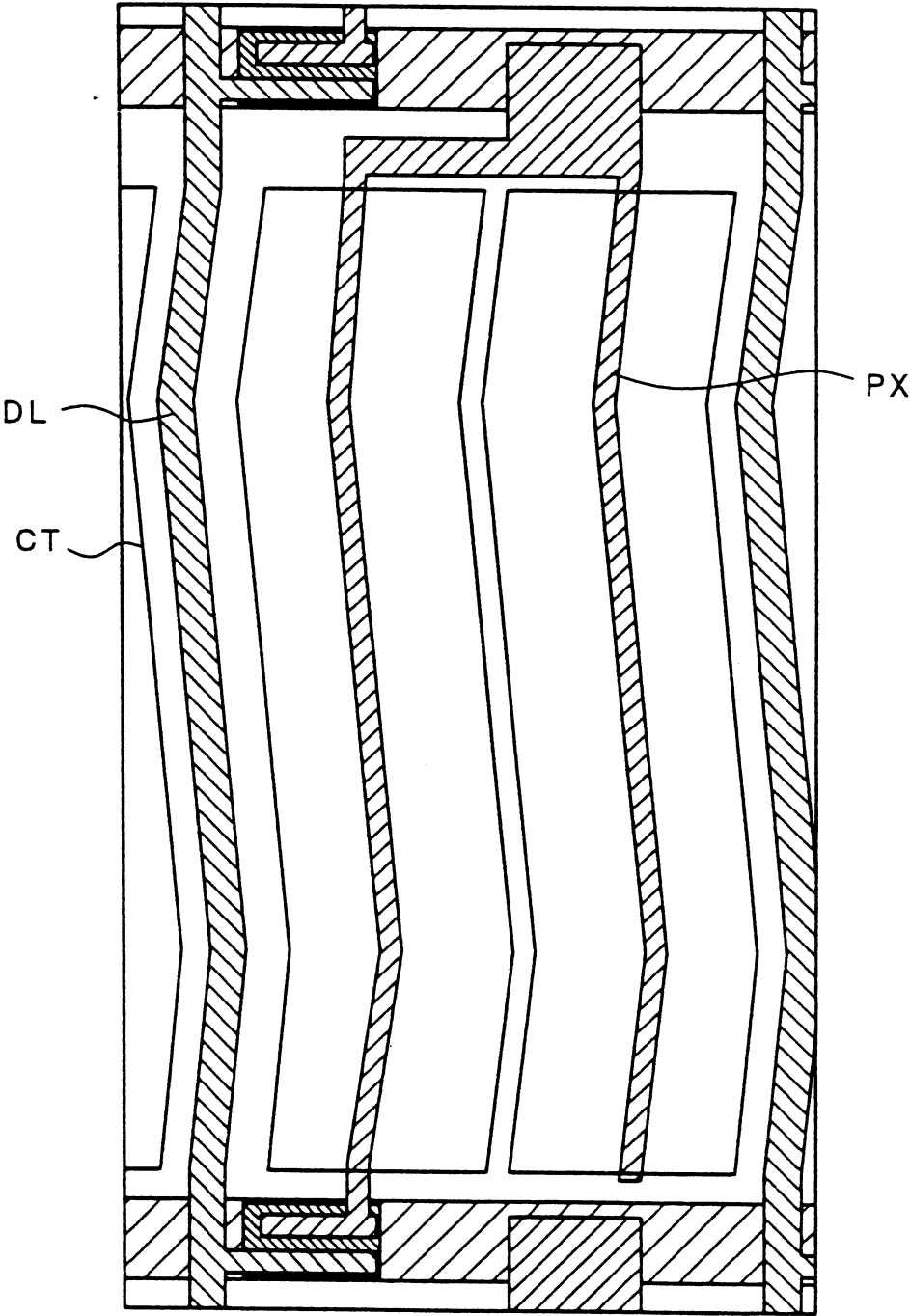
第 39 圖



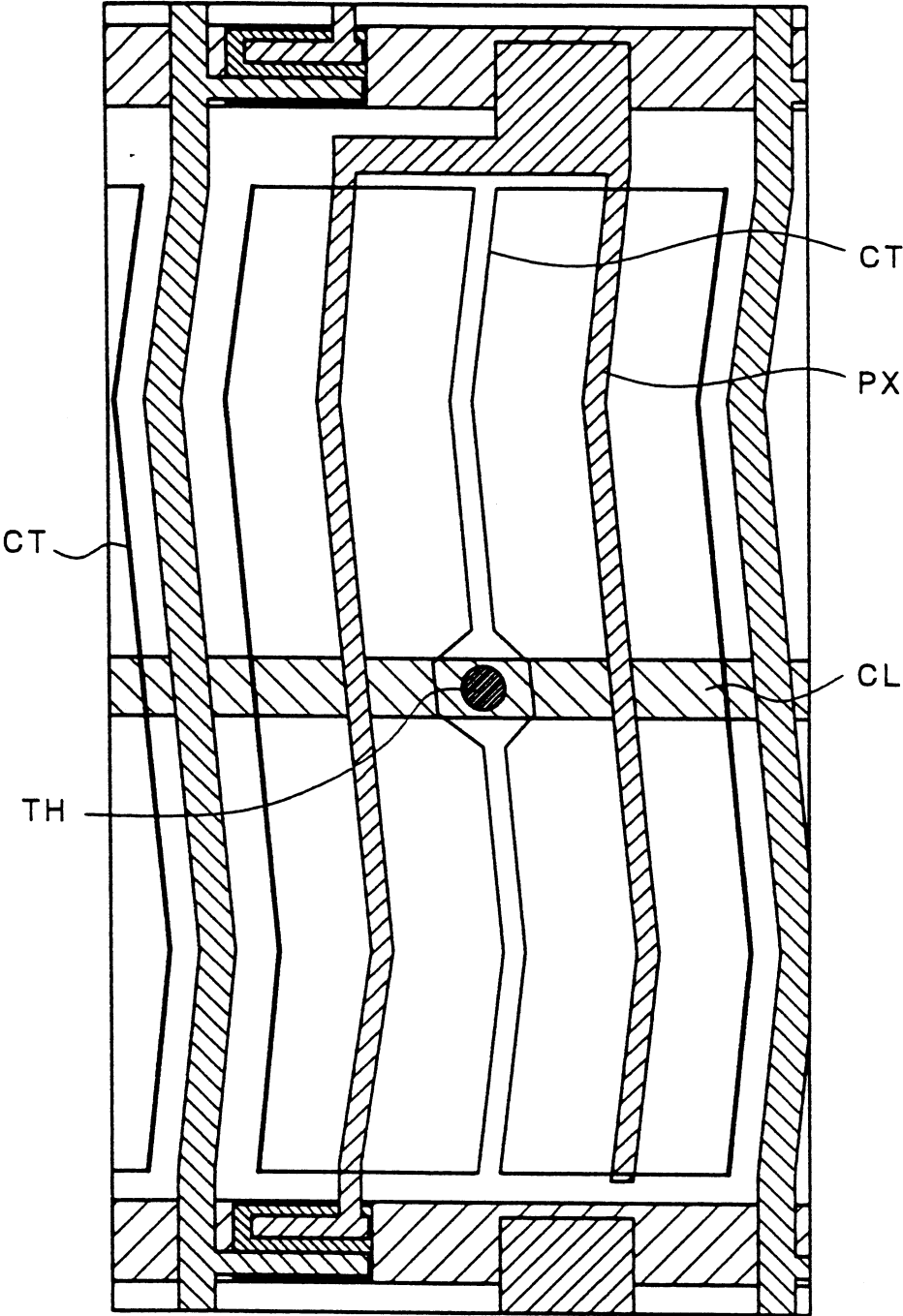
第 40 圖



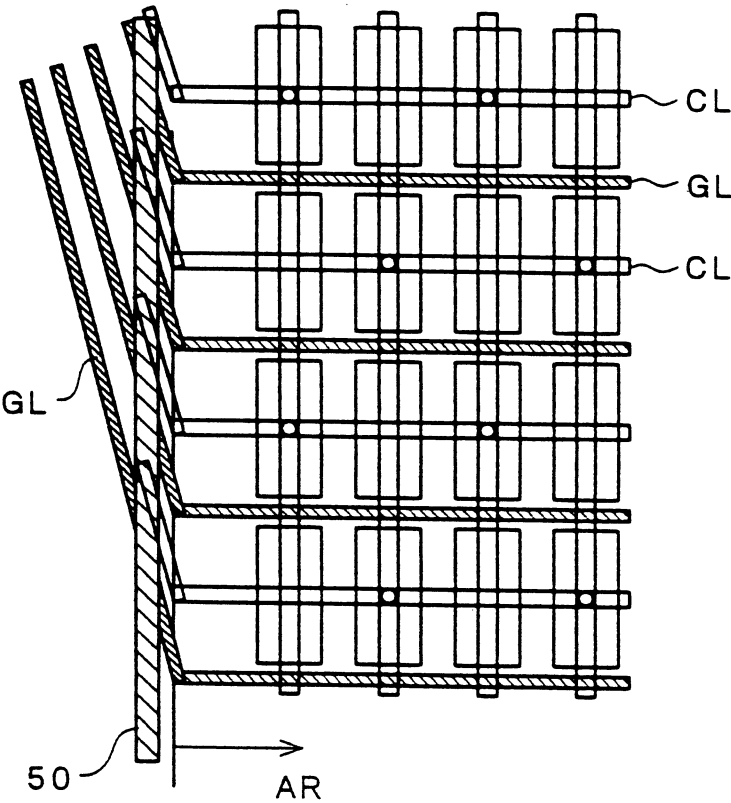
第 41 圖



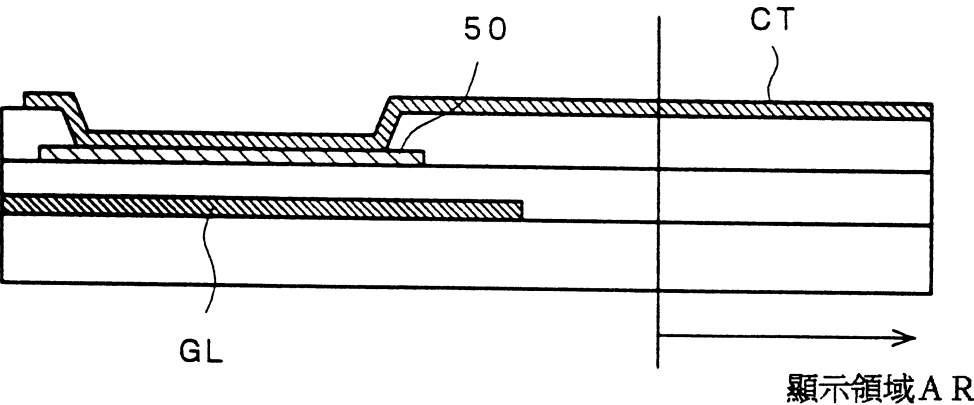
第 42 圖



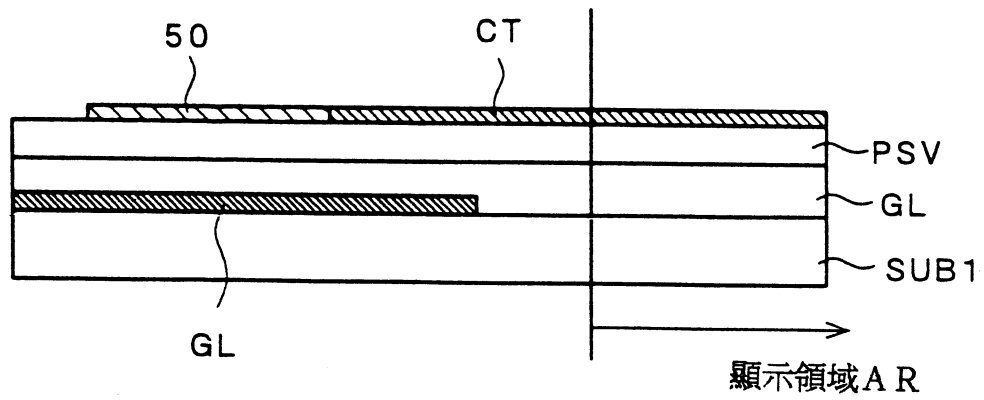
第 43 圖 A



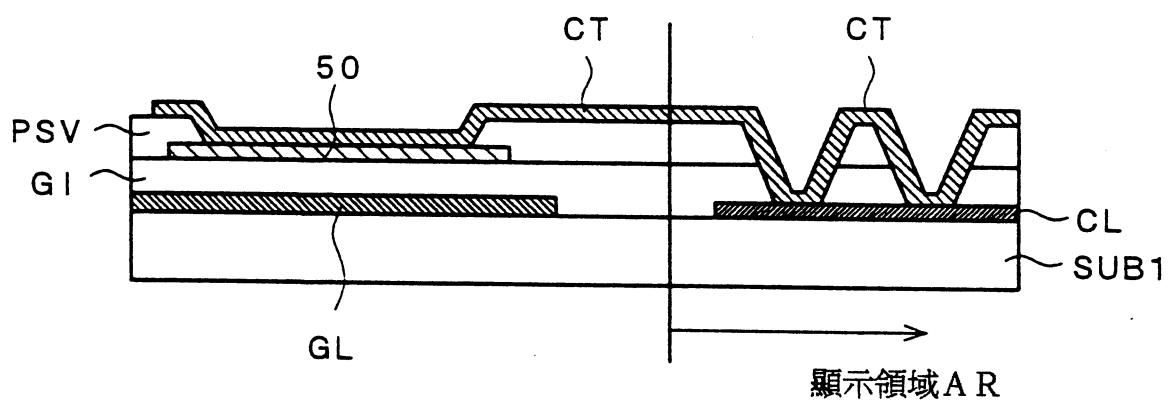
第 43 圖 B



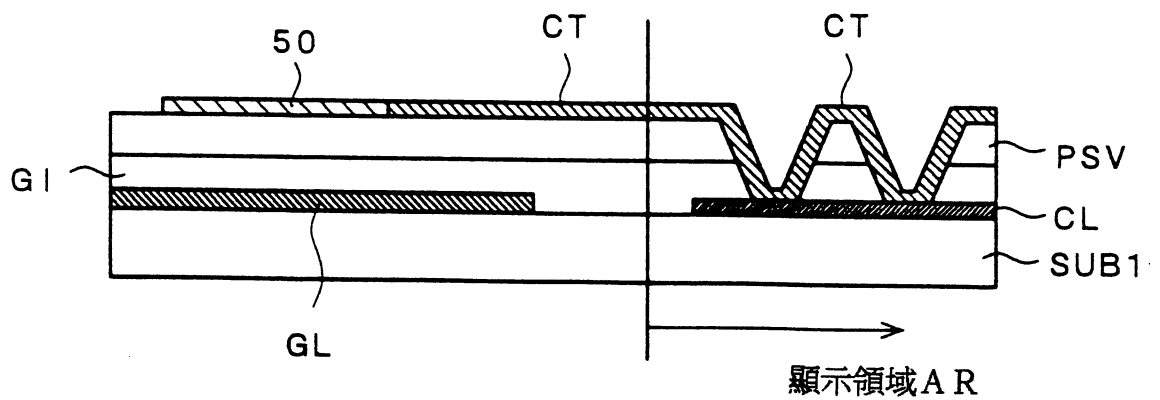
第 44 圖



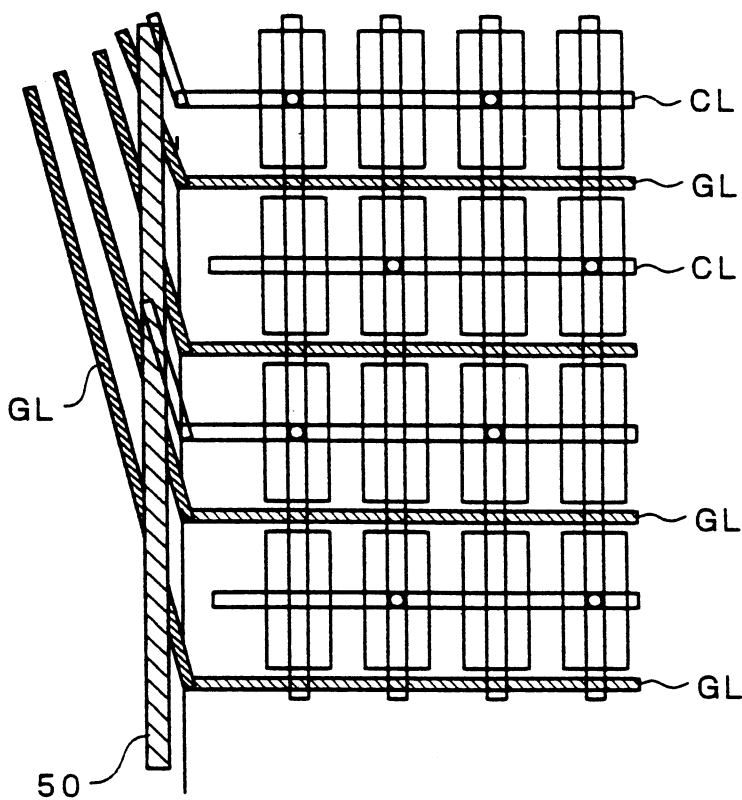
第 45 圖



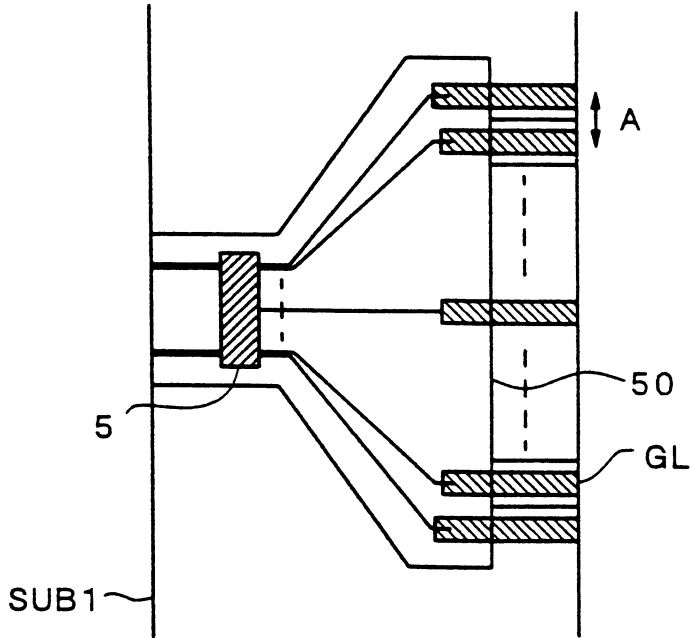
第 46 圖



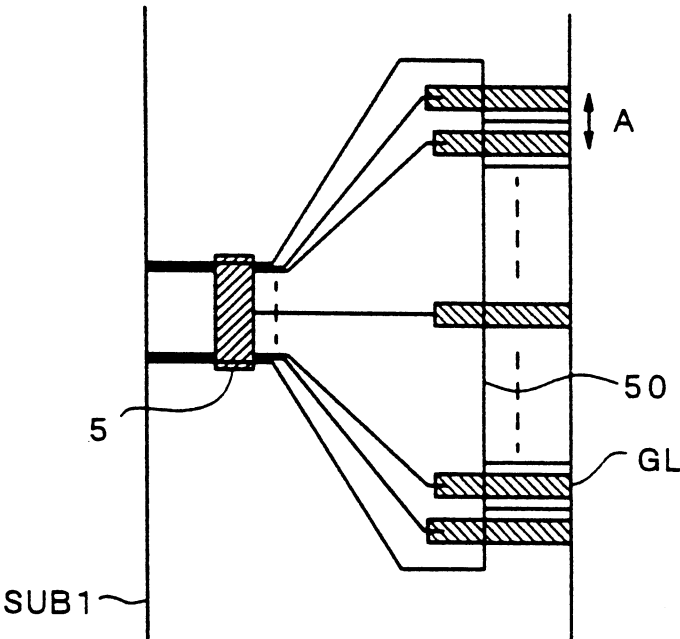
第 47 圖



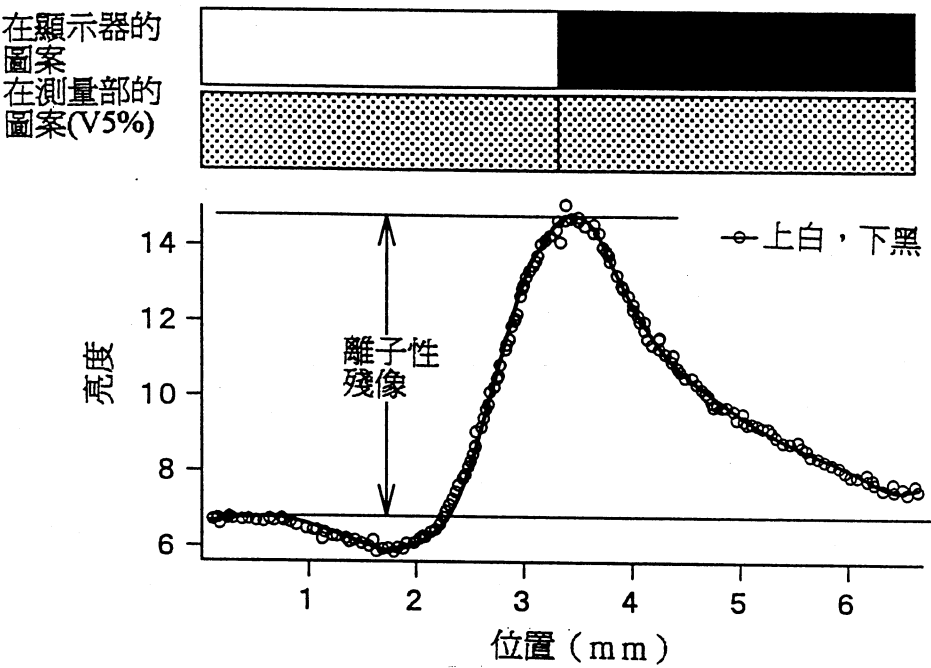
第 48 圖



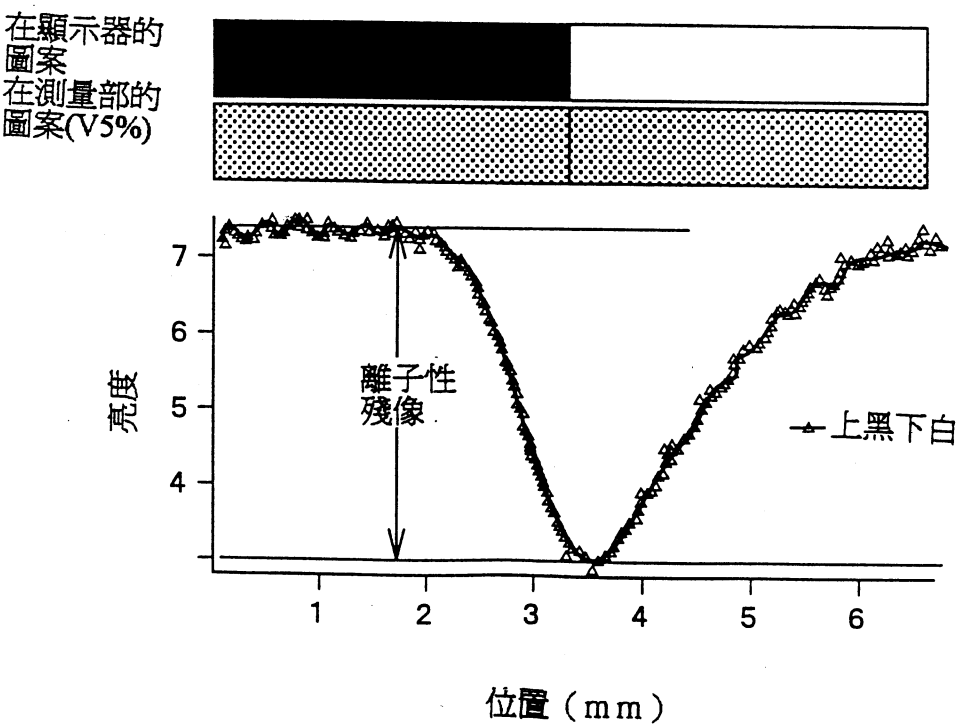
第 49 圖



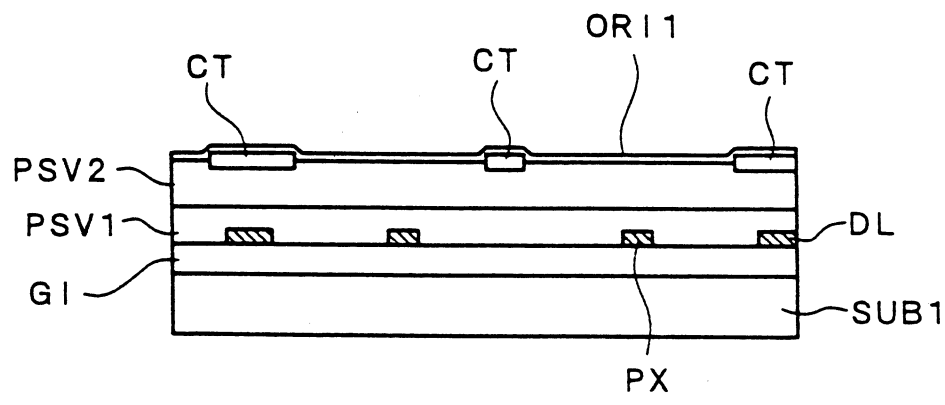
第 50 圖 A



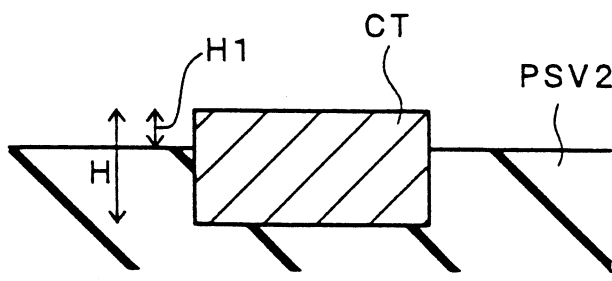
第 50 圖 B



第 51 圖 A



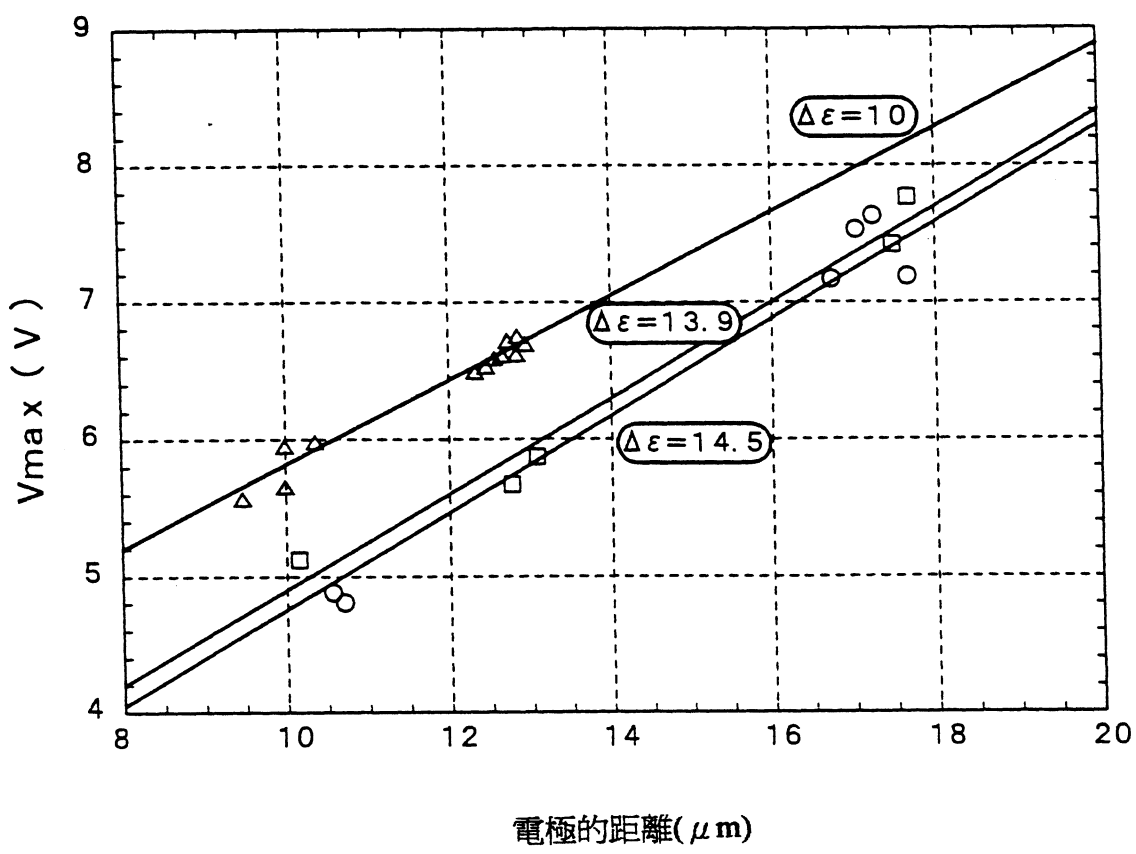
第 51 圖 B



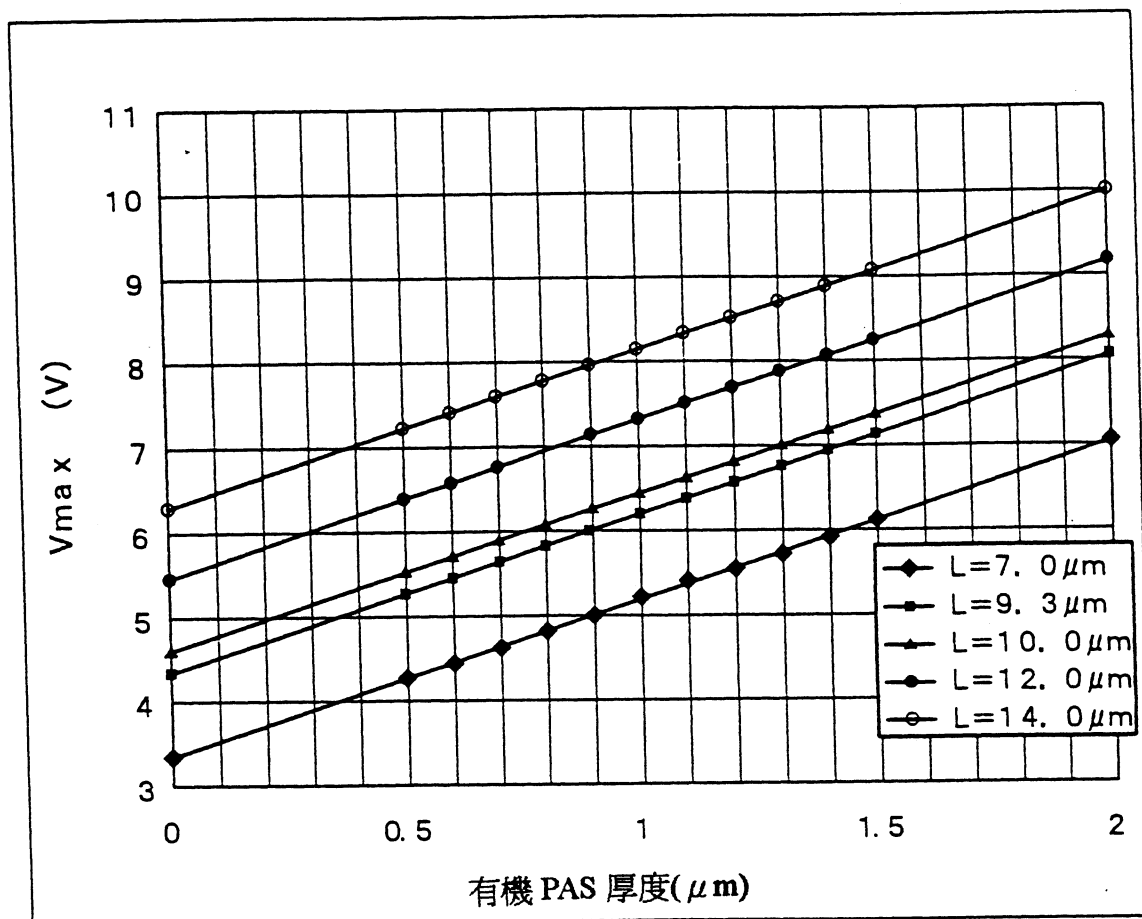
第 52 圖

H	H1	$(H-H1) / H$	避免在電極邊緣發生漏光
300nm	0	0	◎
↑	90nm	0.3	◎
↑	150nm	0.5	○
↑	300nm	1	×

第 53 圖

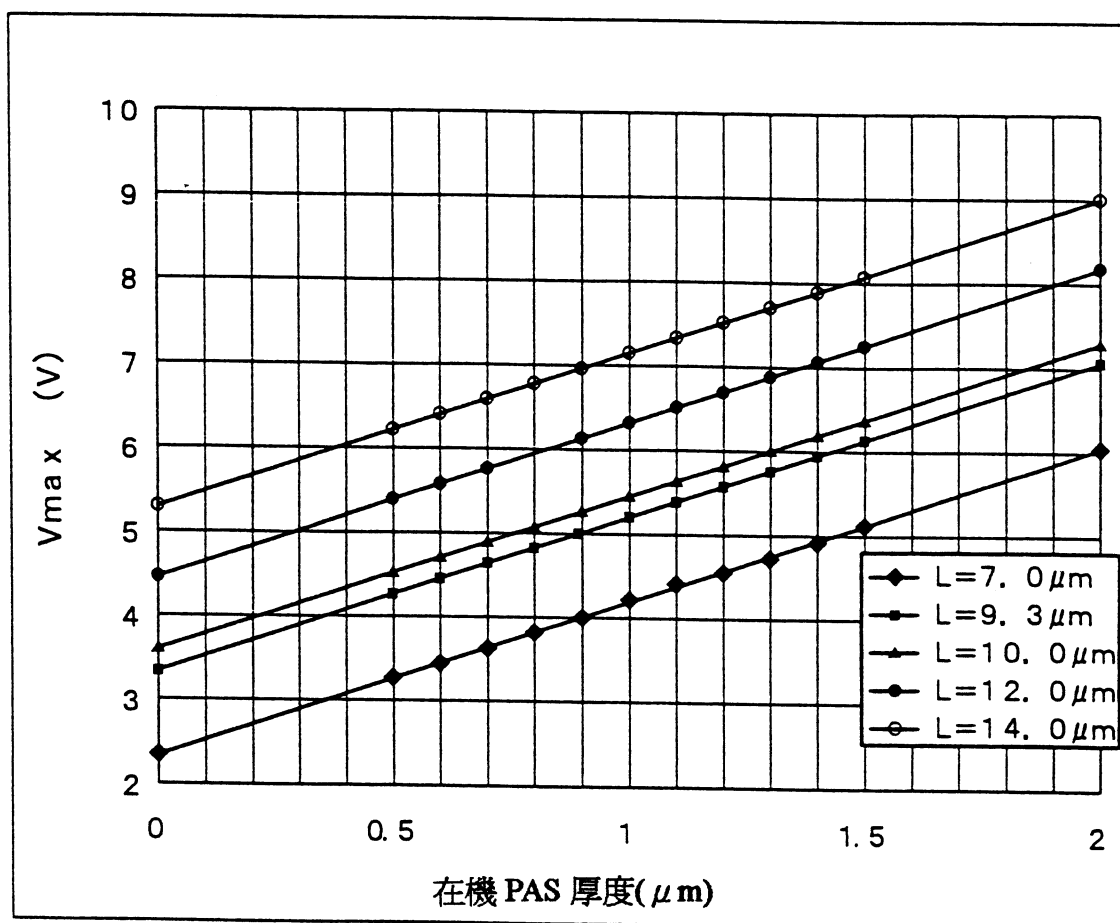


第 54 圖



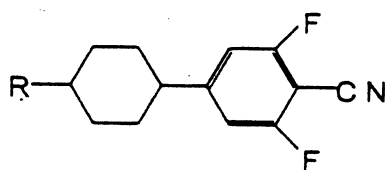
V_{max} 與有機 PAS 厚度和彼此電極間距
離之關係
(在液晶 $\Delta \epsilon = 10$ 之情形下)

第 55 圖

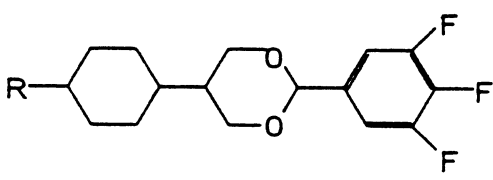


V_{max} 與有機 PAS 厚度和彼此電極間距
離之關係
(在液晶 $\Delta \epsilon = 10$ 之情形下)

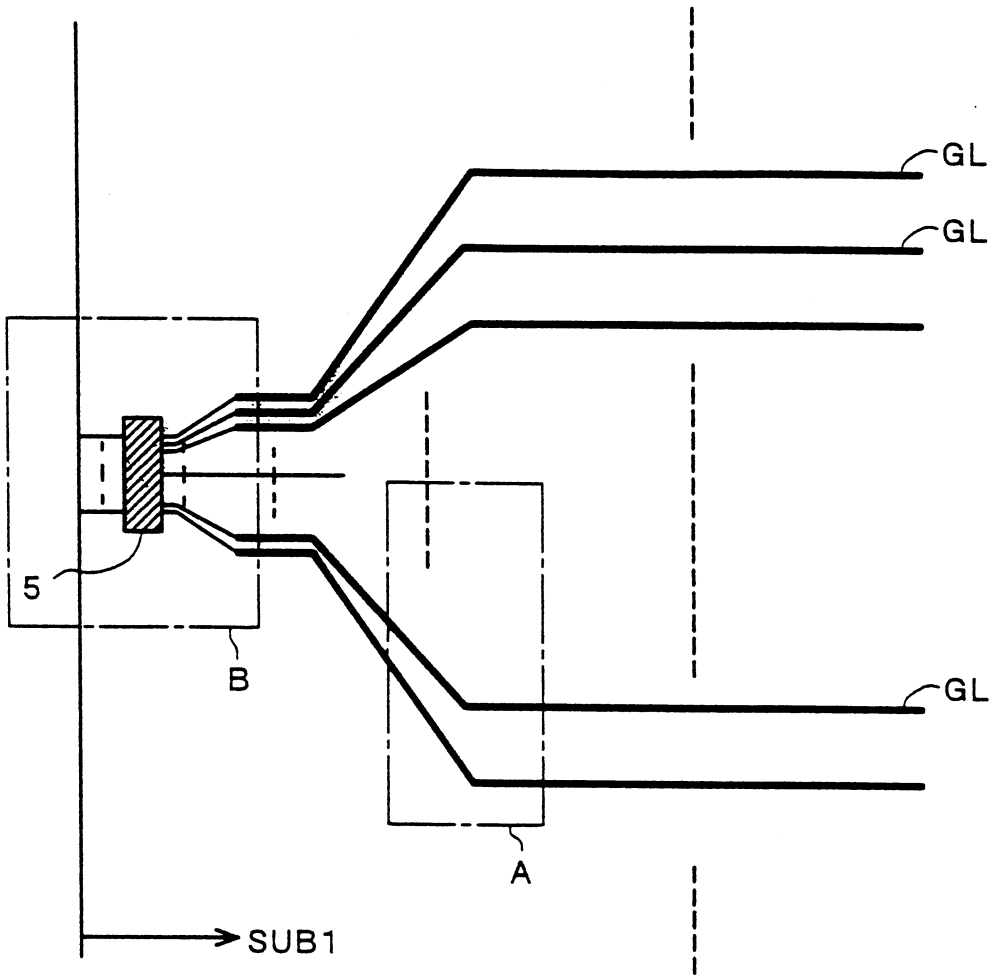
第 56 圖



第 57 圖



第 58 圖



申請日期	90 年 8 月 27 日
案 號	90121035
類 別	G02F 1/368, 1/1337, 1/1345

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	液晶顯示裝置
	英 文	LIQUID CRYSTAL DISPLAY DEVICE
二、發明 人	姓 名	(1) 柳川和彦 (2) 岩壁靖 (3) 仲吉良彰
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內 (2) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內 (3) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的所有權本部內
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番 地
	代 表 人 姓 名	(1) 庄山悅彦

92.11.19 修正
年 月 日 補充

申請日期	90 年 8 月 27 日
案 號	90121035
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 小林節郎 (5) 近藤克己 (6) 倉橋永年
	國 籍	(4) 日本 (5) 日本 (6) 日本 (4) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所 (股) 知的所有權本部內
	住、居所	(5) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所 (股) 知的所有權本部內
		(6) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所 (股) 知的所有權本部內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線

五、發明說明(1)

發明所屬之技術領域

本發明係有關於液晶顯示裝置，特別是有關於一種主動矩陣型的液晶顯示裝置。

先前技術

主動型的液晶顯示裝置，則在經由液晶而被對向配置的各基板中，則在其中一個基板的液晶側的面，將被在 x 方向延伸，且被共設在 y 方向的閘極信號線，與在 y 方向延伸，且被並設在 x 方向的汲極信號線所包圍的各領域當作畫素領域，在該畫素領域備有可根據來自閘極信號線之掃描信號而作動的主動元件，經由該主動元件，而被供給有來自汲極信號線之影像信號的畫素電極，以及在與該畫素電極之間產生的電容。

該液晶顯示裝置，則藉由主動元件進行一定時間的寫入與一定時間的保持，而實現畫像顯示。

該保持方式已知有在閘極信號線與畫素電極之間形成電容的 C a d d (附加電容)方式，以及在保持電容信號線與畫素電極之間形成電容的 C s t g (保持電容)方式。

C s t g 方式，雖然必須要有保持電容信號線而導致數值孔徑降低，但由於可將保持電位設成安定，因此能夠得到比較高的畫質。

又，利用 C s t g 方式的液晶顯示裝置，則已知有被稱為橫向電場方式者。該種液晶顯示裝置，則在已形成有畫素電極的基板側設有用於在與該畫素電極之間產生電場的基準電極，藉由經由絕膜，將畫素電極重疊在將基準信

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (2)

號供給到該基準電極的基準信號線，而形成保持電容。

而此則可以實現使液晶顯示裝置的顯示得以廣視角化，近年來利用該方式者則已經被製品化。

另一方面，為了使經由液晶而被對向配置之各基板的間隙 (cell gap) 得以確保均勻，已知有將共聚物靜止粒體 (beads) 散佈在該液晶內的結構，或是藉由光石印技術的選擇蝕刻，而在其中一個基板面設置有機材料的支柱的結構。

在粒體或是支柱的周邊雖然會發生漏光的情形，但是在將支柱配置在畫面內的手法中，由於可以事先設定其位置，因此，對其比 (contrast) 比較粒體分散手法更加提高。

又，將信號供給到主動元件之驅動器 (半導體晶片) 的安裝則已知有 T C P 方式與 F C A (也稱為 COG 方式)。

T C P 方式則具有較 F C P 方式容易製造，而能提高良品率的特徵，又，F C P 方式由於可以減少到外部之拉出配線的數目，因此適合於高精細化。

(本案所要解決的第 1 課題)

首先，為了要實現廣視角且高精細度的液晶顯示裝置，則最好上述橫向電場方式採用 F C A 方式。

但是橫向電場方式，由於其液晶的顯示模式為多折射模式，因此例如相較於 T N 模式，則對於液晶層之厚度的變動會變得敏感，而即使是對於同一液晶層厚的變動量，

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(5)

半導體晶片側，而在上述各信號線的擠入部分則必須要連接到其他的配線層，因此要求要確保接觸(contact)領域。

但是爲了要確保該領域，則會產生無法確保縮小所謂之額緣（以從基板的外輪廓開始到顯示面爲止的寬度所形成的部分）的問題。

發明內容

本發明則爲了要解決上述課題 1 所示的問題，乃提供一種抑制在驅動器附近之液晶之局部溫度上昇問題之液晶顯示裝置。

本發明爲了要解決上述課題 2 所示的問題，乃提供一種用於抑制應力傳達到驅動器之基板的液晶顯示裝置。

本發明爲了要解決上述課題 3 所示的問題，乃提供一種可在驅動器附近的顯示面抑制對位偏移情形之液晶顯示裝置。

本發明爲了要解決上述課題 4 所示的問題，乃提供一種可以提高數值孔徑之液晶顯示裝置。

本發明爲了要解決上述課題 5 所示的問題，乃提供一種可以縮小所謂之額緣的液晶顯示裝置。

在本發明所揭露的發明中，若要簡單地說明代表者之概要內容則如下。

用於解決上述第 1 課題之代表的手段，其特徵在於：

在經由液晶層被對向配置之各基板中，在其中一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(8)

上述閘極信號線、汲極信號線、以及基準電極分別經由絕緣膜，而被形成在彼此不同的層。

實施方式

(發明之實施形態)

以下請參照圖面來說明本發明之液晶顯示裝置的實施例。

(實施例 1)

[液晶顯示裝置的等效電路]

圖 2 為表示實施例之液晶顯示裝置之一實施例的等效電路圖。同一圖雖然是電路圖，但卻是對應於實際上之幾何學的配置來描畫。

在本實施例中，可將本發明應用在已知擁有廣寬視角之所謂的橫向電場方式的液晶顯示裝置。

首先，具有液晶顯示面板 P N L，該液晶顯示面板 P N L，則將經由液晶而被對向配置的透明基板 S U B 1、S U B 2 當作外圍器。此時，其中一個透明基板 S U B 1、S U B 2 (圖中下側的基板：矩陣基板)則被形成為較另一個透明基板(圖中上側的基板：濾色器基板)稍大，圖中的下側與右側的周邊端則被配置成大約成為同一平面。

結果，其中一個透明基板 S U B 1 之圖中左側的周邊以及圖中上側的周邊，則相對於另一個透明基板 S U B 2

五、發明說明 (17)

，在 (+) 側取振幅 V ，而在 (-) 側取振幅 V 。

因此，在本實施例中，若相較於圖 8，可將影像信號的振幅設成一半。

因此，汲極驅動 IC 可以選擇其輸出小者，或是連發熱量也可以減低。

(實施例 3)

又，在本實施例中，在汲極信號線 DL 與基準電壓信號線 CL 中，則將被供給有每一圖框的平均電壓振幅大之信號的信號線的電阻構成爲較另一個信號線爲低。

被輸入到信號線的各種驅動波形，則在其輸入端，如圖 9 (a) 所示，具有接著於方形的形狀，但由於信號線的電阻以及寄生電容的緣故，在遠端會成爲一如圖 9 (b) 所示之失真的波形。

在液晶顯示面板 PNL，則要求在顯示面的整個領域進行均一的顯示，實際的輸入信號，則必須要考慮到該波形的失真成分，而事先提高輸入電壓振幅，但是如此一來，則驅動電壓不得不再上昇。

在此，被施加有每個圖框之平均振幅最大之信號的信號線，藉由使用電阻較其他信號線爲低的配線，可以在不必特別使用大的電壓信號的情形下，即能夠減低在振幅大的信號線中的波形失真情形。

此時，對於將基準信號 (電壓) 設爲一定的驅動方式 (參照圖 8) 而言，最好將汲極信號線 DL 之配線的比電

五、發明說明 (18)

阻(電阻係數)設成較基準電壓信號線 C L 為低。

例如，汲極信號線為 A l 或含有 A l 之合金、或是該些的多層構造，基準信號線為 A l、C r、T a、M o、W 或者含有在該些中之至少其中一者的合金、或是該些的多層構造。

又，汲極信號線 D L 為 A l、C r、T a、M o、W 或含有其之合金、或者該些的多層構造，基準信號線則可以 I T O、I n₂O₃、S n O₂。

又，對於針對各圖框使基準電壓信號反轉的驅動方式而言，最好將基準電壓信號線 C L 的比電阻(電阻係數)設成較汲極信號線 D L 為低。

例如，汲極信號線 D L 為 A l、C r、T a、M o、W 或含有該些之其中之一的合金或是該些的多層構造，基準信號線 A l、C r、或含有該些中之至少其中一者的合金或是該些的多層構造。

此外，汲極信號線 D L 與基準電壓信號線 C L 係以同種材料的多層構造所構成，當然上述關係也可以例如將其中一個線寬加大或減小。

(實施例 4)

圖 10 (a) 為圖 2 之 x - x 線的斷面圖。由半導體晶片所構成的汲極驅動 I C 6，則讓已形成有輸入凸部、輸出凸部的面面向透明基板 S U B 1 (面朝下)，而各凸部，則與在透明基板 S U B 1 面所形成之配線層的端子連

四、中文發明摘要 (發明之名稱：

液晶顯示裝置

本發明之液晶顯示裝置，其特徵在於：

在經由液晶層被對向配置之各基板中，在其中一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

當在畫素電極與基準電極之間未施加電壓時，則構成使上述液晶層之透光率成為最低，且將上述影像信號的電壓最大振幅設定在當要將上述液晶層的相對透過率設成 90 % 時所需要的電壓以下。藉此，可以抑制在驅動器附近之液晶的局部溫度上昇的情形。

英文發明摘要 (發明之名稱： LIQUID CRYSTAL DISPLAY DEVICE

A liquid crystal display device can suppress the local temperature elevation of a liquid crystal in the vicinity of drivers. On a liquid-crystal-side surface of one substrate out of substrates which are arranged to face each other in an opposed manner while sandwiching a liquid crystal therebetween, a switching element which is operated in response to scanning signals from a gate signal line, a pixel electrode to which video signals from a drain signal line are supplied via the switching element, and a reference electrode which generates an electric field between the reference electrode and the pixel electrode are mounted on each pixel region of the liquid-crystal-side surface. The video signals from the drain signal line are generated by a driver chip mounted on one substrate. A light transmittivity of the liquid crystal layer is set to take a minimum value when a voltage is not applied between the pixel electrode and the reference electrode. A maximum amplitude of voltage of the video signals is set to a value not more than a voltage necessary for setting a relative transmittivity of the liquid crystal layer to 90%

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

六、申請專利範圍

第 90121035 號 專 利 申 請 案

中文申請專利範圍修正本

年 月 日修(正)正本
民國 96 年 11 月 22 日修正

1 . 一種液晶顯示裝置，其特徵在於：

在經由液晶層被對向配置之各基板中，其中於各畫素領域內一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件，而被供給有來自汲極信號線之影像信號的畫素電極、以及在與該畫素電極之間產生電場的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

當在畫素電極與基準電極之間未施加電壓時，則構成使上述液晶層之透光率成為最低，且將上述影像信號的電壓最大振幅設定在當要將上述液晶層的相對透過率設成 90% 時所需要的電壓以下。

2 . 一種液晶顯示裝置，其特徵在於：

在經由液晶層被對向配置之各基板中，其中於各畫素領域內一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件而被供給有來自汲極信號線之影像信號的畫素電極、以及被供給有相對於上述影像信號成為基準信號的基準電極，

而被供給到上述各畫素領域之基準信號是依據圖框單位被反轉。

3 . 一種液晶顯示裝置，其特徵在於：

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

在經由液晶層被對向配置之各基板中，其中於各畫素領域內一個基板的液晶側的面備有：根據來自閘極信號線之掃描信號而作動的開關元件，經由該開關元件而被供給有來自汲極信號線之影像信號的畫素電極、以及被供給有相對於上述影像信號成為基準信號的基準電極，

來自上述汲極信號線的影像信號是由被安裝在上述其中一個基板上的驅動晶片所形成，

在上述汲極信號線與基準信號線中，被供給有每個圖框之平均電壓振幅大之信號的信號線，則被構成爲較另一個信號線的低電阻。

4．如申請專利範圍第3項之液晶顯示裝置，基準信號的電壓，在各圖框中爲一定，但汲極信號線之電阻常數則較基準信號線爲小。

5．如申請專利範圍第3項之液晶顯示裝置，基準信號的電壓是依據圖框單位被反轉，而基準信號線的電阻常數則較汲極信號線爲小。