

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5477687号
(P5477687)

(45) 発行日 平成26年4月23日 (2014. 4. 23)

(24) 登録日 平成26年2月21日 (2014. 2. 21)

(51) Int. Cl.

F I

H O 1 L 49/00 (2006. 01)

H O 1 L 49/00 Z

H O 1 L 27/105 (2006. 01)

H O 1 L 27/10 4 4 8

H O 1 L 45/00 (2006. 01)

H O 1 L 45/00 Z

請求項の数 10 (全 23 頁)

(21) 出願番号 特願2009-89632 (P2009-89632)
 (22) 出願日 平成21年4月1日 (2009. 4. 1)
 (65) 公開番号 特開2010-245132 (P2010-245132A)
 (43) 公開日 平成22年10月28日 (2010. 10. 28)
 審査請求日 平成24年3月13日 (2012. 3. 13)

(73) 特許権者 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (74) 代理人 100115255
 弁理士 辻丸 光一郎
 (74) 代理人 100129137
 弁理士 中山 ゆみ
 (74) 代理人 100154081
 弁理士 伊佐治 創
 (72) 発明者 辻 幸秀
 東京都港区芝五丁目7番1号 日本電気株
 式会社内

審査官 外山 毅

最終頁に続く

(54) 【発明の名称】 スイッチング素子、スイッチング素子の動作方法、スイッチング素子の製造方法、書き換え可能な論理集積回路およびメモリ素子

(57) 【特許請求の範囲】

【請求項 1】

第1電極と、電気化学反応に用いられるイオンを伝導する第1イオン伝導層および第2イオン伝導層と、前記イオンを供給する第2電極とを有し、

前記第1電極は、前記第1イオン伝導層の一方の面に設けられ、

前記第2イオン伝導層は、前記第1イオン伝導層の他方の面と接して、前記第1イオン伝導層上を移動可能に設けられ、

前記第2電極は、少なくとも前記第2イオン伝導層の前記第1イオン伝導層とは反対側の面に設けられていることを特徴とするスイッチング素子。

【請求項 2】

前記イオンは、金属イオンを含むことを特徴とする請求項1記載のスイッチング素子。

【請求項 3】

前記第2イオン伝導層は、その一部に他の部分より厚みの薄い部分を有していることを特徴とする請求項1または2記載のスイッチング素子。

【請求項 4】

前記第2電極の一部は、前記第1イオン伝導層に接していることを特徴とする請求項1から3のいずれか一項に記載のスイッチング素子。

【請求項 5】

前記第1電極は、白金を含み、前記第2電極は、銅を含み、前記第1イオン伝導層および前記第2イオン伝導層は、酸化タンタルを含むことを特徴とする請求項1から4のい

れか一項に記載のスイッチング素子。

【請求項 6】

複数の前記第 2 イオン伝導層および前記第 2 電極を有し、

少なくとも 2 つの前記第 2 イオン伝導層は、同時に、かつ同方向に移動可能に設けられていることを特徴とする請求項 1 から 5 のいずれか一項に記載のスイッチング素子。

【請求項 7】

さらに、電気化学反応に用いられるイオンを伝導する第 3 イオン伝導層と、第 3 電極とを有し、

前記第 3 伝導層は、前記第 1 イオン伝導層の他方の面に、前記第 1 イオン伝導層上を移動可能に設けられ、

前記第 3 電極は、少なくとも前記第 3 イオン伝導層の前記第 1 イオン伝導層とは反対側の面に設けられていることを特徴とする請求項 1 から 6 のいずれか一項に記載のスイッチング素子。

【請求項 8】

前記第 2 電極に正または負の電圧を印加することにより、前記第 2 イオン伝導層および前記第 1 イオン伝導層に、前記イオンを供給し、前記第 1 電極と前記第 2 電極との間を、電氣的に接続することで、オフ状態からオン状態に切り替わることを特徴とする請求項 1 から 6 のいずれか一項に記載のスイッチング素子の動作方法。

【請求項 9】

請求項 1 から 7 のいずれか一項に記載のスイッチング素子をスイッチに用いたことを特徴とする書き換え可能な論理集積回路。

【請求項 10】

請求項 1 から 7 のいずれか一項に記載のスイッチング素子と、

前記スイッチング素子が、オン状態およびオフ状態のいずれの状態であるかを読み出すためのトランジスタ素子と、を有することを特徴とするメモリ素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチング素子、スイッチング素子の動作方法、スイッチング素子の製造方法、書き換え可能な論理集積回路およびメモリ素子に関する。

【背景技術】

【0002】

現在、電子機器などでは、多くの集積回路が用いられている。電子機器で用いられている多くの集積回路は、いわゆる特定用途向け集積回路（ASIC：Application Specific Integrated Circuit）であり、当該電子機器のために設計された専用回路である。このような特定用途向け集積回路では、セル（AND 回路、OR 回路などの論理回路）の配置やセル相互の結線が集積回路製造工程で行われるため、製造後は回路構成の変更ができない。

【0003】

近年、電子機器の開発競争が激化し、また、電子機器の小型化が進んでいる。このような状況のもとで、製造後においても、電子信号により回路構成を変更し、1 つのチップで多くの機能を提供できるプログラマブルロジック（書き換え可能な論理集積回路）が注目を集めている。前記書き換え可能な論理集積回路は、複数のロジックセルがスイッチング素子を介して相互に結線されて構成される。ロジックセルとは、前記書き換え可能な論理集積回路を組み立てていくうえでの単位となる論理回路である。

【0004】

前記書き換え可能な論理集積回路の代表的な素子としては、例えば、フィールドプログラマブルロジックアレー（FPGA）があげられる。前記 FPGA は、ユーザが欲しい機能を、設計開発の費用・マスク等の初期費用を要することなく、かつ短い期間で開発する

10

20

30

40

50

ことが可能である。前記 F P G A に用いられる書き換え可能なスイッチング素子としては、例えば、前記 F P G A と同様の方法で製造可能なスタティックランダムアクセスメモリ (S R A M) と、パストランジスタとから構成される S R A M スイッチが用いられている。前記 S R A M スイッチには、前記 F P G A のチップ面積の半分以上を占め、面積増大に伴う製造コスト増大、配線遅延等の性能低下の問題があった。このため、前記 S R A M スイッチよりスイッチの面積を小さくでき、オン状態の抵抗を小さくできる (例えば、1 k 程度) スwitchング素子が望まれている。その代替候補の一例として、電気化学反応を利用したスイッチング素子が提案されている (例えば、特許文献 1 参照)。

【 0 0 0 5 】

図 19 の断面図に、特許文献 1 に記載の電気化学反応を利用したスイッチング素子を示す。前記電気化学反応を利用したスイッチング素子 190 は、第 1 電極 191 と第 2 電極 193 との間にイオン伝導層 192 が配置された構成を有する。前記第 1 電極 191 の材質は、例えば、白金であり、前記第 2 電極 193 の材質は、例えば、銅であり、前記イオン伝導層 192 の材質は、例えば、酸化タンタル (Ta_2O_5) である。つぎに、図 20 に基づき、前記電気化学反応を利用したスイッチング素子の動作方法の一例を説明する (非特許文献 1、および非特許文献 2 参照)。図 20 (a) に示すように、前記第 1 電極 201 と前記第 2 電極 203 との間に、前記第 1 電極 201 に対して、前記第 2 電極 203 が正になるように電圧を印加する。これにより、前記第 2 電極 203 の金属が金属イオン 205 となって、前記イオン伝導層 202 中に溶解し、前記金属イオン 205 が前記第 1 電極 201 に向かって移動する。前記金属イオン 205 は、前記第 1 電極 201 側から供給される電子を受け取って、金属 206 となる。前記金属 206 は、前記イオン伝導層 202 中に析出する。これにより、前記第 1 電極 201 と前記第 2 電極 203 との間に、金属架橋 (伝導パス) 204 が形成されることで、前記第 1 電極 201 と前記第 2 電極 203 とが電氣的に接続され、スイッチがオフ状態からオン状態に切り替わる (図 20 (b))。なお、製造直後の最初のオン状態への切り替え操作を、特に「フォーミング動作」という。つぎに、図 20 (c) に示すように、前記第 1 電極 201 と前記第 2 電極 203 との間に、前記第 1 電極 201 に対して、前記第 2 電極 203 が負になるように電圧を印加する。これにより、前記金属架橋 204 を構成する金属は、前記金属イオン 205 となって、前記イオン伝導層 202 中に溶解する。前記金属イオン 205 は、前記第 2 電極 203 に向かって移動する。前記金属イオン 205 は、前記第 2 電極 203 から供給される電子を受け取って金属となり、前記第 2 電極 203 に回収される。これにより、前記金属架橋 204 が切断され、スイッチがオン状態からオフ状態に切り替わる (図 20 (d))。この電気化学反応を利用したスイッチング素子 200 を、オフ状態から再度オン状態に切り替えるには、前述と同様に、前記第 1 電極 201 と前記第 2 電極 203 との間に、前記第 1 電極 201 に対して、前記第 2 電極 203 が正になるように電圧を印加し、前記金属架橋 204 を形成する。この場合、前記フォーミング動作実施前と比較して、前記金属架橋の一部 204 a が、前記イオン伝導層 202 中に残存しているため、オン状態への切り替えに要する時間の短縮、または印加電圧の低減が可能である。前記電気化学反応を利用したスイッチング素子は、前述のようにして、両電極間を電氣的に接続したり、電氣的接続を切断したりすることが可能であり、電源を切断した後もオン状態が保存される。

【 0 0 0 6 】

前述の電気化学反応を利用したスイッチング素子においては、図 20 (c) に示すように、オン状態からオフ状態への切り替えに際して、前記金属架橋 204 が形成された状態で、前記第 1 電極 201 と前記第 2 電極 203 との間に電圧 (V) を印加するため、オン状態からオフ状態に切り替わるまでの間に、電流 ($I = V / R$ 、以下、オフ電流ということがある) が流れることを避けられない。イオン伝導層の材質や温度によって電氣的接続を切断するために必要な電圧は決まっているため、オン状態の抵抗が小さいほど大きなオフ電流が流れることとなる。

【 0 0 0 7 】

前記電気化学反応を利用したスイッチング素子をスイッチ用途として用いる場合、オン

10

20

30

40

50

状態の抵抗は、100以下であることが望ましいが、このような場合、極めて大きなオフ電流が発生するため(例えば、イオン伝導層が酸化タンタルの場合、数mA)、スイッチ動作に必要な周辺回路の面積を大きくする必要があり、このことは、チップコストの上昇に繋がる。

【0008】

前記オフ電流を低減する方法として、例えば、図21に示すように、第3電極214を設け、第1電極211と前記第2電極213との間に電圧を印加することなく、前記第1電極211と前記第2電極213との間を電氣的に接続し、または電氣的接続を切断をする、電気化学反応を利用したスイッチング素子210が提案されている(特許文献2参照)。この電気化学反応を利用したスイッチング素子210では、電氣的に接続されていない前記第3電極214に電圧を印加して、前記電氣的接続を切断することにより、前記オフ電流を低減する。しかしながら、特許文献2に記載の電気化学反応を利用したスイッチング素子は、第3電極を設けなければならない、構造が複雑になる。

10

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2006-319028号公報

【特許文献2】特開2006-339667号公報

【非特許文献】

【0010】

20

【非特許文献1】Copal Raghavan et al., "Diffusion of copper through dielectric films under bias temperature stress", Thin Solid Films 262, pp. 168-176, (1995).

【非特許文献2】N. Banno et al., "ON-state reliability of solid-electrolyte switch", IEEE International Physics Symposium (IRPS) proceedings, pp. 707, (2008).

【発明の概要】

【発明が解決しようとする課題】

30

【0011】

本発明の目的は、電気化学反応を利用したスイッチング素子におけるオン状態からオフ状態に切り替わる際のオフ電流の発生を低減可能であり、かつ簡易な構造を有するスイッチング素子を提供することにある。

【課題を解決するための手段】

【0012】

前記目的を達成するために、本発明のスイッチング素子は、

第1電極と、電気化学反応に用いられるイオンを伝導する第1イオン伝導層および第2イオン伝導層と、前記イオンを供給する第2電極とを有し、

前記第1電極は、前記第1イオン伝導層の一方の面に設けられ、

40

前記第2イオン伝導層は、前記第1イオン伝導層の他方の面に、前記第1イオン伝導層上を移動可能に設けられ、

前記第2電極は、少なくとも前記第2イオン伝導層の前記第1イオン伝導層とは反対側の面に設けられていることを特徴とする。

【0013】

また、本発明のスイッチング素子の製造方法は、第1電極と、電気化学反応に用いられるイオンを伝導する第1イオン伝導層とを含み、前記第1電極が、前記第1イオン伝導層の一方の面に設けられた第1基体を形成する第1基体形成工程と、

第2電極と、電気化学反応に用いられるイオンを伝導する第2イオン伝導層とを含み、前記第2電極が、前記第2イオン伝導層の一方の面に設けられた第2基体を形成する第2

50

基体形成工程と、

前記第２イオン伝導層が前記第１イオン伝導層上を移動可能となるように、前記第１イオン伝導層および前記第２イオン伝導層を対向させて、前記第１基体および前記第２基体を積層する積層工程と、を含むことを特徴とする。

【００１４】

さらに、本発明の書き換え可能な論理集積回路は、前記本発明のスイッチング素子を用いたことを特徴とする。

【００１５】

さらに、本発明のメモリ素子は、前記本発明のスイッチング素子と、

前記スイッチング素子が、オン状態およびオフ状態のいずれの状態であるかを読み出すためのトランジスタ素子と、を有することを特徴とする。

【発明の効果】

【００１６】

本発明のスイッチング素子によれば、前記第２イオン伝導層が、前記第１イオン伝導層の面内方向に移動可能に設けられているため、電気化学反応を利用したスイッチング素子におけるオン状態からオフ状態に切り替わる際のオフ電流の発生を低減可能である。

【図面の簡単な説明】

【００１７】

【図１】本発明のスイッチング素子の一実施形態（実施形態１）における一例の構成を示す断面図である。

【図２】本発明のスイッチング素子の一実施形態（実施形態１）におけるその他の例の構成を示す断面図である。

【図３】本発明のスイッチング素子の一実施形態（実施形態１）におけるさらにその他の例の構成を示す断面図である。

【図４】本発明のスイッチング素子の一実施形態（実施形態１）におけるさらにその他の例の構成を示す断面図である。

【図５】本発明のスイッチング素子の一実施形態（実施形態１）における動作方法の一例を説明する断面図である。

【図６】本発明のスイッチング素子の一実施形態（実施形態１）における製造方法の一例を説明する断面図である

【図７】本発明のスイッチング素子の一実施形態（実施形態２）における一例の構成を示す断面図である。

【図８】本発明のスイッチング素子の一実施形態（実施形態２）におけるその他の例の構成を示す断面図である。

【図９】本発明のスイッチング素子の一実施形態（実施形態２）におけるさらにその他の例の構成を示す断面図である。

【図１０】本発明のスイッチング素子の一実施形態（実施形態２）における動作方法の一例を説明する断面図である。

【図１１】本発明のスイッチング素子の一実施形態（実施形態３）における一例の構成を示す断面図である。

【図１２】本発明のスイッチング素子の一実施形態（実施形態３）におけるその他の例の構成を示す断面図である。

【図１３】本発明のスイッチング素子の一実施形態（実施形態３）におけるさらにその他の例の構成を示す断面図である。

【図１４】本発明のスイッチング素子の一実施形態（実施形態３）におけるさらにその他の例の構成を示す断面図である。

【図１５】本発明のスイッチング素子の一実施形態（実施形態３）におけるさらにその他の例の構成を示す断面図である。

【図１６】本発明のスイッチング素子の一実施形態（実施形態３）における動作方法の一例を説明する断面図である。

10

20

30

40

50

【図 17】本発明のスイッチング素子を用いた書き換え可能な論理集積回路の一例の構成を示す模式図である。

【図 18】本発明のスイッチング素子を用いたメモリ素子の一例の構成を示す模式図である。

【図 19】従来のスイッチング素子の一例の構成を示す断面図である。

【図 20】従来のスイッチング素子の動作を説明する模式図である。

【図 21】従来のスイッチング素子のその他の例の構成を示す断面図である。

【発明を実施するための形態】

【0018】

以下、本発明のスイッチング素子、スイッチング素子の動作方法、スイッチング素子の製造方法、書き換え可能な論理集積回路およびメモリ素子について、さらに詳細に説明する。ただし、本発明は、以下の実施形態に限定されない。

【0019】

(実施形態 1)

図 1 の断面図に、本実施形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子 10 は、第 1 電極 11 と、第 1 イオン伝導層 12 と、第 2 電極 13 と、第 2 イオン伝導層 14 とを主要な構成部材として有する。前記第 1 電極 11 は、前記第 1 イオン伝導層 12 の一方の面（同図において、下側の面）と接して設けられている。前記第 2 イオン伝導層 14 は、前記第 1 イオン伝導層 12 の他方の面（同図において、上側の面）と接して、前記第 1 イオン伝導層 12 上を移動可能に設けられている。前記第 2 電極 13 は、前記第 2 イオン伝導層 14 の前記第 1 イオン伝導層 12 とは反対側の面（同図において、上側の面）に接して設けられている。なお、本実施形態では、各部材同士は直接接して設けられているが、本発明のスイッチング素子は、本実施形態に限定されず、例えば、本発明の効果を損なわない範囲で、別部材を介して設けられていてもよい。

【0020】

前記第 1 電極は、例えば、前記第 1 イオン伝導層との間でイオンの収受が生じにくく、かつイオンを供給しない導電体（金属材料）から構成されている。前記金属材料としては、例えば、白金、アルミニウム、金、ルテニウム、チタン、タンゲステン、バナジウム、ニオブ、タンタル、クロム、もしくはモリブデン等の高融点金属；これらの金属の窒化物；これらの金属のシリサイド；またはこれらの金属の複数を組合せた合金等があげられる。また、前記第 1 電極は、例えば、少なくとも前記第 1 電極の前記第 1 イオン伝導層側の面が、前述の金属材料により構成されていればよい。したがって、前記第 1 電極は、前記第 1 電極全体を単層膜として構成する方法のほか、積層構造として前記第 1 イオン伝導層側の層を、前述の金属材料で構成する方法によっても製造可能である。

【0021】

前記第 2 電極は、例えば、前記第 2 イオン伝導層および前記第 1 イオン伝導層にイオンを供給する材料から構成されている。前記第 2 電極は、例えば、銅（Cu）、銀（Ag）および鉛（Pb）の少なくとも一種類を主材料として含み、一種類のみを含んでもよいし、二種類以上を含む合金であってもよい。前記主材料としては、半導体プロセスとの整合性を考慮すると、銅（Cu）であることが好ましい。また、前記第 2 電極は、例えば、少なくとも前記第 2 電極の前記第 2 イオン伝導層側の面が、前述の主材料により構成されていればよい。したがって、前記第 2 電極は、前記第 2 電極全体を単層膜として構成する方法のほか、積層構造として前記第 2 イオン伝導層側の層を、前述の主材料で構成する方法によっても製造可能である。

【0022】

前記第 1 イオン伝導層の材料は、電気化学反応に用いられるイオンを伝導できるものであれば、特に制限されないが、金属または半導体と、酸素、硫黄、セレン、テルル等のカルコゲン元素との化合物であることが好ましい。イオン化が起こりやすい遷移金属である銅、タンゲステン、タンタル、モリブデン、クロム、チタンおよびコバルトの少なくとも一種類の金属の硫化物、酸化物、任意の硫黄 - 酸素比を有する酸硫化物等がより好ましい

。半導体デバイス中への実装を考慮した場合、これらの中でも、酸化タンタル（例えば、 Ta_2O_5 ）または酸化チタン（例えば、 TiO_2 ）が特に好ましい。前記酸化タンタルおよび前記酸化チタンは、従来の半導体デバイスにおいて用いられている材料であるため、プロセスの整合性が高い。また、書き換え可能な集積回路のスイッチング素子に用いる場合、前記酸化タンタルまたは前記酸化チタンを第1イオン伝導層として用いると、スイッチング電圧をロジック電圧よりも高くすることが可能となる。前記第1イオン伝導層は、単層であってもよいし、イオン伝導特性または電気特性の異なる2種類以上の膜からなる積層であってもよい。

【0023】

前記第1イオン伝導層の膜厚は、例えば、5～200nmの範囲で設定可能である。前記膜厚を前記範囲とすることで、例えば、適した電圧で動作可能なイオン伝導層として使用可能である。前記膜厚は、10～100nmの範囲であることが好ましい。前記膜厚を10nm以上とすることで、例えば、トンネル電流やショットキー電流によるオフ状態におけるリーク電流の発生を防止可能である。前記膜厚を100nm以下とすることで、例えば、スイッチング電圧を10V以下とすることができ、半導体デバイス等での実用が可能となる。前記膜厚は、より好ましくは10～50nmの範囲であり、さらに好ましくは10～20nmの範囲である。なお、前記膜厚は、その厚みが面内において一定である必要はなく、例えば、最も薄い領域が、10nm以上であればよい。

【0024】

前記第2イオン伝導層の材料は、例えば、前記第1伝導層の材料と同様である。前記第2イオン伝導層および前記第1イオン伝導層は、同一の材料で形成されていてよいし、異なる材料で形成されていてよい。前記第2イオン伝導層は、単層であってもよいし、イオン伝導特性または電気特性の異なる2種類以上の膜からなる積層であってもよい。

【0025】

前記第2イオン伝導層の膜厚は、特に制限されない。前記膜厚は、動作電圧を低減する観点から、薄い方がよいが、1nm以上であることが好ましい。前記膜厚を1nm以上とすることで、薄膜化による膜厚のばらつきの影響を小さくすることができ、後述するように、電氣的接続を切断した後に、前記第1イオン伝導層中に残った電氣的接続の一部と前記第2電極との距離が近いことにより、オフ状態において、電流がトンネル効果によって増大してしまい前記電氣的接続の切断直後の絶縁特性が低下するのを防止可能である。前記膜厚は、1～50nmの範囲であることがより好ましく、さらに好ましくは1～10nmの範囲である。なお、前記膜厚は、その厚みが面内において一定である必要はなく、例えば、最も薄い領域が、1nm以上であればよい。

【0026】

前記第2イオン伝導層は、例えば、駆動体により、前記第1イオン伝導層上を移動可能である。前記駆動体としては、例えば、平行ばねを組み合わせたピエゾアクチュエータ等があげられる。前記駆動体は、前記第2イオン伝導層に直接取り付けてもよいし、第2イオン伝導層を含む基体に取り付けてもよい。前記駆動体は、例えば、従来公知の方法により取り付け可能である。

【0027】

つぎに、図5に基づき、本実施形態のスイッチング素子10の動作方法を、前記イオンを金属イオンとした場合を例にとり詳細に説明する。同図において、図1と同一部分には、同一符号を付している。

【0028】

まず、図5(a)に示すとおり、前記第1電極11と前記第2電極13との間に、前記第1電極11に対して、前記第2電極13が正になるように電圧を印加する。これにより、前記第2電極13から前記第2イオン伝導層14および前記第1イオン伝導層12に、前記金属イオンが供給され、前記金属による金属架橋51が形成される。これにより、前記第1電極11と前記第2電極13とが電氣的に接続され、スイッチがオフ状態からオン状態に切り替わる。前記オン状態において、図5(b)に示すように、前記第2イオン伝

10

20

30

40

50

導層 1 4 を、前記駆動体（図示せず）によって前記第 1 イオン伝導層 1 2 の面方向（同図において、左方向）に移動させる。この移動により、前記金属架橋 5 1 が切断される。この結果、前記第 1 電極 1 1 と前記第 2 電極 1 3 との間の前記電氣的接続が切断され、スイッチがオン状態からオフ状態に切り替わる。本実施形態のスイッチング素子では、前述のようにして、スイッチをオン状態からオフ状態に切り替えるため、オフ電流の発生を低減可能である。前記移動距離は、例えば、前記金属架橋 5 1 の直径（例えば、数 nm）より大きい、すなわち、前記直径の 1 倍強であればよい。なお、本実施形態では、前記第 2 イオン伝導層は、前記第 1 イオン伝導層の面方向に移動するが、本発明のスイッチング素子は、本実施形態に限定されず、前記第 2 イオン伝導層が、前記第 1 イオン伝導層上を移動する形態であればよい。

10

【0029】

前記オフ状態において、図 5（c）に示すように、前記第 1 電極 1 1 と前記第 2 電極 1 3 との間に、前記第 1 電極 1 1 に対して、前記第 2 電極 1 3 が負になるように電圧を印加する。これにより、前記第 1 イオン伝導層 1 2 中に残った金属架橋の一部 5 1 a を構成する金属は、前記金属イオンとなって、前記第 1 イオン伝導層 1 2 中に溶解する。前記金属イオンは、前記第 2 電極 1 3 に向かって移動し、前記第 2 電極 1 3 から供給される電子を受け取って金属となる。このようにして、前記第 1 イオン伝導層 1 2 中の前記金属架橋の一部 5 1 a を構成する金属は、前記第 2 電極 1 3 に回収される。本実施形態のスイッチング素子では、前述のようにして、前記金属を前記第 2 電極 1 3 に回収可能であるため、前記第 1 イオン伝導層 1 2 に金属イオンが蓄積されるのを防止可能である。なお、前記第 2

20

【0030】

前記回収後に、スイッチをオフ状態から再度オン状態に切り替える動作は、そのままの位置で実施してもよいが、図 5（d）に示すように、前記第 2 イオン伝導層 1 4 を、元の位置に移動させてから実施することが好ましい。前記第 2 イオン伝導層 1 4 を元の位置に戻すことにより、移動量の累積が防止される。

【0031】

本実施形態のスイッチング素子は、前記オン状態または前記オフ状態において、前記第 1 電極 1 1 と前記第 2 電極 1 3 との間の電圧の印加を停止した状態でも、前記オン状態または前記オフ状態を保持可能である。

30

【0032】

本実施形態のスイッチング素子の動作方法においては、前記イオンを金属イオンとした場合を例にとり詳細に説明したが、本発明のスイッチング素子は、この例に限定されず、例えば、電極からの酸素需給によるイオン伝導層中での酸素欠損または酸素イオンの形成により、前記電極間を電氣的に接続することで、スイッチがオン状態に切り替わるスイッチング素子であってもよい。

【0033】

つぎに、図 6 に基づき、本実施形態のスイッチング素子の製造方法を説明する。図 6（a）および（b）は、前記第 1 基体形成工程を示し、図 6（c）および（d）は、前記第 2 基体形成工程を示し、図 6（e）は、前記積層工程を示す。図 6（a）から（e）において、同一部分には、同一符号を付している。

40

【0034】

〔第 1 基体形成工程〕

まず、前記第 1 基体形成工程について説明する。図 6（a）に示すように、シリコン基板上に従来技術を用いて形成された半導体素子を含む基体 6 0 3 上に、第 1 ストップ絶縁層 6 0 4、第 1 層間絶縁層 6 0 5、および第 2 ストップ絶縁層 6 0 6 を、前記順序で形成する。前記第 1 層間絶縁層 6 0 5 は、シリコン窒化物の膜であり、化学的気相成長法（C

50

V D 法) により形成される。つぎに、前記第 1 ストップ絶縁層 6 0 4、前記第 1 層間絶縁層 6 0 5、および前記第 2 ストップ絶縁層 6 0 6 中に、フォトリソグラフィ技術およびエッチング技術を用いて、配線を形成するための開口部を形成する。前記開口部に、バリアメタル 6 0 8 および銅シード層を、C V D 法により形成する。前記銅シード層の厚みは、2 0 ~ 1 0 0 n m 程度とし、前記銅シード層に少量の不純物 (例えば、アルミニウム) を含有させる。さらに、前記銅シード層上に銅の電解メッキを行う。前記銅の厚みは、例えば、8 0 0 ~ 1 2 0 0 n m 程度でよい。ついで、前記第 1 ストップ絶縁層 6 0 4 の開口部以外に堆積された不要な前記バリアメタル 6 0 8 および前記銅を、ケミカル・メカニカル・ポリッシング法 (C M P 法) により削り取り、下部配線および電極 6 0 9 を形成する。さらに、熱処理を行って前記不純物を前記下部配線および前記電極 6 0 9 全体に拡散させる。この熱処理により前記下部配線のエレクトロマイグレーション耐性が向上する。前記下部配線および前記電極 6 0 9 は、半導体装置の配線形成工程として広く用いられている方法により形成可能である。その後、スパッタリング法または C V D 法により、前記第 1 拡散防止層 6 0 7 となる 1 0 0 n m の膜厚を有する炭窒化シリコン (窒化シリコンに炭素が含まれた材料) を形成する。ついで、フォトリソグラフィ技術およびエッチング技術を用いて、前記第 1 拡散防止層 6 0 7 に、開口部を形成する。この例においては、前記開口部は、電極 6 0 9 の上面にまで達する貫通孔である。さらに、形成された前記開口部に、スパッタリング法または C V D 法によりルテニウムを形成する。前記ルテニウムの厚みは、第 1 拡散防止層 6 0 7 の膜厚 (例えば、1 0 0 n m) 以上とする。つぎに、前記開口部以外に堆積された不要な前記ルテニウムを C M P 法により削り取って、ルテニウムの上面を平坦化して第 1 電極 6 1 を形成し、前記電極 6 0 9 と合流させる。さらに、スパッタリング法または C V D 法により、前記第 1 電極 6 1 上に、第 1 イオン伝導層 6 2 として、膜厚 1 5 n m の酸化タンタルを形成する。このようにして、図 6 (b) に示す第 1 基体 6 0 1 を形成する。

【 0 0 3 5 】

〔第 2 基体形成工程〕

つぎに、第 2 基体形成工程について説明する。図 6 (c) に示すように、シリコン基板上に従来技術を用いて形成された半導体素子を含む前記基体 6 0 3 上に、前記第 1 ストップ絶縁層 6 0 4、前記第 1 層間絶縁層 6 0 5、および前記第 2 ストップ絶縁層 6 0 6 を、前記順序で形成する。前記第 1 層間絶縁層 6 0 5 は、シリコン窒化物の膜であり、C V D 法により形成される。つぎに、前記第 1 ストップ絶縁層 6 0 4、前記第 1 層間絶縁層 6 0 5、および前記第 2 ストップ絶縁層 6 0 6 中に、フォトリソグラフィ技術およびエッチング技術を用いて、配線を形成するための開口部を形成する。前記開口部に、前記バリアメタル 6 0 8 および前記銅シード層を、C V D 法により形成する。前記銅シード層の厚みは、2 0 ~ 1 0 0 n m 程度とし、前記銅シード層に少量の不純物 (例えば、アルミニウム) を含有させる。さらに、前記銅シード層上に銅の電解メッキを行う。前記銅の厚みは、例えば、8 0 0 ~ 1 2 0 0 n m 程度でよい。ついで、前記第 1 ストップ絶縁層 6 0 4 の開口部以外に堆積された不要な前記バリアメタル 6 0 8 および前記銅を、C M P 法により削り取り、下部配線および第 2 電極 6 3 を形成する。さらに、熱処理を行って前記不純物を前記下部配線および前記第 2 電極 6 3 全体に拡散させる。この熱処理により前記下部配線のエレクトロマイグレーション耐性が向上する。前記下部配線および前記第 2 電極 6 3 は、半導体装置の配線形成工程として広く用いられている方法により形成可能である。その後、スパッタリング法または C V D 法により、前記第 1 拡散防止層 6 0 7 となる 1 0 0 n m の膜厚を有する炭窒化シリコン (窒化シリコンに炭素が含まれた材料) を形成する。ついで、フォトリソグラフィ技術およびエッチング技術を用いて、前記第 1 拡散防止層 6 0 7 に、開口部を形成する。この例においては、前記開口部は、前記第 2 電極 6 3 の上面にまで達する貫通孔である。さらに、形成した前記開口部に、スパッタリング法または C V D 法により銅を形成する。前記銅の厚みは、第 1 拡散防止層 6 0 7 の膜厚 (例えば、1 0 0 n m) 以上とする。つぎに、前記開口部以外に堆積された不要な前記銅を C M P 法により削り取って、銅の上面を平坦化して第 2 電極 6 3 と合流させる。さらに、スパッタリング

法またはCVD法により、前記第2電極63上に、第2イオン伝導層64として、膜厚15nmの酸化タンタルを形成する。このようにして、図6(d)に示す第2基体602を形成する。

【0036】

〔積層工程〕

まず、前記第1基体601を、筐体611に固定する。ついで、前記第1基体601の上に、前記第2基体602を、前記第1イオン伝導層62と前記第2イオン伝導層64とが、対向するようにして積層する。前記第2基体602を、駆動体612および支持体613を介して、前記筐体611に固定する。前記第1基体601と前記第2基体602との電気的な接続は、予め形成しておいた基体の裏面または側面のパッドからワイヤーで確保する。このようにして、本実施形態のスイッチング素子を製造可能である。ただし、本実施形態のスイッチング素子の製造方法は、この例に限定されず、MEMS(Micro Electrical Mechanical Systems)を製造する際の加工技術を用いて、前記第1電極61および前記第1イオン伝導層62を含む第1基体601上に、前記第2イオン伝導層64および前記第2電極63を直接形成してもよい。

10

【0037】

本実施形態のスイッチング素子は、例えば、前記第2イオン伝導層が、その一部に他の部分より厚みの薄い部分を有している形態であってもよい。図2の断面図に、この形態のスイッチング素子の一例の構成を示す。同図において、図1と同一部分には、同一符号を付している。図示のとおり、このスイッチング素子20は、凸部を有する第2電極23を有する。前記第2電極23は、前記凸部が第2イオン伝導層24内に埋没するように、前記第2イオン伝導層24の前記第1イオン伝導層12とは反対側に接して設けられている。これら以外の構成は、前述のスイッチング素子10と同様である。このような形態であれば、スイッチがオン状態に切り替わる際に、前記金属架橋(電気的接続)が形成される箇所を、前記第2イオン伝導層の他の部分より厚みの薄くなっている部分に規定できる。これにより、前記第2イオン伝導層のエッチングの際に導入される側面のダメージ部分を回避して、選択的に前記金属架橋を形成可能である。また、電界集中効果により前記第2電極の金属のイオン化が容易となるため、前述のフォーミング動作時の電圧を低減可能である。

20

【0038】

また、本発明のスイッチング素子は、例えば、前記第2電極の一部が、前記第1イオン伝導層に接しているという形態であってもよい。図3の断面図に、この形態のスイッチング素子の一例の構成を示す。同図において、図1と同一部分には、同一符号を付している。図示のとおり、このスイッチング素子30は、凸部を有する第2電極33を有する。前記第2電極33は、前記凸部が第2イオン伝導層34を貫通して、その端部が前記第1イオン伝導層12と接するように、前記第2イオン伝導層34の前記第1イオン伝導層12とは反対側に接して設けられている。これら以外の構成は、前述のスイッチング素子10と同様である。このような形態であれば、前述のフォーミング動作による第2イオン伝導層中への前記金属架橋形成が不要である。

30

【0039】

また、本発明のスイッチング素子は、例えば、複数の前記第2イオン伝導層および前記第2電極を有するという形態であってもよい。図4の断面図に、この形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子40は、第1基体401と、第2基体402と、筐体403と、駆動体404とを主要な構成部材として有する。前記第1基体401は、前記筐体403内に固定して配置されている。前記第2基体402は、前記駆動体404および支持体405を介して、前記第1基体401と対向するように、前記筐体403内に配置されている。前記第1基体401は、第1イオン伝導層42と前記第1イオン伝導層42の一方の面(同図において、下側の面)に接して設けられた第1電極41とを有する。前記第2基体402は、第2イオン伝導層44と前記第2イオン伝導層44の一方の面(同図において、上側の面)に接して設けられた第2電極43

40

50

とを、それぞれ6つ有する。全ての前記第2イオン伝導層44および前記第2電極43は、所定の間隔で、絶縁膜48により封止されている。前記6つの第2イオン伝導層44の他方の面は、前記第1イオン伝導層42の他方の面と接している。前記絶縁膜48は、従来公知のものをを用いることができる。前記第2基体402が前記駆動体404を介して配置されていることにより、全ての前記第2イオン伝導層44は、前記第1イオン伝導層42の面内方向に、同時に、かつ同方向に移動可能である。これら以外の構成は、前述のスイッチング素子10と同様である。このような形態であれば、スイッチをオフ状態に切り替える動作、または第2イオン伝導層を元の位置に戻す動作等を一括して実施可能である。また、前記駆動体が列または行で共有され、集約されているため、基体内に前記駆動部を取り付ける必要がなく、スイッチング素子の微細化・集積化が容易になる。なお、この例のスイッチング素子40では、全ての前記第2イオン伝導層44が、同時に、かつ同方向に移動可能に設けられているが、本発明のスイッチング素子は、これに限定されず、例えば、複数の絶縁膜により、複数の第2イオン伝導層および第2電極が封止され、複数の前記絶縁膜のそれぞれに駆動体に取り付けられている場合には、それぞれの駆動体により、複数の第2イオン伝導層が、同時に、かつ同方向に移動可能に設けられていてもよい。

【0040】

(実施形態2)

図7の断面図に、本実施形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子70は、第1電極71と、第1イオン伝導層72と、第2電極73と、第2イオン伝導層74と、第3電極75と、第3イオン伝導層76とを主要な構成部材として有する。前記第1電極71は、前記第1イオン伝導層72の一方の面(同図において、下側の面)と接して設けられている。前記第2イオン伝導層74および前記第3イオン伝導層76は、前記第1イオン伝導層72の他方の面(同図において、上側の面)と接して、前記第1イオン伝導層72上を移動可能に設けられている。前記第2電極73は、前記第2イオン伝導層74の前記第1イオン伝導層72とは反対側の面(同図において、上側の面)に接して設けられている。前記第3電極75は、前記第3イオン伝導層76の前記第1イオン伝導層72とは反対側の面(同図において、上側の面)に接して設けられている。前記第2イオン伝導層74および前記第2電極73と、前記第3イオン伝導層76および前記第3電極75とは、所定の間隔で、絶縁膜78により封止されている。本実施形態においては、前記第2イオン伝導層74および前記第2電極73と、前記第3イオン伝導層76および前記第3電極75とが、前記絶縁膜78により封止されているため、前記第2イオン伝導層74および前記第3イオン伝導層76は、同時に、かつ同方向に移動可能である。これら以外の構成は、実施形態1のスイッチング素子と同様である。なお、本実施形態では、各部材同士は直接接して設けられているが、本発明のスイッチング素子は、本実施形態に限定されず、例えば、本発明の効果を損なわない範囲で、別部材を介して設けられていてもよい。

【0041】

前記第3電極を構成する材料は、金属材料であれば特に制限されないが、前記第2電極と同様の材料であることが好ましい。

【0042】

前記第3イオン伝導層の材料は、例えば、前記第1イオン伝導層および前記第2伝導層の材料と同様である。前記第3イオン伝導層と、前記第1イオン伝導層および前記第2イオン伝導層とは、同一の材料で形成されていてもよいが、前記第3イオン伝導層の材料を、例えば、酸化タンタル(例えば、 Ta_2O_5)とし、前記第1イオン伝導層および前記第2イオン伝導層の材料を、例えば、シリコンを添加してイオン伝導率を低下させた酸化タンタル(例えば、 Ta_2O_5)とすれば、前記第3イオン伝導層のイオン伝導率を、前記第2イオン伝導層のイオン伝導率より高くすることができる。このようにすれば、温度が上昇した際に、例えば、前記金属架橋(電氣的接続)を構成する金属が拡散して断線するのを抑制可能である。

【0043】

前記第 3 イオン伝導層の膜厚は、例えば、前記第 2 イオン伝導層と同様である。前記第 3 イオン伝導層の膜厚と前記第 2 イオン伝導層との膜厚は、例えば、同じであってもよいが、前記第 3 イオン伝導層を、前記第 2 イオン伝導層より薄くし、かつ前述のように、第 3 イオン伝導層のイオン伝導率を、前記第 1 イオン伝導層および前記第 2 イオン伝導層の伝導率より大きくすれば、後述する動作において、低電圧でイオンの回収が可能となる。

【 0 0 4 4 】

つぎに、図 10 に基づき、本実施形態のスイッチング素子 70 の動作方法を、前記イオンを金属イオンとした場合を例にとり詳細に説明する。同図において、図 7 と同一部分には、同一符号を付している。

【 0 0 4 5 】

まず、図 10 (a) に示すとおり、前記第 1 電極 71 と前記第 2 電極 73 との間に、前記第 1 電極 71 に対して、前記第 2 電極 73 が正になるように電圧を印加する。これにより、前記第 2 電極 73 から前記第 2 イオン伝導層 74 および前記第 1 イオン伝導層 72 に、前記金属イオンが供給され、前記金属による金属架橋 101 が形成される。これにより、前記第 1 電極 71 と前記第 2 電極 73 とが電氣的に接続され、スイッチがオフ状態からオン状態に切り替わる。前記オン状態において、図 10 (b) に示すように、前記第 2 イオン伝導層 74 を、前記駆動体 (図示せず) によって前記第 1 イオン伝導層 72 の面方向 (同図において、左方向) に、前記第 3 イオン伝導層 76 が前記第 1 イオン伝導層 72 中の前記金属架橋の一部 101 a 上に位置するまで、移動させる。この移動により、前記金属架橋 101 が切断される。この結果、前記第 1 電極 71 と前記第 2 電極 73 との間の前記電氣的接続が切断され、スイッチがオン状態からオフ状態に切り替わる。本実施形態のスイッチング素子では、前述のようにして、スイッチをオン状態からオフ状態に切り替えるため、オフ電流の発生を低減可能である。なお、前記移動距離は、この例に限定されず、少なくとも前記金属架橋 101 の直径 (例えば、数 nm) より大きい、すなわち、少なくとも前記直径の 1 倍強であればよい。なお、本実施形態では、前記第 2 イオン伝導層および前記第 3 イオン伝導層は、前記第 1 イオン伝導層の面方向に移動するが、本発明のスイッチング素子は、本実施形態に限定されず、前記第 2 イオン伝導層および前記第 3 イオン伝導層が、前記第 1 イオン伝導層上を移動する形態であればよい。

【 0 0 4 6 】

前記オフ状態において、図 10 (c) に示すように、前記第 1 電極 71 と前記第 3 電極 75 との間に、前記第 1 電極 71 に対して、前記第 3 電極 75 が負になるように電圧を印加する。これにより、前記第 1 イオン伝導層 72 中に残った金属架橋の一部 101 a を構成する金属は、前記金属イオンとなって、前記第 1 イオン伝導層 72 中に溶解する。前記金属イオンは、前記第 3 電極 75 に向かって移動し、前記第 3 電極 75 から供給される電子を受け取って金属となる。このようにして、前記第 1 イオン伝導層 72 中の前記金属架橋の一部 101 a を構成する金属は、前記第 3 電極 75 に回収される。本実施形態のスイッチング素子では、前述のようにして、前記金属を前記第 3 電極 75 に回収可能であるため、前記第 1 イオン伝導層 72 に金属イオンが蓄積されるのを防止可能である。なお、前記第 2 イオン伝導層 74 中には、前記金属架橋の一部 101 b が残存する。このため、スイッチをオフ状態から再度オン状態に切り替える場合、オン状態への切り替えに要する時間の短縮、または印加電圧の低減が可能である。

【 0 0 4 7 】

前記回収後に、スイッチをオフ状態から再度オン状態に切り替える動作は、そのままの位置で実施してもよいが、図 10 (d) に示すように、前記第 2 イオン伝導層 74 および前記第 3 イオン伝導層 76 を、元の位置に移動させてから実施することが好ましい。前記第 2 イオン伝導層 74 および前記第 3 イオン伝導層 76 を元の位置に戻すことにより、移動量の累積が防止される。

【 0 0 4 8 】

本実施形態のスイッチング素子の動作方法においては、前記第 2 イオン伝導層 74 および前記第 3 イオン伝導層 76 は、同時に、かつ同方向に移動するため、例えば、前記第 2

10

20

30

40

50

イオン伝導層 7 4 の移動により、スイッチをオン状態からオフ状態に切り替えると同時に、第 3 電極 7 5 に印加することにより、スイッチをオフ状態からオン状態に切り替えることも可能である。このようにすれば、書き換え時間を短縮可能である。これら以外は、実施形態 1 のスイッチング素子の動作方法と同様である。

【 0 0 4 9 】

つぎに、本実施形態のスイッチング素子の製造方法を説明する。本実施形態のスイッチング素子の製造方法は、前記第 2 基体が、さらに前記第 3 電極と、前記第 3 イオン伝導層とを含む。前記第 3 電極は、前記第 3 イオン伝導層の一方の面に設けられる。前記積層工程において、前記第 3 イオン伝導層が前記第 1 イオン伝導層上を移動可能となるように、前記第 1 イオン伝導層と前記第 2 イオン伝導層および前記第 3 イオン伝導層とを対向させて、前記第 1 基体および前記第 2 基体を積層する。これら以外は、実施形態 1 のスイッチング素子の製造方法と同様である。

10

【 0 0 5 0 】

本実施形態のスイッチング素子は、例えば、前記スイッチング素子 7 0 が、さらに、前記第 1 電極をアレイ状に区切る絶縁層を有するという形態であってもよい。図 8 の断面図に、この形態のスイッチング素子の一例の構成を示す。同図において、図 7 と同一部分には、同一符号を付している。図示のとおり、このスイッチング素子 8 0 は、絶縁層 8 7 を介して幅方向（同図において、左右方向）にアレイ状に区切られた第 1 電極 8 1 を有する。前記第 2 イオン伝導層 7 4 は、前記第 1 イオン伝導層 7 2 を介して、前記第 1 電極 8 1 と対向する領域に設けられている。前記第 3 イオン伝導層 7 6 は、前記第 1 イオン伝導層 7 2 を介して、前記絶縁層 8 7 と対向する領域内に設けられている。これら以外の構成は、前述のスイッチング素子 7 0 と同様である。このような形態であれば、スイッチをオン状態に切り替える際に、前記第 3 イオン伝導層 7 6 は、前記絶縁層 8 7 が設けられている位置に対向する領域内に設けられているため、前記第 3 イオン伝導層 7 6 中に、前述の金属架橋が形成されることがなく、前記第 3 電極 7 5 のイオンを回収する電極としての機能を保持可能である。

20

【 0 0 5 1 】

前記絶縁層の材料は、絶縁性を有する材料であれば、特に限定されないが、例えば、酸化シリコン、酸窒化シリコン、窒化シリコン、酸化アルミニウム、酸窒化アルミニウム等があげられる。

30

【 0 0 5 2 】

また、本実施形態のスイッチング素子は、例えば、前記第 2 イオン伝導層および前記第 3 イオン伝導層が、前記第 1 イオン伝導層の面方向で接して設けられ、前記第 2 電極および前記第 3 電極が、電氣的に接続されているという形態であってもよい。図 9 の断面図に、この形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子 9 0 は、絶縁層 9 7 を介して幅方向（同図において、左右方向）にアレイ状に区切られた第 1 電極 9 1 を有する。第 2 イオン伝導層 9 4 は、第 1 イオン伝導層 9 2 を介して、前記第 1 電極 9 1 と対向する領域に設けられている。前記第 3 イオン伝導層 9 6 は、前記第 1 イオン伝導層 9 2 を介して、前記絶縁層 9 7 と対向する領域内に設けられている。前記第 2 伝導層 9 4 の右端と前記第 3 イオン伝導層 9 6 の左端とは、前記第 1 イオン伝導層 9 2 の面方向（同図において、左右方向）で接して設けられている。前記第 2 イオン伝導層 9 4 上に設けられた第 2 電極 9 3 の右端と、前記第 3 イオン伝導層 9 6 上に設けられた第 3 電極 9 5 左端とは、前記第 1 イオン伝導層 9 2 の面方向で接しており、電氣的に接続されている。この状態で、前記第 2 イオン伝導層 9 4 および前記第 2 電極 9 3 と、前記第 3 イオン伝導層 9 6 および前記第 3 電極 9 5 とは、絶縁膜 9 8 により封止されている。これら以外の構成は、前述のスイッチング素子 7 0 と同様である。このような形態であれば、前述のスイッチング素子 8 0 と同様に、第 3 電極のイオンを回収する電極としての機能を保持可能であるとともに、前記第 2 電極と前記第 3 電極とを共通化できることにより、周辺回路の小型化が可能である。また、前記第 2 イオン伝導層 9 4 および前記第 2 電極 9 3 と、前記第 3 イオン伝導層 9 6 および前記第 3 電極 9 5 とが、前記絶縁膜 9 8 により封止

40

50

されているため、前記第 2 イオン伝導層 9 4 および前記第 3 イオン伝導層 9 6 は、同時に、かつ同方向に移動可能である。

【 0 0 5 3 】

(実施形態 3)

図 1 1 の断面図に、本実施形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子 1 1 0 は、第 1 電極 1 1 1 と、第 1 イオン伝導層 1 1 2 と、第 2 電極 1 1 3 と、第 2 イオン伝導層 1 1 4 と、第 3 電極 1 1 5 とを主要な構成部材として有する。前記第 1 電極 1 1 1 は、前記第 1 イオン伝導層 1 1 2 の一方の面（同図において、下側の面）と接して設けられている。前記第 2 電極 1 1 3 および前記第 2 イオン伝導層 1 1 4 は、前記第 1 イオン伝導層 1 1 2 の他方の面（同図において、上側の面）と接して、前記第 1 イオン伝導層 1 1 2 上を移動可能に設けられている。前記第 3 電極 1 1 5 は、前記第 2 イオン伝導層 1 1 4 の前記第 1 イオン伝導層 1 1 2 とは反対側の面（同図において、上側の面）に接して設けられている。前記第 2 電極 1 1 3 と、前記第 2 イオン伝導層 1 1 4 および前記第 3 電極 1 1 5 とは、所定の間隔で、絶縁膜 1 1 8 により封止されている。本実施形態においては、前記第 2 電極 1 1 3 と、前記第 2 イオン伝導層 1 1 4 および前記第 3 電極 1 1 5 とが、前記絶縁膜 1 1 8 により封止されているため、前記第 2 電極 1 1 3 および前記第 2 イオン伝導層 1 1 4 は、同時に、かつ同方向に移動可能である。これら以外の構成は、実施形態 1 のスイッチング素子と同様である。なお、本実施形態では、各部材同士は直接接して設けられているが、本発明のスイッチング素子は、本実施形態に限定されず、例えば、本発明の効果を損なわない範囲で、別部材を介して設けられていてもよい。

【 0 0 5 4 】

つぎに、図 1 6 に基づき、本実施形態のスイッチング素子 1 1 0 の動作方法を、前記イオンを金属イオンとした場合を例にとり詳細に説明する。同図において、図 1 1 と同一部分には、同一符号を付している。

【 0 0 5 5 】

まず、図 1 6 (a) に示すとおり、前記第 1 電極 1 1 1 と前記第 2 電極 1 1 3 との間に、前記第 1 電極 1 1 1 に対して、前記第 2 電極 1 1 3 が正になるように電圧を印加する。これにより、前記第 2 電極 1 1 3 から前記第 1 イオン伝導層 1 1 2 に、前記金属イオンが供給され、前記金属による金属架橋 1 6 1 が形成される。これにより、前記第 1 電極 1 1 1 と前記第 2 電極 1 1 3 とが電氣的に接続され、スイッチがオフ状態からオン状態に切り替わる。このようにすることで、前述のフォーミング動作による前記金属架橋を形成する必要がない。前記オン状態において、図 1 6 (b) に示すように、前記第 2 電極 1 1 3 を、前記駆動体（図示せず）によって前記第 1 イオン伝導層 1 1 2 の面方向（同図において、左方向）に、前記第 2 イオン伝導層 1 1 4 が、前記第 1 イオン伝導層 1 1 2 中の前記金属架橋 1 6 1 上に位置するまで、移動させる。この移動により、前記第 1 電極 1 1 1 と前記第 2 電極 1 1 3 との間の前記電氣的接続が切断され、スイッチがオン状態からオフ状態に切り替わる。本実施形態のスイッチング素子では、前述のようにして、スイッチをオン状態からオフ状態に切り替えるため、オフ電流の発生を低減可能である。なお、前記移動距離は、この例に限定されず、少なくとも前記第 2 電極 1 1 3 が前記金属架橋 1 6 1 上に存在しなくなる距離であればよい。また、本実施形態では、前記第 2 電極および前記第 2 イオン伝導層は、前記第 1 イオン伝導層の面方向に移動するが、本発明のスイッチング素子は、本実施形態に限定されず、前記第 2 電極および前記第 2 イオン伝導層が、前記第 1 イオン伝導層上を移動する形態であればよい。

【 0 0 5 6 】

前記オフ状態において、図 1 6 (c) に示すように、前記第 1 電極 1 1 1 と前記第 3 電極 1 1 5 との間に、前記第 1 電極 1 1 1 に対して、前記第 3 電極 1 1 5 が負になるように電圧を印加する。これにより、前記第 1 イオン伝導層 1 1 2 中の前記金属架橋 1 6 1 を構成する金属は、前記金属イオンとなって、前記第 1 イオン伝導層 1 1 2 中に溶解する。前記金属イオンは、前記第 3 電極 1 1 5 に向かって移動し、前記第 3 電極 1 1 5 から供給さ

れる電子を受け取って金属となる。このようにして、前記第1イオン伝導層112中の前記金属架橋161を構成する金属は、前記第3電極115に回収される。本実施形態のスイッチング素子では、前述のようにして、前記金属を前記第3電極115に回収可能であるため、前記第1イオン伝導層112に金属イオンが蓄積されるのを防止可能である。

【0057】

前記回収後に、スイッチをオフ状態から再度オン状態に切り替える動作は、そのままの位置で実施してもよいが、図16(d)に示すように、前記第2電極113および前記第2イオン伝導層114を、元の位置に移動させてから実施することが好ましい。前記第2電極113および前記第2イオン伝導層114を元の位置に戻すことにより、移動量の累積が防止される。

【0058】

本実施形態のスイッチング素子の動作方法においては、前記第2電極113および前記第2イオン伝導層114は、同時に、かつ同方向に移動するため、例えば、前記第2電極113の移動により、スイッチをオン状態からオフ状態に切り替えると同時に、前記第3電極に印加することにより、スイッチをオフ状態からオン状態に切り替えることも可能である。このようにすれば、書き換え時間を短縮可能である。これら以外は、実施形態1または2のスイッチング素子の動作方法と同様である。

【0059】

つぎに、本実施形態のスイッチング素子の製造方法を説明する。本実施形態のスイッチング素子の製造方法は、前記第2基体が、さらに前記第3電極を含む。前記第3電極は、前記第2イオン伝導層の一方の面に設けられる。前記積層工程において、前記第2電極が前記第1イオン伝導層上を移動可能となるように、前記第1イオン伝導層と前記第2電極および前記第2イオン伝導層とを対向させて、前記第1基体および前記第2基体を積層する。これら以外は、実施形態1のスイッチング素子の製造方法と同様である。

【0060】

本実施形態のスイッチング素子は、例えば、前記第2電極の前記第1イオン伝導層側の面の面積が、前記第2電極の前記第1イオン伝導層側と反対側の面の面積より小さいという形態であってもよい。図12の断面図に、この形態のスイッチング素子の一例の構成を示す。同図において、図11と同一部分には、同一符号を付している。図示のとおり、このスイッチング素子120は、凸形状の第2電極123を有する。前記第2電極123は、その凸部で前記第1イオン伝導層112と接して設けられている。すなわち、前記第2電極123の前記第1イオン伝導層112と接する面の面積は、前記第2電極123の前記第1イオン伝導層112側の面とは反対側の面の面積より小さい。これら以外の構成は、前述のスイッチング素子110と同様である。このような形態であれば、電界集中効果により前記第2電極の金属のイオン化が容易となり、印加する電圧を低減可能であり、また、前記第2電極の面内伝導性を高くできるため、配線抵抗を低下可能である。

【0061】

また、本実施形態のスイッチング素子は、例えば、前記第2イオン伝導層が、その一部に他の部分より厚みの薄い部分を有している形態であってもよい。図13の断面図に、この形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子130は、凸部を有する第3電極135を有する。前記第3電極135は、前記凸部が前記第2イオン伝導層134内に埋没するように、前記第2イオン伝導層134の前記第1イオン伝導層112とは反対側に接して設けられている。これら以外の構成は、前述のスイッチング素子110と同様である。

【0062】

また、本実施形態のスイッチング素子は、例えば、前記スイッチング素子110が、さらに、前記第1電極をアレイ状に区切る絶縁層を有するという形態であってもよい。図14の断面図に、この形態のスイッチング素子の一例の構成を示す。同図において、図11と同一部分には、同一符号を付している。図示のとおり、このスイッチング素子140は、絶縁層147を介して幅方向(同図において、左右方向)にアレイ状に区切られた第1

10

20

30

40

50

電極 1 4 1 を有する。前記第 2 電極 1 1 3 は、前記第 1 イオン伝導層 1 1 2 を介して、前記第 1 電極 1 4 1 と対向する領域に設けられている。前記第 2 イオン伝導層 1 1 4 は、前記第 1 イオン伝導層 1 1 2 を介して、前記絶縁層 1 4 7 と対向する領域内に設けられている。これら以外の構成は、前述のスイッチング素子 1 1 0 と同様である。このような形態であれば、スイッチをオン状態に切り替える際に、前記第 2 イオン伝導層 1 1 4 は、前述のように設けられているため、前記第 2 イオン伝導層 1 1 4 中に、前述の金属架橋が形成されることがなく、前記第 3 電極 1 1 5 のイオンを回収する電極としての機能を保持可能である。

【 0 0 6 3 】

また、本発明のスイッチング素子は、例えば、前記第 2 電極および前記第 3 電極が、電氣的に接続されているという形態であってもよい。図 1 5 の断面図に、この形態のスイッチング素子の一例の構成を示す。図示のとおり、このスイッチング素子 1 5 0 は、絶縁層 1 5 7 を介して幅方向（同図において、左右方向）にアレイ状に区切られた第 1 電極 1 5 1 を有する。前記第 2 電極 1 5 3 は、前記第 1 イオン伝導層 1 5 2 を介して、前記第 1 電極 1 5 1 と対向する領域に設けられている。前記第 2 イオン伝導層 1 5 4 は、前記第 1 イオン伝導層 1 5 2 を介して、前記絶縁層 1 5 7 と対向する領域内に設けられている。前記第 2 電極 1 5 3 の右端上部と、前記第 2 イオン伝導層 1 5 4 上に設けられた前記第 3 電極 1 5 5 の左端とは、前記第 1 イオン伝導層 1 5 2 の面方向（同図において、左右方向）で接して設けられ、電氣的に接続されている。前記第 2 電極 1 5 3 と、前記第 2 イオン伝導層 1 5 4 および前記第 3 電極 1 5 5 とは、絶縁膜 1 5 8 により封止されている。これら以外の構成は、前述のスイッチング素子 1 1 0 と同様である。このような形態であれば、前述のスイッチング素子 1 4 0 と同様に、第 3 電極のイオンを回収する電極としての機能を保持可能であるとともに、前記第 2 電極と前記第 3 電極とを共通化することにより、周辺回路の小型化が可能である。

【 0 0 6 4 】

（実施形態 4）

図 1 7 に、本実施形態の書き換え可能な論理集積回路の一例の構成を示す。図示のとおり、この書き換え可能な論理集積回路 1 7 0 は、2 次元配列状に配置された多数のロジックセル 1 7 1 と、前記ロジックセル 1 7 1 間を接続するための配線 1 7 2 と、前記配線 1 7 2 間の接続・非接続を切り替えるための多数のスイッチ 1 7 3 を有する。前記スイッチ 1 7 3 が、本発明のスイッチング素子である。このような構成であれば、前記スイッチ 1 7 3 の接続状態（接続・非接続）を変えることにより、前記ロジックセル 1 7 1 間の配線 1 7 2 の構成、前記ロジックセル 1 7 1 の機能等を設定し、仕様に合わせた論理集積回路を得ることが可能である。なお、本実施形態においては、電流制限のための構成を図示すること、およびその説明は省略する。

【 0 0 6 5 】

つぎに、本実施形態の書き換え可能な論理集積回路の動作方法の一例を説明する。前記スイッチ 1 7 3 の第 1 電極を、前記信号線 1 7 2 に接続し、第 2 電極を、前記ロジックセル 1 7 1 に接続する。ユーザの操作により前記スイッチ 1 7 3 が、オン状態に設定された場合、前記第 1 電極と前記第 2 電極とが電氣的に接続された状態を維持する。そして、ロジック信号が、前記信号線 1 7 2 を介して、前記第 1 電極に到達すると、前記ロジック信号は、前記第 2 電極を経由して前記ロジックセル 1 7 1 に入る。一方、前記スイッチ 1 7 3 がオフ状態に設定された場合、前記第 1 電極と前記第 2 電極とが電氣的に接続が切断された状態を維持する。この場合、前記ロジック信号が前記信号線 1 7 2 を介して、前記第 1 電極に到達しても、前記ロジック信号は、前記第 2 電極に接続された前記ロジックセル 1 7 1 に入ることはできない。このようにして、前記書き換え可能な論理集積回路では、ユーザによりオン状態に設定されたスイッチが信号線として機能し、オン状態のスイッチに接続されたロジックセルが動作可能な状態を維持する。

【 0 0 6 6 】

前記スイッチ 1 7 3 に、本発明のスイッチング素子を用いれば、スイッチがオン状態か

らオフ状態に切り替わる際のオフ電流を低減でき、この結果、スイッチ動作に必要な周辺回路の面積の小さくすることが可能である。なお、本実施形態においては、本発明のスイッチング素子を、前記ロジックセルへの接続・非接続を切り替えるために用いたが、本発明のスイッチング素子の用途は、これに限定されず、配線の切り替えやロジックセルの機能の切り替えのスイッチに適用することも可能であり、例えば、電子信号により回路構成を変更し、1つのチップで多くの機能を提供可能なFPGA等にも適用可能である。

【0067】

(実施形態5)

図18に、本実施形態のメモリ素子の一例の構成を示す。図示のとおり、このメモリ素子180は、情報を保持するためのスイッチング素子185と、前記スイッチング素子185の前記情報を読み出すためのトランジスタ素子184とを有する。前記スイッチング素子185が、本発明のスイッチング素子である。前記トランジスタ素子184のソース電極は、ビット線181に接続され、前記トランジスタ素子184のゲート電極は、ワード線182に接続されている。前記スイッチング素子185の第1電極は、前記トランジスタ素子184のドレイン電極に接続され、前記スイッチング素子185の第2電極は、前記ビット線183に接続されている。前記ビット線183は、接地電位に接続されている。

【0068】

つぎに、本実施形態のメモリ素子への情報の書き込み方法について説明する。なお、保持する情報“1”と“0”のうち、前記スイッチング素子185のオン状態を“1”とし、オフ状態を“0”とする。また、前記スイッチング素子185のスイッチング電圧を V_t とし、前記トランジスタ素子184の動作電圧を V_R とする。

【0069】

前記メモリ素子180に、情報“1”を書き込む場合には、前記ビット線181に前記スイッチング電圧 $-V_t$ を印加し、前記ワード線182に電圧 V_R を印加して前記トランジスタ素子184をオン状態にさせる。これにより、前記スイッチング素子185の前記第1電極に、前記スイッチング電圧 $-V_t$ が印加され、前記スイッチング素子185は、オン状態となり、情報“1”が書き込まれる。前記メモリ素子180に、情報“0”を書き込む場合には、前述の本発明のスイッチング素子の動作により、前記スイッチング素子185は、オフ状態となり、情報“0”が書き込まれる。

【0070】

つぎに、本実施形態のメモリ素子への情報の読み出し方法について説明する。前記ワード線182に電圧 V_R を印加して前記トランジスタ素子184をオン状態にし、前記ビット線181と前記ビット線183との間の抵抗値を求める。この抵抗値は、前記トランジスタ素子184のオン抵抗と前記スイッチング素子185との合成抵抗値となる。この合成抵抗値が測定できないほど大きい場合には、前記スイッチング素子185がオフ状態であると判定でき、前記メモリ素子180に保持された情報が“0”であることがわかる。一方、前記合成抵抗値が所定の値より小さい場合には、前記スイッチング素子185がオン状態であると判定でき、前記メモリ素子180に保持された情報が“1”であることがわかる。

【0071】

なお、本実施形態においては、前記スイッチング素子185に流れる電流を制限する方法についての説明を省略したが、前記トランジスタ素子184に上述の動作の他に、電流制限のための制御をさせてもよい。

【0072】

本発明のスイッチング素子を、前記メモリ素子180の情報保持の記憶素子に用いれば、スイッチがオン状態からオフ状態に切り替わる際のオフ電流を低減でき、この結果、スイッチ動作に必要な周辺回路の面積の小さくすることが可能である。

【符号の説明】

【0073】

1 0、2 0、3 0、4 0、7 0、8 0、9 0、1 1 0、1 2 0、1 3 0、1 4 0、1 5 0	
スイッチング素子	
1 1、4 1、6 1、7 1、8 1、9 1、1 1 1、1 4 1、1 5 1	第 1 電極
1 2、4 2、6 2、7 2、9 2、1 1 2、1 5 2	第 1 イオン伝導層
1 3、2 3、3 3、4 3、6 3、7 3、9 3、1 1 3、1 2 3、1 5 3	第 2 電極
1 4、2 4、3 4、4 4、6 4、7 4、9 4、1 1 4、1 3 4、1 5 4	第 2 イオン伝導層
4 8、7 8、9 8、1 1 8、1 5 8	絶縁膜
7 5、9 5、1 1 5、1 3 5、1 5 5	第 3 電極
7 6、9 6	第 3 イオン伝導層
5 1、1 0 1、1 6 1	金属架橋（電氣的接続）
5 1 a、5 1 b、1 0 1 a、1 0 1 b	金属架橋の一部
8 7、9 7、1 4 7、1 5 7	絶縁層
1 7 0	書き換え可能な論理集積回路
1 7 1	ロジックセル
1 7 2	配線・信号線
1 7 3	スイッチ
1 8 0	メモリ素子
1 8 1、1 8 3	ビット線
1 8 2	ワード線
1 8 4	トランジスタ素子
1 8 5	スイッチング素子
1 9 0、2 0 0、2 1 0	従来のスイッチング素子
1 9 1、2 0 1、2 1 1	第 1 電極
1 9 2、2 0 2、2 1 2	イオン伝導層
1 9 3、2 0 3、2 1 3	第 2 電極
2 0 4	金属架橋（伝導パス）
2 0 4 a	金属架橋の一部
2 0 5	金属イオン
2 0 6	金属
2 1 4	第 3 電極
4 0 1、6 0 1	第 1 基体
4 0 2、6 0 2	第 2 基体
4 0 3、6 1 1	筐体
4 0 4、6 1 2	駆動体
4 0 5、6 1 3	支持体
6 0 3	基体
6 0 4	第 1 ストップ絶縁層
6 0 5	第 1 層間絶縁層
6 0 6	第 2 ストップ絶縁層
6 0 7	第 1 拡散防止層
6 0 8	バリアメタル
6 0 9	電極

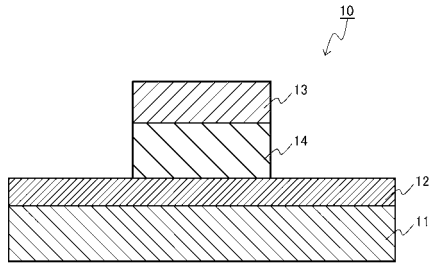
10

20

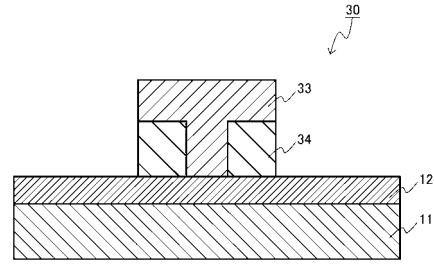
30

40

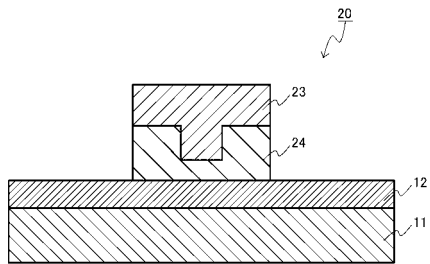
【図 1】



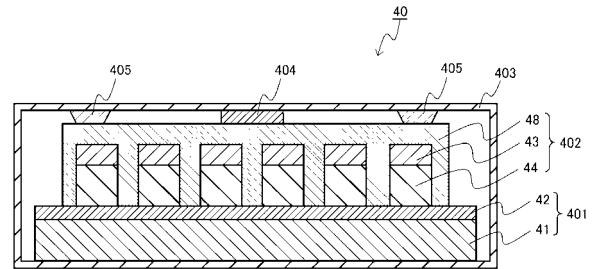
【図 3】



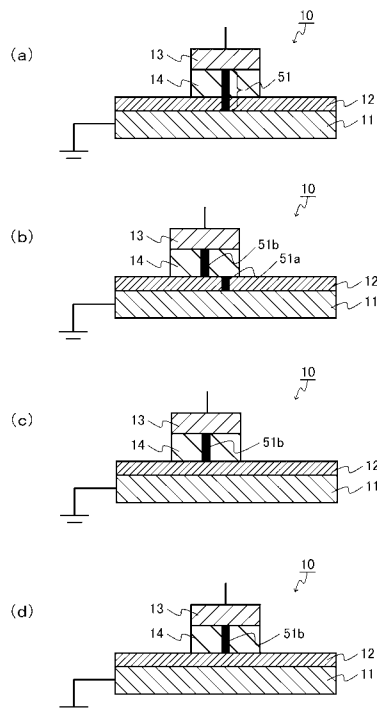
【図 2】



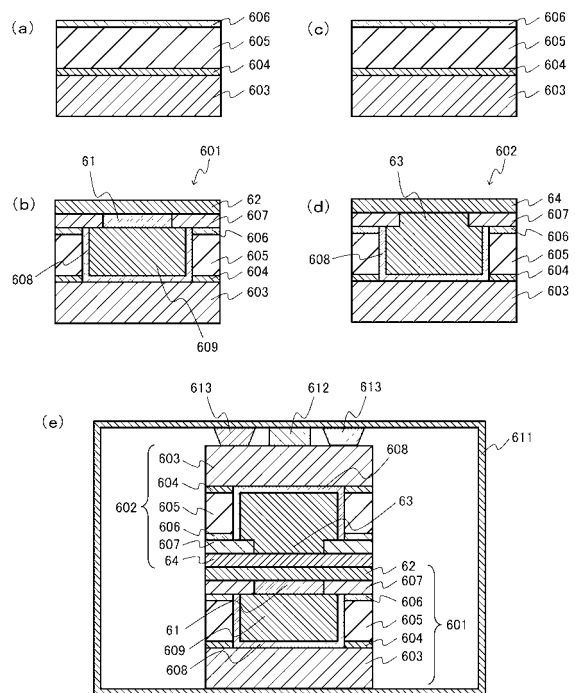
【図 4】



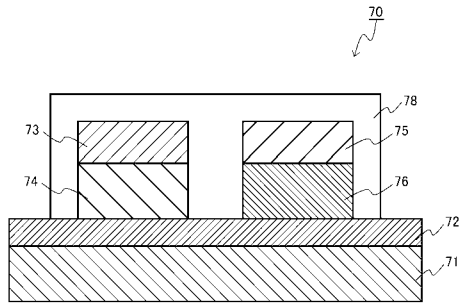
【図 5】



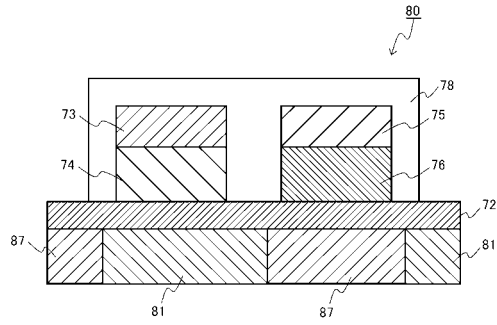
【図 6】



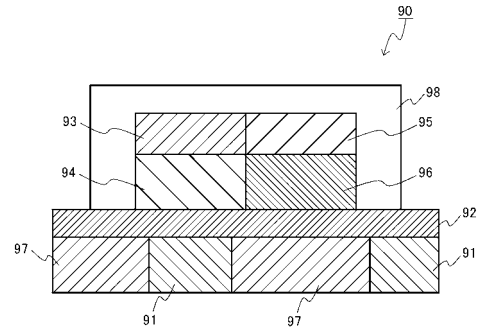
【図 7】



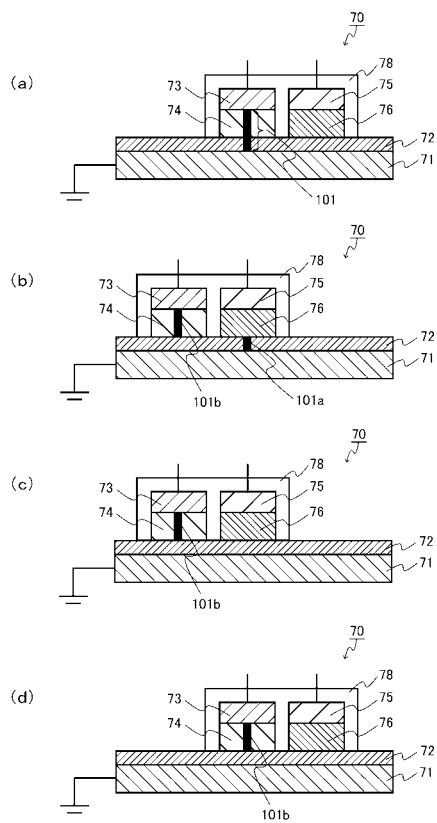
【図 8】



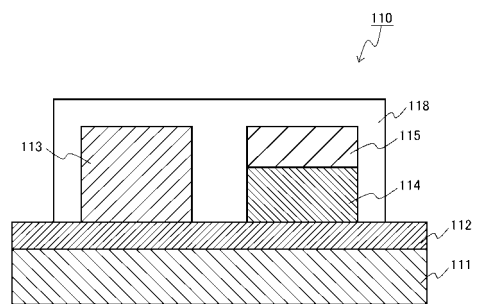
【図 9】



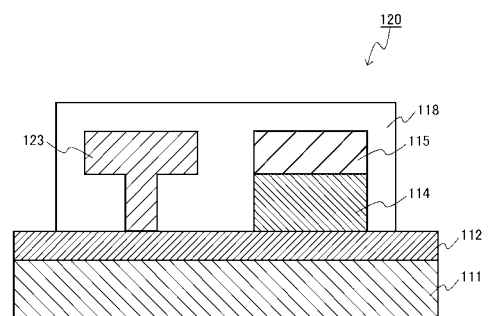
【図 10】



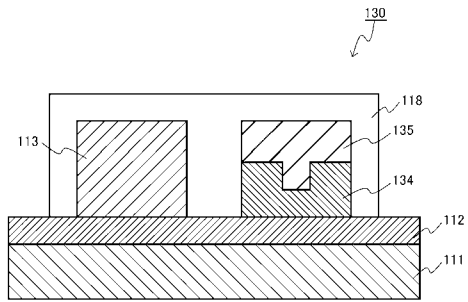
【図 11】



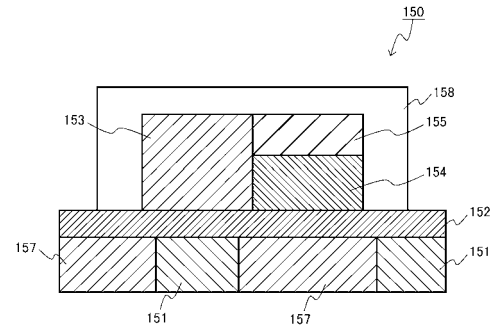
【図 12】



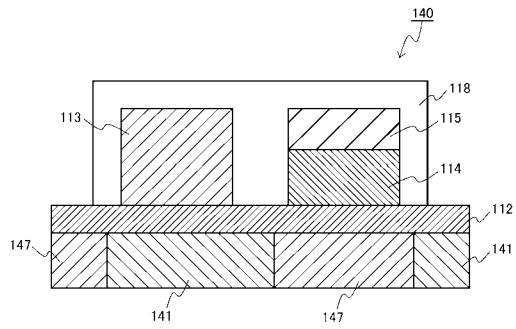
【図 13】



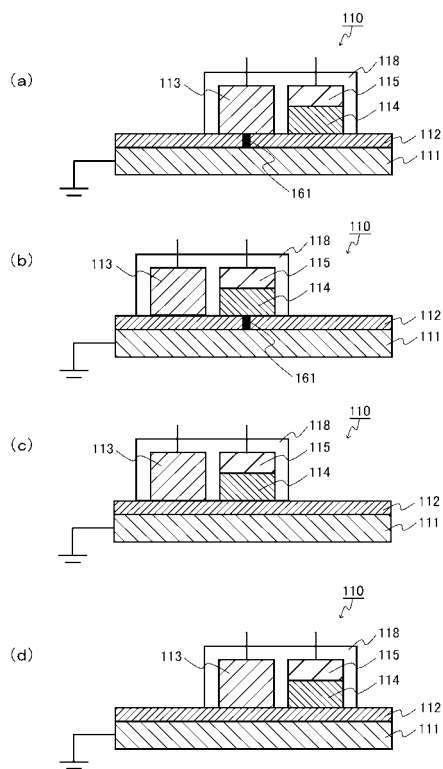
【図 15】



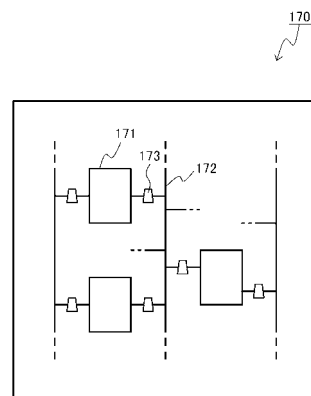
【図 14】



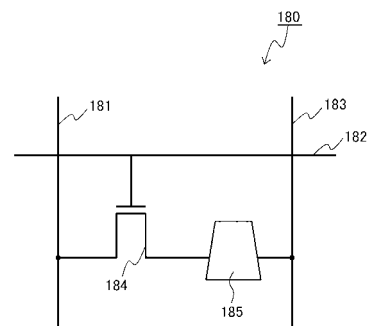
【図 16】



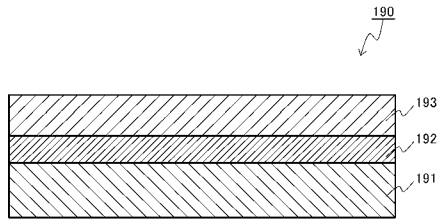
【図 17】



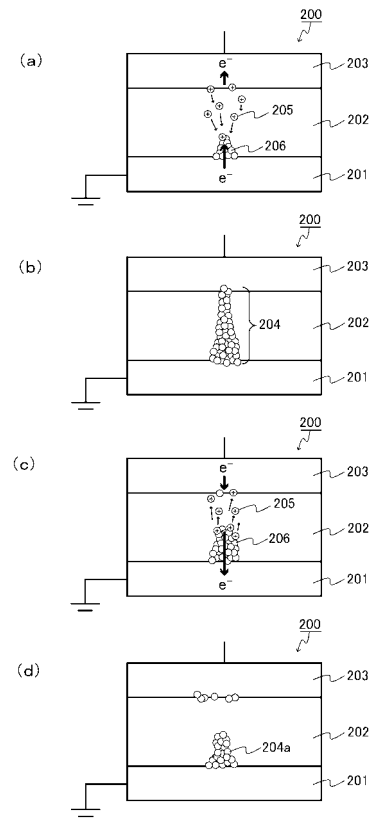
【図 18】



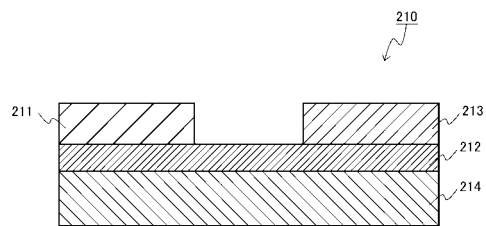
【図 19】



【図 20】



【図 21】



フロントページの続き

(56)参考文献 特開2009-043873(JP,A)
特開2008-310858(JP,A)
特開2007-036201(JP,A)
特表2005-534195(JP,A)
国際公開第2006/070773(WO,A1)

(58)調査した分野(Int.Cl., DB名)
H01L 49/00
H01L 27/105
H01L 45/00