



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENÍU

210780

(11) (B1)

(22) Prihlášené 30 01 78
(21) (PV 607-78)

(40) Zverejnené 30 06 81

(45) Vydané 15 08 83

(51) Int. Cl.³
H 03 K 3/284

(75)
Autor vynálezu

SLIEPKA STANISLAV ing., TREŇČÍN

(54) Monostabilný klopný obvod s odolnosťou voči rušeniu z napájania

1.

Vynález sa týka zapojenia monostabilného klopného obvodu s odolnosťou voči rušeniu z napájania, u ktorého prvý tranzistor je kolektorom pripojený do uzlového bodu vytvoreného prvým vývodom kolektorového odporníka a prvým vývodom časovacieho kondenzátora, bázou do uzlového bodu vytvoreného prvým vývodom vstupného odporníka a prvým vývodom spätnoväzbového odporníka, pričom kolektor druhého tranzistora je pripojený do uzlového bodu vytvoreného prvým vývodom bázeového odporníka, pričom emitor prvého tranzistora je spojený s emitorom druhého tranzistora a druhý vývod kolektorového odporníka je spojený s druhým vývodom bázeového odporníka a súčasne s druhým vývodom zatažovacieho odporníka, u ktorého sa rieši zvýšenie imunity voči rušeniu z napájania pomocou dvojice antiparalelne zapojených diód s predpätím, resp. pomocou Zenerovej diódy.

Doteraz známe zapojenia monostabilných klopných obvodov s tranzistormi sú málo odolné voči rušeniu z napájania. Zmeny napájacieho napätia na druhých vývodoch bázeového a zatažovacieho odporníka síce nespôsobujú chybnú činnosť monostabilného klopného obvodu, avšak už aj malé zmeny napájacieho napätia prenesené cez časovací kondenzátor na bázu druhého tranzistora spôsobujú jeho preklápanie, čo sa v prípade zapojenia monostabilného klopného obvodu, či už so spätnou väzbou alebo i bez nej, prejaví ako nežiaduci impulz.

Tento nedostatok je odstránený zapojením monostabilného klopného obvodu s odolnosťou voči rušeniu z napájania podľa vynálezu, ktorého podstatou je, že do uzlového bodu vytvoreného bázu druhého tranzistora a prvým vývodom bázeového odporníka je pripojená alebo katódou priama dióda a anódou spätná dióda v antiparalelnom zapojení alebo katódou Zenerova dióda, pričom druhý vývod časovacieho kondenzátora a prvý vývod pomocného odporníka sú pripojené alebo k anóde priamej diódy a katóde spätnej diódy alebo anóde Zenerovej diódy a druhý vývod pomoc-

210780

ného odporníka je zapojený do uzlového bodu vytvoreného druhými vývodmi zaťažovacieho odporníka, báze odporníka a kolektorového odporníka.

Použitím zapojenia podľa vynálezu je možné jednoduchou, nenáročnou úpravou s použitím minimálneho počtu elektronických súčiastok rozšíriť použiteľnosť jedného zo základných typov logických obvodov do podmienok, kde použitie doposiaľ známeho zapojenia tohto obvodu bolo riskantné, alebo vôbec nie možné.

Na priložených výkresoch sú znázornené dva príklady zapojenia monostabilného klopného obvodu podľa vynálezu. Obr. 1 znázorňuje zapojenie s dvojicou antiparalelne zapojených diód. Prvý tranzistor 2 je kolektorom pripojený do uzlového bodu vytvoreného prvým vývodom kolektorového odporníka 3 a prvým vývodom časovacieho kondenzátora 4, bázou do uzlového bodu vytvoreného prvým vývodom vstupného odporníka 1 a prvým vývodom spätnoväzbového odporníka 11, pričom kolektor druhého tranzistora 9 je pripojený do uzlového bodu vytvoreného prvým vývodom zaťažovacieho odporníka 10 a druhým vývodom spätnoväzbového odporníka 11, bázou do spoločného bodu vytvoreného prvým vývodom báze odporníka 8, katódou priamej diódy 6 a anódou spätnej diódy 7, pričom druhý vývod časovacieho kondenzátora 4, anóda priamej diódy 6, katóda spätnej diódy 7 a prvý vývod pomocného odporníka 5 tvoria spoločný bod a emitor prvého tranzistora 2 je pripojený k emitoru druhého tranzistora 9, pričom druhé vývody kolektorového odporníka 3, pomocného odporníka 5, báze odporníka 8 a zaťažovacieho odporníka 10 tvoria spoločný bod.

Obr. 2 znázorňuje obdobu zapojenia obvodu z obr. 1, kde je dvojica antiparalelne zapojených diód 6 a 7 nahradená Zenerovou diódou 12 tak, že katóda Zenerovej diódy 12 tvorí spoločný bod s prvým vývodom báze odporníka 8 a bázou druhého tranzistora 9 a anóda Zenerovej diódy 12 je pripojená k prvému vývodu pomocného odporníka 5 a súčasne k druhému vývodu časovacieho kondenzátora 4.

Prúd prechádzajúci pomocným odporníkom 5 udržiava priamu diódu 6 vo vodivom stave. Príchodom odpadnej hrany rušivého impulzu z napájania cez časovací kondenzátor 4 sa priama dióda uzatvára. Ak veľkosť rušivého napätia nepresiahne hodnotu súčtu prahových napätí priamej diódy 6 a spätnej diódy 7, rušivý impulz sa nedostane na bázu druhého tranzistora 9 a nevyplýva na normálnu činnosť monostabilného klopného obvodu. Ak by bola amplitúda rušenia väčšia ako súčet prahových napätí priamej diódy 6 a spätnej diódy 7, je potrebné obvod zapojiť podľa obr. 2. Šumová imunita v tomto prípade je daná súčtom prahového a Zenerovho napätia Zenerovej diódy 12.

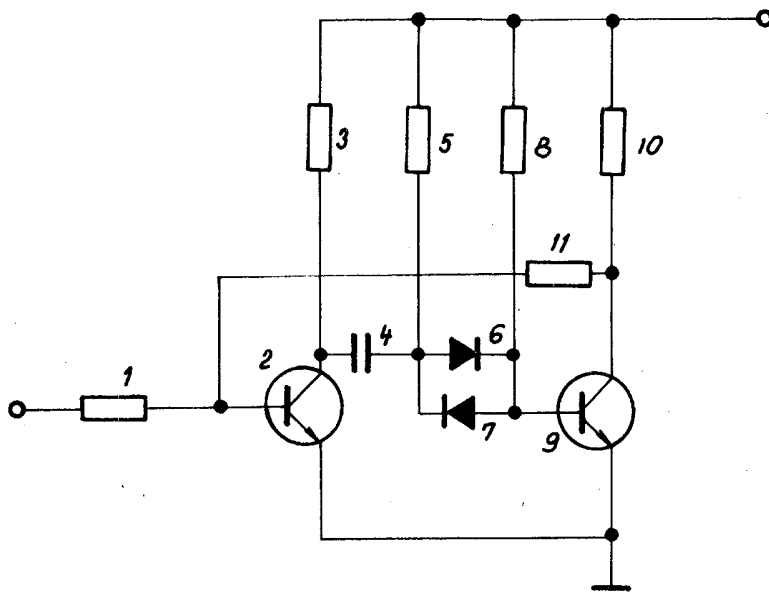
Využitie monostabilného klopného obvodu s odolnosťou voči rušeniu z napájania je výhodné vo všetkých prípadoch, kde sa v napájaní vyskytuje nejaké rušenie, napr.: odpínanie indukčnosti, synchronná činnosť logických obvodov atď. Nahradza jednoduchým spôsobom drahé a priestorovo náročné filtrovanie napájacieho napätia zvlášť pri každom monostabilnom klopnom obvode. Preto sa uplatní obzvlášť v zapojeniach zložitejších synchronných logických celkov a v obvodoch využívajúcich indukčnú záťaž, napr. relé.

P R E D M E T V Y N Á L E Z U

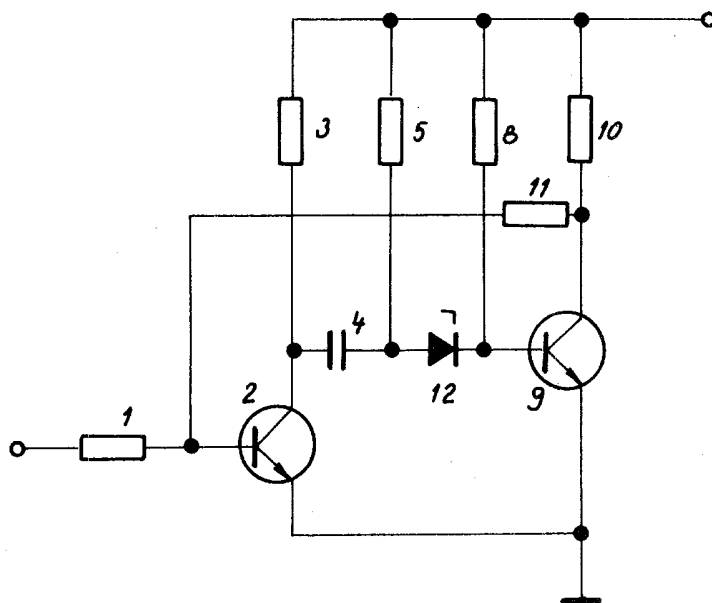
Monostabilný klopný obvod s odolnosťou voči rušeniu z napájania, u ktorého prvý tranzistor je kolektorom pripojený do uzlového bodu vytvoreného prvým vývodom kolektorového odporníka a prvým vývodom časovacieho kondenzátora, bázou do uzlového bodu vytvoreného prvým vývodom vstupného odporníka a prvým vývodom spätnoväzbového odporníka, pričom kolektor druhého tranzistora je pripojený do uzlového bodu vytvoreného prvým vývodom zaťažovacieho odporníka a druhým vývodom spätnoväzbového odporníka, bázou k prvému vývodu báze odporníka, pričom emitor prvého tranzistora je spojený s emitorom druhého tranzistora a druhý vývod kolektorového odporníka je spojený s druhým vývodom báze odporníka a súčasne s druhým

vývodom zapažovacieho odporníka vyznačený tým, že do uzlového bodu vytvoreného bázou druhého tranzistora /9/ a prvým vývodom bázového odporníka /8/ je pripojená alebo katódou priama dióda /6/ a anódou spätná dióda /7/ v antiparalelnom zapojení alebo katódou Zenerova dióda /12/, pričom druhý vývod časovacieho kondenzátora /4/ a prvý vývod pomocného odporníka /5/ sú pripojené alebo k anóde priamej diódy /6/ a katóde spätnej diódy /7/ alebo anóde Zenerovej diódy /12/ a druhý vývod pomocného odporníka /5/ je zapojený do uzlového bodu vytvoreného druhými vývodmi zapažovacieho odporníka /10/, bázového odporníka /8/ a kolektorového odporníka /3/.

1 list výkresov



OBR.1



OBR.2