

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 29/786 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200580003172.3

[43] 公开日 2007年7月11日

[11] 公开号 CN 1998086A

[22] 申请日 2005.1.24

[21] 申请号 200580003172.3

[30] 优先权

[32] 2004.1.26 [33] JP [31] 017634/2004

[32] 2004.1.26 [33] JP [31] 017652/2004

[86] 国际申请 PCT/JP2005/001280 2005.1.24

[87] 国际公布 WO2005/071756 英 2005.8.4

[85] 进入国家阶段日期 2006.7.26

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平 小路博信 荒井康行

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 王庆海 刘宗杰

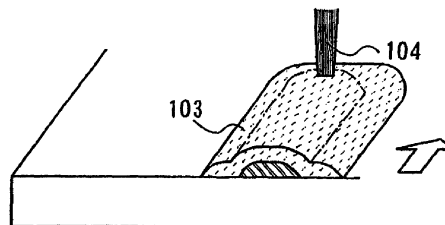
权利要求书5页 说明书42页 附图38页

[54] 发明名称

半导体器件、电视机及其制造方法

[57] 摘要

本发明的目的是提供用于以容易的工艺制造具有膜图案如绝缘膜、半导体膜或导电膜的衬底的方法，且进一步地，提供具有高生产量或者以低成本生产的半导体器件和电视机及其制造方法。本发明的一个特征在于通过微滴泄放方法形成第一膜图案，将光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和光敏材料交叠的区域并通过显影来形成掩模图案，和通过使用掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的第二膜图案。



1. 一种制造半导体器件的方法，包括步骤：

通过使用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方形成第一光敏材料；

通过用激光束照射第一膜图案和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有所需形状的栅电极；

在栅电极上方形成绝缘膜和半导体膜；

在半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案；

通过使用第二掩模图案作为掩模蚀刻半导体膜来形成具有希望图案的半导体区；和

形成源电极和漏电极以与半导体区接触。

2. 一种制造半导体器件的方法，包括步骤：

通过用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方泄放或涂敷第一光敏材料；

通过用激光束照射第一膜图案和第一光敏材料交叠的区域并通过显影来形成第一膜图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的栅电极；

在栅电极上方形成绝缘膜和第一半导体膜；

在第一半导体膜上方形成保护膜；

在第一半导体膜和保护膜上方形成第二半导体膜；

在第二半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料和通过显影来形成第二掩模图案；

使用第二掩模图案作为掩模蚀刻第一半导体膜和第二半导体膜来形成具有希望形状的半导体区；和

形成源电极和漏电极以与半导体区接触。

3.一种用于制造半导体器件的方法，包括步骤：

通过用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方形成第一光敏材料；

通过用激光束照射第一膜图案和第一光敏材料交叠的区域并通过显影来形成第一掩模图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的源电极和漏电极；

在源电极和漏电极上方形成半导体膜；

在半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料和通过显影来形成第二掩模图案；

通过使用第二掩模图案作为掩模蚀刻半导体膜来形成具有希望形状的半导体区；和

在半导体区上方形成绝缘膜和栅电极。

4.根据权利要求1至3中任一项的制造半导体器件的方法，其中第一光敏材料和第二光敏材料是负性光敏树脂。

5.根据权利要求1至3中任一项的制造半导体器件的方法，其中第一光敏材料和第二光敏材料是正性光敏树脂。

6.根据权利要求1至3中的任一项的制造半导体器件的方法，其中第一光敏材料和第二光敏材料中的一个为负性光敏树脂，另一个为正性光敏树脂。

7.一种制造电视机的方法，包括步骤：

通过用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方形成第一光敏材料；

通过用激光束照射第一膜图案和第一光敏材料交叠的区域并通过显影来形成第一掩模图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的栅电极；

在栅电极上方形成绝缘膜和半导体膜；

在半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案；

通过使用第二掩模图案作为掩模蚀刻半导体膜来形成具有希望形状的半导

体区；

形成源电极和漏电极以与半导体区相接触；和
形成像素电极以连接到漏电极。

8.一种制造电视机的方法，包括步骤：

通过用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方形成第一光敏材料；

用激光束照射第一膜图案和第一光敏图案交叠的区域并通过显影来形成第一掩模图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的栅电极；

在栅电极上方形成绝缘膜和第一半导体膜；

在第一半导体膜上方形成保护膜；

在第一半导体膜和保护膜上方形成第二半导体膜；

在第二半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案；

通过使用第二掩模图案作为掩模蚀刻第一半导体膜和第二半导体膜来形成具有希望形状的半导体区；

形成源电极和漏电极以与半导体区接触；和

形成像素电极以与漏电极接触。

9.一种制造电视机的方法，包括步骤：

通过用微滴泄放方法泄放导电材料来形成第一膜图案；

在第一膜图案上方形成第一光敏材料；

通过用激光束照射第一膜图案和第一光敏材料交叠的区域并通过显影来形成第一掩模图案；

通过使用第一掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的源电极和漏电极；

在源电极和漏电极上方形成半导体膜；

在半导体膜上方形成第二光敏材料；

通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案；

通过使用第二掩模图案作为掩模蚀刻半导体膜来形成具有希望形状的半导

体区;

在半导体区上方形成绝缘膜和栅电极; 和
形成像素电极以与漏电极连接。

10.根据权利要求7至9中任一项的用于制造电视机的方法, 其中第一光敏材料和第二光敏材料是负性光敏树脂。

11.根据权利要求7至9中任一项的用于制造电视机的方法, 其中第一光敏材料和第二光敏材料是正性光敏树脂。

12.根据权利要求7至9中任一项的用于制造电视机的方法, 其中第一光敏材料和第二光敏材料中的一个为负性光敏树脂, 另一个为正性光敏树脂。

13.根据权利要求7至9中任一项的用于制造半导体器件的方法, 其中激光束具有从紫外光到红外光的任意波长。

14.根据权利要求7至9中任一项的用于制造电视机的方法, 其中电视机是液晶电视机或EL电视机。

15.一种用于制造半导体器件的方法, 包括步骤:

通过微滴泄放方法形成第一膜图案;

在第一膜图案上方形成光敏材料;

通过用激光束照射第一膜图案和光敏材料交叠的区域并通过显影来形成掩模图案; 和

通过使用掩模图案作为掩模蚀刻第一膜图案来形成具有希望形状的第二膜图案。

16.根据权利要求1的用于制造半导体器件的方法, 还包括步骤:

通过微滴泄放方法形成连接到第二膜图案的第三膜图案。

17.根据权利要求15的用于制造半导体器件的方法, 其中光敏材料是负性光敏树脂。

18.根据权利要求15的用于制造半导体器件的方法, 其中光敏材料是正性光敏树脂。

19.根据权利要求15的用于制造半导体器件的方法, 其中第一膜图案是导电膜。

20.根据权利要求15的用于制造半导体器件的方法, 其中第二膜图案是栅电极、源电极或漏电极中的至少一个。

21.根据权利要求 16 的用于制造半导体器件的方法，其中第三膜图案是布线。

22.根据权利要求 15 的用于制造半导体器件的方法，其中第一膜图案是半导体膜。

23.根据权利要求 15 的用于制造半导体器件的方法，其中第二膜图案具有沟道形成区、源区或漏区。

24.根据权利要求 15 的用于制造半导体器件的方法，其中第一膜图案是绝缘膜。

25.根据权利要求 15 的用于制造半导体器件的方法，其中第二膜图案是具有开口的绝缘膜。

26.根据权利要求 1、2、3 和 15 中任一项的用于制造半导体器件的方法，其中激光束具有从紫外光到红外光的任意波长。

27.一种半导体器件，包括：

通过微滴泄放方法形成的布线；和

连接到布线的电极；

其中布线具有 $5\ \mu\text{m}$ 或更小的宽度。

28.一种半导体器件，包括：

被提供有栅电极、栅绝缘膜、半导体区、源电极和漏电极的薄膜晶体管；和连接到栅电极的栅布线，

其中栅电极具有 $5\ \mu\text{m}$ 或更小的宽度，且栅布线通过微滴泄放方法形成。

29.一种电视机，其包括显示器件，该显示器件包括通过微滴泄放方法形成的布线，和连接到布线的电极，其中电极具有 $5\ \mu\text{m}$ 或更小的宽度。

30.一种电视机，其包括：

包括具有栅电极、栅绝缘膜、半导体区、源电极和漏电极的薄膜晶体管的显示器件；和

连接到栅电极的栅布线，

其中栅电极具有 $5\ \mu\text{m}$ 或更小的宽度，栅布线通过微滴泄放方法形成。

31.根据权利要求 27 至 30 中任一项的电视机，其中电视机是液晶电视机或 EL 电视机。

半导体器件、电视机及其制造方法

技术领域

本发明涉及一种具有通过以喷墨方法为代表的微滴泄放方法形成的半导体元件的半导体器件和电视机，并涉及该半导体器件以及电视机的制造方法。

背景技术

在制造半导体器件中，着眼于降低装置的成本和简化工艺，要考虑使用微滴泄放方法形成用于半导体元件的薄膜或布线的图案。

在这种情况下，在半导体元件中形成膜图案时，通过进行将抗蚀剂涂敷到衬底的整个表面上、预烘焙，和然后通过其间的掩模图案用紫外线等进行照射以及显影以形成抗蚀剂图案的光刻步骤，和通过使用抗蚀剂图案作为掩模图案通过蚀刻和去除存在于将成为膜图案的部分中的膜（由半导体材料、绝缘材料或导电材料形成的膜），来形成膜图案。

此外，在参考文献1（参考文献1：日本专利特开 No.2000-188251）中公开了一种用于通过使用能够以精细直径以线形形状从喷嘴持续泄放抗蚀剂的装置在半导体晶片上形成膜，以改善膜形成所需的液体产量的技术。

发明内容

然而，具有小直径的微滴溶液需要被泄放，以通过根据参考文献1中公开的技术的微滴泄放方法形成具有小占有面积的半导体元件。当由于这个原因将泄放开口的直径制作得小时，泄放溶液的组合物粘贴到泄放开口，干燥并固化，且引起阻塞开口等。由此，难以持续并稳定地泄放一定量的泄放溶液。因此，存在引起形成有所述半导体元件的半导体器件的生产量或成品率降低的问题。

考虑到这种问题制作了本发明，且本发明的目的是提供一种用于制造具有微小结构的半导体元件的方法，进一步地，提供了一种低成本的具有高生产量或高成品率的半导体器件和电视机以及其制造方法。

本发明的一个特征在于通过微滴泄放方法形成第一膜图案，将光敏材料泄放或涂敷至第一膜图案，通过用激光束照射第一膜图案和光敏材料相交叠的区域并通过显影来形成掩模图案，并使用掩模图案作为掩模通过蚀刻第一膜图案形成具

有希望形状的第二膜图案。

本发明的另一特征在于通过微滴泄放方法形成第一膜图案，将光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和光敏材料相交叠的区域并通过显影来形成掩模图案，使用该掩模图案作为掩模通过蚀刻第一膜图案形成具有希望形状的第二膜图案，和通过微滴泄放方法形成连接到第二膜图案的第三膜图案。

光敏材料是负性光敏树脂或正性光敏树脂。

第一膜图案是导电膜，第二膜图案是栅电极、源电极或漏电极，并因而，第三膜图案是布线。

第一膜图案是半导体膜，第二膜图案具有沟道形成区、源区和漏区。

第一膜图案是绝缘膜，第二膜图案是具有开口的绝缘膜。

本发明的另一特征在于，通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的栅电极，绝缘膜和半导体膜形成于栅电极上方，将第二光敏材料涂敷或泄放到半导体膜上，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻半导体膜来形成具有希望形状的半导体区域，和形成将与半导体区域相接触的源电极和漏电极。

本发明的另一特征在于通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷至第一膜图案，通过用激光束照射第一膜图案和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的栅电极，和在栅电极上方形成绝缘膜和第一半导体膜，在第一半导体膜上方形成保护膜，在第一半导体膜和保护膜上方形成第二半导体膜，将第二光敏材料涂敷或泄放到第二半导体膜上，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻第一半导体膜和第二半导体膜来形成具有希望形状的半导体区域，和形成将与半导体区域相接触的源电极和漏电极。

本发明的另一特征在于，通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷至第一膜图案上，通过用激光束照射第一膜图案

和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的源电极和漏电极，在源电极和漏电极上方形成半导体膜，将第二光敏材料涂敷或泄放到半导体膜上，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻半导体膜来形成具有希望形状的半导体区域，在半导体区域上方形成绝缘膜和栅电极。

本发明是一种用于制造电视机的方法，特征在于：通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和第一光致抗蚀剂材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的栅电极，在栅电极上方形成绝缘膜和半导体膜，将第二光敏材料涂敷或泄放到半导体膜上，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻半导体膜来形成具有希望形状的半导体区域，形成将与半导体区域相接触的源电极和漏电极，和形成将连接至漏电极的像素电极。

本发明是一种用于制造电视机的方法，特征在于，通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的栅电极，在栅电极上方形成绝缘膜和第一半导体膜，在第一半导体膜上方形成保护膜，在第一半导体膜和保护膜上方形成第二半导体膜，将第二光敏材料涂敷或泄放到第二半导体膜上，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻第一半导体膜和第二半导体膜来形成具有希望形状的半导体区域，形成将与半导体区域相接触的源电极和漏电极，和形成将与漏电极连接的像素电极。

本发明是一种用于制造电视机的方法，特征在于，通过用微滴泄放方法泄放导电材料来形成第一膜图案，将第一光敏材料泄放或涂敷到第一膜图案上，通过用激光束照射第一膜图案和第一光敏材料相交叠的区域并通过显影来形成第一掩模图案，使用第一掩模图案作为掩模通过蚀刻第一膜图案来形成具有希望形状的源电极和漏电极，在源电极和漏电极上方形成半导体膜，将第二光敏材料涂敷或

泄放到半导体膜，通过用激光束照射第二光敏材料并通过显影来形成第二掩模图案，使用第二掩模图案作为掩模通过蚀刻半导体膜来形成具有希望形状的半导体区域，在半导体区域上方形成绝缘膜和栅电极，以及形成将与漏电极相接触的像素电极。

第一光敏材料和第二光敏材料是负性光敏树脂。

第一光敏材料和第二光敏材料是正性光敏树脂。

第一光敏材料和第二光敏材料中的一种是负性光敏树脂，其另一种是正性光敏树脂。

在本发明中，激光束具有从紫外线到红外线的任一波长。

此外，本发明是具有通过微滴泄放方法形成的布线和连接到布线的电极的半导体器件，特征在于电极具有 $5\ \mu\text{m}$ 或更小的宽度。

本发明是具有被提供有栅电极、栅绝缘膜、半导体区域、源电极和漏电极的薄膜晶体管 and 连接到栅电极的栅布线的半导体器件，特征在于，栅电极具有 $5\ \mu\text{m}$ 或更小的宽度，且通过微滴泄放方法形成栅布线。

本发明是被提供有具有由微滴泄放方法形成的布线的显示器件和连接到布线的电极的电视机，其中电极具有 $5\ \mu\text{m}$ 或更小的宽度。

本发明是被提供有具有薄膜晶体管和连接到栅电极的栅布线的显示器件的电视机，该薄膜晶体管具有栅电极、栅绝缘膜、半导体区域、源电极和漏电极，其中栅电极具有 $5\ \mu\text{m}$ 或更小的宽度，且通过微滴泄放方法形成栅布线。

作为电视机的典型实例，给出了液晶电视机或 EL 电视机。

给出了包括在像素、TFT、场效应晶体管 (FET)、MOS 晶体管、双极型晶体管、有机半导体晶体管、MIM 元件、存储元件、二极管、光电转换元件、电容元件、电阻元件等中的半导体元件。

在本发明中，是半导体器件的典型实例的显示器件意思是使用显示元件即图像显示器件的器件。而且，显示器件包括：具有粘贴有连接器如 FPC (柔性印刷电路)、TAB (自动载带结合) 带、或 TCP (带载封装) 的显示板的模块；具有在其端部提供有印刷线路板的 TAB 带或 TCP 的模块；和具有通过 COG (玻璃上的芯片) 方法直接安装有 IC (集成电路) 或 CPU 的显示元件的模块。

如在本发明中，可用通过直接用激光束照射形成的掩模图案进行蚀刻来形成微小掩模图案，而不使用光掩模。由此，可进行通过微滴泄放方法形成的膜图案

的微制造，且可形成具有微小结构的半导体元件。

当将微滴泄放方法用在形成膜图案中时，可通过改变喷嘴的相对位置将微滴泄放到任意位置，其中喷嘴是包括其膜材料和衬底的微滴的泄放开口。此外，可根据喷嘴直径、微滴泄放量、和喷嘴移动速度与将提供有泄放的微滴的衬底的移动速度之间的相对关系来调整将形成的图案的宽度。因此，可以通过在具有 1m 至 2m 或更大的边的大面积半导体元件衬底上方完全泄放，来以高精度度在希望的部分中形成膜图案。由于可省略使用光掩模的曝光和显影工艺，因此可实现简化工艺和降低成本。

而且，可以通过使用具有微小结构的半导体元件，以低成本高产量制造半导体器件，如具有高孔径比的高集成电路或显示器件，或电视机。

附图说明

图 1A 至 1E 是示出根据本发明形成膜图案的步骤的透视图。

图 2 是示出根据本发明形成膜图案的步骤的表面俯视图。

图 3A 至 3F 是示出根据本发明的半导体器件制造步骤的截面图。

图 4A 至 4E 是示出根据发明的半导体器件制造步骤的截面图。

图 5A 至 5G 是示出根据本发明的半导体器件制造步骤的截面图。

图 6A 至 6E 是示出根据本发明的半导体器件制造步骤的截面图。

图 7A 至 7E 是示出根据本发明的半导体器件制造步骤的截面图。

图 8 是示出根据本发明的激光直接投影装置示意图。

图 9A 至 9C 是示出根据本发明的显示器件驱动电路的安装方法的顶视图。

图 10A 至 10D 是示出根据本发明的显示器件驱动电路的安装方法的截面图。

图 11 是示出电子器件的结构的框图。

图 12 示出了电子器件的实例。

图 13A 和 13B 示出了电子器件的实例。

图 14 示出了根据本发明，在液晶显示板中形成具有 TFT 的扫描线侧驱动电路的情况下的电路结构。

图 15 示出了根据本发明，在液晶显示板中形成具有 TFT 的扫描线侧驱动电路的情况下的电路结构（移位寄存电路）。

图 16 示出了根据本发明，在液晶显示板中形成具有 TFT 的扫描线侧驱动电

路的情况下的电路结构（缓冲电路）。

图 17A 至 17G 是示出了根据本发明的半导体器件制造步骤的截面图。

图 18A 至 18D 是示出了根据本发明的半导体器件制造步骤的截面图。

图 19 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 20 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 21 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 22A 和 22B 示出了能够应用于本发明的液晶点滴方法。

图 23 示出了根据本发明的液晶显示模块的结构。

图 24 示出了能够应用于本发明的微滴泄放装置的结构。

图 25A 和 25B 是示出了根据本发明掩模图案的表面俯视图。

图 26A 至 26D 示出了能够应用于本发明的发光元件的模式。

图 27A 至 27F 是示出了能够应用于本发明的发光显示板的像素结构的等效电路图。

图 28A 至 28C 是示出了根据本发明的发光显示板结构的顶视图和截面图。

图 29A 至 29E 是示出了根据本发明的半导体器件制造步骤的截面图。

图 30A 至 30D 是示出了根据本发明的半导体器件制造步骤的截面图。

图 31A 和 31B 是示出了根据本发明的半导体器件制造步骤的截面图。

图 32 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 33 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 34 是示出了根据本发明的半导体器件制造步骤的顶视图。

图 35A 至 35C 示出了根据本发明的发光显示模块的结构。

具体实施方式

以下，参考附图描述实施本发明的最佳模式。本发明不限于以下的描述。如本领域技术人员所容易理解的，本发明的模式和细节可进行各种改变而不脱离本发明的目的和范围。本发明不被解释和限制于实施模式的以下描述。此外，对于每幅图中的共同部分给出相同的参考数字，且省略了其详细描述。

（实施模式 1）

在本实施例中，参考图 1A 至 1E 和图 2，描述了使用通过用激光束（以下，也称作激光）照射形成的掩模图案来形成狭窄布线的步骤。

图 2 是其中以矩阵形式设置像素 110 的衬底 101 的平面图。在衬底 101 上方

以实线示出用作稍后将形成的半导体元件的栅布线的第三导电层 107。此外，以虚线示出了稍后将形成的半导体元件的源布线、半导体区域、源电极、漏电极、像素电极等。

图 1A 至 1E 是沿着线 A-B 取得的图 2 中的衬底的正面透视图。参考图 1A 至 1E 描述本发明的制造工艺。

通过如图 1A 中示出的微滴泄放方法在衬底 101 上方形成第一导电层 102。

作为衬底 101，可使用玻璃衬底、石英衬底、由如陶瓷等的绝缘材料例如氧化铝制成的衬底、能够耐受后处理的处理温度的热阻塑料衬底、硅晶片、金属板等。此外，可将 320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mm 等的大面积衬底用作衬底 101。

溶解或分散在溶剂中的导体用作将从泄放开口泄放的组合物，作为第一导电层的材料。金属如 Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr 或 Ba 的颗粒、其分散剂纳米颗粒或卤化银微小颗粒可用作导体。可选地，可以使用 ITO（氧化铟锡）、含有氧化硅作为其组分的 ITO、有机铟、有机锡、氧化锌（ZnO）、通常用作透明导电膜等的氮化钛（TiN）。此外，第一导电层可通过叠置由该材料制成的导电层来形成。

关于将被从泄放开口泄放的组合物，考虑到特定电阻值，优选使用溶解或分散在一溶剂中的金、银和铜中的任一种材料。更优选使用低电阻率且便宜的银或铜。当使用银或铜时，可另外提供阻挡膜作为杂质测量。关于溶剂，可使用酯如醋酸丁酯和醋酸乙酯、醇如异丙醇和乙醇、丁酮或丙酮等的有机溶剂。

在此，在使用铜作为布线的情况下，优选将含有氮的绝缘或导电材料如氮化硅、氮氧化硅、氮化铝、氮化钛或氮化钽（TaN）用作阻挡膜，且该材料通过微滴泄放方法形成。

用于微滴泄放方法的组合物的粘度优选从 5mPa·s 至 20mPa·s。这是由于能够防止组合物被干燥或可以从泄放开口流畅地泄放组合物。组合物的表面张力优选是 40mN/m 或更小。注意，可根据将要使用和意图使用的溶剂来适当地调整组合物的粘度等。例如，其中在溶剂中溶解或分散了 ITO、含有氧化硅作为组分的 ITO、有机铟或有机锡的组合物的粘度可从 5mPa·s 至 20mPa·s，其中在溶剂中溶解或分散了银的组合物的粘度可从 5mPa·s 至 20mPa·s，且其中在溶剂中溶解或分散了金

的组合物的粘度可从 10mPa·s 至 20mPa·s。

尽管其取决于每个喷嘴的直径、图案的希望形状等，但是为了防止阻塞喷嘴并制造高精度图案的目的，导体的颗粒直径优选制作得尽可能小。优选地，导电材料的颗粒直径为 0.1 μm 或更小。通过公知的方法如电解方法、雾化方法、湿式减小方法 (wet reducing method) 等形成组合物，且其颗粒尺寸通常约从 0.5 μm 至 10 μm 。然而，当使用气相蒸发方法时，由分散剂保护的纳米分子是微小的，约为 7nm。当纳米颗粒的每个表面覆盖有涂层时，纳米颗粒在溶剂中并不粘结，且在室温下均匀地分散在溶剂中，并显示出与液体相似的特性。因此，优选使用涂层。

可在降低的压力下进行泄放组合物的步骤。这是由于在从泄放组合物直到组合物落在将被处理的物体上的周期期间蒸发组合物的溶剂，并由此，可省略或缩短稍后步骤的干燥和烘焙组合物。在泄放溶液之后，根据溶液的种类，通过激光照射、快速热退火、加热炉等，在常压下或减压下进行干燥和烘焙步骤中的一个或两个步骤。干燥和烘焙中的每个步骤都是热处理步骤。例如，在 100°C 下进行干燥三分钟，并在从 200°C 到 350°C 的温度下进行烘焙 15 分钟到 120 分钟，其每一个都具有不同的目的、温度和周期。加热衬底以更好地进行干燥和烘焙步骤。当时加热衬底的温度取决于衬底的材料等，但是将其设置成从 100°C 到 800°C (优选从 200°C 到 350°C)。根据上述步骤，通过在溶液中蒸发溶剂或化学去除分散剂并硬化和缩减周围的树脂来加速熔化和焊接。在氧气气氛、氮气气氛或空气气氛中进行上述步骤。优选在氧气气氛中进行上述步骤，在氧气气氛中容易去除其中溶解或分散金属元素的溶剂。

可将连续波或脉冲波气体激光器或固体激光器用于激光照射。可给出准分子激光器、YAG 激光器等作为气体激光器，和可给出使用掺杂有 Cr、Nd 等的 YAG、YVO₄ 等的晶体的激光器作为固体激光器。注意，优选使用与激光的吸收系数相关的连续波激光。而且，可使用组合了脉冲波和连续波的所谓的混合激光照射方法。然而，优选在几微秒至几十秒内瞬间进行激光照射的热处理，这取决于衬底的热阻。使用红外灯或在惰性气体气氛中发出从紫外线到红外线的光的卤素灯，通过快速升高温度和加热几微秒至几分钟来进行快速热退火 (RTA)。由于瞬间进行该处理，因此该处理具有仅在顶表面上的薄膜被充分地加热且不影响底层膜的优点。

在此,通过选择性泄放含有 Ag 的组合物(以下,称作 Ag 胶)和用如上所述的激光束照射或热处理适当地干燥或烘焙来形成具有从 600nm 至 800nm 厚度的第一导电层。当在 O₂ 气氛中进行烘焙时,有机材料如包含在 Ag 胶中的胶合剂(热固性树脂)分解,且获得了几乎不包含有机材料的 Ag 膜。此外,可将膜表面制作成平滑。由于通过在减压下泄放 Ag 胶来蒸发胶中的溶剂,因此可省略稍后的热处理或可缩短热处理时间。

在该实施模式中,形成包括银作为主要组分的导电层作为第一膜图案。注意,形成导电层,以使导电细粒三维地且不规则地相互交叠。即,导电膜由三维粘结颗粒构成。因此,导电层的表面微不平坦。此外,熔融颗粒以形成团,这取决于加热导电层的温度和时间。该团根据加热导电层的温度和时间而增加尺寸。在这种情况下,导电层的表面变得明显不平坦。注意,在一些情况下,颗粒熔融的区域可具有多晶结构。

在该实施模式中,描述了第一导电层;然而,可适当地应用半导体层或绝缘层来代替导电层。

随后,将光敏树脂 103 泄放或涂敷到第一导电层 102 上,如图 1B 中所示。将对从紫外光至红外光光敏感的负性光敏树脂或正性光敏树脂用作光敏树脂。将光敏树脂材料如环氧树脂、丙烯树脂、酚醛树脂、酚醛清漆树脂、三聚氰胺树脂或聚氨酯树脂用作光敏树脂。可选地,可以使用光敏有机材料如苯并环丁烯、聚对二甲苯基、flare 或聚酰亚胺。而且,作为典型正性光敏树脂给出具有酚醛清漆树脂和是光敏剂的萘醌二嗪农化合物的光敏树脂,作为典型的负性光敏树脂给出具有基础树脂和二苯基硅二醇(diphenylsilanediol)、酸发生剂等的光敏树脂。在该实施模式中,使用负性光敏树脂。

随后,通过使用激光束直接投影装置用激光束 104 照射光敏树脂 103。在该实施模式中,通过在图中箭头所示方向移动的衬底来进行激光束照射。

在此,参考图 8 描述激光束直接投影装置。如图 8 中所示,激光束直接投影装置 1001 包括:个人计算机(以下称作 PC) 1002,用于在用激光束照射中进行各种类型的控制;激光振荡器 1003,用于输出激光束;激光振荡器 1003 的电源 1004;光学系统(ND 滤波器) 1005,用于衰减激光束;声光调制器(AOM) 1006,用于调制激光束的强度;光学系统 1007,具有用于放大或减小激光束的横截面的透镜,用于改变光路的平面镜等;衬底移动机械装置 1009,具有 X 台和 Y 台;

D/A 转换器 1010, 用于将从 PC 输出的控制数据转换成数字 / 模拟; 驱动器 1011, 用于根据从 D/A 转换器输出的模拟电压控制声光调制器 (AOM) 1006; 和驱动器 1012, 用于输出驱动衬底移动机械装置 1009 的驱动信号。

能够振荡紫外光、可见光或红外光的激光振荡器可用作激光振荡器 1003。KrF、ArF、XeCl、Xe 等的准分子激光振荡器、He、He-Cd、Ar、He-Ne、HF 等的气体激光振荡器、使用晶体如掺杂有 Cr、Nd、Er、Ho、Ce、Co、Ti 或 Tm 的 YAG、YVO₄、YLF 或 YALO₃ 的固体激光振荡器、GAN、GaAs、GaAlAs、InGaAsP 的半导体激光振荡器等可用作激光振荡器。注意, 优选将基波的第二至第五谐波的任一个用于固体激光振荡器。

随后, 描述了一种用于使用激光束直接投影装置将光敏材料暴露到光中的方法。当将衬底 1008 安装到衬底移动机械装置 1009 上时, PC 1002 通过图中未示出的照相机来检测在衬底上标记的标记物的位置。接下来, PC 1002 基于检测的标记物的位置数据和预先输入的投影图案数据来产生移动衬底移动机械装置 1009 的移动数据。其后, PC 1002 通过驱动器 1011 控制来自声光调制器 (AOM) 1006 的输出光量。因此, 在通过光学系统 (ND 滤光器) 1005 衰减了自激光振荡器 1003 输出的激光束之后, 通过声光调制器 (AOM) 1006 将光量控制为预定量。另一方面, 自声光调制器 (AOM) 1006 输出的激光束的光路和波束形状通过光学系统 1007 而改变, 和通过透镜聚集激光束。之后, 用波束照射涂敷到衬底的光敏材料并将其暴露到光。此时, 根据通过 PC 1002 产生的移动数据, 将衬底移动机械装置 1009 的移动控制在 X 方向和 Y 方向。因此, 用激光束照射预定部分, 并进行光敏材料的曝光。

因此, 在用如图 1C 中示出的激光束照射的区域中形成掩模图案 105。由于在此使用负性光敏树脂, 因此用激光束照射的区域变成掩模图案。当激光束扫描了一次时, 掩模图案的宽度对应于激光束的宽度。由此, 发射出具有较短波长的激光束, 以形成具有微小宽度的掩模图案。

在此, 移动衬底, 并用激光束选择性照射; 然而, 本发明不限于此。可通过在 X-Y 轴方向上进行激光束扫描来发射出激光束。在这种情况下, 优选将光学多面镜或电流计镜 (galvanometer mirror) 用在光学系统 1007 中。

随后, 使用掩模图案 105 作为掩模来通过公知方法如干法蚀刻或湿法蚀刻来蚀刻第一导电层 102。结果, 形成具有狭窄宽度的第二导电层 106, 如图 1D 中所

示。注意，可将第二导电层 106 用作稍后的半导体元件的栅电极。

然后，通过微滴泄放方法来泄放第三导电层 107，如图 1E 中所示。形成该第三导电层 107，以部分交叠第二导电层 106。之后，在第三导电层上进行干燥和烘焙中的一个或两个步骤。

根据上述步骤，形成了具有微小宽度的膜图案和具有微小宽度的栅极布线。

(实施模式 2)

以下描述了一种用于制造半导体元件的方法。使用 TFT 作为半导体元件描述了以下的实施模式；然而，本发明不限于此。可以使用有机半导体晶体管、二极管、MIM 元件、存储元件、二极管、光电转换元件、电容元件、电阻元件等。

在该实施模式中，参考图 3A 至 3F 描述了沟道蚀刻型 TFT 作为半导体元件的制造方法，其中沟道蚀刻型 TFT 是反向交错型（底栅型）TFT 中的一种。

如图 3A 中所示，在衬底 101 上方形成第一导电层 302。将微滴泄放方法用作第一导电层 302 的形成方法。此外，可将与实施模式 1 中描述的第一导电层 102 相同的导电材料适当地用作第一导电层的材料。

在形成第一导电层 302 之前，优选在衬底 301 的表面上方形成通过溅射方法或蒸发方法用金属材料如 Ti（钛）、W（钨）、Cr（铬）、Ta（钽）、Ni（镍）、或 Mo（钼）或其氧化物形成的基层。将该基层形成为从 0.01nm 至 10nm 的厚度，但是由于其形成得非常薄，因此其不必具有层结构。注意，提供该基层以形成具有良好粘附性的第一导电层，且当获得了足够的粘附性时可将其省略。在使用导电膜作为基层的情况下，可使用第一掩模图案以及第一导电层来蚀刻基层。

随后，将第一光敏树脂 103 泄放或涂敷到第一导电层 302 上。在该实施模式中，通过微滴泄放方法将负性光敏树脂泄放到第一导电层上。然后，用激光束 104 部分地照射光敏树脂以暴露于光并显影，由此形成图 3B 中示出的第一掩模图案 311。

接下来，使用第一掩模图案 311 作为掩模来蚀刻第一导电层 302，以形成栅电极 321，如图 3C 中所示。在此，通过干法蚀刻来蚀刻第一导电层。之后，通过使用去除溶液的处理、使用氧的灰化处理等来去除第一掩模图案。

随后，在衬底和栅电极上顺序形成第一绝缘膜 322、第一半导体膜 323 和第二半导体膜 324。第一绝缘膜 322、第一半导体膜 323 和第二半导体膜 324 的每一个分别用作稍后将形成的 TFT 的栅绝缘膜、沟道形成区、源 / 漏区。

通过薄膜形成方法如等离子体 CVD 法或溅射方法将第一绝缘膜 322 形成为氮化硅、氧化硅或含有硅的其他绝缘膜的单层，或具有其叠置结构。此外，第一绝缘膜优选具有自一侧与栅电极接触的氮化硅膜（氮氧化硅膜）、氧化硅膜和氮化硅膜（氮氧化硅膜）的叠置结构。由于在该结构中栅电极与氮化硅膜接触，因此可防止由于氧化引起的退化。

通过使用具有选自非晶半导体、半非晶半导体（也称作 SAS）、微结晶半导体和结晶半导体的任一状态的半导体的膜来形成第一半导体膜 323，在半非晶半导体中非晶状态和结晶状态混合，在微结晶半导体中在非晶半导体中可观测到从 0.5nm 至 20nm 的晶粒。具体地，其中可观测到从 0.5nm 至 20nm 的晶粒的微结晶状态称作微晶（ μc ）。在任一情况下，可使用厚度从 10nm 至 60nm 的主要含有硅、硅锗（SiGe）等的半导体膜。

SAS 意思是具有非晶结构和结晶结构（包括单晶和多晶）之间的中间结构并具有在自由能方面稳定的第三状态的半导体。该 SAS 包括具有短程有序和晶格畸变的结晶区。在膜中的至少部分区域中可观测到从 0.5nm 至 20nm 的结晶区。当含有硅作为主要成分时，拉曼光谱转移至低于 520cm^{-1} 的频率侧。在 X 射线衍射中观测到将由硅的晶格引起的（111）或（220）的衍射峰。此外，SAS 含有至少 1 原子%或更多的氢或卤素以终结悬挂键。

SAS 可通过对硅化物气体进行辉光放电分解来获得。作为典型的硅化物气体给出 SiH_4 。此外， Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等也可用作硅化物气体。可用氢或氟、或氢或氟和氦、氩、氮、和氖中的稀有气体的一种或多种来稀释硅化物气体，从而容易形成 SAS。此时，优选稀释硅化物气体，以使稀释比从 10 倍到 1000 倍。可选地，SAS 可通过使用 Si_2H_6 和 GeF_4 和使用用氦气稀释的方法来形成。通过辉光放电分解形成膜优选在减压下进行，并且可以在接近从 0.1Pa 到 133Pa 范围的压力下进行。可以提供从 1MHz 到 120MHz、优选从 13MHz 到 60MHz 的高功率以进行辉光放电。衬底加热温度优选为 300°C 或更少，且推荐的衬底加热温度从 100°C 到 250°C 。

可通过由加热或激光照射来结晶非晶半导体膜来形成结晶半导体膜。可选地，结晶半导体膜可直接形成。在这种情况下，可通过使用氟基气体如 GeF_4 或 F_2 以及硅烷基气体如 SiH_4 或 Si_2H_6 并利用加热或等离子体来直接形成结晶半导体膜。

第二半导体膜 324 是导电的,且在形成 n 沟道 TFT 的情况下添加通常为磷或砷的属于族 15 的元素。在形成 p 沟道 TFT 的情况下添加通常为硼的属于族 13 的元素。通过等离子体 CVD 方法,使用添加有包括属于族 13 或 15 的元素如硼、磷或砷的气体的硅化气体,来形成第二半导体膜。在形成半导体膜之后,将包括属于族 13 或 15 的元素的溶液涂敷到半导体膜上并用激光束照射;由此,可形成导电的第二半导体膜。作为激光束。可适当地使用从公知的脉冲波激光器或连续波激光器发出的激光束。

随后,将第二光敏树脂 331 泄放或涂敷到第二半导体膜 324 上,如图 3D 中所示。在此,通过微滴泄放方法来泄放负性光敏树脂,以形成第二光敏树脂 331。

接下来,用激光束 332 照射第二光敏树脂 331,并将其显影以形成图 3E 中所示的第二掩模图案 341 和 342。在该实施模式中,将负性抗蚀剂用作第二光敏树脂;因此,在用激光束 332 照射的区域中形成第二掩模图案 341 和 342。

然后,通过使用第二掩模图案 341 和 342 来蚀刻第二半导体膜 324,以形成第一半导体区域(源/漏区) 351 和 352。之后,去除第二掩模图案。

根据相似的步骤,泄放或涂敷、用激光束照射和显影第三光敏树脂以形成第三掩模图案。通过使用第三掩模图案来蚀刻第一半导体层 323,以形成第二半导体区 353。

由 Cl_2 、 BCl_3 、 SiCl_4 、 CCl_4 等为代表的氯基气体、以 CF_4 、 SF_6 、 NF_3 、 CHF_3 等为代表的氟基气体或 O_2 可用作第一半导体膜和第二半导体膜的蚀刻气体。

然后,通过用微滴泄放方法泄放导电材料,在第一半导体区 351 和 352 上方形成源/漏电极 354 和 355。可将溶解或分散在溶剂中的用于第一导电层 302 的相似材料用作导电材料。在此,选择性泄放 Ag 胶,并如上所述适当地进行激光束照射或通过热处理的干燥和烘焙。因此,形成具有厚度从 600nm 到 800nm 的每个电极。

可选地,通过溅射方法等预先形成导电膜,并通过微滴泄放方法形成光敏材料。之后,通过用激光照射光敏材料以形成图案和通过蚀刻来形成电极。在这种情况下,使用正性光敏材料。

随后,优选在源/漏电极 354 和 355 上方形成钝化膜。通过薄膜形成方法如等离子体 CVD 方法或溅射方法,使用氮化硅、氧化硅、氧化氮化硅、氮氧化硅、氮氧化铝、氧化铝、金刚石类碳(DLC)、氮化碳(CN)或其它绝缘材料来形成

钝化层。

根据上述步骤，可制造沟道蚀刻型 TFT。

(实施模式3)

参考图 4A 至 4E 在本实施模式中描述制造沟道保护型(沟道步进型) TFT 的步骤。

与在实施模式 2 中相同，在进行图 4A 和 4B 中示出的步骤之后，如图 4C 中所示在衬底 101 上方形成栅电极 321、第一绝缘膜 322 和第一半导体膜 323。

随后，在与栅电极 321 交叠的第一半导体膜 323 上方的区域中形成保护膜 401。优选通过使用热阻高分子量材料形成保护膜。优选使用具有芳香环或杂环作为主链、具有少量脂肪族部分、并包括高极性杂原子基团的高分子量材料。作为这种高分子量材料的典型实例，给出聚酰亚胺、聚苯并咪唑等。在使用聚酰亚胺的情况下，从喷嘴泄放含有聚酰亚胺的组合物至第一半导体膜 323，之后，在 200 °C 下烘焙 30 分钟以形成保护膜。

然后，与在实施模式 2 中相同，形成第二半导体膜(导电半导体膜) 324。与实施模式 2 中相同，形成第二光敏树脂 331。用激光束 332 照射第二光敏树脂，并对其显影以形成图 4D 中示出的第二掩模图案 411 和 412。

通过使用第二掩模图案 411 和 412，蚀刻第二半导体膜以形成第一半导体区(源/漏区) 413 和 414；此外，蚀刻第一半导体膜以形成第二半导体区(沟道形成区) 415。此时，由于在第一半导体膜上方形成了保护膜 401，因此，不蚀刻与栅电极交叠的第一半导体膜的区域。

随后，形成源/漏电极 354 和 355，如图 4E 中所示。

根据上述步骤，可形成沟道保护型 TFT。由于将保护膜 401 用作沟道保护膜，因此在蚀刻添加有杂质的半导体膜中，可保护将成为沟道区的第一半导体膜不受由于过蚀刻等的损伤。这使得可以获得具有稳定特性、具有较高迁移率的 TFT。

(实施模式4)

参考图 5A 至 5G 在该实施模式中描述制造交错 TFT 的步骤。

在衬底 101 上方形成第一导电层 302，如图 5A 中所示。接下来，将第一光敏树脂 501 涂敷或泄放到第一导电层上。在此，将正性光敏用作第一光敏树脂。然后，用激光束 104 照射第一光敏树脂。这里用激光束 104 照射稍后将成为沟道形成区的区域。之后，进行显影以形成第一掩模图案 511 和 512，如图 5B 中所示。

通过使用第一掩模图案 511 和 512 作为掩模来蚀刻第一导电层 302，以形成源 / 漏电极 513 和 514。之后，去除第一掩模图案。

随后，形成第一半导体膜，并将第二光敏树脂涂敷或泄放到第一半导体膜上，并然后用激光束照射和显影以形成第二掩模图案 521 和 522。通过使用第二掩模图案作为掩模来蚀刻第一半导体膜以形成第一半导体区 523 和 524（源 / 漏区）。在此，第一半导体膜是导电的半导体膜且可通过使用与实施模式 2 中描述的第二半导体膜 324 相似的材料形成。此外，将正性光敏树脂用作第二光敏树脂（图 5C）。之后，去除第二掩模图案。

形成第二半导体膜，并将第三光敏树脂涂敷或泄放到第二半导体膜上，并然后用激光束照射和显影，以形成第三掩模图案 531。通过使用第三掩模图案作为掩模来蚀刻第二半导体膜，以形成第二半导体区 532。在此，通过使用与实施模式 2 中描述的第一半导体膜 323 相似的材料形成第二半导体膜。将负性光敏树脂用作第三光敏树脂（图 5D）。然后，去除第三掩模图案。

随后，形成第一绝缘膜 541，如图 5E 中所示。通过使用与实施模式 2 中描述的第一绝缘膜 541 相似的材料形成第一绝缘膜。将第二导电膜泄放到第一半导体区（源 / 漏区）之间。将第四光敏树脂涂敷或泄放到其上，并然后用激光束照射并显影，以形成第四掩模图案。通过使用第四掩模图案作为掩模来蚀刻第二导电层，以形成栅电极 542。在此，可通过使用与第一导电层 302 相似的材料形成第二导电层。将负性光敏树脂用作第四光敏树脂。然后，去除第四掩模图案。

随后，将第五光敏树脂 543 整体涂敷在衬底上方，并用激光束 544 照射稍后将形成接触孔的区域，并对其显影，以形成第五掩模图案 551，如图 5F 中所示。通过使用第五掩模图案作为掩模来蚀刻第一绝缘膜，以暴露出源 / 漏区 513 和 514，并形成栅绝缘膜 552。在此，将正性光敏树脂用作第五光敏树脂。然后，去除第五掩模图案。

随后，泄放第三导电层 561 和 562，如图 5G 中所示。

根据上述步骤，形成了交错式 TFT。

（实施模式 5）

参考图 6A 至 6E 在本实施模式中描述了具有顶栅结构的 TFT 的制造方法。

在衬底 101 上方形成第一绝缘膜 582，如图 6A 中所示。提供第一绝缘膜以防止来自衬底 101 的杂质进入到稍后将形成的 TFT 中。通过公知的方法如 PVD

方法或 CVD 方法形成膜如氧化硅膜、氮化硅膜或氮氧化硅膜作为第一绝缘膜。当通过使用通常为石英等的这种材料形成衬底 101 时，不需要形成第一绝缘膜 582，这种材料使得来自衬底 101 的杂质不进入 TFT 中。

在第一绝缘膜 582 上方形成半导体膜 583，并将第一光敏树脂 584 涂敷或泄放到半导体膜上。用激光束 104 照射第一光敏树脂并将其显影，以形成第一掩模图案 585，如图 6B 中所示。可通过使用与实施模式 2 中描述的第一半导体膜 323 相似的材料形成该半导体膜。

随后，通过使用第一掩模图案作为掩模蚀刻半导体膜，以形成半导体区 586。之后，去除第一掩模图案。

在半导体区上方形成栅绝缘膜 587，并在栅绝缘膜 587 上方形成第一导电层 588，如图 6C 中所示。通过适当地使用与实施模式 2 中描述的第一导电层 302 的那些相似的材料和相似的制造步骤来形成第一导电层。将第二光敏树脂 589 泄放或涂敷到第一导电层上。用激光束 590 照射其稍后将形成栅电极的区域并将其显影，以形成第二掩模图案 591，如图 6D 中所示。

通过使用第一掩模图案 591 作为掩模来蚀刻第一导电层 588，以形成栅电极 592。然后，去除第一掩模图案。

使用栅电极作为掩模，用属于族 13 或 15 的杂质元素来掺杂半导体区，以形成源 / 漏区 593 和 594，如图 6E 中所示。参考数字 595 表示沟道形成区。

注意，可通过由微滴泄放方法来部分泄放包括属于族 13 或 15 的杂质元素的溶液到图 6B 中示出的半导体区 586 上，和然后用激光束照射溶液来形成源 / 漏区。在这种情况下，将包括属于族 13 或 15 的杂质元素的溶液泄放到稍后将成为源 / 漏区的半导体区上。

随后，形成第二绝缘膜（层间绝缘膜）596。根据实施模式 4 中描述的这种步骤，形成掩模图案并蚀刻第二绝缘膜和栅绝缘膜以形成接触孔。之后，形成导电膜 597 和 598。

根据上述步骤，可形成具有顶栅结构的 TFT。

（实施模式 6）

参考图 7A 至 7E 在本实施模式中描述不同于实施模式 4 和 5 的形成接触孔的方法。

根据实施模式 4，形成交错式的 TFT，如图 7A 中所示。在此，衬底 101 被

提供有源 / 漏电极 513 和 514、第一半导体区 523 和 524、形成在源 / 漏电极之间的第一半导体区上方的第二半导体区 532、第一绝缘膜 541 和栅电极 542。

通过微滴泄放方法将形成了液体排斥表面的溶液泄放到源 / 漏电极与第一绝缘膜 541 交叠的区域上, 以形成第一掩模图案 571 和 572, 如图 7B 中所示。

通过使用形成了液体排斥表面的溶液来形成第一掩模图案。例如, 将表达为化学式 $R_n-Si-X_{(4-n)}$ ($n=1, 2,$ 或 3) 的硅烷偶联剂用作形成了液体排斥表面的溶液组合物的实例。在此, R 表示含有相当惰性的基团如烷基的物质。用通过与羟基缩合而可键合或在衬底表面上的吸附水的水解基团来形成 X , 如卤素、甲氧基团、乙氧基团或醋酸基团。

此外, 液体排斥性可通过使用含有氟烷基团作为 R 的氟基硅烷偶联剂 (氟基硅烷 (以下, 称作 FAS)) 来进一步增强, 其作为硅烷偶联剂的典型实例来给出。FAS 的 R 具有由 $(CF_3)(CF_2)_x(CF_2)_y$ (x : 在从 0 到 10 范围内的整数, 和 y : 从 0 到 4 范围内的整数) 表达的结构。当多个 R_s 或 X_s 与 Si 组合时, R_s 或 X_s 可以全部相同或相互不同。作为 FAS, 通常给出十七碳氟四氢化癸基三乙氧基甲硅烷、十七碳氟四氢化癸基三氯硅烷、十三碳氟四氢化辛基三氯硅烷、三氟丙基三甲氧基硅烷等。

形成液体排斥表面的溶剂, 例如, 烃基溶剂或四氢呋喃如 n 戊烷、 n 己烷、 n 庚烷、 n 辛烷、 n 癸烷、二环戊烷、苯、甲苯、二甲苯、四甲基苯、茚、四氢化萘、十氢化萘或异三十烷用作形成液体排斥表面的溶液的溶剂。

此外, 具有氟碳链的材料 (氟基树脂) 能用作形成液体排斥表面的溶液组合物的实例。作为氟基树脂, 可使用聚四氟乙烯 (PTFE)、全氟代烷氧基链烷 (PFA)、全氟代乙烯基-丙烯共聚物 (PFEP)、乙烯基-四氟乙烯共聚物 (ETFE)、聚偏二氟乙烯 (PVDF)、聚三氟氯乙烯 (PCTFE)、乙烯-三氟氯乙烯共聚物 (ECTFE)、聚四-氟代乙烯-全氟代二恶茂共聚物 (TFE/PDD)、聚氟乙烯 (PVF) 等。

可将不形成液体排斥表面 (即, 形成了亲液表面) 的有机材料用于掩模图案。在这种情况下, 用 CF_4 等离子体等处理有机材料以形成液体排斥表面。例如, 可使用其中水溶性树脂如聚乙烯醇 (PVA) 混合到溶剂如 H_2O 中的材料。而且, 可组合使用 PVA 和另一种水溶性树脂。即使在掩模图案具有液体排斥表面的情况下, 也可通过进行等离子体处理等来进一步增强液体排斥性。

随后, 涂敷或泄放形成了亲液表面的溶液以形成第二掩模图案 573 至 575。

作为形成了亲液表面的溶液的典型实例，给出有机树脂如丙烯酸树脂、聚酰亚胺树脂、三聚氰胺树脂、聚酯树脂、聚碳酸酯树脂、酚醛树脂、环氧树脂、聚缩醛、聚醚、聚氨酯、聚酰胺（尼龙）、呋喃树脂或邻苯二甲酸二烯丙基树脂、硅氧烷或聚硅氧烷。而且，可使用极性溶剂的溶液如水、乙醇、醚、二甲基甲酰胺、二甲基乙酰胺、二甲基亚砷、N-甲基吡咯烷酮、六甲基磷酰胺、氯仿或二氯甲烷。可将微滴泄放方法、喷墨方法、旋涂方法、辊涂方法、槽涂方法等用作涂敷第二掩模图案的溶液的方法。

由于第一掩模图案 571 和 572 具有液体排斥表面，因此在第一掩模图案的外部周边中，即，在没有形成第一掩模图案的区域中，形成第二掩模图案 573 至 575。

代替上述步骤，可通过在干燥第一掩模图案的溶剂之后涂敷形成亲液表面的溶液来形成第二掩模图案。在这种情况下，由于第一掩模图案 571 和 572 具有液体排斥表面，因此第二掩模图案 573 至 575 形成于第一掩模图案的外部周边中，即形成于没有形成第一掩模图案的区域中。此外，第一掩模图案的组合物残留在第一绝缘膜 541 的表面上或渗透到该膜中。

随后，通过使用第二掩模图案作为掩模来蚀刻第一掩模图案 571 和 572 和第一绝缘膜 541，来部分地暴露出源 / 漏电极，如图 7C 中所示。参考数字 581 表示栅绝缘膜。

在去除了第二掩模图案之后，形成导电层 561 和 562，如图 7D 中所示。

注意，可将第二掩模图案 573 至 575 用作层间绝缘膜，而不需将其去除，且然后，形成导电层 561 和 562，如图 7E 中所示。

（实施模式 7）

在本实施模式中描述了可在上述实施模式中用于图案形成的微滴泄放装置。在图 24 中，在衬底 1800 上以虚线示出将形成一个面板的区域 1830。

图 24 示出了用于形成图案如布线的微滴泄放装置的一个模式。微滴泄放装置 1805 具有头部，且该头部具有多个喷嘴。本实施模式中描述了具有三个头部（1803a、1803b 和 1803c）的情况，其中三个头部的每一个都提供有十个喷嘴。然而，根据处理区域、步骤等来设置喷嘴和头部的数目。

头部连接到控制装置 1807，且控制装置通过计算机 1810 来控制头部，以投影当前图案。可通过例如使用标记 1811 作为参考点来确定投影位置，其中标记 1811 形成于固定在台 1831 上的衬底 1800 等上方。可选地，可通过使用衬底 1800

的边缘作为参考点来确定投影的位置。参考点通过成像装置 1804 如 CCD 来检测，并通过图像处理装置 1809 来将其转换成数字信号。然后，通过计算机 1810 来识别该数字信号，并产生控制信号和将其传输到控制装置 1807。当以这种方式投影图案时，图案形成面和喷嘴尖端之间的间距设置成从 0.1cm 到 5cm、优选从 0.1cm 到 2cm、更优选接近 0.1cm。微滴的着陆精确度通过使该间距更短来提高，如上所述。

此时，将在衬底 1800 上方形成的图案信息存储在存储介质 1808 中，且基于该信息将控制信号传输到控制装置 1807，以分别控制头部 1803a、1803b 和 1803c。换句话说，可以从头部 1803a、1803b 和 1803c 的每个喷嘴泄放包括不同材料的微滴。例如，头部 1803a 和 1803b 的喷嘴可泄放包括绝缘膜材料的微滴，头部 1803c 的喷嘴可泄放包括导电膜材料的微滴。

而且，还可独立控制头部的喷嘴。由于可以独立控制喷嘴，因此可以从特定的喷嘴泄放包括不同材料的微滴。例如，一个头部 1803a 可提供有泄放包括导电膜材料的微滴的喷嘴和泄放包括绝缘膜材料的微滴的喷嘴。

在大面积上进行微滴泄放处理的情况下，如层间绝缘膜的形成步骤，优选从所有喷嘴泄放包括层间绝缘膜材料的微滴。而且，可以从多个头部的所有喷嘴泄放包括层间绝缘膜材料的微滴。因此，可提高生产量。自然，在层间绝缘膜形成步骤中，可通过从一个喷嘴泄放包括层间绝缘膜材料的微滴和通过使得喷嘴多次扫描衬底来在大面积上进行微滴泄放处理。

在大的母板玻璃上的图案形成可通过以 Z 字形移动头部或往复移动头部来进行。此时，可使头部以多次相对扫描衬底。当头部扫描到衬底时，优选头部向移动方向倾斜。

当多个面板由大的母板玻璃形成时，头部优选具有等于一个面板的宽度的宽度。这是由于图案可以形成在通过移动头部一次形成一个面板的区域 1830 中；由此，可预期提高生产量。

头部可具有比面板的宽度窄的宽度。此时，具有狭窄宽度的多个头部可串联排列以具有等于一个面板的宽度的宽度。可通过串联排列具有狭窄宽度的多个头部来防止随着头部宽度变得越来越宽而涉及到的头部弯曲的发生。自然，可通过移动具有窄宽度的头部多次来形成图案。

优选在减压下进行通过如上所述的微滴泄放方法进行的泄放溶液微滴的步

骤。这是由于在从泄放溶液直到溶液落在将被处理的物体上的周期期间蒸发溶液的溶剂，并由此，可省略溶液的干燥和烘焙这两个步骤。由于没有在导体的表面上形成氧化膜等，因此优选在减压下进行该步骤。此外，可以在氮气气氛或有机气体气氛中进行滴下溶液的步骤。

可将压电方法用作微滴泄放方法。由于压电方法具有较高墨水微滴可控制性和墨水选择的高自由度，因此该压电方法还用于喷墨印刷机。注意，压电方法包括弯曲机型（通常，MLP（多层压电）型）、活塞型（通常，MLChip（多层陶瓷超集成压电部分）型）、侧壁型和顶壁型。可选地，使用制得加热元件的所谓气泡喷墨方法（bubble jet method）（热法）的微滴泄放方法产生热以产生气泡，由此根据溶液的溶剂使用推出溶液。

[实施例1]

参考图25A和25B在本实施例中描述了通过使用激光形成的掩模图案。

将厚度为1.5 μm 的正性光敏树脂涂敷到衬底上，并通过在90 $^{\circ}\text{C}$ 下加热90秒来临时烘焙。将具有光敏剂的酚醛清漆树脂用作正性光敏树脂。

随后，用激光照射正性光敏树脂，并将其暴露于光。此时对于激光振荡器使用连续波Nd:YVO₄。从激光振荡器发出的激光具有532nm的波长和尺寸为300 μm ×20 μm 的光斑。

之后，通过使用2.38%的四乙胺氢氧化物（TMAH）来显影正性光敏树脂。

表1示出了参考激光能量和台的移动速度是否进行了显影的结果。

表1.激光能量、台的移动速度和正性光敏树脂的显影之间的关系

激光能量 (W)	台移动速度 (cm/sec)	显影
6	50	是
	40	是
	30	是
	25	是
8	100	是
	75	是
	50	是
	40	是

如表1中所示,当激光能量是6W时,可在从25cm/秒至50cm/秒的台移动速度下进行显影,并且当激光能量是8W时可在从40cm/秒至100cm/秒的台移动速度下进行显影。

图25A示出了用激光照射和以6W的激光能量和25cm/秒的台移动速度显影的正性光敏树脂的表面,其是用光学显微镜(反射明视场模式)观测的。图25B是图25A的示意图。与没有用激光照射的区域1900相对比,在用激光照射的区域1901中形成宽度接近400 μm 的沟槽。当用针式表面测量仪DEKTAK³ST(由ULVAC公司制造)时,沟槽的深度是1.5 μm 。

[实施例2]

接下来,参考图17A至21描述用于制造有源矩阵衬底和具有其的显示板的方法。将液晶显示板用作显示板来描述本实施例。图17A至17G以及图18A至18D概略地示出了像素部分和连接端子部分的纵断面结构。图19至21示出了对应于线A-B和线C-D的平面结构。

如图17A中所示,在400 $^{\circ}\text{C}$ 的温度下氧化衬底800的表面,以形成具有100nm厚度的绝缘膜801。绝缘膜用作稍后将形成的导电膜的蚀刻停止膜。随后,通过微滴泄放方法在绝缘膜801上方形成第一导电膜802,和通过微滴泄放方法将第一光敏树脂803泄放到第一导电层。然后,用激光804照射第一光敏树脂并对其显影以形成第一掩模图案805。

由Asahi Glass公司制造的AN100玻璃衬底用作衬底800。作为第一导电层802,泄放Ag(银)颗粒分散在其中的溶液,并通过在100 $^{\circ}\text{C}$ 下加热30分钟来将其干燥,之后在具有10%氧浓度的气氛中通过在230 $^{\circ}\text{C}$ 下加热一个小时来烘焙。作为第一光敏树脂803,通过微滴泄放方法来泄放负性光敏树脂,对其干燥,然后临时烘焙。从Nd:YVO₄激光器发出的激光用作激光804。

随后,通过使用第一掩模图案来部分地蚀刻第一导电层以形成栅布线层811,如图17C中所示。通过使用去除溶液来去除第一掩模图案。通过微滴泄放方法来形成栅布线层812和电容器布线层813。注意,图17C概略地示出了纵断面结构,且对应于线A-B和线C-D的平面结构在图19中示出,因此也会涉及到其。

通过等离子体CVD方法来形成栅绝缘膜814,如图17D中所示。在加热到400 $^{\circ}\text{C}$ 的腔室中,通过等离子体CVD方法,使用SiH₄和N₂O(流速,SiH₄:N₂O=1:200),形成具有110nm厚度的氮氧化硅膜(H:1.8%,N:2.6%,O:63.9%,Si:

31.7%) 作为栅绝缘膜 814。

形成第一半导体膜 815 和显示出 n 型导电性的第二半导体膜 816。通过等离子体 CVD 方法形成具有 150nm 厚度的非晶硅膜作为第一半导体膜 815。在去除了非晶硅膜表面上的第一氧化膜之后, 通过使用硅烷气体和磷化氢气体来形成具有 50nm 厚度的半非晶硅膜。

用臭氧水处理第二半导体膜的表面, 并在第二氧化膜的表面上形成薄的氧化硅膜。随后, 通过在氧气氛中的 UV 光照射、热氧化方法、用臭氧水或包括羟基的过氧化氢处理等, 在第二半导体膜的表面上形成氧化硅膜, 以提高第二半导体膜的表面上的可湿性, 并在第二半导体膜的整个表面上方扩散水溶液。氧化硅膜可防止杂质从稍后将涂覆的光敏材料进入到半导体膜中。将第二光敏树脂 817 泄放至其。作为第二光敏树脂, 通过微滴泄放方法将负性光敏树脂泄放到第二半导体膜, 并将其干燥, 然后临时烘焙。用激光 818 照射第二光敏树脂 817, 并将其显影以形成第二掩模图案 821 和 822, 如图 17E 中所示。

通过使用第二掩模图案来蚀刻第二半导体膜 816, 以形成第一半导体区 823 和 824 (源 / 漏区)。通过使用具有 $CF_4:O_2=10:9$ 流速比的混合气体来蚀刻第二半导体膜 816。之后, 通过使用去除溶液将第二掩模图案 821 和 822 去除。

随后, 通过在氧气氛中用 UV 光照射、热氧化方法、用臭氧水或包括羟基的过氧化氢处理等, 在第一半导体膜和第二半导体膜上方形成氧化硅膜。然后形成第三掩模图案 831。通过用微滴泄放方法在第一半导体区 823 和 824 以及一部分第一半导体膜 815 的上方泄放聚酰亚胺和通过在 200°C 下加热 30 分钟来形成第三掩模图案。

通过使用第三掩模图案 831 来蚀刻第一半导体膜 815, 以形成第二半导体区 832, 如图 17G 中所示。之后, 通过使用去除溶液来去除第三掩模图案 831。注意, 图 17G 概略地示出了纵断面结构, 和在图 20 中示出了对应于线 A-B 和线 C-D 的平面结构, 因此也涉及到其。

随后, 通过微滴泄放方法来形成图 18A 中示出的源极层 841 和漏极层 842 以及图 21 中示出的源布线层 840。作为源极层 841 和漏极层 842, 泄放 Ag (银) 分散在其中的溶液并通过在 100°C 下加热 30 分钟来干燥, 然后通过氧浓度为 10% 的气氛中在 230°C 下加热一个小时来烘焙。形成第一像素电极 843 以连接到漏极层 842。在此, 通过溅射方法形成含有氧化硅的氧化铟锡 (ITSO), 并通过微滴

泄放方法形成掩模图案。然后,进行蚀刻,由此形成第一像素电极 843,以连接到源极层 842。可选地,可通过由微滴泄放方法泄放上方的材料来形成第一像素电极。注意,在图 21 中示出了对应于图 18A 中的线 A-B 和线 C-D 的平面图。

根据上述步骤,形成有源矩阵衬底。

由于在本实施例中制造了透射液晶显示板,因此由含有氧化硅的 ITO 制造第一像素电极。可选地,通过形成含有氧化铟锡(ITO)、氧化锌(ZnO)、氧化锡(SnO₂)等的组合物的预定图案并通过烘焙来形成像素电极。在制造反射液晶显示板的情况下,可使用主要含有金属颗粒如 Ag (银)、金 (Au)、Cu (铜)、W (钨)、或 Al (铝) 的组合物。

通过印刷方法或旋涂方法来形成绝缘膜以覆盖第一像素电极 843。然后,进行研磨以形成定向膜 851,如图 18B 中所示。注意,可以通过斜向蒸发方法形成该定向膜 851。

通过微滴泄放方法在形成像素的区域周边形成闭环形状的密封剂 860。在形成有密封剂 860 的闭环内部,通过分配器法(滴泄法)来滴下液晶材料。

在此,参考图 22A 和 22B 描述滴泄液晶材料的步骤。图 22A 是用分配器 2701 滴泄液晶材料的步骤的透视图,图 22B 是沿着图 22A 的线 A-B 取得的截面图。

从分配器 2701 滴泄或泄放液晶材料 2704,以覆盖被密封剂 2702 包围的像素部分 2703。可通过移动分配器 2701,或通过移动衬底 2700 而分配器 2701 固定,来形成液晶层。此外,可提供多个分配器 2701,以一次滴泄液晶材料。

如图 22B 中所示,可仅在被密封剂 2702 包围的区域中选择性地滴泄或泄放液晶材料 2704。

在此,将液晶材料滴泄在像素部分中。然而,可将液晶材料滴泄在相对衬底侧上;然后,将其粘附到具有像素部分的衬底上。

随后,如图 18C 中所示,通过将被提供有定向膜 861 和第二像素电极(相对电极) 862 的相对衬底 863 粘附至衬底 800 上、进行紫外线固化和在真空内填充液晶材料来形成液晶层 864。

密封剂 860 可混合有填充剂,且进一步地,相对衬底 863 可被提供有滤色器、掩蔽膜(黑矩阵)等。代替分配器法(滴泄法),可以使用通过在粘附相对衬底之后使用毛细现象注射液晶材料的浸渍法(注入法),作为形成液晶层 864 的方法。

在去除了形成于栅布线层 812 和源布线层(未示出)的每个边缘部分中的栅

绝缘膜 814 之后，连接端子（将与栅布线层连接的连接端子 872 和将与未示出的源布线层连接的连接端子）与其间的各向异性导电层 871 粘附，如图 18D 中所示。而且，每个布线层和连接端子的连接部分都优选密封树脂密封。该结构可防止湿气进入和恶化像素部分。根据上述步骤可形成液晶显示板。

根据上述步骤，可制造液晶显示板。注意，用于防止静电损伤的通常为二极管等的保护电路可提供于连接端子和源布线（栅布线）之间或提供在像素部分中。在这种情况下，通过用与上述的 TFT 的步骤相似的步骤制造并通过连接像素部分的栅布线层和二极管的漏或源布线层，将保护电路操作为二极管。

注意，实施模式 1 至 7 中任一个可用于本实施例。在本实施例中描述了用于制造液晶显示板作为显示板的方法；然而，本发明不限于此。本发明可适当地用于包括有机材料或无机材料的发光材料作为发光层的有源显示板，例如，DMD（数字微镜器件）、PDP（等离子体显示板）、FED（场发射显示器）、电泳显示器件（电子纸）等。

[实施例 3]

随后，参考图 29A 至 34 描述用以制造有源矩阵衬底和具有其的显示板的方法。使用发光显示板作为显示板来描述本实施例。图 29A 至 31B 概略地示出了像素部分和连接端子部分的纵断面结构。图 32 至 34 示出了对应于线 A-B、线 C-D 和线 E-F 的平面结构。

如图 29A 中所示，在 400°C 的温度下氧化衬底 600 的表面以形成具有 100nm 厚度的绝缘膜 601。该绝缘膜用作稍后将形成的导电膜的蚀刻停止膜。随后，通过微滴泄放方法在绝缘膜 601 上方形成第一导电层 602 和 603，并通过微滴泄放方法涂敷第一光敏树脂 604 和 605 至导电层上。然后，用激光 606 和 607 照射第一光敏树脂，并将其显影，已形成第一掩模图案 608 和 609，如图 29B 中所示。

将由 Asahi Glass 公司制造的 AN100 玻璃衬底用作衬底 600。作为第一导电层 602 和 603，泄放其中分散了 Ag（银）颗粒的溶液，并通过在 100°C 下加热 30 分钟来将其干燥，然后在具有 10% 氧浓度的气氛中通过在 230°C 下加热一小时来烘焙。作为第一光敏树脂 604 和 605，通过微滴泄放方法来泄放负性光敏树脂，并干燥，然后临时烘焙。将从 Nd:YVO₄ 激光器发出的激光用作激光 606 和 607。

随后，通过使用第一掩模图案 608 和 609 来部分地蚀刻第一导电层以形成栅电极层 611 和 612，如图 29C 中所示。通过使用去除溶液来去除第一掩模图案。

通过微滴泄放方法来形成栅布线层 613、连接导电层 614 和图 32 中示出的电容器电极层 610。注意，图 29C 概略地示出了纵断面结构，且在图 32 中示出了对应于线 A-B、线 C-D 和线 E-F 的平面结构，因此也将涉及到其。

通过等离子体 CVD 方法来形成栅绝缘膜 615，如图 29D 中所示。通过在加热到 400°C 的腔室中使用 SiH₄ 和 N₂O (流速比, SiH₄: N₂=1:200) 的等离子体 CVD 方法，形成具有厚度为 110nm 的氮氧化硅膜 (H: 1.8%, N: 2.6%, O: 63.9%, Si: 31.7%) 作为栅绝缘膜 615。

形成第一半导体膜 616 和显示出 n 型导电性的第二半导体膜 617。通过等离子体 CVD 方法形成非晶硅膜以具有 150nm 的厚度，作为第一半导体膜 616。在去除了非晶硅膜表面上的氧化膜之后，通过使用硅烷气体和磷化氢气体来形成半非晶硅膜，以具有 50nm 的厚度。

随后，通过在氧气氛中用 UV 光照射、热氧化方法、用臭氧水或含有羟基的过氧化氢处理等来在第二半导体膜上方形成氧化硅膜。将第二光敏树脂 618 和 619 涂敷到第二半导体膜上。作为第二掩模图案，通过微滴泄放方法将负性光敏树脂泄放到第二半导体膜，对其干燥，然后临时烘焙。用激光 620 和 621 分别照射第二光敏树脂 618 和 619，并将其显影，以形成第二掩模图案 631 至 634，如图 29E 中所示。

通过使用第二掩模图案 631 至 634 来蚀刻第二半导体膜 617，以形成第一半导体区 635 和 638 (源 / 漏区)，如图 30A 中所示。通过使用具有流速比为 CF₄: O₂ = 10: 9 的混合气体来蚀刻第二半导体膜 617。之后，通过使用去除溶液来去除第二掩模图案 631 至 634。

随后，通过在氧气氛中用 UV 光照射、热氧化方法、用臭氧水或包括羟基的过氧化氢处理等来在第一半导体膜和第一半导体区上方形成氧化硅膜。然后，泄放第三掩模图案 641 和 642。通过用微滴泄放方法将聚酰亚胺泄放到第一半导体区 635 至 638 以及一部分第一半导体膜 616 并通过在 200°C 下加热 30 分钟来形成第三掩模图案。

通过使用第三掩模图案 641 和 642 来蚀刻第一半导体膜 616，以形成第二半导体区 643 和 644，如图 30B 中所示。之后，通过使用去除溶液来去除第三掩模图案 641 和 642。注意，图 30B 概略地示出了纵断面结构，且在图 33 中示出了对应于线 A-B、C-D 和线 E-F 的平面结构，因此也会涉及到其。

随后，泄放或涂敷第三光敏树脂 651，用激光 652 照射并显影，如图 30C 中所示。将正性光敏树脂的酚醛清漆树脂用作第三光敏树脂 651。因此，形成第四掩模图案 653，如图 30D 中所示。

通过使用第四掩模图案 653 作为掩模来蚀刻栅绝缘膜 615，以暴露出一部分的连接导电层 614。然后，通过使用去除溶液来去除第四掩模图案。

随后，通过微滴泄放方法形成图 31A 中所示的源电极层 661 和 663 以及漏电极层 662 和 664 和图 34 中示出的源布线层 665 和电源层 666。作为这些导电层，泄放 Ag（银）颗粒分散在其中的溶液，并在 100℃ 下加热 30 分钟来将其干燥，然后在具有 10% 氧浓度的气氛中通过在 230℃ 下加热一小时来烘焙。注意，将漏电极层 662 连接到连接导电层 614。因此，将漏电极层 662 电连接到栅电极层 612。

根据上述步骤，可形成有源矩阵衬底。

随后，形成第一像素电极 667，以连接到漏电极层 664。在此，可通过溅射方法来形成氧化铟锡（ITO）、含有氧化硅的氧化铟锡（ITSO）、氧化锌（ZnO）等，并可通过微滴泄放方法来形成掩模图案。然后，进行蚀刻，从而形成第一像素电极 667，以连接到漏电极层 664。更优选地，通过溅射方法使用其中 ITO 含有从 2% 至 10% 重量的氧化硅的靶来形成含有氧化硅的氧化铟锡。此外，使用氧化导电材料，其含有氧化硅，且其中氧化铟与从 2% 到 20% 重量的氧化锌（ZnO）混合。可通过用微滴泄放方法泄放上述材料来形成第一像素电极。

此外，在制造发光显示板的情况下，使用主要含有金属如 Ag（银）、Au（金）、Cu（铜）、W（钨）、或 Al（铝）的颗粒的组合物，其中发光显示板具有产生的光被发射到衬底 600 的相对侧上的结构，即，该发光显示板为反射发光显示板。作为另一方法，可通过由溅射方法形成透明导电膜或光反射导电膜，用微滴泄放方法形成掩模图案并附加地进行蚀刻工艺，来形成第一像素电极。

注意，对应于图 31A 中的 A-B、线 C-D 和线 E-F 的平面图在图 34 中示出。

根据上述步骤，形成开关 TFT 668 和驱动 TFT 669。

随后，整体形成氮化硅或氧化氮化硅的保护层 671 和绝缘层 672。在通过旋涂方法或浸渍方法整体形成绝缘层 672 之后，通过如图 31B 中所示的蚀刻工艺形成开口。通过使用绝缘层 672 作为掩模在保护层 671 和栅绝缘膜 615 上同时进行蚀刻，以暴露出第一像素电极 667 和栅布线层 613。当通过微滴泄放方法形成绝缘层 672 时，不必需要蚀刻工艺来形成绝缘层。

在绝缘层 672 中, 根据第一像素电极 667 形成对应于将形成像素的位置的穿孔。可通过使用无机绝缘材料如氧化硅、氮化硅、氮氧化硅、氧化铝、氮化铝或氮氧化铝; 丙烯酸; 甲基丙烯酸; 丙烯酸或甲基丙烯酸的衍生物; 热阻高分子量材料如聚酰亚胺、芬芳聚酰亚胺或聚苯并咪唑; 或者在含有硅、氧、和氢以及通过使用硅氧烷作为开始材料形成的化合物中包括 Si-O-Si 键或者有机硅氧烷基绝缘材料的无机硅氧烷来形成绝缘层 672, 在有机硅氧烷基绝缘材料中与硅键合的氢被有机基团如甲基或苯基取代。由于绝缘层的侧面变成其中曲线半径持续改变且形成上层薄膜而不破裂的形状, 因此优选通过使用光敏或者非光敏材料如丙烯或聚酰亚胺形成绝缘层。

在通过蒸发方法或涂敷方法如旋涂方法或喷墨方法形成发光层 673 之后, 形成第二像素电极 674, 由此形成了发光元件 677。该发光元件 677 连接到驱动 TFT 669。注意, 在绝缘层 672 表面内部或上方吸收的湿气通过在形成发光层 673 之前在大气压力下在 200°C 下进行热处理来去除。另外, 在从 200°C 到 400°C 优选从 250°C 到 350°C 在减压下进行热处理, 且发光层 673 优选通过真空蒸发方法或微滴泄放方法在减压下形成而不需被暴露在大气之下。

此外, 可在第一像素电极 667 的表面上通过将该表面暴露到氧等离子体下或用紫外光照射该表面来进行表面处理。

发光层可由电荷注入传输材料和含有有机化合物或者无机化合物的发光材料制成。发光层包括低分子量有机化合物、中分子量有机化合物和高分子量有机化合物的一种或多种类型的层。发光层可与电子注入传输或空穴注入传输无机化合物组合。

作为在电荷注入传输材料当中的高电子传输材料, 给出了金属络合物, 该金属络合物具有喹啉沟架或苯并喹啉骨架, 如三(8-羟基喹啉)铝[Alq₃], 三(5-甲基-6-羟基喹啉)铝[Almq₃], 二(10-羟基苯并[h]-喹啉)铍[BeBq₂]或二(2-甲基-8-羟基喹啉)-4-苯基苯酚-铝[BAlq]等。作为高空穴传输材料, 具体给出芳香胺化合物(即, 具有苯环氮键的化合物), 如 4,4'-二[N-(1-萘基)]-N-苯基-氨基]-联二苯[α-NPD], 如 4,4'-二[N-(3-甲基苯基)-N-苯基-氨基]-联二苯[TPD], 4,4',4''-三(N,N-联二苯-氨基)-三苯胺[TDATA]或 4,4',4''-三[N-(3-甲基苯基)-N-苯基-氨基]-三苯胺[MTDATA]。

此外, 作为在电荷注入传输材料当中的高电子注入材料, 特别给出碱金属或

碱土金属的化合物如氟化锂(LiF)、氟化铯(CsF)或氟化钙(CaF₂)。此外,高电子注入材料可以是高电子传输材料如 Alq₃ 和碱土金属如镁(Mg)的混合物。

作为在电荷注入传输材料当中的高空穴注入材料,给出金属氧化物如氧化钼(MoO_x)、氧化钒(VO_x)、氧化钌(RuO_x)、氧化钨(WO_x)、或氧化锰(MnO_x)。此外,给出了酞菁染料化合物如酞菁染料[H₂Pc]或铜酞菁染料(CuPC)。

发光层可通过向每个像素提供具有不同发光波长带的发光层来进行色彩显示。通常,形成对应于R(红)、G(绿)和B(蓝)中每种颜色的发光层。在这种情况下,通过向像素发光侧提供滤光器(有色层),可增加色彩纯度并可防止像素部分具有镜面(强光),其中滤光器传输发光波长带的光。提供滤光器(有色层)可省略圆形起偏振板等,其通常需要该圆形起偏振板且其可以消除从发光层发出的光的损失。而且,当偏斜地看像素部分(显示屏)时,可降低色调的改变。

发光材料可包括各种材料。关于低分子量有机发光材料,可使用4-双氰亚甲基-2-甲基-6-[2-(1,1,7,7-四甲基-9-茈蒎基)乙烯基]-4H-吡喃[DCJT],4-双氰亚甲基-2-*t*-丁基-6-[2-(1,1,7,7-四甲基久洛尼定-9-基-乙烯基)-4H-吡喃[DCJTB],periflanthene,2,5-双氰-1,4-二[2-(10-甲氧基-1,1,7,7-四甲基久洛尼定-9-基)乙烯基]苯,N,N'-二甲基喹吡啶酮[DMQd],豆香素6,豆香素545T,三(8-羟基喹啉)铝[Alq₃],9,9'-二蒽基,9,10-二苯基蒽[DPA],9,10-二(2-萘基)蒽[DNA]等。此外,也可以使用另一种材料。

相反,高分子量有机发光材料物理上比低分子量材料坚固,并在元件耐用性上是优良的。此外,可通过涂敷来形成高分子量材料,并因此,元件相对容易制造。使用高分子量有机发光材料的发光元件结构基本上与使用低分子量发光材料的发光元件结构相同,即,阴极/有机发光层/阳极。然而,当形成使用高分子量有机发光材料的发光层时,在很多情况下都采用两层结构。这是因为与使用低分子量有机发光材料的情况下一样难以形成这种叠置结构。尤其,使用高分子量有机发光材料的发光元件具有阴极/发光层/空穴传输层/阳极的结构。

发光颜色由发光层的材料确定。因此,发出所需光的发光元件可通过选择适当的发光层材料来形成。作为用于形成发光层的高分子量电致发光材料,给出了聚对苯撑-亚乙烯撑基材料、聚对苯撑基材料、聚酚噻基材料或聚芴基材料。

作为聚对苯撑-乙烯基材料,给出了聚(对苯撑亚乙烯基)[PPV]的衍生物,例如,聚(2,5-二烷氧基-1,4-苯撑亚乙烯基)[RO-PPV],聚(2-(2'-乙基-六氧)-5-

甲氧基-1,4-苯撑亚乙烯基) [MEH-PPV], 聚(2-(二烷氧基苯基)-1,4-苯撑亚乙烯基) [ROPh-PPV] 等。作为聚对苯撑基材料, 给出了聚对苯撑 [PPP] 的衍生物, 例如, 聚(2,5-二烷氧基-1,4-苯撑) [RO-PPP], 聚(2,5-双六氧-1,4-苯撑) 等。作为聚酚噻基材料, 给出了聚酚噻 [PT] 的衍生物, 例如, 聚(3-烷基噻吩) [PAT], 聚(3-己基噻吩) [PHT], 聚(3-环己基噻吩) [PCHT], 聚(3-环己基-4-甲基噻吩) [PCHMT], 聚(3,4-双环己基噻吩) [PDCHT], 聚[(3-(4-辛基苯基)-噻吩)] [POPT], 聚[3-(4-辛基苯基)2,2-二噻吩] [PTOPT] 等。作为聚芴基材料, 给出了聚芴 [PF] 的衍生物, 例如, 聚(9,9-二烷基芴) [PDAF], 聚(9,9-二辛基芴) [PDOF] 等。

注意, 自阳极的空穴注入特性可通过在阳极和具有发光特性的高分子量有机发光材料之间插入具有空穴传输特性的高分子量有机发光材料来增强。该空穴传输材料通常与受主材料一起溶解到水中, 且通过旋涂方法等涂敷该溶液。由于空穴传输材料在有机溶剂中不溶解, 因此形成具有有发光特性的上述有机发光材料的叠层。可给出 PEDOT 和用作受主材料的樟脑磺酸(CSA)的混合物、聚苯胺[PANI] 和用作受主材料的聚苯乙烯磺酸[PSS]的混合物等作为空穴传输高分子量有机发光材料。

此外, 可形成发光层以发出单色或白色光。在使用发白光材料的情况下, 在像素的发光侧上提供传输具有具体波长的光的滤光器(有色层), 从而进行色彩显示。

为了形成发出白光的发光层, 例如通过蒸发方法顺序叠置 Alq₃、部分地掺杂有发红光色素尼罗红的 Alq₃、p-EtTAZ 和 TPD (芳香二胺)。当通过使用旋涂的涂敷方法来形成发光层时, 优选通过真空加热来烘焙涂敷后的层。例如, 可整个地涂敷聚(乙烯二氧基噻吩) / 聚(苯乙烯磺酸) (PEDOT/PSS) 的水溶液并对其烘焙以形成用作空穴注入层的膜。然后, 可整体涂敷掺杂有发光中心色素(如 1,1,4,4-四苯基-1,3-丁二烯 (TPB), 4-双氰甲撑-2-甲基-6-(p-二甲基胺基-苯乙烯基)-4H-吡喃 (DCM1), 尼罗红或香豆素 6) 的聚乙烯吡唑 (PVK) 溶液, 并对其烘焙以形成用作发光层的膜。

可将发光层形成为单层, 例如, 将能够传输电子的 1,3,4-恶二唑衍生物(PBD) 分散在能够传输空穴的聚乙烯吡唑 (PVK) 中。获得白光发射的另一种方法是将 30%重量比的 PBD 作为电子传输剂来分散并以适当的量分散四种色素 (TPB、豆

色素 6、DCM1 和尼罗红)。除了在此描述出的提供白光发射的发光元件之外,也可以通过适当地选择发光层的材料来制造提供红光发射、绿光发射或蓝光发射的发光元件。

而且,含有金属络合物等的三态激发材料和单态激发发光材料可用于发光层。例如,在发出红、绿和蓝光的像素当中,其发光通过在相对短的时间内的降低一半的发出红光的像素可由三态激发发光材料制成,且剩余部分由单态激发发光材料制成。三态激发发光材料具有这样一种特性:该材料具有良好发光效率并消耗较少能量以获得相同发光。当第三激发发光材料用于红色像素时,仅需要将少量电流提供给发光元件。由此,可提高可靠性。发红色光的像素和发绿色光的像素可由三态激发发光材料制成,和发蓝色光的像素可由单态激发发光材料制成,以实现低功耗。低功耗可进一步通过形成通过三态激发发光材料发出高可见性的绿光的发光元件来获得。

用作掺杂剂的金属络合物是三态激发发光材料的例子,并第三过渡序列元素铂作为金属中心的金属络合物、具有铈作为金属中心的金属络合物等是公知的。三态激发发光材料不限于上述化合物。也可使用具有上述结构的化合物和属于周期表的第 8 到第 10 族中任一个的元素作为金属中心。

用于形成发光层的上述材料只是例子。发光元件可通过适当地叠置功能层来形成,其中功能层例如是空穴注入传输层、空穴传输层、电子注入传输层、电子传输层、发光层、电子阻挡层和空穴阻挡层。而且,可通过组合这些层来形成混合层或混合结。可变化发光层的层结构。代替提供具体电子注入区或发光区,如为了该目的提供电极或者提供分散的发光材料的改进是可以接受的,只要其不偏离本发明的范围即可。

用上述材料形成的发光元件通过在正向上偏置来发光。形成有发光元件的显示器件的像素可通过简单的矩阵模式或有源矩阵模式来驱动。在任一种情况下,通过在特定时序向每个像素施加正向偏置来使像素发光;然而,对于特定周期该像素处于非发光状态。发光元件的可靠性可通过在非发光时间施加反向偏置来提高。在发光元件中,存在其中在特定驱动条件下发光强度降低的退化模式或者其中像素中的非发光区扩大并且亮度明显降低的退化模式。然而,退化的进展可通过交变驱动来慢慢下降。由此,可提高发光器件的可靠性。

随后,形成密封剂 676 并通过使用密封衬底 675 来进行密封。随后,用其间

的各向异性导电层 681 将连接端子（将连接到栅布线层的连接端子 682 和将连接到未示出的源布线层的连接端子）贴附到栅布线层 613 和源布线层（未示出）的每个边缘部分。而且，每个布线层和连接端子的连接部分优选密封树脂 683 密封。该结构可防止自一部分的湿气进入并破坏像素部分。根据上述步骤，可形成发光显示板。

根据上述步骤，可制造发光显示板。注意，通常为二极管等用来防止静电损伤的保护电路可提供于连接端子和源布线（栅布线）之间或者在像素部分中。在这种情况下，通过以与上述的 TFT 相似的步骤制造和通过连接像素部分的栅布线层至二极管的漏或源布线层来将保护电路操作为二极管。

[实施例 4]

参考图 26A 至 26D 描述可应用于上述实施例的发光元件的模式。

图 26A 示出了其第一像素电极 11 由光传输氧化导电材料制成的发光元件的例子。第一电极 11 由从 1 原子%到 15 原子%浓度的氧化硅的氧化导电材料制成。EL 层 16 形成于其上，其是空穴注入层和 / 或空穴传输层 41、发光层 42 和电子传输层和 / 或电子注入层 43 的叠层。第二像素电极 17 形成有含有碱金属或碱土金属如 LiF 或 MgAg 的第一电极层 33 和由金属材料如铝制成的第二电极层 34。该结构的像素可自如图中用箭头表示的第一像素电极 11 的那一侧发光。

图 26B 示出了通过第二像素电极 17 发光的发光元件的例子。第一像素电极 11 形成有第一电极层 35 和第二电极层 32，其中第一电极层由金属如铝或钛或者含有该金属和具有理想配比成分比率或更低的浓度的氮的金属材料制成，第二电极层由具有从 1 原子%到 15 原子%浓度的氧化硅的氧化导电材料制成。EL 层 16 形成于其上，其是空穴注入层和 / 或空穴传输层 41、发光层 42 和电子传输层和 / 或电子注入层 43 的叠层。第二像素电极 17 形成有含有碱金属或碱土金属如 LiF 或 CaF 的第三电极层 33 和由金属材料如铝制成的第四电极层 34。形成每一层以具有 100nm 或更小的厚度，以使该层能透光。因此，光能够穿过第二像素电极 17 发出。

图 26C 示出了穿过第一像素电极 11 发光的发光元件的例子和其中通过顺序叠置电子传输层和 / 或电子注入层 43、发光层 42 和空穴注入层和 / 或空穴传输层 41 来形成 EL 层的结构。自 EL 层 16 侧，第二像素电极 17 形成有由含有从 1 原子%到 15 原子%的浓度的氧化硅的氧化导电材料制成的第二电极层 32 和由金

属如铝或钛或者含有该金属和具有理想配比成分比率或更低的浓度的氮的金属材料制成的第一电极层 35。第一像素电极 11 形成有含有碱金属或碱土金属如 LiF 或 CaF 的第三电极层 33 和由金属材料如铝制成的第四电极层 34。形成每一层以具有 100nm 或更小的厚度, 以使该层能透光。因此, 光能够穿过第一像素电极 11 发出。

图 26D 示出了穿过第二像素电极 17 发光的发光元件的例子和其中通过顺序叠置电子传输层和 / 或电子注入层 43、发光层 42 和空穴注入层和 / 或空穴传输层 41 来形成 EL 层的结构。形成第一像素电极 11 以具有与图 25A 中示出的结构相似的结构, 且厚度达到该第一像素电极能反射从 EL 层发出的光的程度。第二像素电极 17 由含有从 1 原子%到 15 原子%的浓度的氧化硅的氧化导电材料制成。在该结构中, 空穴注入层或空穴传输层 41 由无机金属氧化物(通常为氧化钼或氧化钒)制成。因此, 提供将被引入到形成第二像素电极 17 中的氧并改善空穴注入特性。由此, 可降低驱动电压。

[实施例 5]

参考图 27A 至 27F 描述如在上述实施例中描述的发光显示板的像素电路及其操作方法。

在图 27A 中示出的像素中, 列方向设置信号线 710 和电源线 711 和 712, 且在行方向设置扫描线 714。此外, 像素包括开关 TFT 701、驱动 TFT 703、电流控制 TFT 704、电容元件 702 和发光元件 705。

图 27C 中所示像素的不同在于 TFT 703 的栅电极连接到在行方向设置的电源线 712, 而不是该像素具有与图 27A 中示出的像素相似的结构。换句话说, 图 27A 和 27C 中示出的两个像素等效电路图是相同的。然而, 当在列方向设置电源线 712 时(图 27A), 和当在行方向设置电源线 712 时(图 27C), 都使用在不同层中的导电层来形成每个电源线。在此, 聚集连接驱动 TFT 703 的栅电极的布线, 并在图 27A 和 27C 中分别示出各图, 以显示在不同层中形成布线。

在图 27A 和图 27C 中示出的像素中, 在像素中串联连接 TFT 703 和 704。TFT 703 的沟道长度 $L(703)$ 和沟道宽度 $W(703)$ 以及 TFT 704 的沟道长度 $L(704)$ 和沟道宽度 $W(704)$ 优选设置成满足 $L(703)/W(703):L(704)/W(704)=5$ 至 $6000:1$ 。

注意, TFT 703 在饱和区中操作, 并具有控制流过发光元件 705 的电流量的作用, TFT 704 在线性区中操作, 并具有控制将电流提供至发光元件 705 的作用。从制造步骤的观点看优选的是两个 TFT 具有相同导电性。在该实施模式中, 将 TFT

形成为n沟道TFT。而且，TFT 703可以是耗尽型TFT以及增强型TFT。在具有上述结构的本发明中，TFT 704在线性区中操作，以使在TFT 704的 V_{gs} （栅-源电压）的轻微变化不会影响发光元件705的电流量。换句话说，通过在饱和区中工作的TFT 703来确定发光元件705的电流量。根据上述结构，可改善通过TFT特性中的变化引起的发光元件的亮度变化，并且可提供具有提高的图像质量的显示器件。

在图27A至27D中示出的像素中，TFT 701是用于控制输入视频信号至像素的TFT。当TFT 701导通时，视频信号输入至像素。然后，视频信号的电压存储在电容元件702中。图27A和27C每一个都示出了其中提供了电容元件702的结构；然而，本发明不限于此。当将栅电容器等用作能够保持视频信号的电容器时，可以不提供电容元件702。

图27B中示出的像素具有与图27A中示出的像素相同的结构，除了增加了TFT 706和扫描线715。以相同的方式，在图27D中示出的像素具有与图27C中示出的像素相同的结构，除了增加了TFT 706和扫描线715之外。

在TFT 706中，通过新设置的扫描线715来控制导通或截止。当TFT 706导通时，保持在电容元件702中的电荷放电，且TFT 704截止。换句话说，可以得到其中通过设置TFT 706来强制电流不流过发光元件705的状态。因此，TFT 706可称作擦除TFT。因此，在图27B和27D中的结构中，可以与写入周期开始同时或其后立即开始发光周期，而不等待信号写入在所有像素中。因此，能够提高占空比。

在图27E中示出的像素中，在列方向上设置信号线710和电源线711，和在行方向上设置扫描线714。此外，该像素包括开关TFT 701、驱动TFT 703、电容元件702和发光元件705。图27F中示出的像素具有与图27E中示出的像素相同的结构，除了增加了TFT 706和扫描线715之外。可通过也在图27F的结构中设置TFT 706能够提高占空比。

尤其在如上述实施模式中的形成具有非晶半导体膜等的薄膜晶体管的情况下优选制造具有大的驱动TFT的半导体膜。因此，考虑到孔径比，优选使用图27E或27F中示出的具有小量TFT的像素。

认为这种有源矩阵发光器件对于当由于每个像素都提供有TFT而增强了像素密度时的低压驱动是有利的。另一方面，形成了其中为每列提供TFT的无源矩

阵发光器件。在无源矩阵发光器件中，不为每个像素提供 TFT；因此，获得高孔径比。

如上所述，可采用各种像素电路。

[实施例 6]

参考图 9A 至 9C，在本实施例中描述在上述实施例中描述的在显示板上的驱动电路（信号线驱动电路 1402 和扫描线驱动电路 1403a 和 1403b）的安装。

如图 9A 中所示，将信号线驱动电路 1402 和扫描线驱动电路 1403a 和 1403b 安装在像素部分 1401 的外围上。在图 9A 中，通过 COG 方法，将 IC 芯片 1405 作为信号线驱动电路 1402、扫描线驱动电路 1403a 和 1403b 等安装在衬底 1400 上。然后，IC 芯片通过 FPC（柔性印刷电路）1406 连接到外部电路。

如图 9B 中所示，在用 SAS 或结晶半导体形成 TFT 的情况下，可将像素部分 1401、扫描线驱动电路 1403a 和 1403b 等集成形成在衬底上方，且将信号线驱动电路 1402 等作为 IC 芯片单独地安装。在图 9B 中，通过 COG 方法，将作为信号线驱动电路 1402 的 IC 芯片 1405 安装到衬底 1400 上。然后，通过 FPC 1406 将 IC 芯片连接到外部电路。

而且，如图 9C 中所示，可通过 TAB 方法代替 COG 方法来安装信号线驱动电路 1402 等。然后，通过 FPC 1406 将 IC 芯片连接到外部电路。在图 9C 中，通过 TAB 方法安装信号线驱动电路；然而，可通过 TAB 方法安装扫描线驱动电路。

当通过 TAB 方法安装 IC 芯片时，关于衬底很大程度地提供像素部分，并窄化框架。

IC 芯片通过使用硅晶片来形成，但是，可代替在 IC 芯片提供形成在玻璃衬底上方的 IC（以下称作驱动 IC）。由于从圆形硅晶片中取出该 IC 芯片，因此在母片衬底的形状上存在限制。相反，驱动 IC 具有玻璃母片衬底且在形状上没有限制。由此，提高生产率。因此，驱动 IC 的几何形状可自由设置。例如，当形成驱动 IC 以具有长度从 15mm 到 80mm 的长边时，与安装 IC 芯片的情况相比较，可减少驱动 IC 的必要数目。因此，可降低连接端子的数目并可提高制造中的产量。

可通过使用形成在衬底上方的结晶半导体来形成驱动 IC，且可通过连续波激光照射来形成结晶半导体。通过连续波激光照射形成的半导体膜具有较少的晶体缺陷，并具有大颗粒直径的晶粒。因此，具有这种半导体膜的晶体管具有良好的迁移率和响应速度以及可获得高速驱动，其适合于驱动 IC。

[实施例 7]

参考图 10A 至 10D 在本实施例中描述用于在上述实施例中描述的显示板上安装驱动电路（信号线驱动电路 1402 和扫描线驱动电路 1403a 和 1403b）的方法。可将通过使用各向异性导电材料的连接方法、引线键合方法等用作安装方法，并且参考图 10A 至 10D 描述其例子。注意，使用驱动器 IC 作为信号线驱动电路 1402 和扫描线驱动电路 1403a 和 1403b 的例子在本实施例中描述。可以取代驱动 IC 适当地使用 IC 芯片。

图 10A 示出了其中通过使用各向异性导电材料将驱动 IC 1703 安装在有源矩阵衬底 1701 上的例子。每个布线如源布线或栅布线（未示出）以及布线的电极垫 1702a 和 1702b 形成在有源矩阵衬底 1701 上方。

连接端子 1704a 和 1704b 提供在驱动 IC 1703 的表面上，且保护绝缘膜 1705 形成在其外围中。

驱动 IC 1703 固定到具有各向异性导电粘着剂 1706 的有源矩阵衬底 1701 中。连接端子 1704a 和 1704b 以及电极垫 1702a 和 1702b 通过包含在各向异性导电粘着剂中的导电微粒 1707 相互电连接。各向异性导电粘着剂是其中分散和包含导电微粒（粒子直径从 $3\mu\text{m}$ 到 $7\mu\text{m}$ ）的粘着性树脂。给出环氧树脂、酚醛树脂等作为各向异性导电粘着剂的例子。导电微粒（粒子直径为几个 μm 到几百个 μm ）由元素金、银、铜、钯、和铂或者包括几种元素的合金微粒制成。可选地，使用具有上述元件多层结构的微粒。而且，可使用涂敷有金、银、铜、钯和铂中的一种元素或者多种元素的合金的树脂微粒。

作为用于各向异性导电粘着剂的取代物，可使用转移到基膜上的各向异性导电膜。将与各向异性导电粘着剂中的那些相似的导电微粒分散在各向异性导电膜中。可适当地调整混合到各向异性导电粘着剂 1706 中的导电微粒 1707 的尺寸和浓度，以使在该模式中可将驱动 IC 安装在有源矩阵衬底上。该安装方法适合于图 9A 和 9B 中的安装 IC 的方法。

图 10B 示出了利用有机树脂收缩的安装方法的例子。通过使用 Ta、Ti 等，缓冲层 1711a 和 1711b 形成在驱动 IC 的连接端子 1704a 和 1704b 的表面上，且通过无电电镀方法等在其上形成厚度为 $20\mu\text{m}$ 的 Au，以成为突起 1712a 和 1712b。驱动 IC 可通过在驱动 IC 和有源矩阵衬底之间插入光可硬化的绝缘树脂 1713、并通过使用光可固化树脂的收缩用压力焊接电极来安装。该安装方法适合于安装在

图 9A 和 9B 中的驱动 IC。

如图 10C 中所示,通过使用粘着剂 1721 将驱动 IC 1703 固定到有源矩阵衬底 1701, 和通过布线 1722a 和 1722b 将在布线衬底上方的 CPU 的连接端子 1704a 和 1704b 以及电极垫 1702a 和 1702b 相互连接。然后,通过有机树脂 1723 进行密封。该安装方法适合于安装图 9A 和 9B 中的驱动 IC。

如图 10D 中所示, 驱动 IC 1703 可提供于 FPC (柔性印刷电路) 1731 上方, 其间具有包含导电微粒 1708 的布线 1732 和各向异性导电粘着剂 1706。当用于限制底板尺寸的电子器件如便携式端子时该结构非常有效。该安装方法适合于用于安装图 9C 中的驱动 IC 的方法。

注意,用于安装驱动 IC 的方法不特别限于此,且可以使用公知的 COG 方法、引线键合方法、TAB 方法或使用焊料突起的回流处理。当进行回流处理时,优选用于驱动 IC 或有源矩阵衬底的衬底由高热阻性塑料制成,通常为聚酰亚胺衬底、HT 衬底(由 Nippon Steel Chemical 公司制造)、具有极性基的由降冰片烯树脂制成的 ARTON (由 JSR 公司制造)等。

[实施例 8]

该实施例描述了通过在实施例 6 中描述的显示板中形成 SAS 半导体层在如图 9B 和 9C 中所示的衬底 1400 上方形成扫描线驱动电路的情况下的驱动电路。

图 14 是包括使用其中获得了从 $1\text{cm}^2/\text{V}\cdot\text{秒}$ 到 $15\text{cm}^2/\text{V}\cdot\text{秒}$ 的场效应迁移率的 SAS 的 n 沟道型 TFT 的扫描线侧驱动电路的框图。

由图 14 中参考数字 1500 表示的框对应于用于输出每一阶段的取样脉冲的脉冲输出电路,且移位寄存器包括 n 个脉冲输出电路。在缓冲电路 1501 和 1502 的端点处连接像素。

图 15 示出了脉冲输出电路 1500 的具体结构,且该电路包括 n 沟道型 TFT 3601 至 3613。可考虑到使用 SAS 的 n 沟道型 TFT 的工作特性来确定 TFT 的尺寸。例如,当沟道长度设置成 $8\mu\text{m}$ 时,沟道宽度可被设置成从 $10\mu\text{m}$ 到 $80\mu\text{m}$ 的范围内。

图 16 示出了缓冲电路 1501 的具体结构。缓冲电路包括相同方式的 n 沟道型 TFT 3620 至 3605。可考虑到使用 SAS 的 n 沟道型 TFT 的工作特性来确定 TFT 的尺寸。例如,当将沟道长度设置成 $10\mu\text{m}$ 时,可将沟道宽度设置成从 $10\mu\text{m}$ 到 $1800\mu\text{m}$ 的范围内。

[实施例9]

在本实施例中描述显示模块。在此，参考图 23 描述作为显示模块一个例子的液晶显示模块。

用密封剂 1600 将有源矩阵衬底 1601 和相对的衬底 1602 相互固定，且在其间提供像素部分 1603 和液晶层 1604，以形成显示区。

需要有色层 1605 以进行色彩显示。在 RGB 系统的情况下，对应于每个像素提供对应于红、绿和蓝的每种颜色的有色层。起偏振板 1606 和 1607 提供于有源矩阵衬底 1601 和相对衬底 1602 的外部。此外，在起偏振板 1606 的表面上形成保护膜 1616，其减轻来自外界的影响。

提供用于有源矩阵衬底 1601 的连接端子 1608 通过 FPC 1609 与布线衬底 1610 连接。FPC 或者连接布线提供有像素驱动电路（IC 芯片、驱动 IC 等）1611，且外部电路 1612 如控制电路或电源电路结合到布线衬底 1610 中。

冷阴极荧光管 1613、反射板 1614 和光学膜 1615 是背光单元，且用作光源以将光投射到液晶显示板上。液晶显示板、光源、布线衬底、FPC 等由挡板 1617 保持并保护。

注意，实施例模式 1 到 7 中的任一个都可用于本实施例。在本实施例中将液晶显示模块描述为显示模块；然而，本发明不限于此。本发明可适当地用于显示模块如 DMD（数字微镜器件）、PDP（等离子体显示板）、FED（场发光显示器）、电泳显示器件（电子纸）等。

[实施例10]

在本实施例中描述一种显示模块。在此，在图 35A 至 35C 中示出了作为显示模块例子的发光显示模块的截面图。

图 35A 示出了其中通过密封剂 1200 将有源矩阵衬底 1201 和密封衬底 1202 相互固定的发光显示模块的截面图。像素部分 1203 提供于其间以形成显示区。

间隔 1204 形成在密封衬底 1202 和像素部分 1203 之间。可进一步通过用惰性气体例如氮气填充间隔或在间隔中形成具有高吸水性材料的透光性树脂来防止湿气或氧的进入。此外，可形成透光且高吸水性的树脂。即使当自发光元件的光发射到第二衬底侧，发光显示模块也能够形成而不会降低透光树脂的透光性。

此外，至少模块的像素部分优选提供有起偏振板或者圆形起偏振板（起偏振板、四分之一波长板和半波板）以增强对比。当自密封衬底 1202 侧识别显示器时，

在密封衬底 1202 上方顺序地提供四分之一波长板和半波板 1205 以及起偏振板 1206。而且，在起偏振板上方提供抗反射膜。

当自密封衬底 1202 和有源矩阵衬底 1201 两侧识别显示器时，优选有源矩阵衬底的表面被提供有相同方式的四分之一波长板和半波板以及起偏振板。

提供用于有源矩阵衬底 1201 的连接端子 1208 通过 FPC 1209 与布线衬底 1210 连接。FPC 或者连接布线提供有驱动电路 1211 (IC 芯片、驱动 IC 等)，外部电路 1212 如控制电路或电源电路被结合到布线衬底 1210 中。

如图 35B 中所示，有色层 1207 提供于像素部分 1203 和起偏振板或者像素部分和圆形起偏振板之间。在这种情况下，通过提供具有发白光的发光元件的像素部分和通过分开提供显示出 RGB 的有色层来进行全色显示。此外，可通过向像素部分提供发蓝光的发光元件和通过分开地提供色彩转换层等来进行全色显示。此外，每个像素部分都可提供有发出红、绿和蓝光的发光元件，且可使用有色层 1207。这种显示模块具有高颜色纯度的每个 RGB 并能进行高分辨率显示。

图 35C 示出了通过使用膜树脂等的保护膜 1221 密封有源矩阵衬底和发光元件而与图 35A 不同地是不使用相对衬底的情况。提供保护膜 1221 以覆盖在像素部分 1203 中的像素电极。作为保护膜，可使用有机材料如环氧树脂、聚氨酯树脂或者有机硅树脂。此外，可通过用微滴泄放方法滴泄聚合物材料来形成保护膜。在该实施例中，使用分散器泄放环氧树脂并将其干燥。而且，在保护膜上方提供相对衬底。其余结构与图 35A 的相似。

可通过在不使用相对衬底的情况下密封显示器件，从而在重量、尺寸和厚度方面得到降低，如上所述。

在该实施例的模块中，通过使用 FPC 1209 来安装布线衬底 1210；然而，本发明不必限于该结构。像素驱动电路 1211 和外部电路 1212 可通过使用 COG (玻璃上的芯片) 方法直接安装到衬底上。

注意，实施模式 1 至 7 中的任一个都可应用于本实施例。本实施例中将发光显示模块描述为显示模块；然而，本发明不限于此。本发明可适当地用于显示模块如 DMD (数字微镜器件)、PDP (等离子体显示板)、FED (场发光显示器)、电泳显示器件 (电子纸) 等。

[实施例 11]

参考图 28A 至 28C 在本实施例中描述在上述实施例中描述的显示板的干燥

剂。

图 28A 是显示板的表面图, 图 28B 是沿着图 28A 中的线 A-B 取得的截面图, 图 28C 是沿着图 28A 中的线 C-D 取得的截面图。

如图 28A 中所示, 有源矩阵衬底 2800 和相对衬底 2801 用密封剂 2802 密封。像素区提供在有源矩阵衬底和相对衬底之间。像素区提供有在源布线 2805 和栅布线 2806 的交叉处的区域中的像素 2807。干燥剂 2804 被提供在像素区和密封剂 2802 之间。在该像素区中, 在栅布线或源布线上方提供干燥剂 2814。在此, 在栅布线上方提供干燥剂 2814, 但是其能够提供于栅布线和源布线上方。

优选使用通过化学吸收来吸收水 H_2O 的物质如碱土金属的氧化物, 例如氧化钙 (CaO) 或氧化钡 (BaO), 作为干燥剂 2804 和 2814。然而, 不限于此, 也可使用通过物理吸收来吸收水的物质如沸石或硅胶。

干燥剂可固定到具有包含在高湿气可浸透性树脂中的颗粒状干燥剂的衬底上。作为高湿气可浸透性树脂, 给出以下材料: 丙烯酸树脂如酯型丙烯酸酯、丙烯酸醚、酯型聚氨酯丙烯酸酯、醚聚氨酯丙烯酸酯、丁二烯聚氨酯丙烯酸酯、特种聚氨酯丙烯酸酯、环氧丙烯酸酯、氨基树脂丙烯酸酯或丙烯酸树脂丙烯酸酯。此外, 可以使用环氧树脂, 例如双酚 A 型液体树脂、双酚 A 型固体树脂、含有溴代环氧树脂的树脂、双酚 F 型树脂、双酚 AD 型树脂、酚型树脂、甲酚型树脂、酚醛清漆型树脂、循环脂肪族树脂、epibis 型环氧树脂、缩水甘油酯树脂、缩水甘油胺树脂、杂环环氧树脂或改良环氧树脂。另外, 也可使用其它物质。例如, 可使用无机物质如硅氧烷等。

而且, 其中通过化学吸收可吸收水的分子混合在有机溶剂中的固化组合物等可用作水吸收物质。

注意, 优选将比用作密封剂的物质更高湿气可浸透的物质选择为高湿气可浸透树脂或无机物质。

在根据如上所述的本发明的发光器件中, 混合在发光器件中的外部的水能够在水到达提供有发光元件的区域之前就被吸收。因此, 可抑制由于水引起的为像素提供的元件如发光元件的退化。

如图 28B 中所示, 干燥剂 2804 提供在密封剂 2802 和显示板的外围中的像素区 2803 之间。此外, 可通过为相对衬底或有源矩阵衬底提供凹陷并为凹陷提供干燥剂 2804 来减薄显示板。

如图 28C 中所示, 在像素 2807 中形成是用于驱动显示元件的半导体元件的一部分的半导体区 2811、栅布线 2806、源布线 2805 和像素电极 2812。在显示板的像素部分中, 为与栅布线 2806 交叠的相对衬底的区域提供干燥剂 2814。栅布线是源布线宽度的两到四倍。因此, 通过在非显示区域的栅布线 2806 上方提供干燥剂 2814, 可以不降低孔径比, 且可抑制湿气向显示元件中的进入和由此引起的退化。此外, 可通过向相对衬底提供凹陷和向该凹陷提供干燥剂来减薄显示板。

[实施例 12]

根据本发明, 可以形成具有其中高度集成具有微小结构的半导体元件的电路的半导体器件, 通常为信号线驱动电路、控制器、CPU、自动处理电路的转换器、电源电路、传输和接收电路、存储器或者自动处理电路的放大器。而且, 可制造芯片上系统, 其中电路如 MPU (微计算机)、存储器和构成系统 (功能电路) 的 I/O 接口安装到单片电路中的一个芯片上, 且其能够实现高速、高可靠性和低功耗。

[实施例 13]

可通过结合实施例 9 或 10 中描述的在一个底板上的半导体器件来制造各种电子器件。给出如下电子器件的例子: 电视机、照相机如视频照相机或数字照相机、护目型显示器 (头部安装的显示器)、导航系统、音频再现器件 (汽车音响、音频部件等)、笔记本个人电脑、游戏机、个人数字辅助系统 (移动计算机、蜂窝式电话、便携式游戏机、电子书等)、包括记录介质的图像再现设备 (具体为, 能够处理在记录介质如数字视频光盘 (DVD) 中的数据并具有能够显示数据的图像的显示器的设备) 等。在此, 电视机及其框图在图 12 和图 11 中分别示出, 数字照相机在图 13 中示出, 作为电子器件的典型例子。

图 11 是示出了接收模拟电视播送的电视机一般结构的框图。在图 11 中, 由天线 1101 接收的电视播送的广播频率输入到调谐器 1102。调谐器 1102 通过混合从天线 1101 输入的高频电视信号和根据所需的接收频率控制的局部振荡频率信号来产生并输出中频 (IF) 信号。

以中频放大器 (IF 放大器) 1103 放大通过调谐器 1102 取得的 IF 信号放大到所需电压。之后, 放大的 IF 信号通过图像检测电路 1104 和自动检测电路 1105 来检测。从图像检测电路 1104 输出的图像信号通过图像处理电路 1106 分成亮度信号和色度信号。而且, 对亮度信号和色度信号进行预定的图像信号处理以成为图

像信号，以使图像信号输出到是本发明半导体器件的显示器件的图像输出部分 1108，其中显示器件通常为液晶显示器件、发光器件、DMD（数字微镜器件）、PDP（等离子体显示板）、FED（场发光显示器）、电泳显示器件（电子纸）等。

在声频处理电路 1107 中对从自动检测电路 1105 输出的信号进行处理如 FM 解调以成为音频信号。然后适当地放大该音频信号以输出到扬声器等的音频输出部分 1109。

根据本发明的电视机可用于数字广播如陆地数字广播、电缆数字广播、和 BS 数字广播以及模拟广播如 VHF 带、UHF 带等的陆地广播、电缆广播和 BS 广播。

图 12 是电视机的正视图，该电视机包括底板 1151、显示部分 1152、扬声器部分 1153、操作部分 1154、视频输入端 1155 等。图 12 中示出的电视机具有如图 11 中示出的结构。

显示部分 1152 是显示图像的图 11 中的图像输出部分 1108 的例子。

扬声器部分 1153 是输出声音的图 11 中的音频输出部分的例子。

操作部分 1154 提供有电源开关、音量开关、频道选择开关、调谐开关、选择开关等，以通过压低开关来分别打开或关闭电视机、选择图像、控制声音、选择调谐器等。注意，也可通过尽管图中未示出的远程控制操作单元来进行上述选择。

视频输入端子 1155 从外部部分如 VTR、DVD 或游戏机将图像输入到电视机中。

在壁装电视机的情况下，用于吊在墙上的部分被提供在其主体的背面上。

通过将是根据本发明的半导体器件的例子的显示器件用于电视机的显示部分，可以以低成本高生产量制造电视机。此外，通过将根据本发明的半导体器件用于 CPU 以控制电视机的图像法检测电路、图像处理电路、音频检测电路和音频处理电路，可以以低成本高生产量制造电视机。因此，这种电视可广泛地特别应用于大面积显示媒体如壁装电视机、用在火车站、飞机场等中的信息显示板和在道路上的广告显示板。

图 13A 和 13B 示出了数字照相机的例子。图 13A 是数字照相机的前面透视图，图 13B 是其后面透视图。在图 13A 中，数字照相机提供有释放按钮 1301、主开关 1302、取景窗 1303、闪光器 1304、透镜 1305、透镜筒 1306 和底板 1307。

在图 13B 中，数字照相机提供有取景器目镜 1311、监控器 1312 和操作按钮

1313。

当释放按钮 1301 压低一半时，操作聚焦调整机械装置和曝光调整机械装置。随后，将释放按钮全部放下释放快门。

数字照相机通过按压或旋转主开关 1302 而开机或关机。

取景窗 1303 设置在于数字照相机的前面上的透镜 1305 上方，并用于通过图 13B 中示出的取景器目镜来检查拍摄范围和聚焦点。

闪光器 1304 设置在数字照相机主体的前面的上部。在给低亮度的目标拍照的情况下，当释放按钮压低且释放快门时，同时发出辅助光。

透镜 1305 设置在数字照相机的前面上。该透镜由聚焦透镜、变焦透镜等制成。光学拍摄系统包括透镜以及快门和光圈，其在图中未示出。图像输出系统如 CCD（电荷耦合器件）被提供于透镜的背面。

透镜筒 1306 用于切换透镜位置，以将聚焦透镜、变焦透镜等聚焦到目标上。当捕获图片时，透镜筒从主体突出，以使透镜 1305 移向目标。当携带数字照相机时，透镜 1305 保存在主体内部以减小尺寸。注意，尽管在本实施例中可通过移动透镜筒来放大透镜以扩大目标，但是，本发明不限于该结构。由于在底板 1307 内部的光学拍摄系统的结构，本发明可应用于能够取得特写图片而不变焦透镜的数字照相机。

取景器目镜 1311 被提供于数字照相机的背面的上部，通过它可以用视力检查拍摄范围和聚焦点。

操作按钮 1313 是用于各种功能的按钮，并被提供于数字照相机的背面上。操作按钮包括设置按钮、菜单按钮、显示按钮、功能按钮、选择按钮等。

通过将是根据本发明半导体器件一个实施例的显示器件用于数字照相机的监控器，可以以低成本高生产量制造数字照相机。通过将是根据本发明半导体器件的例子 CPU 用于响应于各种功能按钮、主开关、释放按钮等的输入操作而进行处理的 CPU、用于控制各种电路如用于自动聚焦和自动聚焦调整的电路、用于控制电闪驱动和 CCD 驱动的时序控制电路、用于自通过成像器件如 CCD 光电转换的信号中产生图像信号的成像电路、用于将在成像电路中产生的图像信号转换成数字信号的 A/D 转换电路和用于写入和读出在存储器中的图像数据的存储器接口等的 CPU，可以以低成本高生产量制造数字照相机。

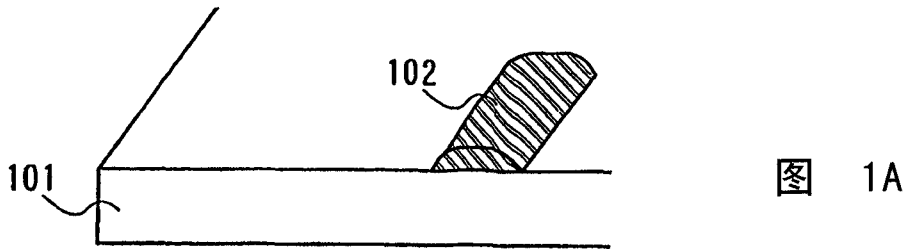


图 1A

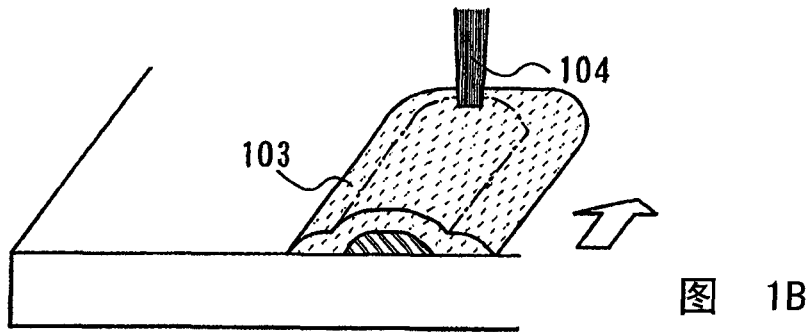


图 1B

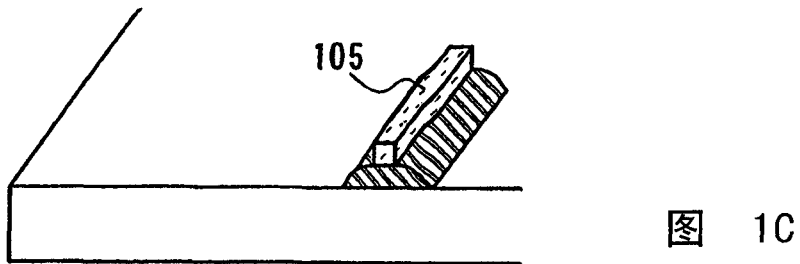


图 1C

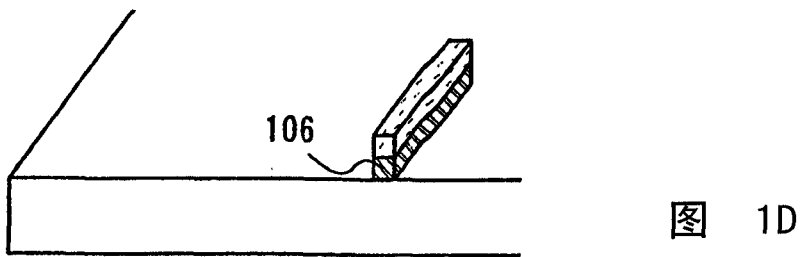


图 1D

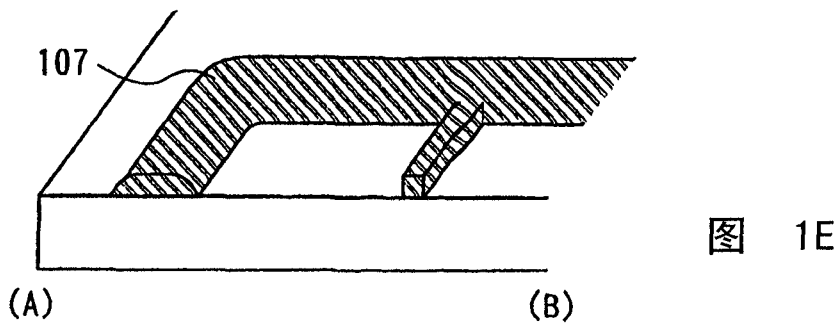


图 1E

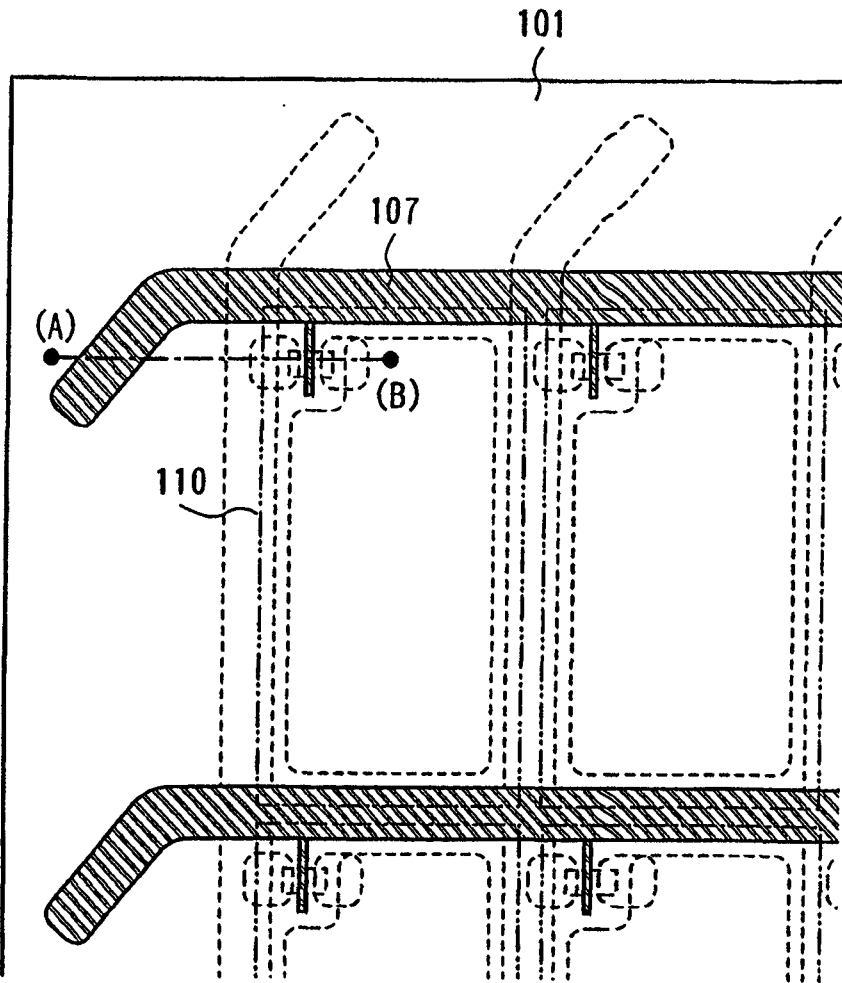


图 2

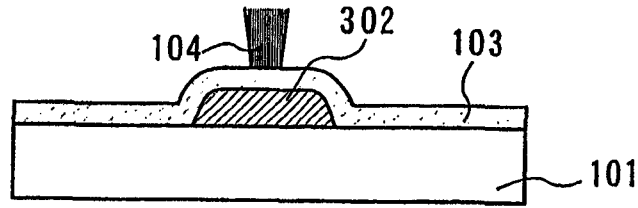


图 3A

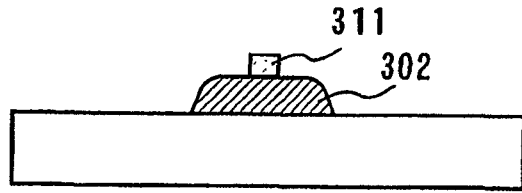


图 3B

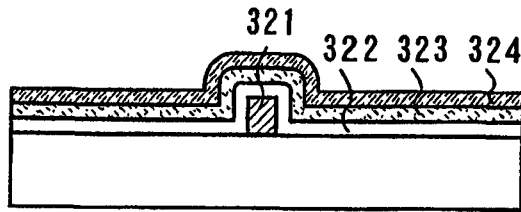


图 3C

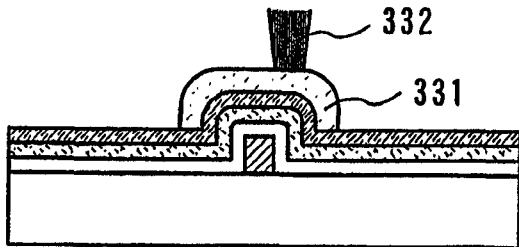


图 3D

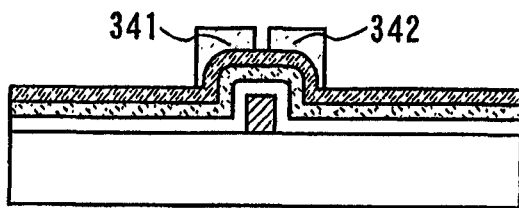


图 3E

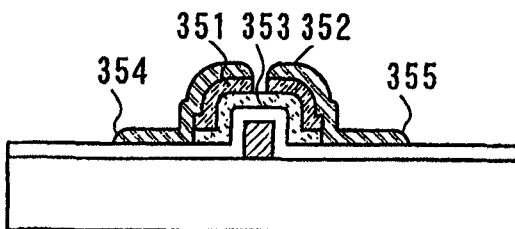


图 3F

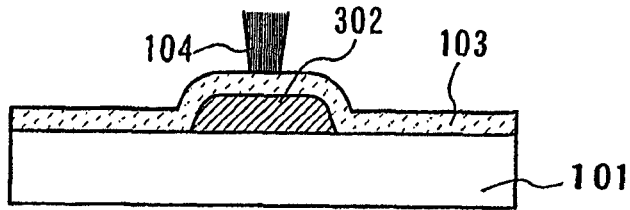


图 4A

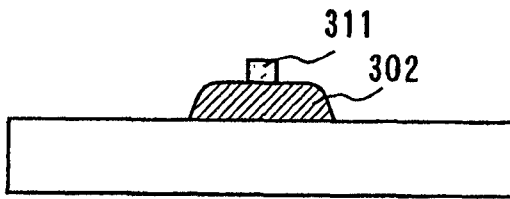


图 4B

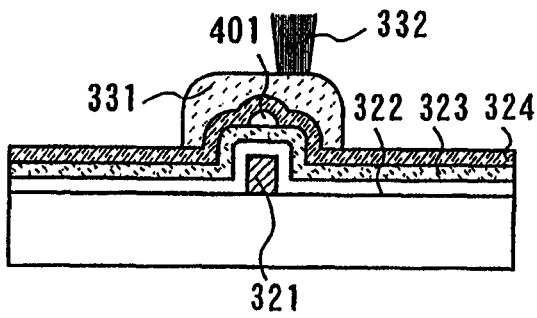


图 4C

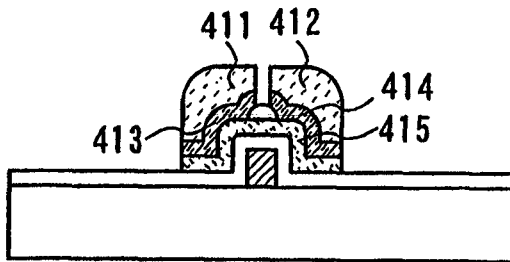


图 4D

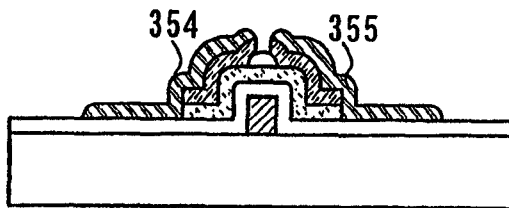


图 4E

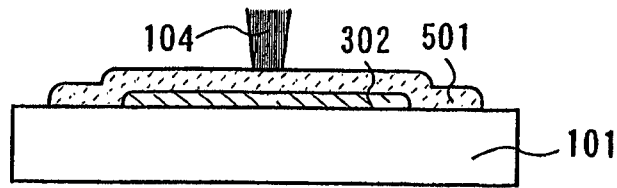


图 5A

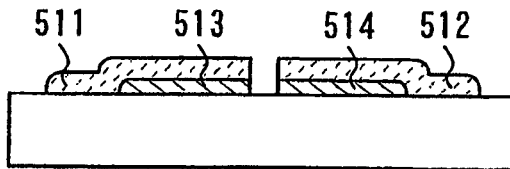


图 5B

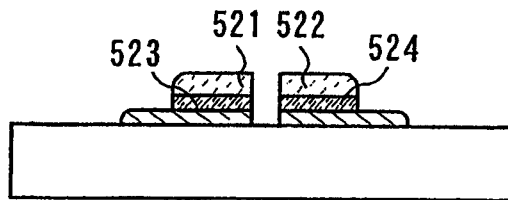


图 5C

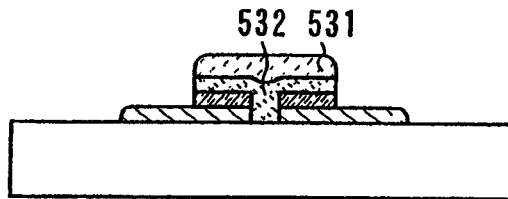


图 5D

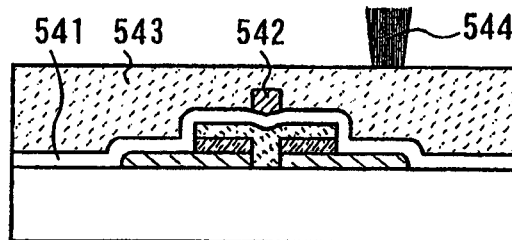


图 5E

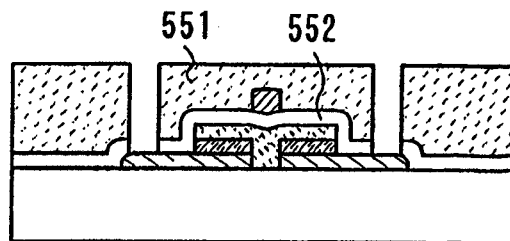


图 5F

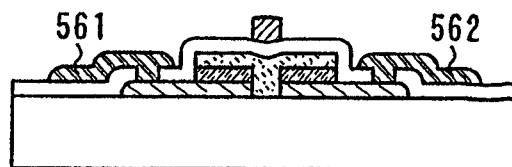


图 5G

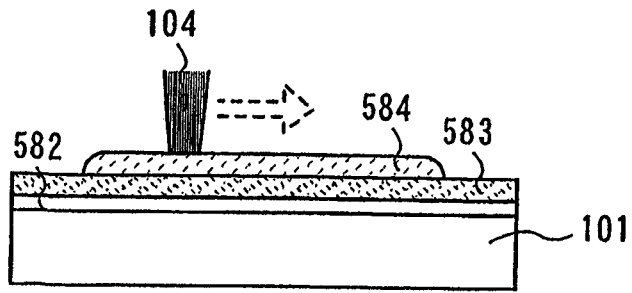


图 6A

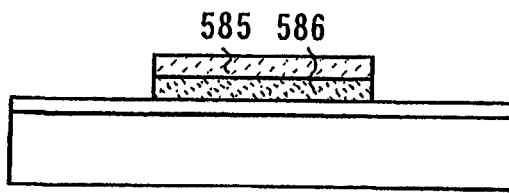


图 6B

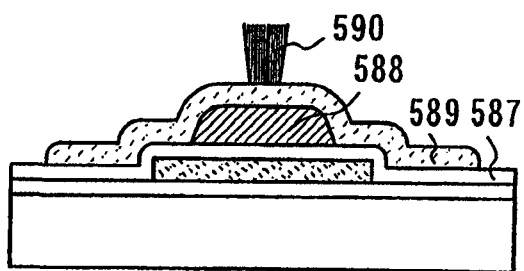


图 6C

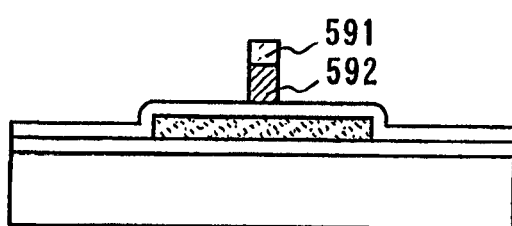


图 6D

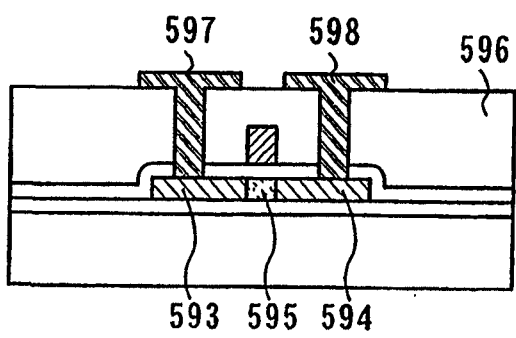


图 6E

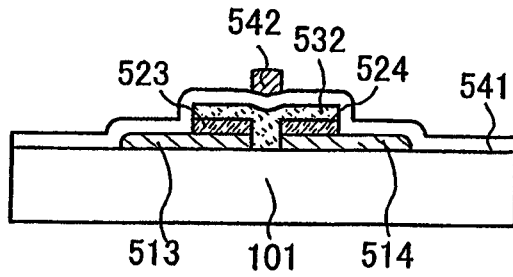


图 7A

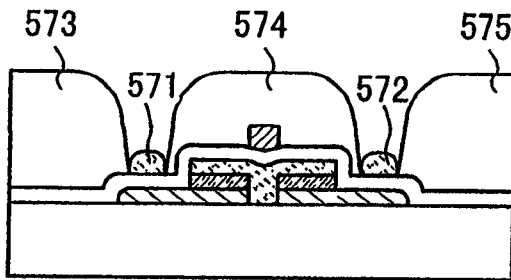


图 7B

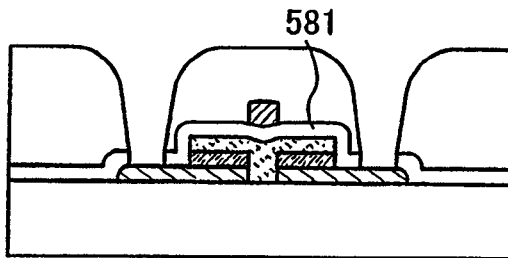


图 7C

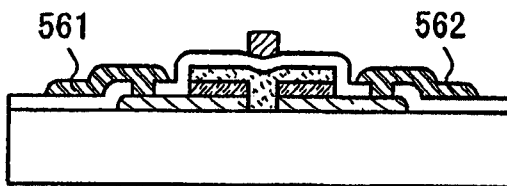


图 7D

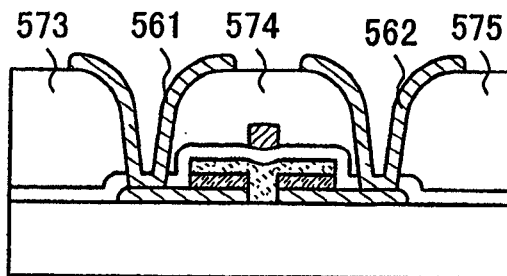


图 7E

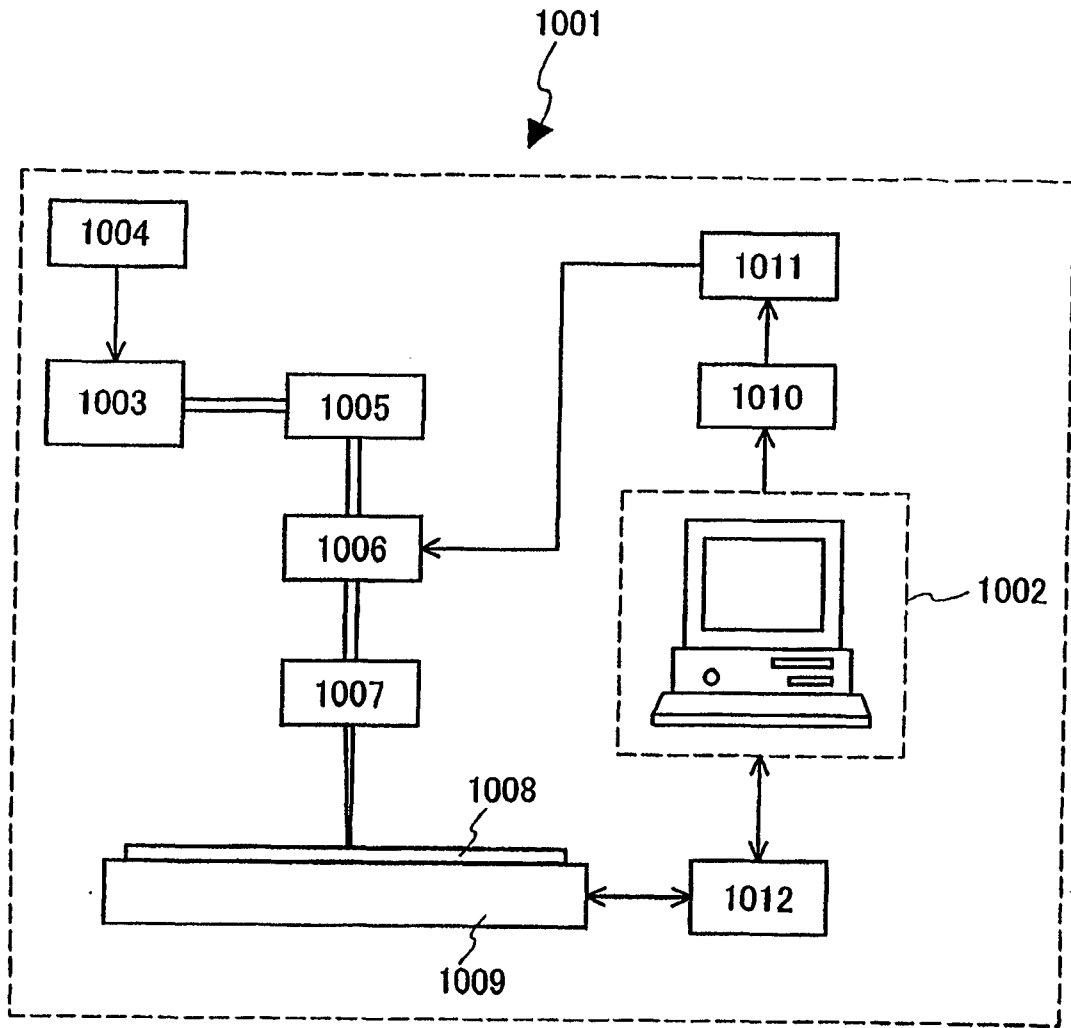
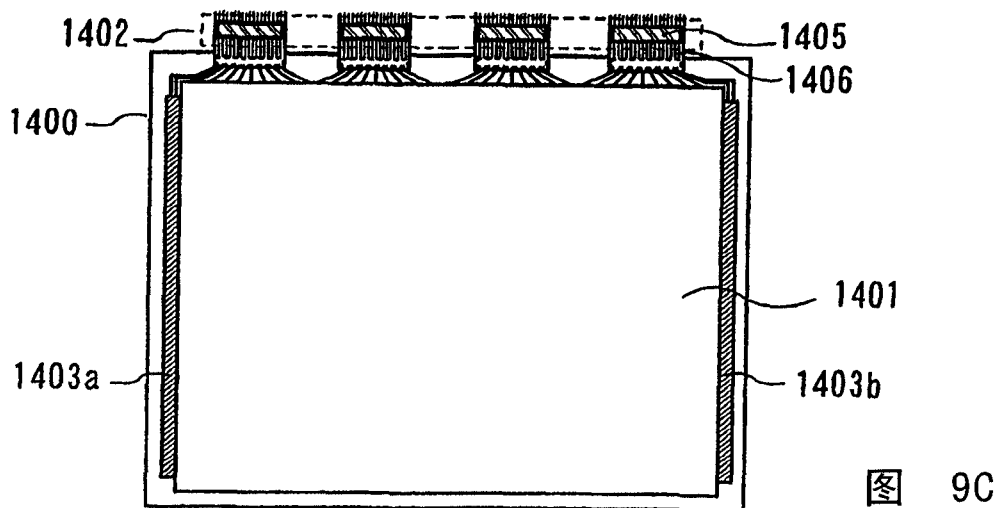
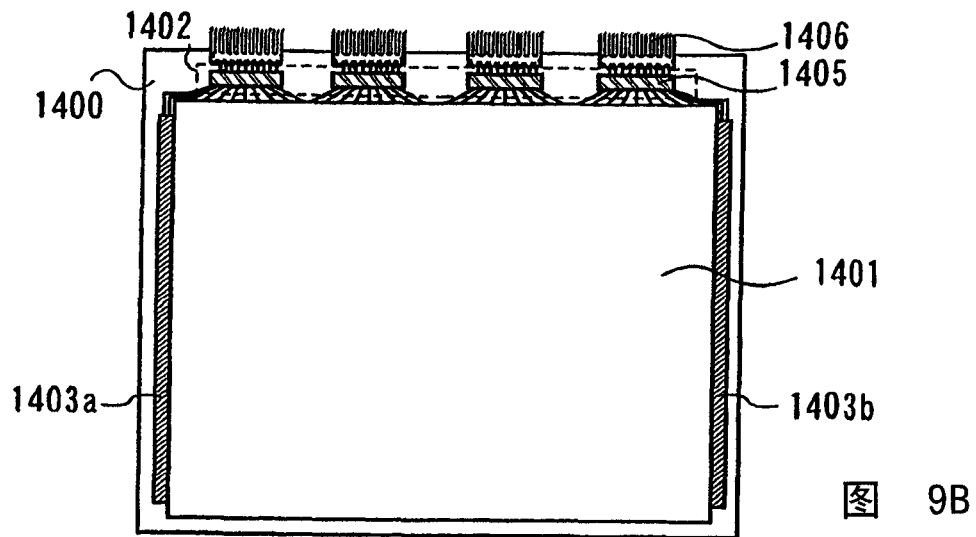
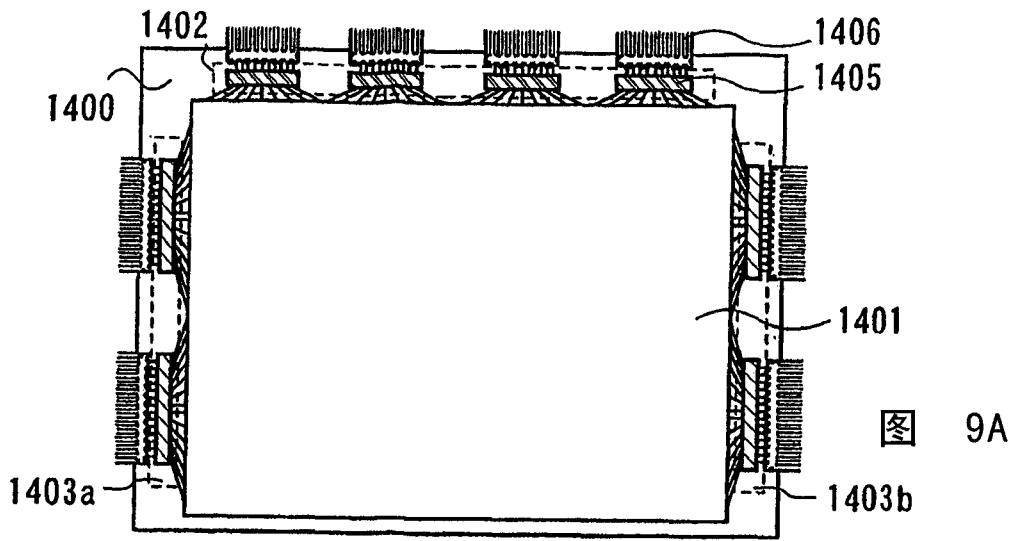


图 8



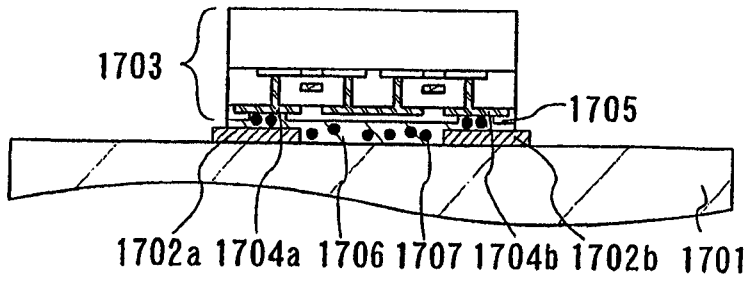


图 10A

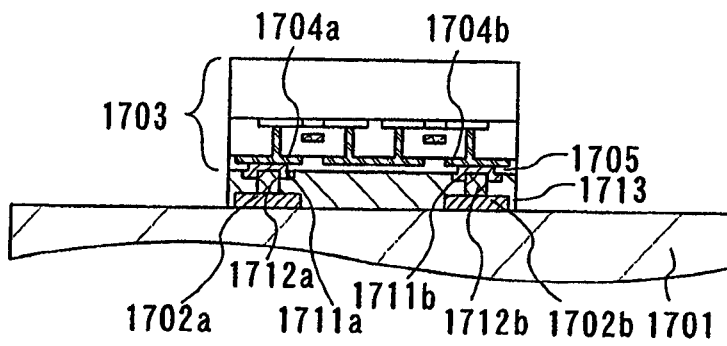


图 10B

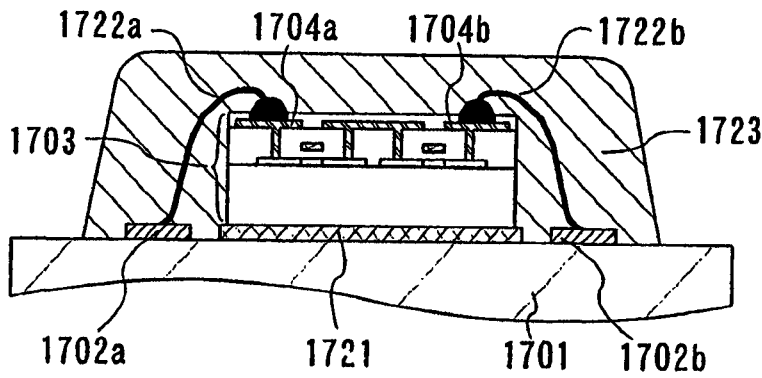


图 10C

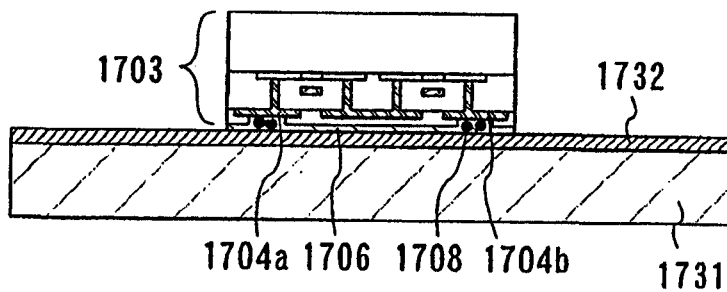


图 10D

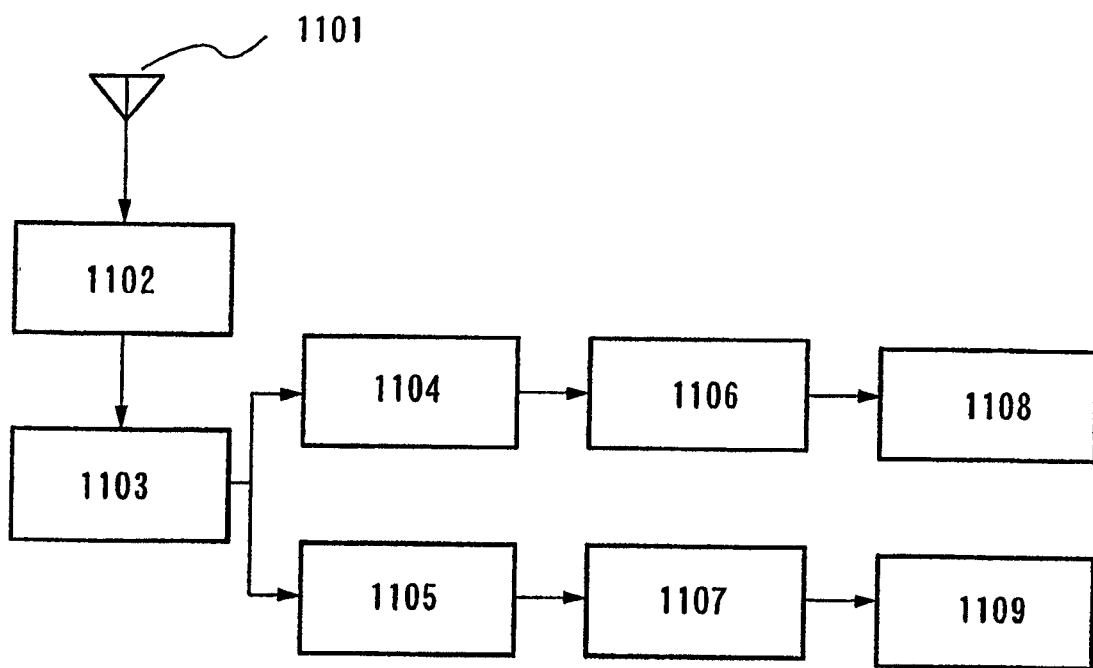


图 11

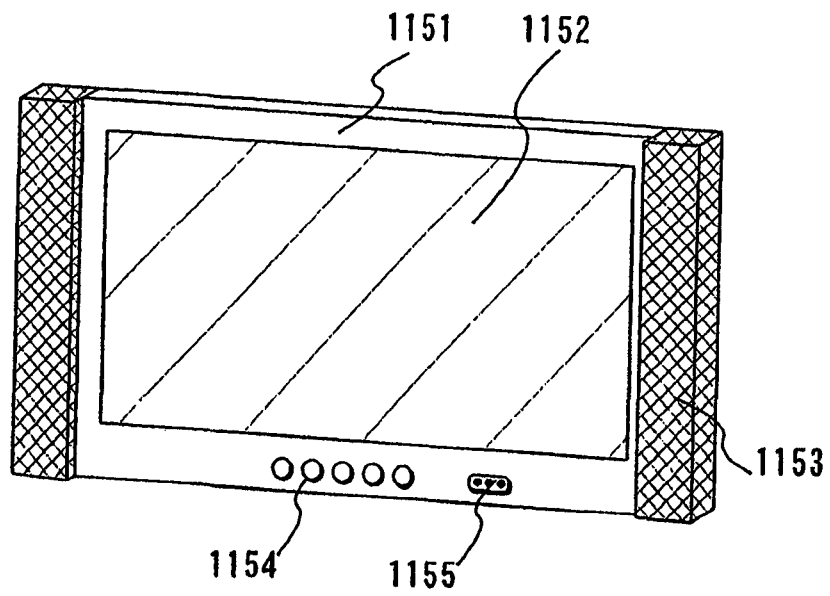


图 12

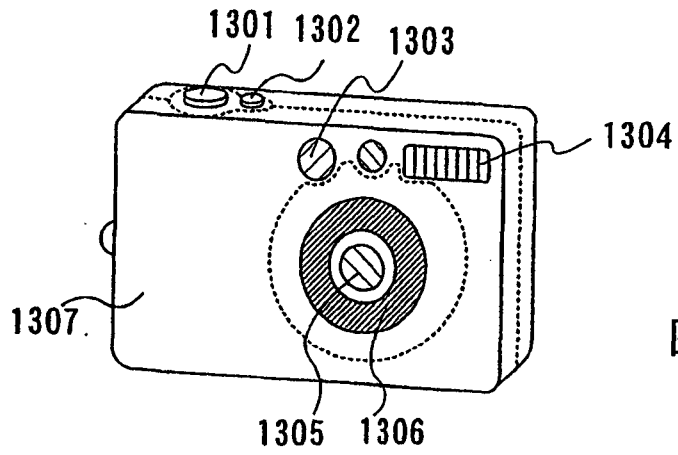


图 13A

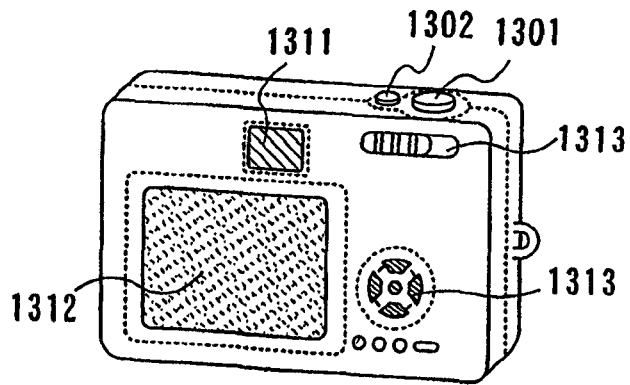


图 13B

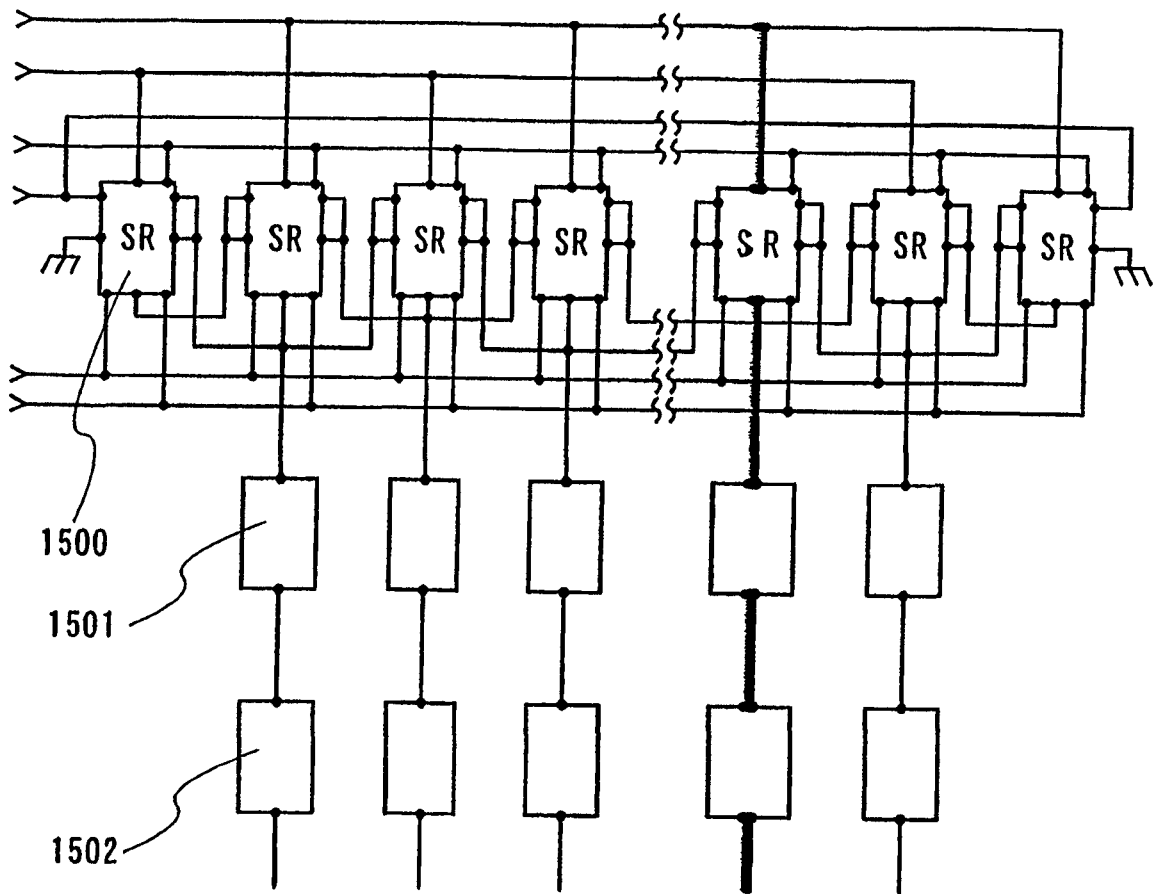


图 14

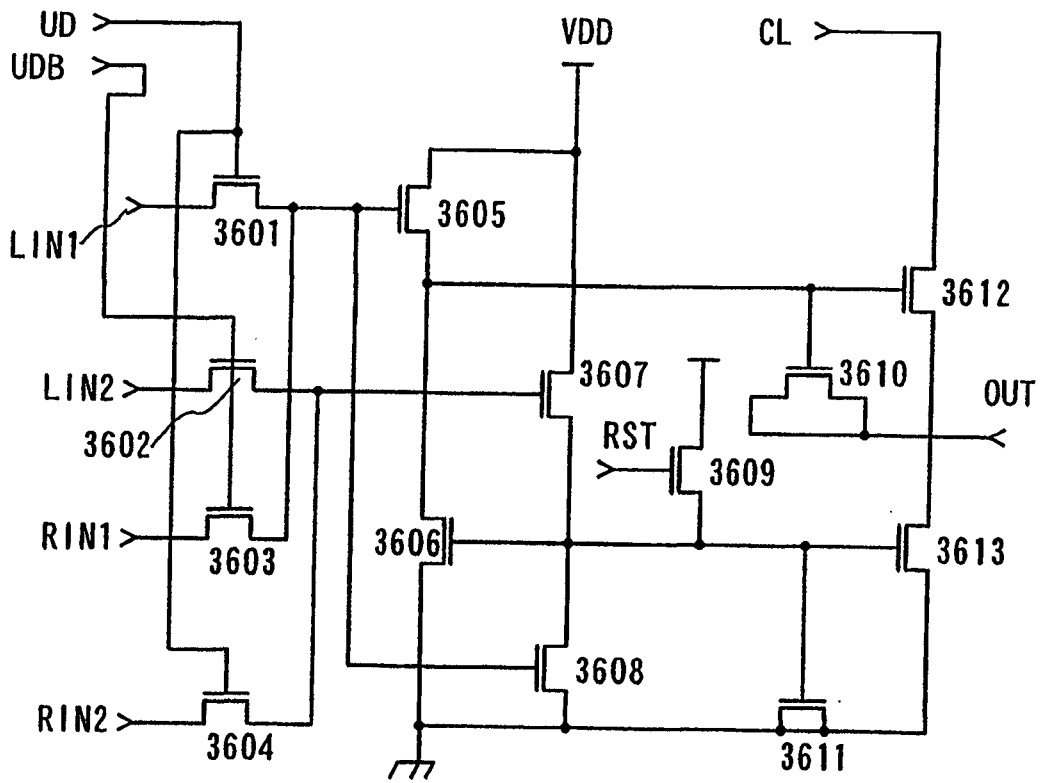


图 15

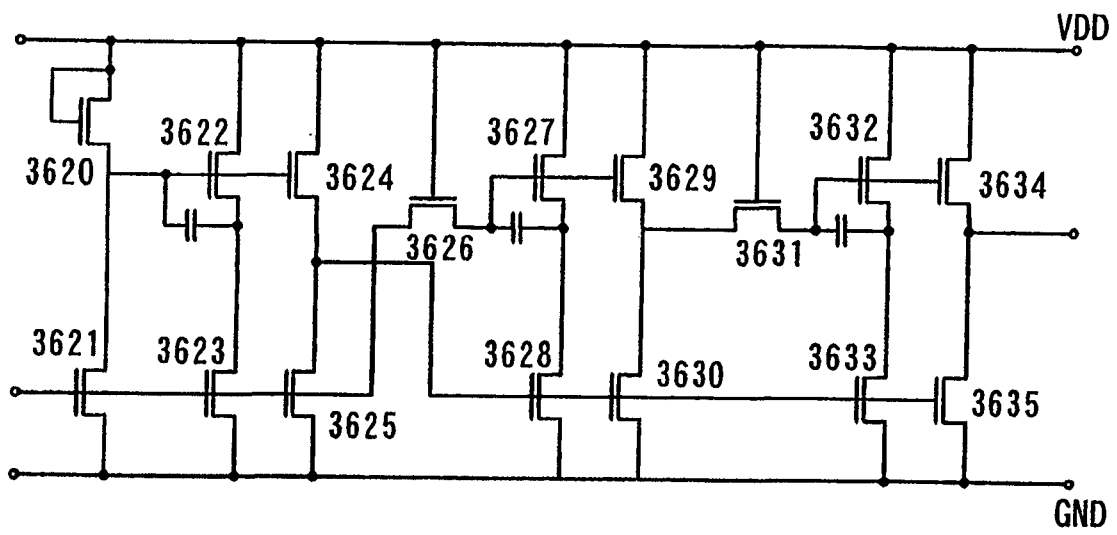


图 16

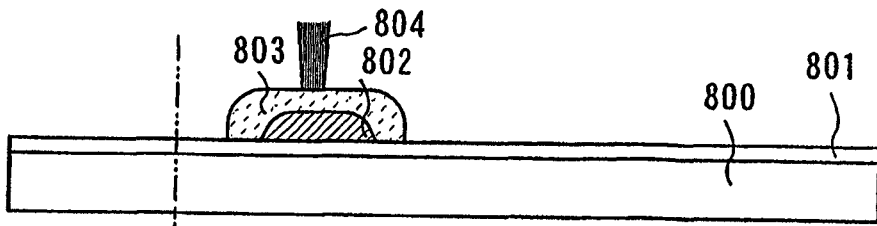


图 17A

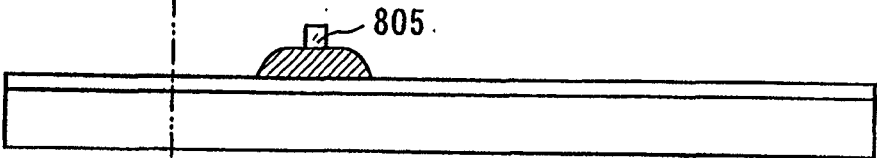


图 17B

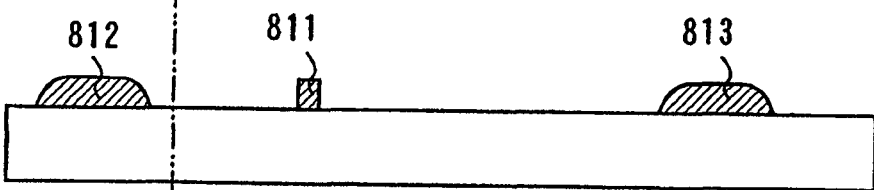


图 17C

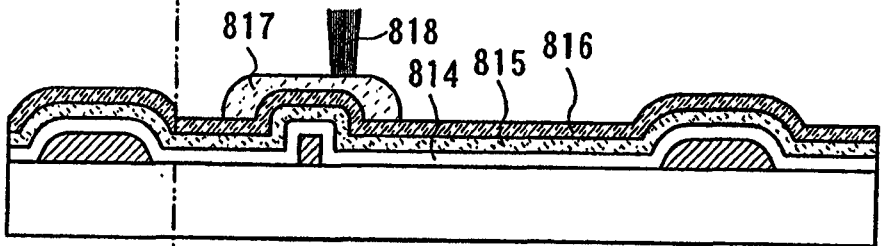


图 17D

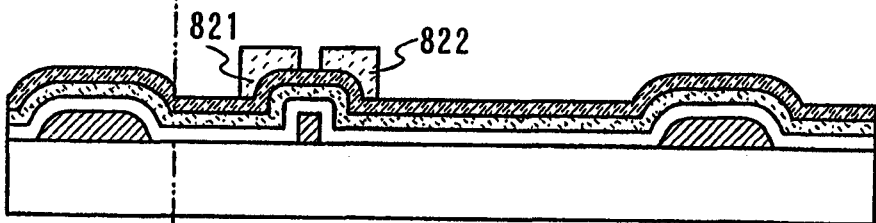


图 17E

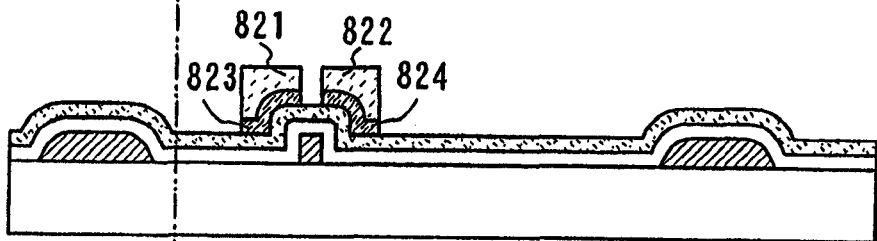


图 17F

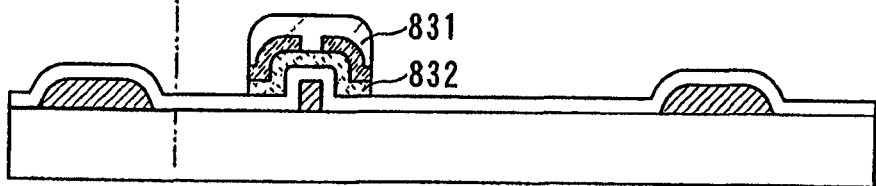


图 17G



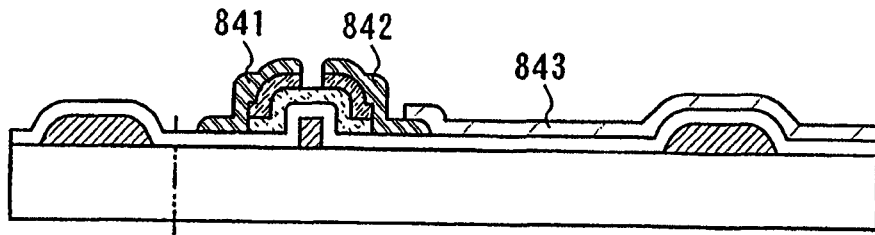


图 18A

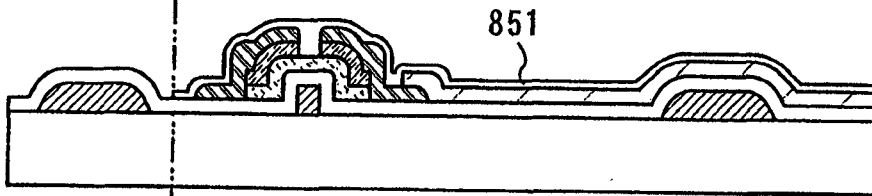


图 18B

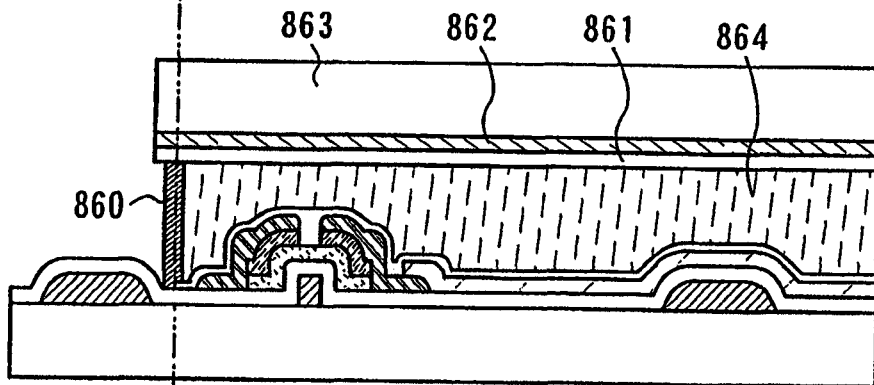


图 18C

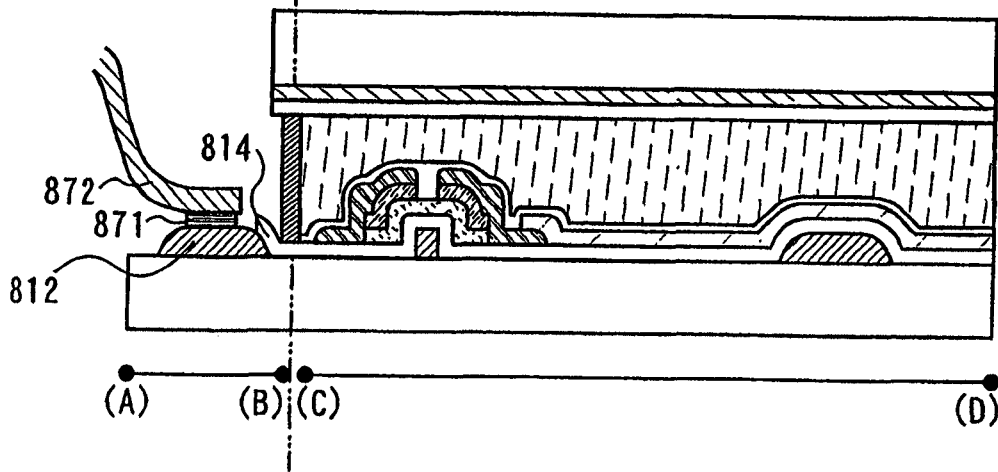


图 18D

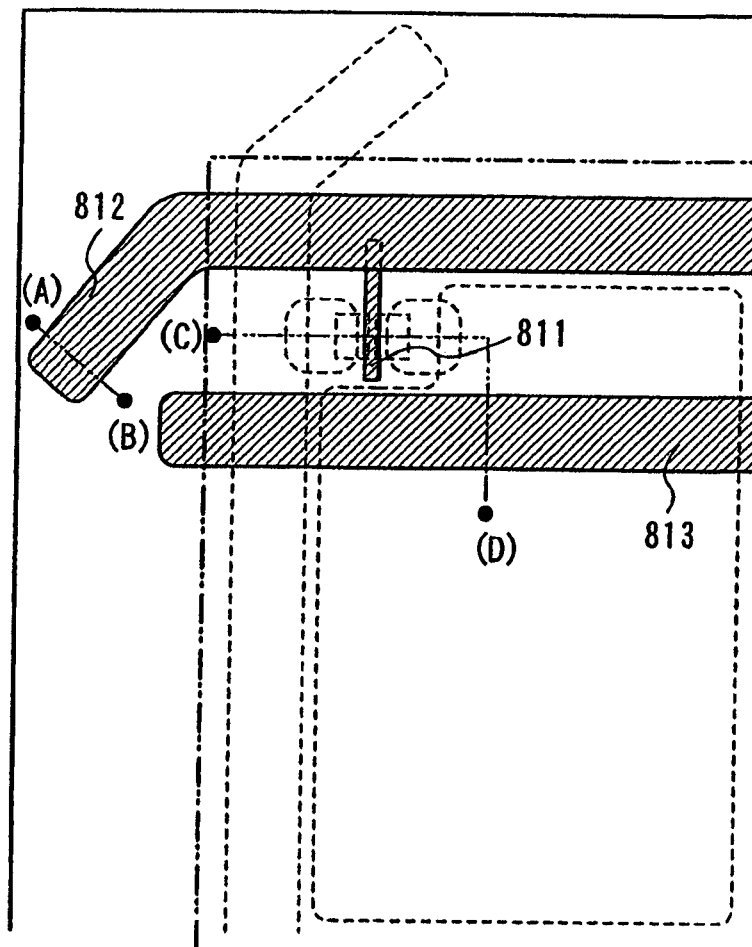


图 19

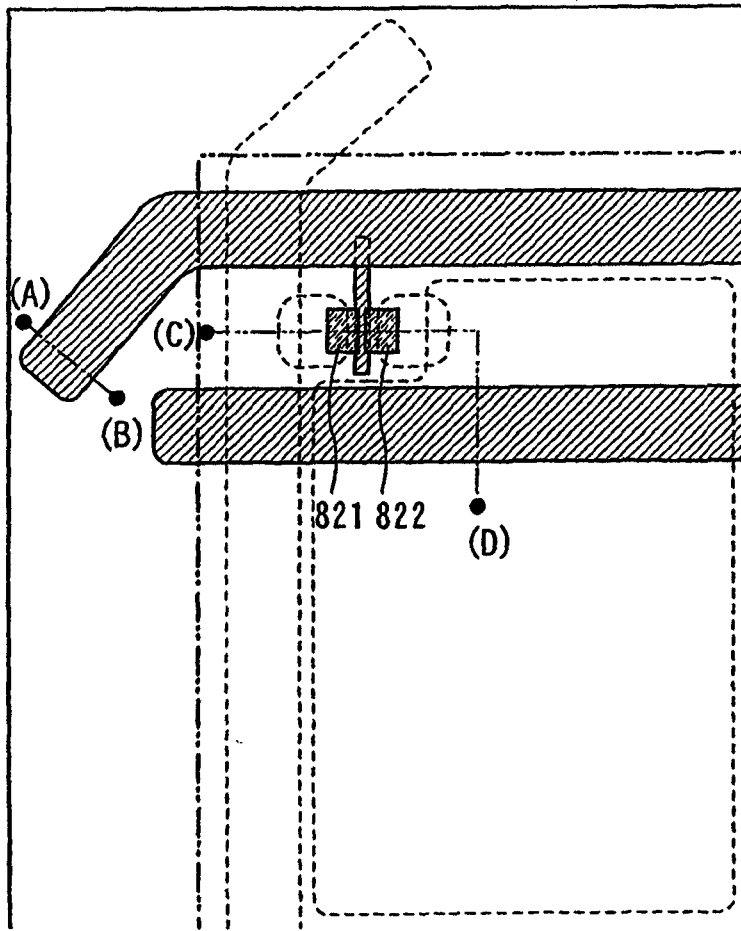


图 20

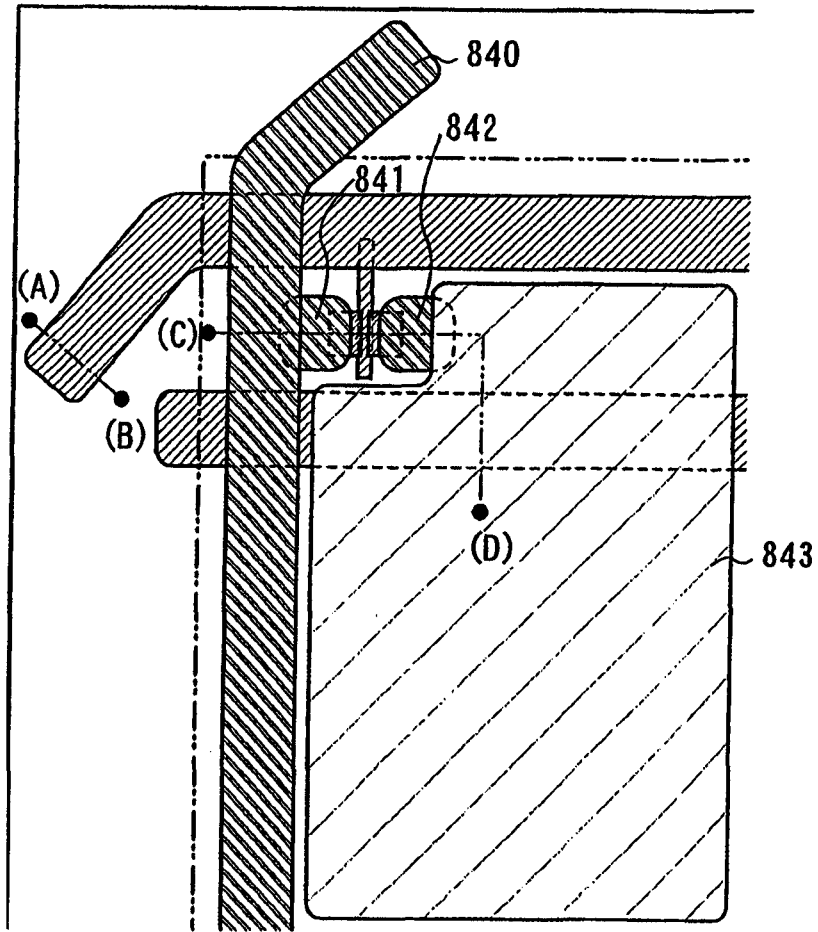


图 21

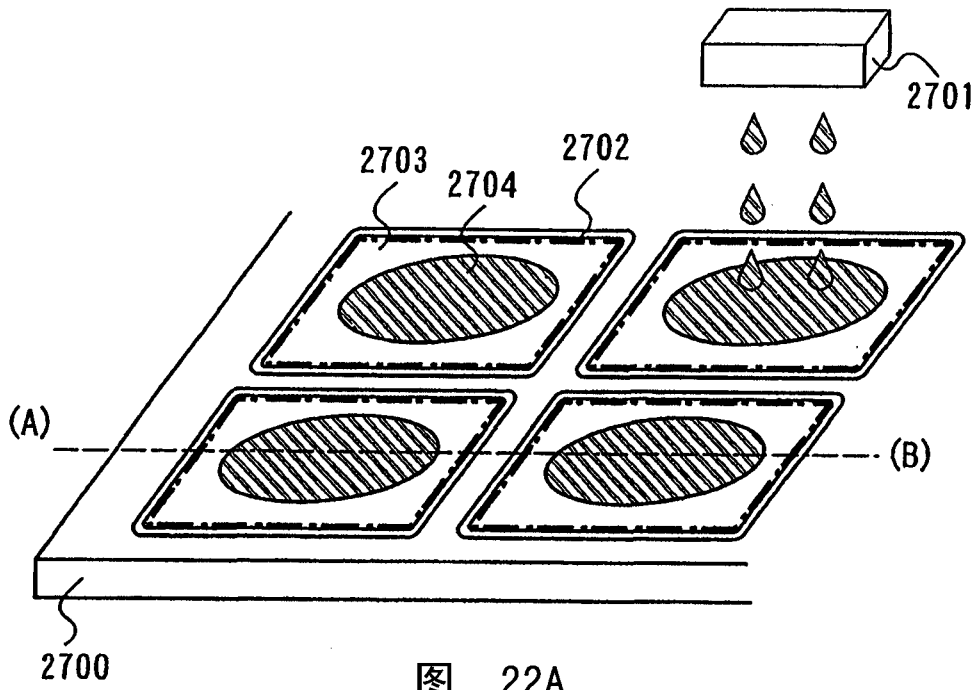


图 22A

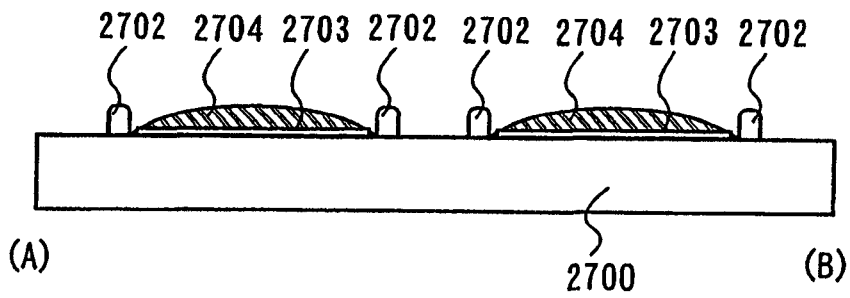


图 22B

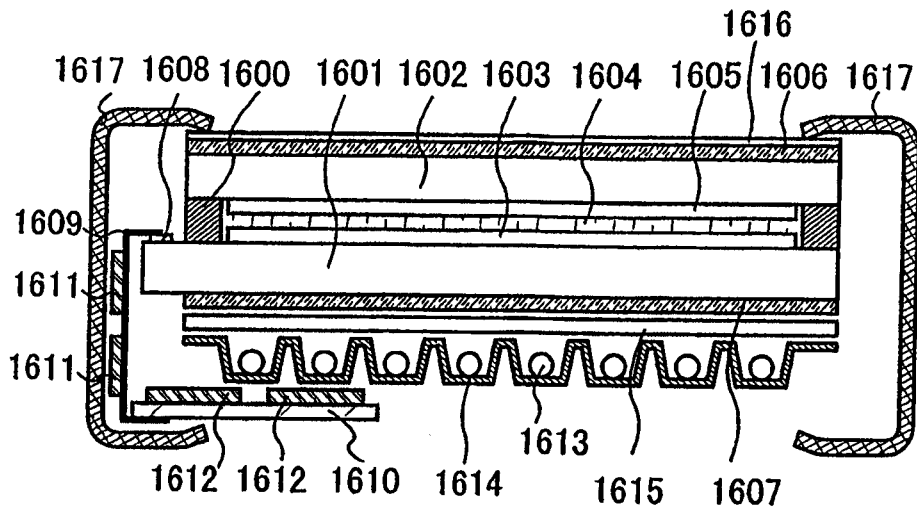


图 23

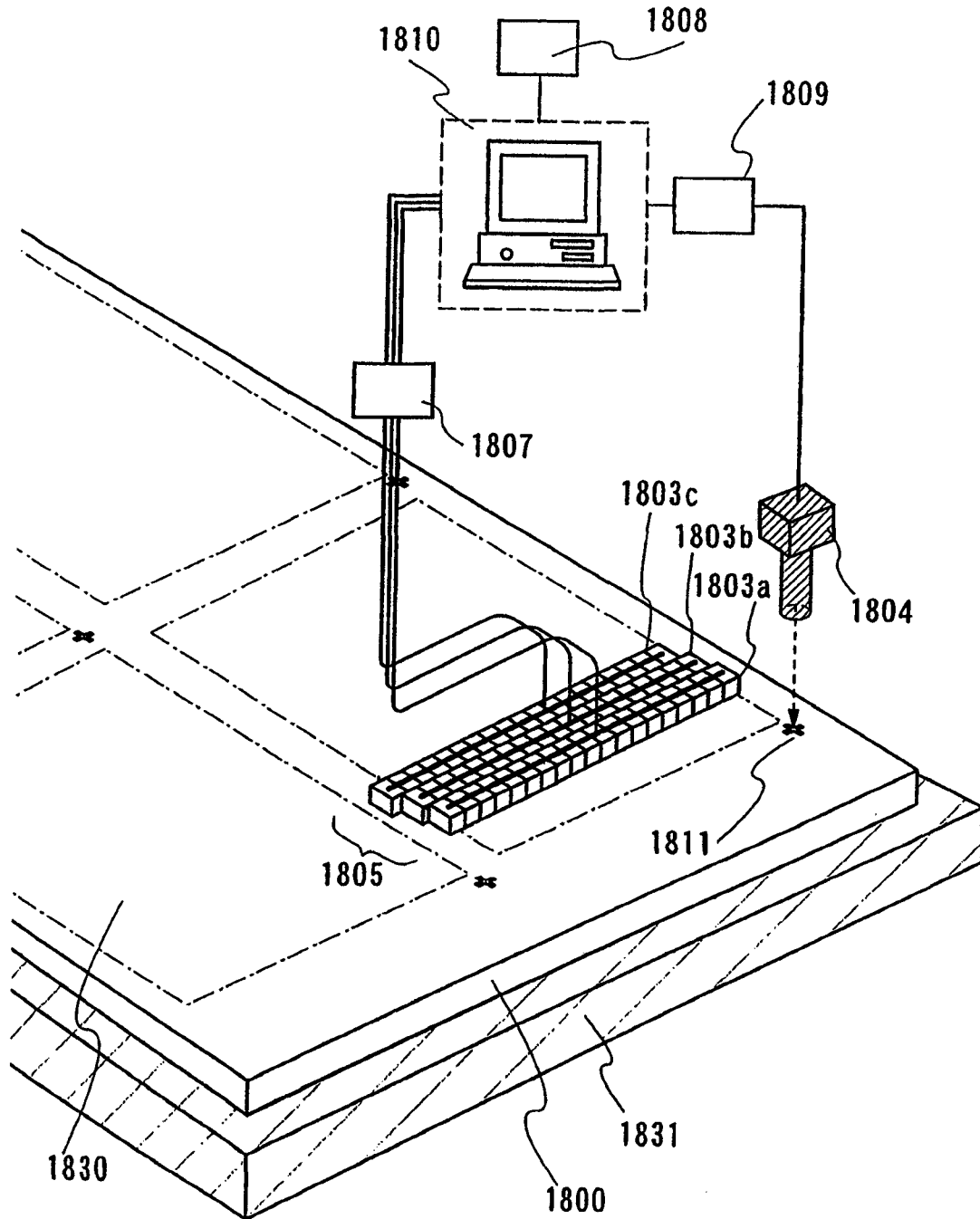


图 24

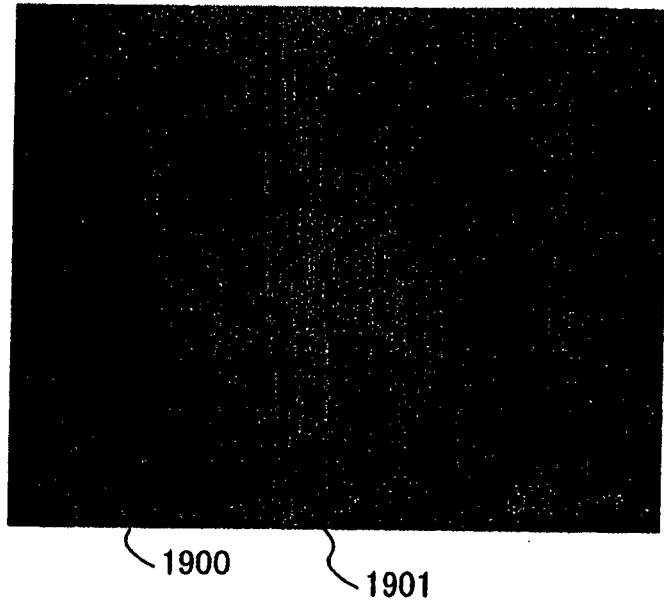


图 25A

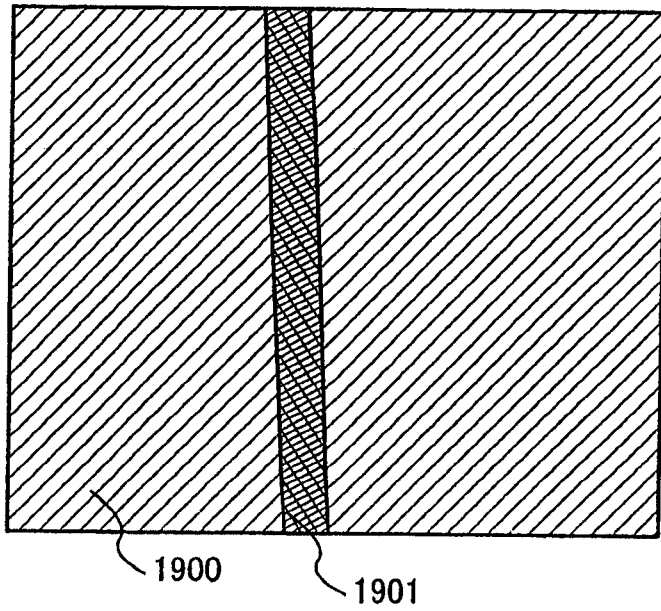


图 25B

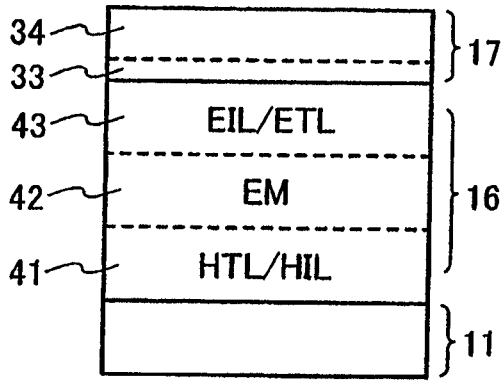


图 26A

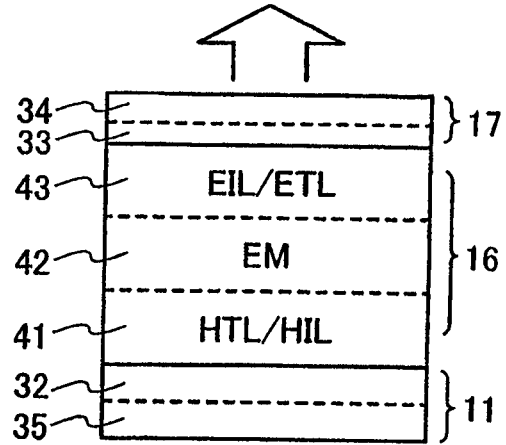


图 26B

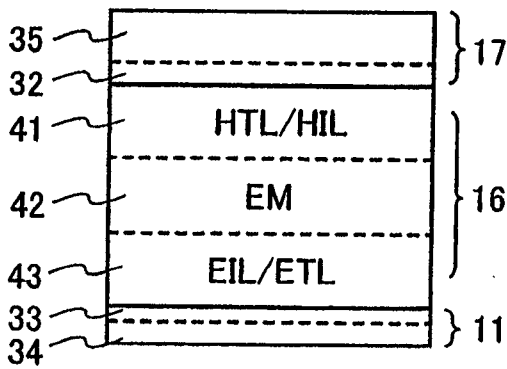


图 26C

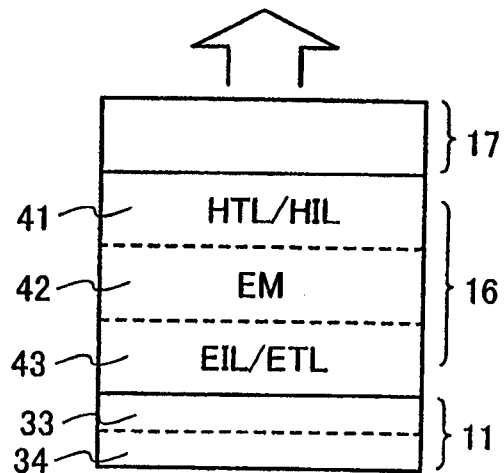


图 26D

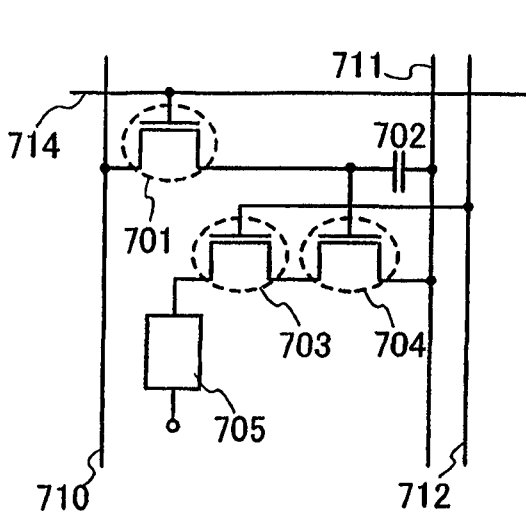


图 27A

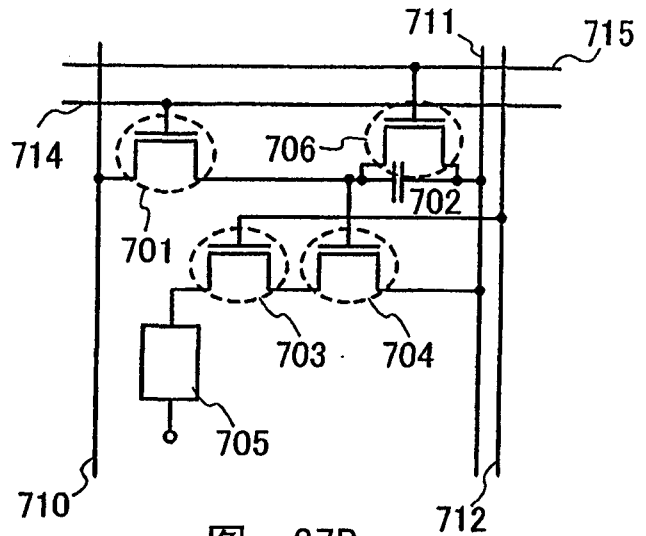


图 27B

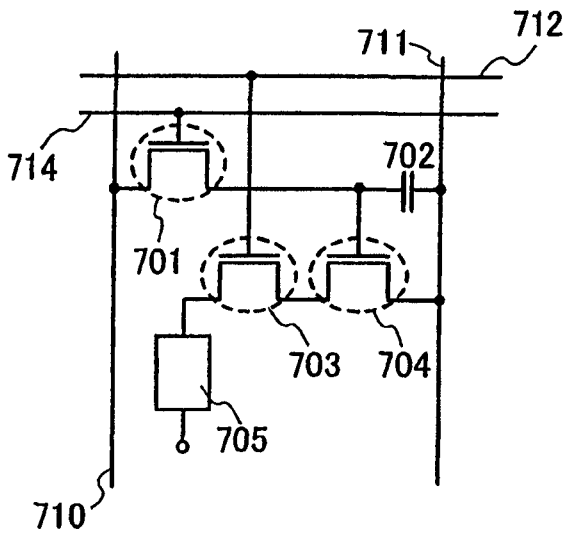


图 27C

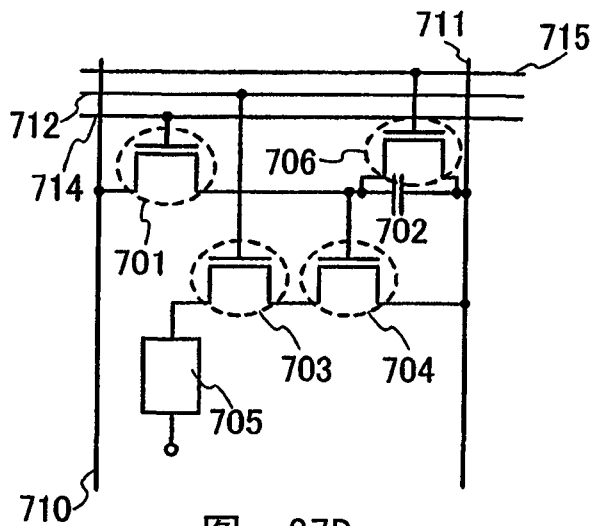


图 27D

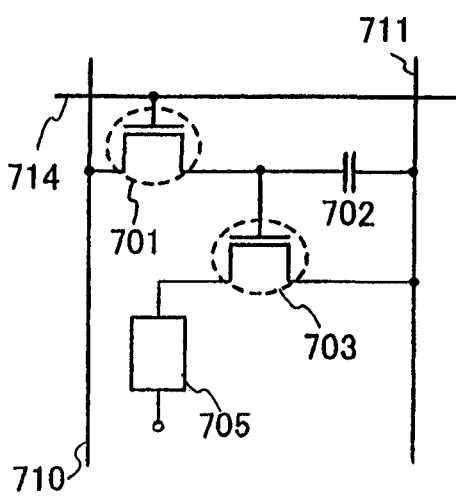


图 27E

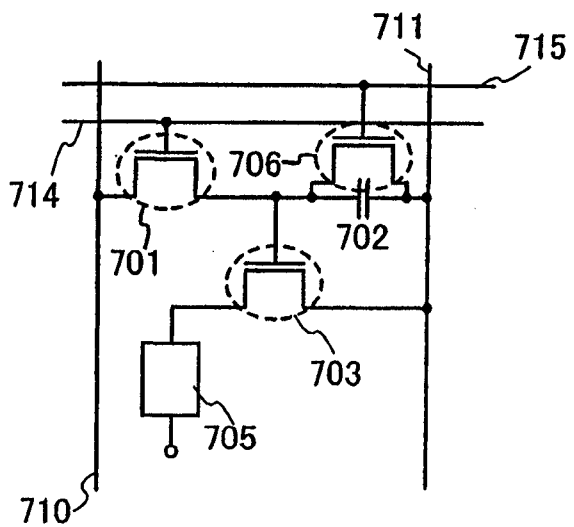


图 27F

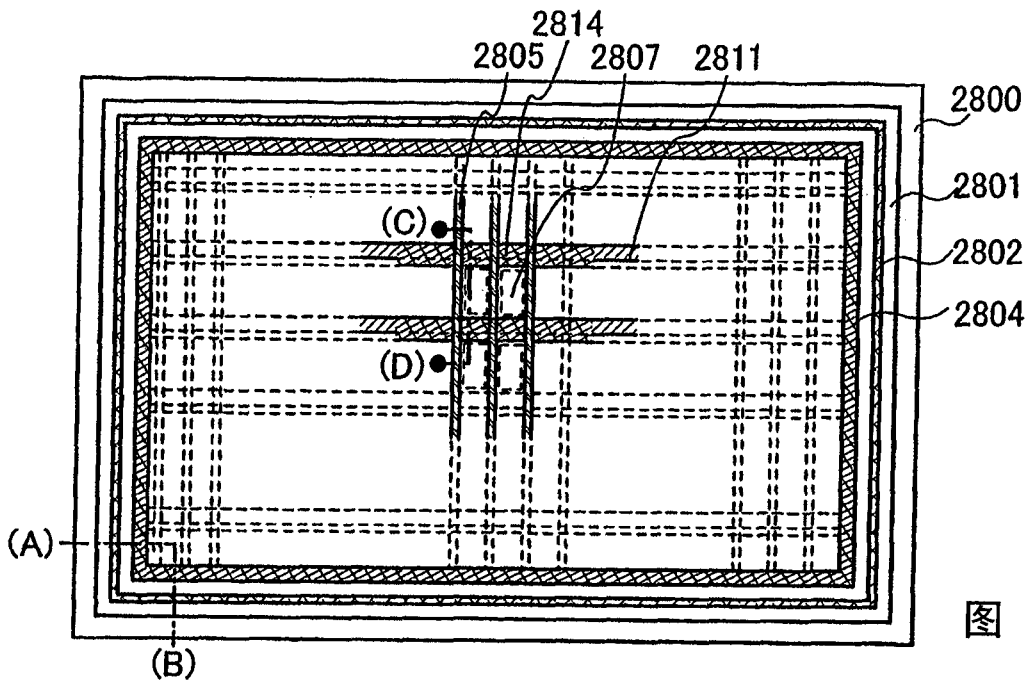


图 28A

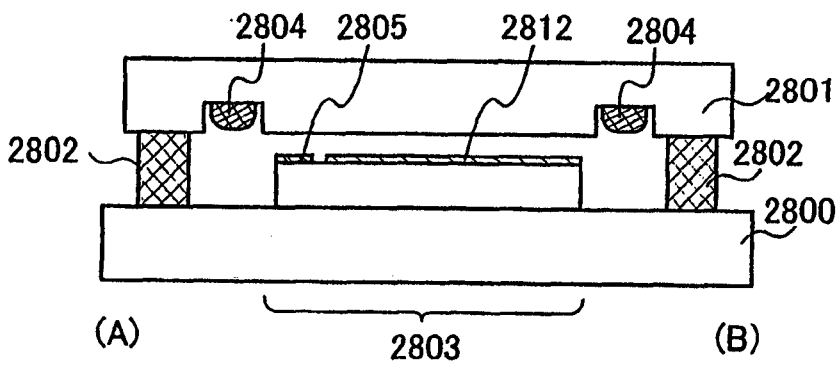


图 28B

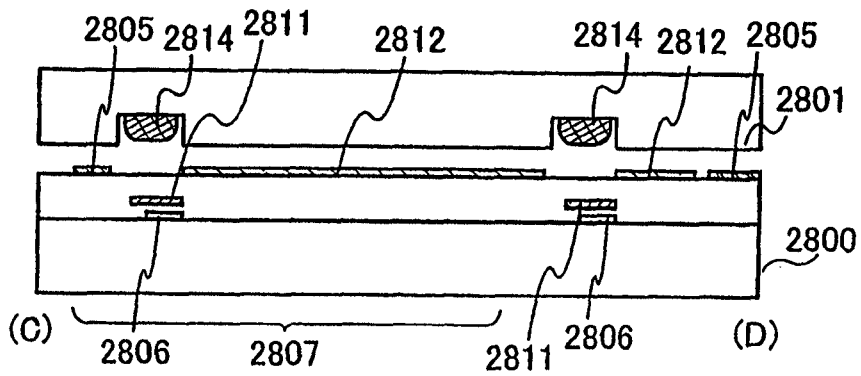
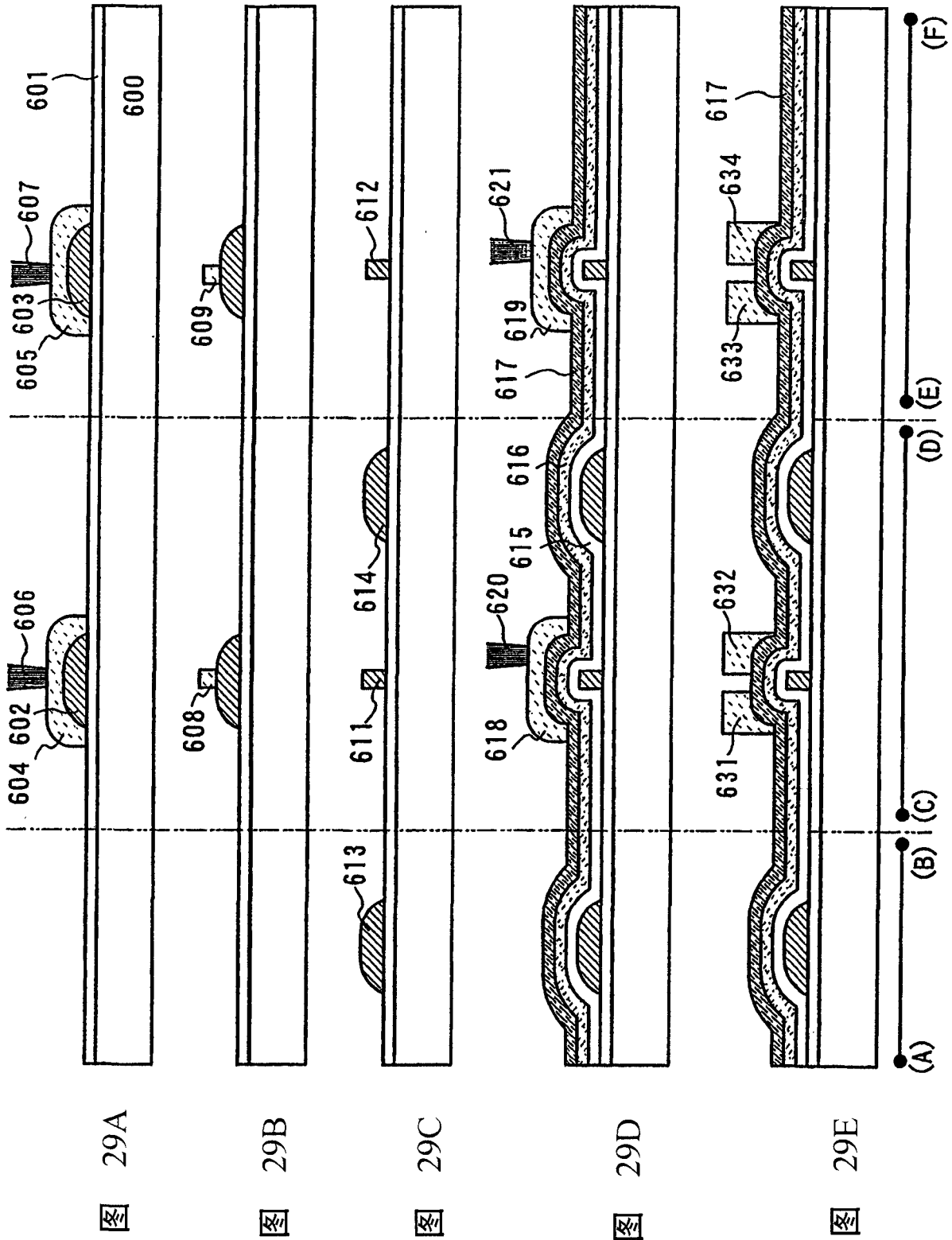


图 28C



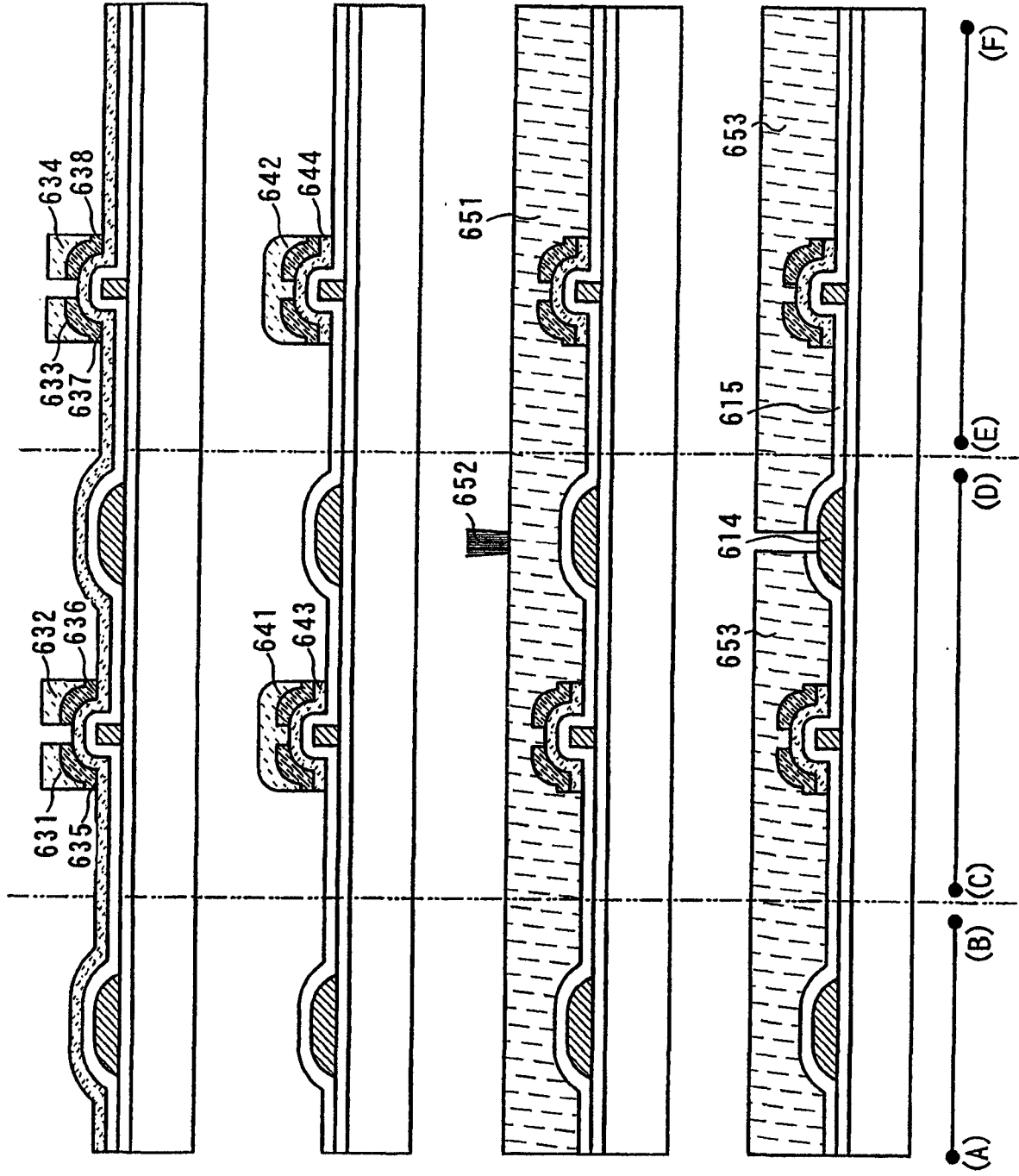


图 30A

图 30B

图 30C

图 30D

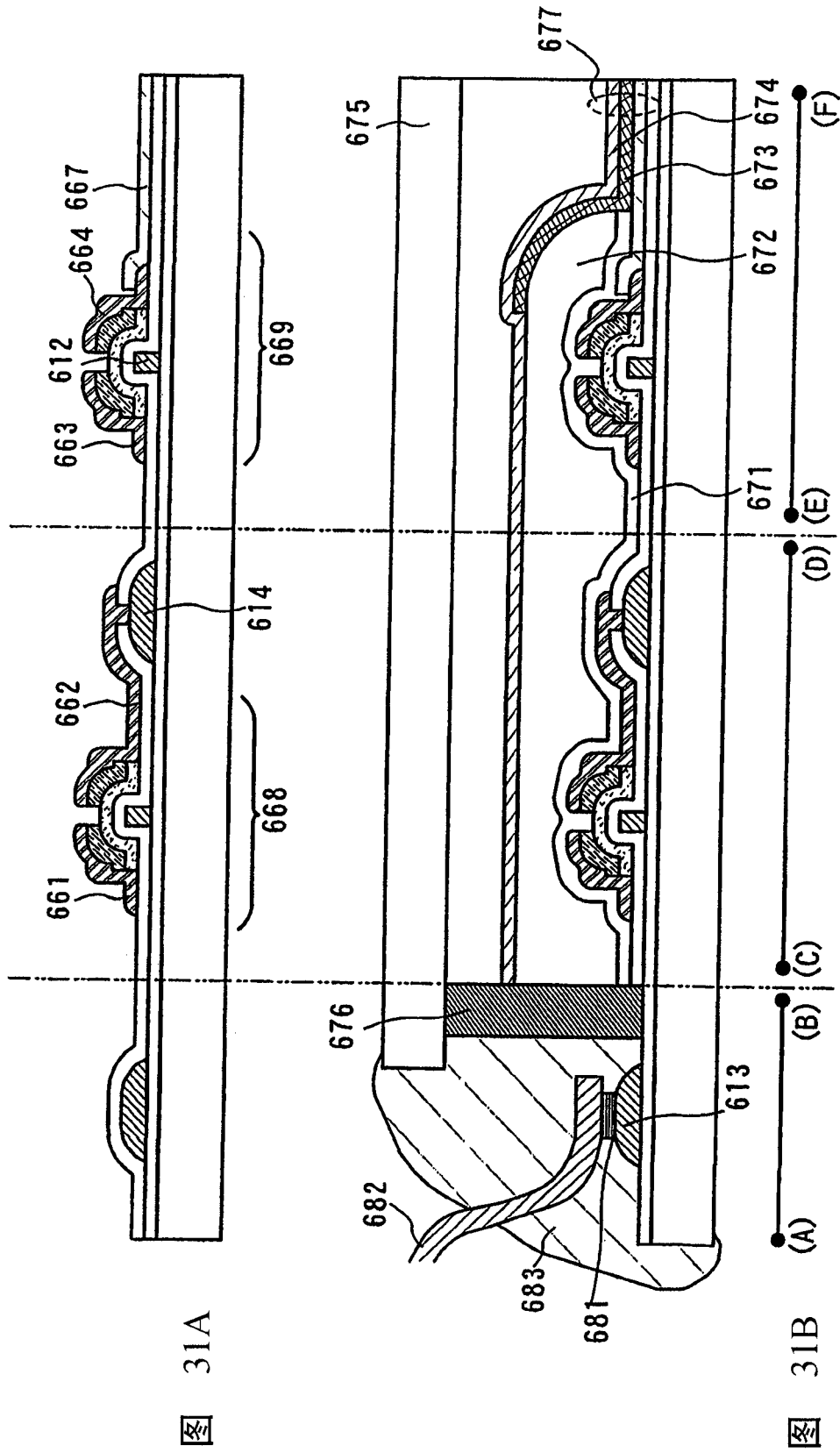


图 31A

图 31B

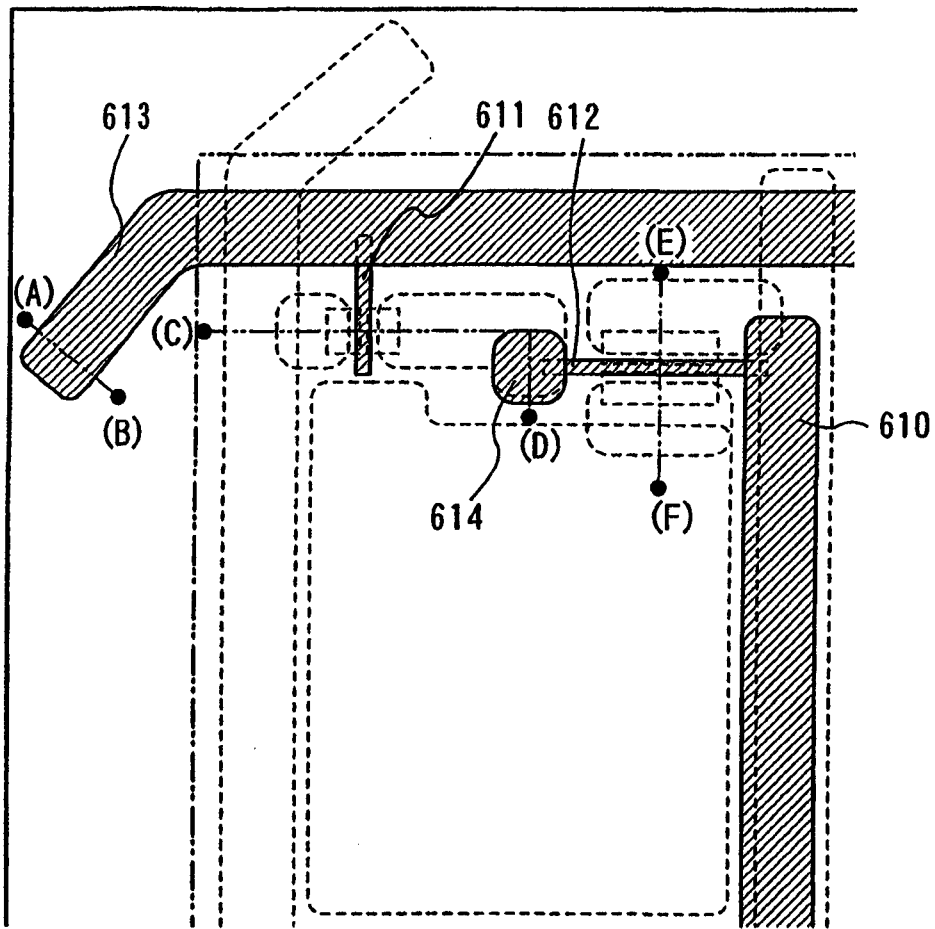


图 32

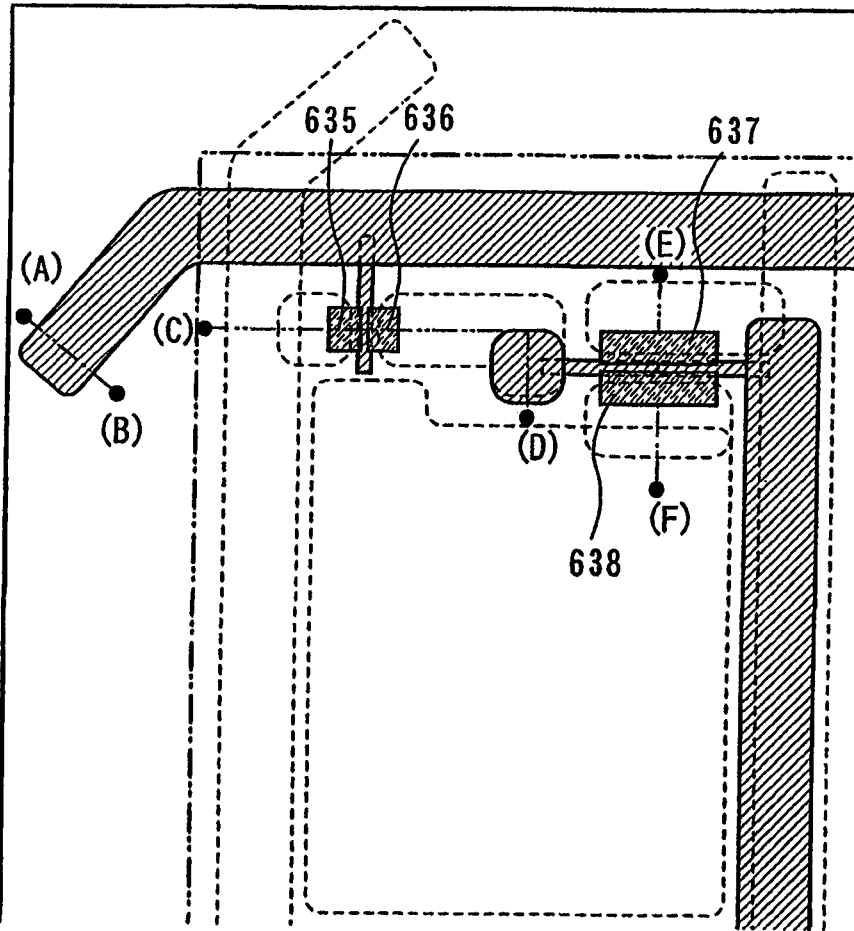


图 33

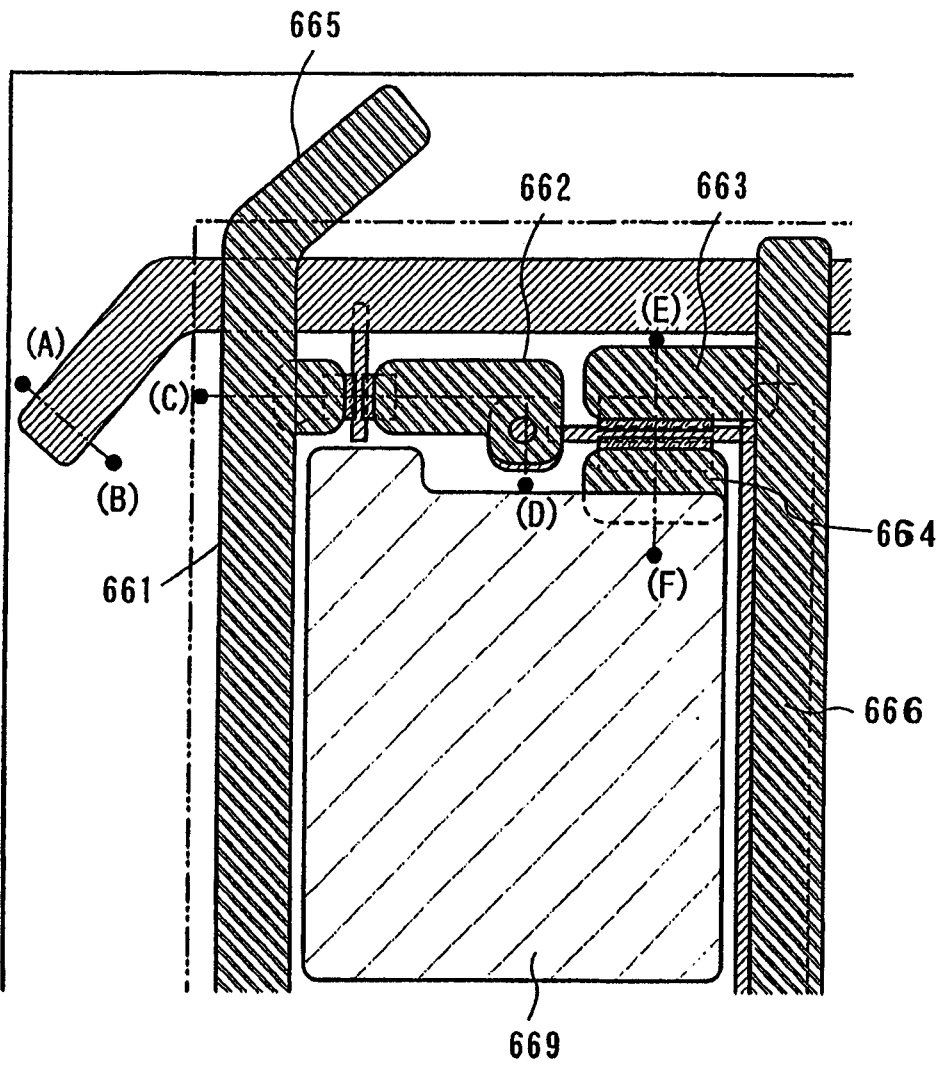
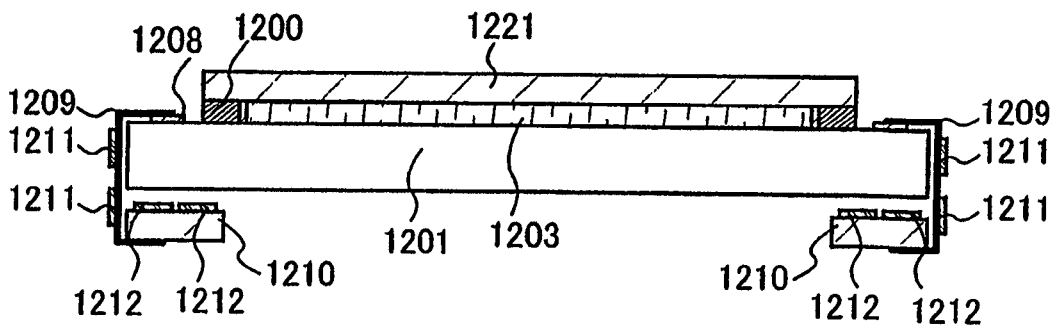
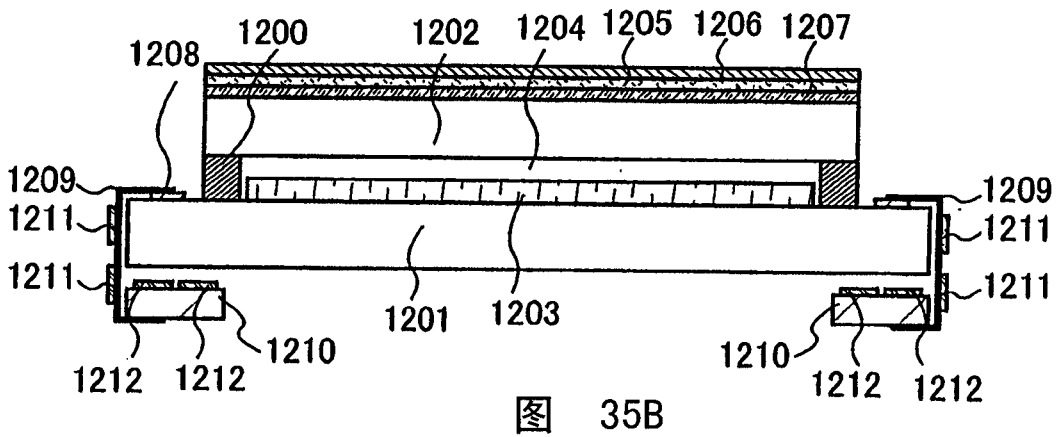
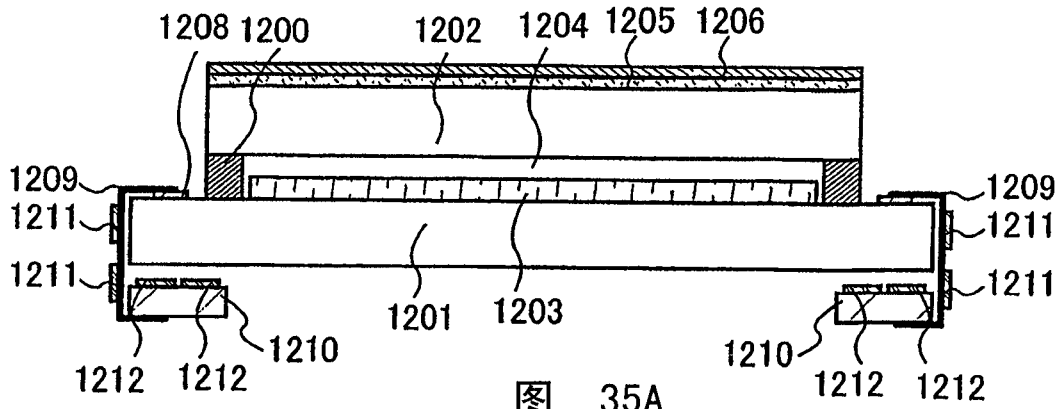


图 34



参考标记的说明

11: 像素电极, 16: EL 层, 17: 像素电极, 31: 电极层, 32: 电极层, 33: 电极层, 34: 电极层, 35: 电极层, 41: 空穴传输层, 42: 发光层, 43: 电子注入层, 100: 衬底, 101: 衬底, 102: 导电层, 103: 光敏树脂, 104: 激光束, 105: 掩模图案, 106: 导电层, 107: 导电层, 110: 像素, 301: 衬底, 302: 导电层, 304: 半导体膜, 311: 掩模图案, 321: 栅电极, 322: 绝缘膜, 323: 半导体膜, 324: 半导体膜, 331: 光敏树脂, 332, 激光束, 341: 掩模图案, 351: 半导体区, 353: 半导体区, 354: 漏电极, 401: 保护膜, 411: 掩模图案, 413: 漏区, 415: 半导体区(沟道形成区), 501: 光敏树脂, 511: 掩模图案, 513: 漏电极, 521: 掩模图案, 523: 半导体区, 531: 掩模图案, 532: 半导体区, 541: 绝缘膜, 542: 栅电极, 543: 光敏树脂, 544: 激光束, 551: 掩模图案, 552: 栅绝缘膜, 561: 导电层, 570: 绝缘膜, 571: 掩模图案, 573: 掩模图案, 581: 栅绝缘膜, 583: 半导体膜, 584: 光敏树脂, 585: 掩模图案, 586: 半导体区, 587: 栅绝缘膜, 588: 导电层, 589: 光敏树脂, 590: 激光束, 591: 掩模图案, 592: 栅电极, 593: 漏区, 595: 沟道形成区, 596: 绝缘膜(层间绝缘膜), 597: 导电膜, 600: 衬底, 601: 绝缘膜, 602: 导电层, 604: 光敏树脂, 606: 激光, 610: 电容电极层, 611: 栅极层, 612: 栅极层, 613: 栅布线层, 614: 连接导电层, 615: 栅绝缘膜, 616: 半导体膜, 617: 半导体膜, 618: 光敏树脂, 620: 激光, 631: 掩模图案, 632: 沟道蚀刻型 TFT, 635: 半导体区, 641: 掩模图案, 643: 半导体区, 651: 光敏树脂, 652: 激光, 661: 源极层, 662: 漏极层, 664: 漏极层, 665: 源布线层, 666: 电源线层, 667: 像素电极, 668: TFT, 669: TFT, 671: 保护层, 672: 绝缘层, 673: 发光层, 674: 像素电极,

675: 密封衬底, 676: 密封剂, 677: 发光元件, 681: 各向异性导电层, 682: 连接端子, 701: TFT, 702: 电容器元件, 703: TFT, 704: TFT, 705: 发光元件, 706: TFT, 710: 信号线, 711: 电源线, 712: 电源线, 714: 扫描线, 715: 扫描线, 716: 扫描线, 801: 绝缘膜, 802: 导电层, 803: 光敏树脂, 804: 激光, 811: 栅布线层, 812: 栅布线层, 813: 电容布线层, 814: 栅绝缘膜, 815: 半导体膜, 816: 半导体膜, 817: 光敏树脂, 818: 激光, 821: 掩模图案, 823: 半导体区, 831: 掩模图案, 832: 半导体区, 840: 源布线层, 841: 源电极层, 842: 漏电极层, 843: 像素电极, 851: 定向膜, 860: 密封剂, 861: 定向膜, 862: 像素电极(相对电极), 863: 相对衬底, 864: 液晶层, 871: 各向异性导电层, 872: 连接端子, 1001: 激光束投影装置, 1002: PC, 1003: 激光振荡器, 1004: 电源, 1005: 光学系统(ND滤波器), 1006: 声光调制器(AOM), 1007: 光学系统, 1008: 衬底, 1009: 衬底移动机械装置, 1010: D/A转换器, 1011: 驱动器, 1012: 驱动器, 1101: 天线, 1102: 调谐器, 1103: 中频放大器(IF放大器), 1104: 图像检测电路, 1105: 音频检测电路, 1106: 图像处理电路, 1107: 音频处理电路, 1108: 图像输出部分, 1109: 音频输出部分, 1151: 底板, 1152: 显示部分, 1153: 扬声器部分, 1154: 操作部分, 1155: 视频输入端子, 1200: 密封剂, 1201: 有源矩阵衬底, 1202, 密封衬底, 1203: 像素部分, 1204: 间隔, 1205: λ 板, 1206: 起偏振板, 1207: 有色层, 1208: 连接端子, 1209: FPC, 1210: 布线衬底, 1211: 驱动电路, 1212: 外部电路, 1221: 保护膜, 1301: 释放按钮, 1302: 主开关, 1303: 取景窗, 1304: 闪光器, 1305: 透镜, 1306: 透镜筒, 1307: 底板, 1311: 取景目镜, 1312: 监控器, 1313: 操作按钮, 1400: 衬底, 1401: 像素部分, 1402: 信号线驱动电路, 1403: 扫描线驱动电路, 1405: IC芯片, 1406: FPC, 1500: 脉冲输出电路, 1501: 缓冲电路, 1502: 缓冲电路, 1600: 密封剂, 1601: 有源矩阵衬底, 1602: 相对衬底, 1603: 像素部分, 1604: 液晶层, 1605: 有色层,

1606: 起偏振板, 1608: 连接端子, 1609: FPC, 1610: 布线衬底, 1611: 驱动 IC, 1612: 外部电路, 1613: 冷阴极荧光管, 1614: 反射板, 1615: 光学膜, 1616: 保护膜, 1617: 挡板, 1701: 有源矩阵衬底, 1702: 电极垫, 1703: 驱动 IC, 1704: 连接端子, 1705: 保护绝缘膜, 1706: 各向异性导电粘着剂, 1707: 导电微粒, 1708: 导电微粒, 1711: 缓冲层, 1712: 突起, 1713: 光可固化绝缘树脂, 1721: 粘着剂, 1722: 布线, 1723: 有机树脂, 1731: FPC, 1732: 布线, 1800: 衬底, 1803: 头部, 1804: 成像装置, 1805: 微滴泄放装置, 1807: 控制装置, 1808: 存储介质, 1809: 图像处理装置, 1810: 计算机, 1811: 标记, 1830: 区, 1831: 台, 1900: 区, 1901: 区, 2700: 衬底, 2701: 分散器, 2802: 密封剂, 2703: 像素部分, 2704: 液晶材料, 2800: 有源矩阵衬底, 2801: 相对衬底, 2802: 密封剂, 2803: 像素区, 2804: 干燥剂, 2805: 源布线, 2806: 栅布线, 2807: 像素, 2811: 半导体区, 2812: 像素电极, 2814: 干燥剂, 3601: TFT, 3602: TFT, 3603: TFT, 3604: TFT, 3605: TFT, 3606: TFT, 3607: TFT, 3608: TFT, 3609: TFT, 3610: TFT, 3611: TFT, 3612: TFT, 3613: TFT, 3620: TFT, 3621: TFT, 3622: TFT, 3623: TFT, 3624: TFT, 3625: TFT, 3626: TFT, 3627: TFT, 3628: TFT, 3629: TFT, 3630: TFT, 3631: TFT, 3632: TFT, 3633: TFT, 3634: TFT, 3635: TFT。