



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0070815
(43) 공개일자 2024년05월22일

(51) 국제특허분류(Int. Cl.)
H04L 25/49 (2006.01) H04L 25/02 (2006.01)
(52) CPC특허분류
H04L 25/4917 (2013.01)
H04L 25/0264 (2013.01)
(21) 출원번호 10-2022-0152180
(22) 출원일자 2022년11월15일
심사청구일자 2022년11월15일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
신화석
서울특별시 동작구 동작대로39길 22(동작동, 이수힐스테이트)
(뒷면에 계속)
(74) 대리인
특허법인주연케이알피

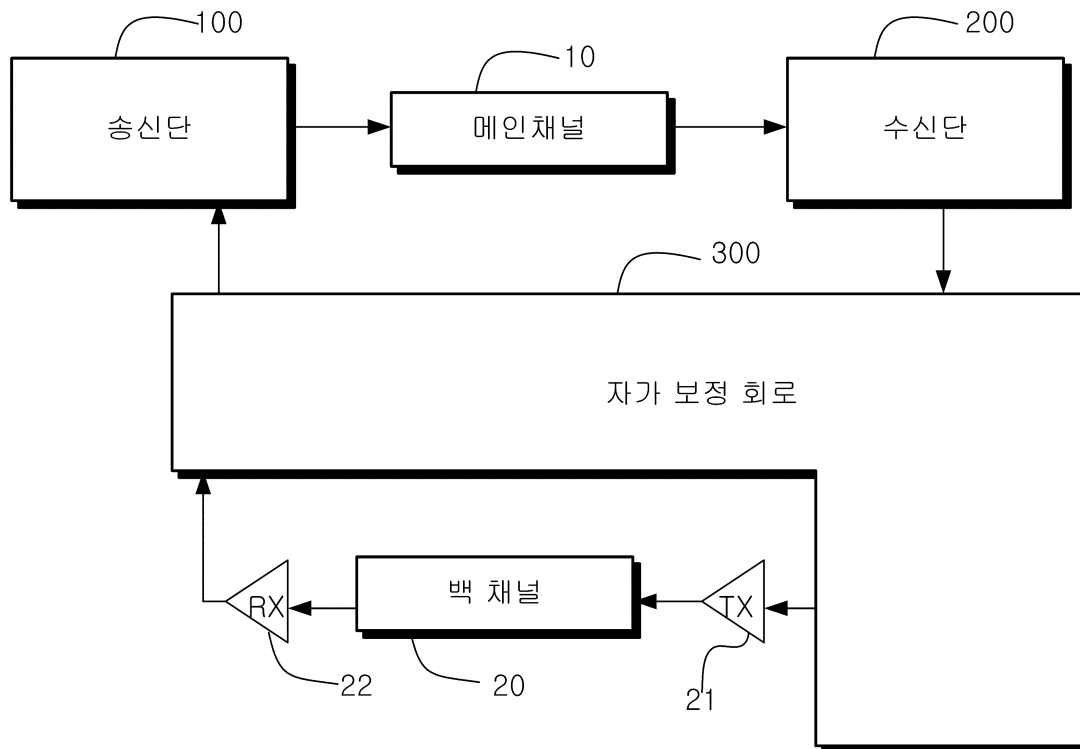
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 전압 레벨 오차 비율을 자가 보정하는 단일 채널 PAM-4 송수신기

(57) 요약

본 발명은 RLM을 100% 근접하게 만들어줄 PAM-4 송수신기에 관한 것이며, 특히 송수신단의 특징인 양방향성을 사용하여 신호를 송신하기 전에 백 채널을 사용하여 송신단에서의 전압 레벨을 고의적으로 왜곡시켜 수신단에서의 전압 레벨, 즉 RLM을 100% 근접하게 맞춰준다. 본 출원의 실시 예에 따른 PAM-4 송수신기는 제1 전압 레벨 내지 (뒷면에 계속)

대표도 - 도1



제4 전압 레벨 중 어느 하나를 갖는 PAM-4 신호를 송신하는 송신단; 상기 PAM-4 신호를 수신하는 수신단; 상기 제1 전압 레벨 및 상기 제4 전압 레벨 각각에 대응되는 제1 기준 전압 레벨을 설정하고, 상기 제1 기준 전압 레벨로부터 상기 제2 전압 레벨 및 상기 제3 전압 레벨 각각에 대응되는 제2 기준 전압 레벨을 설정하고, 상기 PAM-4 신호와 상기 제2 기준 전압 레벨을 비교하는 것에 기초하여 상기 PAM-4 신호를 보정하는 자가 보정 회로; 및 상기 PAM-4 신호와 상기 제2 기준 전압 레벨의 비교 결과를 상기 송신단에 전송하는 백 채널을 포함치를 포함한다. 따라서, 본 출원의 실시 예에 따른 PAM-4 송수신기는 RLM을 100% 근접하게 맞출 수 있어 수신단에서의 에러를 최소화 할 수 있다.

(72) 발명자

심진철

서울특별시 성북구 삼선교로8길 16(삼선동1가)

최윤재

서울특별시 서초구 사평대로 310-4(반포동, 반포
센트레빌 아스테리움)

최종혁

경기도 수원시 영통구 삼성로 11(신동, 래미안 영
통마크원 2단지)

소준섭

서울특별시 서초구 양재대로2길 90(우면동, 서초힐
스)

명세서

청구범위

청구항 1

PAM-4 송수신기로서,

제1 전압 레벨 내지 제4 전압 레벨 중 어느 하나를 갖는 PAM-4 신호를 송신하는 송신단;

상기 PAM-4 신호를 수신하는 수신단;

상기 제1 전압 레벨 및 상기 제4 전압 레벨 각각에 대응되는 제1 기준 전압 레벨을 설정하고, 상기 제1 기준 전압 레벨로부터 상기 제2 전압 레벨 및 상기 제3 전압 레벨 각각에 대응되는 제2 기준 전압 레벨을 설정하고, 상기 PAM-4 신호와 상기 제2 기준 전압 레벨을 비교하는 것에 기초하여 상기 PAM-4 신호를 보정하는 자가 보정 회로; 및

상기 PAM-4 신호와 상기 제2 기준 전압 레벨의 비교 결과를 상기 송신단에 전송하는 백 채널을 포함하는 PAM-4 송수신기.

청구항 2

제1 항에 있어서,

상기 송신단은:

랜덤 디지털 신호를 생성하는 패턴 제너레이터;

상기 랜덤 디지털 신호를 직렬화하여 직렬 디지털 신호를 생성하는 직렬 변환부; 및

상기 직렬 디지털 신호로부터 상기 PAM-4 신호를 출력하는 드라이버를 포함하는 PAM-4 송수신기.

청구항 3

제2 항에 있어서,

상기 드라이버는 상기 직렬 디지털 신호로부터 상기 PAM-4 신호의 전압 레벨을 독립적으로 컨트롤할 수 있는 디지털 로직 게이트를 포함하며,

상기 디지털 로직 게이트는 상기 제2 전압 레벨 또는 상기 제3 전압 레벨을 조절하기 위해 풀 업 신호 또는 풀 다운 신호를 송출하는 PAM-4 송수신기.

청구항 4

제3 항에 있어서,

상기 드라이버는:

임피던스 매칭을 통해 상기 PAM-4 신호가 각각 논리 '11' 또는 논리 '00' 일 때 고정 값을 가지도록 출력하는 ZQ 보정 회로; 및

상기 드라이버는 상기 풀 업 신호 또는 상기 풀 다운 신호에 기초하여 상기 PAM-4 신호가 각각 논리 '10' 또는 '01' 일 때의 전압 레벨을 조절하는 써모미터(thermometer)를 포함하는 PAM-4 송수신기.

청구항 5

제4 항에 있어서,

상기 자가 보정 회로는:

비트 신호에 따라 복수의 스위치들을 온/오프하는 것에 기초하여 저항값을 조정하고, 조정된 저항값에 따른 아날로그 신호를 출력하는 RDAC(Resistive Digital-to-Analog Converter);

상기 PAM-4 신호에 대응하는 상기 수신단의 출력 전압값과 상기 RDAC의 출력 전압값을 비교하는 비교기;

상기 비교기의 결과값에 따라 상기 RDAC의 코드를 조절하는 RDAC 코드 조절부; 및

상기 비교기의 결과값에 따라 상기 써모미터의 비트를 조절하는 써모미터 비트 조절부를 포함하는 PAM-4 송수신기.

청구항 6

제5 항에 있어서,

상기 비교기는 상기 PAM-4 신호가 각각 논리 '11' 또는 논리 '00' 일 때, 상기 수신단이 출력 하는 고정 전압 레벨과 상기 RDAC의 출력 전압값을 비교하며,

상기 RDAC 코드 조절부는,

상기 PAM-4 신호가 논리 '11'인 경우, 상기 제1 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 작아질 때까지 상기 RDAC 코드 조절부가 상기 RDAC의 코드를 1비트씩 내리고,

상기 PAM-4 신호가 논리 '00'인 경우 상기 제4 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 클 때까지 상기 RDAC의 코드를 1비트씩 올리는 PAM-4 송수신기.

청구항 7

제6 항에 있어서,

상기 RDAC 코드 조절부는,

상기 PAM-4 신호가 논리 '11'인 경우, 상기 제1 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 작아질 때 비교기의 '완료' 신호에 따라 상기 RDAC의 코드 조절을 멈추고,

상기 PAM-4 신호가 논리 '00'인 경우, 상기 제4 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 클 때 비교기의 '완료' 신호에 따라 상기 RDAC의 코드 조절을 멈추고,

상기 '완료' 신호를 수신했을 때의 상기 RDAC의 코드를 저장하는 PAM-4 송수신기.

청구항 8

제7 항에 있어서,

상기 RDAC 코드 조절부는 상기 '완료' 신호에 따라 저장한 상기 RDAC 코드를 가지고 3등분 한 결과로 상기 PAM-4 신호의 논리 '10'과 논리 '01'에서의 RDAC 코드를 계산하는 PAM-4 송수신기.

청구항 9

제8 항에 있어서,

상기 비교기는 상기 수신단에서 수신한 상기 PAM-4 신호가 논리 '10' 또는 '01' 일 때, 상기 수신단이 출력 하는 전압 레벨과 상기 RDAC의 출력 전압값을 비교하며, 비교에 따른 결과값을 백 채널을 통해 상기 써모미터 비트 조절부에 전송하고,

상기 써모미터 비트 조절부는 상기 써모미터의 비트를 조절함으로써 상기 수신단이 출력하는 전압 레벨을 조절하는 PAM-4 송수신기.

청구항 10

제9 항에 있어서,

상기 써모미터 비트 조절부는 상기 PAM-4 신호가 논리 '10'인 경우, 상기 제2 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 커질 때까지 상기 써모미터의 비트를 1비트씩 내리고,

상기 PAM-4 신호가 논리 '01'인 경우, 상기 제3 전압 레벨과 상기 RDAC의 출력 전압값이 일치하거나 상기 RDAC의 출력 전압값이 더 커질 때까지 상기 써모미터의 비트를 1비트씩 내리고,

상기 써모미터의 비트는 상기 풀 업 신호 또는 상기 풀 다운 신호에 의해 조절되는 PAM-4 송수신기.

청구항 11

PAM-4 송수신기의 동작 방법으로서,

PAM-4 신호의 논리 '11' 또는 논리 '00'에 대응하는 고정 전압 레벨을 출력하는 단계;

상기 PAM-4 신호의 논리 '11'과 논리 '00'에 대응하는 고정 전압 레벨에 맞추어 RDAC 코드를 출력하는 단계;

상기 RDAC 코드를 기준으로 3등분하여 상기 PAM-4 신호의 논리 '10'과 논리 '01'의 RDAC 코드를 계산하는 단계; 및

상기 PAM-4 신호의 논리 '10'과 논리 '01'의 RDAC 코드에 따라 상기 PAM-4 신호의 출력 전압 레벨을 조절하는 단계를 포함하는 동작 방법.

발명의 설명

기술 분야

[0001] 본 발명은 단일 채널 PAM-4 송수신기에 관한 것이다.

배경 기술

[0002] 고속 인터페이스에서 신호가 송신기에서 수신기로 전송되는 동안에 채널의 한정된 대역폭으로 인해 신호에 왜곡이 생기게 된다. 이를 보상하기 위해서 송신단과 수신단에 보상회로(Equalizer)가 필요하게 되는데, 수신단의 보상회로는 수신단 출력의 전압 레벨을 왜곡시켜 수신단 직병렬 변환기(Deserializer)에 잘못된 값을 내보낼 가능성이 커진다.

[0003] PAM-4(Pulse Amplitude Modulation 4-level)는 하나의 신호가 두 개의 정보비트를 전달하는 수법으로 총 4개의 진폭이 존재하며 각 진폭은 2개의 비트를 표현한다. 이러한 PAM-4는 기존의 NRZ(Non-Return-to-Zero)에 비해 두 배의 처리속도를 가지나 아이 패턴(eye pattern)에서 높이가 NRZ 대비 1/3로 줄어들어 전압 레벨 간격을 일정하게 갖게 하는 것이 중요하다. 이러한 아이 패턴에 나타나는 전압 레벨 간격과 관련된 파라미터인 RLM(Ratio Level Mismatch, 전압 레벨 오차 비율)은 PAM-4 시그널링의 선형성을 나타내는 척도이다. RLM이 100%에 근접할수록 선형성이 우수하다는 뜻이다.

[0004] 한편, PAM-4 신호도 채널을 통해 전송될 경우 신호에 왜곡이 발생하게 되는데, 아무리 보상회로를 정교하게 만들어 수신단에서의 신호 왜곡을 최소화시켜도 여전히 RLM(전압 레벨 오차 비율)은 100%가 되지 않는다. 따라서, 수신단에서의 선형성을 보상하여 RLM을 100% 근접하게 만들어 오류를 최소화 할 수 있는 PAM-4 송수신기가 요구된다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은 RLM을 100% 근접하게 만들어줄 PAM-4 송수신기를 제공하는데 있다.

과제의 해결 수단

[0006] 본 출원의 실시예에 따른 PAM-4 송수신기로는, 제1 전압 레벨 내지 제4 전압 레벨 중 어느 하나를 갖는 PAM-4 신호를 송신하는 송신단; 상기 PAM-4 신호를 수신하는 수신단; 상기 제1 전압 레벨 및 상기 제4 전압 레벨 각각에 대응되는 제1 기준 전압 레벨을 설정하고, 상기 제1 기준 전압 레벨로부터 상기 제2 전압 레벨 및 상기 제3 전압 레벨 각각에 대응되는 제2 기준 전압 레벨을 설정하고, 상기 PAM-4 신호와 상기 제2 기준 전압 레벨을 비교하는 것에 기초하여 상기 PAM-4 신호를 보정하는 자가 보정 회로; 및 상기 PAM-4 신호와 상기 제2 기준 전압 레벨의 비교 결과를 상기 송신단에 전송하는 백 채널을 포함한다.

[0007] 본 출원의 실시예에 따른 PAM-4 송수신기의 동작 방법은, PAM-4 신호의 논리 '11' 또는 논리 '00'에 대응하는 고정 전압 레벨을 출력하는 단계; 상기 PAM-4 신호의 논리 '11'과 논리 '00'에 대응하는 고정 전압 레벨에 맞추어 RDAC 코드를 출력하는 단계; 상기 RDAC 코드를 기준으로 3등분하여 상기 PAM-4 신호의 논리 '10'과 논리

'01'의 RDAC 코드를 계산하는 단계; 및 상기 PAM-4 신호의 논리 '10'과 논리 '01'의 RDAC 코드에 따라 상기 PAM-4 신호의 출력 전압 레벨을 조절하는 단계를 포함한다.

발명의 효과

[0008] 본 출원의 실시예에 따른 PAM-4 송수신기는 송수신단의 특징인 양방향성을 사용하여, 신호를 송신하기 전에 백 채널을 사용하여 송신단에서의 전압 레벨을 고의적으로 왜곡시켜 수신단에서의 전압 레벨, 즉 RLM을 100% 근접하게 맞춰줘 수신단에서의 에러를 최소화 할 수 있다.

도면의 간단한 설명

[0009] 도 1은 본 출원의 일 실시 예에 따른 PAM-4 송수신기의 블록도이다.
 도 2는 도 1의 PAM-4 송수신기 블록도를 세부적으로 나타낸 도면이다.
 도 3은 송신단의 드라이버의 구조를 상세히 나타낸 도면이다.
 도 4a는 자가 보정 회로를 통해 RDAC이 PAM-4 신호 논리 '11', 논리 '00'에 대응하는 제1 기준 전압 레벨에 맞춰지는 모습을 도시한 도면이다.
 도 4b는 RADC 코드 조절부에 의해 고정된 PAM-4 신호 논리 '11', '00'의 RDAC 코드를 기준으로 3등분하여 PAM-4 신호 논리 '10', '01'의 RDAC 코드를 계산한 모습을 나타낸 도면이다.
 도 4c는 송신단의 써모미터 비트를 조절하여 PAM-4 신호 논리 '10', '01'의 전압 레벨을 조절하는 모습을 나타낸 도면이다.
 도 5는 본 출원의 실시예에 따라 PAM-4 신호 논리 '00', '11'의 RDAC 코드를 탐색하여 저장하는 과정을 나타낸 순서도이다.
 도 6은 도 5에 이어서, PAM-4 신호 논리 '10', '01'의 RDAC 코드에 따라 전압 레벨을 조절하는 과정을 나타낸 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하에서는, 본 발명에 따른 구현들을 첨부된 도면을 참조하여 상세하게 설명한다.

[0011] 도 1은 본 출원의 일 실시 예에 따른 PAM-4 송수신기의 블록도이다.

[0012] 도 1을 참조하면 본 출원의 실시예에 따른 PAM-4 송수신기는 제1 전압 레벨 내지 제4 전압 레벨 중 어느 하나를 갖는 PAM-4 신호를 송신하는 신호를 보내는 송신단(100), 송신단(100)과 수신단(200) 사이에서 송신단(100)의 신호를 수신단(200)으로 전송하는 메인 채널(10), 송신단(100)에서 송신한 PAM-4 신호를 수신하는 수신단(200), 기준 전압 레벨을 설정하고 PAM-4를 보정하는 자가 보정 회로(300), PAM-4 신호와 기준 전압 레벨의 비교 결과를 송신단(100)에 전송하는 백 채널(20)을 포함한다.

[0013] 도 2는 도 1의 PAM-4 송수신기 블록도를 세부적으로 나타낸 도면이다.

[0014] 도 2를 참조하면, 우선 송신단(100)은 패턴 제너레이터(110)와 직렬 변환기(120), 드라이버(130)를 포함한다. 패턴 제너레이터(110)는 랜덤한 패턴을 갖는 랜덤 데이터를 송출한다. 예를 들어, 랜덤 데이터는 2비트 보다 큰 N비트(여기서, N은 자연수임)를 가질 수 있다.

[0015] 직렬 변환기(120)는 패턴 제너레이터(110)에서 송출한 랜덤 데이터를 직렬 데이터로 변환하여 드라이버(130)로 전송한다. 변환된 직렬 데이터는 PAM-4 디지털 신호일 수 있다. PAM-4 디지털 신호는 4개의 레벨에 대응되는 논리 조합인 '11', '00', '10', '01' 네 가지 중 어느 하나일 수 있다. 즉, PAM-4 디지털 신호는 2비트일 수 있고, 최상위 비트(이하, MSB)와 최하위 비트(이하, LSB)를 포함할 수 있다.

[0016] 드라이버(130)는 기본적으로 변환된 직렬 데이터를 증폭하여 채널로 송출한다. 송신단(100)의 드라이버(130)에 관한 자세한 사항은 도 3에서 후술한다.

[0017] 수신단(200)은 메인 채널(10)을 매개로 송신단(100)의 신호를 수신하도록 구성되며, 보상회로(210)와 버퍼(BUFFER)(220)를 포함한다. 보상회로는 CTLE(Continuous Time Linear Equalizer)(211)와 VGA(Variable Gain Amplifier)(212)를 포함한다.

- [0018] CTLE(211)는 송신단(100)과 메인 채널(10)의 특성이 포함된 신호를 보상하여, 수신된 신호의 샘플링 지점에서 심볼간 간섭을 제거 한다. CTLE(211)를 통한 보상 동작은 이퀄라이징(equalizing)일 수 있고, 이퀄라이징은 수신 신호에 포함된 높은 주파수 성분들의 크기를 증폭하여 수신 신호의 모든 주파수 성분들을 비슷한 크기로 맞추는 동작을 의미할 수 있다.
- [0019] VGA(212)는 신호의 진폭이 CTLE(211)를 통과하면서 줄어들 수 있기 때문에 수신단(200)에서의 신호의 진폭을 충분히 키워준다.
- [0020] 버퍼(220)는 VGA(212)를 통해 증폭된 신호로부터 출력 신호를 출력한다. 결론적으로 보상회로(210)와 버퍼(220)를 통과하면 원하는 주파수대까지 수신 신호의 대역폭이 확보될 수 있다.
- [0021] 자가 보정 회로(300)는 버퍼의 출력값과 RDAC값을 비교하는 비교기(310), RADC 코드 조절부(디지털 블록 2)(320), RDAC(Resistive Digital-to-Analog Converter)(330), 써모미터 비트 조절부(디지털 블록 1)(340)를 포함한다.
- [0022] RDAC(330)은 직렬로 연결되는 복수의 저항들과, 복수의 저항들 중 두 개의 저항 사이의 노드에 각각 연결되는 복수의 스위치들을 포함할 수 있다. RDAC(330)은 비트 신호에 따라 복수의 스위치들을 온/오프하는 것에 기초하여 저항값을 조정하고, 조정된 저항값에 따른 아날로그 신호를 출력할 수 있다.
- [0023] 이후, 비교기(310)는 RDAC(330)의 출력 아날로그 신호의 전압값을 수신단 버퍼(220)의 출력 전압 레벨과 비교하고, 비교 결과를 출력한다. 편의상, PAM-4 신호에 따른 전압 레벨을 높은 순서로 논리 '11', '10', '01', '00'에 대응하여 각각 제1 내지 제4 전압 레벨로 칭한다.
- [0024] RADC 코드 조절부(320)는 비교기(310)의 결과값에 따라 RDAC(330)의 비트를 계속 조절하여 제1 및 제4 전압 레벨에 대응하는 버퍼(220)의 출력값과 거의 일치하게 되면 비트 조절을 멈추고 제1 및 제4 전압 레벨의 RDAC(330)의 코드를 저장한다. 이에 대한 자세한 사항은 도 4a에서 후술한다.
- [0025] RADC 코드 조절부(320)는 저장된 RDAC 코드를 3등분하여 제2 및 제3 전압 레벨에 대응하는 RDAC 코드를 계산한다. 이후, 송신단(100)의 패턴 제너레이터(110)에서 PAM-4 신호 논리 '10' 또는 '01'을 송출하여 신호가 전송되면 RADC 코드 조절부(320)에서 계산된 RDAC 코드에 대응하는 전압값을 수신단의 버퍼(220)의 출력 전압 레벨과 비교한다. PAM-4 송수신기는 이번에는 RDAC 코드를 기준으로 버퍼(220)의 전압 레벨을 조절하는데 이 과정에서 백 채널(20)을 사용하게 된다. 만약 RDAC의 출력 전압값 보다 버퍼(220)의 전압 레벨이 작을 경우, 비교기(310)의 제어 신호가 백 채널(20)의 송신기(21)에서 백 채널(20)을 통해 써모미터(thermometer) 비트 조절부(340)로 전송된다. 써모미터 비트 조절부(340)는 드라이버(130)의 써모미터(도 3에서 후술) 비트를 조절하고 이에 따라 버퍼(220)의 출력 전압 레벨이 조절된다. 이에 대한 자세한 사항은 도 4c에서 후술한다.
- [0026] 상술한 바와 같이, 본 출원의 실시 예에 따른 PAM-4 송수신기는 자가 보정 회로(300)를 기반으로 메인 채널(10)과 백 채널(20)을 활용한 양방향 조절을 통해 RLM을 100%에 근접하는 전압 레벨을 맞출 수 있으므로 선형성이 보장되는 송수신기를 제공할 수 있다.
- [0027] 도 3은 송신단의 드라이버의 구조를 상세히 나타낸 도면이다.
- [0028] 도 3을 참조하면, 송신단(100)의 드라이버(130)는 디지털 로직 게이트(131)와 일 실시예에 따라, 14 비트의 써모미터(132)와 4 비트의 ZQ 보정회로(133)를 포함한다.
- [0029] 디지털 로직 게이트(131)는 PAM-4 디지털 신호에 따라 전압 조절 신호를 송출한다. 이때 논리 '11'의 전압 조절 신호(V₁₁)와 논리 '00'의 전압 레벨(V₀₀)은 ZQ 보정회로(133)에 포함된 스위치를 온/오프하여 V₁₁과 V₀₀에 대응하는 신호를 송출한다. 논리 '10'과 '01'의 경우, 디지털 로직 게이트(131)는 풀 업 신호(VU₁₀, VU₀₁) 또는 풀 다운 신호(VD₁₀, VD₀₁)에 따라 도 4c에서 후술할 전압 레벨 조절 과정에서 써모미터(132)를 제어한다. 써모미터(132)는 디지털 로직 게이트(131)의 제어에 따라 논리 '10' 또는 '01'에 대응되는 전압 레벨을 출력하는데, 여기서 전압 레벨은 디지털 로직 게이트(131)의 제어에 따라 변동된 값을 갖는다.
- [0030] 도 4a는 자가 보정 회로를 통해 RDAC이 PAM-4 신호 논리 '11', 논리 '00'에 대응하는 제1 기준 전압 레벨에 맞춰지는 모습을 도시한 도면이다.
- [0031] 구체적으로, 송신단에서 PAM-4 신호 논리 '11'을 전송한다. 버퍼에서 잡히는 일정한 출력값은 제1 전압 레벨에 대응하며, 비교기를 통해 RDAC의 전압값과 비교 된다. 제1 전압 레벨이 RDAC 출력 전압값 보다 작으면 RADC 코드 조절부는 RADC 코드를 1비트 내림으로써 RDAC 출력 전압값을 한 단계 내려준다. (이때 RDAC 전압값은 위에

서부터 한 단계씩 낮춰가면서 제1 전압 레벨과 비교 한다). RDAC 출력 전압값이 제1 전압 레벨과 일치하거나 작아지게 되면 자가 보정이 중단되고 비교기에서 '완료' 신호를 보내준다. 이 때 RADC 코드 조절부에서 PAM-4 신호 논리 '11'에 대응하는 RDAC 코드를 저장한다.

[0032] 마찬가지로 송신단에서 PAM-4 신호 논리 '00'을 전송했을 때, 제4 전압 레벨이 RDAC 출력 전압값 보다 크면 RADC 코드 조절부에서 RADC 코드를 1비트 올림으로써 RDAC 전압값을 한 단계 올려준다. (RDAC 전압값은 밑에서부터 한 단계씩 높여준다). RDAC 출력 전압값이 제4 전압 레벨과 일치하거나 커지게 되면 자가 보정이 중단되고 비교기에서 '완료' 신호를 보내준다. 이때 RADC 코드 조절부에서는 PAM-4 신호 논리 '00'에 대응하는 RDAC 코드를 저장한다.

[0033] 도 4b는 RADC 코드 조절부에 의해 고정된 PAM-4 신호 논리 '11', '00'의 RDAC 코드를 기준으로 3등분하여 PAM-4 신호 논리 '10', '01'의 RDAC 코드를 계산한 모습을 나타낸 도면이다.

[0034] 도 4b를 참조하면, 제1 및 제4 전압 레벨 간격을 3등분하여 제1 및 제4 전압 레벨을 포함하여 총 4개의 전압 레벨을 생성하고, 전압 레벨 중 두 번째로 높은 레벨을 제2 전압 레벨, 세 번째로 높은 레벨을 제3 전압 레벨로 설정하고, 각 전압 레벨에 대응되는 RDAC 코드 간격을 3등분하여 높은 지점을 PAM-4 신호 논리 '10'에 대응하는 제2 전압 레벨의 RDAC 코드, 낮은 지점을 PAM-4 신호 논리 '01'에 대응하는 제3 전압 레벨의 RDAC 코드로 설정한다. 이때 3등분 계산에 의한 PAM-4 신호 논리 '10', '01'의 RDAC 코드에 대응하는 전압 레벨을 제2 기준 전압 레벨이라 한다.

[0035] 도 4c는 송신단의 써모미터 비트를 조절하여 PAM-4 신호 논리 '10', '01'의 전압 레벨을 조절하는 모습을 나타낸 도면이다.

[0036] 송신단은 PAM-4 신호 논리 '10'을 전송한다. 이때부터 수신단의 RDAC에서 나오는 출력 전압값이 고정이고 송신단에서 전압값을 조절하여 버퍼의 출력 전압 레벨이 바뀌게 된다. 구체적으로, RADC 코드 조절부에서 계산한 PAM-4 신호 논리 '10'의 RDAC 코드에 해당하는 전압값을 제2 전압 레벨로 설정한다. 다음으로, PAM-4 신호 논리 '10'에 해당하는 버퍼의 출력 전압 레벨과 제2 전압 레벨을 비교기에서 비교 하여 제2 전압 레벨이 버퍼의 출력 전압 레벨 보다 크면 써모미터 비트 조절부의 제어에 의해 송신단 드라이버에서 PAM-4 신호 '10'의 전압 레벨을 조절해주는 써모미터의 비트를 한 단계 낮춘다. 이 과정을 계속 진행하다가 버퍼의 출력 전압 레벨이 제2 전압 레벨 보다 커지는 순간 동작을 춘다. 이때 써모미터 비트 조절부는 송신단 드라이버의 써모미터 비트를 저장한다.

[0037] 도 5는 본 출원의 실시예에 따라 PAM-4 신호 논리 '00', '11'의 RDAC 코드를 탐색하여 저장하는 과정을 나타낸 순서도이다.

[0038] S110 단계에서, PAM-4 신호 논리 '00'이 입력된다. 구체적으로, 송신단에서 PAM-4 신호 논리 '00'을 보내면 수신단의 버퍼에서 PAM-4 신호 논리 '00'에 대응하는 제4 전압 레벨을 출력한다.

[0039] S120 단계에서, 버퍼의 출력 전압 레벨과 RDAC의 출력값을 비교한다. 이를 통해, 송신단에서 보정한 전압 레벨과 수신단에서의 전압 레벨을 일치시키기 위해 송신단 신호에 대응하는 출력 전압 레벨과 자가 보정 회로의 RDAC 출력값을 비교하여 조절하는 과정을 반복적으로 수행한다.

[0040] S121 단계에서, 비교기 결과에 따라 제4 전압 레벨이 RDAC 출력값보다 높은 경우 RDAC 코드를 1비트 상승 시킨다. 그 후 다시 비교기에서 다시 제4 전압 레벨과 비교한다. 제4 전압 레벨이 크다면 S121 단계를 다시 반복하고, RDAC 출력값이 제4 전압 레벨과 일치하거나 더 크게 되면 S122 단계로 넘어간다.

[0041] S122 단계에서, 제4 전압 레벨과 RDAC 출력값이 거의 일치하게 됨으로써 비교기가 '완료' 신호를 보내 자가 보정을 마친다. 이 때 RADC 코드 조절부에서 제4 전압 레벨에 대응하는 RDAC 코드를 저장한다.

[0042] S130 단계에서, PAM-4 신호 논리 '11'이 입력된다. 구체적으로, 송신단에서 PAM-4 신호 논리 '11'을 보내면 수신단의 버퍼에서 PAM-4 신호 논리 '11'에 대응하는 제1 전압 레벨을 출력한다.

[0043] S140 단계에서, S130 단계에서의 제1 전압 레벨과 RDAC의 출력값을 비교한다. S120 단계에서 상술한바와 마찬가지로, 송신단에서 보정한 전압 레벨과 수신단에서의 전압 레벨을 일치시키기 위해 송신단 신호에 대응하는 출력값과 자가 보정 회로의 RDAC 출력값을 비교하여 조절하는 과정을 반복적으로 수행한다.

[0044] S141 단계에서, 비교기 결과에 따라 제1 전압 레벨이 RDAC 출력값 보다 작은 경우 RDAC 코드를 1비트 낮춘다. 그 후 다시 비교기에서 제1 전압 레벨과 비교한다. 제1 전압 레벨이 작다면 S141 단계를 다시 반복하고, RDAC

출력값이 제1 전압 레벨과 일치하거나 더 작게 되면 S142 단계로 넘어간다.

- [0045] S142 단계에서, 버퍼의 출력값과 RDAC 출력값이 거의 일치하게 됨으로써 비교기에서 '완료' 신호를 보내 자가 보정을 마친다. 이 때 RADC 코드 조절부에서 제1 전압 레벨에 대응하는 RDAC 코드를 저장한다.
- [0046] 제1 또는 제4 전압 레벨을 감지하는 데 있어서 순서는 위 순서도에 의해 한정되지 않는다.
- [0047] 도 6은 도 5에 이어서, PAM-4 신호 논리 '10', '01'의 RDAC 코드에 따라 전압 레벨을 조절하는 과정을 나타낸 순서도이다.
- [0048] S210 단계에서, 제1 및 제4 전압 레벨에 대응하는 RDAC 코드 간격을 3등분하여 PAM-4 신호 논리 '10', '01'에 대응하는 RDAC 코드를 계산한다.
- [0049] S220 단계에서, PAM-4 신호 논리 '01'이 입력된다. 구체적으로, 송신단에서 PAM-4 신호 논리 '01'을 보내면 수신단의 버퍼에서 PAM-4 신호 논리 '01'에 대응하는 전압 레벨을 출력한다.
- [0050] S230 단계에서, 버퍼의 출력값과 RDAC의 코드에 대응하는 제3 전압 레벨을 비교한다. 이를 통해, 송신단에서 보정한 전압 레벨과 수신단에서의 전압 레벨을 일치시키기 위해 송신단 신호에 대응하는 출력값과 자가 보정 회로의 RDAC 출력값을 비교하여 조절하는 과정을 반복적으로 수행한다.
- [0051] S231 단계에서, 비교기 결과에 따라 버퍼의 출력값이 제3 전압 레벨보다 낮은 경우 송신기 써모미터를 1비트 낮춘다. 구체적으로, 비교기 결과에 따라 백 채널로 신호가 송신되며 써모미터 비트 조절부가 써모미터를 조절한다. 이에 따라 수신단의 버퍼의 출력값이 바뀐다. 그 후 다시 비교기에서 제3 전압 레벨과 비교한다. 버퍼의 출력값이 작다면 S231 단계를 다시 반복하고, 출력값이 제3 전압 레벨과 일치하거나 더 크게 되면 S232 단계로 넘어간다.
- [0052] S232 단계에서, 버퍼의 출력값과 제3 전압 레벨이 거의 일치하게 됨으로써 비교기에서 '완료' 신호를 보내 자가 보정을 마친다. 이 때 써모미터 비트 조절부에서 '완료' 당시의 써모미터 비트를 저장한다.
- [0053] S240 단계에서, PAM-4 신호 논리 '10'이 입력된다. 구체적으로, 송신단에서 PAM-4 신호 논리 '10'을 보내면 수신단의 버퍼에서 PAM-4 신호 논리 '10'에 대응하는 전압 레벨을 출력한다.
- [0054] S250 단계에서, 버퍼의 출력값과 RDAC의 코드에 대응하는 제2 전압 레벨을 비교한다. S230단계에서 상술한바대로, 송신단에서 보정한 전압 레벨과 수신단에서의 전압 레벨을 일치시키기 위해 송신단 신호에 대응하는 출력값과 자가 보정 회로의 RDAC 출력값을 비교하여 조절하는 과정을 반복적으로 수행한다.
- [0055] S251 단계에서, 비교기 결과에 따라 버퍼의 출력값이 제2 전압 레벨보다 낮은 경우 송신기 써모미터를 1비트 낮춘다. 구체적으로, 비교기 결과에 따라 백 채널로 신호가 송신되며 써모미터 비트 조절부가 써모미터를 조절한다. 이에 따라 수신단의 버퍼의 출력값이 바뀐다. 그 후 다시 비교기에서 제2 전압 레벨과 비교한다. 버퍼의 출력값이 작다면 S251 단계를 다시 반복하고, 출력값이 제2 전압 레벨과 일치하거나 더 크게 되면 S252 단계로 넘어간다.
- [0056] S252 단계에서, 버퍼의 출력값과 제2 전압 레벨이 거의 일치하게 됨으로써 완료 신호를 보내 자가 보정을 마친다. 이 때 써모미터 비트 조절부에서 '완료' 당시의 써모미터 비트를 저장한다.
- [0057] 이상에서는 본 발명에 따른 바람직한 실시 예들에 대하여 도시하고 또한 설명하였다. 그러나 본 발명은 상술한 실시 예에 한정되지 아니하며, 특허 청구의 범위에서 첨부하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형 실시가 가능할 것이다.

부호의 설명

- [0058] 100: 송신단
- 130: 드라이버
- 131: 디지털 로직 게이트
- 132: 써모미터
- 200: 수신단
- 220: 버퍼

300: 자가 보정 회로

310: 비교기

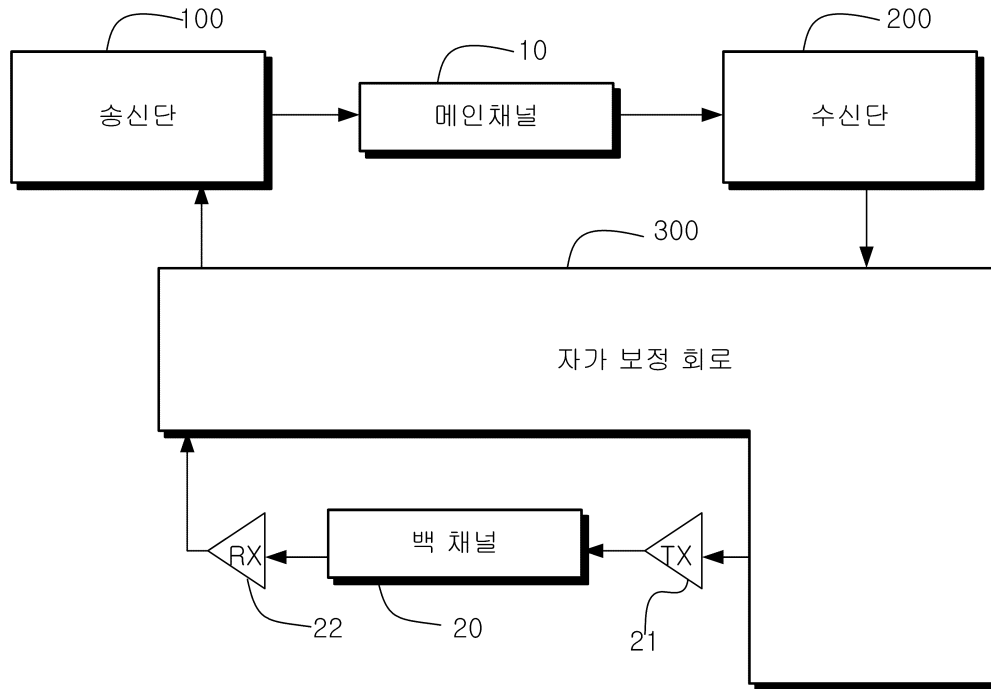
320: RADC 코드 조절부

330: RDAC

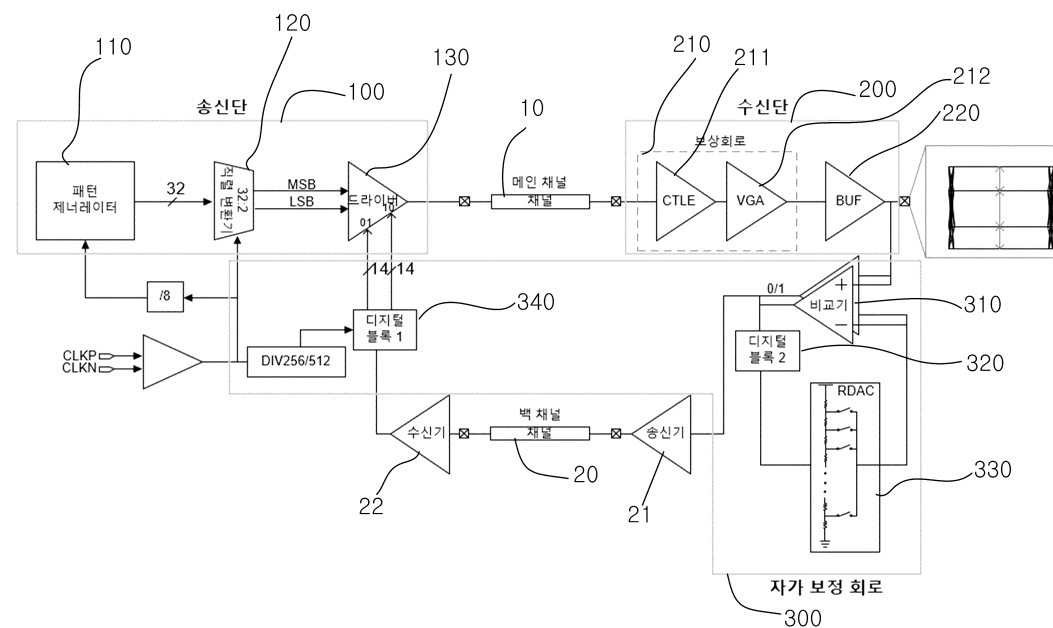
340: 써모미터 비트 조절부

도면

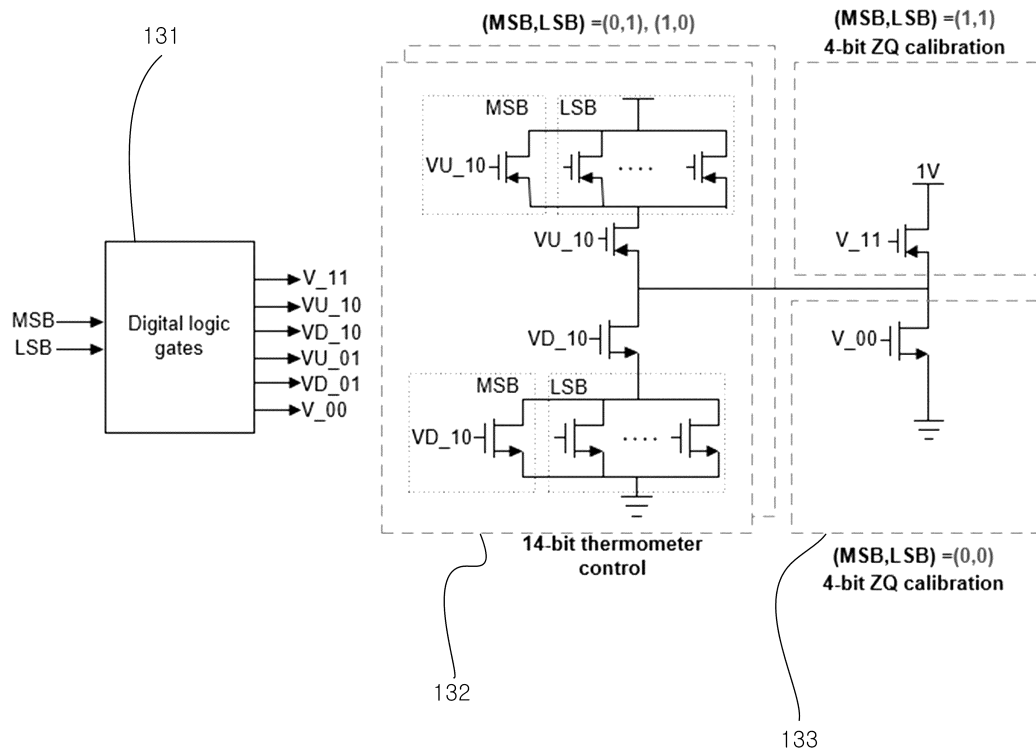
도면1



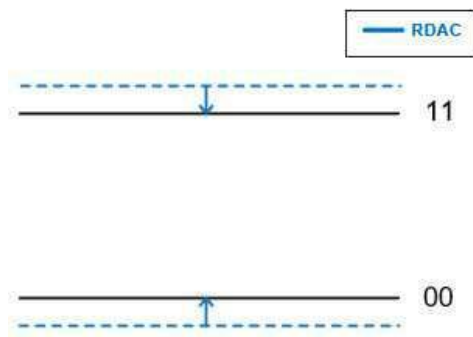
도면2



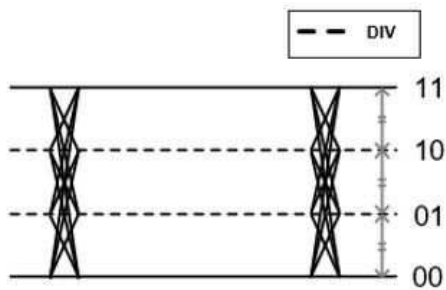
도면3



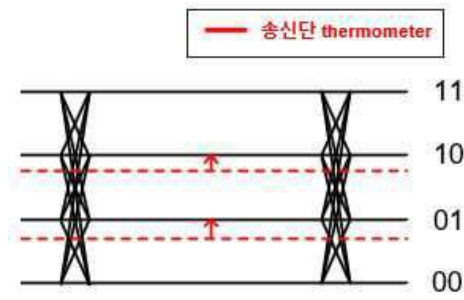
도면4a



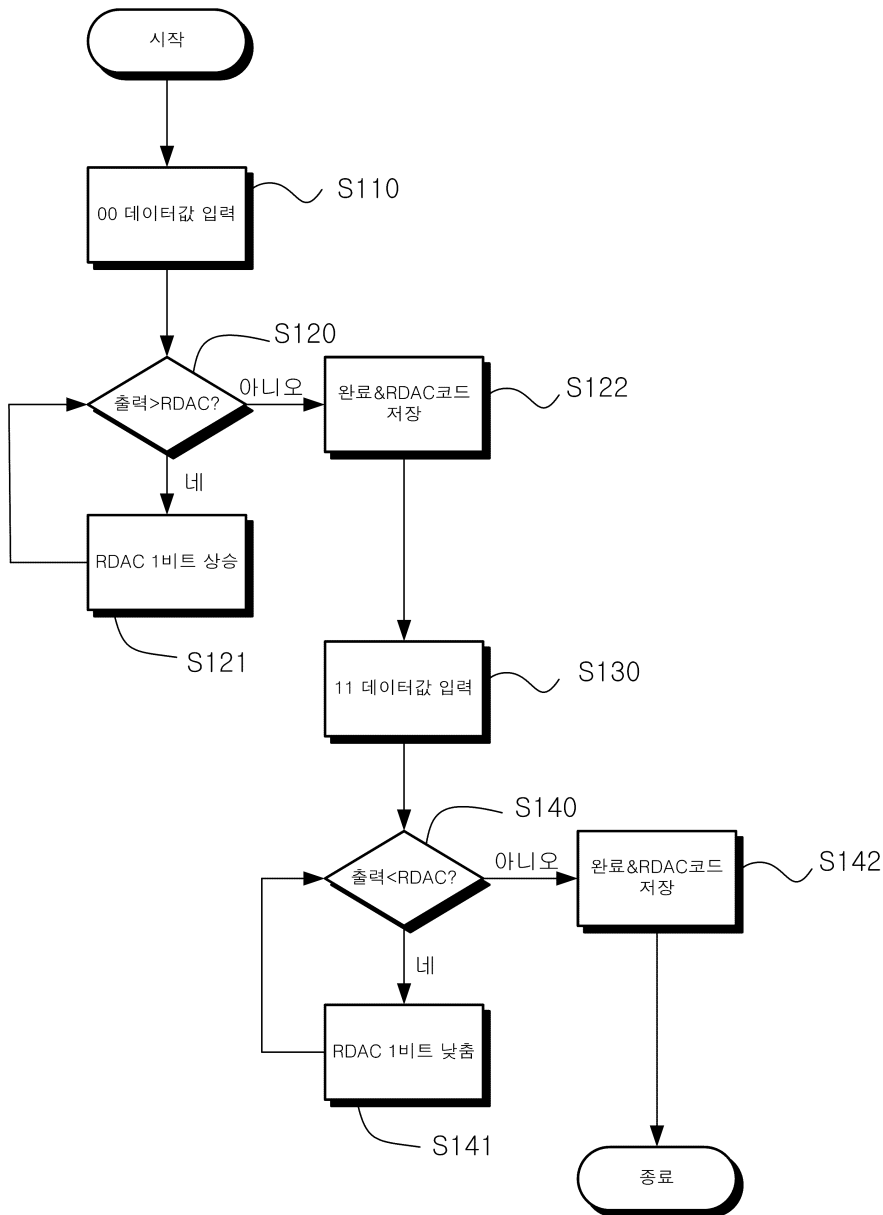
도면4b



도면4c



도면5



도면6

