



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I472283 B

(45)公告日：中華民國 104 (2015) 年 02 月 01 日

(21)申請案號：099111229

(22)申請日：中華民國 99 (2010) 年 04 月 12 日

(51)Int. Cl. : H05K3/34 (2006.01)

H01L23/498 (2006.01)

(30)優先權：2009/04/16 日本

2009-099989

(71)申請人：新光電氣工業股份有限公司 (日本) SHINKO ELECTRIC INDUSTRIES CO., LTD.
(JP)

日本

(72)發明人：小谷幸太郎 KODANI, KOTARO (JP)；中村順一 NAKAMAURA, JUNICHI (JP)

(74)代理人：洪澄文

(56)參考文獻：

JP 2003-218286A

審查人員：巫韋倫

申請專利範圍項數：16 項 圖式數：41 共 87 頁

(54)名稱

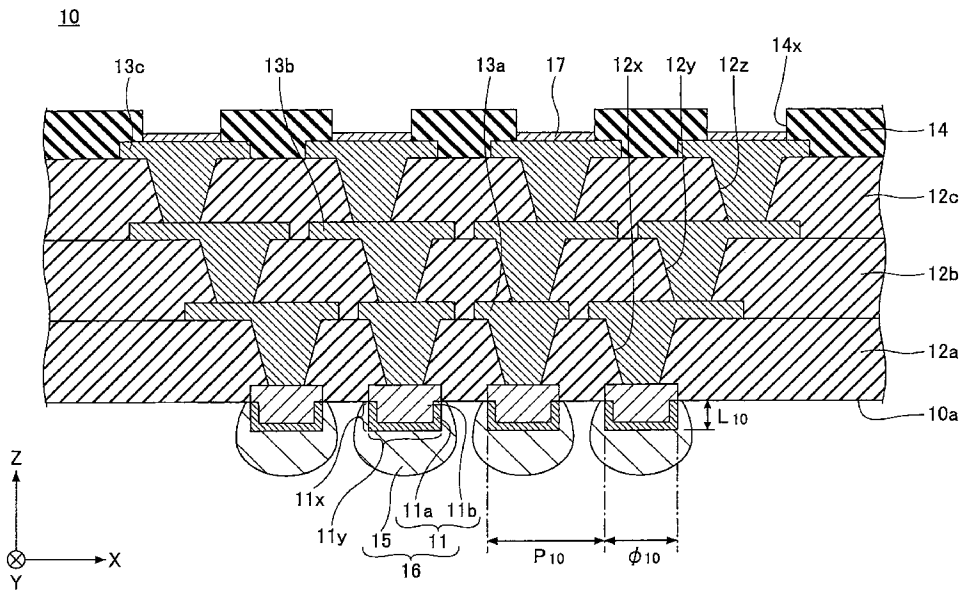
具有柱狀突出部分之配線基板

WIRING SUBSTRATE HAVING COLUMNAR PROTRUDING PART

(57)摘要

一種製造配線基板(wiring substrate)的方法，該製造方法包括：在支承構件(support member)上形成第一金屬層，此第一金屬層上包含至少一個柱狀穿孔，而暴露出支承構件表面；形成柱狀金屬層填補柱狀穿孔；形成絕緣層在柱狀金屬層及第一金屬層上；形成內連線層(interconnection layer)在絕緣層的第一表面上，使內連線層及柱狀金屬層透過絕緣層電性連接；及形成突出部分，該突出部分藉由至少移除支承構件及第一金屬層，使其包含至少部分柱狀金屬層。該突出部分相對於第一表面而由絕緣層的第二表面突出，作為配線基板至少部分的連接終端(connection terminal)。

A method of making a wiring substrate includes forming a first metal layer on a surface of a support member, the first metal layer having at least one columnar through hole that exposes the surface of the support member, forming a columnar metal layer that fills the columnar through hole, forming an insulating layer on the columnar metal layer and on the first metal layer, forming an interconnection layer on a first surface of the insulating layer such that the interconnection layer is electrically connected to the columnar metal layer through the insulating layer, and forming a protruding part including at least part of the columnar metal layer by removing at least the support member and the first metal layer, the protruding part protruding from a second surface of the insulating layer opposite the first surface and serving as at least part of a connection terminal of the wiring substrate.



第15圖

- L₁₀ . . . 突出長度
- P₁₀ . . . 間隔
- Φ₁₀ . . . 直徑
- 11 . . . 突出金屬層
- 11a . . . 第二金屬層
- 11b . . . 第三金屬層
- 11x . . . 突出部分
- 11y . . . 表面
- 12a . . . 第一絕緣層
- 12b . . . 第二絕緣層
- 12c . . . 第三絕緣層
- 12x . . . 第一通孔
- 12y . . . 第二通孔
- 12z . . . 第三通孔
- 13a . . . 第一內連線層
- 13b . . . 第二內連線層
- 13c . . . 第三內連線層
- 14 . . . 焊料阻擋層
- 14x . . . 開口
- 15 . . . 焊料凸塊
- 16 . . . 連接終端
- 17 . . . 第四金屬層

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99111229

※申請日： 99.4.12

※IPC 分類： H05K 3/34 (2006.01)
H01L 23/498 (2006.01)

一、發明名稱：(中文/英文)

具有柱狀突出部分之配線基板 / WIRING SUBSTRATE
HAVING COLUMNAR PROTRUDING PART

二、中文發明摘要：

一種製造配線基板(wiring substrate)的方法，該製造方法包括：在支承構件(support member)上形成第一金屬層，此第一金屬層上包含至少一個柱狀穿孔，而暴露出支承構件表面；形成柱狀金屬層填補柱狀穿孔；形成絕緣層在柱狀金屬層及第一金屬層上；形成內連線層(interconnection layer)在絕緣層的第一表面上，使內連線層及柱狀金屬層透過絕緣層電性連接；及形成突出部分，該突出部分藉由至少移除支承構件及第一金屬層，使其包含至少部分柱狀金屬層。該突出部分相對於第一表面而由絕緣層的第二表面突出，作為配線基板至少部分的連接終端(connection terminal)。

三、英文發明摘要：

A method of making a wiring substrate includes forming a first metal layer on a surface of a support

member, the first metal layer having at least one columnar through hole that exposes the surface of the support member, forming a columnar metal layer that fills the columnar through hole, forming an insulating layer on the columnar metal layer and on the first metal layer, forming an interconnection layer on a first surface of the insulating layer such that the interconnection layer is electrically connected to the columnar metal layer through the insulating layer, and forming a protruding part including at least part of the columnar metal layer by removing at least the support member and the first metal layer, the protruding part protruding from a second surface of the insulating layer opposite the first surface and serving as at least part of a connection terminal of the wiring substrate.

四、指定代表圖：

(一)本案指定代表圖為：第(15)圖。

(二)本代表圖之元件符號簡單說明：

L_{10} ~突出長度

P_{10} ~間隔

Φ_{10} ~直徑

11~突出金屬層

11a~第二金屬層

11b~第三金屬層

11x~突出部分

11y~表面

12a~第一絕緣層

12b~第二絕緣層

12c~第三絕緣層

12x~第一通孔

12y~第二通孔

12z~第三通孔

13a~第一內連線層

13b~第二內連線層

13c~第三內連線層

14~焊料阻擋層

14x~開口

15~焊料凸塊

16~連接終端

17~第四金屬層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種配線基板，該配線基板具有從配線基板表面突出的突出部分，一種含有該配線基板之半導體封裝體，及製作該配線基板及半導體封裝體的方法。

【先前技術】

在先前技術中，已知經由焊料凸塊(solder bumps)或其類似物，將半導體晶片裝在配線基板上之半導體封裝體。對於這類型的半導體封裝體，配線基板及半導體晶片的連接可靠度的改善相當重要。在半導體封裝體的相關研究中，金屬層的部分係在配線基板形成而由配線基板的表面突出，而焊料凸塊則為了使配線基板及半導體晶片的連接可靠度得以改善，而形成在這些金屬層突出部分上。以下將敘述一個相關技術之配線基板的例子，其中在配線基板上形成突出於該配線基板表面的金屬層部分。

第 1 圖係一個配線基板的剖面，為相關技術的一個例子。在第 1 圖中，配線基板 100 包含：第一絕緣層 130a；第二絕緣層 130b；第三絕緣層 130c；第一內連線層 140a；第二內連線層 140b；突出金屬層 160；及焊料凸塊 170。

在配線基板 100 中，第一內連線層 140a 在第一絕緣層 130a 中形成，第二內連線層 140b 在第二絕緣層 130b 中形成，它們由第一通孔(first via holes)150 而在電性上互相連接。第一絕緣層 130a 被形成在第二絕緣層 130b 及第

一內連線層 140a 的表面，並具有開口 (openings) 130x，該開口 130x 暴露出部分第一內連線層 140a。

第三絕緣層 130c 形成在第二絕緣層 130b 的另一個表面，以覆蓋第二內連線層 140b。突出金屬層 160 形成在第三絕緣層 130c 的開口 130y 中，用以部分突出於配線基板 100 的表面 100a。突出金屬層 160 包含一個銅層 161 及一個鎳層 162。該銅層 161 由配線基板 100 的表面 100a 大約突出 $30\ \mu\text{m}$ 。鎳層 162 形成在銅層 161 上，厚度大約為 $5\ \mu\text{m}$ 。銅層 161 與第二內連線層 140b 經第二通孔 150b 彼此電性連接。焊料凸塊 170 形成在突出金屬層 160 上。

以下為製備配線基板 100 的方法。第 2 至 6 圖描述製備配線基板的相關方法的例子，第 2 至 6 圖所使用的元件與第 1 圖相同時，則用相同數字表示並可省略其中的說明。

第 2 圖的步驟中，具有包含厚度約為 $500\ \mu\text{m}$ 的不鏽鋼 (SUS) 載體金屬 (如金屬板) 110。載體金屬 110 的表面 110a 上，形成具有預定圖案的蝕刻阻擋層 (etching resist layer) 120a，並藉由微影法在配線基板上欲形成突出金屬層 160 的對應位置上形成開口 120x。另外，形成蝕刻阻擋層 120b 以覆蓋載體金屬 110 的背面 110b。

第 3 圖的步驟中，噴灑用以溶解不鏽鋼之蝕刻溶液，以蝕刻暴露在蝕刻阻擋層 120a 的開口 120x 中的載體金屬 110 的表面 110a。因此，深約 $20\ \mu\text{m}$ 、基本上為圓形的孔洞 110x，形成於載體金屬 110 的表面 110a。

第 4 圖的步驟中，在孔洞 110x 中形成突出金屬層 160a

突出超過載體金屬 110 表面 110a。特別是金的電鍍製程形成金的電解電鍍，從而在開口 110x 的內牆表面上，形成厚度約 $0.5\ \mu\text{m}$ 鍍金層 163。而後以鎳的電鍍製程形成鎳的電解電鍍，從而在鍍金層 163 上形成厚度約 $5\ \mu\text{m}$ 的鍍鎳層 162。

更進一步，在鎳層 162 上，以銅的電鍍形成厚度（高）約為 $30\ \mu\text{m}$ 的銅層 161，從而以銅層 161 填補鎳層 162 所形成的孔洞。在此步驟，較佳以銅電鍍溶液，由充填導通孔的方式 (filled-via formation) 以填補鎳層 162 所造成的孔洞。由上述三個電鍍過程，包含銅層 161、鎳層 162 及金層 163 的突出金屬層 160a，即被加至突出金屬層 160 上。

第 5 圖的步驟中，在移除第 4 圖中蝕刻阻擋層 120a 及 120b 後，在載體金屬 100 的表面 100a 及突出金屬層 160a 上形成第三絕緣層 130c，其在突出金屬層 160a 的位置具有第二通孔 150b 及開口 130y。此外，在第三絕緣層 130c 上形成第二內連線層 140b，經由第二通孔 150b 與突出金屬層 160a 的銅層 161 電性連接。

而後，具有第一通孔 150a 的第二絕緣層 130b 形成於第三絕緣層 130c 上，以覆蓋第二內連線層 140b。而且，經由第一通孔 150a 與第二內連線層 140b 電性連接的第一內連線層 140a，則形成於第二絕緣層 130b 上。另外，在第二絕緣層 130b 上形成第一絕緣層 130a，以部分覆蓋第一內連線層 140a，該第一絕緣層 130a 具有開口 130x 露出

部分的第一內連線層 140a。

第 6 圖步驟中，以蝕刻完全移除第 5 圖的載體金屬 110，從而完全暴露出配線基板 100 的表面 100a 與突出金屬層 160a。而後，焊料凸塊 170 形成於突出金屬層 160a（見第 1 圖）。在此過程中，金層 163 會擴散至焊料中。顧慮到這一點，焊料凸塊 170 形成於鎳層 162 上（即：在突出金屬層 160 上）。以這種方式，形成了第 1 圖所示配線基板 100 即。

配線基板 100 具有突出金屬層 160，該突出金屬層 160 係在第三絕緣層上，由開口 130y 內突出於配線基板 100 之表面 100a。焊料凸塊 170 則製備於突出金屬層 160。

第 7 圖為相關配線基板技術之另一個例子的剖面。第 7 圖中，配線基板 200 包括蝕刻阻斷層 210b、第一內連線層 220、銅層 240、第二內連線層 250、鎳層 260、第一絕緣層 270、第二絕緣層 270a、突出金屬層 280、增強部分 (reinforcement part) 290 及焊料凸塊 300。

在配線基板 200 中，第一內連線層 220 形成於第一絕緣層 270，第二內連線層 250 形成於第二絕緣層 270a，第一內連線層 220 與第二內連線層 250 藉由銅層 240 與鎳層 260 電性相連。蝕刻阻擋層 210b 形成於第一內連線層 220。突出金屬層 280 形成於蝕刻阻擋層 210b 上，用以突出自配線基板 200 的表面 200a。焊料凸塊 300 形成於突出金屬層 280 上。第二絕緣層 270a 形成於第一絕緣層 270 及第二內連線層 250 上，並具有使部分第二內連線層 250 暴露出的

開口 270x。

以下敘述製造配線基板 200 的方法。第 8 至 12 圖為說明另一個製造配線基板之相關技術的例子。在第 8 至 12 圖中，與第 7 圖相同的元件則以相同數字代表，且其描述可會省略。

在第 8 圖步驟中，提供一個具三層的金屬基板 210。該金屬基板 210 包含金屬層 210a、蝕刻停止層 210b 及一個金屬層 210c。該金屬基板 210a 係由銅或銅合金做成，並製備為厚度例如約為 80 至 150 μm 的薄膜。蝕刻停止層 210b 的材料，則為在對銅或銅合金蝕刻時（如：鹽酸為主的蝕刻溶液），相對於銅或銅合金具足夠蝕刻選擇性的材料。金屬層 210c 為銅所製成的金屬薄膜，在蝕刻阻擋層 210b 表面上堆疊而成。該金屬層 210c 係為了轉變為第一內連線層 220。

在第 9 圖步驟中，在具有三層結構之金屬基板 210 上的金屬層 210c，用微影蝕刻圖案化以形成第一內連線層 220。而後，電路基板(circuitry substrate)230 根據金屬基板 210 擺放。電路基板 230 包含金屬層 210d、鎳層 260 及銅層 240 以此順序依序堆疊，由第一絕緣層 270 覆蓋其表面。然而，必須注意的係，銅層 240 係由第一絕緣層 270 暴露出來，而金屬層 210d 係為了轉變成第二內連線層 250。

在第 10 圖步驟中，電路基板 230 堆疊在金屬基板 210 上。且，電路基板 230 的銅層 240 係經第一絕緣層 270，

以熱壓焊接(thermal-compression-bonded)於金屬基板 210 的第一內連線層 220 上。在其他非銅層 240 的位置上，電路基板 230 及金屬基板 210 係經第一絕緣層 270 連接。

在第 11 圖步驟中，電路基板 230 的金屬層 210 d 係以微影蝕刻圖案化，以形成內連線層 250。第二絕緣層 270a 形成在第一絕緣層 270 及第二內連線層 250 上，且具有使部分第二內連線層 250 暴露出的開口 270x。電鍍鎳或電鍍金可被應用在第二內連線層 250 上，該第二內連線層 250 經開口 270x 暴露出來。

在第 12 圖步驟中，如第 11 圖所示之銅金屬層 210a，從背面被選擇性地蝕刻而形成突出金屬層 280 及增強部分 290。焊料薄膜(solder film)(例：10 至 50 μ m 厚) 300 為用來進行選擇性蝕刻的蝕刻罩幕，係由電鍍形成。該焊料薄膜 300 可利用光阻作為罩幕，並以強鹼蝕刻選擇性的去除而將之圖案化。焊料薄膜 300 而後在形成突出金屬層 280 及增強部分 290 的蝕刻過程中，被用作蝕刻罩幕。焊料薄膜 300 則採用回流步驟形成焊料凸塊 300，從而形成第 7 圖所示配線基板 200。

如上述所示，配線基板 200 具有突出金屬層 280 由配線基板 200 的表面 200a 突出。焊料凸塊 300 則形成於突出金屬層 280 上。

金屬突出層形成於相關技術的配線基板上，作為可靠的連接終端，該連接終端具有足夠的高度。儘管如此，當金屬突出層的鄰近部分之間隔(internal)被縮短，其可靠

度很難被維持。這個問題將在以下以相關圖示敘述。

在第 3 圖或該類似結構中，由蝕刻載體金屬 110 所形成的孔洞 110x 係表示成具矩形剖面。然而，它們實際的結面並非矩形。第 13 圖為以蝕刻形成的孔洞的實際形狀的例子。如第 13 圖所示，由蝕刻形成的孔洞 110y 並非如孔洞 110x 在平行 XZ 平面的平面上有矩形剖面，而係圓形剖面。

既然蝕刻的進行並非只在 Z 方面，也在 X 方向及 Y 方向，在蝕刻阻擋層 120a 上，孔洞 110y 的最大直徑 Φ_1 應大於開口 120x 的最大直徑 Φ_2 ，假設開口 120x 具有圓形表面形狀（當從 Z 方向看）。除此之外，孔洞 110y 的最大直徑 Φ_1 隨著孔洞 110y 的最大深度 D_1 增加而增加。當鄰近孔洞 110y 的間隔(pitches)縮短時，尤其會引起問題，這將在第 14 圖說明。

第 14 圖為如第 13 圖所示鄰近孔洞的間隔 P_1 縮短的例子。如第 14 圖所示，鄰近孔洞 110y 的間隔越短，鄰近孔洞 110y 彼此相連的風險就越高。為了使鄰近孔洞 110y 不會彼此相連，最大深度 D_1 必須較淺，故很難在大深寬比(D_1 / Φ_1) 下，以蝕刻形成孔洞 110y。既然突出金屬層 160 在孔洞 110y 中形成，很難形成大深寬比的突出金屬層 160。

再者，配線基板上的突出金屬層 280，係以蝕刻形成，如同配線基板的孔洞 110x 一樣，因此其剖面形狀並非第 7 圖或其類似物所示的矩形。如第 7 圖或該類似結構所示，突出金屬層 280 的頂表面直徑，較其在蝕刻阻擋層 210b 的底表面直徑小。據此，為了增加連接可靠度，而增加突出

金屬層 280 的頂表面積，可會增加突出金屬層 280 鄰近部分彼此接觸的風險。為了使突出金屬層 280 鄰近部分不會彼此連觸，突出金屬層 280 的高度必須較小。因此，由蝕刻而得的各突出金屬層 280 很難具有大深寬比。

如上述所示製造配線基板的相關技術方法，其利用蝕刻方法形成突出金屬層，因無法形成矩形剖面的突出金屬層，從而無法得到大深寬比。因此，在確保突出金屬層作為具足夠高的可靠的連接終端的情況下，突出金屬層的鄰近間隔無法減小。相反的，若突出金屬層的鄰近部分間隔減小，突出金屬層的高度必須降低，而其會造成連接可靠度下降。

[專利文件 1] 日本專利 2003-218286

[專利文件 2] 日本專利 2002-43506

[專利文件 3] 日本專利 2001-177010

【發明內容】

較佳提供配線基板、具有配線基板的半導體封裝體及製備配線基板與半導體封裝體的方法，其中配線基板具有高可靠度的連接終端，並可利用於窄間隔的配置方式。

在一實施例中製造配線基板的方法，包括：第一金屬層形成步驟，其在支承構件表面形成第一金屬層，該第一金屬層含有至少一個柱狀穿孔而暴露出支承構件；柱狀金屬層形成步驟，其柱狀金屬層填補柱狀穿孔；絕緣層形成步驟，在柱狀金屬層及第一金屬層上形成絕緣層；內連線

層形成步驟，其在第一絕緣層的表面形成內連線層，使該內連線層與柱狀金屬層透過絕緣層彼此電性連接；及一個突出部分形成步驟，形成至少包含支承構件及第一金屬層的突出部分，該突出部分突出自絕緣層的第二表面，該第二表面相反於第一表面，該突出部分並作為配線基板上至少部分的連接終端。

根據另一製造半導體封裝體方法的實施例，該半導體封裝體包含配線基板，該配線基板含有由上述方法形成的突出部分，及具有至少一個電極墊(electrode pad)的半導體晶片；置放半導體晶片在配線基板上使其電極墊面朝突出部分，且突出部分與電極墊的電性連接。

根據另一實施例的配線基板包括絕緣層；在絕緣層第一表面形成的內連線層；及柱狀突出部分，該突出部分在絕緣層相反於第一表面的第二表面上形成，其柱狀突出部分與該內連線層電性連接。

根據另一實施例的半導體封裝體包含如上述配線基板；及一個具有至少一個電極墊的半導體晶片，其中突出部分與電極墊彼此電性連接。

根據至少一實施例，提供配線基板，含有配線基板的半導體封裝體及製造該配線基板與該半導體封裝體的方法，其中配線基板具有連接終端，該連接終端有高連接可靠度並可於窄間隔上使用。

為讓本發明之上述及其他目的、特徵及優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細

說明如下：

【實施方式】

下述實施例將配合圖示敘述。

〔第一實施例〕

第一實施例為具有多層內連線層結構（例：具有堆疊的內連線層）的配線基板。

〔第一實施例的配線基板結構〕

下述為第一實施例的配線基板架構之敘述。第 15 圖係第一實施例的剖面圖。在第 15 圖中，配線基板 10 具有堆疊的內連線層，並包含第一絕緣層 12a、第二絕緣層 12b、第三絕緣層 12c、第一內連線層 13a、第二內連線層 13b、第三內連線層 13c、焊料阻擋層 14、連接終端 16 及第四金屬層 17。

連接終端 16 形成於配線基板 10 的表面 10a 上，用以連接半導體晶片。各連接終端 16 包括：突出金屬層 11，其部分由配線基板 10 的表面 10a 上突出，及凸塊，其覆蓋突出金屬層 11 從配線基板 10 表面 10a 上突出的部分。該突出金屬層 11 包括：第二金屬層 11a 及第三金屬層 11b。突出金屬層 11 的結構為：柱狀第三金屬層 11b 的表面上，塗覆上第二金屬層 11a。為了方便起見，在突出金屬層 11 上，由配線基板 10 的表面 10a 上的突出部分，之後稱為突出部分 11x。再者，突出金屬層 11 的表面，相對於與第一絕緣層接觸 12a 的表面，則稱為表面 11y。當半導體晶片

裝配在配線基板 10 上時，表面 11y 透過焊料接觸半導體晶片的電極墊。

第一內連線層 13a 形成於第一絕緣層 12a 上（例：在與形成突出部分 11x 的表面之相對的表面上）。第二絕緣層 12b 形成以覆蓋第一內連線層 13a 及第一絕緣層 12a，而第二內連線層 13b 則形成於第二絕緣層 12b 上，第三絕緣層 12c 形成以覆蓋第二內連線層 13b 及第二絕緣層 12b；而第三內連線層 13c 係形成於第三絕緣層 12c 上。

第一內連線層 13a 經由形成於第一絕緣層的第一通孔 12x 與突出金屬層上的第三金屬層 11b 彼此電性連接。第一內連線層 13a 及第二內連線層 13b 藉由形成於第二絕緣層 12b 中的第二通孔 12y 彼此電性連接。再者，第二內連線層 13b 藉由形成於第三絕緣層 12c 的第三通孔 12z，與第三內連線層 13c 電性連接。

具有開口 14x 的焊料阻擋層 14，形成於第三內連線層 13c 及第三絕緣層 12c 上。第四金屬層 17 形成於第三內連線層 13c 的範圍內，該範圍由焊料阻擋層 14 的開口 14x 暴露出來。第四金屬層 17 作為電極墊以連接主板或其類似物。

在配線基板 10 中，突出部分 11x 在平行於 XZ 平面的平面上且具有矩形剖面，異於相關技術中突出金屬層的圓形。突出部分 11x 由配線基板 10 的表面 10a 突出的長度為 L_{10} ，該長度例如為大約為 30 至 50 μm 。突出部分 11x 的形狀可為一圓柱，該圓柱在表面 11y 上具有直徑 Φ_{10} ，舉

例來說，約為 60 至 $70\ \mu\text{m}$ 。突出部分 11x 的間隔 P_{10} ，舉例來說，可為 $150\ \mu\text{m}$ 。突出部分 11x 的形狀並不限制為圓柱，而通常為柱狀。換句話說，突出部分 11x 的形狀可不為圓柱，但可係橢圓柱或稜柱如：矩形柱或六角形柱。在本申請案中，”柱狀”一詞可指一個三維的形狀，該形狀具有一個頂表面及一個底表面，基本上這兩表面互相平行並具有相同的面積。其中柱狀突出部分的剖面形狀，從與柱狀突出部分的縱向垂直剖面來看，不論在縱向的哪一個位置，該柱狀物的剖面形狀維持不變，亦即：在柱狀突出部分的整個長度中皆為固定。柱狀突出表面可具有平坦的底表面，其形狀與剖面形狀相同。

金可作為突出金屬層 11 上之第二金屬層 11a 的材料。鎳、金層可形成在突出金屬層 11 上之第二金屬層 11a 上，該鎳、金層為一層鎳層及一層金層依此順序堆疊在突出金屬層 11 的第三金屬層 11b 上；或者形成為鎳、鈮、金層，該鎳、鈮、金層具有一層鎳層、一層鈮層及一層金層，依此順序堆疊在第三金屬層 11b 上。銅或其類似金屬也可作為形成在突出金屬層 11 之第三金屬層 11b 的材料。包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或錫銀銅的合金可被用作焊料凸塊的材料。

既然突出部分 11x 在平行於 XZ 平面的平面上具有矩形剖面，其深寬比 (L_{10}/Φ_{10}) 大，因此連接終端可以被適當的應用於較窄間隔。並且，在半導體晶片安裝在配線板上時，平行於 XZ 平面的矩形剖面可以提供表面 11y 較大

的面積經由焊料與半導體晶片的電極墊接觸，藉此提供連接終端較高的連接可靠度。第一實施例的配線基板的結構已敘述如上。

[製造第一實施例中配線基板的方法]

以下將描述在第一實施例中製造配線基板的方法。第 16 至 30 圖為根據第一實施例製造配線基板的步驟的例子。在第 16 至 30 圖中，與第 15 圖相同的元件將以相同的數字代表，並且其敘述可省略。

在第 16 圖的步驟中有支承構件 21，該支承構件 21 具有表面 21a。在此實施例中，銅的金屬薄片可被用作支承構件 21。支承構件 21 的厚度，舉例來說，可為 35 至 100 μm 。在第 17 圖所示步驟中，阻擋層 22 被形成於支承構件 21 的表面 21a 上。（事實上，在支承構件 21 上，相對於表面 21a 的表面也以阻擋層覆蓋。）可使乾膜來作為阻擋層 22，阻擋層 22 的厚度，舉例來說，可在 30 至 50 μm 之間。

在第 18 圖所示步驟中，對阻擋層 22 進行圖案化以移除阻擋層 22 上沒有形成突出金屬層 11 的地方。阻擋層 22 上剩餘部分的形狀可為圓柱，該圓柱的剖面，舉例來說，具有直徑 Φ_{10} 約為 60 至 70 μm 。在阻擋層 22 剩餘部分的形狀並不限於圓柱，而通常為柱狀。亦即，阻擋層 22 剩餘部分的形狀可不只為圓柱，而可為橢圓柱或稜柱如：矩形柱或六角形柱。阻擋層 22 剩餘部分的間隔 P_{10} ，舉例來說，可為 150 μm 。

在第 19 圖所述的步驟，支承構件 21 的表面 21a 上以電鍍形成第一金屬層 23，該電鍍為利用支承構件 21 作為電鍍的饋電層(power feeding layer)。第一金屬層 23 形成於支承構件 21 的表面 21a 中不具阻擋層 22 的部分。第一金屬層將與支承構件 21 的蝕刻同時移除，該步驟稍後將於第 30 圖所示步驟中敘述。因此，支承構件 21 及第一金屬層 23 的形成材料較佳係可被相同蝕刻溶液移除。具體而言，銅可以被用作第一金屬層 23 的較佳材料，因為銅金屬薄片在本實施例中被作為支承構件 21。第一金屬層 23 的厚度 T_{10} ，舉例來說，可為 $50\ \mu\text{m}$ 。第一金屬層 23 的厚度 T_{10} 控制突出長度 L_{10} ，該突出長度 L_{10} 係突出部分 11x 上突出於配線基板 10 表面 10a 的長度。亦即，在突出部分 11x 上，突出於配線基板 10 的表面 10a 的突出長度 L_{10} ，基本上會相等於第一金屬層 23 的厚度 T_{10} 。

在第 20 圖所示的步驟中，在第 19 圖所示的阻擋層 22 被移除以形成開口 23x。以這種方式，在支承構件 21 上的表面 21a 上形成具開口 23x 的第一金屬層 23，開口 23x 作為暴露出支承構件 21 表面 21a 的圓柱穿孔。在第 21 圖所示步驟中，阻擋層 24 形成於第一金屬層 23 上。該阻擋層含有與開口 23x 相同形狀的開口。可使用乾膜作為阻擋層 24。阻擋層 24 的厚度例如為 30 至 $50\ \mu\text{m}$ 。

在第 22A 及 22B 圖所示的步驟中，以支承構件 21 及第一金屬層 23 作為饋電層，電鍍形成第二金屬層 11a 及第三金屬層 11b，並依此順序依序堆疊在開口 23x 中，以形成

突出金屬層 11。第二金屬層 11a 覆蓋由開口 23x 暴露出的支承構件 21 的表面 21a，且覆蓋或塗覆開口 23x 的內牆表面。第二金屬層 11a 在表面 21a 及內牆表面實質上可為固定厚度，因此由開口 23x 塗上第二金屬層 21a 所形成的內層孔洞，實質上具有及開口 23x 相同的形狀但面積較小。第三金屬層 11b 形成於第二金屬層 11a 上，並至少填滿開口 23x。第二金屬層 11a 的材料例如可為金。第三金屬層 11b 的材料例如可為銅（參見第 22A 圖）。

第二金屬層 11a 可具有由複數個不同金屬層堆疊而成的結構。第 22B 圖為第二金屬層 11a 具有複數個金屬堆疊結構的例子。在第 22B 圖的第二金屬層 11a 中，金屬層 11c 可為金層，例如其厚度大約為 $1\mu\text{m}$ ；金屬層 11d 可為鈮層，例如其厚度大約為 $1\mu\text{m}$ ；及金屬層 11e 可為鎳層，例如為其厚度大約為 $5\mu\text{m}$ 。另一個第二金屬層 11a 具有複數個金屬堆疊結構的例子，是由一層金層一層鎳層依序堆疊而成。

在第 23 圖所示步驟中，移除在第 22A 圖中的阻擋層 24。在第 24 圖所示步驟中，第一絕緣層 12a 形成於第一金屬層 23 上，用以覆蓋突出金屬層 11 上的第三金屬層 11b。第一絕緣層 12a 的材料，可為樹脂如環氧系統樹脂或聚酰亞胺樹脂。一個製備第一絕緣層 12a 的例子，係以樹脂薄片層疊第一金屬層 23，施壓於樹脂薄片，並以加熱使該樹脂薄片固化，其加熱溫度約為 190°C ，從而形成第一絕緣層 12a。

在第 25 圖所示步驟中，對支承構件 21 的第一絕緣層 12a 進行雷射步驟或其類似方法，用以得到穿透一絕緣層 12a 的第一通孔 12x，使得突出金屬層 11 的第三金屬層 11b 被暴露出來。光阻薄膜可被用作第一絕緣層 12a，並由微影圖案化，以形成第一通孔 12x。另外，另一個可選擇的方法，則係可由網版印刷形成在阻擋層上的開口，用以圖案化以形成第一通孔。

在第 26 圖所示步驟中，第一內連線層 13a 形成於第一絕緣層 12a 上，並且與突出金屬層 11 的第三金屬層 11b 電性上連接，該第三金屬層係由第一通孔 12x 暴露出來。第一內連線層 13a 的材料例如可為銅。第一內連線層 13a 例如可以半添加法(semi-additive method)製得。

以下詳述以半添加法形成第一內連線層 13a 的例子中。首先，在第一絕緣層 12a 上及第一通孔 12x 內，以無電鍍(electroless plating)或濺鍍法(sputtering method)製作銅晶種層（未顯示）。下一步，形成在第一內連線層 13a 的位置上具有開口的阻擋層（未顯示）。而後，在阻擋層的開口，利用銅晶種層作為饋電層形成銅層的圖案（未顯示）。

阻擋層而後被移除，並以銅層的圖案作為罩幕而蝕刻銅晶種層，從而獲得第一內連線層 13a。減去法(subtractive method)或係其他形成內連線層的方法，也可被用來替代上述的半添加法，作為形成第一內連線層 13a 的方法。

在第 27 圖所示步驟中，重複相似於上述方法的步驟用以堆疊第一內連線層 13a 至第三內連線層 13c，以及第一絕緣層 12a 至第三絕緣層 12c。亦即，第二絕緣層 12b 被用來覆蓋第一內連線層 13a 及第一絕緣層 12a，而後在第一內連線層 13a 上，穿過第二絕緣層 12b 形成第二通孔 12y。

更進一步的，將第二內連線層 13b 形成於第二絕緣層 12b 上，其中第二內連線層 13b 及第一內連線層 13a 經由第二通孔 12y 相連，。第二內連線層 13b 的材料例如可為銅。第二內連線層 13b 例如可以半添加法形成。

再者，第三絕緣層 12c 的形成係用以覆蓋第二內連線層 13b 及第二絕緣層 12b，而後在第二內連線層 13b 上的第三絕緣層 12c 形成第三通孔 12z。第三內連線層 13c 藉由第三通孔 12z 與第二內連線層 13b 相連，該第三內連線層 13c 形成於第三絕緣層 12c 上。第三內連線層 13c 例如可為銅。第三內連線層 13c 例如可以半添加法形成。

在此情況下，堆疊的內連線層形成於支承構件 21 的表面 21a 上。在此實施例中形成三層堆疊的內連線層（例：從第一內連線層 13a 至第三內連線層 13c）。本例並非一個限定的例子，且可形成 n （ n 為正整數）層內連線層堆疊亦。

在第 28 圖所示步驟中，在第三絕緣層 12c 及第三內連線層 13c 上形成焊料阻擋層 14。焊料阻擋層 14 的材料可為光敏樹脂 (photosensitive resin) 成分包含環氧系統樹脂、酰亞胺系統樹脂、或其類似樹脂。

在第 29 圖所示步驟中，焊料阻擋層 14 被暴露於光下顯影而形成開口 14x。因此，部分的第三內連線層 13c 經由焊料阻擋層 14 上的開口 14x 暴露出來。而後，第四金屬層 17 經由無電鍍或類似方法形成於第三內連線層 13c 的部分，並藉由焊料阻擋層 14 上的開口 14x 暴露出來。第四金屬層 17 被用作電極墊，用來與主板或其類似物相連接。

第四金屬層 17 的例子包含鎳及金層由一層鎳層、一層金層依序堆疊構成。另外的例子也包含鎳、鈀及金層由一層鎳層、一層鈀層及一層金層依序堆疊構成。取代第四金屬層 17，有機可焊保護劑 (organic solderability preservative, OSP) 製程可被用於第三內連線層 13c 的部分面積，該部分為經由焊料阻擋層 14 上的開口 14x 暴露出來的地方。

在第 30 圖所示步驟中，移除在第 29 圖中的支承構件 21 及第一金屬層 23，造成至少部分的突出金屬層 11 (例：第二金屬層 11a 及第三金屬層 11b) 突出於第一絕緣層 12a 外，從而形成圓柱狀突出部分 11x。該圓柱狀突出部分 11x 的突出長度 L_{10} ，相當於在第 19 圖中第一金屬層 23 的厚度 T_{10} ，舉例來說，為 30 至 50 μm 。

在支承構件 21 及第一金屬層 23 都係以銅形成的例子中，支承構件 21 及第一金屬層 23 可用相同的蝕刻溶液移除。舉例來說，用氯化鐵水溶液、氯化銅水溶液、過硫酸銨水溶液或其類似物來進行濕蝕刻，可用來移除支承構件 21 及第一金屬層 23。既然突出金屬層 11 的第二金屬層 11a

係以非銅材料（如：金）形成，支承構件 21 及第一金屬層 23 可藉蝕刻選擇性的被移除，而不會移除第二金屬層 11a。

而後形成焊料凸塊 15，用以覆蓋突出金屬層 11 的突出部分 11x，從而製得第 15 圖的配線基板 10。具體而言錫膏印上以覆蓋突出金屬層 11 的突出部分 11x，而後例如以回流方法形成焊料凸塊 15。包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或包含錫及銀及銅的合金可被用來當作製造焊料凸塊 15 的材料。突出金屬層 11 及焊料凸塊 15 構成連接終端 16，該連接終端 16 係用以與半導體晶片連接。

焊料凸塊 15 可不形成在配線基板 10 上。舉例來說，焊料凸塊可形成於半導體晶片的電極墊上，該半導體晶片會堆疊在配線基板 10 上。在半導體晶片上的焊料凸塊與突出金屬層 11 的突出部分 11x 可電性連接。在第一實施例中製造配線基板的方法如上所述。

根據第一實施例，用來形成突出金屬層的開口並非如相關方法中以蝕刻形成，而係由電鍍形成。因此，在突出金屬層上該部分的形狀（例：突出部分），亦即由配線基板的表面突出的部分可為柱狀。亦即突出部分的剖面為矩形而非圓形。故突出金屬層的突出深寬比增加，因而提供可應用於窄間隔的連接終端。並且，也可提供具有較大的表面的突出金屬層上之突出部分，當半導體晶片安裝在配線基板上時，該表面係用來與半導體晶片上的電極墊透過焊料接觸，從而提供具有高度連接可靠度的連接終端。

〔第二實施例〕

第二實施例為另一具多層內連線層結構（例：具有堆疊的內連線層）的配線基板的例子。在第二實施例中，與第一實施例相同的部分可忽略而主要描述與第一實施例不同的地方。

〔第二實施例的配線基板結構〕

以下將先敘述在第二實施例中配線基板的架構。第 31 圖為第二實施例中配線基板的剖面圖。在第 31 圖中，配線基板 30 具有堆積的內連線層，包含第一絕緣層 12a、第二絕緣層 12b、第三絕緣層 12c、第一內連線層 13a、第二內連線層 13b、第三內連線層 13c、焊料阻擋層 14、連接終端 36 及第四金屬層 17。

在配線基板 30 表面 30a 上形成連接終端 36 以連接半導體晶片。各連接終端 36 包含突出金屬層 31，該突出金屬層 31 部分突出自配線基板 30 的表面 30a 上，而形成凸塊以覆蓋在突出金屬層 31 上。第一內連線層 13a 與突出金屬層 31 經由形成在第一絕緣層 12a 中的第一通孔 12x 電性連接。為了方便起見，突出金屬層 31 突出自配線基板 30 表面 30a 的突出部分之後稱為突出部分 31x。並且，相對於突出金屬層 31 與第一絕緣層 12a 相連，之後稱為表面 31y。當半導體晶片安裝在配線基板 30 上時，表面 31y 經由焊料與半導體晶片的電極墊接觸。

不同於相關技術的圓形剖面，在配線基板 30 中突出部分 31x 在與 XZ 平面平行的平面上具有矩形剖面。突出部分

31x 由配線基板 30 的表面 30a 突出，具有突出長度 L_{30} ，例如約為 30 至 50 μm 。突出部分 31x 的形狀可為圓柱，該圓柱的表面直徑 Φ_{30} ，例如約為 60 至 70 μm 。突出部分 31x 的間隔 P_{30} ，例如約為 150 μm 。突出部分 31x 的形狀並不限於圓柱，而通常為柱狀。換句話說，突出部分 31x 的形狀可不為圓柱，而係橢圓柱或稜柱如：矩形柱或六角形柱。

銅或其類似金屬可被用作突出金屬層 31 的材料。包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或包含錫及銀及銅的合金可用作製造焊料凸塊 35 的材料。

既然突出部分 31x 在平行於 XZ 平面的平面上具有矩形剖面，其相對深寬比 (L_{30}/Φ_{30}) 較大，因此該連接終端可應用於窄間隔中。再者，因平行於 XZ 平面的平面上的矩形剖面可提供較大的表面 31y，當半導體晶片安裝在配線基板上時，該表面透過焊料與半導體晶片上的電極墊接觸，從而提供具有高度連接可靠度的連接終端。上述為第二實施例中的配線基板結構。

[製作第二實施例中配線基板的方法]

以下描述製作第二實施例中配線基板的方法。第 32 至 35 圖中所示為製作第二實施例中配線基板的步驟。在第 32 至 35 圖中，與第 31 圖所指相同的元件以相同數字描述，且其敘述可省略。

首先，製程步驟與第一實施例中的第 16 至 21 圖相同。在第 32 圖所示步驟中，利用支承構件 21 及第一金屬層 23 作為饋電層 (power feeding layer) 來進行電鍍，用以在開

口 23x 中，依序堆疊形成第二金屬層 11a 及突出金屬層 31。形成第二金屬層 11a 以覆蓋透過開口 23x 暴露出來的支承構件 21 表面 21a，以及覆蓋或塗覆開口 23x 的內牆表面。形成於第二金屬層 11a 上的突出金屬層 31 至少完全覆蓋開口 23x。

構成第二金屬層 11a 的材料，不能以移除第 34 圖中支承構件 21 及第一金屬層 23 的蝕刻溶液移除，該材料稍後會敘述。再者，相對於突出金屬層 31，構成第二金屬層 11a 的材料可在第 35 圖所述的步驟選擇性的蝕刻，該材料將在稍後敘述。舉例來說，當銅被用以形成支承構件 21、第一金屬層 23 及突出金屬層 31，鎳可用以製作第二金屬層 11a。

接下來，以與第一實施例中第 23 至 29 圖相同的步驟形成第 33 圖所描述的結構。在第 34 圖的步驟中，移除第 33 圖所示支承構件 21 及第一金屬層 23，以使第二金屬層 11a 及至少部分突出金屬層 31 突出自第一絕緣層 12a。第二金屬層 11a 的突出部分長 L_{31} 及從第一絕緣層 12a 的突出金屬層 31 的突出部分，與第 19 圖所示第一金屬層 23 的厚度 T_{10} 相當，例如為 30 至 50 μm 。

在這樣的例子中，支承構件 21 及第一金屬層 23 皆由銅形成，並且可藉相同的蝕刻溶液移除支承構件 21 及第一金屬層 23。例如：用氯化鐵水溶液、氯化銅水溶液、過硫酸銨水溶液或其類似物來進行濕蝕刻，可用來移除支承構件 21 及第一金屬層 23。既然形成第二金屬層 11a 的材料（如：鎳），不會被用來移除支承構件 21 及第一金屬層

23 的蝕刻溶液移除，支承構件 21 及第一金屬層 23 可選擇性的以蝕刻移除，而不會移除第二金屬層 11a。

在第 35 圖所示步驟中，移除第 34 圖中的第二金屬層 11a。既然形成第二金屬層 11a 的材料（如：鎳），相較於突出金屬層 31（如：銅）可選擇性的蝕刻，因此第二金屬層 11a 可以被選擇性的移除而不會移除突出金屬層 31。故突出金屬層 31 的部分突出於第一絕緣層 12a。第二金屬層 11a 的厚度為數 μm ，故突出部分 31x 的突出長度 L_{30} 大約相當於第 34 圖中的突出長度 L_{30} ，例如約為 30 至 50 μm 。

舉例來說，當突出金屬層 31 係銅，而第二金屬層 11a 係鎳，以鎳移除劑的濕蝕刻選擇性的移除第二金屬層 11a。可使用市售的鎳移除劑包括由 EBARAUDYLITE CO., LTD 製造的 EBASTRIP、由 Meltex Inc., 製造的 MELSTRIP、或 MEC CO., LTD 製造的 MEC REMOVER。

而後，形成焊料凸塊 35 以覆蓋突出金屬層 31，從而形成第 31 圖的配線基板 30。具體而言，錫膏印上以覆蓋突出金屬層 31 的突出部分 31x，而後例如以回流方式形成焊料凸塊 35。可用作焊料凸塊 35 的材料包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或錫銀銅的合金。突出金屬層 31 及焊料凸塊 35 構成連接終端 36，連接終端 36 係用以與半導體晶片接觸。

焊料凸塊 35 可不形成於配線基板上。舉例來說，焊料凸塊可形成於半導體晶片的電極墊上，該半導體晶片會裝置在配線基板 30 上。在半導體晶片上的焊料凸塊與突出金

屬層 31 的突出部分 31x 可電性連接。在第二實施例中製造配線基板的方法如上所述。

根據第二實施例，用來製得突出金屬層的開口並非如相關技術由蝕刻形成，而係由電鍍形成。因此，在突出金屬層上該部分的形狀（例：突出部分），亦即由配線基板的表面突出的部分，可為柱狀。即突出部分的剖面為矩形而非圓形，故突出金屬層的突出深寬比增加，因而提供的連接終端可應用於窄間隔上。並且，也可提供具有較大的表面之突出金屬層上的突出部分，當半導體晶片係裝置在配線基板上時，該表面透過焊料與半導體晶片上的電極墊接觸，從而提供具有高度連接可靠度的連接終端。

〔第三實施例〕

第三實施例為具有多層內連線層結構（例：具有堆疊的內連線層）的配線基板的例子。在第三實施例中，與第一實施例相同的部分可忽略，而主要描述與第一實施例不同的地方。

〔第三實施例的配線基板結構〕

以下將先敘述在第三實施例中配線基板的架構。第 36 圖為第三實施例中配線基板的剖面圖。在第 36 圖中，配線基板 50 具有堆疊的內連線層，包含第一絕緣層 12a、第二絕緣層 12b、第三絕緣層 12c、第一內連線層 13a、第二內連線層 13b、第三內連線層 13c、焊料阻擋層 14、連接終端 36 及第四金屬層 17。

不同於配線基板 10，在配線基板 50 上安裝晶片的表

面與形成第四金屬層 17 的表面同一邊。以第四金屬層 17 作為連接終端以連接半導體晶片。第四金屬層 17 各部分的間隔(pitches)與要堆疊在半導體晶片上之電極墊的間隔(例： $150\mu\text{m}$)相對應。所形成的連接終端 56 的間隔 P_{50} 比第四金屬層 17 部分的間隔更寬，以符合在主板或其類似物上的連接終端之間隔。

在配線基板 50 的表面 50a 上形成連接終端 56。各連接終端 56 包含突出金屬層 51，該突出金屬層 51 部分突出自配線基板 50 表面 50a 上。而形成凸塊 55 以覆蓋在突出金屬層 51 的突出部分，該突出金屬層 51 部分突出自配線基板 50 的表面 50a 上，該突出部分為了方便之後可稱為突出部分 51x。並且，相對於突出金屬層 51 與第一絕緣層 12a 相連的表面，則以表面 51y 稱之。當主板或其類似物與配線基板 50 彼此接觸，表面 51 y 經由焊料與主板或其類似物上的電極墊接觸。

不同於相關技術的圓形剖面，在配線基板 50 中突出部分 51x 在與 XZ 平面平行的平面上具有矩形剖面。突出部分 51x 由配線基板 50 表面 50a 突出，具有突出長度 L_{50} ，例如約為 30 至 $50\mu\text{m}$ 。突出部分 51x 的形狀可為圓柱，在表面 51y 上該圓柱的表面直徑 Φ_{50} ，例如約為 100 至 $200\mu\text{m}$ 。突出部分 51x 的間隔 P_{50} ，例如約為 $500\mu\text{m}$ 。突出部分 51x 的形狀並不限於圓柱，而通常為柱狀。換句話說，突出部分 51x 的形狀可不為圓柱，而係橢圓柱或稜柱如：矩形柱或六角形柱。

突出金屬層 51 包括第二金屬層 51a 及第三金屬層 51b。突出金屬層 51 的結構為在柱狀第三金屬層 51b 的表面塗覆上第二金屬層 51a。第二金屬層 51a 的材料，例如可為金。第二金屬層 51a，可形成為鎳、金層，該鎳、金層為一層鎳層及一層金層依此順序堆疊在第三金屬層 51b 上；或者形成為鎳、鈮、金層，該鎳、鈮、金層具有一層鎳層、一層鈮層及一層金層，依此順序堆疊在第三金屬層 51b 上。銅也可作第三金屬層 51b 的材料。可被用作焊料凸塊的材料有包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或錫銀銅的合金。

配線基板 50 的其他結構與配線基板 10 相同，因而省略其敘述。製備配線基板 50 的方法與製備配線基板 10 的方法相同，故其敘述省略。

根據第三實施例，突出金屬層的開口並非如相關技術由蝕刻形成，而由電鍍形成。因此，在突出金屬層上該部分的形狀（例：突出部分），亦即由配線基板的表面突出的部分，可為柱狀。即突出部分的剖面為矩形而非圓形。並且，在突出金屬層上的突出部分上可提供具有較大的表面，當半導體晶片裝置在配線基板上時，該表面透過焊料與半導體晶片上的電極墊接觸，從而提供具有高度連接可靠度的連接終端。

〔第四實施例〕

第四實施例為另一具有多層內連線層結構（例：具有堆疊的內連線層）的配線基板的例子。在第四實施例中，

與第二實施例相同的部分可忽略，而主要描述與第二實施例不同的地方。

〔第四實施例的配線基板結構〕

以下將先敘述在第四實施例中配線基板的架構。第 37 圖為第四實施例中配線基板的剖面圖。在第 37 圖中，配線基板 60 組成內連線層上，包含第一絕緣層 12a、第二絕緣層 12b、第三絕緣層 12c、第一內連線層 13a、第二內連線層 13b、第三內連線層 13c、焊料阻擋層 14、連接終端 66 及第四金屬層 17。

不同於配線基板 30，配線基板 60 堆疊晶片的表面與形成第四金屬層 17 的表面在同一邊。第四金屬層 17 作為連接終端以連接半導體晶片。第四金屬層 17 各部分的間隔與要堆疊上的半導體晶片上的電極墊的間隔相對應（例：150 μm ）。連接終端 66 的間隔 P_{66} 比第四金屬層 17 部分的間隔更寬，用以符合在主板或其類似物上的連接終端的間隔。

連接終端 66 形成在配線基板 60 表面 60a 上。各連接終端 66 包含突出金屬層 61，該突出金屬層 61 部分突出自配線基板 60 表面 60a 上。而形成凸塊 65 以覆蓋在突出金屬層 61 的突出部分上，該突出金屬層 61 部分突出自配線基板 60 表面 60a 上。為了方便起見，突出金屬層 61 突出自配線基板 60 表面 60a 的突出部分之後可稱為突出部分 61x。並且，相對於突出金屬層 61 與第一絕緣層 12a 接觸的表面，之後稱為表面 61y。當主板或其類似物與配線基

板 60 彼此接觸，表面 61y 經由焊料與主板或其類似物上的電極墊接觸。

不同於相關技術的圓形剖面，在配線基板 60 中突出部分 61x 在與 XZ 平面平行的平面上具有矩形剖面。突出部分 61x 由配線基板 60 表面 60a 突出，具有突出長度 L_{60} ，例如約為 30 至 50 μm 。突出部分 61x 的形狀可為圓柱，在表面 61y 上該圓柱的表面直徑 Φ_{60} ，例如約為 100 至 200 μm 。突出部分 61x 的間隔 P_{60} ，例如約為 500 μm 。突出部分 61x 的形狀並不限於圓柱，而通常為柱狀。換句話說，突出部分 61x 的形狀可不為圓柱，而係橢圓柱或稜柱如：矩形柱或六角形柱。

銅或其類似金屬可用作突出金屬層 61 的材料。包含鉛的合金、包含錫及銅的合金、包含錫及銀的合金、或包含錫及銀及銅的合金可用作製造焊料凸塊 65 的材料。

配線基板 60 的其他結構與配線基板 30 相同，因而省略其敘述。製備配線基板 60 的方法與製備配線基板 30 的方法相同，故其敘述省略。

根據第四實施例，用來製得突出金屬層的開口並非如相關技術由蝕刻形成，而係由電鍍形成。因此，在突出金屬層上該部分的形狀（例：突出部分），亦即由配線基板的表面突出的部分，可為柱狀。即突出部分的剖面為矩形而非圓形。並且，在突出金屬層上的突出部分可提供較大的表面，當半導體晶片裝置在配線基板上時，該表面透過焊料與半導體晶片上的電極墊接觸，從而提供具有高度連

接可靠度的連接終端。

〔第五實施例〕

第五實施例為一個半導體封裝體的例子。該半導體封裝體的半導體晶片裝置在配線基板上，而內連線層則組成在該配線基板上。在第五實施例中，與第一實施例相同的部分可忽略，而主要描述與第一實施例不同的地方。

〔第五實施例中半導體封裝體的結構〕

以下將先敘述在第五實施例中，半導體封裝體的結構。第 38 圖為根據第五實施例的半導體封裝體剖面圖的例子。在第 38 圖中，與第 15 圖相同的元件將以相同數字稱呼，而其描述可會省略。在第 38 圖中，半導體封裝體 70 包括第 15 圖的配線基板 10、半導體晶片 71 及底膠樹脂 75。

半導體晶片 71 包含晶片 72 及電極墊 73。晶片 72 具有形成於半導體基板（未顯示）上的半導體積體電路（未顯示），該半導體基板為由矽或其類似物形成的薄板。於晶片 72 上形成電極墊 73。電極墊 73 與半導體積體電路電性連接（未顯示）。金或其類似金屬可用作電極墊 73 的材料。配線基板 10 的焊料凸塊 15 熔化後，與半導體晶片 71 的電極墊 73 電性連接。並以底膠樹脂 75 填補半導體晶片 71 與配線基板 10 的表面 10a 之間的空隙。

既然配線基板 10 的突出部分 11x 的剖面為矩形，跨過熔化的焊料凸塊 15 而與電極墊 73 相對之表面 11y 的面積可增加。連接終端因此具有高連接可靠度。第五實施例中半導體封裝體的結構敘述如上。

〔製作第五實施例中半導體封裝體的方法〕

以下描述製作第五實施例中半導體封裝體的方法。第 39 至 40 圖中所示為製作第五實施例中半導體封裝體的步驟。在第 39 至 40 圖中，與第 38 圖所指相同的元件以相同數字描述，且其敘述可會省略。

首先，提供第 15 圖所示的配線基板 10。在第 39 圖的步驟中，於配線基板 10 的表面形成連接終端 16，於半導體晶片 71 的表面形成電極墊 73，排列配線基板 10 及半導體晶片 71 的位置使連接終端 16 與電極墊 73 彼此面對。

在第 40 圖所示步驟中，加熱連接終端 16 的焊料凸塊 15，例如至 230°C ，以熔化焊料。因此，連接終端 16 的突出金屬層 11 與電極墊 73 電性連接。若於各電極墊 73 上形成焊料，各電極墊 73 上的焊料與焊料凸塊 15 會熔化成一個凸塊。在此之後，注入底膠樹脂 75 以填補半導體晶片 71 與配線基板 10 的表面 10a 之間的空隙，從而完成第 38 圖的半導體封裝體。

根據第五實施例製得半導體封裝體，其經由連接終端或其類似物而有半導體晶片裝置在配線基板上。在此架構中，配線基板的連接終端具有柱狀突出部分，該柱狀突出部分的剖面為矩形而非圓形。因此，可以提供具有大面積的突出部分的表面，該表面藉由焊料與半導體晶片的電極墊接觸，藉此增進配線基板與半導體封裝體中之半導體晶片的連接可靠度。

〔第六實施例〕

第六實施例為另一半導體封裝體的例子。該半導體封裝體的半導體晶片裝置在配線基板上，而內連線層則組成在配線基板上。在第六實施例中，與第二實施例相同的部分可忽略，而主要描述與第二實施例不同的地方。

〔第六實施例中半導體封裝體的結構〕

以下將先敘述在第六實施例中半導體封裝體的結構。第 41 圖為根據第六實施例的半導體封裝體剖面圖的例子。在第 41 圖中，與第 31 圖相同的元件將以相同數字稱呼，而其描述可省略。在第 41 圖中，半導體封裝體 80 包括第 31 圖的配線基板 30、半導體晶片 71 及底膠樹脂 75。

半導體晶片 71 包含晶片 72 及電極墊 73。晶片 72 具有形成於半導體基板（未顯示）上的半導體積體電路（未顯示），該半導體基板為由矽或其類似物形成的薄板。於晶片 72 上形成電極墊 73。電極墊 73 與半導體積體電路電性連接（未顯示）。金或其類似金屬可用作電極墊 73 的材料。配線基板 30 的焊料凸塊 35 熔化後，與半導體晶片 71 的電極墊 73 電性連接。且以底膠樹脂 75 填補半導體晶片 71 與配線基板 30 的表面 30a 之間的空隙。

既然配線基板 30 的突出部分 31x 的剖面為矩形，跨過熔化焊料凸塊 35 而與電極墊 73 相對之表面 31y 的面積可增加。連接終端因此具有高連接可靠度。第六實施例中半導體封裝體的結構敘述如上。

根據第六實施例製得半導體封裝體，其經由連接終端或其類似物而有半導體晶片裝置在配線基板上。在此架構

中，配線基板的連接終端具有柱狀突出部分，該柱狀突出部分的剖面為矩形而非圓形。因此，可以提供具有大表面面積的突出部分，該表面藉由焊料與半導體晶片的電極墊接觸，藉此增進配線基板與半導體封裝體中半導體晶片的連接可靠度。

再者，本發明並不限於這些實施例，而可做出多種變化及修改但仍不超過本發明範圍。

舉例來說，上述實施例係以半添加法為形成內連線層的例子，但這並非以此為限，內連線層可用其他方法形成，如：減去法或其類似方法。再者，上述的實施例中，突出金屬層 11、31、51、或 61 可分別只形成連接終端 16、36、56、或 66，而沒有凸塊 15、35、55 或 65。

本申請案根據於 2009 年 4 月 16 日申請之日本優先權申請案 No. 2009-099989，其所有內容特此合併作為參考。

【圖式簡單說明】

第 1 圖為一剖面圖，用以說明習知的配線基板的例子。

第 2 圖顯示習知的配線基板的製程步驟（第一部分）。

第 3 圖顯示相關的配線基板的製程步驟（第二部分）。

第 4 圖顯示相關的配線基板的製程步驟（第三部分）。

第 5 圖顯示相關的配線基板的製程步驟（第四部分）。

第 6 圖顯示相關的配線基板的製程步驟（第五部分）。

第 7 圖為一剖面圖，用以說明相關的配線基板的另一個例子。

第 8 圖顯示相關的配線基板的另一個製程步驟（第一部分）。

第 9 圖顯示相關的配線基板的另一個製程步驟（第二部分）。

第 10 圖顯示相關的配線基板的另一個製程步驟（第三部分）。

第 11 圖顯示相關的配線基板的另一個製程步驟（第四部分）。

第 12 圖顯示相關的配線基板的另一個製程步驟（第五部分）。

第 13 圖為一剖面圖，用以說明利用蝕刻形成孔洞的實際形狀的例子。

第 14 圖為一個例子，說明第 13 圖中相鄰孔洞間隔縮短的例子。

第 15 圖為一剖面圖，用以說明第一較佳實施例中的配線基板。

第 16 圖顯示第一較佳實施例製作配線基板的製程步驟（第一部分）。

第 17 圖顯示第一較佳實施例製作配線基板的製程步驟（第二部分）。

第 18 圖顯示第一較佳實施例製作配線基板的製程步驟（第三部分）。

第 19 圖顯示第一較佳實施例製作配線基板的製程步驟（第四部分）。

第 20 圖顯示第一較佳實施例製作配線基板的製程步驟（第五部分）。

第 21 圖顯示第一較佳實施例製作配線基板的製程步驟（第六部分）。

第 22A 及 22B 圖顯示第一較佳實施例製作配線基板的製程步驟（第七部分）。

第 23 圖顯示第一較佳實施例製作配線基板的製程步驟（第八部分）。

第 24 圖顯示第一較佳實施例製作配線基板的製程步驟（第九部分）。

第 25 圖顯示第一較佳實施例製作配線基板的製程步驟（第十部分）。

第 26 圖顯示第一較佳實施例製作配線基板的製程步驟（第十一部分）。

第 27 圖顯示第一較佳實施例製作配線基板的製程步驟（第十二部分）。

第 28 圖顯示第一較佳實施例製作配線基板的製程步驟（第十三部分）。

第 29 圖顯示第一較佳實施例製作配線基板的製程步驟（第十四部分）。

第 30 圖顯示第一較佳實施例製作配線基板的製程步驟（第十五部分）。

第 31 圖為一剖面圖，用以說明第二較佳實施例中的配線基板。

第 32 圖顯示第二較佳實施例製作配線基板的製程步驟（第一部分）。

第 33 圖顯示第二較佳實施例製作配線基板的製程步驟（第二部分）。

第 34 圖顯示第二較佳實施例製作配線基板的製程步驟（第三部分）。

第 35 圖顯示第二較佳實施例製作配線基板的製程步驟（第四部分）。

第 36 圖為一剖面圖，用以說明第三較佳實施例中的配線基板。

第 37 圖為一剖面圖，用以說明第四較佳實施例中的配線基板。

第 38 圖為一剖面圖，用以說明第五較佳實施例中的配線基板。

第 39 圖顯示第五較佳實施例製作配線基板的製程步驟（第一部分）。

第 40 圖顯示第五較佳實施例製作配線基板的製程步驟（第一部分）。

第 41 圖為一剖面圖，用以說明第六較佳實施例中的配線基板。

【主要元件符號說明】

100, 200, 10, 30, 50, 60~配線基板

10a, 200a, 10a, 30a, 50a, 60a~配線基板的表面

130a, 270, 12a~第一絕緣層
 130b, 270a, 12b~第二絕緣層
 130c, 12c~第三絕緣層
 140a, 220, 13a~第一內連線層
 140b, 250, 13b~第二內連線層
 13c~第三內連線層
 160, 160a, 280, 11, 31, 51, 61~突出金屬層
 11x, 31x, 51x, 61x~突出部分
 11y, 31y, 51y, 61y~表面
 170, 300, 15, 35, 55, 65~焊料凸塊
 16, 36, 56, 66~連接終端
 120x, 130x, 130y, 270x, 14x, 23x~開口
 210a, 210c, 210d, 11c, 11d, 11e~金屬層
 23~第一金屬層
 11a, 51a~第二金屬層
 11b, 51b~第三金屬層
 17~第四金屬層
 120a, 120b~蝕刻阻擋層 210b~蝕刻停止層
 110x, 110y~孔洞 12x, 150a~第一通孔
 12y~第二通孔 12z~第三通孔
 L₁₀, L₃₀, L₃₁~突出長度 P₁₀, P₃₀, P₅₀, P₆₀~間隔
 Φ₁₀, Φ₃₀, Φ₅₀~直徑 T₁₀~厚度
 110~載體金屬 110a~載體金屬的表面
 210~金屬基板 230~電路基板

14~焊料阻擋層

162, 260~鎳層

290~增強部分

21~支承構件

22, 24~阻擋層

71~半導體晶片

73~電極墊

161, 240~銅層

163~金層

300~焊料薄膜

21a~支承構件的表面

70~半導體封裝體

75~底膠樹脂

72~晶片

七、申請專利範圍：

1. 一種製作配線基板的方法，包括：

一第一金屬層的形成步驟，包括：

形成一柱狀阻擋層在該支承構件上；

形成一第一金屬層於一支承構件的一表面上，且形成在該支承構件上沒有形成該柱狀阻擋層的區域；以及

移除該柱狀阻擋層，藉此形成至少一柱狀穿孔，使該第一金屬層具有該柱狀穿孔露出該支承構件的該表面，該柱狀阻擋層的形狀與柱狀穿孔相符；

一柱狀金屬層的形成步驟，形成一柱狀金屬層填入該柱狀穿孔；

一絕緣層的形成步驟，形成一絕緣層於該柱狀金屬層及該第一金屬層上；

一內連線層的形成步驟，形成一內連線層於該絕緣層的一第一表面，使得該內連線層通過該絕緣層與該柱狀金屬層電性連接；以及

一突出部分的形成步驟，藉由至少移除該支承構件與該第一金屬層形成一包含至少部分該柱狀金屬層的突出部分，該突出部分突出於該絕緣層的一第二表面，該第二表面相對於該第一表面且作為該配線基板至少部分的一連接終端。

2. 如申請專利範圍第 1 項所述之方法，其中該柱狀金屬層的形成步驟，包括：

一第二金屬層的形成步驟，形成一第二金屬層塗覆在

該柱狀穿孔所露出之該支承構件的該表面，該第二金屬層也塗覆在該柱狀穿孔的一內壁表面；以及

一第三金屬層的形成步驟，形成一第三金屬層在該第二金屬層上，以填入塗有該第二金屬層之該柱狀穿孔，而該第二金屬層與該第三金屬層一起組成該柱狀金屬層。

3. 如申請專利範圍第 2 項所述之方法，其中該突出部分包括該第二金屬層及該第三金屬層。

4. 如申請專利範圍第 2 項所述之方法，其中形成該突出部分的步驟在移除該支承構件及該第一金屬層後，再移除該第二金屬層，從而形成包括該第三金屬層的突出部分。

5. 如申請專利範圍第 1 項所述之方法，其中該柱狀穿孔的剖面形狀，從與其縱向垂直的剖面來看，該柱狀穿孔的整個長度的剖面形狀大致不變。

6. 如申請專利範圍第 1 項所述之方法，其中該支承構件為一電導體，並且該第一金屬層的形成步驟是以該支承構件作為饋電層，以電鍍法形成該第一金屬層。

7. 如申請專利範圍第 1 項所述之方法，其中該支承構件為一電導體，並且該突出金屬層的形成步驟是以該支承構件作為一饋電層，以電鍍法形成該柱狀金屬層。

8. 如申請專利範圍第 1 項所述之方法，其中該支承構件及該第一金屬層由一或多種材料形成，其可藉共同的蝕刻溶液同時移除該材料。

9. 如申請專利範圍第 2 項所述之方法，其中該第二金屬層的形成材料，不能被用來移除該支承構件及該第一金

屬層的蝕刻溶液所移除。

10. 如申請專利範圍第 2 項所述之方法，其中該第二金屬層的結構係由不同材質的複數個金屬層依序堆疊而成。

11. 一種製作半導體封裝體的方法，包括：

提供如申請專利範圍第 1 項所述之方法所製得之具有突出部分的該配線基板及具有至少一個電極墊的一半導體晶片；

置放該半導體晶片在該配線基板上，使該電極墊面對該突出部分；以及

電性連接該突出部分至該電極墊。

12. 如申請專利範圍第 11 項所述之方法，其中更包括提供樹脂以填補該半導體晶片及形成有該突出部分之該配線基板表面之間的空隙。

13. 一種配線基板，包括：

一絕緣層；

一內連線層，形成於該絕緣層的一第一表面上；

一柱狀突出部分，突出自該絕緣層的一第二表面，該第二表面相對於該第一表面，而該柱狀突出部分與該內連線層電性連接，且作為該配線基板上至少部分的一連接終端；

其中該柱狀突出部分的剖面形狀，從與其縱向垂直的剖面來看，該柱狀突出部分的整個長度的剖面形狀大致不變。

14. 如申請專利範圍第 13 項所述之配線基板，其中該

柱狀突出部分的結構為由不同材質的複數個金屬層依序堆疊而成。

15. 一種半導體封裝體，包括：

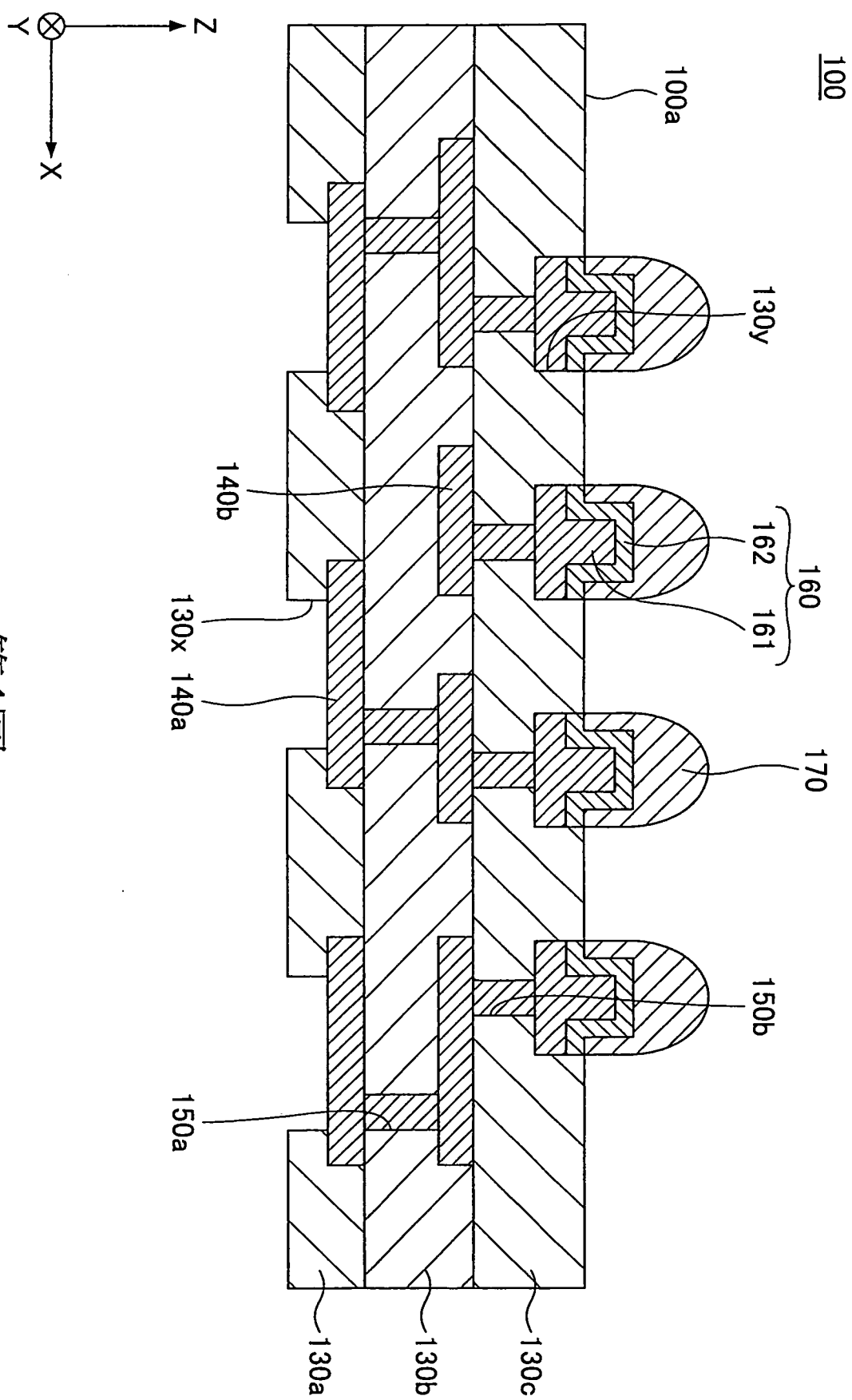
如申請專利範圍第 13 項所述之該配線基板；以及

一半導體晶片，該半導體晶片具有至少一電極墊，其中該突出部分及該電極墊彼此電性連接。

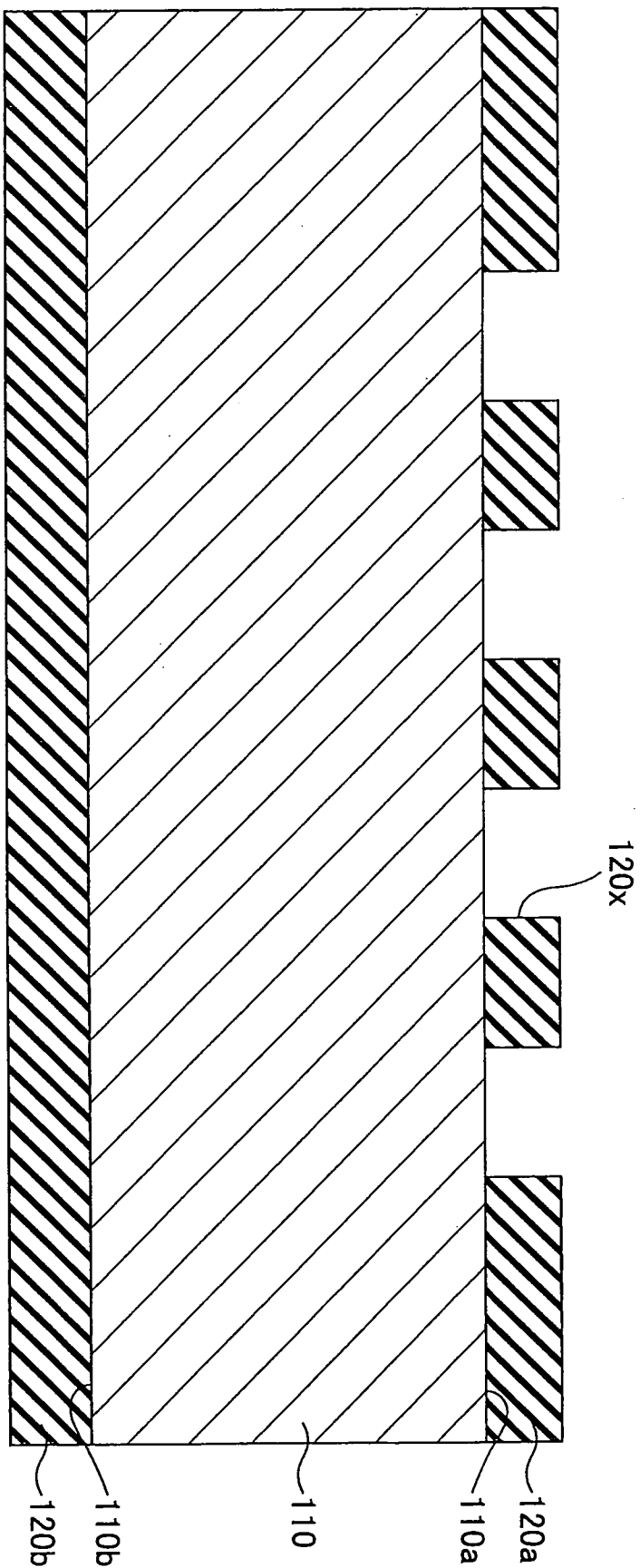
16. 如申請專利範圍第 15 項所述之半導體封裝體，其中該突出部分及該電極墊藉由一焊料層彼此連接，該焊料層形成於該突出部分及該電極墊之間。

八、圖式：如後所示。

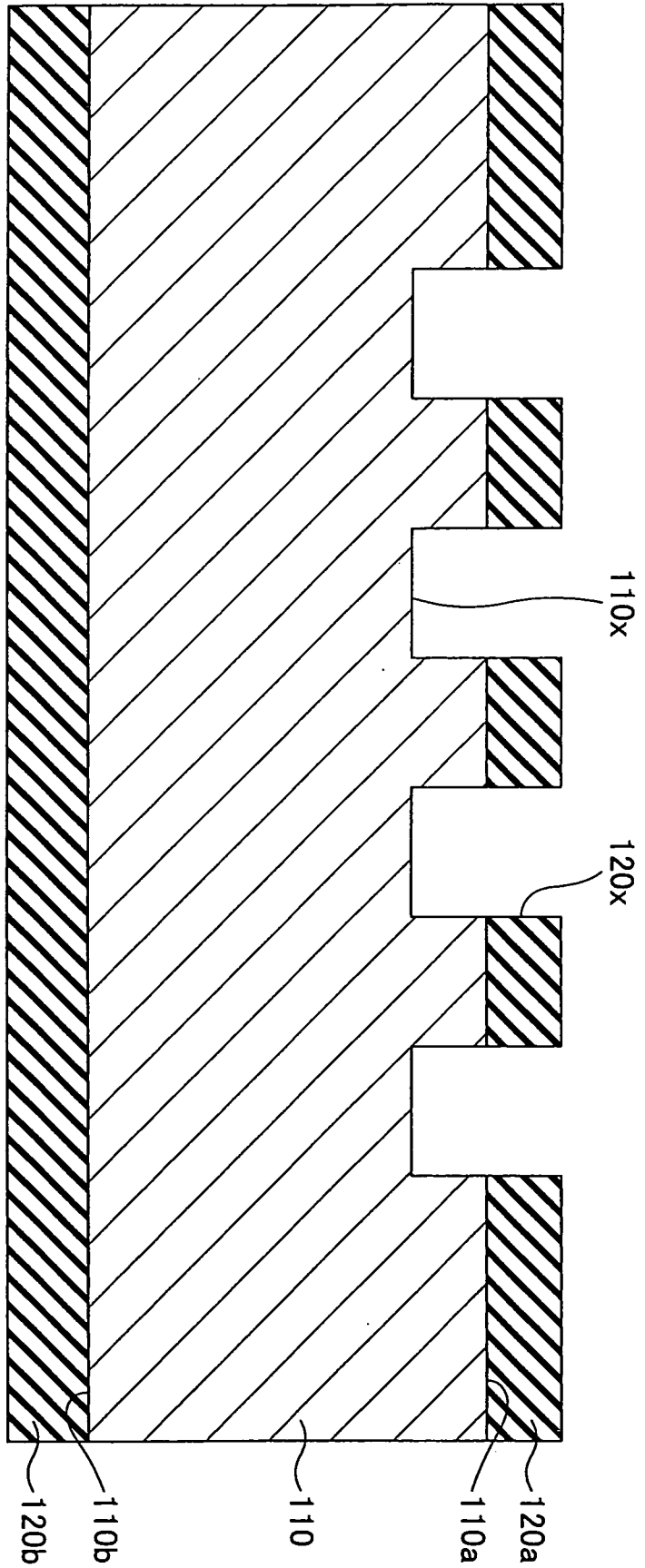




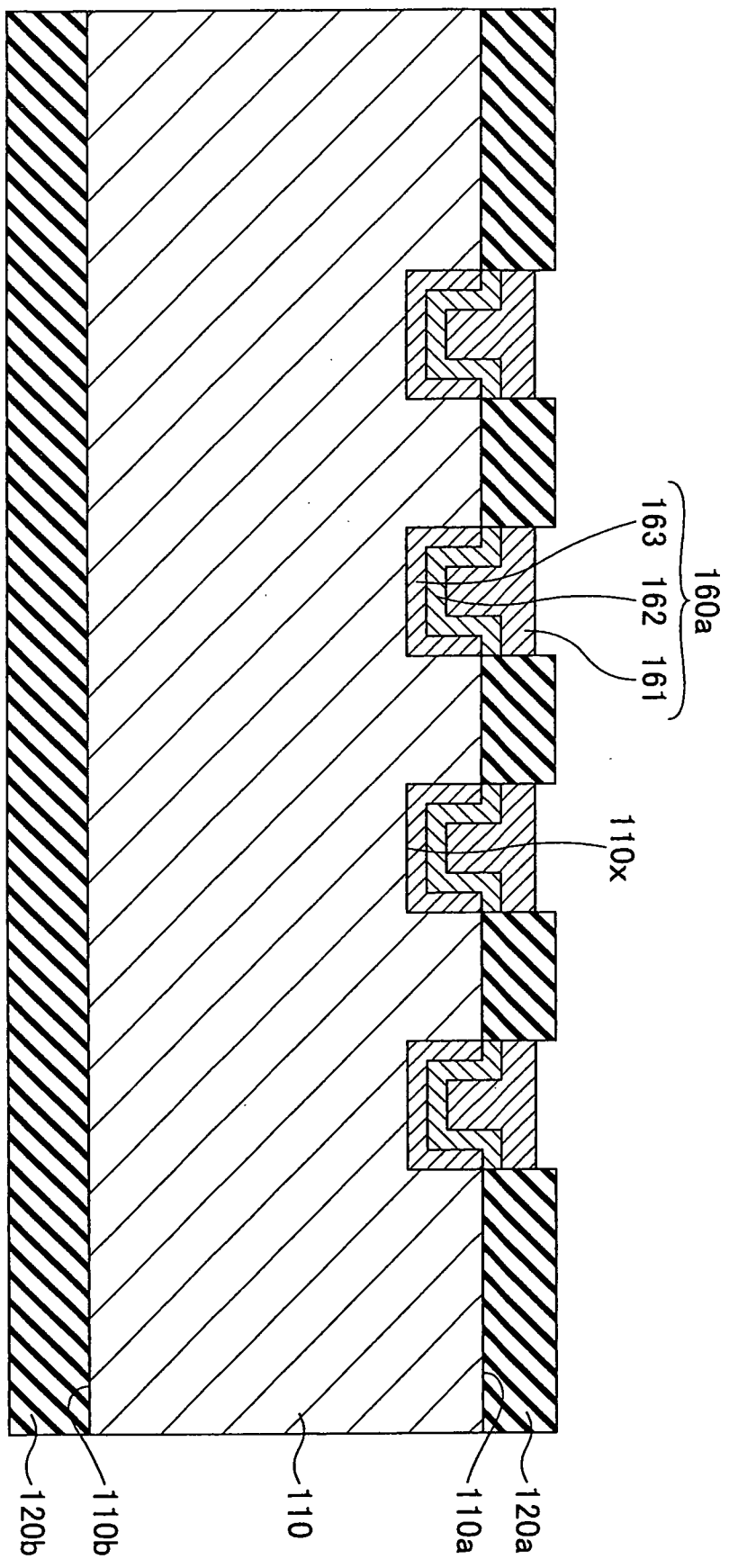
第1圖



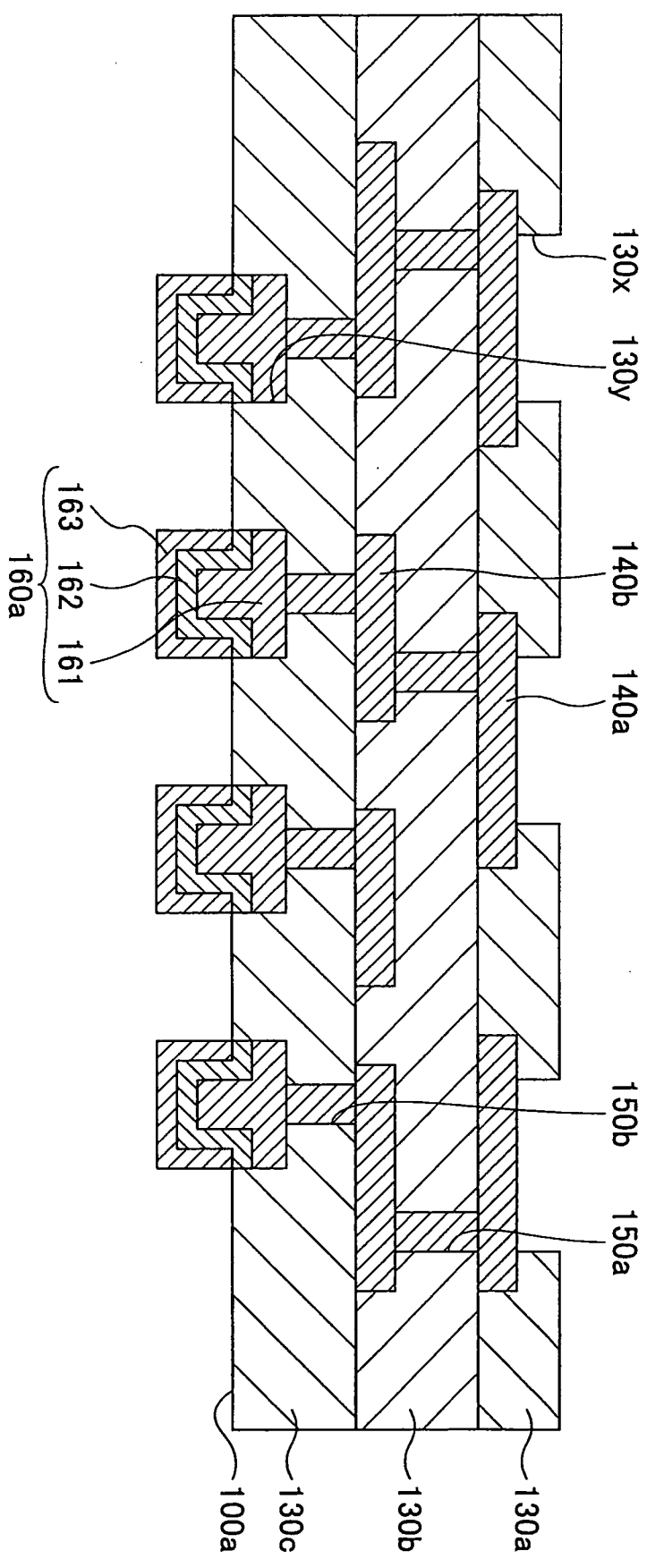
第2圖



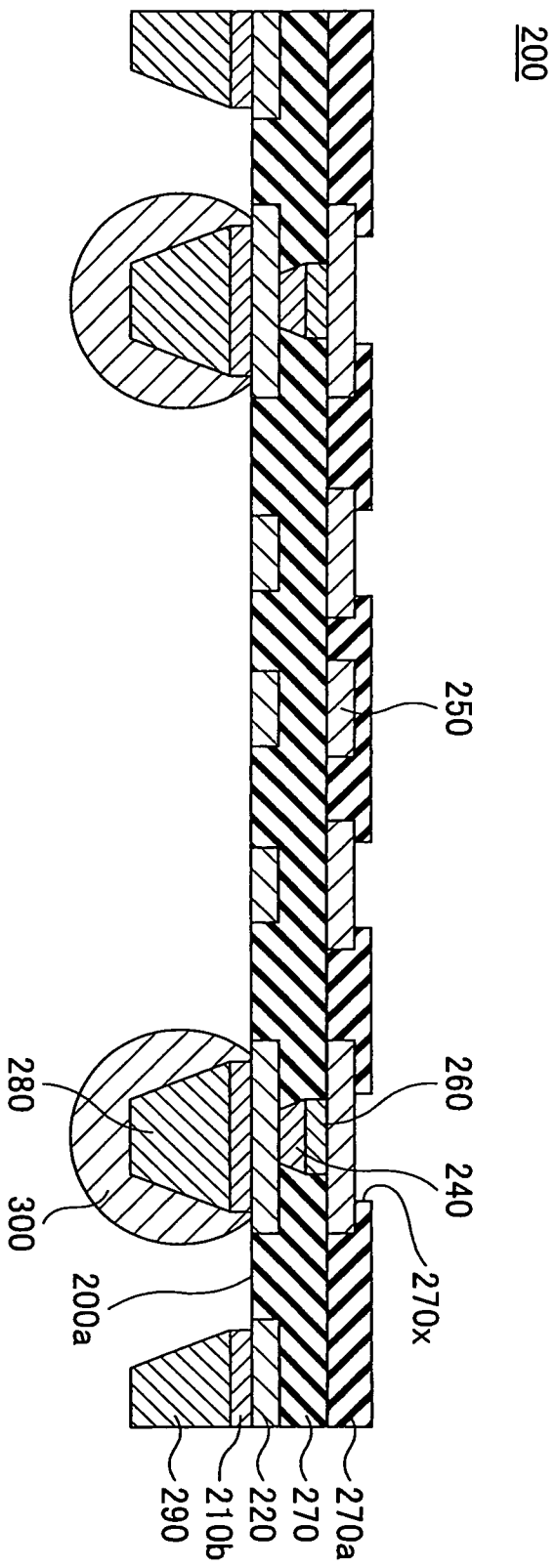
第3圖



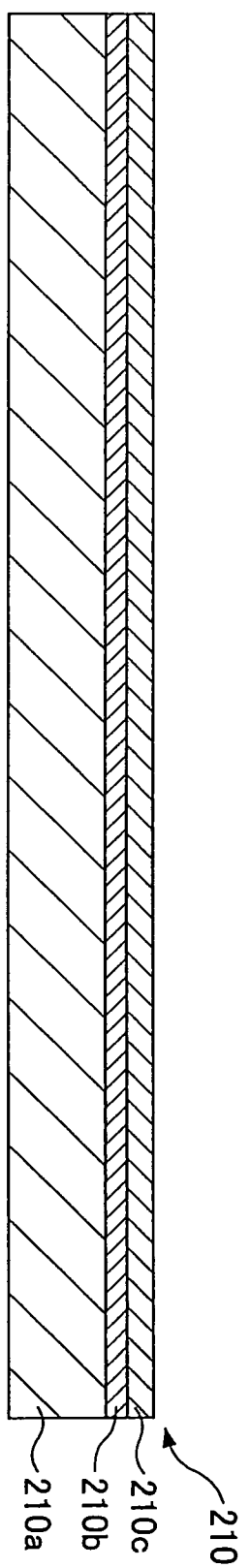
第4圖



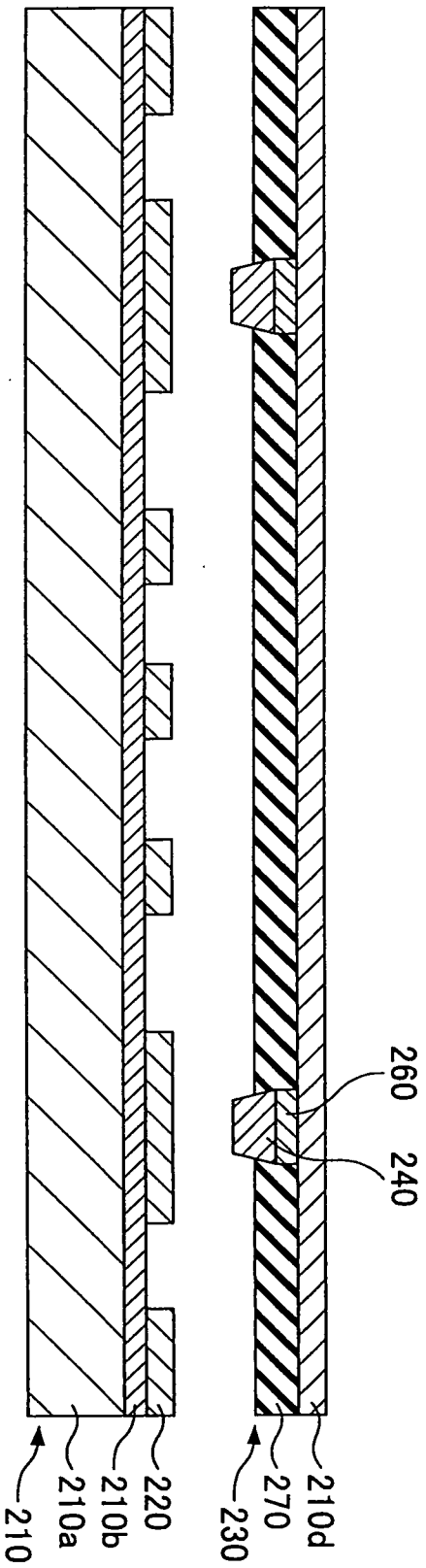
第6圖



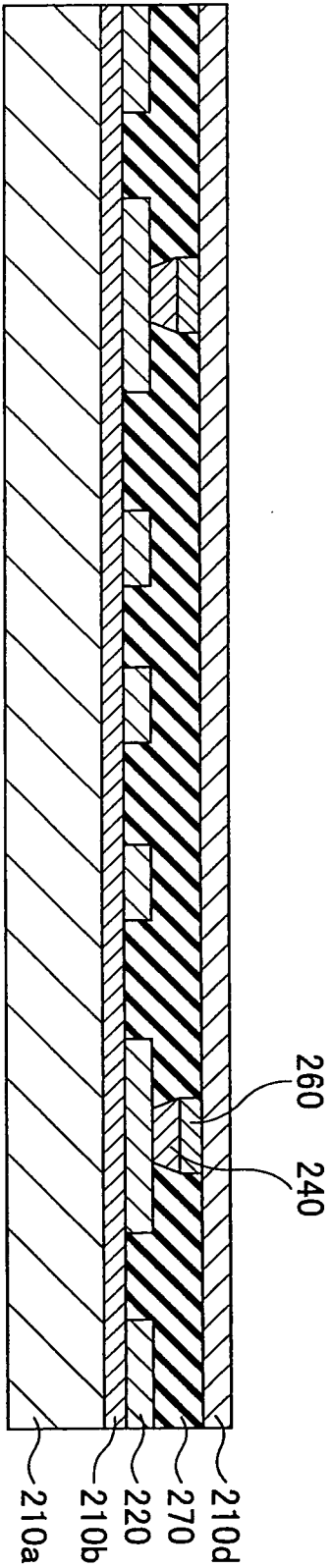
第7圖



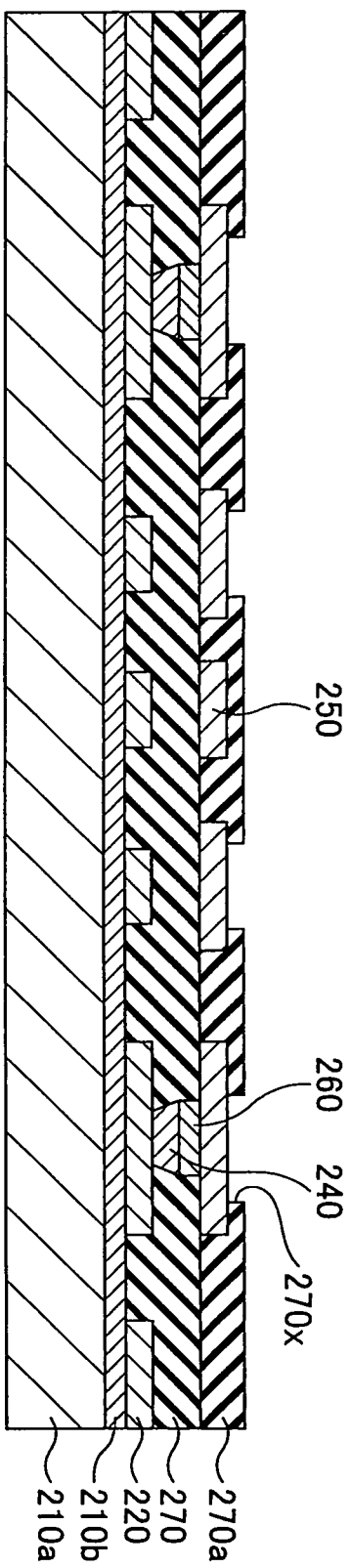
第8圖



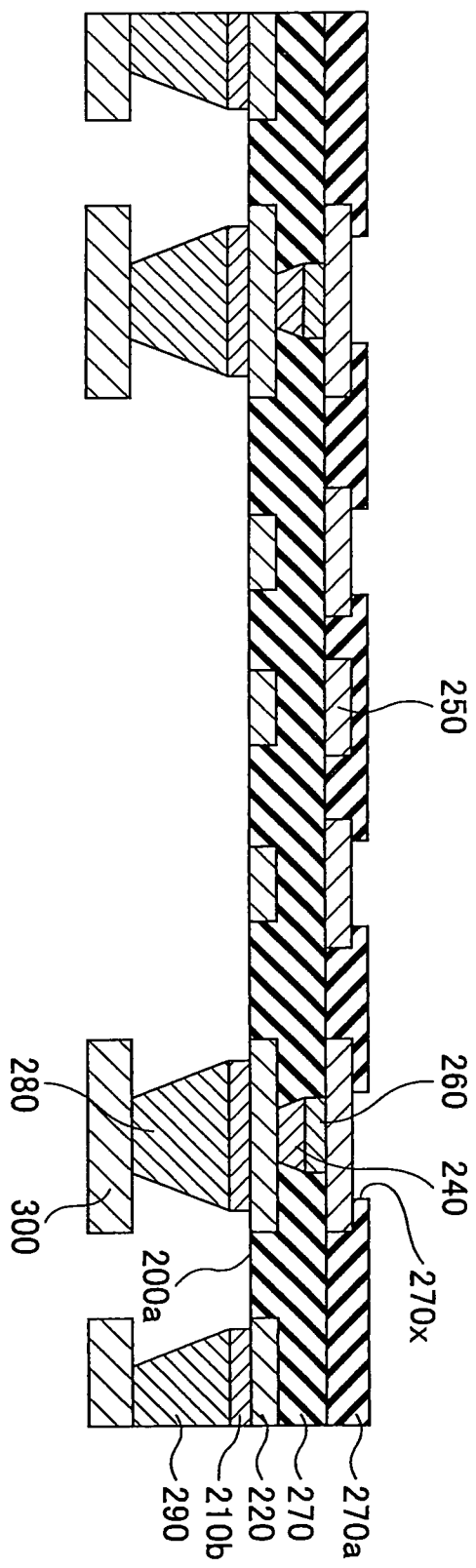
第9圖



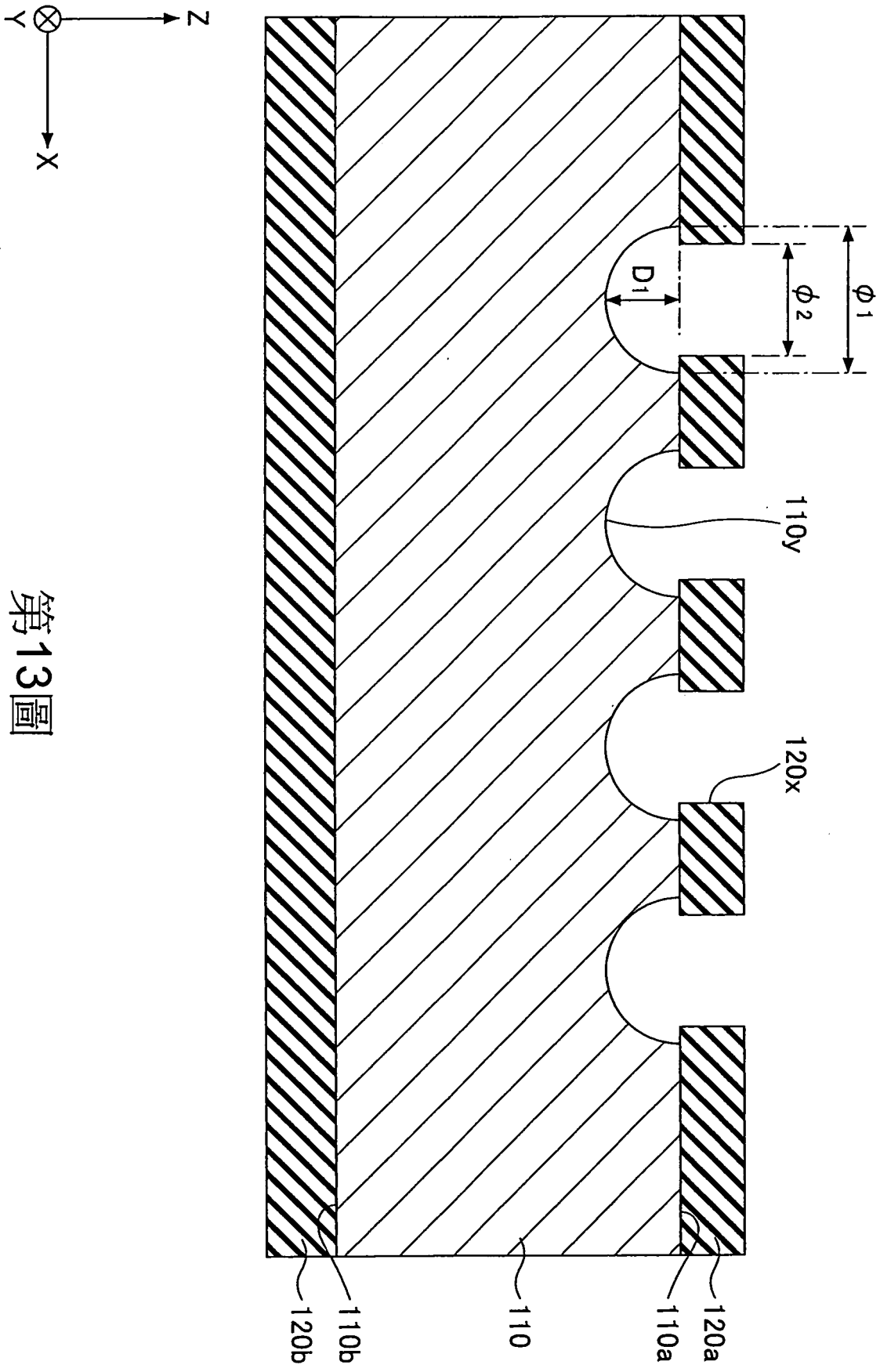
第10圖



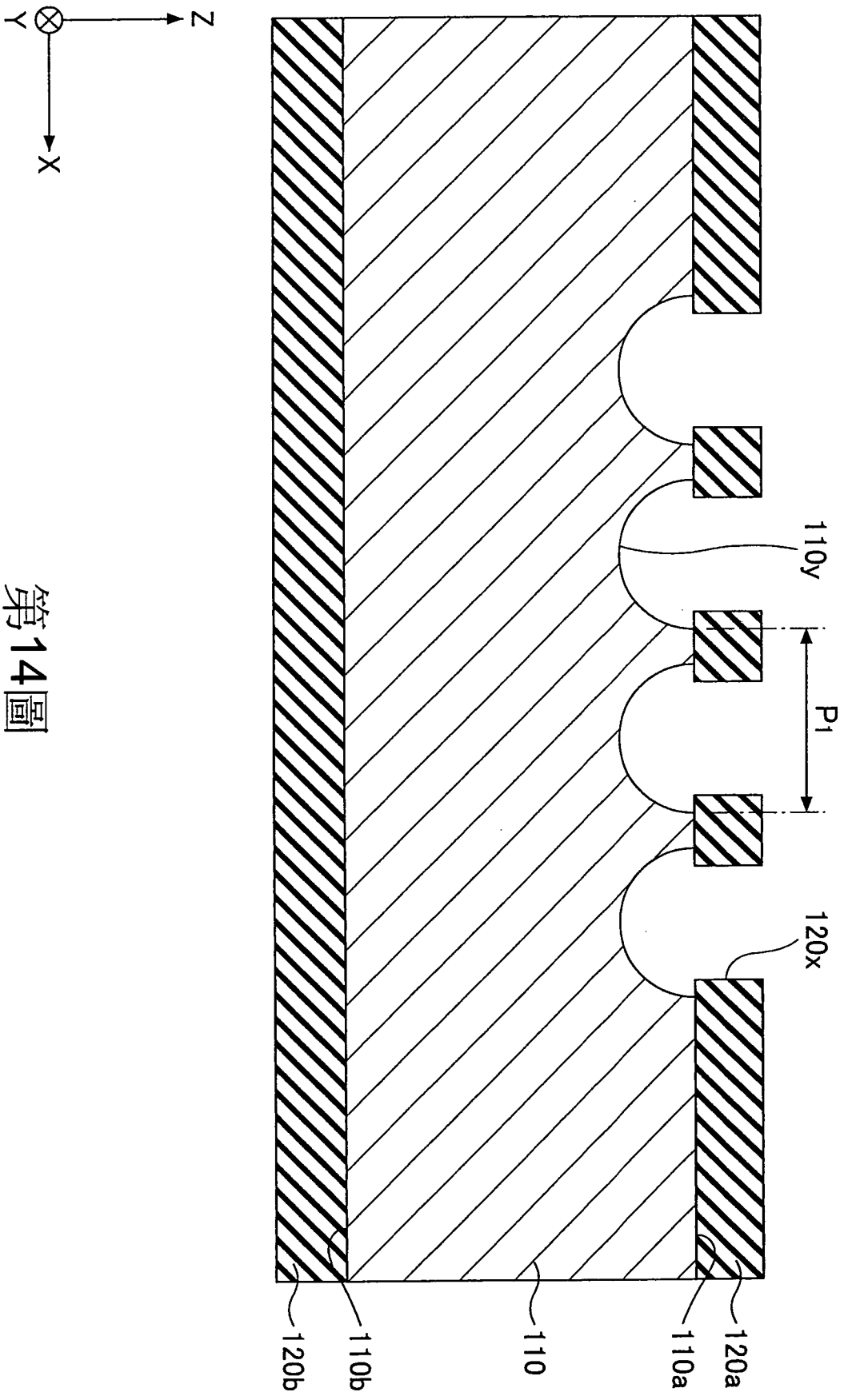
第11圖



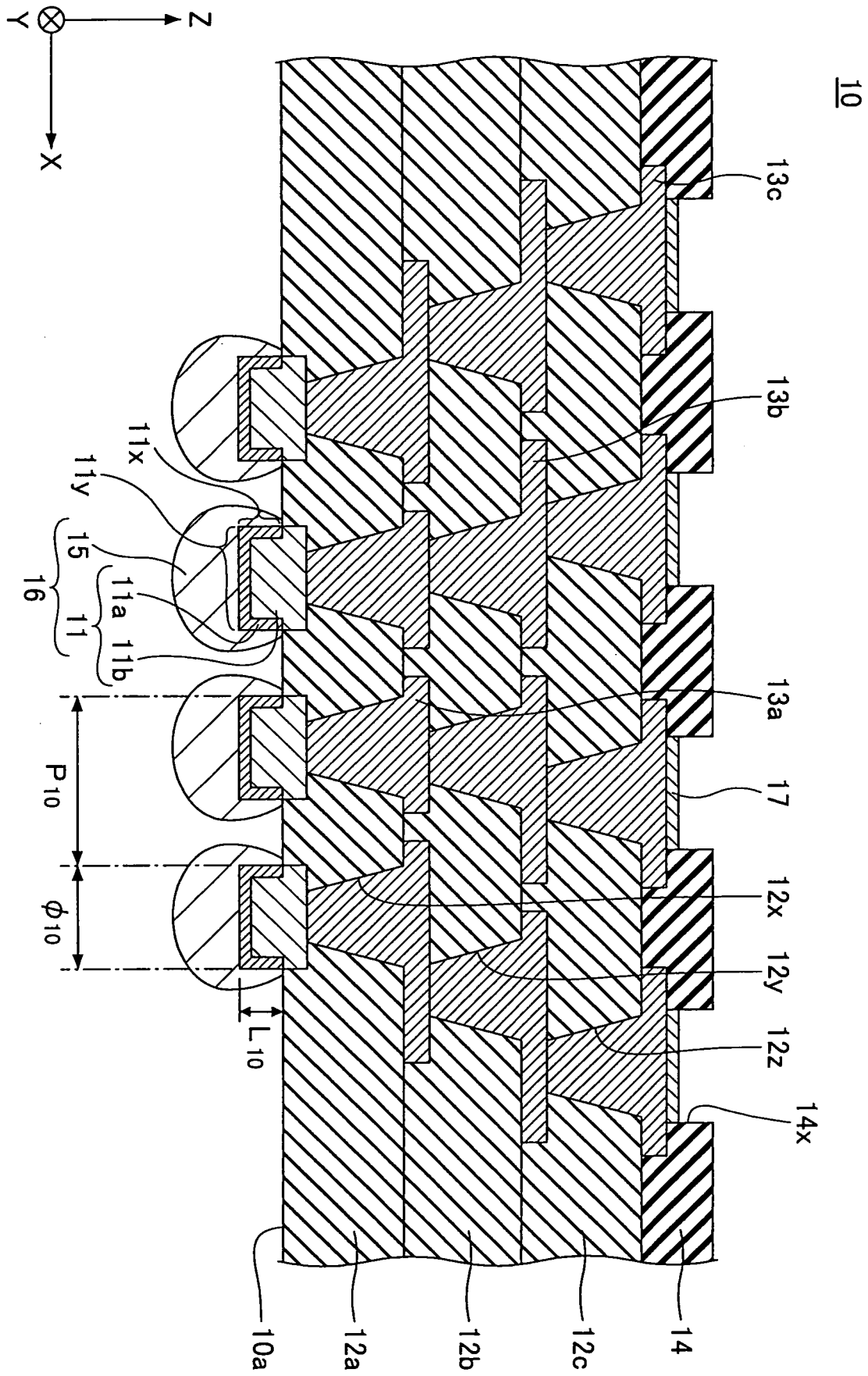
第12圖



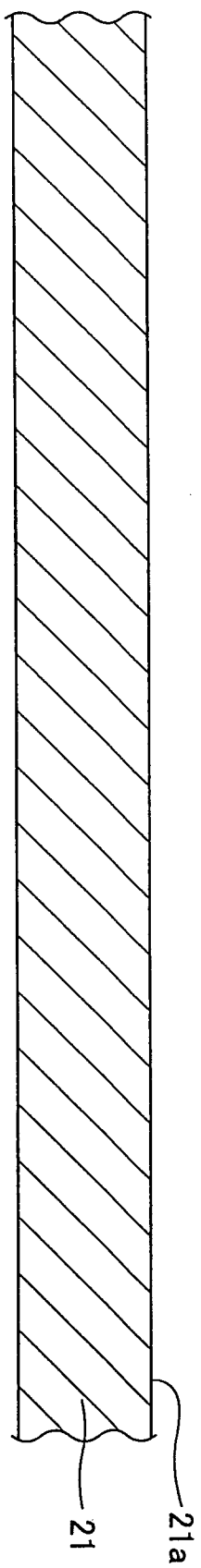
第13圖



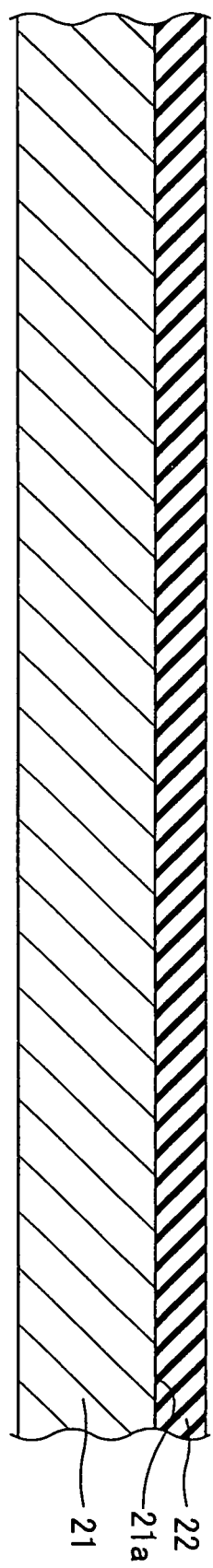
第14圖



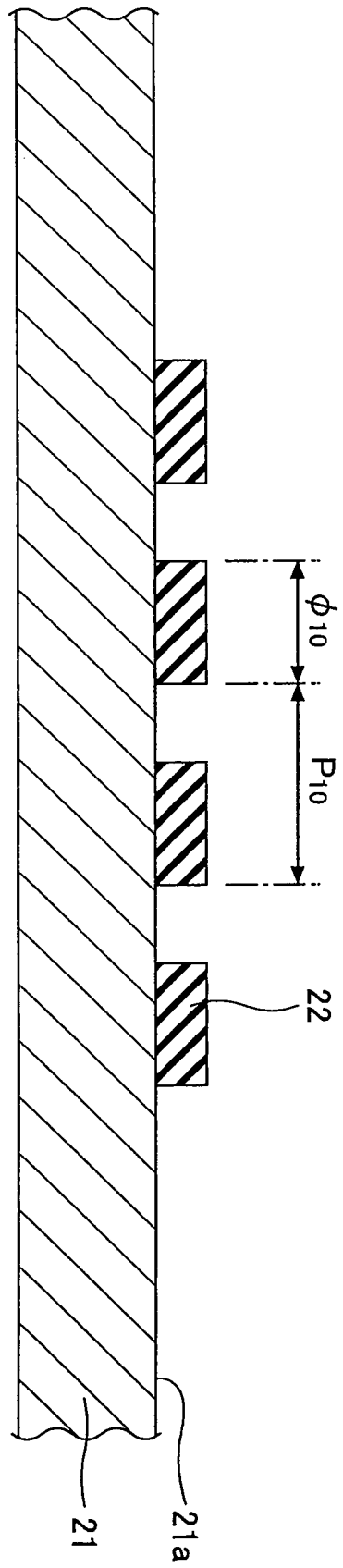
第15圖



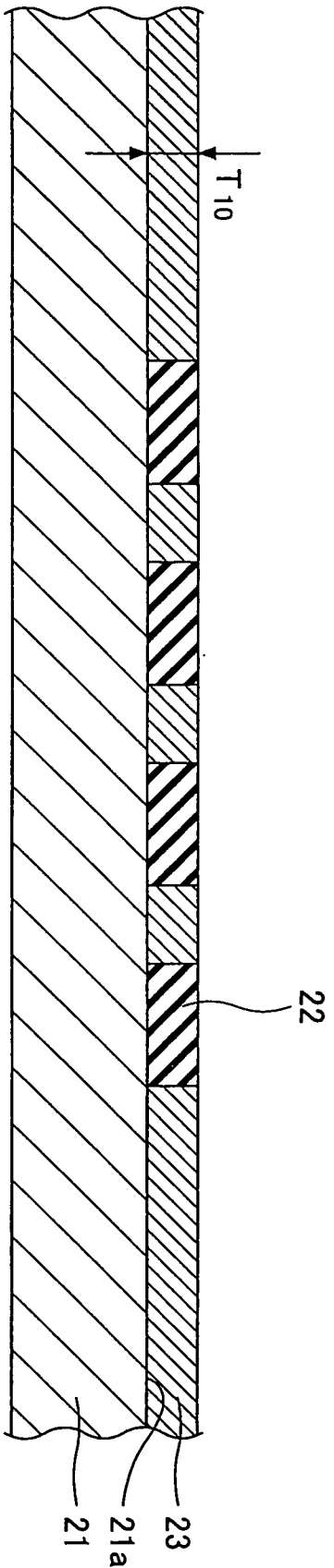
第16圖



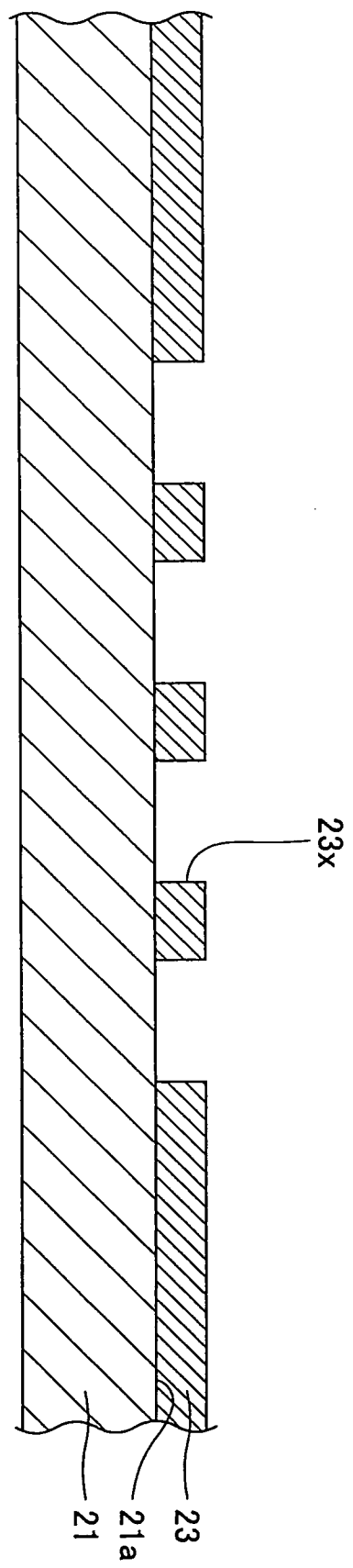
第17圖



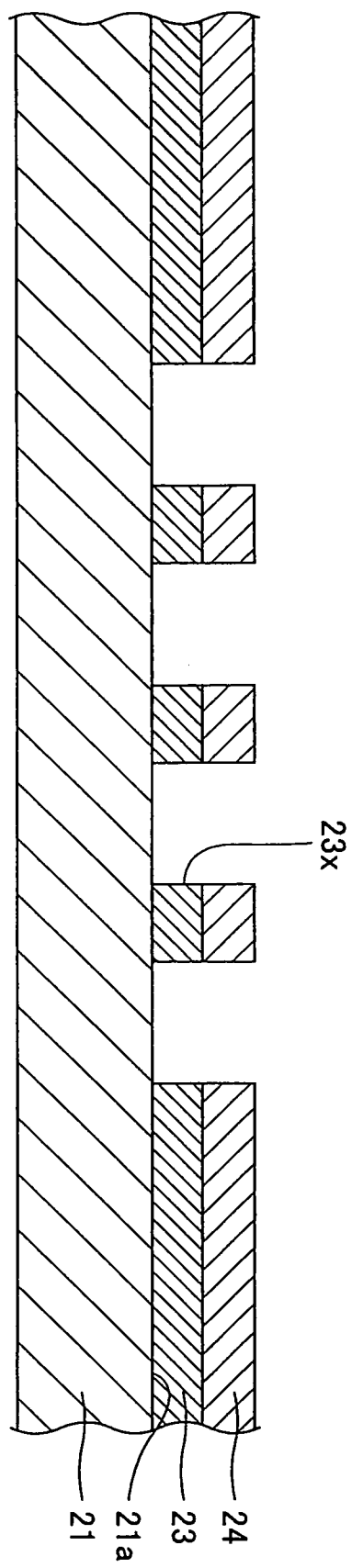
第18圖



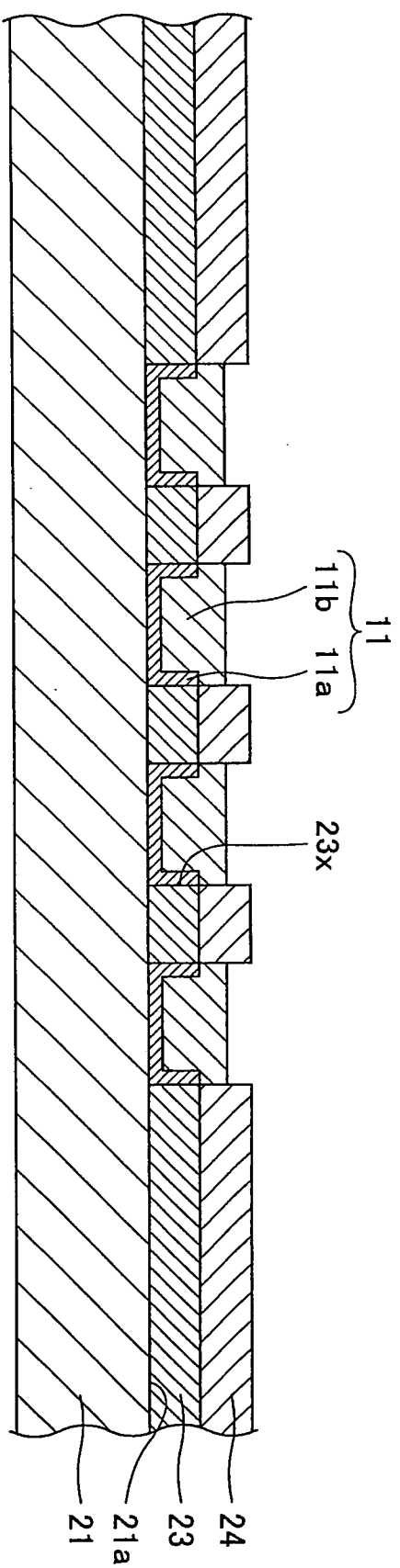
第19圖



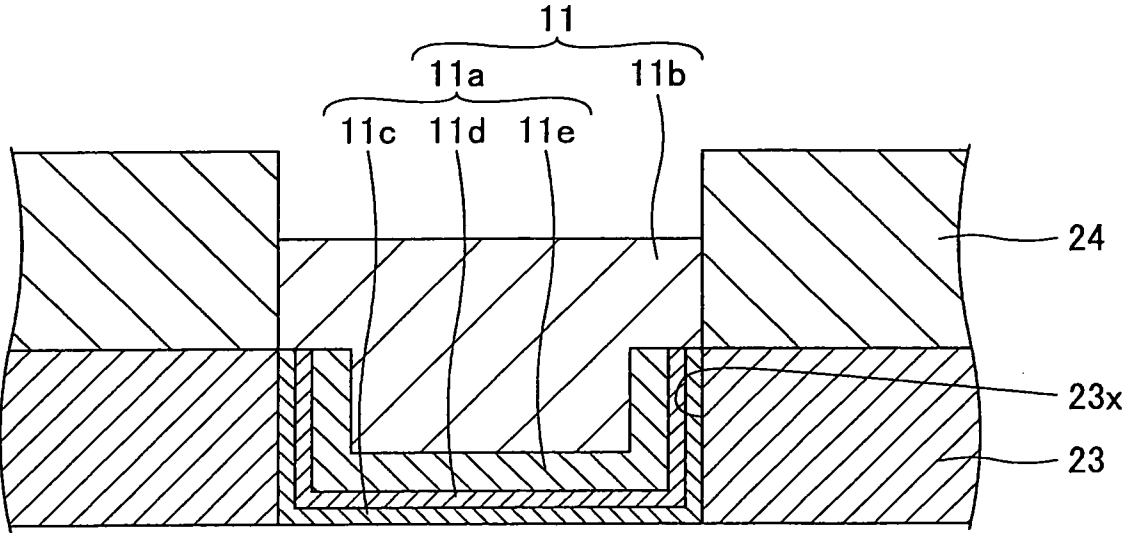
第20圖



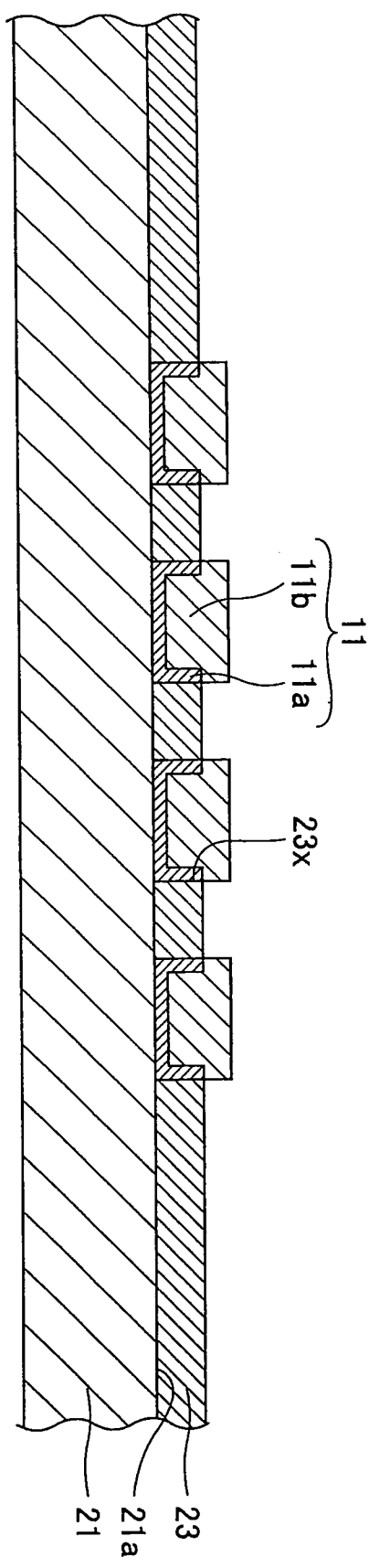
第21圖



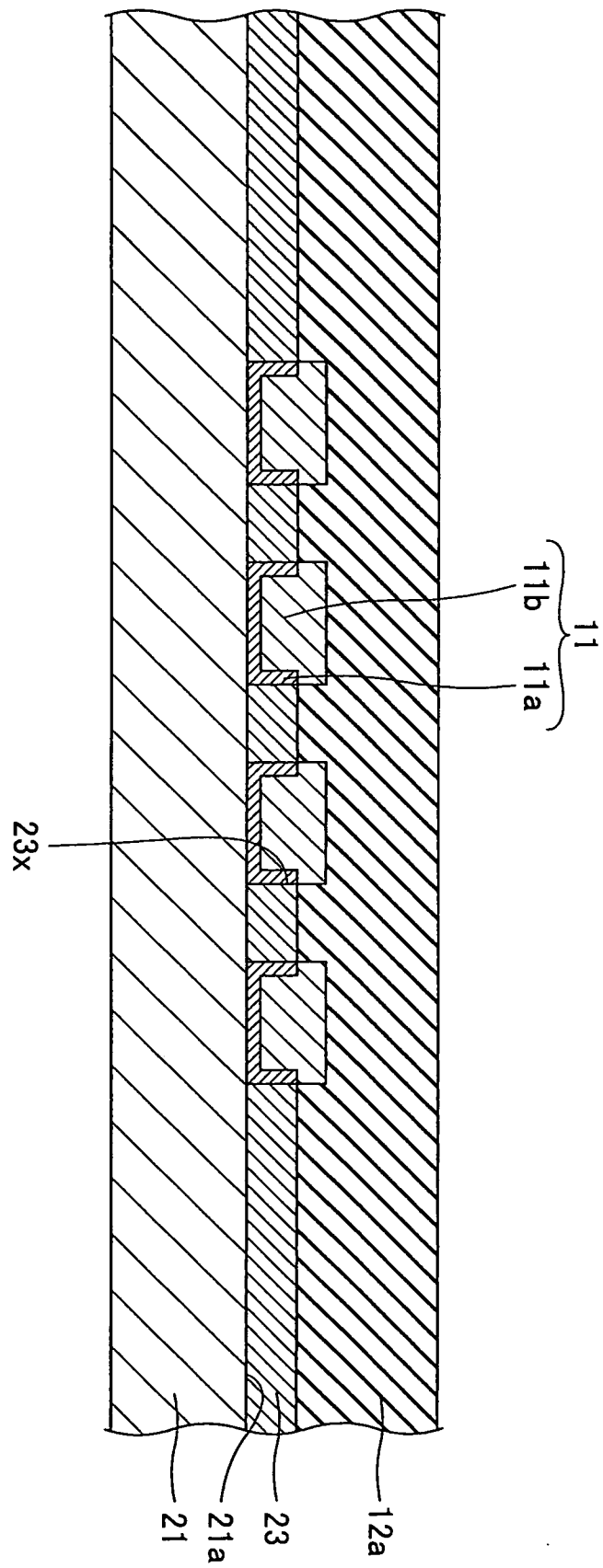
第22A圖



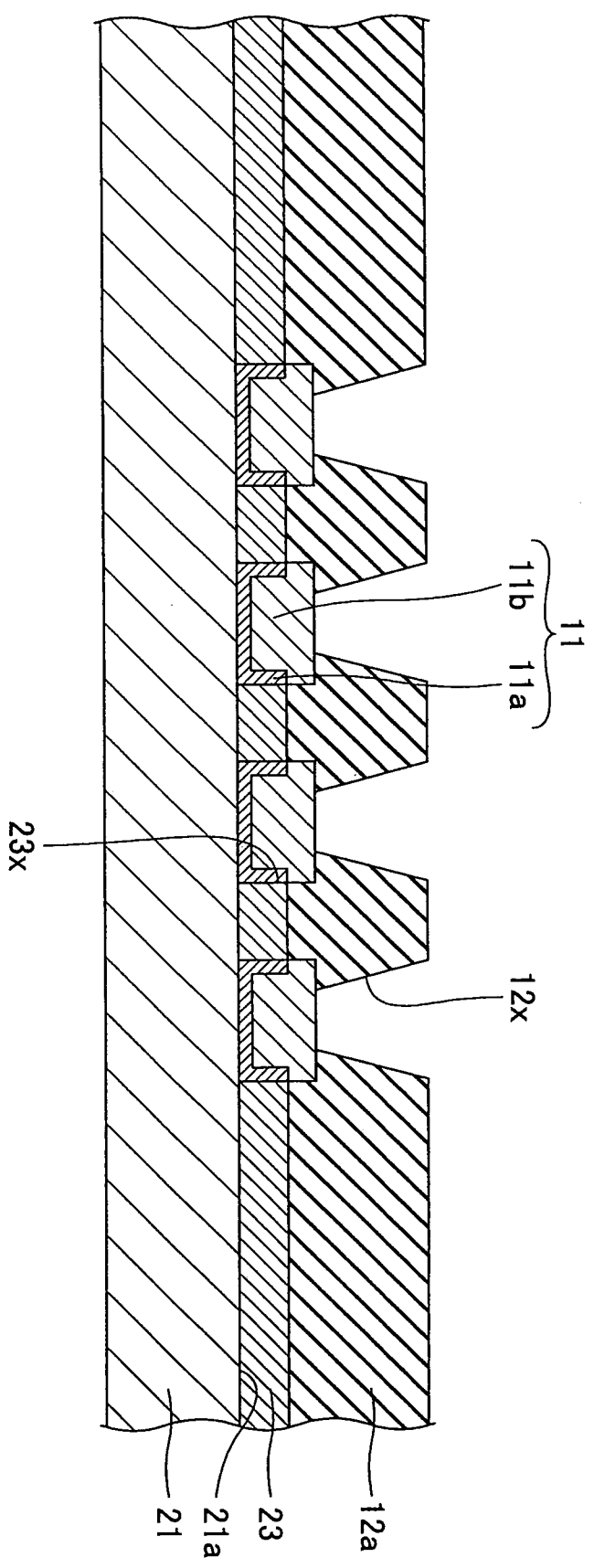
第22B圖



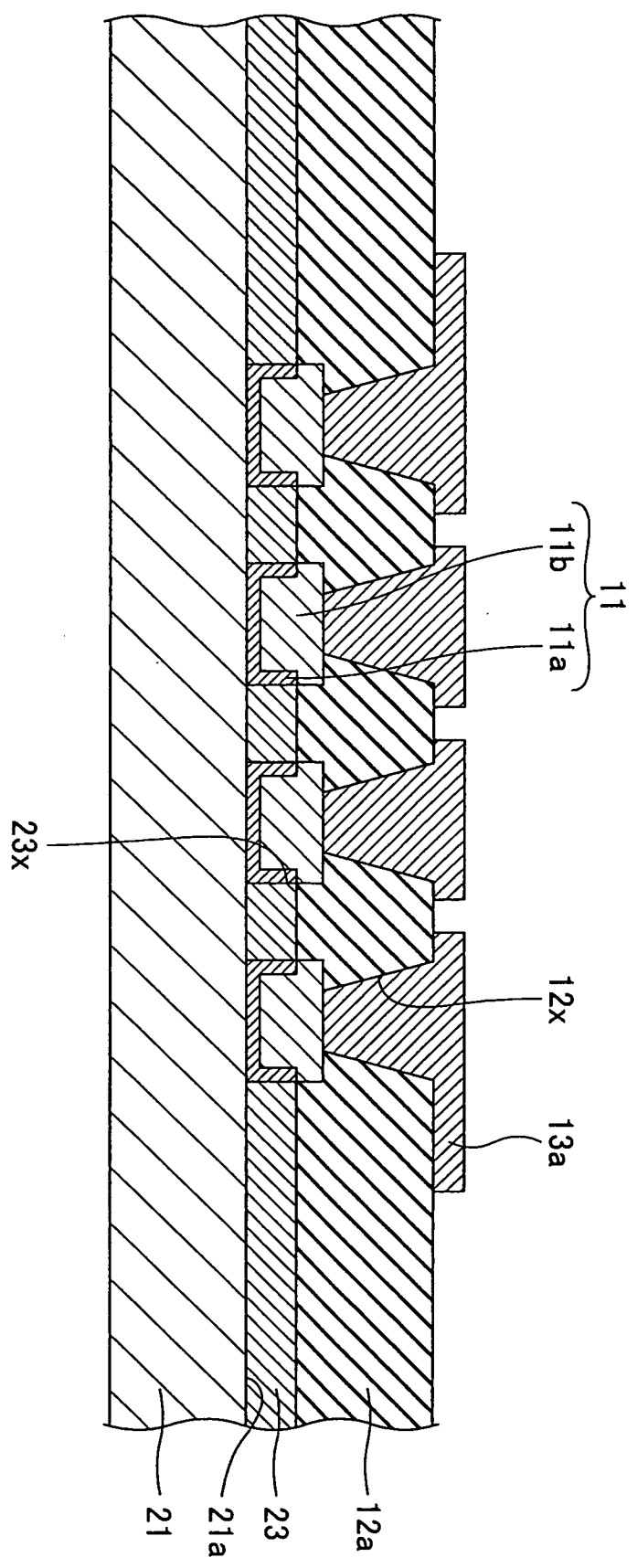
第23圖



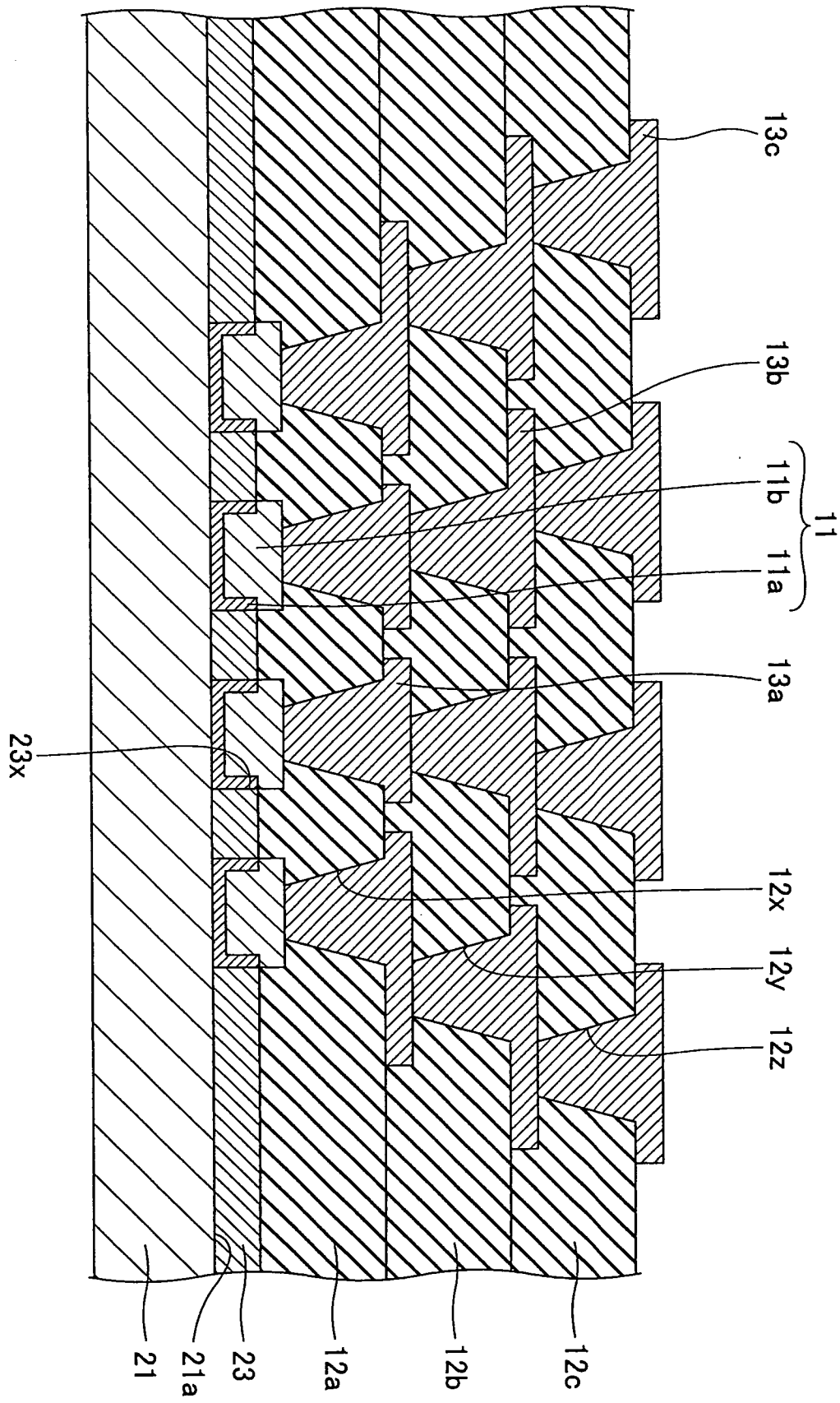
第24圖



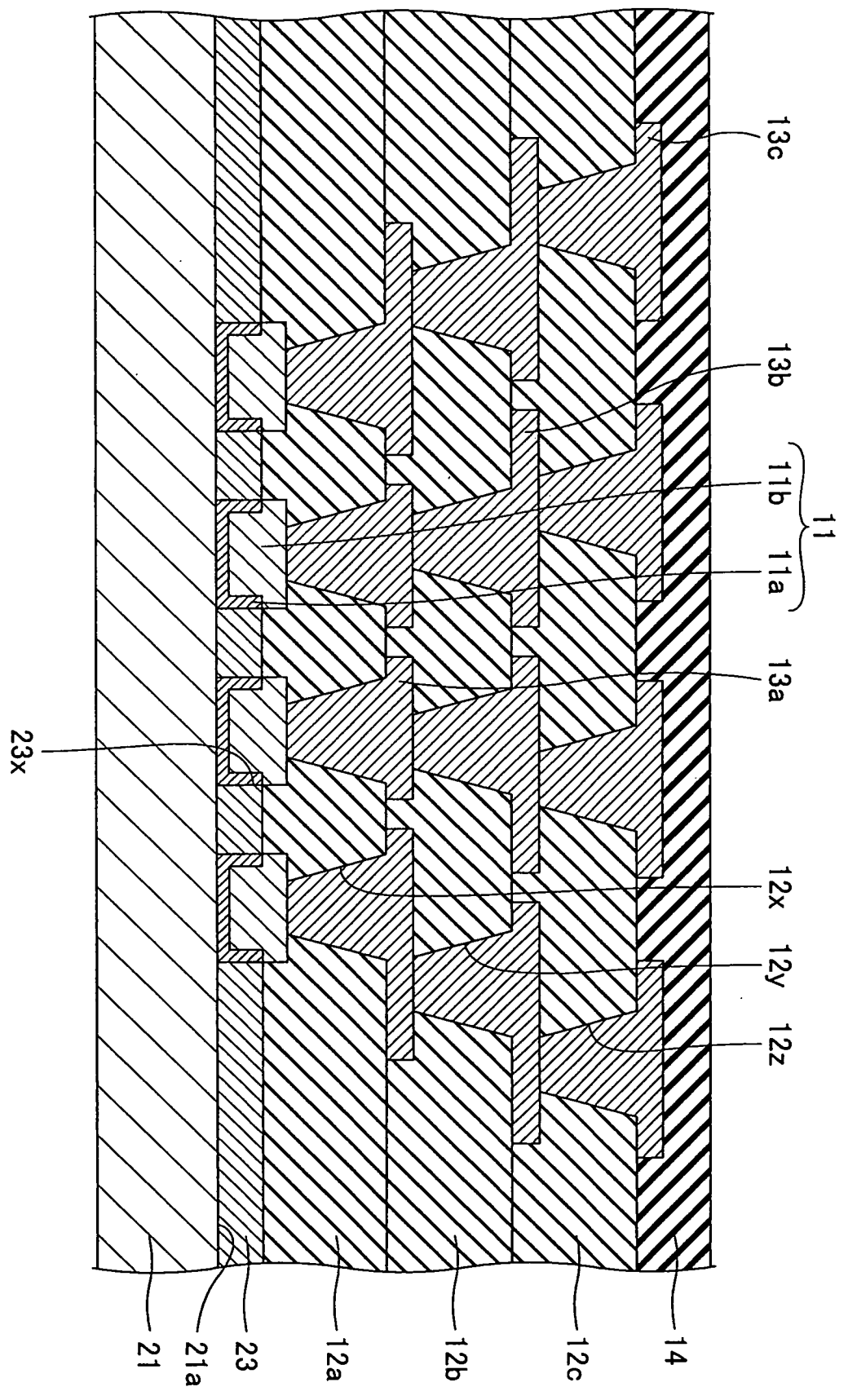
第25圖



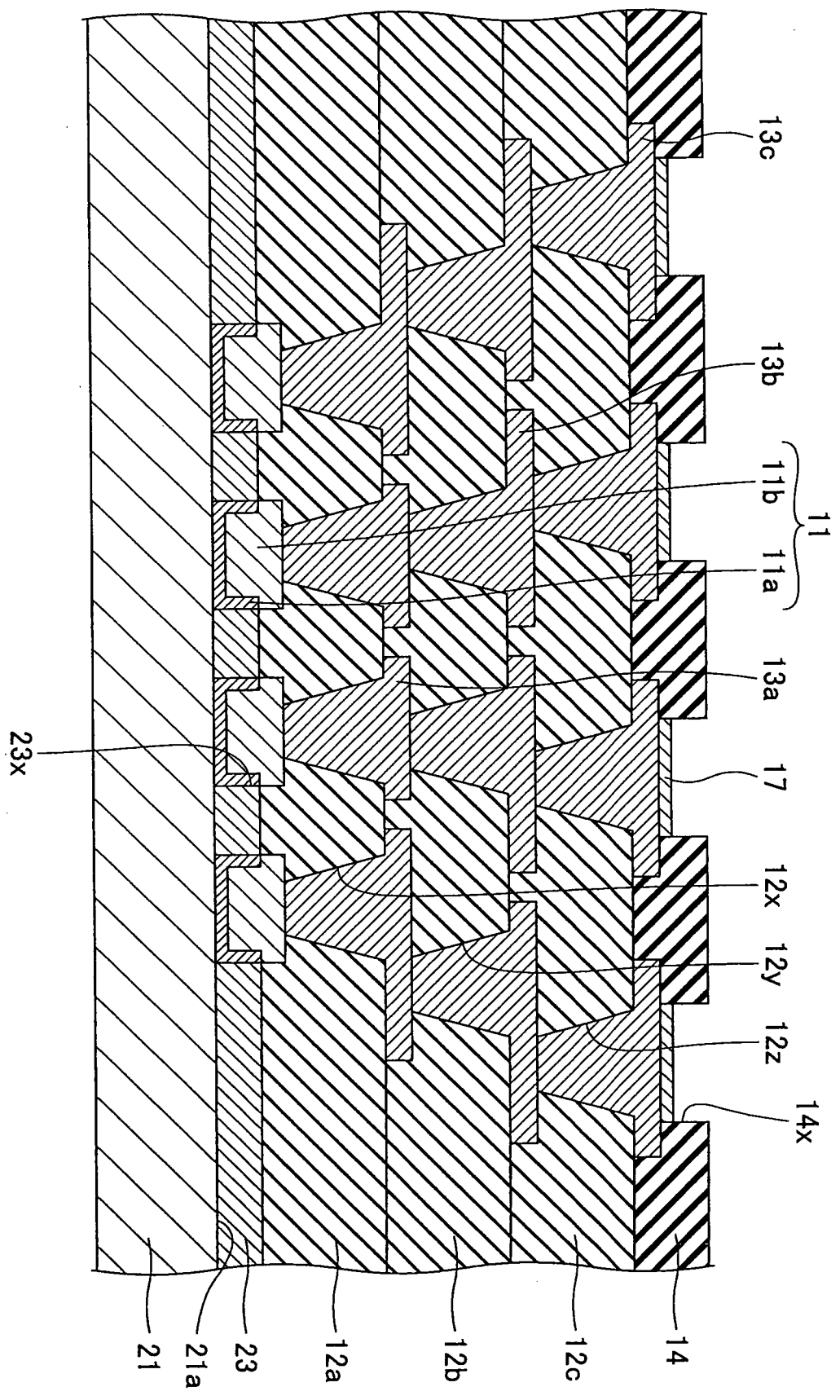
第26圖



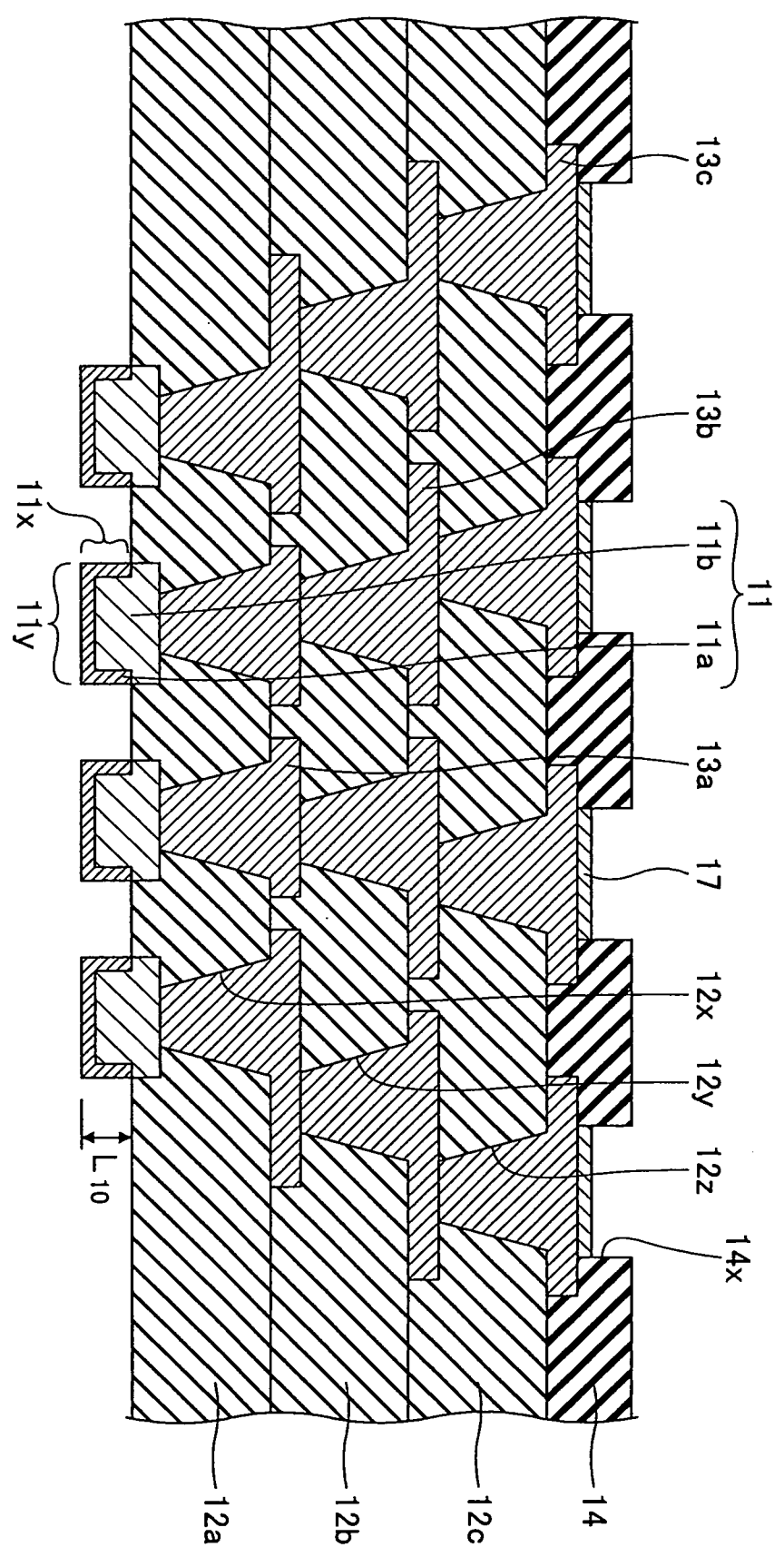
第27圖



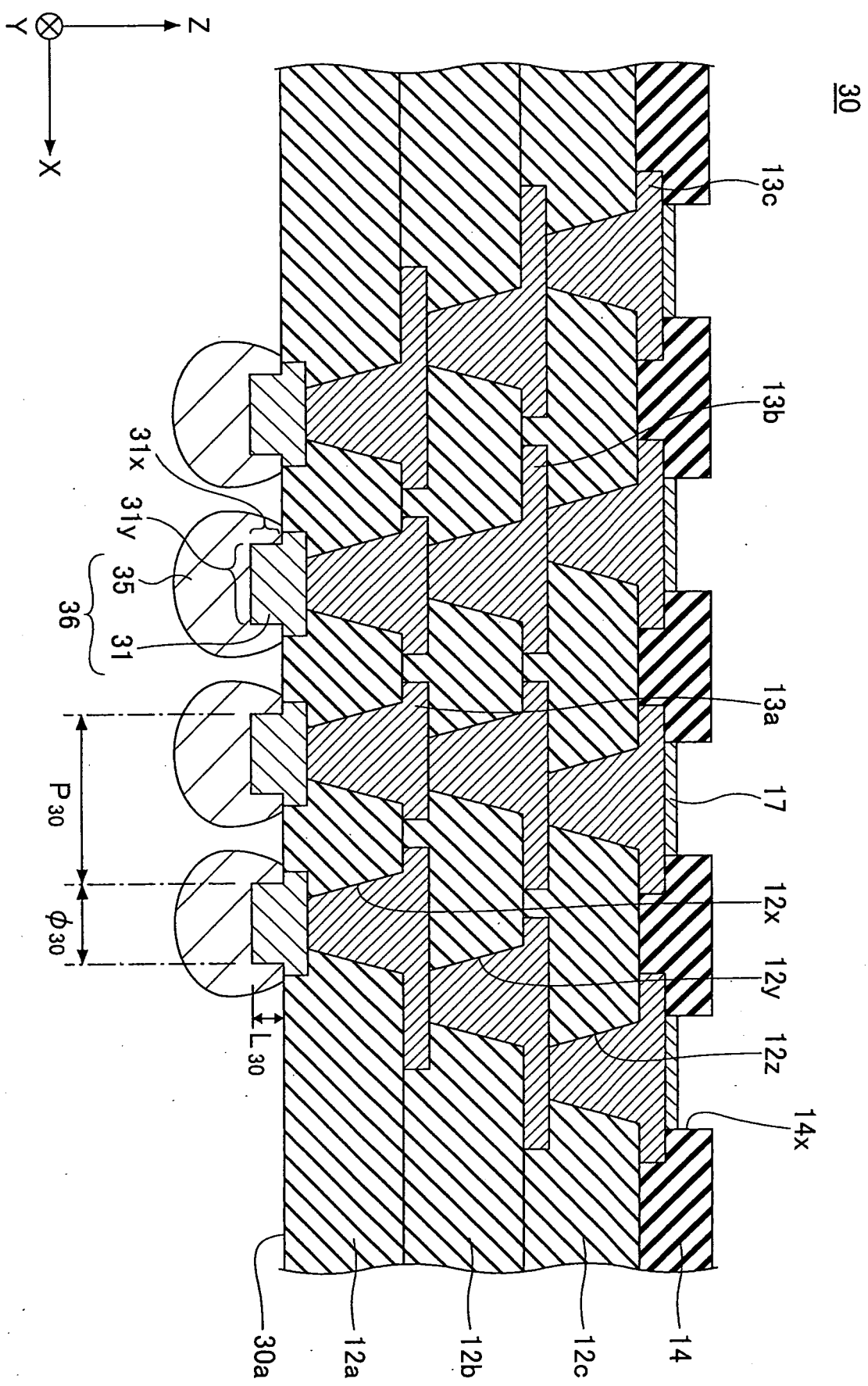
第28圖



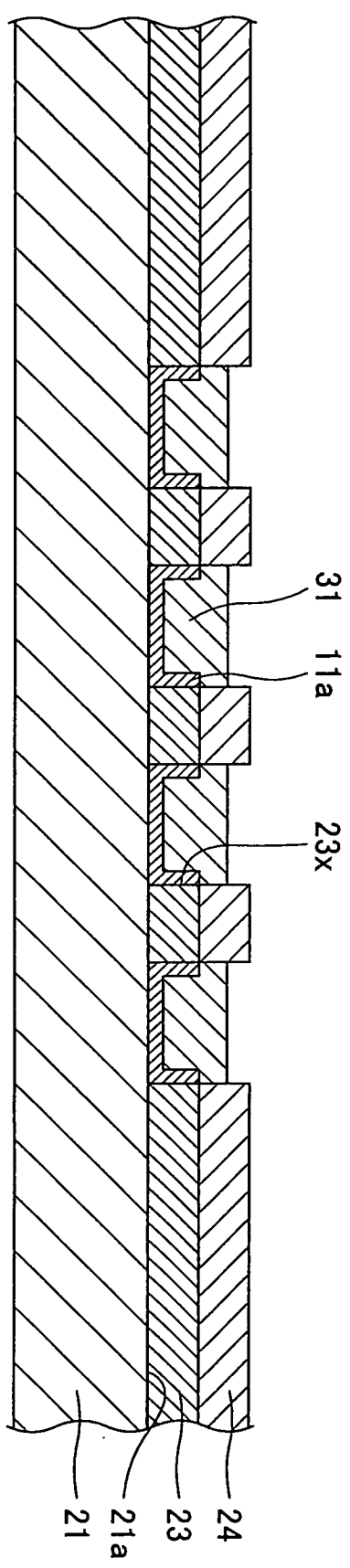
第29圖



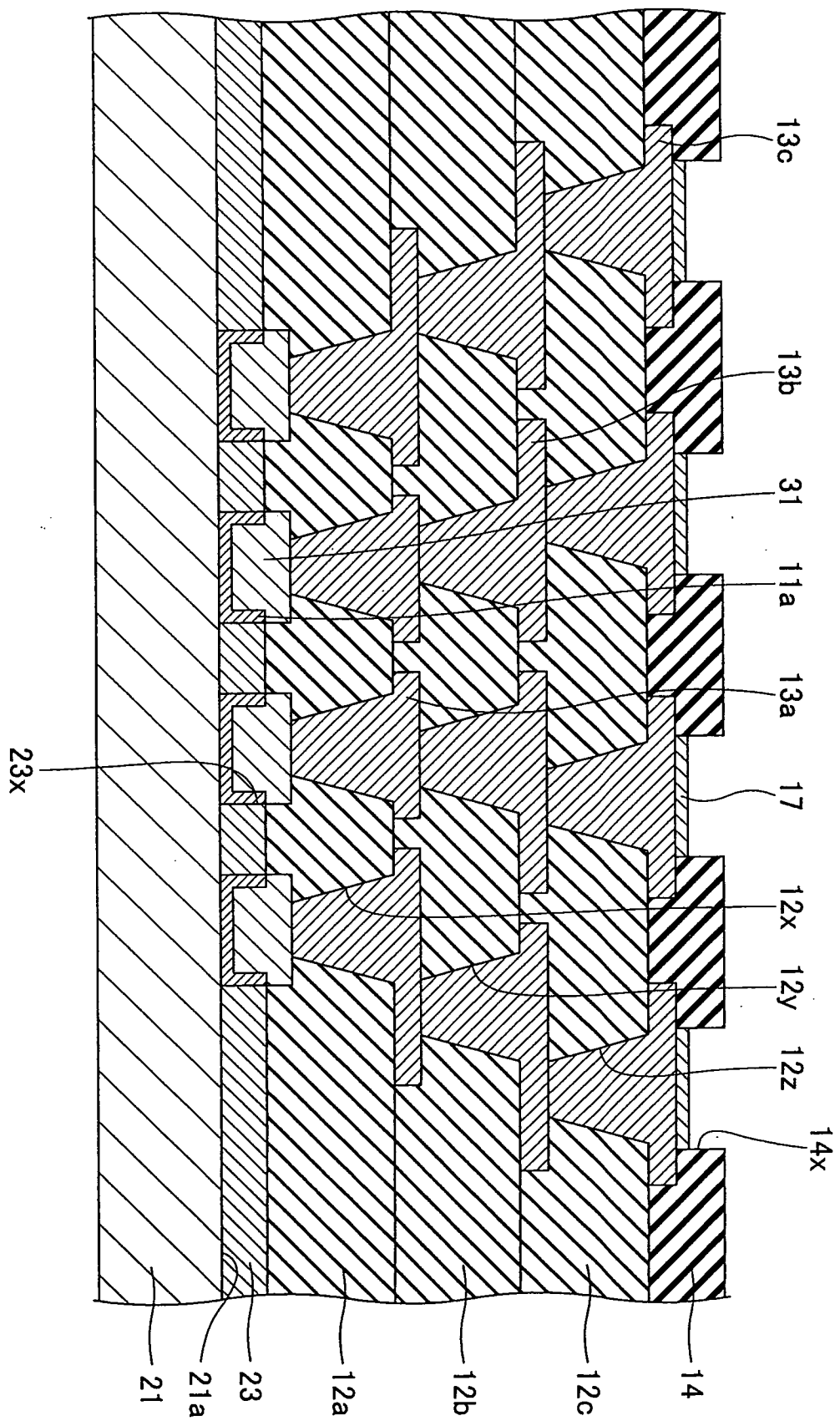
第30圖



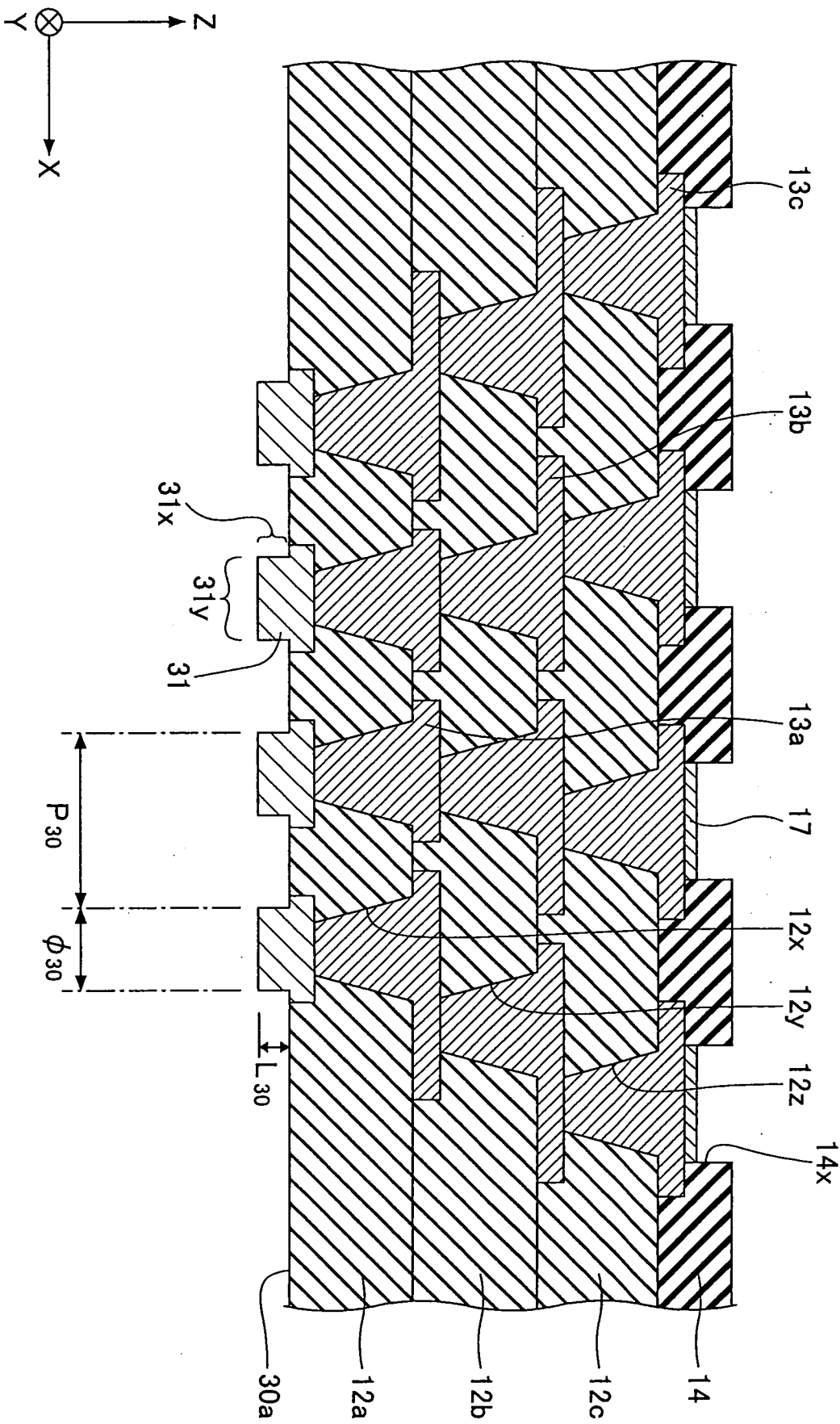
第31圖



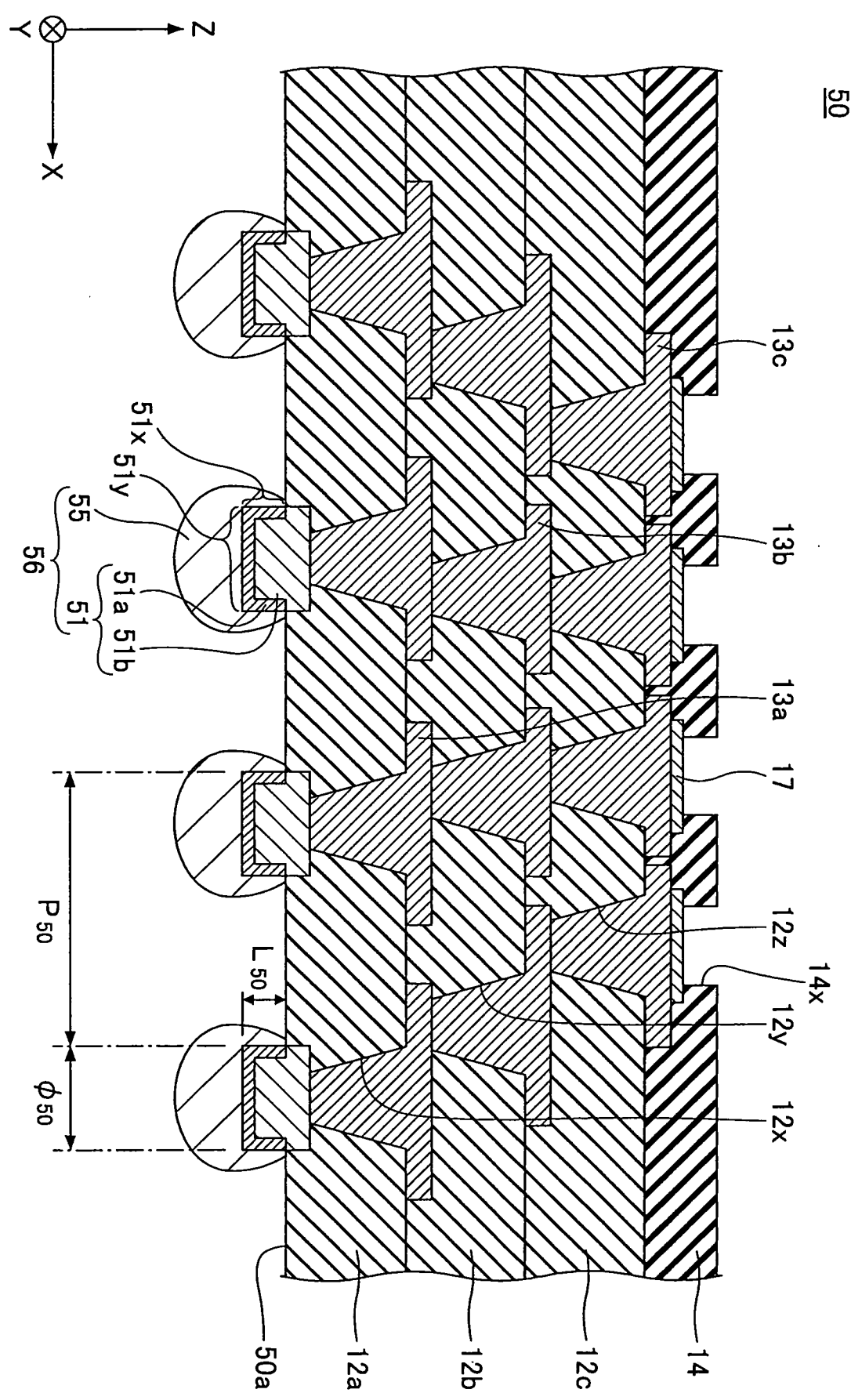
第32圖



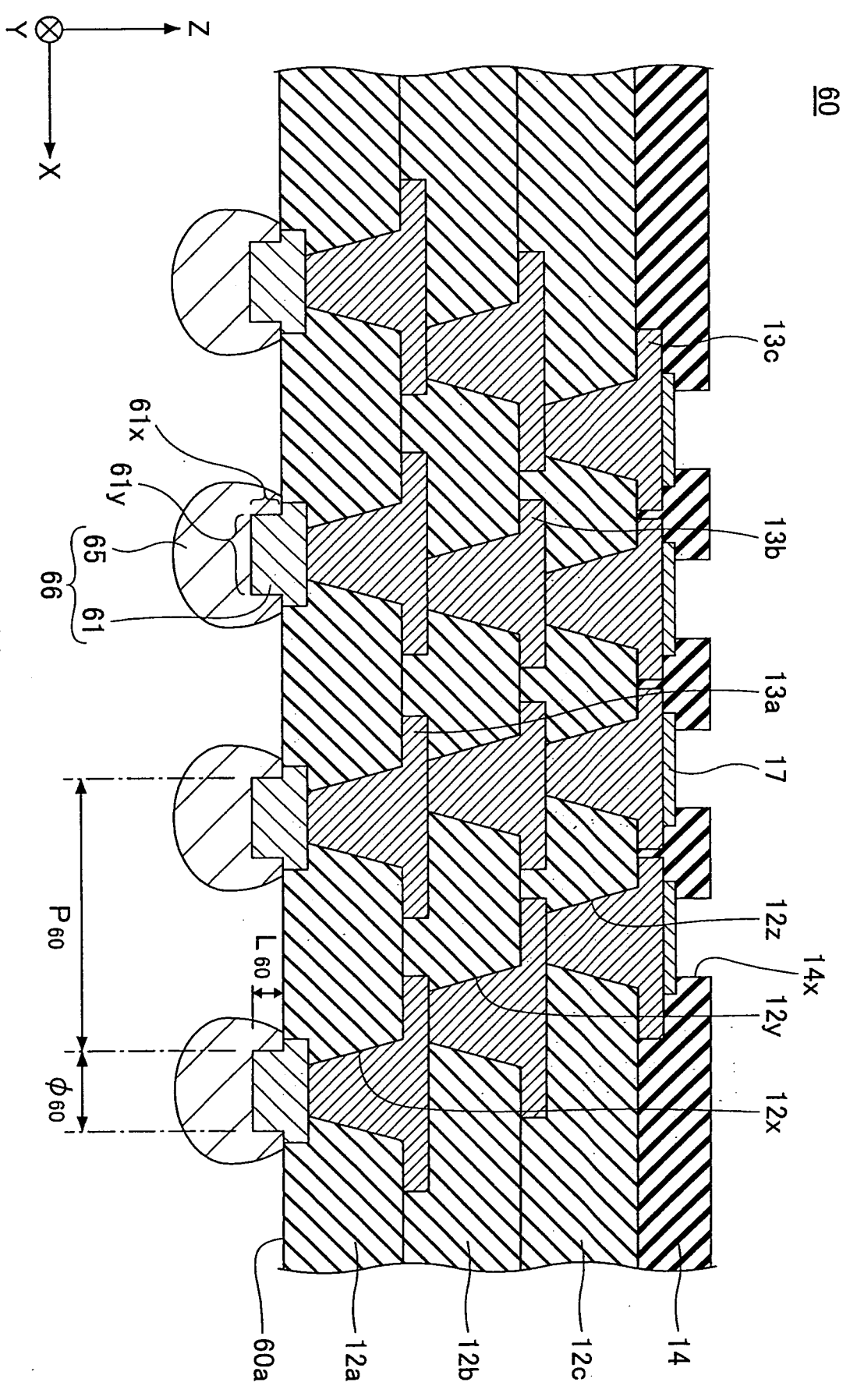
第33圖



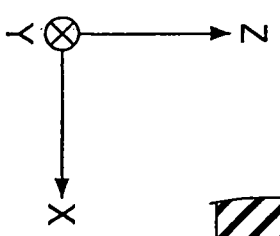
第35圖



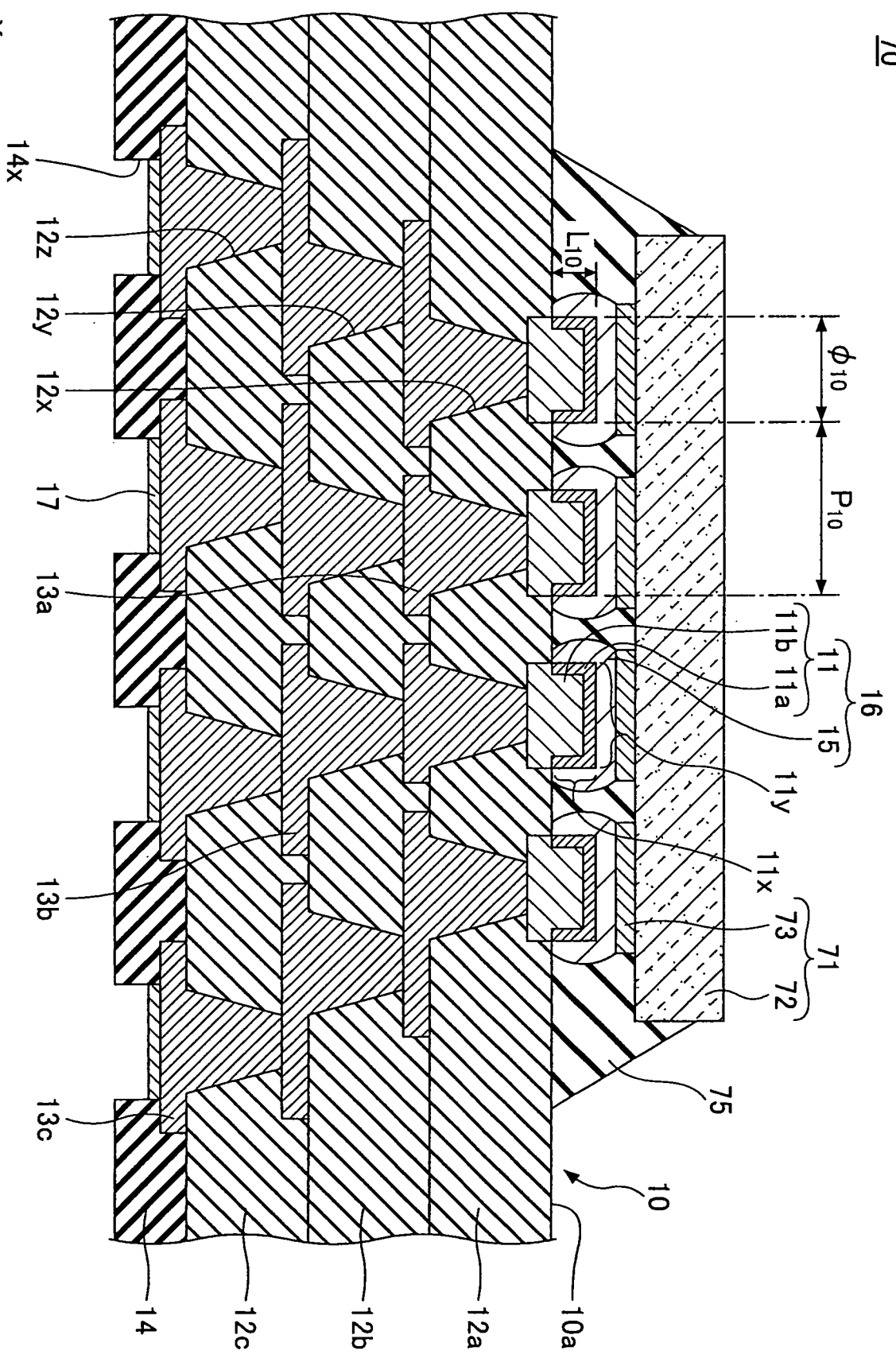
第36圖



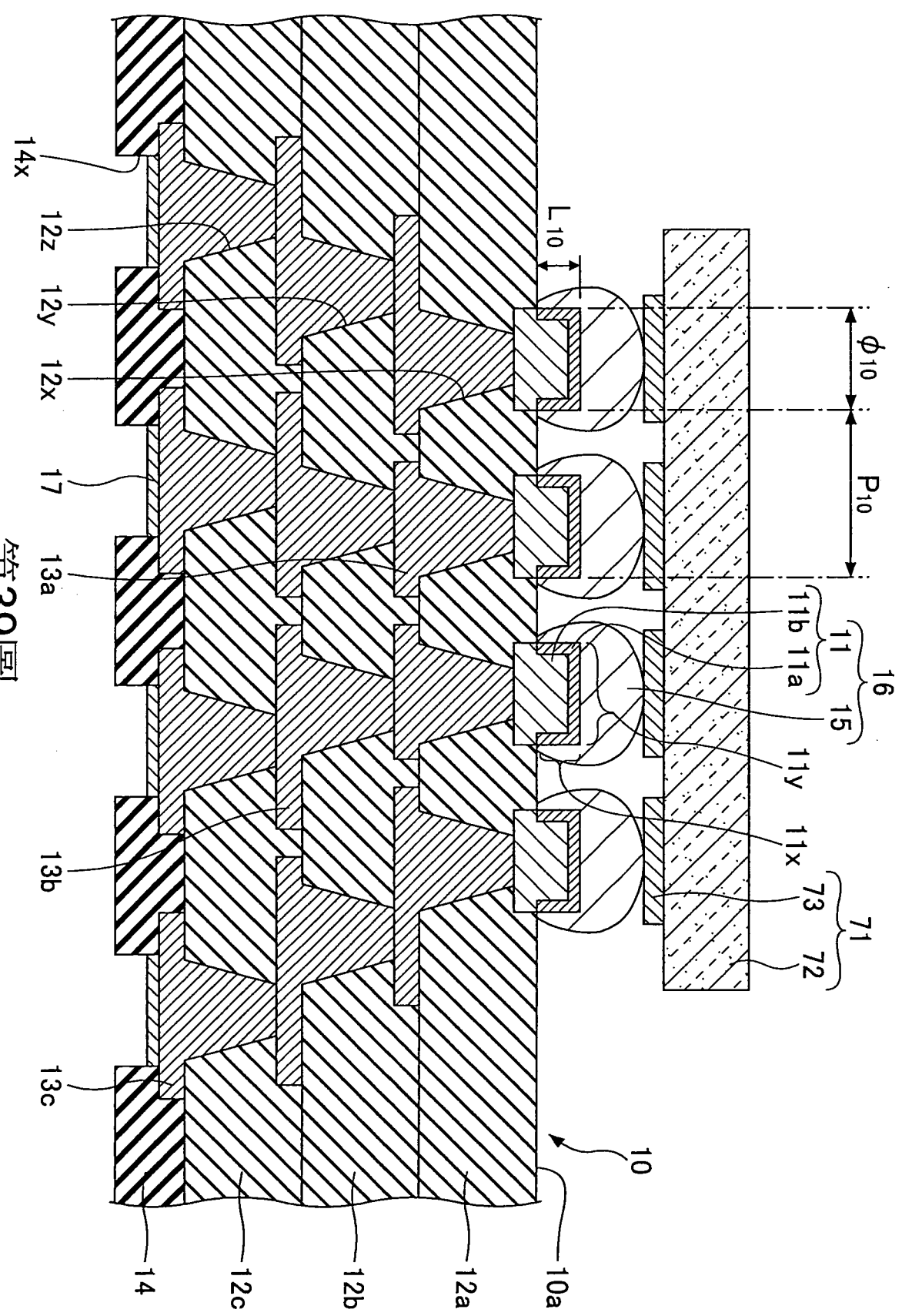
第37圖



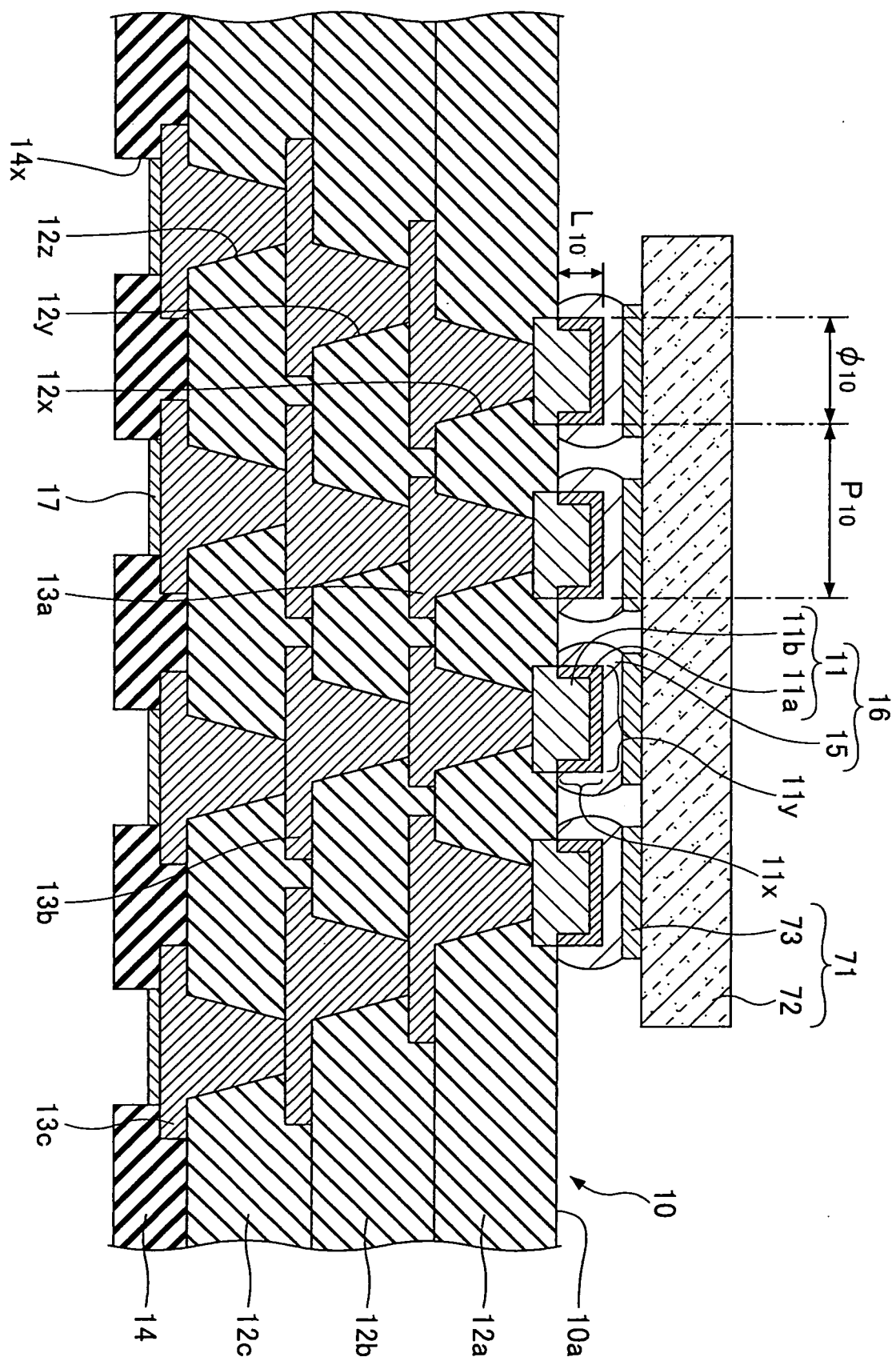
70



第38圖



第39圖



第40圖

