

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02015/079612

発行日 平成29年3月16日 (2017.3.16)

(43) 国際公開日 平成27年6月4日 (2015.6.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G06F 13/00 (2006.01)</b>	G06F 13/00 357Z	5B089
<b>G06F 9/46 (2006.01)</b>	G06F 9/46 350	
<b>G06F 9/50 (2006.01)</b>	G06F 9/46 462Z	
	G06F 9/46 465B	

審査請求 未請求 予備審査請求 未請求 (全 26 頁)

<p>出願番号 特願2015-550539 (P2015-550539)</p> <p>(21) 国際出願番号 PCT/JP2014/005142</p> <p>(22) 国際出願日 平成26年10月9日 (2014.10.9)</p> <p>(31) 優先権主張番号 特願2013-243470 (P2013-243470)</p> <p>(32) 優先日 平成25年11月26日 (2013.11.26)</p> <p>(33) 優先権主張国 日本国 (JP)</p>	<p>(71) 出願人 00004237 日本電気株式会社 東京都港区芝五丁目7番1号</p> <p>(74) 代理人 100109313 弁理士 机 昌彦</p> <p>(74) 代理人 100124154 弁理士 下坂 直樹</p> <p>(72) 発明者 小泉 清一 東京都港区芝五丁目7番1号 日本電気株式会社内</p> <p>Fターム(参考) 5B089 GA11 GB07 JA35 KA05 KB04 KC14 MA03 MA07</p>
--	--

最終頁に続く

(54) 【発明の名称】 仮想ミドルボックス管理システム、仮想ミドルボックス管理方法および仮想ミドルボックス管理用プログラム

(57) 【要約】

仮想ミドルボックス管理システム10は、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成手段11を備える。仮想ミドルボックス管理システム10は、仮想ミドルボックスへの仮想マシン割り当て案を、仮想ミドルボックスの特性に合わせて生成する仮想ミドルボックスチェーン導出手段を備えていてもよい。仮想ミドルボックスチェーン導出手段は、通信ネットワーク機能要件と性能要件とを入力として、総リソース割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成してもよい。

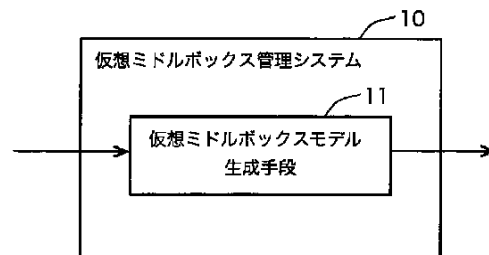


FIG. 9:  
10 Virtual middle box management system  
11 Virtual middle box model generation means

**【特許請求の範囲】****【請求項 1】**

仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した前記仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成手段を備える

ことを特徴とする仮想ミドルボックス管理システム。

**【請求項 2】**

仮想ミドルボックスへの仮想マシン割り当て案を、前記仮想ミドルボックスの特性に合わせて生成する仮想ミドルボックスチェーン導出手段を備える

請求項 1 記載の仮想ミドルボックス管理システム。

10

**【請求項 3】**

仮想ミドルボックスチェーン導出手段は、通信ネットワーク機能要件と性能要件とを入力として、総リソース割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成する

請求項 2 記載の仮想ミドルボックス管理システム。

**【請求項 4】**

仮想ミドルボックスモデル生成手段は、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を多変量解析により定式化することで前記仮想ミドルボックスの性能モデルを生成し、

仮想ミドルボックスチェーン導出手段は、生成された前記性能モデルを用いて、仮想ミドルボックスチェーンインスタンスへの仮想リソース量割り当ての最適化を行う

請求項 2 または請求項 3 記載の仮想ミドルボックス管理システム。

20

**【請求項 5】**

仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した前記仮想ミドルボックスの性能モデルを生成する

ことを特徴とする仮想ミドルボックス管理方法。

**【請求項 6】**

仮想ミドルボックスへの仮想マシン割り当て案を、前記仮想ミドルボックスの特性に合わせて生成する

請求項 5 記載の仮想ミドルボックス管理方法。

30

**【請求項 7】**

通信ネットワーク機能要件と性能要件とを入力として、総リソース割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成する

請求項 6 記載の仮想ミドルボックス管理方法。

**【請求項 8】**

コンピュータに、

仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した前記仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成処理

を実行させるための仮想ミドルボックス管理プログラム。

40

**【請求項 9】**

コンピュータに、

仮想ミドルボックスへの仮想マシン割り当て案を、前記仮想ミドルボックスの特性に合わせて生成する仮想ミドルボックスチェーン導出処理を実行させる

請求項 8 記載の仮想ミドルボックス管理プログラム。

**【請求項 10】**

コンピュータに、

通信ネットワーク機能要件と性能要件とを入力として、総リソース割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成する仮想ミドルボックスチェーン導出処理を実行させる

50

請求項 9 記載の仮想ミドルボックス管理プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、仮想ミドルボックス管理システム、方法および仮想ミドルボックス管理用プログラムに関し、特に仮想ミドルボックスの特性に合わせたパフォーマンス・リソースモデルと、消費リソースの総量を最小化した仮想ミドルボックスチェーンインスタンスの生成を特徴とする仮想ミドルボックス管理システム、方法および仮想ミドルボックス管理用プログラムに関する。

【背景技術】

10

【0002】

企業システムでは、通信ネットワーク（NW）機能（例えば、ファイアウォール、ロードバランサ）の要件として高性能であることや、高機能であることが求められる。これらの要件を実現するため、NW機能は、専用NWハードウェアアプライアンス（HWミドルボックス）により提供されることが多い。このようなHWミドルボックスには、高価である、またスケール性に欠けるという短所がある。

【0003】

IaaS（Infrastructure as a Service）等のクラウドデータセンタにおいては、小規模な企業システムから大規模な企業システムまで多様なシステムが稼働している。そして、稼働しているシステムごとにNW要件が異なる。このような多様なNW要件に対応するために、仮想ミドルボックスの普及が進んでいる。

20

【0004】

仮想ミドルボックス（以下、仮想MBという。）を使用して、ユーザは、汎用サーバにおいて仮想マシンとしてファイアウォールやロードバランサ等のミドルボックスを動作させる。すなわち、仮想MBは、必要なときに必要な性能を提供できる。このように、仮想MBは、HWミドルボックスと比べて高いスケール性を備えている。

【0005】

HWミドルボックスは、1台で複数種類のNW機能を兼ね備えていることが多い。これに対して、仮想MBは、単一のNW機能のみ備えていることが多い。ユーザは、複数の仮想MBを連結させて仮想MBチェーンを構成させることで、仮想MBを使用した場合でも、企業システムのNW要件を満たすことができる。

30

【0006】

ここで、仮想MBおよび仮想MBチェーンを説明する。仮想MBには、NW要件に合わせた機能を提供することが求められる。ユーザは、仮想MBに機能ルールを記述して設定することで、仮想MBのNW機能を調節する。この機能ルールは、非特許文献1に記載されているように、複数種類の仮想MBにおいて統一されたルール記法で記述される。

【0007】

例として、ロードバランサの仮想MBにおいて、コネクション数が少ないサーバにアクセスを振り分けるnumber of active connections機能を利用したい場合、ユーザは、以下のように4つの機能ルールを仮想MBに記述する。

40

【0008】

[機能] number of active connections <ルール数:4>

[ルール] i) Zone[internet(入力元)]^Input[http(入力タイプ)]^Condition[any(条件1)]

=> Zone[DMZ(出力先)]^State Option[the lowest connection server ]

ii) ...

iii) ...

iv) Zone[intranet](入力元)^Input[http(入力タイプ)]^Condition[any(条件1)]

] => Zone[internal network(出力先)]^State Option[the lowest connection server ]

【0009】

このように、ユーザは、ルールを記述することで、仮想MBの機能を指定できる。すな

50

わち、1種類の仮想MBが複数種類の機能を備えることも可能である。例えば、ロードバランサの仮想MBは、number of active connectionsという機能以外に、round robin、random choiceといった機能を備えることもできる。その場合、ロードバランサの仮想MBには、それぞれの機能ごとにルールが記述される。

#### 【0010】

上記の仮想MBの機能を連結することによって構成される仮想MBチェーンは、企業システムの要件を満たすNW機能を提供する。図20は、仮想MBを連結した仮想MBチェーンの一例を示す説明図である。企業システムの要件を満たすNW機能として、NAT (Network Address Translation) 機能、ファイアウォールおよびロードバランサが求められている場合、ユーザは、図20に示すように仮想MBを連結させて、仮想MBチェーンを構成する。

10

#### 【0011】

図20に示す仮想MBチェーンは、以下のように使用される。例として、ある企業が製品情報提供用のWebサーバ(Web1)と、発注などの電子商取引を行うWebアプリケーションサーバ(App1)を保持しているとする。Web1はアクセス数が多いため、n個のクローンによりWeb1サーバ群が構成されているとする。

#### 【0012】

NAT (Symmetric NAT) FW (Dynamic Filter) LB (Number of conn.) の仮想MBチェーンは、Web1用のチェーンとして使用される。この仮想MBチェーンは、NAT機能の中でも防御性能の高いSymmetric NATと、FW機能の中でも防御性能の高いDynamic Filterを組み合わせることで耐攻撃力を高めつつ、さらに、LB (Number of conn.) でWeb1サーバ群へのアクセスを平準化する機能を提供する。なお、Number of conn. は、上記のnumber of active connections機能を意味する。

20

#### 【0013】

NAT (Symmetric NAT) FW (WAF) の仮想MBチェーンは、App1用のチェーンとして使用される。FW機能としてWAF (Web Application Firewall) を配置することによって、この仮想MBチェーンは、もしApp1に未対応の脆弱性が残っている場合も、その脆弱性が晒される危険性を防ぐことができる。

30

#### 【0014】

ここで、仮想MBチェーンの構成のみの定義を仮想MBチェーン定義と呼称する。また、仮想MBチェーンの構成に仮想マシンを割り当てた装置構成を仮想MBチェーンインスタンスと呼称する。

#### 【0015】

このとき、仮想MBチェーンインスタンスのパフォーマンスに影響する要因が2つある。1つ目の要因は、仮想MBが稼動する仮想マシンのCPUリソース量(例えば、仮想CPUコア数)である。仮想MBは主にCPUリソースを消費し、機能ルールが多いほどリソースを消費する。すなわち、仮想MBでの処理遅延時間(パフォーマンス)とCPUリソース量、機能ルール数の間にはそれぞれ相関がある。

40

#### 【0016】

2つ目の要因は、仮想MBの仮想マシンへの割り当てである。仮想マシンは、複数種類の仮想MBを搭載できる。その場合、1つの仮想マシンに共存する仮想MB間の通信は高速になるため、通信遅延の低減が期待される。しかし、仮想MB同士で同じ仮想マシンのCPUリソースを共用するため、互いにパフォーマンスの悪化が起こる可能性がある。

#### 【0017】

企業システムの要件を満たすNW機能を提供しつつ、かつ消費リソースが最小化された仮想MBチェーンインスタンスを構成するためには、仮想MBチェーンを構成する仮想M

50

Bの機能ルール数を考慮した上で、仮想マシンへのCPUリソース量割り当てと、仮想MBの仮想マシンへの配備を最適にすることが求められる。

【0018】

特許文献1には、一般的なミドルボックス管理システムの一例が記載されている。図21は、特許文献1に記載されているミドルボックス管理システムを示す説明図である。図21に示すように、このミドルボックス管理システムは、アドレス変換装置とトラフィック分離統合装置、統合AAA装置、集合仮想ルータから構成されている。

【0019】

このような構成を有するミドルボックス管理システムは、MBに相当するアドレス変換装置の動作状況とトラフィック量を考慮し、帯域幅と通信経路を制御する。しかし、このミドルボックス管理システムは、リソースとして帯域幅のみを考慮しており、制御ルール数やCPUリソースを考慮したアドレス変換装置の性能の制御を考慮していない。従って、このミドルボックス管理システムは、NW機能のパフォーマンスを管理できない。

【先行技術文献】

【特許文献】

【0020】

【特許文献1】特開2011-228864号公報

【非特許文献】

【0021】

【非特許文献1】Modeling Middleboxes、NETWORK, IEEE (Volume: 22, Issue: 5)、20-25ページ

【発明の概要】

【発明が解決しようとする課題】

【0022】

第1の問題点は、仮想MBのパフォーマンスを制御するための仮想マシンへのCPUリソース割り当てが困難なことである。その理由は、仮想MBの機能ルール数とCPUリソース量、パフォーマンスの相関を考慮した上でCPUリソース割り当てを制御する仕組みが無いためである。

【0023】

第2の問題点は、消費リソースが最小化された仮想MBチェーンインスタンスの構成が困難なことである。その理由は、仮想MBの仮想マシンへの割り当てと、仮想マシンへのCPUリソース割り当ての影響を考慮した上で、仮想MBチェーンインスタンスへのCPUリソースの総割り当て量を最小化する仕組みが無いためである。

【0024】

そこで、本発明は、仮想ミドルボックスの機能ルール数とCPUリソース量、パフォーマンスの相関を考慮した仮想ミドルボックスの性能モデルを生成できる仮想ミドルボックス管理システム、仮想ミドルボックス管理方法および仮想ミドルボックス管理用プログラムを提供することを目的とする。

【課題を解決するための手段】

【0025】

本発明による仮想ミドルボックス管理システムは、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成手段を備えることを特徴とする。

【0026】

本発明による仮想ミドルボックス管理方法は、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した仮想ミドルボックスの性能モデルを生成することを特徴とする。

【0027】

本発明による仮想ミドルボックス管理プログラムは、コンピュータに、仮想ミドルボッ

10

20

30

40

50

クスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成処理を実行させることを特徴とする。

【発明の効果】

【0028】

本発明によれば、仮想ミドルボックスの機能ルール数とCPUリソース量、パフォーマンスの相関を考慮した仮想ミドルボックスの性能モデルを生成できる。

【図面の簡単な説明】

【0029】

【図1】仮想MB管理システム10の構成例を示すブロック図である。

10

【図2】仮想MBモデル生成用情報の一例を示す説明図である。

【図3】仮想MBモデル情報の一例を示す説明図である。

【図4】インスタンス候補情報の一例を示す説明図である。

【図5】仮想MBチェーンインスタンス情報の一例を示す説明図である。

【図6】仮想MB機能情報の一例を示す説明図である。

【図7】機能ルール情報の一例を示す説明図である。

【図8】要件・制約情報の一例を示す説明図である。

【図9】仮想MBチェーン定義情報の一例を示す説明図である。

【図10】モニタリング情報の一例を示す説明図である。

【図11】仮想システムの一例を示す説明図である。

20

【図12】仮想MB管理システム10の仮想MBモデル生成の動作を示すフローチャートである。

【図13】仮想MB管理システム10の仮想MBチェーンインスタンス候補生成の動作を示すフローチャートである。

【図14】仮想MB管理システム10の仮想MBチェーンインスタンス選定の動作を示すフローチャートである。

【図15】仮想MBチェーンインスタンス候補の生成例を示す説明図である。

【図16】仮想MBチェーンインスタンス候補の生成例を示す説明図である。

【図17】仮想MBチェーンインスタンスの一例を示す説明図である。

【図18】仮想MBチェーンインスタンスの一例を示す説明図である。

30

【図19】本発明による仮想ミドルボックス管理システムの概要を示すブロック図である。

【図20】仮想MBを連結した仮想MBチェーンの一例を示す説明図である。

【図21】特許文献1に記載されているミドルボックス管理システムを示す説明図である。

【発明を実施するための形態】

【0030】

以下、本発明の実施形態を図面を参照して説明する。図1は、仮想MB管理システム10の構成例を示すブロック図である。図1に示す仮想MB管理システム10は、仮想MBチェーン管理システム100と、仮想システム管理装置300と、MB機能ルール記憶装置201と、要件・制約記憶装置202と、仮想MBチェーン定義記憶装置203とを含む。

40

【0031】

本実施形態において、仮想MB管理システム10は、仮想システム400～40nで稼働するサービスシステムにおける仮想MBを対象に、仮想MBモデルの生成、仮想MBチェーンインスタンス候補の生成、および仮想MBチェーンインスタンスの選定を行う。

【0032】

仮想MBチェーン管理システム100は、仮想MBモデル生成手段110と、仮想MBチェーン導出手段120と、仮想MBチェーンインスタンス記憶装置101とを含む。

【0033】

50

仮想MBモデル生成手段110は、仮想MBのパフォーマンスを予測する仮想MBモデルを作成する機能を有する。仮想MBモデル生成手段110は、仮想MBモデル生成部111と、モデル生成用記憶装置112と、仮想MBモデル記憶装置113とを有する。

【0034】

仮想MBモデル生成部111は、モデル生成用記憶装置112、MB機能ルール記憶装置201およびモニタリング情報記憶装置302から必要な情報をそれぞれ取得し、多変量解析により、処理時間を目的変数、その他を説明変数として仮想MBモデルを定式化する機能を有する。

【0035】

モデル生成用記憶装置112は、仮想MBモデルを生成するための仮想MBへの入力頻度、仮想MBの処理時間、仮想MBが稼動する仮想マシンへのCPUリソース割り当て量、仮想MBが稼動する仮想マシン内の全ての仮想MBの機能ルールの総数を記憶する機能を有する。

【0036】

モデル生成用記憶装置112に記憶される仮想MBモデル生成用情報の例を図2に示す。図2は、仮想MBモデル生成用情報の一例を示す説明図である。

【0037】

図2に示す仮想MBモデル生成用情報は、IDと、MBIDと、処理時間と、入力頻度と、仮想CPUコア数と、仮想マシン内機能ルール数とで構成される。IDは、生成された仮想MBモデル生成用情報を一意に識別するための識別情報である。MBIDは、ID 20  
に対応する仮想MBモデル生成用情報の生成対象となった仮想MBを識別するための識別情報である。

【0038】

処理時間は、仮想MBモデル生成用情報の生成対象となった仮想MBが処理の開始から終了までに要した時間であり、単位はmsである。入力頻度は、仮想MBへの入力の頻度であり、単位はアクセス/秒である。

【0039】

仮想CPUコア数は、仮想MBモデル生成用情報の生成対象の仮想MBが稼動する仮想マシンに搭載されている仮想CPUコアの数である。仮想マシン内機能ルール数は、対象の仮想MBが稼動する仮想マシン内で稼動する、全ての仮想MBの機能ルール数の総数である。 30

【0040】

なお仮想MBモデル生成用情報は、後述のように、モニタリング情報記憶装置302に記憶されているモニタリング情報を基に仮想MBモデル生成部111により生成される。

【0041】

仮想MBモデル記憶装置113は、仮想MBモデル生成部111により作成された仮想MBモデルを記憶する機能を有する。

【0042】

仮想MBモデル記憶装置113に記憶される仮想MBモデル情報の例を図3に示す。図3は、仮想MBモデル情報の一例を示す説明図である。 40

【0043】

図3に示す仮想MBモデル情報は、MBIDと、予測式モデルとで構成される。MBIDは、仮想MBモデルを生成する際に、仮想MBモデル生成部111が生成対象とした仮想MBを示す。予測式モデルは、MBIDに対応する、仮想MBモデル生成部111により生成された仮想MBモデルである。

【0044】

仮想MBチェーン導出手段120は、最適化された仮想MBチェーンインスタンスを導出する機能を有する。仮想MBチェーン導出手段120は、インスタンス候補生成部121と、インスタンス候補記憶装置122と、インスタンス選定部123とを有する。

【0045】

10

20

30

40

50

インスタンス候補生成部 121 は、仮想 MB チェーン定義記憶装置 203 から取得した仮想 MB チェーン定義を基に、仮想マシンを割り当てた仮想 MB チェーンインスタンス候補を複数生成する機能を有する。

【0046】

インスタンス候補記憶装置 122 は、インスタンス候補生成部 121 によって生成された仮想 MB チェーンインスタンス候補を記憶する機能を有する。

【0047】

インスタンス候補記憶装置 122 に記憶されるインスタンス候補情報の例を図 4 に示す。図 4 は、インスタンス候補情報の一例を示す説明図である。

【0048】

図 4 に示すインスタンス候補情報は、候補 ID と、インスタンス候補とで構成される。候補 ID は、生成されたインスタンス候補を一意に識別するための識別情報である。インスタンス候補は、候補 ID に対応する、インスタンス候補生成部 121 により生成された仮想 MB チェーンインスタンス候補である。なお、候補 ID “1”、候補 ID “2” に対応する仮想 MB チェーンインスタンス候補は、それぞれ仮想 MB 1～6 を含む。

【0049】

インスタンス選定部 123 は、仮想 MB モデル記憶装置 113 および要件・制約記憶装置 202 から必要な情報を取得し、インスタンス候補記憶装置 122 に記憶されている仮想 MB チェーンインスタンス候補への、パフォーマンス要件を満たす最小限の仮想 CPU リソース配分を推定する機能を有する。インスタンス選定部 123 は、さらに、仮想 CPU リソースの総和が最小になる仮想 MB チェーンインスタンスを選定する。

【0050】

仮想 MB チェーンインスタンス記憶装置 101 は、インスタンス選定部 123 が選定した仮想 MB チェーンインスタンスを記憶する機能を有する。

【0051】

仮想 MB チェーンインスタンス記憶装置 101 に記憶される仮想 MB チェーンインスタンス情報の例を図 5 に示す。図 5 は、仮想 MB チェーンインスタンス情報の一例を示す説明図である。

【0052】

図 5 に示す仮想 MB チェーンインスタンス情報は、インスタンス ID と、候補 ID と、総リソース量と、仮想 MB チェーンインスタンスとで構成される。インスタンス ID は、選定された仮想 MB チェーンインスタンスを一意に識別するための識別情報である。候補 ID は、インスタンス ID に対応する仮想 MB チェーンインスタンスが記憶されているインスタンス候補情報を示す。

【0053】

総リソース量は、インスタンス選定部 123 により推定された、インスタンス ID に対応する仮想 MB チェーンインスタンスのパフォーマンス要件を満たす最小限の仮想 CPU リソース配分における、仮想 CPU コア数の総和である。仮想 MB チェーンインスタンスは、インスタンス ID に対応する、インスタンス選定部 123 により選定された仮想 MB チェーンインスタンスである。

【0054】

MB 機能ルール記憶装置 201 は、仮想 MB の機能ルール定義と仮想 MB のルール数の情報を記憶する機能を有する。

【0055】

MB 機能ルール記憶装置 201 に記憶される仮想 MB 機能情報の例を図 6 に示す。図 6 は、仮想 MB 機能情報の一例を示す説明図である。

【0056】

仮想 MB 機能情報は、MB ID と、MB 名と、機能概要とで構成される。MB ID は、対応する仮想 MB 機能情報の対象である仮想 MB を示す。MB 名は、MB ID に対応する仮想 MB の名称である。機能概要は、MB ID に対応する仮想 MB に設定された機能の概

10

20

30

40

50



要である。

【 0 0 5 7 】

MB 機能ルール記憶装置 2 0 1 に記憶される機能ルール情報の例を図 7 に示す。図 7 は、機能ルール情報の一例を示す説明図である。

【 0 0 5 8 】

機能ルール情報は、機能ルール ID と、MB ID と、名称と、機能ルール数と、機能ルール定義とで構成される。機能ルール ID は、対応する機能ルール情報の対象である機能ルールを一意に識別する識別情報である。MB ID は、機能ルール ID に対応する機能ルールが設定されている仮想 MB を示す。

【 0 0 5 9 】

名称は、機能ルール ID に対応する機能ルールの名称である。機能ルール数は、機能ルール ID に対応する機能ルールに設定されているルールの数である。機能ルール定義は、機能ルール ID に対応する機能ルールの定義である。

【 0 0 6 0 】

要件・制約記憶装置 2 0 2 は、仮想 MB チェーンインスタンスを生成する際の条件として、求める仮想 MB チェーンインスタンス全体の処理時間の上限値と、仮想マシンに割り当て可能な仮想 CPU コアの上限値を記憶する機能を有する。

【 0 0 6 1 】

要件・制約記憶装置 2 0 2 に記憶される要件・制約情報の例を図 8 に示す。図 8 は、要件・制約情報の一例を示す説明図である。

【 0 0 6 2 】

要件・制約情報は、要件 ID と、パフォーマンス上限値と、入力頻度と、仮想 CPU コア数上限値と、チェーン定義 ID とで構成される。要件 ID は、対応する要件・制約情報の対象である要件・制約を一意に識別する識別情報である。パフォーマンス上限値は、要件 ID に対応する、許容可能である処理時間の最大値を示す要件情報であり、単位は msec である。

【 0 0 6 3 】

入力頻度は、要件 ID に対応する、想定される入力の頻度を示す要件情報であり、単位はアクセス / 秒である。仮想 CPU コア数上限値は、要件 ID に対応する、仮想マシンに割り当て可能な仮想 CPU コア数の最大値を示す制約情報である。チェーン定義 ID は、要件 ID に対応する要件・制約情報が適用される仮想 MB チェーンのチェーン定義 ID である。

【 0 0 6 4 】

仮想 MB チェーン定義記憶装置 2 0 3 は、仮想システム内における仮想 MB チェーンの構成情報を記憶する機能を有する。

【 0 0 6 5 】

仮想 MB チェーン定義記憶装置 2 0 3 に記憶される仮想 MB チェーン定義情報の例を図 9 に示す。図 9 は、仮想 MB チェーン定義情報の一例を示す説明図である。

【 0 0 6 6 】

仮想 MB チェーン定義情報は、チェーン定義 ID と、チェーン定義（グラフ構造）とで構成される。チェーン定義 ID は、対応する仮想 MB チェーン定義情報の対象である仮想 MB チェーン定義を一意に識別する識別情報である。チェーン定義（グラフ構造）は、チェーン定義 ID に対応する、グラフ構造で示される仮想 MB チェーンの定義である。

【 0 0 6 7 】

仮想システム管理装置 3 0 0 は、仮想システムモニタリング手段 3 0 1 と、モニタリング情報記憶装置 3 0 2 と、仮想 MB 制御手段 3 0 3 とを含む。

【 0 0 6 8 】

仮想システムモニタリング手段 3 0 1 は、仮想 MB にて処理が行われる毎に仮想 MB の処理時間、処理が行われる時点の仮想 MB への入力頻度、仮想 MB が稼動する仮想マシンへの CPU リソース割り当て量等を測定する機能を有する。

10

20

30

40

50

## 【 0 0 6 9 】

モニタリング情報記憶装置 3 0 2 は、仮想システムモニタリング手段 3 0 1 が測定したモニタリング情報を記憶する機能を有する。

## 【 0 0 7 0 】

モニタリング情報記憶装置 3 0 2 に記憶されるモニタリング情報の例を図 1 0 に示す。図 1 0 は、モニタリング情報の一例を示す説明図である。

## 【 0 0 7 1 】

モニタリング情報は、Log ID と、仮想マシン ID と、処理開始時刻と、処理時間と、入力頻度と、MB ID と、機能ルール ID と、仮想 CPU コア数とで構成される。Log ID は、格納したモニタリング情報を一意に識別する識別情報である。仮想マシン ID は、Log ID に対応するモニタリング情報の取得対象となった仮想マシンを示す。

10

## 【 0 0 7 2 】

処理開始時刻は、Log ID に対応するモニタリング情報の対象である処理が開始された時刻である。処理時間は、対象である処理の開始から終了までに要した時間であり、単位は msec である。入力頻度は、対象である処理が行われている仮想 MB への入力の頻度であり、単位はアクセス/秒である。入力頻度は、例えば、直近の過去のアクセス情報から算出可能である。

## 【 0 0 7 3 】

MB ID は、Log ID に対応するモニタリング情報の対象である処理が行われている仮想 MB を示す。機能ルール ID は、MB ID に対応する仮想 MB に設定されている機能ルールを示す。仮想 CPU コア数は、仮想マシン ID に対応する仮想マシンに搭載されている仮想 CPU コアの数である。

20

## 【 0 0 7 4 】

仮想 MB 制御手段 3 0 3 は、仮想 MB チェーンインスタンスの生成、および仮想 MB チェーンインスタンス記憶装置 1 0 1 に記憶されている仮想 MB チェーンインスタンスの変更または削除を行う機能を有する。

## 【 0 0 7 5 】

仮想システム 4 0 0 ~ 4 0 n は、図 1 1 に示すような仮想 MB と仮想サーバを構成要素とするサービスシステムが稼働する環境を提供する。図 1 1 は、仮想システムの一例を示す説明図である。

30

## 【 0 0 7 6 】

なお、本実施形態における仮想 MB 管理システム 1 0 において、仮想 MB チェーン管理システム 1 0 0、仮想システム管理装置 3 0 0、および仮想システム 4 0 0 ~ 4 0 n は、例えば、CPU によって実現される。また、仮想 MB チェーン管理システム 1 0 0、仮想システム管理装置 3 0 0、および仮想システム 4 0 0 ~ 4 0 n は、ハードウェアによって実現されてもよい。

## 【 0 0 7 7 】

また、仮想 MB モデル生成部 1 1 1、インスタンス候補生成部 1 2 1、インスタンス選定部 1 2 3、仮想システムモニタリング手段 3 0 1、および仮想 MB 制御手段 3 0 3 は、例えば、プログラム制御に従って処理を実行する CPU によって実現される。

40

## 【 0 0 7 8 】

また、本実施形態における仮想 MB 管理システム 1 0 において、MB 機能ルール記憶装置 2 0 1、要件・制約記憶装置 2 0 2、および仮想 MB チェーン定義記憶装置 2 0 3 は、例えば、半導体メモリ、またはハードディスクドライブによって実現される。

## 【 0 0 7 9 】

また、仮想 MB チェーンインスタンス記憶装置 1 0 1、モデル生成用記憶装置 1 1 2、仮想 MB モデル記憶装置 1 1 3、インスタンス候補記憶装置 1 2 2、およびモニタリング情報記憶装置 3 0 2 は、例えば、RAM (Random Access Memory) で実現される。

## 【 0 0 8 0 】

50

以下、本実施形態の仮想MB管理システムの動作を説明する。

【0081】

まず、仮想MBモデル生成の動作を図12のフローチャートを参照して説明する。図12は、仮想MB管理システム10の仮想MBモデル生成の動作を示すフローチャートである。

【0082】

[仮想MBモデル生成]

仮想MBモデル生成部111は、モニタリング情報記憶装置302から、図10に示すようなモニタリング情報を取り出す。仮想MBモデル生成部111は、取り出したモニタリング情報を仮想マシンIDでソートすることで、モニタリング情報に記録された仮想マシン毎にモニタリング情報を組分ける(ステップA1)。

10

【0083】

仮想MBモデル生成部111は、ある仮想マシンに関するモニタリング情報の仮想MBのID“MBID”と、MB機能ルール記憶装置201の仮想MB機能情報を結合することで、仮想マシン内で稼動する仮想MBを特定する(ステップA2)。

【0084】

仮想MBモデル生成部111は、特定した仮想MBの機能ルール数の和を、MB機能ルール記憶装置201の機能ルール情報を用いて算出する。仮想MBモデル生成部111は、算出した機能ルール数の和を、仮想MBの処理時間とアクセス入力頻度、CPUリソース量と共にモデル生成用記憶装置112に格納する(ステップA3)。

20

【0085】

仮想MBモデル生成部111は、ステップA2の処理、ステップA3の処理を仮想マシン毎に行う(ステップA4)。

【0086】

各仮想マシンの機能ルール数の和の算出が全て終了した後、仮想MBモデル生成部111は、モデル生成用記憶装置112に記憶された仮想MBモデル生成用情報から、仮想MB毎に仮想MBモデルを生成する(ステップA5)。

【0087】

仮想MBモデル生成部111は、仮想MBの処理時間、仮想MBへの入力頻度、仮想MBが稼動する仮想マシンの仮想CPUコア数、仮想MBが稼動する仮想マシン内で稼動する全ての仮想MBの機能ルール数の総数を一組にした情報を、仮想MB毎に取り出す(ステップA6)。

30

【0088】

このような形式で情報を取り出す理由は、入力頻度、稼動する仮想マシンの仮想CPUコア数、仮想マシン内で稼動する全ての仮想MBの機能ルール数の総数が仮想MBの処理時間に対して影響を及ぼすためである。1つの仮想マシンに複数の仮想MBが割り当てられている場合は、仮想MB間の相互作用として互いに処理時間の遅延が起こりうるため、仮想MBモデルの生成に際して機能ルールの総数が考慮される。

【0089】

そして、仮想MBモデル生成部111は、仮想MBの処理時間を目的変数、仮想MBへの入力頻度、仮想MBが稼動する仮想マシンの仮想CPUコア数、仮想MBが稼動する仮想マシン内で稼動する全ての仮想MBの機能ルール数の総数を説明変数とした多変量解析を行い、以下に示すような仮想MBモデルを生成する(ステップA7)。

40

【0090】

【数1】

$$y_{MB} = \frac{A\lambda_{MB} \times rule_{VM}}{Br_{cpu\_VM}} + C \quad \dots \text{式(1)}$$

50

## 【 0 0 9 1 】

式 ( 1 ) において、A と B は係数、C は切片である。また、処理時間が  $y$ 、入力頻度が、機能ルール数が  $r u l e$ 、CPU コア数が  $r$  にそれぞれ対応している。この作成された仮想 MB モデルは、仮想 MB モデル記憶装置 1 1 3 に記憶される。

## 【 0 0 9 2 】

仮想 MB モデル生成部 1 1 1 は、ステップ A 6 の処理、ステップ A 7 の処理を仮想 MB 毎に行う ( ステップ A 8 )。各仮想 MB の仮想 MB モデルの生成が全て終了した後、仮想 MB モデル生成部 1 1 1 は、処理を終了する。

## 【 0 0 9 3 】

次に、本実施形態の仮想 MB チェーンインスタンス候補生成の動作を図 1 3 のフローチャートを参照して説明する。図 1 3 は、仮想 MB 管理システム 1 0 の仮想 MB チェーンインスタンス候補生成の動作を示すフローチャートである。

10

## 【 0 0 9 4 】

## [ 仮想 MB チェーンインスタンス候補生成 ]

仮想システムの運用管理者は、図 9 に示すような、構成したい仮想 MB チェーンの仮想 MB チェーン定義を、仮想 MB チェーン定義記憶装置 2 0 3 に格納する。図 8 に示すような、運用管理者が構成したい仮想 MB チェーンのパフォーマンス要件と制約内容 ( 仮想マシンの仮想 CPU コア上限値 ) は、予め要件・制約記憶装置 2 0 2 に記憶されているとする。

## 【 0 0 9 5 】

仮想 MB チェーン導出手段 1 2 0 のインスタンス候補生成部 1 2 1 は、仮想 MB チェーン定義記憶装置 2 0 3 より仮想 MB チェーン定義を読み出す。インスタンス候補生成部 1 2 1 は、読み出した仮想 MB チェーン定義による仮想 MB チェーンに対して、深さ優先探索アルゴリズムで仮想 MB チェーン内の各仮想 MB を順序付けする ( ステップ B 1 )。

20

## 【 0 0 9 6 】

ここで、読み出した仮想 MB チェーン定義による仮想 MB チェーンの最大の深さが  $n$  である場合、インスタンス候補生成部 1 2 1 は、仮想マシンに配置できる仮想 MB の最大数を  $n$  とする ( ステップ B 2 )。

## 【 0 0 9 7 】

インスタンス候補生成部 1 2 1 は、仮想マシンに 1 台の仮想 MB を割り当てるとして、仮想 MB チェーンインスタンス候補を生成する。インスタンス候補生成部 1 2 1 は、生成した仮想 MB チェーンインスタンス候補をインスタンス候補記憶装置 1 2 2 に格納する ( ステップ B 3 )。

30

## 【 0 0 9 8 】

インスタンス候補生成部 1 2 1 は、仮想マシンへの仮想 MB の割り当て数を 1 つずつ増やしながら昇順に割り当てる ( ステップ B 4 )。インスタンス候補生成部 1 2 1 は、例えば、1 台の仮想マシンに 2 台の仮想 MB を割り当てる場合、仮想 MB をソートし、番号の小さい方から大きい方へ仮想マシンを割り当てる。

## 【 0 0 9 9 】

最終的に、インスタンス候補生成部 1 2 1 は、 $n$  種類の仮想 MB チェーンインスタンス候補を生成し、インスタンス候補記憶装置 1 2 2 に格納する。 $n$  種類の仮想 MB チェーンインスタンス候補を生成した後、インスタンス候補生成部 1 2 1 は、処理を終了する。

40

## 【 0 1 0 0 】

このような手法を使用することによって、インスタンス候補生成部 1 2 1 は、複数の仮想マシンへの仮想 MB の割り当てパターンを生成できる。仮想 MB チェーンでは上から下へ向かって連続した処理が行われるため、インスタンス候補生成部 1 2 1 は、左右よりも上下を優先して仮想マシンへ仮想 MB を割り当てるように設定されている。

## 【 0 1 0 1 】

次に、本実施形態の仮想 MB チェーンインスタンス選定の動作を図 1 4 のフローチャートを参照して説明する。図 1 4 は、仮想 MB 管理システム 1 0 の仮想 MB チェーンインス

50

タンス選定の動作を示すフローチャートである。

【0102】

[ 仮想MBチェーンインスタンス選定 ]

インスタンス選定部123は、インスタンス候補記憶装置122から仮想MBチェーンインスタンス候補を読み出す。また、インスタンス選定部123は、仮想MBモデル記憶装置113から仮想MBモデルを読み出す。また、インスタンス選定部123は、要件・制約記憶装置202からパフォーマンス要件と制約内容（仮想マシンの仮想CPUコア上限値）を読み出す（ステップC1）。ステップC1とステップC2との間の二重線は、各読み出し処理が並列で行われることを意味する。

【0103】

次いで、インスタンス選定部123は、仮想MBモデルの入力頻度をパフォーマンス要件から代入する。また、インスタンス選定部123は、機能ルール数を、仮想MBチェーンインスタンス候補から共存する仮想MBを特定して算出し、代入する。

【0104】

そして、インスタンス選定部123は、仮想MBチェーンインスタンス候補内の仮想MBモデルの集合と、仮想MBチェーンの処理時間Yの最大値と、仮想CPUコア上限値とを入力し、仮想CPUコアの最小値を推定対象としてParticle Swarm Optimization (PSO) アルゴリズムを適用する。適用した結果、インスタンス選定部123は、対象の仮想MBチェーンインスタンス候補のパフォーマンス要件を満たす、最小の仮想CPUコア数を推定できる（ステップC2）。

【0105】

インスタンス選定部123は、この最小の仮想CPUコア数の推定処理を、仮想MBチェーンインスタンス候補毎に並列で行う。ステップC2とステップC3との間の二重線は、最小の仮想CPUコア数の推定処理が仮想MBチェーンインスタンス候補毎に並列で行われることを意味する。

【0106】

インスタンス選定部123は、さらに、推定した各仮想MBチェーンインスタンス候補の仮想CPUコアの総和を比較し、仮想CPUリソース消費量が最小になるように仮想マシン、および仮想CPUコアが割り当てられた最良の仮想MBチェーンインスタンスを選定する（ステップC3）。選定した後、インスタンス選定部123は、処理を終了する。

【0107】

仮想システムの運用管理者は、仮想MBチェーンインスタンス記憶装置101に格納された仮想MBチェーンインスタンス候補の情報を確認する。そして、運用管理者は、仮想CPUリソース消費量が最小になる仮想MBチェーンインスタンスの構成情報を仮想MB制御手段303に入力し、仮想システム内の仮想MBチェーンインスタンスの構成を変更する。

【0108】

以下、本実施形態の動作を、具体例を用いて説明する。仮想システム管理装置300の仮想システムモニタリング手段301は、図10に示すようなモニタリング情報を、仮想MBへのアクセスがある毎に1行ずつモニタリング情報記憶装置302に記録する。このとき、入力頻度は、直近の過去のアクセス情報より算出されているとする。

【0109】

[ 仮想MBモデル生成 ]

仮想MBチェーン管理システム100の仮想MBモデル生成手段110は、仮想MBモデル生成部111によって、モニタリング情報記憶装置302からモニタリング情報を取り出す。仮想MBモデル生成部111は、取り出したモニタリング情報を仮想マシンIDでソートすることで、モニタリング情報に記録された仮想マシン毎にモニタリング情報を組分ける（ステップA2）。

【0110】

図10に示すモニタリング情報から、仮想マシンID“VM1”の仮想マシンでは、M

10

20

30

40

50

B I D “ 1 ” のファイアウォール（機能ルール I D は F W 1 ）と、M B I D “ 2 ” のロードバランサ（機能ルール I D は L B 1 ）が動作していると推定される。このとき、図 7 に示す M B 機能ルール記憶装置 2 0 1 に記憶されている機能ルール情報によると、F W 1 の機能ルール数は 5 で、L B 1 の機能ルール数は 4 である。

#### 【 0 1 1 1 】

そこで、図 2 に示すように、仮想 M B モデル生成部 1 1 1 は、組分け処理の結果としてモデル生成用記憶装置 1 1 2 に、M B I D ごとにモニタリング情報の仮想 M B の処理時間とアクセス入力頻度、C P U リソース量と共に、仮想マシン内機能ルール数として合計値の 9 を格納する（ステップ A 3 ）。仮想 M B モデル生成部 1 1 1 は、この機能ルール数算出処理を、仮想マシン毎に行う（ステップ A 4 ）。

10

#### 【 0 1 1 2 】

次いで、仮想 M B モデル生成部 1 1 1 は、モデル生成用記憶装置 1 1 2 に記憶された情報から、仮想 M B の処理時間を目的変数とし、仮想 M B への入力頻度、仮想 M B が稼動する仮想マシンの仮想 C P U コア数、その仮想マシン内で稼動する仮想 M B の機能ルール数の総数を説明変数とした多変量解析を行う（ステップ A 6 ~ ステップ A 7 ）。

#### 【 0 1 1 3 】

仮想 M B モデル生成部 1 1 1 は、図 3 に示すような仮想 M B モデルを仮想 M B 毎に生成し、生成した仮想 M B モデルを仮想 M B モデル記憶装置 1 1 3 に格納する（ステップ A 8 ）。生成された仮想 M B モデルに仮想 M B への入力頻度を入力すると、仮想 M B での処理時間が推定される。

20

#### 【 0 1 1 4 】

##### [ 仮想 M B チェーンインスタンス候補選定 ]

仮想システムの管理者が、図 9 におけるチェーン定義 I D “ 1 ” に対応する仮想 M B チェーン定義に示されるような、N A T、ファイアウォール、ロードバランサ、プロキシサーバといった仮想 M B を用いた仮想 M B チェーンを求めているとする。本具体例において、求められる仮想 M B チェーンのパフォーマンス要件と制約内容は、図 8 における要件 I D “ 1 ” に対応する要件・制約情報に示されるように、最大処理時間が 5 0 m s e c、入力頻度が 1 0 0 アクセス / 秒、仮想マシンへの仮想 C P U コア割り当て上限値が 8 であるとする。

#### 【 0 1 1 5 】

ここで、仮想 M B チェーン導出手段 1 2 0 のインスタンス候補生成部 1 2 1 による仮想 M B チェーンインスタンス候補の生成方法を、図 1 5 と図 1 6 を参照して説明する。図 1 5 と図 1 6 は、仮想 M B チェーンインスタンス候補の生成例を示す説明図である。

30

#### 【 0 1 1 6 】

仮想 M B チェーン導出手段 1 2 0 のインスタンス候補生成部 1 2 1 は、深さ優先探索でチェーンを直列化する（ステップ B 1 ）。インスタンス候補生成部 1 2 1 は、図 1 5 に示すように、1 つの仮想マシンに 1 つの仮想 M B を割り当てるようにして仮想 M B チェーンインスタンス候補を生成する。インスタンス候補生成部 1 2 1 は、図 4 の候補 I D “ 1 ” に対応するインスタンス候補に示すように、生成した仮想 M B チェーンインスタンス候補をインスタンス候補記憶装置 1 2 2 に格納する（ステップ B 3 ）。

40

#### 【 0 1 1 7 】

次いで、インスタンス候補生成部 1 2 1 は、図 1 6 に示すように、1 つの仮想マシンに 2 つの仮想 M B をチェーンの上位側から割り当てるようにして仮想 M B チェーンインスタンス候補を生成する。インスタンス候補生成部 1 2 1 は、図 4 における候補 I D “ 2 ” に対応するインスタンス候補に示すように、生成した仮想 M B チェーンインスタンス候補をインスタンス候補記憶装置 1 2 2 に格納する（ステップ B 3 ）。この仮想 M B チェーン定義に対応するチェーンの深さは 4 なので、インスタンス候補生成部 1 2 1 は上記の処理を繰り返すことで、4 種類の仮想 M B チェーンインスタンス候補を生成する（ステップ B 4 ）。

#### 【 0 1 1 8 】

50

**[ 仮想 M B チェーンインスタンス選定 ]**

インスタンス選定部 1 2 3 は、インスタンス候補記憶装置 1 2 2 から、図 4 に示すような仮想 M B チェーンインスタンス候補を読み出す。また、インスタンス選定部 1 2 3 は、仮想 M B モデル記憶装置 1 1 3 から、図 3 に示すような仮想 M B モデルを読み出す。また、インスタンス選定部 1 2 3 は、要件・制約記憶装置 2 0 2 から、図 8 に示すようなパフォーマンス要件と、制約内容としての仮想マシンの仮想 C P U コア上限値を読み出す（ステップ C 1）。

**【 0 1 1 9 】**

ここで、インスタンス選定部 1 2 3 は、仮想 M B チェーンに含まれる仮想 M B の仮想 M B モデルの入力頻度を、パフォーマンス要件から代入する。チェーンが分岐している場合は、その分岐による入力頻度の変化が予め機能ルールに記載されているとする。本具体例では、分岐にて入力頻度の流量が等分割されるとする。

10

**【 0 1 2 0 】**

図 8 に示すように、仮想 M B チェーンの処理時間 Y の最大値として 5 0 m s e c、仮想 C P U コア上限値として 8 をそれぞれ指定し、仮想 C P U コアの最小値を推定対象として P S O アルゴリズムを適用することで、インスタンス選定部 1 2 3 は、図 1 7 および図 1 8 に示すような、パフォーマンス要件を満たす最小の仮想 C P U コア数を推定できる（ステップ C 2）。図 1 7 と図 1 8 は、仮想 M B チェーンインスタンスの一例を示す説明図である。

20

**【 0 1 2 1 】**

インスタンス選定部 1 2 3 は、この推定した仮想 M B チェーンインスタンスを、図 5 に示すように、仮想 M B チェーンインスタンス記憶装置 1 0 1 に格納する。そして、推定された各インスタンスの仮想 C P U コアの総和を比較することによって、インスタンス選定部 1 2 3 は、最良の仮想 M B チェーンインスタンスを選定できる。インスタンス選定部 1 2 3 が各インスタンスの仮想 C P U コアの総和を比較した結果、仮想 C P U コアの総和の最小値が “ 1 0 ” の場合、インスタンス I D “ 2 ” の仮想 M B チェーンインスタンスが最適案として選定される（ステップ C 3）。

**【 0 1 2 2 】**

仮想システムの運用管理者は、仮想 M B チェーンインスタンス記憶装置 1 0 1 に格納された、図 5 に示すような仮想 M B チェーンインスタンスの情報を参照する。そして、運用管理者は、インスタンス I D “ 2 ” の仮想 C P U リソース消費量 “ 1 0 ” が最小であることを確認する。

30

**【 0 1 2 3 】**

仮想システムの運用管理者は、インスタンス I D “ 2 ” の仮想 M B チェーンインスタンス構成情報を仮想 M B チェーンインスタンス記憶装置 1 0 1 から取り出して仮想 M B 制御手段 3 0 3 に入力し、仮想システム内の仮想 M B チェーンインスタンスの構成を変更する。

**【 0 1 2 4 】**

本発明による仮想 M B 管理システムは、図 1 に示すように、仮想 M B のパフォーマンスを再現する仮想 M B モデルを生成する仮想 M B モデル生成手段 1 1 0 と、仮想 M B チェーン定義に最適化された仮想マシン割り当てと C P U リソース量指定を加えた仮想 M B チェーンインスタンスを導出する仮想 M B チェーン導出手段 1 2 0 とを備える。

40

**【 0 1 2 5 】**

このような構成を採用すると、仮想 M B モデル生成手段 1 1 0 が仮想 M B の機能ルール数と C P U リソース量、パフォーマンスの相関関係を考慮してパフォーマンスを推定する仮想 M B モデルを生成することで、仮想 M B 管理システムは、第 1 の問題点を解決できる。

**【 0 1 2 6 】**

さらに、仮想 M B チェーン導出手段 1 2 0 が、仮想 M B チェーン定義情報から、仮想 M B の仮想マシンへの割り当てと仮想マシンへの C P U リソースの割り当ての影響を考慮し

50

、CPUリソースの総量を最小化した仮想MBチェーンインスタンスを生成することで、仮想MB管理システムは、第2の問題点を解決できる。

【0127】

本実施形態の仮想MB管理システムを使用した場合、仮想MBモデル生成手段110が機能ルール数と仮想CPUリソース量、処理時間、入力頻度の相関関係を考慮した仮想MBの性能モデルを生成し、さらに、仮想MBチェーン導出手段120が仮想MBの仮想マシンへの割り当てと、仮想マシンへの仮想CPUリソースの割り当ての影響を考慮した仮想MBチェーンインスタンスを導出するため、ユーザは、求めるNW要件（機能ルール）と求める性能（パフォーマンス）を指定するだけで、総リソース割り当て量が最小化された仮想MBチェーンインスタンスの構成を生成できる。

10

【0128】

次に、本発明の概要を説明する。図19は、本発明による仮想ミドルボックス管理システムの概要を示すブロック図である。仮想ミドルボックス管理システム10は、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を抽象化した仮想ミドルボックスの性能モデルを生成する仮想ミドルボックスモデル生成手段11（例えば、仮想MBモデル生成手段110）を備える。

【0129】

そのような構成により、仮想ミドルボックス管理システムは、仮想ミドルボックスの機能ルール数とCPUリソース量、パフォーマンスの相関を考慮した仮想ミドルボックスの性能モデルを生成できる。

20

【0130】

また、仮想ミドルボックス管理システム10は、仮想ミドルボックスへの仮想マシン割り当て案を、仮想ミドルボックスの特性に合わせて生成する仮想ミドルボックスチェーン導出手段（例えば、仮想MBチェーン導出手段120）を備えていてもよい。

【0131】

そのような構成により、仮想ミドルボックス管理システムは、仮想ミドルボックスの機能ルール数を考慮した上で、仮想ミドルボックスの仮想マシンへの配備を最適にできる。

【0132】

また、仮想ミドルボックスチェーン導出手段は、通信ネットワーク機能要件と性能要件とを入力として、総リソース割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成してもよい。

30

【0133】

そのような構成により、仮想ミドルボックス管理システムは、仮想ミドルボックスの仮想マシンへの割り当てと、仮想マシンへのCPUリソースの割り当ての影響を考慮することで、CPUリソースの総割り当て量を最小化した仮想ミドルボックスチェーンインスタンスを生成できる。

【0134】

また、仮想ミドルボックスモデル生成手段11は、仮想ミドルボックスの機能ルール数と仮想リソース量、入力状態、パフォーマンスの相関関係を多変量解析により定式化することで仮想ミドルボックスの性能モデルを生成し、仮想ミドルボックスチェーン導出手段は、生成された性能モデルを用いて、仮想ミドルボックスチェーンインスタンスへの仮想リソース量割り当ての最適化を行ってもよい。

40

【0135】

そのような構成により、仮想ミドルボックス管理システムは、多変量解析により定式化された仮想ミドルボックス性能モデルを用いて、最適な仮想リソース量割り当てを実施できる。

【0136】

また、仮想ミドルボックスチェーン導出手段は、生成された仮想ミドルボックスチェーンインスタンスの中で、総リソース割り当て量が最小な仮想ミドルボックスチェーンインスタンスを選定するインスタンス選定手段（例えば、インスタンス選定部123）を備え

50



ていてもよい。

【 0 1 3 7 】

そのような構成により、仮想ミドルボックス管理システムは、各インスタンスの仮想CPUコアの総和を比較することによって、最良の仮想ミドルボックスチェーンインスタンスを選定できる。

【 0 1 3 8 】

以上、実施形態および実施例を参照して本願発明を説明したが、本願発明は上記実施形態および実施例に限定されるものではない。本願発明の構成や詳細には、本願発明のScope内で当業者が理解し得る様々な変更をすることができる。

【 0 1 3 9 】

この出願は、2013年11月26日に提出された日本特許出願2013-243470を基礎とする優先権を主張し、その開示の全てをここに取り込む。

【産業上の利用の可能性】

【 0 1 4 0 】

本発明は、サービスシステムを構成するノードの仮想マシンへの配置と、仮想マシンのリソース量を同時に最適化する用途等に好適に適用される。

【符号の説明】

【 0 1 4 1 】

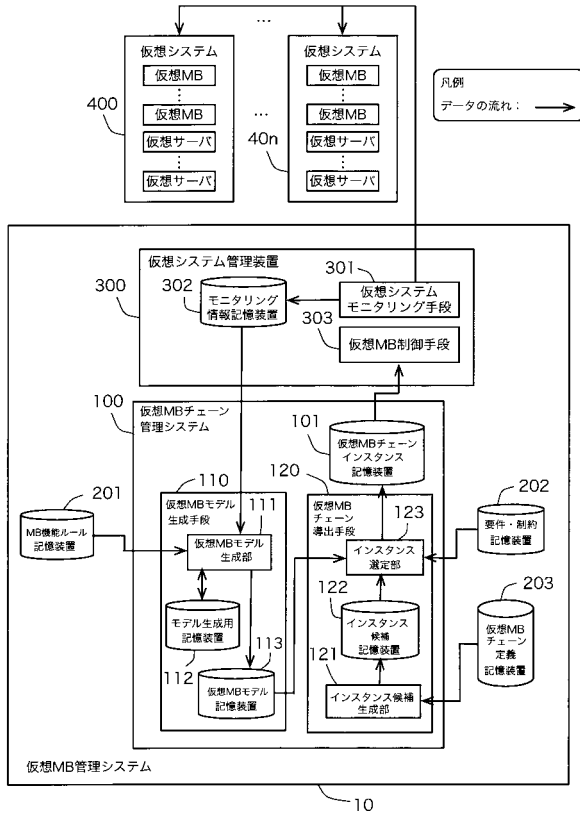
- 1 ~ 6 仮想MB
- 10 仮想ミドルボックス(MB)管理システム
- 11、110 仮想ミドルボックス(MB)モデル生成手段
- 100 仮想MBチェーン管理システム
- 101 仮想MBチェーンインスタンス記憶装置
- 111 仮想MBモデル生成部
- 112 モデル生成用記憶装置
- 113 仮想MBモデル記憶装置
- 120 仮想MBチェーン導出手段
- 121 インスタンス候補生成部
- 122 インスタンス候補記憶装置
- 123 インスタンス選定部
- 201 MB機能ルール記憶装置
- 202 要件・制約記憶装置
- 203 仮想MBチェーン定義記憶装置
- 300 仮想システム管理装置
- 301 仮想システムモニタリング手段
- 302 モニタリング情報記憶装置
- 303 仮想MB制御手段
- 400 ~ 40n 仮想システム

10

20

30

【 図 1 】



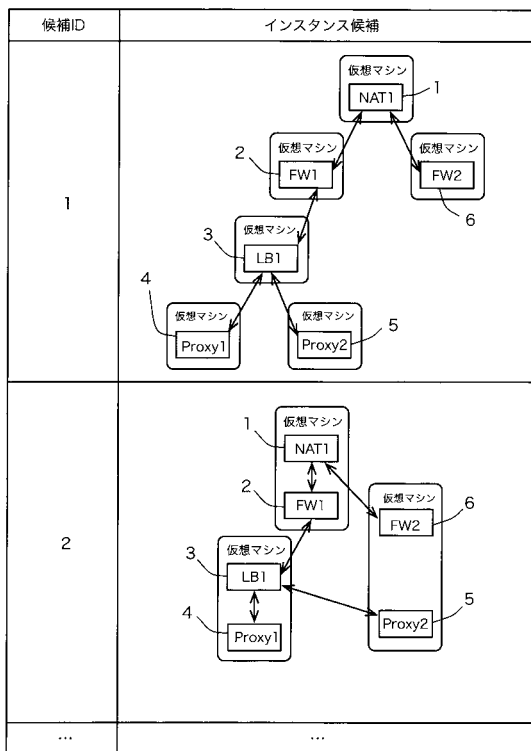
【 図 2 】

ID	MBID	処理時間 (msec.)	入力頻度 (アクセス/秒)	仮想CPU コア数	仮想マシン内 機能ルール数
1	1	23	10	2	9
2	2	30	18	2	9
...	...	...	...	...	...

【 図 3 】

MBID	予測式モデル
1	$y_{LB} = \frac{2.4 \lambda_{LB} \times rule\_vm}{1.5 \text{ cpu\_vm}} + 1.3$
2	$y_{FW} = \frac{1.1 \lambda_{FW} \times rule\_vm}{0.6 \text{ cpu\_vm}} + 0.4$
...	...

【 図 4 】

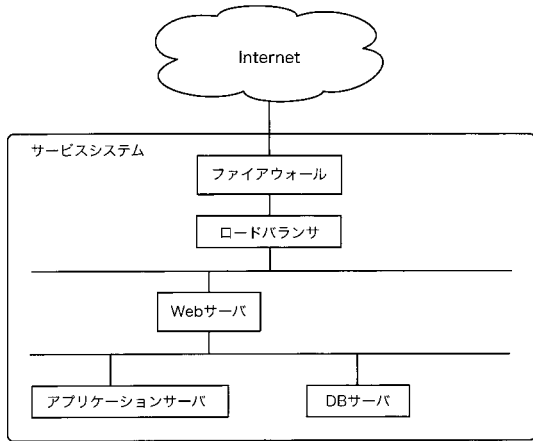


【 図 5 】

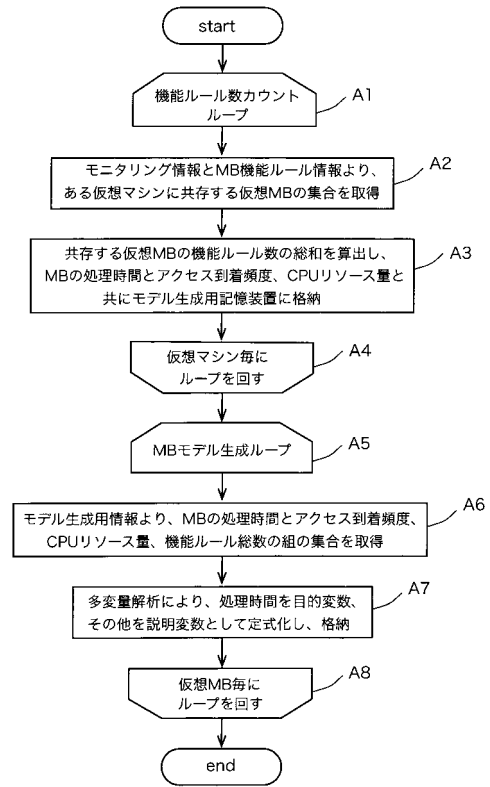
インスタンスID	候補ID	総リソース量	仮想MBチェーンインスタンス
1	1	11	
2	2	10	
...	...	...	...



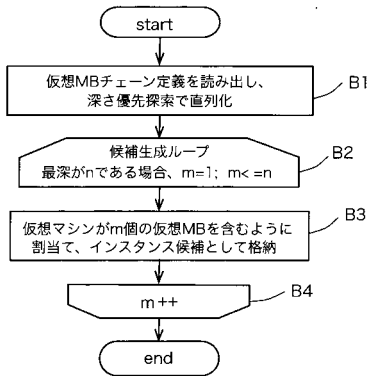
【 図 1 1 】



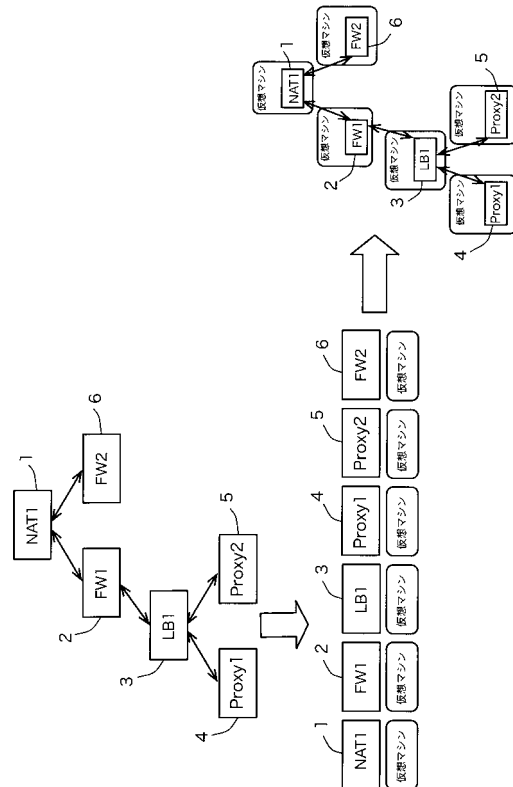
【 図 1 2 】



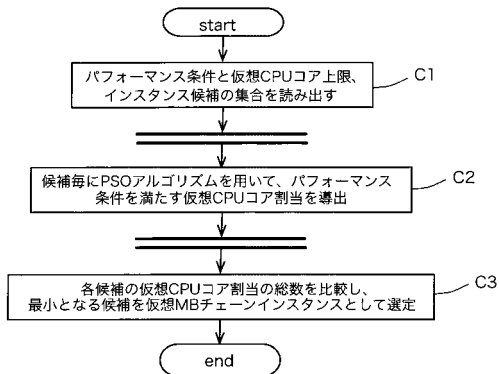
【 図 1 3 】



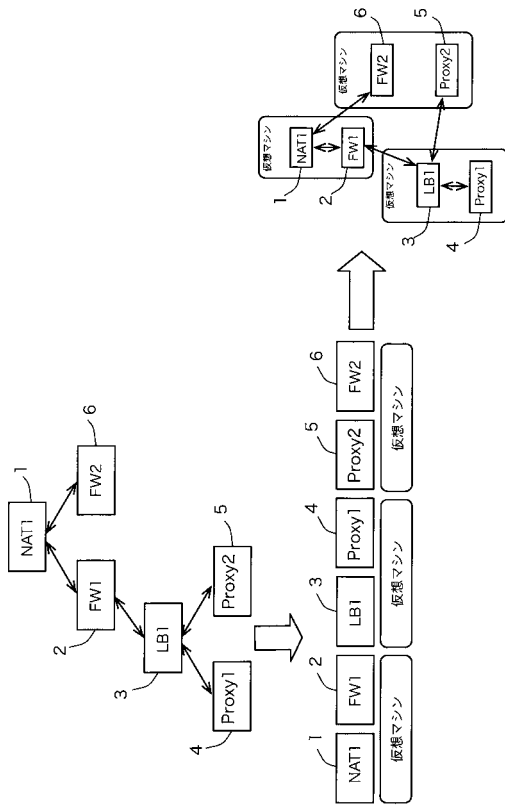
【 図 1 5 】



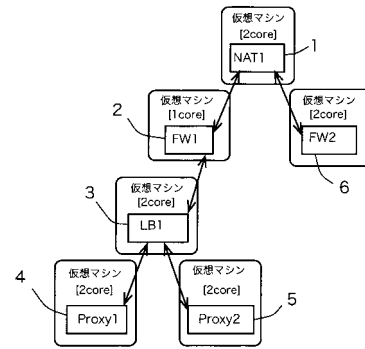
【 図 1 4 】



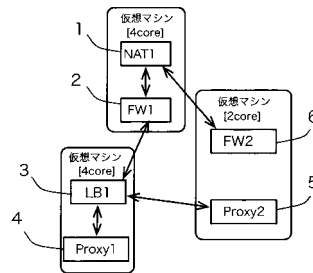
【 図 1 6 】



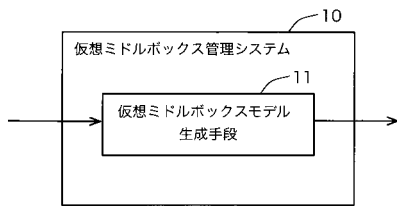
【 図 1 7 】



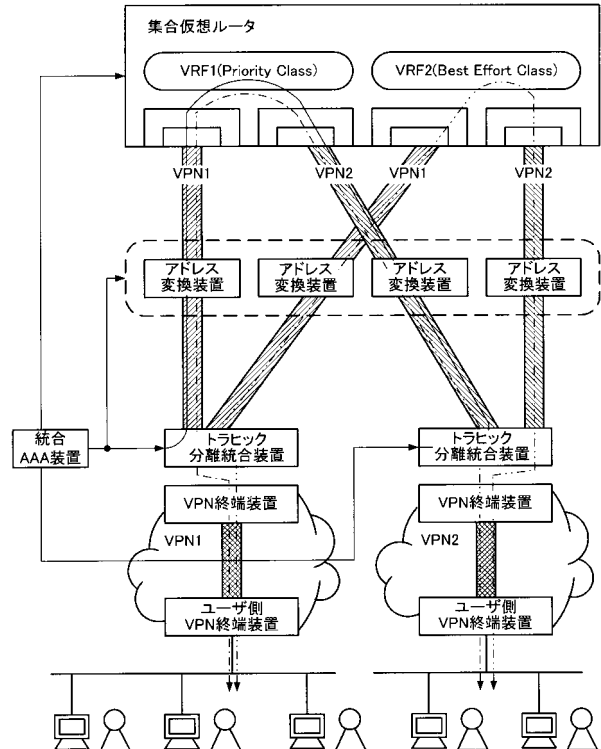
【 図 1 8 】



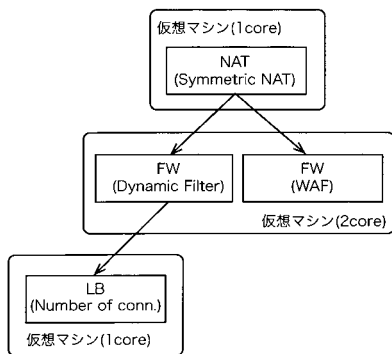
【 図 1 9 】



【 図 2 1 】



【 図 2 0 】



## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2014/005142
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> G06F13/00(2006.01)i, G06F9/46(2006.01)i, G06F9/50(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) G06F13/00, G06F9/46, G06F9/50  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Kento SATO et al., "Kaso Machine Doteki Saihaichi ni yoru Daikibo Data Access no Kosokuka", Symposium on Advanced Computing Systems and Infrastructures, 20 May 2010 (20.05.2010), vol.2010, no.5, pages 79 to 86	1-10
A	Mitsuru YANAGISAWA, Toshinori TAKEMURA, "A method for estimated performance of virtual machines by common index and its evaluation", IPSJ SIG Notes, 21 January 2009 (21.01.2009), vol.2009, no.6, pages 27 to 33	1-10
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 December 2014 (26.12.14)		Date of mailing of the international search report 13 January 2015 (13.01.15)
Name and mailing address of the ISA/ Japan Patent Office		Authorized officer
Facsimile No.		Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2014/005142

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	ALESSIO BOTTA, ANTONIO PESCAPE, 'Monitoring and measuring wireless network performance in the presence of middleboxes', [online], IEEE, 2011.01.26, [retrieval date 2014.12.26], <URL: http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5720184>	1-10
A	DILIP JOSEPH, ION STOICA, 'Modeling Middleboxes', [online], IEEE, 2008.09.19, [retrieval date 2014.12.26], <URL: http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4626228>	1-10
A	US 2013/0132536 A1 (NICIRA, INC.), 23 May 2013 (23.05.2013), paragraphs [0035] to [0084] & WO 2013/074827 A1	1-10

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 5 1 4 2									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G06F13/00(2006.01)i, G06F9/46(2006.01)i, G06F9/50(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G06F13/00, G06F9/46, G06F9/50											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2014年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2014年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2014年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2014年	日本国実用新案登録公報	1996-2014年	日本国登録実用新案公報	1994-2014年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2014年										
日本国実用新案登録公報	1996-2014年										
日本国登録実用新案公報	1994-2014年										
国際調査で使用了電子データベース (データベースの名称、調査に使用了用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	佐藤賢斗, 外 2 名, 仮想マシン動的再配置による大規模データアクセスの高速化, 先進的計算基盤システムシンポジウム, 2010.05.20, 第 2010 巻, 第 5 号, p.79-86	1-10									
A	柳沢満, 竹村俊徳, 共通指標を用いた仮想マシンの性能見積もり方式の提案とその評価, 情報処理学会研究報告, 2009.01.21, 第 2009 巻, 第 6 号, p.27-33	1-10									
<input checked="" type="checkbox"/> C 欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 26.12.2014		国際調査報告の発送日 13.01.2015									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官 (権限のある職員) 小林 義晴	5 T 9 5 7 2								
		電話番号 03-3581-1101	内線 3568								



国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 5 1 4 2
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	ALESSIO BOTTA, ANTONIO PESCAPE, 'Monitoring and measuring wireless network performance in the presence of middleboxes', [online], IEEE, 2011.01.26, [検索日 2014.12.26], <URL:http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5720184>	1-10
A	DILIP JOSEPH, ION STOICA, 'Modeling Middleboxes', [online], IEEE, 2008.09.19, [検索日 2014.12.26], <URL:http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4626228>	1-10
A	US 2013/0132536 A1 (NICIRA, INC.) 2013.05.23, [0035]-[0084] & WO 2013/074827 A1	1-10

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。