

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6617509号
(P6617509)

(45) 発行日 令和1年12月11日(2019.12.11)

(24) 登録日 令和1年11月22日(2019.11.22)

(51) Int.Cl.

H03B 5/32 (2006.01)

F 1

H03B 5/32

H

請求項の数 8 (全 15 頁)

(21) 出願番号 特願2015-199983 (P2015-199983)
 (22) 出願日 平成27年10月8日 (2015.10.8)
 (65) 公開番号 特開2017-73683 (P2017-73683A)
 (43) 公開日 平成29年4月13日 (2017.4.13)
 審査請求日 平成30年9月20日 (2018.9.20)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区新宿四丁目1番6号
 (74) 代理人 100116665
 弁理士 渡辺 和昭
 (74) 代理人 100194102
 弁理士 磯部 光宏
 (74) 代理人 100179475
 弁理士 仲井 智至
 (74) 代理人 100216253
 弁理士 松岡 宏紀
 (72) 発明者 福澤 晃弘
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】発振器、電子機器、及び、移動体

(57) 【特許請求の範囲】

【請求項 1】

互いに対向する第1の面及び第2の面と、前記第1の面に配置された第1の配線層と、前記第2の面に配置された第2の配線層と、を有し、複数のスルーホールを通して前記第1の配線層と前記第2の配線層とが電気的に接続された基板と、

振動片と、前記振動片を挟む2つの電極と、前記2つの電極を前記第1の配線層に電気的に接続する1組の端子とを有し、前記基板の前記第1の面に配置される振動体と、

前記第2の配線層及び前記第1の配線層を介して前記振動体の1組の端子にそれぞれ電気的に接続された第1の端子及び第2の端子を有し、前記基板の前記第2の面に配置された第1の半導体装置と、

発振周波数を制御するためのデジタル制御信号が供給される第3の端子を有し、前記基板の前記第2の面に配置された第2の半導体装置と、を備え、

前記第1の半導体装置は、前記デジタル制御信号が供給される端子を有しておらず、

前記第1の半導体装置と前記第2の半導体装置とが並んでいる方向に沿った断面視において、前記第1及び第2の端子の各々と前記振動体の1組の端子との間の距離のいずれもが、前記第3の端子と前記振動体の1組の端子との間の距離よりも短い、発振器。

【請求項 2】

前記第1の半導体装置が、電源電位が供給される第4の端子、及び、基準電位が供給される第5の端子をさらに有し、

前記基板の前記第1の面又は前記基板の内部に、前記第4の端子又は前記第5の端子に

電気的に接続されたシールドパターンが配置されている、請求項 1 記載の発振器。

【請求項 3】

前記第 1 の半導体装置が、発振周波数を制御するための制御電圧が供給される第 6 の端子をさらに有し、

前記第 1 の半導体装置と前記第 2 の半導体装置とが並んでいる方向に沿った断面視において、前記第 6 の端子と前記振動体の 1 組の端子との間の距離が、前記第 3 の端子と前記振動体の 1 組の端子との間の距離よりも短い、請求項 1 又は 2 記載の発振器。

【請求項 4】

前記第 1 の半導体装置が、発振信号、又は、発振信号に基づいて生成されるクロック信号を出力する第 7 の端子をさらに有し、

10

前記第 1 の半導体装置と前記第 2 の半導体装置とが並んでいる方向に沿った断面視において、前記第 7 の端子と前記振動体の 1 組の端子との間の距離が、前記第 3 の端子と前記振動体の 1 組の端子との間の距離よりも短い、請求項 1 ~ 3 のいずれか 1 項記載の発振器。

【請求項 5】

前記基板、および前記基板の第 1 の面の周辺領域において前記基板の第 1 の面よりも突出した第 1 の側壁から構成され、前記振動体を収容している第 1 のキャビティーと、

前記基板、および前記基板の第 2 の面の周辺領域において前記基板の第 2 の面よりも突出した第 2 の側壁から構成され、前記第 1 の半導体装置および前記第 2 の半導体装置を収容している第 2 のキャビティーと、

20

を有するパッケージを構成する、請求項 1 ~ 4 のいずれか 1 項記載の発振器。

【請求項 6】

前記第 2 の側壁の主面に配置され、前記第 1 の半導体装置および前記第 2 の半導体装置の複数の端子にそれぞれ電気的に接続された複数の外部接続端子をさらに備える、請求項 5 記載の発振器。

【請求項 7】

請求項 1 ~ 6 のいずれか 1 項記載の発振器を備える電子機器。

【請求項 8】

請求項 1 ~ 6 のいずれか 1 項記載の発振器を備える移動体。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、振動体及び半導体装置を基板に実装して構成される発振器に関する。さらに、本発明は、そのような発振器を用いた電子機器及び移動体等に関する。

【背景技術】

【0002】

例えば、水晶振動体及び半導体装置 (IC) を基板に実装して、水晶発振器を構成することが行われている。そのような水晶発振器においては、ICを実装する前に、水晶振動体に接続された 2 つのモニター端子を用いて、水晶振動体を強励振させて特性を改善したり、水晶振動体を外部測定装置に接続して特性を検査することが行われている。従って、一般的に、水晶振動体とモニター端子とを接続する配線パターンが長くなっている。その結果、発振周波数が設定値からずれたり、位相歪が生じたりするという問題がある。

40

【0003】

関連する技術として、特許文献 1 には、配線基板上に半導体パッケージと水晶振動子とが実装された水晶発振装置が開示されている。半導体パッケージは、水晶振動子の接続用となる第 1 外部端子及び第 2 外部端子を備える。配線基板には、第 1 外部端子から延伸して水晶振動子の一端に接続される第 1 配線パターンと、第 2 外部端子から第 1 配線パターンと略同一方向に延伸して水晶振動子の他端に接続される第 2 配線パターンとが形成される。

50

【0004】

さらに、配線基板には、第1配線パターンと第2配線パターンとの間の領域に配置され、接地電源電圧に電気的に接続される第3配線パターンが形成される。それにより、第1外部端子と第2外部端子との間のピン間の寄生容量を低減し、また、ピン間のカップリングノイズを低減することが可能になる。その結果、寄生容量の低減やノイズ耐性の向上の要求を満たすことができる。

【先行技術文献】**【特許文献】****【0005】**

【特許文献1】特開2012-186784号公報（段落0021-0022、図1）

10

【発明の概要】**【発明が解決しようとする課題】****【0006】**

しかしながら、特許文献1においては、水晶振動子と第1外部端子及び第2外部端子とを接続する第1配線パターン及び第2配線パターンが、略同一方向に延伸して長くなると共に、接地電源電圧に電気的に接続される第3配線パターンがそれらの間に形成される。従って、水晶振動子と接地配線パターンとの間の寄生容量が大きくなり、その影響によって発振周波数の可変範囲が狭くなるので、発振器の特性が制限されてしまう。

【0007】

また、特許文献1には、水晶振動子に接続される第1外部端子及び第2外部端子のノイズ耐性を向上させることは開示されているが、それ以外の端子のノイズ耐性を向上させることに関しては、特に開示されていない。

20

【0008】

そこで、上記の点に鑑み、本発明の第1の目的は、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外来ノイズが発振動作に与える影響を低減した発振器を提供することである。また、本発明の第2の目的は、そのような発振器を用いた電子機器及び移動体等を提供することである。

【課題を解決するための手段】**【0009】**

以上の課題の少なくとも一部を解決するために、本発明の第1の観点に係る発振器は、互いに対向する第1の面及び第2の面に第1の配線層及び第2の配線層がそれぞれ配置されると共に、複数のスルーホールを通して第1の配線層と第2の配線層とが電気的に接続された基板と、基板の第1の面に配置され、振動片を挟む2つの電極を第1の配線層に電気的に接続する1組の端子を有する振動体と、基板の第2の面に配置され、発振動作を行って発振信号を生成する少なくとも1つの半導体装置であって、第2の配線層及び第1の配線層を介して振動体の1組の端子にそれぞれ電気的に接続された第1の端子及び第2の端子と、発振周波数を制御するためのデジタル制御信号が供給される第3の端子とを有し、第1及び第2の端子の各々と振動体の1組の端子との間の距離が、第3の端子と振動体の1組の端子との間の距離よりも短い少なくとも1つの半導体装置とを備える。

30

【0010】

本発明の第1の観点によれば、振動体と少なくとも1つの半導体装置とを基板の両面にそれぞれ配置してスルーホールを通して接続することにより、振動体の1組の端子と半導体装置の第1及び第2の端子とをそれぞれ接続する配線を短くして、それらの配線の寄生容量を低減することができる。その結果、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外来ノイズが発振動作に与える影響を低減した発振器を提供することができる。

40

【0011】

ここで、少なくとも1つの半導体装置が、電源電位が供給される第4の端子、及び、基準電位が供給される第5の端子をさらに有し、基板の第1の面又は内部に、第4又は第5の端子に電気的に接続されたシールドパターンが配置されても良い。それにより、振動体

50

と少なくとも 1 つの半導体装置との間にシールドパターンが配置されるので、デジタル回路からのノイズ等の外來ノイズが発振動作に与える影響をさらに低減することができる。

【0012】

また、少なくとも 1 つの半導体装置が、発振周波数を制御するための制御電圧が供給される第 6 の端子をさらに有し、第 6 の端子と振動体の 1 組の端子との間の距離が、第 3 の端子と振動体の 1 組の端子との間の距離よりも短いことが望ましい。それにより、制御電圧が供給される第 6 の端子が、デジタル制御信号が供給される第 3 の端子よりも発振回路の近くに配置されるので、デジタル制御信号がノイズとなって発振動作に与える影響を低減することができる。

【0013】

さらに、少なくとも 1 つの半導体装置が、発振信号、又は、発振信号に基づいて生成されるクロック信号を出力する第 7 の端子をさらに有し、第 7 の端子と振動体の 1 組の端子との間の距離が、第 3 の端子と振動体の 1 組の端子との間の距離よりも短いことが望ましい。それにより、発振信号又はクロック信号を出力する第 7 の端子が、デジタル制御信号が供給される第 3 の端子よりも発振回路の近くに配置されるので、デジタル制御信号がノイズとなって発振動作に与える影響を低減することができる。

【0014】

以上において、基板と、基板の第 1 の面の周辺領域において基板の第 1 の面よりも突出した第 1 の側壁と、基板の第 2 の面の周辺領域において基板の第 2 の面よりも突出した第 2 の側壁とが、振動体及び少なくとも 1 つの半導体装置をそれぞれ収容する 2 つのキャビティーを有するパッケージを構成しても良い。それにより、パッケージが、振動体及び少なくとも 1 つの半導体装置を安全に保護することができる。

【0015】

その場合に、発振器が、第 2 の側壁の正面に配置され、少なくとも 1 つの半導体装置の複数の端子にそれぞれ電気的に接続された複数の外部接続端子をさらに備えても良い。それにより、発振器をプリント配線基板等に実装する際に、外部接続端子の電気的接続が容易になる。

【0016】

本発明の第 2 の観点に係る電子機器は、上記いずれかの発振器を備える。また、本発明の第 3 の観点に係る移動体は、上記いずれかの発振器を備える。本発明の第 2 又は第 3 の観点によれば、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外來ノイズが発振動作に与える影響を低減した発振器を用いて生成された正確なクロック信号で動作する電子機器又は移動体を提供することができる。

【図面の簡単な説明】

【0017】

【図 1】本発明の第 1 の実施形態に係る水晶発振器の断面図。

【図 2】図 1 に示す水晶発振器の底面図。

【図 3】第 1 の実施形態に係る水晶発振器を用いた PLL 回路の構成例を示す図。

【図 4】図 3 に示す VCO の構成例を示す回路図。

【図 5】複数の端子間の寄生容量とスプリアスレベルとの関係を示す図。

【図 6】本発明の第 2 の実施形態に係る水晶発振器の断面図。

【図 7】図 6 に示す水晶発振器の底面図。

【図 8】本発明の第 3 の実施形態に係る水晶発振器の断面図。

【図 9】本発明の一実施形態に係る電子機器の第 1 の構成例を示すブロック図。

【図 10】本発明の一実施形態に係る電子機器の第 2 の構成例を示すブロック図。

【図 11】本発明の一実施形態に係る移動体の構成例を示すブロック図。

【発明を実施するための形態】

【0018】

以下、本発明の実施形態について、図面を参照しながら詳細に説明する。なお、同一の構成要素には同一の参照符号を付して、重複する説明を省略する。以下の実施形態におい

ては、発振器の一例として、水晶振動体を用いた水晶発振器について説明する。

【0019】

<第1の実施形態>

図1は、本発明の第1の実施形態に係る水晶発振器の断面図である。図1に示すように、水晶発振器110は、パッケージ10と、パッケージ10の一方の正面に形成されたキャビティ内に実装された水晶振動体20と、パッケージ10の他方の正面に形成されたキャビティ内に実装された少なくとも1つの半導体装置(IC)とを含んでいる。本実施形態においては、一例として、2つの半導体装置30及び40が用いられる。また、水晶発振器110は、水晶振動体20を覆う蓋部50を含んでいる。

【0020】

パッケージ10は、例えば、第1の基板11の両面に、側壁を形成する第2の基板12及び第3の基板13が積層されて構成され、H型の断面を有している。第1の基板11～第3の基板13は、例えば、セラミック等の絶縁体で構成される。第1の基板11は、互いに対向する第1の面11a及び第2の面11bを有している。なお、第1の基板11の第1の面11a及び第2の面11bは、互いに略平行でも良い。

10

【0021】

第2の基板12は、第1の基板11の第1の面11aの周辺領域において、第1の基板11の第1の面11aよりも突出した第1の側壁を構成している。また、第3の基板13は、第1の基板11の第2の面11bの周辺領域において、第1の基板11の第2の面11bよりも突出した第2の側壁を構成している。第1の基板11と第1及び第2の側壁とは、水晶振動体20と半導体装置30及び40とをそれぞれ収容する2つのキャビティを有するパッケージ10を構成している。それにより、パッケージ10が、水晶振動体20と半導体装置30及び40とを安全に保護することができる。

20

【0022】

第1の基板11の第1の面11aには、第1の配線層60が配置されており、第1の基板11の第2の面11bには、第2の配線層70が配置されている。第1の基板11には複数のスルーホールが形成されており、それらのスルーホールを通して、第1の配線層60と第2の配線層70とが電気的に接続されている。

【0023】

水晶振動体20は、第1の基板11の第1の面11aに配置され、振動片として圧電体である水晶片21と、水晶片21を挟む第1の電極22及び第2の電極23と、それらの電極22及び23を第1の配線層60に接続する1組の端子24を有している。1組の端子24を介して電極22と電極23との間に交流電圧を印加することにより、圧電効果によって水晶振動体20の機械的振動が励起される。

30

【0024】

また、水晶振動体20を覆う蓋部50が、第1の基板11の第1の面11aの周辺領域に設けられた側壁(第2の基板12)に接合されている。蓋部50は、例えば、鉄(Fe)、コバルト(Co)、ニッケル(Ni)、又は、それらの合金等で構成される。水晶振動体20が収容されるキャビティ内には、ヘリウム等の不活性ガスを封入しても良い。

【0025】

40

半導体装置30は、第1の基板11の第2の面11bに配置され、配線層70及び60を介して水晶振動体20の1組の端子24に電気的に接続されている。それにより、半導体装置30は、発振動作を行って発振信号を生成する。半導体装置40は、第1の基板11の第2の面11bに配置され、半導体装置30の発振周波数を制御する。半導体装置30及び40の各々は、例えば、パッケージに封入されていない半導体チップ(ペアチップ)でも良い。ペアチップは、フリップチップボンディング等によって第1の基板11の第2の面11bに実装される。

【0026】

図2は、図1に示す水晶発振器の底面図である。図2におけるI-Iは、図1によって示される断面の位置を表している。図2に示すように、第1の基板11の第2の面11b

50

には、第2の配線層70に含まれている配線パターン71～73及び他の配線パターン(図示せず)が配置されている。各々の配線パターンの一部は、半導体装置30及び40のそれぞれの端子に電気的に接続されるI C接続パッドを構成している。

【0027】

また、配線パターン71及び72は、水晶振動体20の1組の端子24を介して電極22及び23にそれぞれ電気的に接続されている。半導体装置30及び40を実装する前に、モニター端子としての配線パターン71及び72にプローブ針を当接させ、外部装置を用いて水晶振動体20の共振特性を測定しながら、レーザーで電極23をトリミングすることにより、水晶振動体20の共振周波数が調整される。

【0028】

あるいは、モニター端子としての配線パターン71及び72にプローブ針を当接させ、大きな交流電圧を水晶振動体20の電極22及び23に印加することにより、水晶振動体20を強励振させて特性を改善することが行われる。また、水晶振動体20の電極22及び23を外部測定装置に接続して、水晶振動体20の特性を検査しても良い。例えば、外部測定装置から水晶振動体20の電極22及び23に印加される電圧を変化させながら、共振周波数やインピーダンス等を測定することにより、測定値の大きさや変化量に基づいて、水晶振動体20が良品であるか不良品であるかを判定することができる。

【0029】

第2の側壁の正面(図2に示す面)13cには、半導体装置30及び40の複数の端子にそれぞれ電気的に接続された複数の外部接続端子81～88が配置されている。それにより、水晶発振器110をプリント配線基板等に実装する際に、外部接続端子81～88の電気的接続が容易になる。

【0030】

第1の配線層60、第2の配線層70、及び、外部接続端子81～88は、例えば、アルミニウム(A1)又は銅(Cu)等の導電体で構成される。また、複数のスルーホール内には、例えば、アルミニウム(A1)、銅(Cu)、又は、タンゲステン(W)等の導電体が充填される。

【0031】

例えば、外部接続端子81及び88には、電源電位VCC及び基準電位VEEがそれぞれ供給される。外部接続端子82及び83は、発振信号に基づいて生成される反転クロック信号及びクロック信号をそれぞれ出力するために用いられる。なお、クロック信号は差動信号でなくても良く、その場合には、クロック信号を出力する外部接続端子の数は1つで良い。

【0032】

外部接続端子84～86には、発振周波数を制御するためのデジタル制御信号が供給される。なお、デジタル制御信号が供給される外部接続端子の数は1つ以上であれば良い。外部接続端子87は、発振信号を出力するために用いられる。外部回路において発振信号の替りにクロック信号が用いられる場合には、外部接続端子87を別の用途に用いたり、省略しても良い。

【0033】

一例として、半導体装置30は、端子31～38を有しており、半導体装置40は、端子41～46を有している。半導体装置30の端子31及び32は、配線層70及び60を介して、水晶振動体20の1組の端子24にそれぞれ電気的に接続されている。半導体装置30の端子33及び38は、第3の基板13に形成された複数のスルーホールを通して、外部接続端子81及び88にそれぞれ電気的に接続されている。半導体装置30の端子34、35、37は、第3の基板13に形成された複数のスルーホールを通して、外部接続端子82、83、87にそれぞれ電気的に接続されている。

【0034】

半導体装置30の端子36は、配線パターン73を介して、半導体装置40の端子46に電気的に接続されている。それにより、半導体装置40の端子46から出力される制御

10

20

30

40

50

電圧が、半導体装置 30 の端子 36 に供給される。半導体装置 40 の端子 41 及び 42 は、第 3 の基板 13 に形成された複数のスルーホールを通して、外部接続端子 81 及び 88 にそれぞれ電気的に接続されている。半導体装置 40 の端子 43 ~ 45 は、第 3 の基板 13 に形成された複数のスルーホールを通して、外部接続端子 84 ~ 86 にそれぞれ電気的に接続されている。

【0035】

本実施形態においては、水晶振動体 20 と半導体装置 30 及び 40 とが第 1 の基板 11 の両面にそれぞれ配置されているので、水晶振動体 20 の 1 組の端子 24 に電気的に接続される半導体装置 30 の端子 31 及び 32 の各々と水晶振動体 20 の 1 組の端子 24 との間の距離が、発振周波数を制御するためのデジタル制御信号が供給される半導体装置 40 の端子 43 ~ 45 の各々と水晶振動体 20 の 1 組の端子 24 との間の距離よりも小さくなっている。10

【0036】

例えば、図 1 に示すように、半導体装置 30 の端子 32 の中心位置と水晶振動体 20 の 1 組の端子 24 の中心位置との間の X 軸方向における距離を「a」とし、半導体装置 40 の端子 45 の中心位置と水晶振動体 20 の 1 組の端子 24 の中心位置との間の X 軸方向における距離を「b」とすると、 $a < b$ が成立する。さらに、 $a < b / 4$ とすることが望ましい。ここで、X 軸方向は、第 1 の基板 11 の長手方向に相当する。

【0037】

本発明の第 1 の実施形態によれば、水晶振動体 20 と半導体装置 30 及び 40 とを第 1 の基板 11 の両面にそれぞれ配置してスルーホールを通して接続することにより、水晶振動体 20 の 1 組の端子 24 と半導体装置 30 の端子 31 及び 32 とをそれぞれ接続する配線を短くして、それらの配線の寄生容量を低減することができる。その結果、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外来ノイズが発振動作に与える影響を低減した水晶発振器 110 を提供することができる。20

【0038】

また、図 1 及び図 2 に示す例においては、発振周波数を制御するための制御電圧が供給される端子 36 と水晶振動体 20 の 1 組の端子 24 との間の距離が、デジタル制御信号が供給される端子 43 ~ 45 の各々と水晶振動体 20 の 1 組の端子 24 との間の距離よりも短くなっている。それにより、制御電圧が供給される端子 36 が、デジタル制御信号が供給される端子 43 ~ 45 よりも発振回路の近くに配置されるので、デジタル制御信号がノイズとなって発振動作に与える影響を低減することができる。30

【0039】

さらに、図 1 及び図 2 に示す例においては、発振信号又はクロック信号を出力する端子 34、35、37 の各々と水晶振動体 20 の 1 組の端子 24 との間の距離が、デジタル制御信号が供給される端子 43 ~ 45 の各々と水晶振動体 20 の 1 組の端子 24 との間の距離よりも短くなっている。それにより、発振信号又はクロック信号を出力する端子 34、35、37 が、デジタル制御信号が供給される端子 43 ~ 45 よりも発振回路の近くに配置されるので、デジタル制御信号がノイズとなって発振動作に与える影響を低減することができる。40

【0040】

<PLL回路の構成>

図 3 は、本発明の第 1 の実施形態に係る水晶発振器を用いた PLL 回路の構成例を示すプロック図である。図 3 に示すように、この PLL 回路は、ロジック回路 101 と、インターフェース (I/F) 回路 102 と、水晶発振器 110 とを含んでいる。

【0041】

水晶発振器 110 は、シリアルインターフェース (I/F) 401 と、D A C (デジタル / アナログ変換器) 402 と、L P F (ローパスフィルター) 403 と、V C X O (電圧制御水晶発振器) 301 と、出力回路 302 とを含んでいる。ここで、シリアルインターフェース 401 ~ L P F 403 は、半導体装置 40 に内蔵されており、V C X O 301 50

及び出力回路 302 は、半導体装置 30 に内蔵されている。

【0042】

図 4 は、図 3 に示す VCO の構成例を示す回路図である。図 4 に示すように、VCO 301 は、NPN バイポーラトランジスター Q1 と、キャパシター C1 ~ C4 と、抵抗 R1 ~ R4 と、バッファーアンプ BA1 とを含んでいる。端子 31 と端子 32 との間には、水晶振動体 20 が接続されている。

【0043】

端子 33 には、電源電位 VCC が供給され、端子 38 には、基準電位 VEE が供給される。抵抗 R1 及び R2 は、水晶振動体 20 の 2 つの電極の間に直列に接続されている。キャパシター C1 及び C2 は、水晶振動体 20 の 2 つの電極と基準電位 VEE の配線との間にそれぞれ接続されている。キャパシター C3 は、水晶振動体 20 の一方の電極とトランジスター Q1 のコレクターとの間に接続されている。キャパシター C4 は、水晶振動体 20 の他方の電極とトランジスター Q1 のベースとの間に接続されている。

10

【0044】

トランジスター Q1 のコレクターは、抵抗 R3 を介して電源電位 VCC の配線に接続されており、エミッターは、基準電位 VEE の配線に接続されている。抵抗 R4 は、トランジスター Q1 のコレクターとベースとの間に接続されている。バッファーアンプ BA1 は、トランジスター Q1 のコレクターに生成される発振信号をバッファーして、図 3 に示すロジック回路 101 及び出力回路 302 に供給する。出力回路 302 は、例えば、発振信号に基づいて、LVPECL (Low-Voltage Positive Emitter-Coupled Logic) 規格のクロック信号 OUT 及び反転クロック信号 OUTX を生成して外部回路に出力する。

20

【0045】

トランジスター Q1 は反転増幅動作を行い、コレクターに生成される発振信号が、水晶振動体 20 等を介してベースにフィードバックされる。その際に、水晶振動体 20 は、トランジスター Q1 によって印加される交流電圧によって振動する。その振動は固有の共振周波数において大きく励起されて、水晶振動体 20 が負性抵抗として動作する。その結果、VCO 301 は、主に水晶振動体 20 の共振周波数によって決定される発振周波数で発振する。

【0046】

ただし、キャパシター C1 又は C2 の容量値を変更することによって、VCO 301 の発振周波数を微調整することができる。そこで、図 4 に示す例においては、キャパシター C1 及び C2 が、例えば、端子 36 に供給される制御電圧に従って容量値が変化する可変容量ダイオード (バラクタダイオード) で構成される。可変容量ダイオードは、カソードとアノードとの間に印加される逆バイアス電圧に従って容量値を変化させる。

30

【0047】

再び図 3 を参照すると、ロジック回路 101 は、VCO 301 から供給される発振信号の位相又は周波数を基準信号の位相又は周波数と比較することによって誤差信号を生成し、誤差信号をインターフェース回路 102 に出力する。インターフェース回路 102 は、ロジック回路 101 から出力される誤差信号に基づいて、VCO 301 の発振周波数を制御するためのデジタル制御信号を生成する。デジタル制御信号のシリアル伝送においては、SPI 規格又は I2C 規格等を用いることができる。

40

【0048】

例えば、インターフェース回路 102 は、シリアル伝送を行うためのシリアルクロック信号と、発振周波数を調整するためのシリアルの制御データと、半導体装置 (チップ) を選択するためのチップセレクト信号とを生成しても良い。インターフェース回路 102 は、それらのデジタル制御信号を、半導体装置 40 に内蔵されているシリアルインターフェース 401 に出力する。ノイズ源となるシリアルクロック信号及び制御データは、図 2 に示す端子 44 及び 45 にそれぞれ出力される。

【0049】

シリアルインターフェース 401 は、インターフェース回路 102 から出力されるデジ

50

タル制御信号を受信して、制御データをD A C 4 0 2に供給する。D A C 4 0 2は、シリアルインターフェース4 0 1から供給される制御データを制御電圧に変換する。L P F 4 0 3は、D A C 4 0 2から出力される制御電圧にローパスフィルター処理を施す。L P F 4 0 3から出力される制御電圧は、図2に示す端子3 6を介してV C X O 3 0 1に供給される。それにより、V C X O 3 0 1の発振周波数を外部から制御することができる。

【0050】

図5は、複数の端子間の寄生容量と発振信号におけるスプリアスレベルとの関係を示す図である。図5において、横軸は、寄生容量(F)を表しており、縦軸は、基本波(キャリアー)に対する1 H z当りのスプリアスレベル(d B c / H z)を表している。スプリアスとは、高調波や低調波や寄生振動等によって発生する基本波以外の成分のことをいう。また、実線は、測定値を表しており、測定誤差も含まれている。一方、破線は、計算値を表している。10

【0051】

図5の(A)は、図2に示す半導体装置3 0の端子3 1と半導体装置4 0の端子4 5との間の寄生容量とスプリアスレベルとの関係を示している。計算値によれば、スプリアスレベルを -120 d B c / H z にするためには、端子間の寄生容量を $1.14 \times 10^{-1} \text{ F}$ にする必要がある。

【0052】

図5の(B)は、図2に示す半導体装置3 0の端子3 2と半導体装置4 0の端子4 5との間の寄生容量とスプリアスレベルとの関係を示している。計算値によれば、スプリアスレベルを -120 d B c / H z にするためには、端子間の寄生容量を $6.05 \times 10^{-1} \text{ F}$ にする必要がある。20

【0053】

図5の(C)は、図2に示す半導体装置3 0の端子3 6と半導体装置4 0の端子4 5との間の寄生容量とスプリアスレベルとの関係を示している。計算値によれば、スプリアスレベルを -120 d B c / H z にするためには、端子間の寄生容量を $6.28 \times 10^{-1} \text{ F}$ にする必要がある。1

【0054】

一般に、基本波に混入するデジタル信号のノイズのパワーP dは、デジタル信号の電圧をV d、ノイズ発生源とノイズ受信側との間の寄生容量をC d、ノイズ受信側と基準電位の配線との間の容量をC gとするとき、次式(1)で表される。30

$$P_d = Q V = C d^3 \cdot C g / (C d + C g)^3 \cdot V d^2 \quad \dots \quad (1)$$

ここで、デジタル信号の電圧V dは、使用される電子機器によって定められ、ノイズ受信側の容量C gは、発振周波数の可変範囲に影響するので変更することができない。従って、ノイズの影響を低減するためには、寄生容量C dを小さくするしかない。

【0055】

一方で、V C X Oの制御電圧入力端子に入力されるアナログノイズのパワーP aは、アナログノイズの電圧をV aとすると、次式(2)で表される。

$$P_a = (C d + C g) \cdot V a^2 \quad \dots \quad (2)$$

デジタル制御を行う発振器においては、デジタルノイズをアナログノイズよりも十分小さくして、アナログ制御を行う発振器と遜色ないノイズ特性にすることが望まれている。そこで、式(1)及び(2)に従って、 $P_d < P_a$ となるための寄生容量C dの値を試算すると、次のようになる。40

【0056】

例えば、C gとして通常の挿入容量 10 p F を代入し、V dとして電源電圧と同じ 3.3 V を代入し、V aとして一般的なノイズレベル $60 \text{ n V / H z}^{1/2}$ を代入して、 $P_d < P_a$ となるための寄生容量C dを式(1)及び(2)から求めると、 0.069 a F (アトファラド： 10^{-18} F)以下となる。これは、ノイズ受信側の容量C gの約15万分の1に相当する。

【0057】

10

20

30

40

50

寄生容量 C_d は、次式(3)で表される。

$$C_d = \epsilon_0 \cdot r \cdot S / r \quad \dots \quad (3)$$

ここで、 ϵ_0 は、真空の誘電率であり、 r は、絶縁材料の比誘電率であり、 S は、並走するノイズ発生源パターンとノイズ受信側パターンとの対向面積であり、 r は、ノイズ発生源パターンとノイズ受信側パターンとの間の距離である。

【0058】

寄生容量 C_d を小さくするためには、2つのパターンの対向面積 S を小さくするか、又は、2つのパターン間の距離 r を大きくすれば良い。パターンの幅を細くすることには、製造工程上の制約があるので、2つのパターンの対向面積 S を小さくするためには、パターンの長さを短くすることが最も堅実な方法である。

10

【0059】

そこで、本実施形態においては、水晶振動体 20 と半導体装置 30 及び 40 とを第1の基板 11 の両面にそれぞれ配置してスルーホールを通して接続することにより、最もノイズ受信感度の高い端子 31 及び 32 (図2) に接続される配線パターンを短くして、上記の条件 $P_d < P_a$ を達成することを主眼としている。

【0060】

<第2の実施形態>

図6は、本発明の第2の実施形態に係る水晶発振器の断面図である。第2の実施形態においては、第1の基板 11 の第1の面 11a に、半導体装置 30 又は 40 において電源電位 V_{CC} が供給される端子又は基準電位 V_{EE} が供給される端子に電気的に接続されたシールドパターン 61 が配置されている。その他の点に関しては、第2の実施形態は、第1の実施形態と同様でも良い。

20

【0061】

図7は、図6に示す水晶発振器の底面図である。図7における $V_I - V_I$ は、図6によって示される断面の位置を表している。この例においては、シールドパターン 61 が、第1の基板 11 に形成されたスルーホールを介して、外部接続端子 81 から電源電位 V_{CC} が供給される端子 41 に電気的に接続されている。

【0062】

シールドパターン 61 は、例えば、配線層 60 の材料と同様の材料で構成され、平面視で半導体装置 40 よりも広い領域に配置されても良い。また、スルーホールを図中の Y 軸方向に長く形成することにより、スルーホール内に充填された導電体もシールド材として機能する。その場合には、Z 軸方向及び X 軸方向の電磁誘導に対するシールド効果が得られるので、水晶振動体 20 と半導体装置 30 の端子 31 及び 32 とを電磁誘導から保護することができる。

30

【0063】

<第3の実施形態>

図8は、本発明の第3の実施形態に係る水晶発振器の断面図である。第3の実施形態においては、第1の基板 11 の内部に、半導体装置 30 又は 40 において電源電位 V_{CC} が供給される端子又は基準電位 V_{EE} が供給される端子に電気的に接続されたシールドパターン 62 が配置されている。その他の点に関しては、第3の実施形態は、第1又は第2の実施形態と同様でも良い。

40

【0064】

第1の基板 11 は、基板 91 と基板 92 とを積層することによって構成され、基板 91 の図中上面、又は、基板 92 の図中下面に、シールドパターン 62 が配置されている。この例においては、シールドパターン 62 が、基板 91 に形成されたスルーホールを介して、外部接続端子 81 から電源電位 V_{CC} が供給される端子 41 (図7参照) に電気的に接続されている。

【0065】

シールドパターン 62 は、例えば、配線層 60 の材料と同様の材料で構成され、平面視で半導体装置 40 よりも広い領域に配置されても良い。さらに、シールドパターン 61 が

50

、基板 92 の図中上面に配置されても良い。シールドパターン 61 は、基板 92 に形成されたスルーホールを介して、シールドパターン 62 に電気的に接続されている。

【 0 0 6 6 】

本発明の第 2 又は第 3 の実施形態によれば、第 1 の実施形態における効果に加えて、水晶振動体 20 と半導体装置 40 との間にシールドパターン 61 又は 62 が配置されるので、デジタル回路からのノイズ等の外来ノイズが発振動作に与える影響をさらに低減することができる。

【 0 0 6 7 】

<電子機器>

次に、本発明のいずれかの実施形態に係る水晶発振器を用いた電子機器について説明する。10

図 9 は、本発明の一実施形態に係る電子機器の第 1 の構成例を示すブロック図である。この電子機器は、本発明のいずれかの実施形態に係る水晶発振器 110 と、CPU 120 と、操作部 130 と、ROM (リードオンリー・メモリー) 140 と、RAM (ランダムアクセス・メモリー) 150 と、通信部 160 と、表示部 170 と、音声出力部 180 とを含んでいる。なお、図 9 に示す構成要素の一部を省略又は変更しても良いし、あるいは、図 9 に示す構成要素に他の構成要素を附加しても良い。

【 0 0 6 8 】

水晶発振器 110 は、デジタル制御信号によって制御される発振周波数で発振動作を行うことにより、クロック信号を生成する。水晶発振器 110 によって生成されるクロック信号は、CPU 120 等を介して、電子機器の各部に供給される。20

【 0 0 6 9 】

CPU 120 は、水晶発振器 110 から供給されるクロック信号に同期して動作し、ROM 140 等に記憶されているプログラムに従って、各種の信号処理や制御処理を行う。例えば、CPU 120 は、操作部 130 から供給される操作信号に応じて各種の信号処理を行ったり、外部との間でデータ通信を行うために通信部 160 を制御する。あるいは、CPU 120 は、表示部 170 に各種の画像を表示させるための画像信号を生成したり、音声出力部 180 に各種の音声を出力させるための音声信号を生成する。

【 0 0 7 0 】

操作部 130 は、例えば、操作キー やボタンスイッチ等を含む入力装置であり、ユーザーによる操作に応じた操作信号を CPU 120 に出力する。ROM 140 は、CPU 120 が各種の信号処理や制御処理を行うためのプログラムやデータ等を記憶している。また、RAM 150 は、CPU 120 の作業領域として用いられ、ROM 140 から読み出されたプログラムやデータ、操作部 130 を用いて入力されたデータ、又は、CPU 120 がプログラムに従って実行した演算結果等を一時的に記憶する。30

【 0 0 7 1 】

通信部 160 は、例えば、アナログ回路及びデジタル回路で構成され、CPU 120 と外部装置との間のデータ通信を行う。表示部 170 は、例えば、LCD (液晶表示装置) 等を含み、CPU 120 から供給される画像信号に基づいて各種の情報を表示する。また、音声出力部 180 は、例えば、スピーカー等を含み、CPU 120 から供給される音声信号に基づいて音声を出力する。40

【 0 0 7 2 】

上記の電子機器としては、例えば、携帯電話機等の移動端末、スマートカード、電卓、電子辞書、電子ゲーム機器、デジタルスチルカメラ、デジタルムービー、テレビ、テレビ電話、防犯用テレビモニター、ヘッドマウント・ディスプレイ、パーソナルコンピューター、プリンター、ネットワーク機器、カーナビゲーション装置、測定機器、及び、医療機器（例えば、電子体温計、血圧計、血糖計、心電図計測装置、超音波診断装置、及び、電子内視鏡）等が該当する。

【 0 0 7 3 】

図 10 は、本発明の一実施形態に係る電子機器の第 2 の構成例を示すブロック図である50

。この例においては、時計及びタイマーについて説明する。本発明の一実施形態に係る時計は、本発明のいずれかの実施形態に係る水晶発振器 110 と、分周器 111 と、操作部 130 と、表示部 170 と、音声出力部 180 と、計時部 190 とを含んでいる。また、本発明の一実施形態に係るタイマーは、音声出力部 180 の替りに制御部 200 を含んでいる。なお、図 10 に示す構成要素の一部を省略又は変更しても良いし、あるいは、図 10 に示す構成要素に他の構成要素を付加しても良い。

[0 0 7 4]

分周器 111 は、例えば、複数のフリップフロップ等で構成され、水晶発振器 110 から供給されるクロック信号を分周して、計時用の分周クロック信号を生成する。計時部 190 は、例えば、カウンター等で構成され、分周器 111 から供給される分周クロック信号に基づいて計時動作を行って、現在時刻やアラーム時刻を表す表示信号や、アラーム音を発生するためのアラーム信号を生成する。

[0 0 7 5]

操作部 130 は、計時部 190 に現在時刻やアラーム時刻を設定するために用いられる。表示部 170 は、計時部 190 から供給される表示信号に従って、現在時刻やアラーム時刻を表示する。音声出力部 180 は、計時部 190 から供給されるアラーム信号に従って、アラーム音を発生する。

[0 0 7 6]

タイマーの場合には、アラーム機能の替りにタイマー機能が設けられる。即ち、計時部 190 は、現在時刻が設定時刻に一致したことを表すタイマー信号を生成する。制御部 200 は、計時部 190 から供給されるタイマー信号に従って、タイマーに接続されている機器をオン又はオフさせる。

[0 0 7 7]

本実施形態によれば、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外来ノイズが発振動作に与える影響を低減した水晶発振器 110 を用いて生成された正確なクロック信号で動作する電子機器を提供することができる。

[0 0 7 8]

< 移動体 >

次に、本発明のいずれかの実施形態に係る水晶発振器を用いた移動体について説明する。移動体としては、例えば、自動車、自走式ロボット、自走式搬送機器、列車、船舶、飛行機、又は、人工衛星等が該当する。

[0 0 7 9]

図11は、本発明の一実施形態に係る移動体の構成例を示すブロック図である。図11に示すように、この移動体は、本発明のいずれかの実施形態に係る水晶発振器110を含み、さらに、電子制御式燃料噴射装置210、電子制御式ABS装置220、又は、電子制御式一定速度走行装置230等の各種の電子制御式装置を搭載している。なお、図11に示す構成要素の一部を省略又は変更しても良いし、あるいは、図11に示す構成要素に他の構成要素を付加しても良い。

〔 0 0 8 0 〕

水晶発振器 110 は、デジタル制御信号によって制御される発振周波数で発振動作を行うことにより、クロック信号を生成する。水晶発振器 110 によって生成されるクロック信号は、電子制御式燃料噴射装置 210、電子制御式 A B S 装置 220、又は、電子制御式一定速度走行装置 230 等に供給される。

[0 0 8 1]

電子制御式燃料噴射装置 210 は、水晶発振器 110 から供給されるクロック信号に同期して動作し、ガソリンエンジン等の予混合燃焼機関において、所定のタイミングで液体の燃料を吸入空气中に霧状に噴射する。電子制御式 ABS (アンチロック・ブレーキ・システム) 装置 220 は、水晶発振器 110 から供給されるクロック信号に同期して動作し、ブレーキをかけるように操作が行われた際に、ブレーキを徐々に強力に駆動して、移動体が滑り始めたらブレーキを一旦緩めてから再び駆動することを繰り返す。電子制御式一定

速度走行装置 230 は、水晶発振器 110 から供給されるクロック信号に同期して動作し、移動体の速度を監視しながら、移動体の速度が一定となるようにアクセル又はブレーキ等を制御する。

【0082】

本実施形態によれば、発振周波数の可変範囲を狭くすることなく、デジタル回路からのノイズ等の外因ノイズが発振動作に与える影響を低減した水晶発振器 110 を用いて生成された正確なクロック信号で動作する移動体を提供することができる。

【0083】

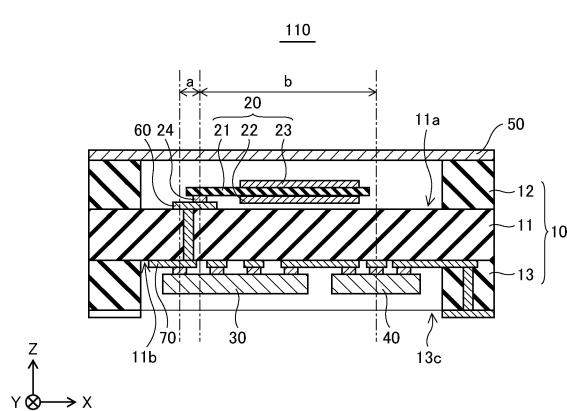
上記の実施形態においては、水晶振動体を用いた水晶発振器について説明したが、本発明は、以上説明した実施形態に限定されるものではなく、水晶以外の圧電体等を用いた発振器にも適用することができる。このように、当該技術分野において通常の知識を有する者によって、本発明の技術的思想内で多くの変形が可能である。10

【符号の説明】

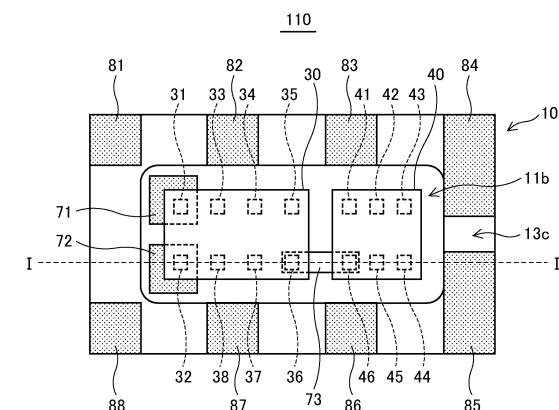
【0084】

10 ... パッケージ、11 ~ 13、91、92 ... 基板、20 ... 水晶振動体、21 ... 水晶片
 、22、23 ... 電極、24 ... 1組の端子、30、40 ... 半導体装置、31 ~ 38、41 ~
 46 ... 半導体装置の端子、50 ... 蓋部、60、70 ... 配線層、61、62 ... シールドパターン、
 71 ~ 73 ... 配線パターン、81 ~ 88 ... 外部接続端子、101 ... ロジック回路、
 102 ... インターフェース回路、110 ... 水晶発振器、111 ... 分周器、120 ... C P U
 、130 ... 操作部、140 ... R O M、150 ... R A M、160 ... 通信部、170 ... 表示部
 、180 ... 音声出力部、190 ... 計時部、200 ... 制御部、210 ... 電子制御式燃料噴射
 装置、220 ... 電子制御式A B S 装置、230 ... 電子制御式一定速度走行装置、301 ...
 V C X O、302 ... 出力回路、401 ... シリアルインターフェース、402 ... D A C、4
 03 ... L P F、Q1 ... トランジスター、C1 ~ C4 ... キャパシター、R1 ~ R4 ... 抵抗、
 B A 1 ... バッファーアンプ20

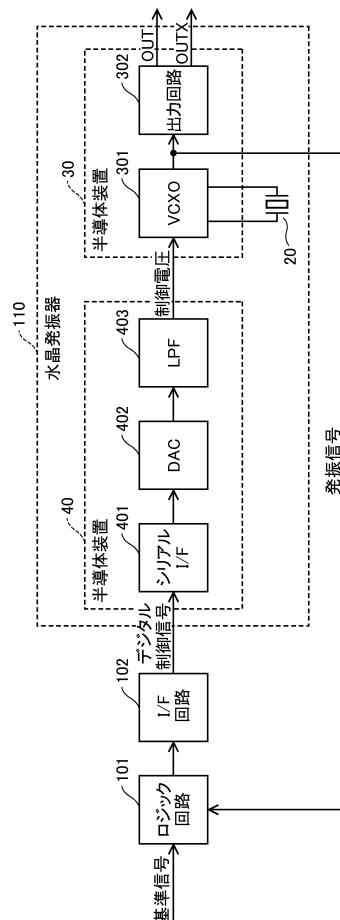
【図1】



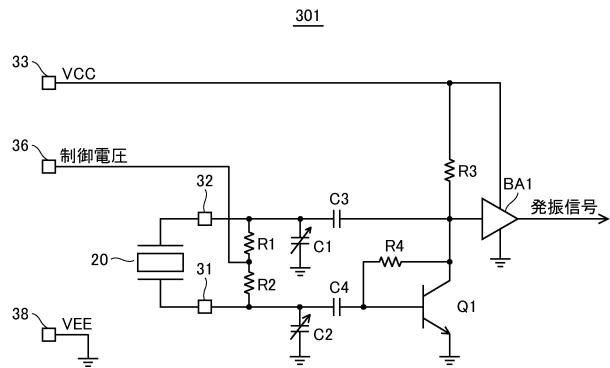
【図2】



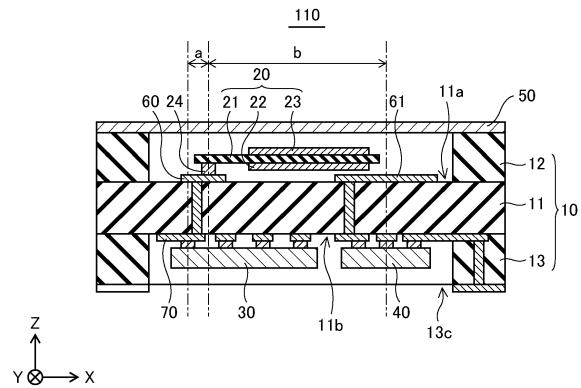
【図3】



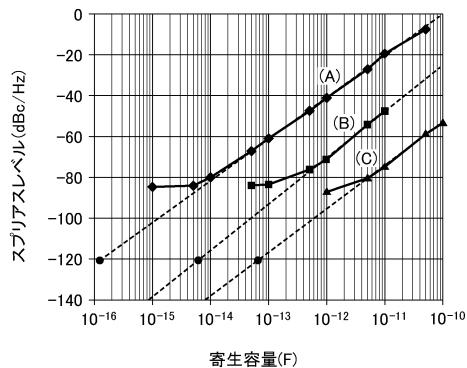
【図4】



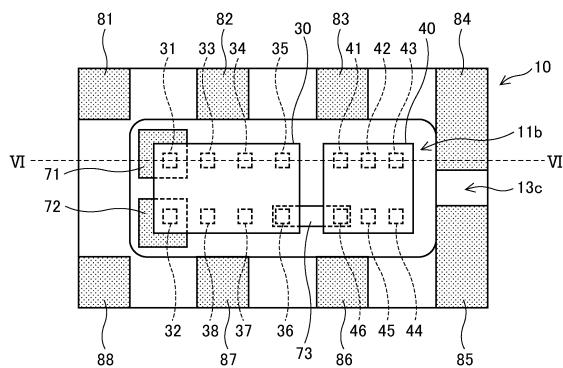
【図6】



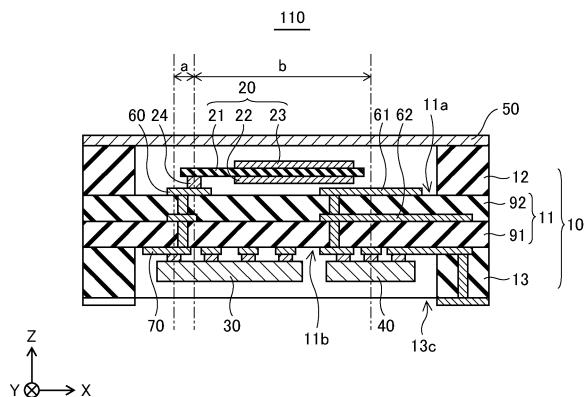
【図5】



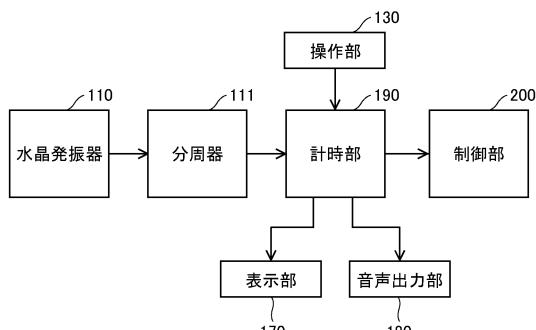
【図7】



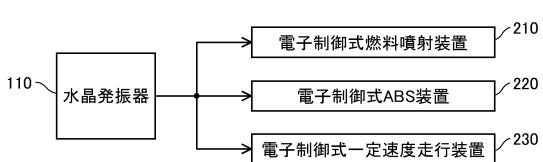
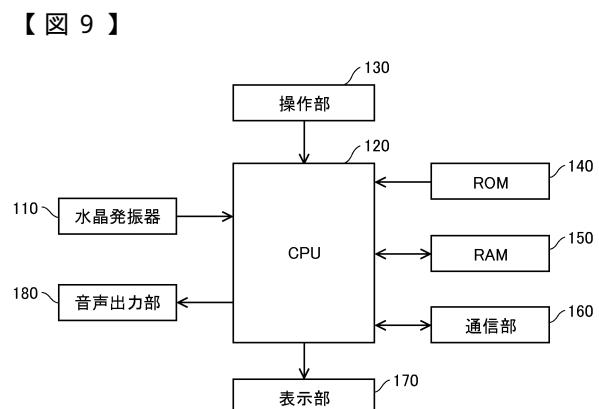
【図8】



【図10】



【図11】



フロントページの続き

審査官 高 橋 徳浩

(56)参考文献 特開2007-295161(JP,A)
特開2007-158918(JP,A)
特開2000-138533(JP,A)
特開2012-156977(JP,A)
特開2004-357019(JP,A)
特開2006-191517(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03B5/30 - H03B5/42