

(52) CPC특허분류

H05B 37/0272 (2013.01)

H05B 37/0281 (2013.01)

F21Y 2101/02 (2013.01)

명세서

청구범위

청구항 1

직렬 연결되는 발광 소자 어레이들을 포함하는 발광부를 제어하는 발광 소자 구동 장치에 있어서,
 교류 신호를 정류한 결과에 따른 정류 신호를 상기 발광부에 제공하는 정류부;
 상기 발광 소자 어레이들의 출력단들과 제1 노드를 선택적으로 연결하는 스위칭부;
 서로 다른 레벨을 갖는 기준 전압들 각각과 제2 노드의 전압을 증폭하고, 증폭한 결과에 따라 상기 스위칭부를 제어하는 제1 증폭 신호들을 생성하는 증폭부;
 상기 제2 노드와 그라운드 전원 사이에 연결되는 센싱 저항; 및
 상기 제1 노드로부터 제공되는 전류를 미러링하고 미러링된 전류를 생성하고, 생성된 미러링된 전류를 상기 제2 노드에 제공하는 전류 센싱 회로를 포함하는 발광 소자 구동 장치.

청구항 2

제1항에 있어서,
 상기 스위칭부는 복수의 스위치들을 포함하며,
 상기 복수의 스위치들 각각은 상기 제1 증폭 신호들 중 대응하는 어느 하나가 입력되는 게이트, 상기 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나와 연결되는 드레인, 상기 제1 노드와 연결되는 소스를 포함하는 발광 소자 구동 장치.

청구항 3

제2항에 있어서,
 상기 증폭부는 복수의 증폭기들을 포함하며,
 상기 복수의 증폭기들 각각은 상기 제2 노드의 전압이 입력되는 제1 입력 단자, 상기 기준 전압들 중 대응하는 어느 하나가 입력되는 제2 입력 단자, 및 상기 제1 증폭 신호들 중 대응하는 어느 하나를 출력하는 출력 단자를 포함하는 발광 소자 구동 장치.

청구항 4

제1항에 있어서,
 상기 미러링된 전류는 상기 제1 노드로부터 제공되는 전류보다 작은 발광 소자 구동 장치.

청구항 5

제1항에 있어서, 상기 전류 센싱 회로는,
 상기 제1 노드로부터 제공되는 전류를 미러링하고, 제1차 미러링된 전류를 출력하는 제1 전류 미러; 및
 상기 제1차 미러링된 전류를 미러링하고, 제2차 미러링된 전류를 출력하는 제2 전류 미러를 포함하는 발광 소자 구동 장치.

청구항 6

제5항에 있어서,
 상기 제1차 미러링된 전류는 상기 제1 노드로부터 제공되는 전류의 K분 1배이고, K는 1보다 큰 실수인 발광 소자 구동 장치.

청구항 7

제6항에 있어서,
 상기 제2차 미러링된 전류는 상기 제1차 미러링된 전류와 동일한 발광 소자 구동 장치.

청구항 8

제5항에 있어서,
 상기 제1 전류 미러는,
 상기 제1 노드로부터 제공되는 전류가 입력되는 제1 트랜지스터; 및
 상기 제1차 미러링된 전류가 흐르는 제2 트랜지스터를 포함하며,
 상기 제2 전류 미러는,
 상기 제2 트랜지스터와 연결되고 상기 제1차 미러링된 전류가 흐르는 제3 트랜지스터; 및
 상기 제2 노드와 연결되고 상기 제2차 미러링된 전류가 흐르는 제4 트랜지스터를 포함하는 발광 소자 구동 장치.

청구항 9

제8항에 있어서, 상기 전류 센싱 회로는,
 상기 제1 노드의 전압과 상기 제1 전류 미러의 출력단의 전압을 증폭한 결과에 따른 제2 증폭 신호를 생성하고, 생성된 제2 증폭 신호를 상기 제3 및 제4 트랜지스터들의 게이트들로 제공하는 증폭기를 더 포함하는 발광 소자 구동 장치.

청구항 10

제1항에 있어서, 상기 전류 센싱 회로는,
 상기 제1 노드에 연결되는 제1 드레인, 상기 그라운드 전원에 연결되는 제1 소스, 및 제1 전원이 인가되는 제1 게이트를 포함하는 제1 트랜지스터, 및 제2 드레인, 상기 그라운드 전원에 연결되는 제2 소스, 및 상기 제1 게이트에 연결되고 상기 제1 전원이 인가되는 제2 게이트를 포함하는 제2 트랜지스터를 포함하는 제1 전류 미러;
 상기 제2 드레인에 연결되는 제3 드레인, 상기 제1 전원이 인가되는 제3 소스, 및 제2 증폭 신호가 입력되는 제3 게이트를 포함하는 제3 트랜지스터, 및 상기 제2 노드와 연결되는 제4 드레인, 상기 제1 전원이 인가되는 제4 소스, 및 상기 제3 게이트에 연결되고 상기 증폭 신호가 인가되는 제4 게이트를 포함하는 제4 트랜지스터를 포함하는 제2 전류 미러; 및
 상기 제1 및 제2 드레인 전압들을 증폭하고, 증폭한 결과에 따른 상기 제2 증폭 신호를 출력하는 증폭기를 포함하는 발광 소자 구동 장치.

청구항 11

직렬 연결되는 발광 소자 어레이들을 포함하는 발광부를 제어하는 발광 소자 구동 장치에 있어서,
 교류 신호를 정류한 결과에 따른 정류 신호를 상기 발광부에 제공하는 정류부;
 상기 발광 소자 어레이들의 출력단들과 제1 노드를 선택적으로 연결하는 스위칭부;
 상기 제1 노드와 그라운드 전원 사이에 연결되는 센싱 저항;
 서로 다른 레벨을 갖는 기준 전압들 각각과 상기 제1 노드의 전압을 증폭하고, 증폭한 결과에 따라 상기 스위칭부를 제어하는 제1 증폭 신호들을 생성하는 증폭부; 및
 상기 정류 신호를 출력하는 상기 정류부의 일단과 상기 발광부가 접속하는 제2 노드와 그라운드 전원 사이에 연결되는 역률 보상부를 포함하며,
 상기 역률 보상부는 일단이 상기 제2 노드와 연결되는 커패시터, 및 상기 커패시터의 타단과 연결되는 전압 레

글레이터를 포함하며,

상기 역률 보상부는 상기 정류 신호의 전압 레벨이 기준 전압 레벨 이상일 때는 상기 제2 노드로부터 상기 그라운드 전원으로 흐르는 전류로 상기 커패시터를 충전하고, 상기 정류 신호의 전압 레벨이 상기 기준 전압 레벨 미만일 때는 상기 제2 노드를 통하여 상기 발광부로 상기 충전된 커패시터를 방전시키는 발광 소자 구동 장치.

청구항 12

제11항에 있어서,

상기 기준 전압 레벨은 상기 정류 신호의 최대치의 2분의 1인 발광 소자 구동 장치.

청구항 13

제11항에 있어서,

상기 스위칭부는 복수의 스위치들을 포함하며,

상기 복수의 스위치들 각각은 상기 제1 증폭 신호들 중 대응하는 어느 하나가 입력되는 게이트, 상기 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나와 연결되는 드레인, 상기 제1 노드와 연결되는 소스를 포함하는 발광 소자 구동 장치.

청구항 14

제13항에 있어서,

상기 증폭부는 복수의 증폭기들을 포함하며,

상기 복수의 증폭기들 각각은 상기 제1 노드의 전압이 입력되는 제1 입력 단자, 상기 기준 전압들 중 대응하는 어느 하나가 입력되는 제2 입력 단자, 및 상기 제1 증폭 신호들 중 대응하는 어느 하나를 출력하는 출력 단자를 포함하는 발광 소자 구동 장치.

청구항 15

제11항에 있어서, 상기 전압 레귤레이터는,

상기 그라운드 전원에 연결되는 일단을 갖는 저항;

상기 커패시터의 타단과 상기 저항의 타단 사이에 연결되는 트랜지스터; 및

상기 저항의 타단과 상기 트랜지스터가 접속하는 노드와 연결되는 제1 입력 단자, 기설정된 전압이 입력되는 제2 입력 단자, 및 상기 트랜지스터의 게이트와 연결되는 출력 단자를 포함하는 증폭기를 포함하는 발광 소자 구동 장치.

발명의 설명

기술 분야

[0001] 실시 예는 발광 소자 구동 장치에 관한 것이다.

배경 기술

[0002] 반도체 기술의 발전으로 인하여, 발광 다이오드(LED:Light Emitting Diode)의 효율성이 많이 향상되었다. 이에 따라, LED는 백열 전구나 형광등과 같은 기존의 조명 장치에 비하여 수명이 길고 에너지 소모가 적어 경제적인 뿐만 아니라 친환경적이라는 장점을 갖는다. 이러한 장점들로 인해, LED는 현재 신호등이나 액정 디스플레이(LCD:Liquid Crystal Display) 같은 평판 표시 장치의 백라이트 등을 대체할 광원으로 주목받고 있다.

[0003] 일반적으로 LED를 조명 장치로 사용하는 경우, 복수의 LED는 직렬이나 병렬로 연결되고, 발광 소자 제어 장치에 의해 그의 점등과 소등이 제어된다.

[0004] 이와 같이, 복수의 LED를 제어하는 발광 소자 제어 장치는 일반적으로 교류(AC:Alternating Current) 전압을 정류하고, 정류된 맥류 전압에 의해 복수의 LED의 점등과 소등을 제어할 수 있다.

발명의 내용

해결하려는 과제

[0005] 실시 예는 센싱 저항에서 소모되는 전력을 줄일 수 있고, 역률 및 전고조파왜율을 개선할 수 있는 발광 소자 구동 장치를 제공한다.

과제의 해결 수단

[0006] 실시 예는 직렬 연결되는 발광 소자 어레이들을 포함하는 발광부를 제어하는 발광 소자 구동 장치에 관한 것으로, 교류 신호를 정류한 결과에 따른 정류 신호를 상기 발광부에 제공하는 정류부, 상기 발광 소자 어레이들의 출력단들과 제1 노드를 선택적으로 연결하는 스위칭부, 서로 다른 레벨을 갖는 기준 전압들 각각과 제2 노드의 전압을 증폭하고, 증폭한 결과에 따라 상기 스위칭부를 제어하는 제1 증폭 신호들을 생성하는 증폭부, 상기 제2 노드와 그라운드 전원 사이에 연결되는 센싱 저항, 및 상기 제1 노드로부터 제공되는 전류를 미러링하고 미러링된 전류를 생성하고, 생성된 미러링된 전류를 상기 제2 노드에 제공하는 전류 센싱 회로를 포함한다.

[0007] 상기 스위칭부는 복수의 스위치들을 포함할 수 있으며, 상기 복수의 스위치들 각각은 상기 제1 증폭 신호들 중 대응하는 어느 하나가 입력되는 게이트, 상기 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나와 연결되는 드레인, 상기 제1 노드와 연결되는 소스를 포함할 수 있다.

[0008] 상기 증폭부는 복수의 증폭기들을 포함할 수 있으며, 상기 복수의 증폭기들 각각은 상기 제2 노드의 전압이 입력되는 제1 입력 단자, 상기 기준 전압들 중 대응하는 어느 하나가 입력되는 제2 입력 단자, 및 상기 제1 증폭 신호들 중 대응하는 어느 하나를 출력하는 출력 단자를 포함할 수 있다.

[0009] 상기 미러링된 전류는 상기 제1 노드로부터 제공되는 전류보다 작을 수 있다.

[0010] 상기 전류 센싱 회로는 상기 제1 노드로부터 제공되는 전류를 미러링하고, 제1차 미러링된 전류를 출력하는 제1 전류 미러; 및 상기 제1차 미러링된 전류를 미러링하고, 제2차 미러링된 전류를 출력하는 제2 전류 미러를 포함할 수 있다.

[0011] 상기 제1차 미러링된 전류는 상기 제1 노드로부터 제공되는 전류의 K분 1배이고, K는 1보다 큰 실수일 수 있다.

[0012] 상기 제2차 미러링된 전류는 상기 제1차 미러링된 전류와 동일할 수 있다.

[0013] 상기 제1 전류 미러는 상기 제1 노드로부터 제공되는 전류가 입력되는 제1 트랜지스터; 및 상기 제1차 미러링된 전류가 흐르는 제2 트랜지스터를 포함하며, 상기 제2 전류 미러는 상기 제2 트랜지스터와 연결되고 상기 제1차 미러링된 전류가 흐르는 제3 트랜지스터; 및 상기 제2 노드와 연결되고 상기 제2차 미러링된 전류가 흐르는 제4 트랜지스터를 포함할 수 있다.

[0014] 상기 전류 센싱 회로는 상기 제1 노드의 전압과 상기 제1 전류 미러의 출력단의 전압을 증폭한 결과에 따른 제2 증폭 신호를 생성하고, 생성된 제2 증폭 신호를 상기 제3 및 제4 트랜지스터들의 게이트들로 제공하는 증폭기를 더 포함할 수 있다.

[0015] 상기 전류 센싱 회로는 상기 제1 노드에 연결되는 제1 드레인, 상기 그라운드 전원에 연결되는 제1 소스, 및 제1 전원이 인가되는 제1 게이트를 포함하는 제1 트랜지스터, 및 제2 드레인, 상기 그라운드 전원에 연결되는 제2 소스, 및 상기 제1 게이트에 연결되고 상기 제1 전원이 인가되는 제2 게이트를 포함하는 제2 트랜지스터를 포함하는 제1 전류 미러; 상기 제2 드레인에 연결되는 제3 드레인, 상기 제1 전원이 인가되는 제3 소스, 및 제2 증폭 신호가 입력되는 제3 게이트를 포함하는 제3 트랜지스터, 및 상기 제2 노드와 연결되는 제4 드레인, 상기 제1 전원이 인가되는 제4 소스, 및 상기 제3 게이트에 연결되고 상기 제2 증폭 신호가 인가되는 제4 게이트를 포함하는 제4 트랜지스터를 포함하는 제2 전류 미러; 및 상기 제1 및 제2 드레인 전압들을 증폭하고, 증폭한 결과에 따른 상기 제2 증폭 신호를 출력하는 증폭기를 포함할 수 있다.

[0016] 다른 실시 예에 따른 발광 소자 구동 장치는 교류 신호를 정류한 결과에 따른 정류 신호를 상기 발광부에 제공하는 정류부; 상기 발광 소자 어레이들의 출력단들과 제1 노드를 선택적으로 연결하는 스위칭부; 상기 제1 노드와 그라운드 전원 사이에 연결되는 센싱 저항; 서로 다른 레벨을 갖는 기준 전압들 각각과 상기 제1 노드의 전압을 증폭하고, 증폭한 결과에 따라 상기 스위칭부를 제어하는 제1 증폭 신호들을 생성하는 증폭부; 및 상기 정류 신호를 출력하는 상기 정류부의 일단과 상기 발광부가 접속하는 제2 노드와 그라운드 전원 사이에 연결되는 역률 보상부를 포함하며, 상기 역률 보상부는 일단이 상기 제2 노드와 연결되는 커패시터, 및 상기 커패시터의

타단과 연결되는 전압 레귤레이터를 포함하며, 상기 역률 보상부는 상기 정류 신호의 전압 레벨이 기준 전압 레벨 이상일 때는 상기 제2 노드로부터 상기 그라운드 전원으로 흐르는 전류로 상기 커패시터를 충전하고, 상기 정류 신호의 전압 레벨이 상기 기준 전압 레벨 미만일 때는 상기 제2 노드를 통하여 상기 발광부로 상기 충전된 커패시터를 방전시킨다.

- [0017] 상기 기준 전압 레벨은 상기 정류 신호의 최대치의 2분의 1일 수 있다.
- [0018] 상기 스위칭부는 복수의 스위치들을 포함하며, 상기 복수의 스위치들 각각은 상기 제1 증폭 신호들 중 대응하는 어느 하나가 입력되는 게이트, 상기 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나와 연결되는 드레인, 상기 제1 노드와 연결되는 소스를 포함할 수 있다.
- [0019] 상기 증폭부는 복수의 증폭기들을 포함하며, 상기 복수의 증폭기들 각각은 상기 제1 노드의 전압이 입력되는 제1 입력 단자, 상기 기준 전압들 중 대응하는 어느 하나가 입력되는 제2 입력 단자, 및 상기 제1 증폭 신호들 중 대응하는 어느 하나를 출력하는 출력 단자를 포함할 수 있다.
- [0020] 상기 전압 레귤레이터는 상기 그라운드 전원에 연결되는 일단을 갖는 저항; 상기 커패시터의 타단과 상기 저항의 타단 사이에 연결되는 트랜지스터; 및 상기 저항의 타단과 상기 트랜지스터가 접속하는 노드와 연결되는 제1 입력 단자, 기설정된 전압이 입력되는 제2 입력 단자, 및 상기 트랜지스터의 게이트와 연결되는 출력 단자를 포함하는 증폭기를 포함할 수 있다.

발명의 효과

- [0021] 실시 예는 센싱 저항에서 소모되는 전력을 줄일 수 있고, 역률 및 전고조파왜율을 개선할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 실시 예에 따른 발광 소자 구동 장치를 포함하는 조명 장치의 구성도를 나타낸다.
- 도 2는 실시 예에 따른 정류 신호, 발광부에 흐르는 전류, 제1 노드의 전압, 및 센싱 저항의 양단 전압에 대한 시뮬레이션 결과를 나타낸다.
- 도 3은 실시 예에 따른 조명 장치에서 발광부의 제1 발광 소자 어레이가 턴 온될 때, 제1 발광 소자 어레이의 전류 오차를 나타낸다.
- 도 4는 정류 신호의 크기에 따른 발광부에 흐르는 전류를 나타낸다.
- 도 5는 다른 실시 예에 따른 발광 소자 구동 장치를 포함하는 조명 장치의 구성도를 나타낸다.
- 도 6은 정류 신호, 발광부에 흐르는 전류, 및 역률 보상부의 증폭기의 출력 전압을 나타낸다.
- 도 7은 실시 예에 따른 정류 신호, 발광부에 흐르는 전류, 커패시터에 흐르는 전류, 및 증폭기의 출력 전압에 대한 시뮬레이션 결과를 나타낸다.
- 도 8a는 "경우 3"의 밸리 필 회로의 2개의 커패시터들을 흐르는 전류, 및 발광부에 흐르는 전류에 대한 시뮬레이션 결과를 나타낸다.
- 도 8b는 실시 예에 따른 역률 보상부의 커패시터에 흐르는 전류, 및 발광부에 흐르는 전류에 대한 시뮬레이션 결과를 나타낸다.
- 도 9는 플리커 데이터 표기 지수 설명을 위한 LED 조명 장치의 광량을 나타낸다.
- 도 10은 "경우 2", "경우 3", 및 실시 예에 대한 역률, 전고조파왜율, 퍼센트 플리커, 및 플리커 지수를 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하, 실시 예들은 첨부된 도면 및 실시 예들에 대한 설명을 통하여 명백하게 드러나게 될 것이다. 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on)"에 또는 "하/아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on)"와 "하/아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 상/위 또는 하/아래에 대한 기준은 도면을 기준으로 설명한다.

- [0024] 도면에서 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다. 또한 동일한 참조번호는 도면의 설명을 통하여 동일한 요소를 나타낸다.
- [0025] 도 1은 실시 예에 따른 발광 소자 구동 장치(102)를 포함하는 조명 장치(100)의 구성도를 나타낸다.
- [0026] 도 1을 참조하면, 조명 장치(100)는 발광부(101), 및 발광부(101)의 동작을 제어하는 발광 소자 구동 장치(102)를 포함한다.
- [0027] 발광부(101)는 직렬 연결된 복수의 발광 소자 어레이들(예컨대, LED1 내지 LED4)을 포함한다. 도 1에는 4개의 발광 소자 어레이들을 도시하나, 발광 소자 어레이들의 수는 이에 한정되는 것은 아니며, 2개 이상일 수 있다.
- [0028] 복수의 발광 소자 어레이들(예컨대, LED1 내지 LED4) 각각은 1개 이상의 발광 다이오드(Light Emitting Diode, LED)를 포함할 수 있다.
- [0029] 발광 소자 어레이에 포함되는 발광 다이오드의 수가 복수 개일 경우, 복수의 발광 다이오드들은 서로 직렬 연결되거나, 병렬 연결되거나, 또는 직렬 및 병렬 연결될 수 있다.
- [0030] 발광 소자 구동 장치(102)는 발광 소자 어레이들(예컨대, LED1 내지 LED4)의 점등 및 소등을 제어한다.
- [0031] 발광 소자 구동 장치(102)는 교류 전원부(110), 정류부(120), 제어부(130), 및 센싱 저항(R_{SENSE})을 포함할 수 있다.
- [0032] 교류 전원부(110)는 교류 신호(VAC)를 정류부(120)에 제공한다.
- [0033] 교류 전원부(110)로부터 공급되는 교류 신호(VAC)는 사인파(sine wave) 또는 코사인파(cosine wave)일 수 있으나, 이에 한정되는 것은 아니다. 예컨대, 교류 전원부(110)에 의해 공급되는 교류 신호(VAC)는 50Hz 내지 60Hz의 주파수를 갖는 교류 전압일 수 있으나, 이에 한정되는 것은 아니다.
- [0034] 발광 소자 구동 장치(102)는 교류 전원부(110)와 정류부(130) 사이에 연결되는 퓨즈(fuze, 미도시)를 더 구비할 수 있다. 순간적으로 높은 레벨을 갖는 교류 신호가 제공될 때, 퓨즈가 끊어짐으로 높은 레벨을 갖는 교류 신호로부터 발광 소자 구동 장치(102)가 보호될 수 있다.
- [0035] 정류부(120)는 교류 전원부(110)로부터 제공되는 교류 신호(VAC)를 정류하고, 정류된 결과에 따른 정류 신호(ripple current, V_{IN})를 출력한다.
- [0036] 정류부(120)는 브릿지 구조로 연결되는 4개의 다이오드들(BD1, BD2, BD3, BD4)을 포함하는 브릿지 다이오드 회로로 구현될 수 있으나, 이에 한정되는 것은 아니다. 예컨대, 정류부(120)는 교류 신호(VAC)를 전파 정류하고, 전파 정류된 교류 신호인 정류 신호(V_{IN})를 출력할 수 있다.
- [0037] 정류 신호(V_{IN})는 발광부(101)에 제공될 수 있다. 예컨대, 정류 신호(V_{IN})는 직렬 연결되는 발광 소자 어레이들의 최초 입력단, 예컨대, 제1 발광 소자 어레이(LED1)의 양극 단자에 제공될 수 있다.
- [0038] 제어부(130)는 복수의 증폭기들(Amp1 내지 Amp4)을 포함하는 증폭부, 복수의 스위치들(MN1 내지 MN4)을 포함하는 스위칭부, 및 전류 센싱 회로(132)를 포함할 수 있다. 도 1에서 증폭기들 및 스위치들의 개수는 발광 소자 어레이들의 개수와 동일한 4개이지만, 이에 한정되는 것은 아니다.
- [0039] 증폭부는 서로 다른 레벨을 갖는 복수의 기준 전압들(VREF1 내지 VREF4) 각각과 제1 노드(N1)의 전압(V_{cs})을 증폭하고, 증폭한 결과에 따른 증폭 신호들(CS1 내지 CS4)을 출력한다.
- [0040] 복수의 증폭기들(Amp1 내지 Amp4)은 피드백 제어에 의하여 스위치들(MN1 내지 MN4)에 정전류를 흐르도록 제어하는 역할을 할 수 있다.
- [0041] 복수의 증폭기들(Amp1 내지 Amp4) 각각은 제2 노드(N2)의 전압(V_{SENSE})이 입력되는 제1 입력 단자(예컨대, - 입력 단자), 기준 전압들(VREF1 내지 VREF4) 중 대응하는 어느 하나의 기준 전압이 입력되는 제2 입력 단자(예컨대, + 입력 단자), 및 증폭 신호들(CS1 내지CS4) 중 대응하는 어느 하나를 출력하는 출력 단자를 포함할 수 있다.
- [0042] 복수의 증폭기들(Amp1 내지 Amp4)의 제1 입력 단자들(예컨대, - 입력 단자)은 전류 센싱 회로(132)의 제2 노드(N2)에 접속할 수 있다.

- [0043] 복수의 증폭기들(Amp1 내지 Amp4)의 출력 단자들 각각은 스위치들(MN1 내지 MN4) 중 대응하는 어느 하나의 게이트에 접속될 수 있다. 예컨대, 증폭 신호들(CS1 내지 CS4) 각각은 스위치들(MN1 내지 MN4) 중 대응하는 어느 하나의 게이트에 제공될 수 있다.
- [0044] 예컨대, 제1 증폭기(Amp1)는 제1 노드(N1)의 전압(Vcs)과 제1 기준 전압(VREF1)을 증폭하고, 증폭한 결과에 따른 제1 증폭 신호(CS1)를 출력할 수 있다. 제2 증폭기(Amp2)는 제1 노드(N1)의 전압(Vcs)과 제2 기준 전압(VREF2)을 증폭하고 증폭한 결과에 따른 제2 증폭 신호(CS2)를 출력할 수 있다. 제3 증폭기(Amp3)는 제1 노드(N1)의 전압(Vcs)과 제3 기준 전압(VREF3)을 증폭하고, 증폭한 결과에 따른 제3 증폭 신호(CS3)를 출력할 수 있다. 제4 증폭기(Amp4)는 제1 노드(N1)의 전압(Vcs)과 제4 기준 전압(VREF4)을 증폭하고, 증폭한 결과에 따른 제4 증폭 신호(CS4)를 출력할 수 있다.
- [0045] 증폭기들(Amp1 내지 Amp4)은 차동 증폭기, 예컨대, 차동 연산 증폭기일 수 있으나, 이에 한정되는 것은 아니다.
- [0046] 스위치부는 증폭 신호들(CS1 내지 CS4)에 기초하여, 제1 내지 제4 채널 라인들(CH1 내지 CH4) 중 어느 하나와 제1 노드(N1)를 연결한다. 제1 내지 제4 채널 라인들(CH1 내지 CH4)은 직렬 연결되는 발광 소자 어레이들의 출력단들과 제1 노드 사이에 연결되는 라인들일 수 있다. 예컨대, 발광 소자 어레이들의 출력단은 발광 소자 어레이의 (-) 단자일 수 있다.
- [0047] 예컨대, 복수의 스위치들(MN1 내지 MN4)은 발광 소자 어레이들(LED1 내지 LED4)들과 제1 노드(N1) 사이에 통로 역할을 할 수 있다. 복수의 스위치들(MN1 내지 MN4)은 트랜지스터로 구현될 수 있다. 도 1에는 스위치들(MN1 내지 MN4) 각각이 전계 효과 트랜지스터, 예컨대, NMOS 트랜지스터로 구현되지만, 이에 한정되는 것은 아니다.
- [0048] 복수의 스위치들(MN1 내지 MN4) 각각은 증폭 신호들(CS1 내지 CS4) 중 대응하는 어느 하나가 입력되는 게이트(gate), 복수의 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나가 접속되는 드레인(또는 소스), 및 제1 노드(N1)에 접속되는 소스(또는 드레인)를 포함할 수 있다. 제1 노드(N1)는 복수의 스위치들(MN1 내지 MN4)의 소스 또는 드레인이 공통 접속되는 노드일 수 있다.
- [0049] 복수의 스위치들(MN1 내지 MN4)은 증폭 신호들(CS1 내지 CS4)에 기초하여 턴 온(turn on) 또는 턴 오프(turn off)될 수 있다.
- [0050] 센싱 저항(R_{SENSE})은 제2 노드(N2)와 그라운드 전원(GND) 사이에 연결되며, 전류 정보를 전압 정보로 변환하는 역할을 한다. 예컨대, 센싱 저항(R_{SENSE})의 일단은 제2 노드(N2)에 연결되고, 센싱 저항(R_{SENSE})의 타단은 그라운드 전원에 연결될 수 있다.
- [0051] 제2 노드(N2)는 센싱 저항(R_{SENSE})의 일단, 증폭기들(Amp1 내지 Amp4)의 제1 입력 단자들(예컨대, - 입력 단자), 및 전류 센싱 회로(132)가 접속되는 노드일 수 있다.
- [0052] 전류 센싱 회로(132)는 제1 노드(N1)와 제2 노드(N2) 사이에 연결된다.
- [0053] 전류 센싱 회로(132)는 제1 전류 미러(162), 증폭기(164), 및 제2 전류 미러(166)를 포함할 수 있다.
- [0054] 제1 전류 미러(162)는 발광부(101)을 통하여 제1 노드(N1)로부터 제공되는 전류(I_{IN})를 미러링(mirroring)하고, 미러링한 결과에 따른 제1차 미러링된 전류(I_{m1})를 출력한다.
- [0055] 제1 전류 미러(162)는 제1 노드(N1)로부터 제공되는 전류(I_{IN})가 입력되는 제1 트랜지스터(M1), 및 제1차 미러링된 전류(I_{m1})가 흐르는 제2 트랜지스터들(M2)을 포함할 수 있다. 예컨대, 제1차 미러링된 전류(I_{m1})는 제1 노드(N1)로부터 제공되는 전류(I_{IN})보다 작을 수 있다($I_{m1} < I_{IN}$).
- [0056] 제1 및 제2 트랜지스터들(M1, M2) 각각은 NMOS 트랜지스터로 구현될 수 있으나, 이에 한정되는 것은 아니다.
- [0057] 예컨대, 제1 트랜지스터(M1)는 제1 노드(N1)에 연결되는 제1 드레인, 그라운드 전원(GND)에 연결되는 제1 소스, 및 제1 전원(VDD)이 인가되는 제1 게이트를 포함할 수 있다. 제2 트랜지스터(M2)는 제2 드레인, 그라운드 전원에 연결되는 제2 소스, 및 제1 게이트에 연결되고, 제1 전원(VDD)이 인가되는 제2 게이트를 포함할 수 있다.
- [0058] 예컨대, 제2 트랜지스터(M2)의 폭(width)은 제1 트랜지스터(M1)의 폭의 K분의 1배일 수 있고, MOS 스케일링(scaling) 이론에 따라 제1차 미러링된 전류(I_{m1})는 제1 노드(N1)로부터 제공되는 전류(I_{IN})의 K분의 1배일 수 있다($K > 1$ 인 실수).

[0059] 여기서 제1 트랜지스터(M1)의 제1 게이트에는 제1 전압(VDD)이 인가되기 때문에, 제1 트랜지스터(M1)는 제1 트랜지스터(M1)가 완전하게 턴온되는 영역에서 동작하는 온(on) 저항으로 등가적으로 표현될 수 있다.

[0060] 제1 트랜지스터(M1)에 대한 등가적인 온 저항(R_{ON})은 수학적 식 1과 같이 표현될 수 있다.

수학적 식 1

$$R_{ON} = \frac{1}{\left[\mu_n \times C_{OX} \times \frac{W}{L} (VDD - V_{TH}) \right]}$$

[0061]

[0062] μ_n 은 전자 이동도일 수 있고, C_{OX} 는 제1 트랜지스터(M1)의 게이트 옥사이드의 커패시턴스일 수 있고, W는 제1 트랜지스터(M1)의 폭일 수 있고, L은 제1 트랜지스터(M1)의 길이일 수 있고, VDD는 제1 트랜지스터(M1)의 제1 게이트에 인가되는 제1 전압일 수 있고, V_{TH} 는 제1 트랜지스터(M1)의 문턱 전압일 수 있다.

[0063] 제2 전류 미러(166)는 제1차 미러링된 전류(I_{m1})를 미러링하고, 미러링한 결과에 따라 제2차 미러링된 전류(I_{m2})를 출력한다. 예컨대, 제2차 미러링된 전류(I_{m2})는 제1차 미러링된 전류(I_{m1})와 동일할 수 있다($I_{m2}=I_{m1}$). 따라서 제2차 미러링된 전류(I_{m2})는 제1 노드(N1)로부터 제공되는 전류(I_{N1})의 K분의 1배일 수 있다(K>1인 실수).

[0064] 제2 전류 미러(166)는 제2 트랜지스터(M2)와 연결되고 제1차 미러링된 전류가 흐르는 제3 트랜지스터(M3), 및 제2 노드(N2)와 연결되고 제2차 미러링된 전류(I_{m2})가 흐르는 제4 트랜지스터들(M4)을 포함할 수 있다.

[0065] 제3 및 제4 트랜지스터들(M3, M4) 각각은 PMOS 트랜지스터로 구현될 수 있으나, 이에 한정되는 것은 아니다. 예컨대, 제3 및 제4 트랜지스터들(M3, M4)은 제1 및 제2 트랜지스터들(M1, M2)과는 반대 도전형을 갖도록 구현될 수 있다.

[0066] 예컨대, 제3 트랜지스터(M3)는 제2 트랜지스터(M2)의 제2 드레인에 연결되는 제3 드레인, 제1 전원(VDD)이 인가되는 제3 소스, 및 증폭 신호(PS)가 입력되는 제3 게이트를 포함할 수 있다.

[0067] 제4 트랜지스터(M4)는 제2 노드(N2)와 연결되는 제4 드레인, 제1 전원이 인가되는 제4 소스, 및 제3 게이트에 연결되고, 증폭 신호(PS)가 인가되는 제4 게이트를 포함할 수 있다.

[0068] 예컨대, 제4 트랜지스터(M4)의 폭(width)은 제3 트랜지스터(M3)의 폭과 동일할 수 있고, MOS 스케일링(scaling) 이론에 따라 제2차 미러링된 전류(I_{m2})는 제1차 미러링된 전류(I_{m1})와 동일할 수 있으나, 이에 한정되는 것은 아니다.

[0069] 증폭기(164)는 제1 노드(N1)의 전압과 제1 전류 미러(162)의 출력단(예컨대, 제2 트랜지스터(M2)의 드레인)의 전압을 증폭한 결과에 따른 증폭 신호(PS)를 생성하고, 생성된 증폭 신호(PS)를 제3 및 제4 트랜지스터들(M3, M4)의 게이트들로 제공한다. 증폭기(164)는 제1 노드(N1)의 전압(V_{cs})과 증폭기(164)의 제2 입력 단자와 제2 트랜지스터(M2)의 드레인의 접점의 전압(V_A)을 함께 만들어 주는 역할을 할 수 있다.

[0070] 예컨대, 증폭기(164)는 제1 및 제2 트랜지스터들(M1, M2)의 드레인들의 전압들을 증폭하고, 한 결과에 따른 증폭 신호(PS)를 출력할 수 있다.

[0071] 예컨대, 증폭기(164)는 제1 노드(N1)에 접속되는 제1 입력 단자(예컨대, (-) 입력 단자), 제2 트랜지스터(M2)의 드레인에 접속되는 제2 입력 단자(예컨대, (+) 입력 단자), 및 증폭 신호(PS)를 출력하는 출력 단자를 포함할 수 있다. 증폭기(164)는 연산 증폭기로 구현될 수 있으나, 이에 한정되는 것은 아니다.

[0072] 증폭기(162) 및 제3 트랜지스터(M3)로 이루어지는 네거티브 피드백 루프에 의하여 제1 노드(N1)의 전압(V_{cs})과 증폭기(164)의 제2 입력 단자와 제2 트랜지스터(M2)의 드레인의 접점의 전압(V_A)은 같아질 수 있다.

- [0073] 도 4는 정류 신호(V_{IN})의 크기에 따른 발광부(101)에 흐르는 전류(I_{IN})를 나타낸다.
- [0074] 도 4를 참조하면, 정류 신호(V_{IN})가 제1 전압 레벨(V_{LED1})보다 작은 구간($V_{IN} < V_{LED1}$)에서는 증폭 신호들(CS1 내지 CS4)은 모두 로우 레벨(low level)일 수 있고, 제1 내지 제4 스위치들(MN1 내지 MN4)은 모두 턴 오프될 수 있고, 제1 내지 제4 발광 소자 어레이들(LED1 내지 LED4)은 모두 턴 오프되어 소등될 수 있고, 발광부(101)에 흐르는 전류(I_{IN})는 0일 수 있다.
- [0075] 예컨대, 제1 전압 레벨(V_{LED1})은 한 개의 발광 소자 어레이(예컨대, LED1)를 동작시킬 수 있는 동작 전압과 동일할 수 있다.
- [0076] 정류 신호(V_{IN})가 제1 전압 레벨(V_{LED1}) 이상이고 제2 전압 레벨($V_{LED1} + V_{LED2}$) 미만인 제1 구간에서는 제1 증폭 신호(CS1)는 하이 레벨이고, 제2 내지 제4 증폭 신호들(CS2 내지 CS4)은 로우 레벨(low level)일 수 있고, 제1 스위치(MN1)는 턴 온될 수 있고, 제2 내지 제4 스위치들(MN2 내지 MN4)은 턴 오프될 수 있고, 제1 발광 소자 어레이(LED1)은 턴 온되고, 제2 내지 제4 발광 소자 어레이들(LED2 내지 LED4)은 턴 오프될 수 있다. 이때, 발광부(101)의 제1 발광 소자 어레이(LED1)에 흐르는 전류($I_{IN} = I_{LED1}$)는 제1 기준 전압(VREF1)을 센싱 저항(R_{SENSE})으로 나눈 값에 K배일 수 있다.
- [0077] 예컨대, 제2 전압 레벨($V_{LED1} + V_{LED2}$)은 두 개의 발광 소자 어레이(예컨대, LED1 및 LED2)를 동작시킬 수 있는 동작 전압과 동일할 수 있다.
- [0078] 정류 신호(V_{IN})가 제2 전압 레벨($V_{LED1} + V_{LED2}$) 이상이고 제3 전압 레벨($V_{LED1} + V_{LED2} + V_{LED3}$) 미만인 제2 구간에서는 제2 증폭 신호(CS2)는 하이 레벨이고, 나머지 증폭 신호들(CS1, CS3 내지 CS4)은 로우 레벨(low level)일 수 있고, 제2 스위치(MN2)는 턴 온될 수 있고, 나머지 스위치들(MN1, MN3 내지 MN4)은 턴 오프될 수 있고, 제1 및 제2 발광 소자 어레이들(LED1, LED2)은 턴 온되고, 제3 내지 제4 발광 소자 어레이들(LED3, LED4)은 턴 오프될 수 있다. 이때, 발광부(101)의 제1 및 제2 발광 소자 어레이들(LED1, LED2)에 흐르는 전류($I_{IN} = I_{LED2}$)는 제2 기준 전압(VREF2)을 센싱 저항(R_{SENSE})으로 나눈 값에 K배일 수 있다.
- [0079] 정류 신호(V_{IN})가 제3 전압 레벨($V_{LED1} + V_{LED2} + V_{LED2}$) 이상이고 제4 전압 레벨($V_{LED1} + V_{LED2} + V_{LED3} + V_{LED4}$) 미만인 제3 구간에서는 제3 증폭 신호(CS3)는 하이 레벨이고, 나머지 증폭 신호들(CS1, CS2, CS4)은 로우 레벨일 수 있고, 제3 스위치(MN3)는 턴 온될 수 있고, 나머지 스위치들(MN1, MN2, MN4)은 턴 오프될 수 있고, 제1 내지 제3 발광 소자 어레이들(LED1 내지 LED3)은 턴 온되고, 제4 발광 소자 어레이(LED4)은 턴 오프될 수 있다. 이때, 발광부(101)의 제1 내지 제3 발광 소자 어레이들(LED1 내지 LED3)에 흐르는 전류($I_{IN} = I_{LED3}$)는 제3 기준 전압(VREF3)을 센싱 저항(R_{SENSE})으로 나눈 값에 K배일 수 있다.
- [0080] 정류 신호(V_{IN})가 제4 전압 레벨($V_{LED1} + V_{LED2} + V_{LED2} + V_{LED4}$) 이상인 제4 구간에서는 제4 증폭 신호(CS4)는 하이 레벨이고, 나머지 증폭 신호들(CS1 내지 CS3)은 로우 레벨일 수 있고, 제4 스위치(MN4)는 턴 온될 수 있고, 나머지 스위치들(MN1 내지 MN3)은 턴 오프될 수 있고, 제1 내지 제4 발광 소자 어레이들(LED1 내지 LED4)은 모두 턴 온될 수 있다. 이때, 발광부(101)의 제1 내지 제4 발광 소자 어레이들(LED1 내지 LED4)에 흐르는 전류($I_{IN} = I_{LED4}$)는 제4 기준 전압(VREF4)을 센싱 저항(R_{SENSE})으로 나눈 값에 K배일 수 있다.
- [0081] 도 1에서 전류 센싱 회로(132)가 생략되고, 제1 노드(N1)가 제2 노드(N2)에 접속된 경우(이하 "경우 1(CASE1)"이라 한다), 발광부(101)에 흐르는 전류, 및 제1 노드(N1)의 전압, 센싱 저항에서의 소모되는 전력에 대해서 설명한다.
- [0082] 제1 내지 제4 구간들 각각에서 발광부(101)에 흐르는 전류는 실시 예에 따른 발광부(101)에 흐르는 전류(V_{IN})의 K분의 1배일 수 있다. 또한 제1 내지 제4 구간들 각각에서 제1 노드(N1)의 전압은 각 구간에 대응하는 기준 전압과 동일할 수 있다.
- [0083] 또한 제1 내지 제4 구간들 각각에서 센싱 저항(R_{SENSE})의 소모 전력은 센싱 저항(R_{SENSE})의 전압(V_{SENSE})의 제곱을 센싱 저항(R_{SENSE})으로 나눈 값일 수 있다. 또한 발광부(101)를 동작시키기 위한 정류 신호(V_{IN})의 전압은 제1 발광 소자 어레이(LED1)의 동작 전압(V_{LED1}), 제1 스위치(MN1)의 드레인-소스 간의 전압, 및 센싱 저항(R_{SENSE})의 전

압(V_{SENSE})의 합보다 크거나 동일할 수 있다.

- [0084] 도 2는 실시 예에 따른 정류 신호(V_{IN}), 발광부(101)에 흐르는 전류(I_{IN}), 제1 노드(N1)의 전압(V_{cs}), 및 센싱 저항(R_{SENSE})의 양단 전압(V_{SENSE})에 대한 시뮬레이션 결과를 나타낸다.
- [0085] 도 2의 시뮬레이션 조건은 다음과 같다. 교류 전원부(110)로부터 공급되는 교류 신호(VAC)의 실효치는 220V이고, 교류 신호(VAC)의 주파수는 60Hz이고, 제1 전압(VDD)은 12V이고, 센싱 저항의 저항값은 20K Ω 이고 제1 전류 미러(162)의 K는 2000이고, 제1 기준 전압(VREF1)은 0.4V이고, 제2 기준 전압(VREF2)은 0.8V이고, 제3 기준 전압(VREF3)은 1.2V이고, 제4 기준 전압(VREF3)은 1.6V이다.
- [0086] 도 2를 참조하면, 실시 예는 정류 신호(V_{IN})의 레벨에 따른 각 구간 동안 발광부(101)에 흐르는 전류(V_{IN})를 안정적으로 발생시키는 것을 확인할 수 있다. 또한 센싱 저항의 전압(V_{SENSE})과 비교할 때, 제1 노드(N1)의 전압은 약 200mV 이하의 낮은 전압 하락을 갖는 것을 알 수 있다.
- [0087] 도 3은 실시 예에 따른 조명 장치(100)에서 발광부(101)의 제1 발광 소자 어레이(LED1)가 턴 온될 때, 제1 발광 소자 어레이(LED1)의 전류 오차를 나타낸다.
- [0088] 여기서 제1 발광 소자 어레이(LED1)의 전류 오차는 제1 발광 소자 어레이(LED1)에 흘러야 할 이상적인 전류와 제1 발광 소자 어레이(LED1)에 실제로 흐르는 전류 간의 오차일 수 있다.
- [0089] 도 3을 참조하면, 전류 범위가 10mA에서 160mA일 때, 전류 오차의 범위는 0.7 ~ 1.6%이기 때문에, 실시 예는 높은 전류 정확도를 갖는 것을 알 수 있다.
- [0090] "경우 1(CASE1)"과 비교할 때, 실시 예는 전류 센싱 회로(132)에 의하여 센싱 저항(R_{SENSE})에 흐르는 전류의 세기를 줄일 수 있고, 센싱 저항(R_{SENSE})에 의하여 발생하는 전압 드롭(voltage drop)을 낮출 수 있어 센싱 저항(R_{SENSE})에서 소모되는 전력을 줄일 수 있다.
- [0091] 또한 수학적 1에서 설명한 제1 트랜지스터(M1)에 대한 등가적인 온 저항(R_{ON})의 저항값은 센싱 저항(R_{SENSE})의 저항값보다 작을 수 있다. 따라서 실시 예에서 발광부(101)를 동작시키기 위한 정류 신호(V_{IN})의 전압은 "경우 1(CASE1)"보다 작을 수 있다.
- [0092] 도 5는 다른 실시 예에 따른 발광 소자 구동 장치(102A)를 포함하는 조명 장치(200)의 구성도를 나타낸다. 도 1과 동일한 도면 부호는 동일한 구성 요소를 나타내며, 동일한 구성에 대해서는 설명을 간략하게 하거나 생략한다.
- [0093] 도 5를 참조하면, 조명 장치(200)는 발광부(101), 및 발광부(101)의 동작을 제어하는 발광 소자 구동 장치(102A)를 포함한다.
- [0094] 발광 소자 구동 장치(102A)는 교류 전원부(110), 정류부(120), 센싱 저항(R_{SET}), 및 제어부(130A)를 포함할 수 있다.
- [0095] 제어부(130A)는 복수의 증폭기들(A1 내지 A4)을 포함하는 증폭부, 복수의 스위치들(MN1' 내지 MN4')을 포함하는 스위칭부, 및 역률 보상부(210)를 포함할 수 있다. 도 1에서 증폭기들(A1 내지 A4) 및 스위치들(MN1' 내지 MN4')의 개수는 발광 소자 어레이들의 개수와 동일한 4개이지만, 이에 한정되는 것은 아니며, 2개 이상일 수 있다.
- [0096] 증폭부는 서로 다른 레벨을 갖는 복수의 기준 전압들(VREF1 내지 VREF4) 각각과 제1 노드(N1')의 전압(VN1)을 증폭하고, 증폭한 결과에 따른 증폭 신호들(CS1' 내지 CS4')을 출력한다.
- [0097] 증폭부의 복수의 증폭기들(A1 내지 A4)은 피드백 제어에 의하여 스위칭부의 스위치들(MN1' 내지 MN4')에 정전류를 흐르도록 제어하는 역할을 할 수 있다.
- [0098] 복수의 증폭기들(A1 내지 A4) 각각은 제1 노드(N1')의 전압(VN1)이 입력되는 제1 입력 단자(예컨대, - 입력 단자), 기준 전압들(VREF1 내지 VREF4) 중 대응하는 어느 하나의 기준 전압이 입력되는 제2 입력 단자(예컨대, + 입력 단자), 및 증폭 신호들(CS1' 내지 CS4') 중 대응하는 어느 하나의 증폭 신호를 출력하는 출력 단자를 포함할 수 있다.

- [0099] 복수의 증폭기들(A1 내지 A4)의 제1 입력 단자들(예컨대, - 입력 단자)은 제1 노드(N1')에 공통 접속할 수 있다. 제1 노드(N1')는 센싱 저항(Rset)의 일단, 복수의 증폭기들(A1 내지 A4)의 제1 입력 단자들(예컨대, - 입력 단자), 및 마지막 번째 발광 소자 어레이(LED4)와 연결되는 스위치(MN4')의 일단이 공통 접속되는 노드일 수 있다.
- [0100] 복수의 증폭기들(A1 내지 A4)의 출력 단자들 각각은 스위치들(MN1' 내지 MN4') 중 대응하는 어느 하나의 게이트에 접속될 수 있다. 예컨대, 증폭 신호들(CS1' 내지 CS4') 각각은 스위치들(MN1' 내지 MN4') 중 대응하는 어느 하나의 게이트에 제공될 수 있다.
- [0101] 증폭기들(A1 내지 A4)은 차동 증폭기, 예컨대, 차동 연산 증폭기일 수 있으나, 이에 한정되는 것은 아니다.
- [0102] 스위칭부는 발광 소자 어레이들(LED1 내지 LED4)의 출력단들과 제1 노드(N)를 선택적으로 연결할 수 있다.
- [0103] 복수의 스위치들(MN1' 내지 MN4')은 발광 소자 어레이들(LED1 내지 LED4)과 제1 노드(N1') 사이를 연결하는 통로 역할을 할 수 있다. 복수의 스위치들(MN1' 내지 MN4')은 트랜지스터로 구현될 수 있다. 도 5에는 스위치들(MN1 내지 MN4) 각각이 전계 효과 트랜지스터, 예컨대, NMOS 트랜지스터로 구현되지만, 이에 한정되는 것은 아니다.
- [0104] 복수의 스위치들(MN1' 내지 MN4') 각각은 증폭 신호들(CS1' 내지 CS4') 중 대응하는 어느 하나가 입력되는 게이트(gate), 복수의 발광 소자 어레이들의 출력단들 중 대응하는 어느 하나가 접속되는 드레인(또는 소스), 및 제1 노드(N1')에 접속되는 소스(또는 드레인)를 포함할 수 있다.
- [0105] 센싱 저항(R_{SET})은 제1 노드(N1')와 그라운드 전원(GND) 사이에 연결되며, 전류 정보를 전압 정보로 변환하는 역할을 한다. 예컨대, 센싱 저항(R_{SET})의 일단은 제1 노드(N1')에 연결되고, 센싱 저항(R_{SET})의 타단은 그라운드 전원에 연결될 수 있다.
- [0106] 역률 보상부(210)는 제2 노드(N2')와 그라운드 전원(GND) 사이에 연결되며, 발광부(101)의 역률을 보상하는 역할을 할 수 있고, 플리커(flicker)를 방지하는 역할을 할 수 있다.
- [0107] 제2 노드(N2')는 정류 신호(V_{IN})를 출력하는 정류부(120)의 일단(a), 및 발광부(101)의 입력 단자가 접속하는 노드일 수 있다. 예컨대, 발광부(101)의 입력 단자는 직렬 연결되는 발광 소자 어레이들 중 첫 번째 발광 소자 어레이(LED1)의 양극 단자(+)일 수 있다.
- [0108] 역률 보상부(210)는 정류 신호(V_{IN})의 전압 레벨이 기준 전압 레벨 이상일 때는 제2 노드(N2')로부터 그라운드 전원(GND)으로 흐르는 전류(IC1)로 커패시터(C1)를 충전하고, 정류 신호(V_{IN})의 전압 레벨이 기준 전압 레벨 미만일 때는 제2 노드(N2)를 통하여 발광부(101)로 충전된 커패시터(C1)를 방전시킨다.
- [0109] 역률 보상부(210)는 일단이 제2 노드(N2')와 연결되는 커패시터(C1), 및 커패시터(C1)의 타단과 연결되는 전압 레귤레이터(M4, R1, 212)를 포함한다.
- [0110] 예컨대, 역률 보상부(210)는 커패시터(C1), 트랜지스터(M4), 저항(R1), 및 증폭기(212)를 포함할 수 있다.
- [0111] 커패시터(C1)의 일단은 전압 충전 또는 전압 방전을 위하여 제2 노드(N2')에 연결된다.
- [0112] 트랜지스터(M4)는 커패시터(C1)와 저항 사이에 연결되며, 증폭기(212)의 출력 신호(V_{GATE})에 기초하여 턴 온 또는 턴 오프된다.
- [0113] 저항(R1)은 트랜지스터(M4)와 그라운드 전원(GND) 사이에 연결된다.
- [0114] 증폭기(212)는 저항(R1)과 트랜지스터(M4)가 접속하는 제3 노드(N3)와 연결되는 제1 입력 단자(예컨대, (-) 입력 단자), 기설정된 전압(V_{DC})이 입력되는 제2 입력 단자(예컨대, (+) 입력 단자), 및 트랜지스터(M4)의 게이트와 연결되는 출력 단자를 포함할 수 있다. 기설정된 전압(V_{DC})은 직류 전압일 수 있으며, 충전 전류(IC1)의 세기와 저항(R1)의 저항값에 의하여 설정될 수 있다.
- [0115] 트랜지스터(M4), 증폭기(212), 및 저항(R1)은 제3 노드(N3)에 일정한 전압을 제공하는 전압 레귤레이터(voltage regulator)의 기능을 수행할 수 있다.
- [0116] 도 6은 정류 신호(V_{IN}), 발광부(101)에 흐르는 전류(I_{IN}), 및 역률 보상부(210)의 증폭기(M4)의 출력 전압(V_{GAT}

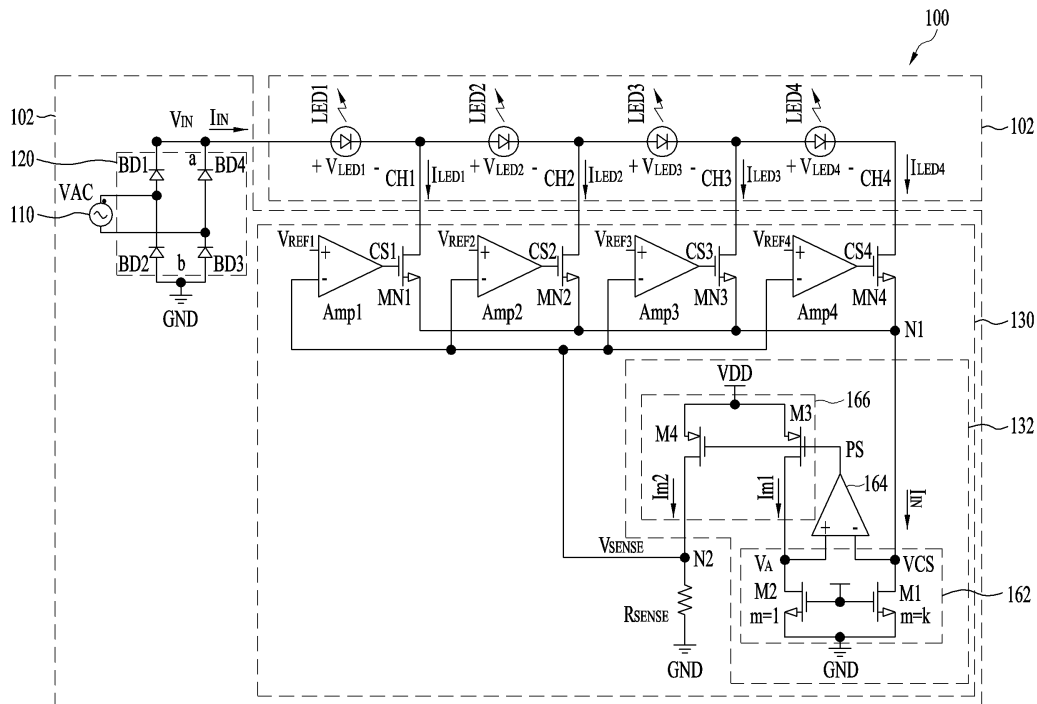
e)을 나타낸다.

- [0117] 도 6을 참조하면, 정류 신호(V_{IN})의 전압 레벨이 기준 전압 레벨 이상인 구간에서는 트랜지스터(M4), 증폭기(212), 및 저항(R1)으로 이루어지는 전압 레귤레이터에 의하여 커패시터(C1)는 제2 노드(N2')에서 저항(R1)으로 흐르는 전류(IC1)에 의하여 충전 동작(Charging operation)을 수행할 수 있다. 예컨대, 기준 전압 레벨은 정류 신호(V_{IN})의 최대치의 2분의 1인 전압일 수 있으나, 이에 한정되는 것은 아니다. 충전 동작 구간에서 제1 커패시터(C1)를 충전시키는 전류(IC1)의 세기는 기설정된 전압(V_{DC})을 저항(R1)으로 나눈 값일 수 있다.
- [0118] 정류 신호(V_{IN})의 전압 레벨이 기준 전압 레벨 미만인 구간에서는 증폭기(212)의 출력 전압(V_{GATE})이 하이 레벨(high level)이 되어 트랜지스터(M4)가 턴 온되기 때문에, 커패시터(C1)에 충전된 전류(IC1)가 발광부(101)로 방전하는 방전 동작(discharging operation)이 수행될 수 있다.
- [0119] 도 7은 실시 예에 따른 정류 신호(V_{IN}), 발광부(101)에 흐르는 전류(I_{IN}), 커패시터(C1)에 흐르는 전류(IC1), 및 증폭기(M4)의 출력 전압(V_{GATE})에 대한 시뮬레이션 결과를 나타낸다.
- [0120] 도 7의 시뮬레이션 조건은 다음과 같다. 교류 전원부(110)로부터 공급되는 교류 신호(VAC)의 실효치는 220V이고, 교류 신호(VAC)의 주파수는 60Hz이고, 커패시터의 커패시턴스는 2.2 마이크로 패럿(microfarad, μF)이고, 저항(R1)의 저항값은 80 Ω 이고, 기설정된 전압(V_{DC})은 0.8V이다.
- [0121] 도 7을 참조하면, 정류 신호(VIN)의 전압 레벨이 기준 전압 레벨(예컨대, $V_{peak}/2 =$ 약 150V) 이상인 구간에서는 커패시터(C1)에는 약 10mA의 전류가 충전될 수 있다. 반면에, 정류 신호(VIN)의 전압 레벨이 기준 전압 레벨(예컨대, $V_{peak}/2 =$ 약 150V) 미만인 구간에서는 증폭기(M4)의 출력 전압(V_{GATE})이 로우 레벨에서 하이 레벨로 천이하고, 커패시터(C1)로부터 약 20mA의 전류가 발광부(101)로 방전되기 때문에, 밸리 존(Valley Zone) 또는 방전 구간에서 정류 신호(V_{IN})의 전압 레벨은 거의 기준 전압 레벨을 유지할 수 있다. 실질적으로 방전 구간에서 정류 신호(V_{IN})의 전압 레벨의 기울기는 매우 작게 감소하는 경향을 보일 수 있다.
- [0122] 실시 예에 따른 역률 보상부(210)는 트랜지스터(M4), 증폭기(212), 및 저항(R1)으로 이루어지는 전압 레귤레이터를 포함하는 능동형 밸리 필 회로(Valley Fill Circuit)일 수 있다.
- [0123] 제2 노드(N2')에 연결된 역률 보상부(210)가 생략된 경우(이하 "경우 2(CASE2)"라 한다), 발광부(101)는 깜박거림(flicker)이 발생할 수 있다. 이는 정류 신호(V_{IN})의 전압 레벨이 제1 전압 레벨(V_{LED1}) 미만일 때에는 발광부(101)가 모두 소등되기 때문이다. 이러한 깜박거림은 눈의 피로, 시력 저하, 두통 등을 유발할 수 있다.
- [0124] LED를 사용하는 조명 장치의 플리커 특성은 플리커 데이터 표기 지수를 통하여 평가될 수 있다.
- [0125] 도 9는 플리커 데이터 표기 지수 설명을 위한 LED 조명 장치의 광량을 나타낸다.
- [0126] 도 9를 참조하면, 퍼센트 플리커(percent flicker)는 최대값(A)과 최소값(B)의 차이(A-B)를 최대값(A)과 최소값(B)의 합(A+B)으로 나눈 값의 백분율(%)일 수 있다. 여기서 최대값(A)은 한 사이클에서 LED 조명 장치의 광량의 최대값일 수 있고, 최소값(B)은 한 사이클에서 LED 조명 장치의 광량의 최소값일 수 있다.
- [0127] 또한 플리커 지수(Flicker Index)는 제1 영역(Area1)을 제1 영역(Area1)과 제2 영역(Area2)의 합(Area1+Area2)으로 나눈 값($Area1/(Area1+Area2)$)일 수 있다.
- [0128] 여기서 제1 영역(Area1)은 평균 광 출력(Average light output)보다 큰 광량을 갖는 영역일 수 있고, 제2 영역(Area2)은 평균 광 출력(Average light output)보다 적은 광량을 갖는 영역일 수 있다.
- [0129] LED 조명 장치의 퍼센트 플리커(percent flicker) 및 플리커 지수(Flicker Index)가 낮을수록 플리커 특성이 양호할 수 있다.
- [0130] LED 조명 장치의 광량은 LED에 흐르는 전류에 비례하기 때문에 전류를 이용하여 평가할 수 있다. 따라서 LED에 흐르는 전류의 리플(ripple)이 작으면 광량이 일정해지기 때문에 플리커 특성이 좋아질 수 있다. 이러한 플리커 특성을 개선하기 위해서는 "경우 2(CASE2)"에서 제2 노드(N2')에 커패시터를 연결하는 것이다. 다만 "경우 2(CASE2)"의 제2 노드(N2')에 커패시터를 연결할 경우, 높은 역률 성능을 가질 수 없는 단점이 있다.
- [0131] "경우 2(CASE2)"의 역률 성능을 개선하기 위하여, "경우 2(CASE2)"의 제2 노드(N2')에 2개의 커패시터들과 3개

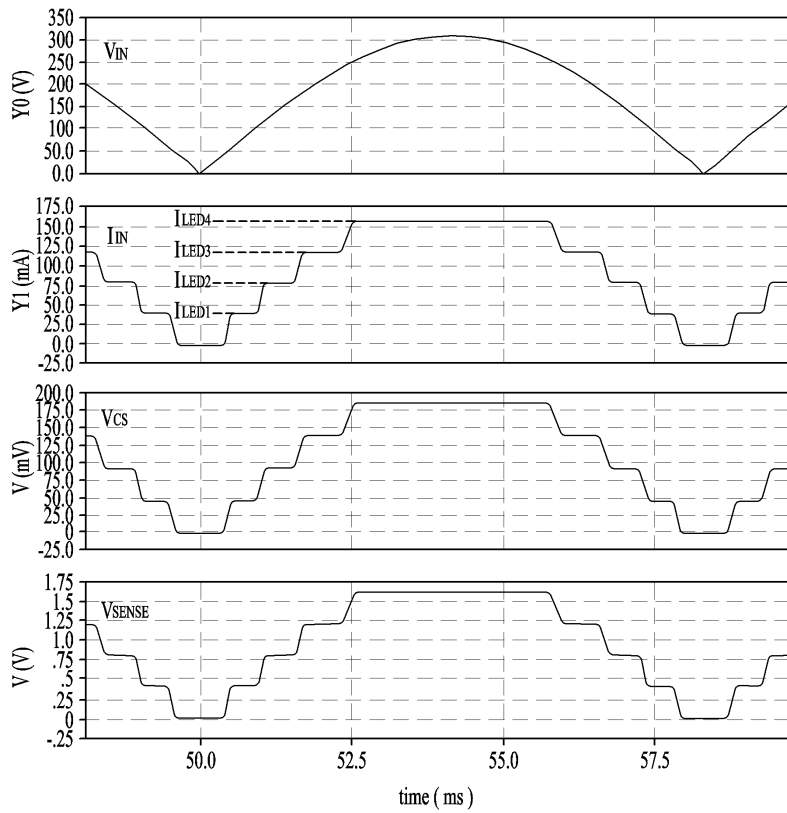
- 110: 교류 전원부
- 120: 정류부
- 130: 제어부
- 132: 전류 센싱 회로
- Amp1 내지 Amp4: 증폭기들
- MN1 내지 MN4: 스위치들
- 162: 제1 전류 미러
- 164: 증폭기
- 166: 제2 전류 미러
- 210: 역률 보상부
- 112: 증폭기.

도면

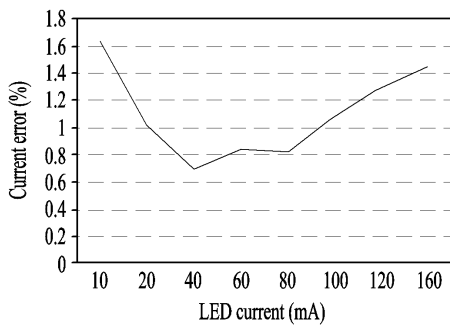
도면1



도면2



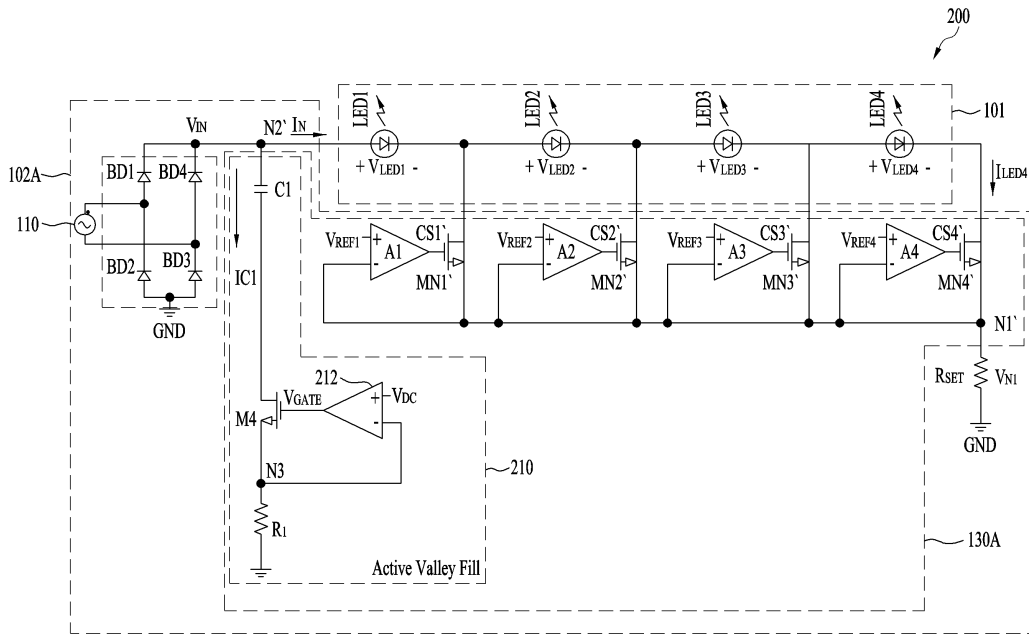
도면3



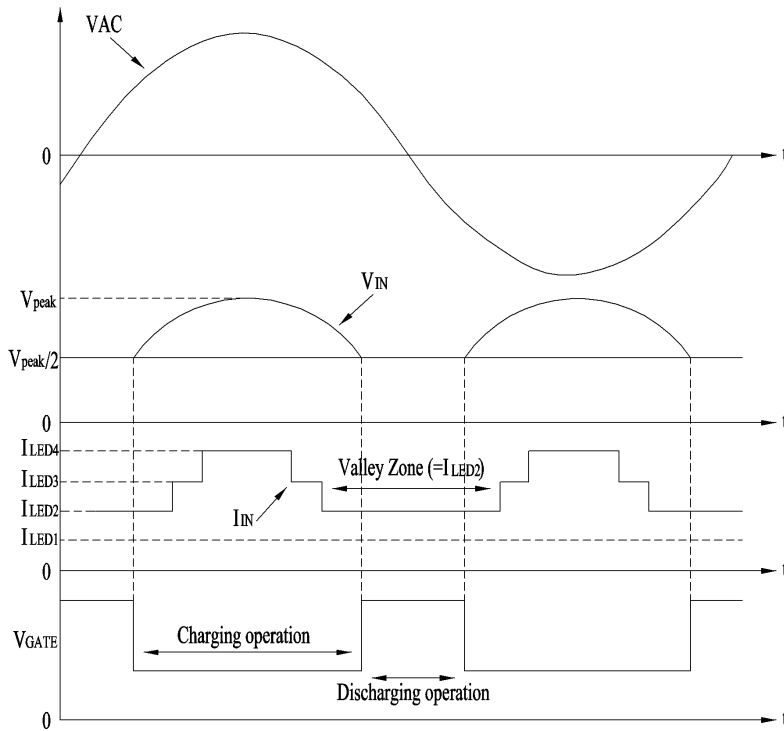
도면4

Condition	LED Current (=I _{IN})
V _{IN} < V _{LED1}	0
1구간 : V _{LED1} ≤ V _{IN} < (V _{LED1} + V _{LED2})	$I_{LED1} = V_{REF1} \times \frac{K}{R_{SENSE}}$
2구간 : (V _{LED1} + V _{LED2}) ≤ V _{IN} < (V _{LED1} + V _{LED2} + V _{LED3})	$I_{LED2} = V_{REF2} \times \frac{K}{R_{SENSE}}$
3구간 : (V _{LED1} + V _{LED2} + V _{LED3}) ≤ V _{IN} < (V _{LED1} + V _{LED2} + V _{LED3} + V _{LED4})	$I_{LED3} = V_{REF3} \times \frac{K}{R_{SENSE}}$
4구간 : V _{LED1} + V _{LED2} + V _{LED3} + V _{LED4} ≤ V _{IN}	$I_{LED4} = V_{REF4} \times \frac{K}{R_{SENSE}}$

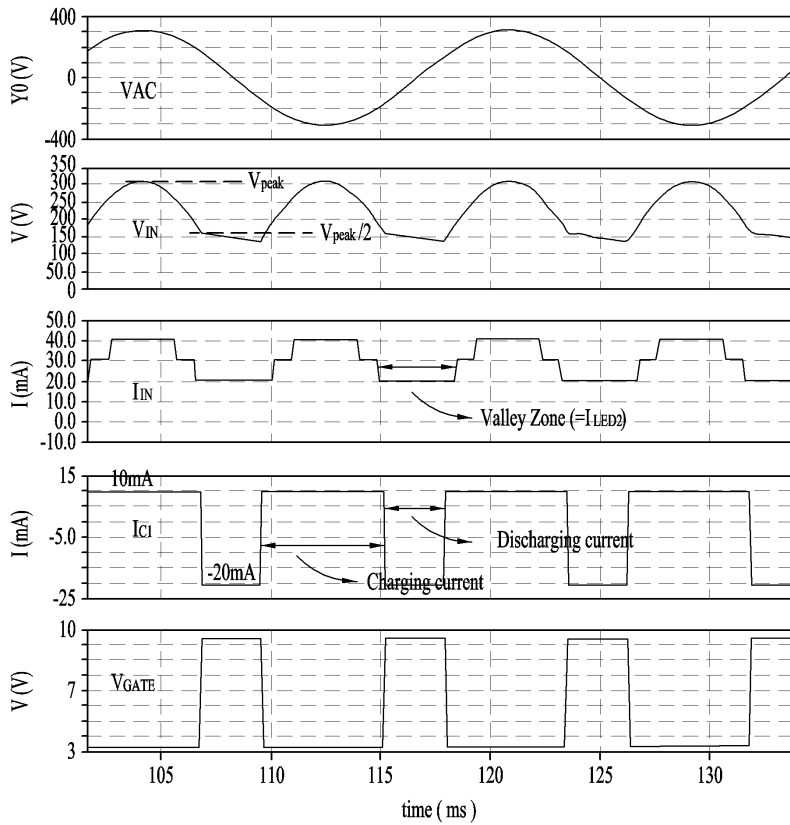
도면5



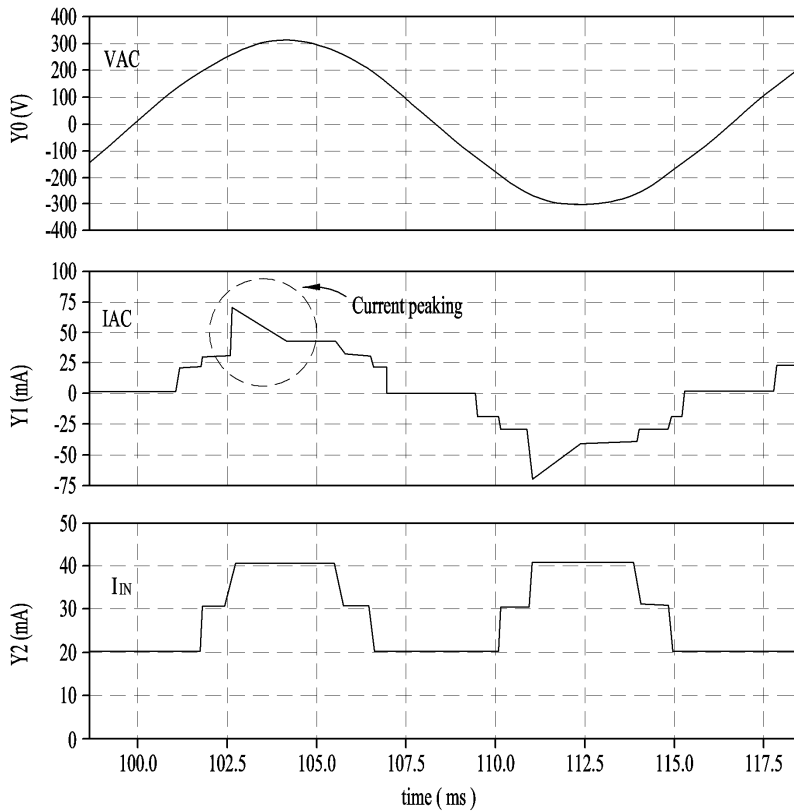
도면6



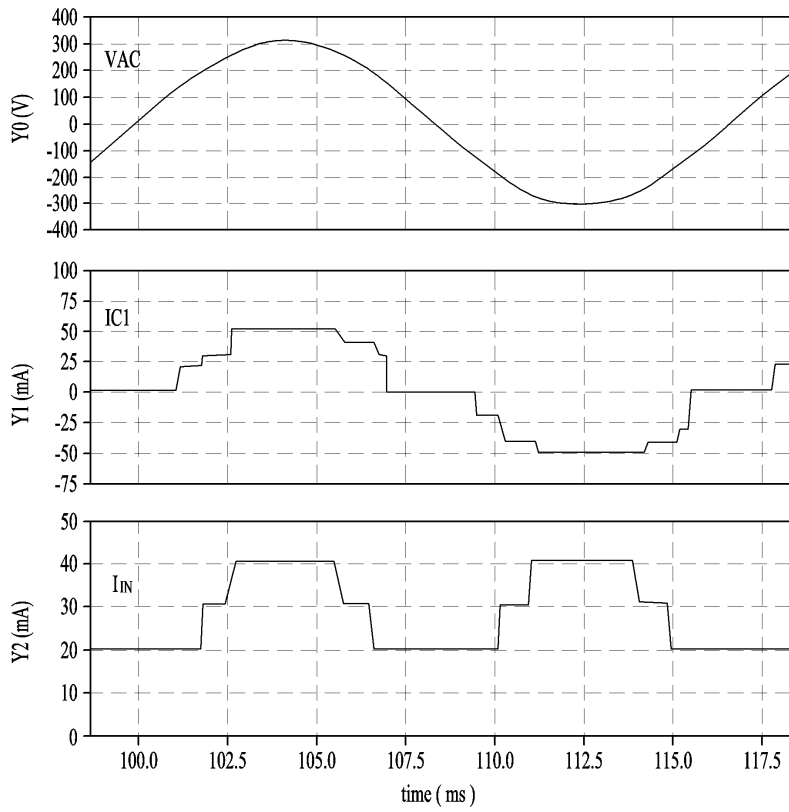
도면7



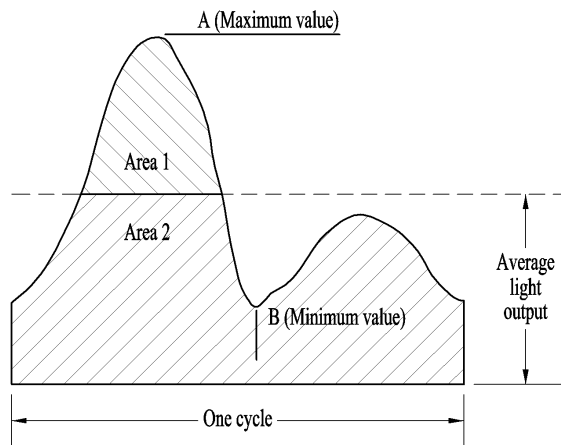
도면8a



도면8b



도면9



도면10

	PF(%)	THD(%)	Percent Flicker(%)	Flicker Index(%)
경우2 (CAE2)	99.56	9.6	99.99	0.32
경우3 (CAE3)	95.01	31.04	59.74	0.25
실시예	97.06	25.03	59.74	0.25