

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5615639号
(P5615639)

(45) 発行日 平成26年10月29日 (2014. 10. 29)

(24) 登録日 平成26年9月19日 (2014. 9. 19)

(51) Int. Cl.	F I
H O 1 L 27/32 (2006. 01)	G O 9 F 9/30 3 6 5
G O 9 F 9/30 (2006. 01)	H O 1 L 29/78 6 1 2 B
H O 1 L 29/786 (2006. 01)	H O 1 L 29/78 6 1 8 B
H O 1 L 21/336 (2006. 01)	H O 1 L 29/78 6 1 7 N
H O 1 L 51/50 (2006. 01)	H O 1 L 29/78 6 1 6 U
請求項の数 4 (全 70 頁) 最終頁に続く	

(21) 出願番号	特願2010-207657 (P2010-207657)	(73) 特許権者	000153878
(22) 出願日	平成22年9月16日 (2010. 9. 16)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2011-85923 (P2011-85923A)		神奈川県厚木市長谷398番地
(43) 公開日	平成23年4月28日 (2011. 4. 28)	(72) 発明者	江口 晋吾
審査請求日	平成25年8月26日 (2013. 8. 26)		栃木県栃木市都賀町升塚161-2 アド
(31) 優先権主張番号	特願2009-215053 (P2009-215053)		バンスト フィルム デバイス インク
(32) 優先日	平成21年9月16日 (2009. 9. 16)		株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	及川 欣聡
			栃木県栃木市都賀町升塚161-2 アド
			バンスト フィルム デバイス インク
			株式会社内
		(72) 発明者	岡崎 健一
			栃木県栃木市都賀町升塚161-2 アド
			バンスト フィルム デバイス インク
			株式会社内
		最終頁に続く	

(54) 【発明の名称】 発光装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板上に剥離層を形成し、
 前記剥離層上に、第1のトランジスタ、第2のトランジスタ、第1の端子、及び第2の端子を形成し、
 前記第1のトランジスタと電氣的に接続された第1の電極層を形成し、
 前記剥離層を用いて、前記第1のトランジスタと、前記第2のトランジスタと、前記第1の電極層とを前記第1の基板から第2の基板上に転置し、
 前記第2の基板に転置された、前記第1のトランジスタと、前記第2のトランジスタと、前記第1の電極層とを第3の基板上に転置し、
 前記第3の基板上に転置された、前記第1の電極層上に隔壁と、前記隔壁上及び前記第1の電極層上にE L層を形成し、
 前記E L層上に第2の電極層を形成し、
 前記第1のトランジスタ及び前記第2のトランジスタは、酸化物半導体層を有し、
 前記第3の基板は可撓性を有し、
 前記第1の端子は、前記第1のトランジスタのゲート電極及び前記第2のトランジスタのゲート電極と同工程で形成され、
 前記第2の端子は、前記第1のトランジスタのソース電極又はドレイン電極、及び前記第2のトランジスタのソース電極又はドレイン電極と同工程で形成されることを特徴とする発光装置の作製方法。

【請求項 2】

請求項 1 において、

前記第 2 の電極層上に可撓性を有する金属基板を設けることを特徴とする発光装置の作製方法。

【請求項 3】

請求項 1 又は請求項 2 において、前記酸化物半導体層に脱水化または脱水素化の加熱処理を行うことを特徴とする発光装置の作製方法。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、前記酸化物半導体層と接してスパッタ法で形成される酸化珪素膜、または、酸化アルミニウム膜を形成することを特徴とする発光装置の作製方法。

10

【発明の詳細な説明】**【技術分野】****【0001】**

有機化合物を含む層を発光層とする発光装置およびその作製方法に関する。例えば、有機発光素子を有する発光表示装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、発光装置などの電気光学装置、半導体回路及び電子機器は全て半導体装置である。

20

【背景技術】**【0003】**

薄型軽量、高速応答性、直流低電圧駆動などの特徴を有する有機化合物を発光体として用いた発光素子は、次世代のフラットパネルディスプレイや、次世代の照明への応用が検討されている。特に、発光素子をマトリクス状に配置した表示装置は、従来の液晶表示装置と比較して、視野角が広く視認性が優れる点に優位性があると考えられている。

【0004】

発光素子の発光機構は、一对の電極間に EL 層を挟んで電圧を印加することにより、陰極から注入された電子および陽極から注入された正孔が EL 層の発光中心で再結合して分子励起子を形成し、その分子励起子が基底状態に緩和する際にエネルギーを放出して発光すると言われている。励起状態には一重項励起と三重項励起が知られ、発光はどちらの励起状態を経ても可能であると考えられている。

30

【0005】

発光素子を構成する EL 層は、少なくとも発光層を有する。また、EL 層は、発光層の他に、正孔注入層、正孔輸送層、電子輸送層、電子注入層などを有する積層構造とすることもできる。

【0006】

また、半導体特性を示す材料として金属酸化物が注目されている。半導体特性を示す金属酸化物としては、例えば、酸化タングステン、酸化錫、酸化インジウム、酸化亜鉛などがあり、このような半導体特性を示す金属酸化物をチャネル形成領域とする薄膜トランジスタが既に知られている（特許文献 1 及び特許文献 2）。

40

【0007】

また、酸化物半導体を適用した TFT は、電界効果移動度が高い。そのため、当該 TFT を用いて、表示装置などの駆動回路を構成することもできる。

【先行技術文献】**【特許文献】****【0008】**

【特許文献 1】特開 2007-123861 号公報

【特許文献 2】特開 2007-96055 号公報

【発明の概要】

50

【発明が解決しようとする課題】

【0009】

酸化物半導体膜を用いる薄膜トランジスタは、動作速度が速く、製造工程が比較的簡単であり、十分な信頼性を有することが求められている。

【0010】

酸化物半導体膜を用いる薄膜トランジスタにおいて、動作特性や信頼性を向上させることを課題の一つとする。

【0011】

特に、駆動回路部に用いられる薄膜トランジスタの動作速度は、速い方が好ましい。

【0012】

例えば、薄膜トランジスタのチャネル長（L）を短くする、またはチャネル幅（W）を広くすると動作速度が速くなる。しかし、チャネル長（L）を短くすると、スイッチング特性、例えばオンオフ比が小さくなる問題がある。また、チャネル幅（W）を広くすると薄膜トランジスタ自身の容量負荷を上昇させる問題がある。

【0013】

従って、チャネル長が短くとも、安定した電気特性を有する薄膜トランジスタを備えた発光装置を提供することも課題の一とする。

【0014】

また、絶縁表面上に複数の異なる回路を形成する場合、例えば、画素部と駆動回路部を同一基板上に形成する場合には、画素部に用いられる薄膜トランジスタは、優れたスイッチング特性、例えばオンオフ比が大きいことが要求され、駆動回路部に用いられる薄膜トランジスタは動作速度が速いことが要求される。特に、表示装置の解像度が高いほど、表示画像の書き込み時間が短くなるため、駆動回路部に用いられる薄膜トランジスタの動作速度は速いことが好ましい。

【0015】

酸化物半導体膜を用いる薄膜トランジスタの電気特性のバラツキを低減することも課題の一つとする。

【0016】

酸化物半導体膜を用いる薄膜トランジスタを有する発光装置に可撓性を付与することを課題の一つとする。

【課題を解決するための手段】

【0017】

発光素子及び酸化物半導体層を含む薄膜トランジスタを可撓性基板上に設け、可撓性を有する発光装置を作製する。

【0018】

可撓性基板上に発光素子及び酸化物半導体層を含む薄膜トランジスタを直接作製してもよいし、他の作製基板に発光素子及び酸化物半導体層を含む薄膜トランジスタを作製し、その後可撓性基板に剥離、転置してもよい。なお、作製基板から可撓性基板に剥離、転置するために、作製基板と発光素子及び酸化物半導体層を含む薄膜トランジスタとの間に剥離層を設ける。

【0019】

可撓性基板としては、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリルニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート樹脂（PC）、ポリエーテルスルホン樹脂（PES）、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、などを好適に用いることができる。可撓性基板として繊維体に有機樹脂が含浸された構造体（いわゆるプリプレグ）を用いてもよい。

【0020】

また、可撓性を有する程度に薄くフィルム化した金属基板を用いてもよい。金属基板は光を取り出さない側に設ける。金属基板を構成する材料としては特に限定はないが、アルミ

10

20

30

40

50

ニウム、銅、ニッケルやアルミニウム合金若しくはステンレスなどの金属の合金などを好適に用いることができる。

【0021】

本発明の発光装置の一形態は、同一可撓性基板上に駆動回路用薄膜トランジスタを含む駆動回路部と、画素用薄膜トランジスタを含む画素部とを有し、駆動回路用薄膜トランジスタ及び画素用薄膜トランジスタはゲート電極層と、ゲート電極層上のゲート絶縁層と、ゲート絶縁層上の酸化物半導体層と、酸化物半導体層上のソース電極層及びドレイン電極層と、酸化物半導体層、ソース電極層及びドレイン電極層上に酸化物半導体層の一部と接する酸化物絶縁層を有し、画素部において酸化物絶縁層上にカラーフィルタ層、カラーフィルタ層上に画素用薄膜トランジスタと電氣的に接続する第1の電極層、EL層、第2の電極層の積層が設けられ、駆動回路用薄膜トランジスタにおいて、酸化物絶縁層上にゲート電極層及び酸化物半導体層と重なる導電層が設けられ、ゲート電極層、ソース電極層及びドレイン電極層は金属導電膜である。

10

【0022】

本発明の発光装置の他の一形態は、同一可撓性基板上に駆動回路用薄膜トランジスタを含む駆動回路部と、画素用薄膜トランジスタを含む画素部とを有し、駆動回路用薄膜トランジスタ及び画素用薄膜トランジスタはゲート電極層と、ゲート電極層上のゲート絶縁層と、ゲート絶縁層上の酸化物半導体層と、酸化物半導体層上のソース電極層及びドレイン電極層と、酸化物半導体層、ソース電極層及びドレイン電極層上に酸化物半導体層の一部と接する酸化物絶縁層を有し、画素部において酸化物絶縁層上にカラーフィルタ層、カラーフィルタ層上に画素用薄膜トランジスタと接続電極層を介して電氣的に接続する第1の電極層、EL層、第2の電極層の積層が設けられ、駆動回路用薄膜トランジスタにおいて、酸化物絶縁層上にゲート電極層及び酸化物半導体層と重なる導電層が設けられ、ゲート電極層、ソース電極層及びドレイン電極層は金属導電膜である。

20

【0023】

画素用薄膜トランジスタ及び駆動回路用薄膜トランジスタはボトムゲート構造の逆スタガ型薄膜トランジスタを用いる。画素用薄膜トランジスタ及び駆動回路用薄膜トランジスタはソース電極層及びドレイン電極層との間に露呈した酸化物半導体層に接する酸化物絶縁膜が設けられたチャンネルエッチ型薄膜トランジスタである。

【0024】

駆動回路用薄膜トランジスタは、酸化物半導体層をゲート電極と導電層で挟み込む構成とする。これにより、薄膜トランジスタのしきい値ばらつきを低減させることができ、安定した電気特性を有する薄膜トランジスタを備えた発光装置を提供することができる。導電層は、ゲート電極層と同電位としても良いし、フローティング電位でも良いし、固定電位、例えばGND電位や0Vでもよい。また、導電層に任意の電位を与えることで、薄膜トランジスタのしきい値を制御することができる。

30

【0025】

画素用薄膜トランジスタと画素電極は直接、接して形成されてもよいし、間に接続電極層を介して電氣的に接続されてもよい。接続電極層は、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を主成分とする膜、若しくはそれらの合金膜とを組み合わせた積層膜を用いることができる。

40

【0026】

駆動回路用薄膜トランジスタの酸化物半導体層上に設けられる該導電層、第1の配線（端子または接続電極ともいう）、及び第2の配線（端子または接続電極ともいう）は、画素電極と同工程で酸化インジウム、酸化インジウム酸化スズ合金、酸化インジウム酸化亜鉛合金、または酸化亜鉛などの酸化物導電材料を用いて形成してもよいし、接続電極層と同工程でAl、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を主成分とする膜、若しくはそれらの合金膜などの金属材料を用いて形成してもよい。

【0027】

また、同一基板上に複数種類の発光色の発光素子と、発光素子に電氣的に接続する画素用

50

薄膜トランジスタを形成して表示ディスプレイなどの発光装置を製造することができる。

【0028】

また、白色の発光色の発光素子を複数設け、それぞれの発光素子の発光領域に重なるように光学フィルム、具体的にはカラーフィルタを設けてフルカラーの発光表示装置とすることもできる。なお、ここでカラーフィルタとはブラックマトリクスやオーバーコートを含めた3色のカラーフィルタ層（赤色カラーフィルタ、青色カラーフィルタ、緑色カラーフィルタなど）を備えたフィルム全体を指しているのではなく、一つの色のカラーフィルタを指している。

【0029】

上記構造を実現するための本発明の発光装置の作製方法の一形態は、駆動回路部及び画素部を含む絶縁表面を有する可撓性基板上に金属導電膜を用いてゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層を脱水化または脱水素化した後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層上に金属導電膜を用いてソース電極層及びドレイン電極層を形成し、酸化物半導体層、ソース電極層及びドレイン電極層上に、酸化物半導体層の一部と接する酸化物絶縁層を形成して駆動回路部に駆動回路用薄膜トランジスタ、及び画素部に画素用薄膜トランジスタを形成し、画素部において酸化物絶縁層上にカラーフィルタ層を形成し、カラーフィルタ層上に画素用薄膜トランジスタと電気的に接続する第1の電極層を形成し、第1の電極層上にE L層、E L層上に第2の電極層を形成し、駆動回路部において、駆動回路用薄膜トランジスタのゲート電極層及び酸化物半導体層と重なる酸化物絶縁層上に、第1の電極層と同工程で導電層を形成する。

【0030】

上記構造を実現するための本発明の発光装置の作製方法の他の一形態は、駆動回路部及び画素部を含む絶縁表面を有する可撓性基板上にゲート電極層を形成し、ゲート電極層上に金属導電膜を用いてゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層を脱水化または脱水素化した後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層上に金属導電膜を用いてソース電極層及びドレイン電極層を形成し、酸化物半導体層、ソース電極層及びドレイン電極層上に、酸化物半導体層の一部と接する酸化物絶縁層を形成して駆動回路部に駆動回路用薄膜トランジスタ、及び画素部に画素用薄膜トランジスタを形成し、画素部において酸化物絶縁層上にカラーフィルタ層を形成し、カラーフィルタ層上に画素用薄膜トランジスタと接続電極層を介して電気的に接続する第1の電極層を形成し、第1の電極層上にE L層、E L層上に第2の電極層を形成し、駆動回路部において、駆動回路用薄膜トランジスタのゲート電極層及び酸化物半導体層と重なる酸化物絶縁層上に、接続電極層と同工程で導電層を形成する。

【0031】

上記構造を実現するための本発明の発光装置の作製方法の他の一形態は、駆動回路部及び画素部を含む絶縁表面を有する作製基板上に剥離層を形成し、駆動回路部において剥離層上に酸化物半導体層を有する駆動回路用薄膜トランジスタを形成し、画素部において剥離層上に酸化物半導体層を有する画素用薄膜トランジスタを形成し、画素用薄膜トランジスタと電気的に接続する第1の電極層を形成し、駆動回路用薄膜トランジスタと、画素用薄膜トランジスタと、第1の電極層とを剥離層を用いて作製基板から支持基板へ転置し、支持基板に転置された駆動回路用薄膜トランジスタと、画素用薄膜トランジスタと、第1の電極層とを可撓性基板上に転置し、可撓性基板上に転置された第1の電極層上にE L層を形成し、E L層上に第2の電極層を形成する。

【0032】

上記構造を実現するための本発明の発光装置の作製方法の他の一形態は、駆動回路部及び画素部を含む絶縁表面を有する作製基板上に剥離層を形成し、駆動回路部において剥離層上に酸化物半導体層を有する駆動回路用薄膜トランジスタを形成し、画素部において剥離層上に酸化物半導体層を有する画素用薄膜トランジスタを形成し、画素用薄膜トランジスタ

たと電気的に接続する第1の電極層を形成し、駆動回路用薄膜トランジスタと、画素用薄膜トランジスタと、第1の電極層とを剥離層を用いて作製基板から支持基板へ転置し、支持基板に転置された駆動回路用薄膜トランジスタと、画素用薄膜トランジスタと、第1の電極層とを可撓性基板上に転置し、可撓性基板上に転置された第1の電極層上にEL層を形成し、EL層上に第2の電極層を形成し、第2の電極層上に可撓性の金属基板を設けて駆動回路部及び画素部を可撓性の金属基板によって封止する。

【0033】

なお、前述の発光装置の作製工程におけるフォトリソグラフィ工程において、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたマスク層を用いてエッチング工程を行っても良い。

10

【0034】

多階調マスクを用いて形成されたマスク層は複数の膜厚を有する形状となり、マスク層に対してエッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するマスク層を形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

【0035】

上記構成は、上記課題の少なくとも一つを解決する。

【0036】

20

また、本明細書中で用いる酸化物半導体は、例えば $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) で表記される薄膜を形成し、その薄膜を酸化物半導体層として用いた薄膜トランジスタを作製する。なお、Mは、Ga、Fe、Ni、Mn及びCoから選ばれた一の金属元素または複数の金属元素を示す。例えばMとして、Gaの場合があることその他、GaとNiまたはGaとFeなど、Ga以外の上記金属元素が含まれる場合がある。また、上記酸化物半導体において、Mとして含まれる金属元素の他に、不純物元素としてFe、Niその他の遷移金属元素、または該遷移金属の酸化物が含まれているものがある。本明細書においては、 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) で表記される構造の酸化物半導体層のうち、MとしてGaを含む構造の酸化物半導体を In-Ga-Zn-O 系酸化物半導体とよび、その薄膜を In-Ga-Zn-O 系非単結晶膜とも呼ぶ。

30

【0037】

また、酸化物半導体層に適用する金属酸化物として上記の他にも、 In-Sn-Zn-O 系、 In-Al-Zn-O 系、 Sn-Ga-Zn-O 系、 Al-Ga-Zn-O 系、 Sn-Al-Zn-O 系、 In-Zn-O 系、 Sn-Zn-O 系、 Al-Zn-O 系、 In-O 系、 Sn-O 系、 Zn-O 系の金属酸化物を適用することができる。また上記金属酸化物からなる酸化物半導体層に酸化珪素を含ませてもよい。

【0038】

酸化物半導体は、好ましくはInを含有する酸化物半導体、さらに好ましくは、In、及びGaを含有する酸化物半導体である。酸化物半導体層をI型（真性）とするため、脱水化または脱水素化の工程を経ることは有効である。

40

【0039】

窒素、または希ガス（アルゴン、ヘリウムなど）の不活性気体雰囲気下での加熱処理を行った場合、酸化物半導体層は加熱処理により酸素欠乏型となって低抵抗化、即ちN型化（N⁻化など）され、その後、酸化物半導体層に接する酸化物絶縁膜の形成や、形成後に加熱処理を行うことにより酸化物半導体層を酸素過剰な状態とすることで高抵抗化、即ちI型化されているとも言える。また、酸化物半導体層を酸素過剰な状態とする固相酸化を行っているとも言える。これにより、電気特性が良好で信頼性のよい薄膜トランジスタを有する発光装置を作製し、提供することが可能となる。

【0040】

脱水化または脱水素化は、窒素、または希ガス（アルゴン、ヘリウムなど）の不活性気体

50

雰囲気下での400℃以上750℃以下、好ましくは420℃以上570℃以下の加熱処理を行い、酸化物半導体層の含有水分などの不純物を低減する。また、その後の水(H₂O)の再含浸を防ぐことができる。

【0041】

脱水化または脱水素化の加熱処理は、H₂Oが20ppm以下の窒素雰囲気で行うことが好ましい。また、H₂Oが20ppm以下の超乾燥空気中で行っても良い。

【0042】

脱水化または脱水素化を行った酸化物半導体層は、脱水化または脱水素化後の酸化物半導体層に対してTDSで450℃まで測定を行っても水の2つのピーク、少なくとも300℃付近に現れる1つのピークは検出されない程度の加熱処理条件とする。従って、脱水化または脱水素化が行われた酸化物半導体層を用いた薄膜トランジスタに対してTDSで450℃まで測定を行っても少なくとも300℃付近に現れる水のピークは検出されない。

【0043】

そして、酸化物半導体層に対して脱水化または脱水素化を行う加熱温度Tから、脱水化または脱水素化を行った同じ炉で大気に触れさせることなく、水または水素を再び混入させることが重要である。脱水化または脱水素化を行い、酸化物半導体層を低抵抗化、即ちN型化(N⁻化など)させた後、高抵抗化させてI型とした酸化物半導体層を用いて薄膜トランジスタを作製すると、薄膜トランジスタのしきい値電圧(V_{th})を正の値とすることができ、所謂ノーマリーオフのスイッチング素子を実現できる。薄膜トランジスタのゲート電圧が0Vにできるだけ近かつ、しきい値電圧が正の値でチャネルが形成されることが半導体装置(発光装置)には望ましい。なお、薄膜トランジスタのしきい値電圧が負の値であると、ゲート電圧が0Vでもソース電極とドレイン電極の間に電流が流れる、所謂ノーマリーオンとなりやすい。アクティブマトリクス型の表示装置においては、回路を構成する薄膜トランジスタの電気特性が重要であり、この電気特性が表示装置の性能を左右する。薄膜トランジスタの電気特性の中でも、特にしきい値電圧の値が重要である。電界効果移動度が高くても、しきい値電圧の正の値が高い、或いはしきい値電圧が負の値である場合、回路として制御することが困難である。また、しきい値電圧の絶対値が大きい薄膜トランジスタの場合、駆動電圧が低い状態では薄膜トランジスタとしてのスイッチング機能を果たすことができず、負荷となる恐れがある。nチャネル型の薄膜トランジスタの場合、ゲートに正の電圧を印加してはじめてチャネルが形成され、ドレイン電流が流れ出す事が望ましい。駆動電圧を高くしないとチャネルが形成されない事、また負の電圧状態でもチャネルが形成されてドレイン電流が流れ出す事は、回路に用いられる薄膜トランジスタとしては不向きである。

【0044】

また、加熱温度Tから下げるガス雰囲気は、加熱温度Tまで昇温したガス雰囲気と異なるガス雰囲気に切り替えてもよい。例えば、脱水化または脱水素化を行った同じ炉で大気に触れさせることなく、炉の中を高純度の酸素ガスまたはN₂Oガス、超乾燥エア(露点が-40℃以下、好ましくは-60℃以下)で満たして冷却を行う。

【0045】

脱水化または脱水素化を行う加熱処理によって膜中の含有水分を低減させた後、水分を含まない雰囲気(露点が-40℃以下、好ましくは-60℃以下)下で徐冷(または冷却)した酸化物半導体膜を用いて、薄膜トランジスタの電気特性を向上させるとともに、量産性と高性能の両方を備えた薄膜トランジスタを実現する。

【0046】

本明細書では、窒素、または希ガス(アルゴン、ヘリウムなど)の不活性気体雰囲気下での加熱処理を脱水化または脱水素化のための加熱処理と呼ぶ。本明細書では、この加熱処理によってH₂として脱離させていることのみを脱水素化と呼んでいるわけではなく、H、OHなどを脱離することを含めて脱水化または脱水素化と便宜上呼ぶこととする。

【0047】

窒素、または希ガス(アルゴン、ヘリウムなど)の不活性気体雰囲気下での加熱処理を行

10

20

30

40

50

った場合、酸化物半導体層は加熱処理により酸素欠乏型となって低抵抗化、即ちN型化（N⁻化など）される。

【0048】

また、ドレイン電極層と重なる酸素欠乏型である高抵抗ドレイン領域（HRD（High Resistance Drain）領域とも呼ぶ）が形成される。また、ソース電極層と重なる酸素欠乏型である高抵抗ソース領域（HRS（High Resistance Source）領域とも呼ぶ）が形成される。

【0049】

具体的には、高抵抗ドレイン領域のキャリア濃度は、 $1 \times 10^{18} / \text{cm}^3$ 以上の範囲内であり、少なくともチャンネル形成領域のキャリア濃度（ $1 \times 10^{18} / \text{cm}^3$ 未満）よりも高い領域である。なお、本明細書のキャリア濃度は、室温にてHall効果測定から求めたキャリア濃度の値を指す。

10

【0050】

そして、脱水化または脱水素化した酸化物半導体層の少なくとも一部を酸素過剰な状態とすることで、さらに高抵抗化、即ちI型化させてチャンネル形成領域を形成する。なお、脱水化または脱水素化した酸化物半導体層を酸素過剰な状態とする処理としては、脱水化または脱水素化した酸化物半導体層に接する酸化物絶縁膜のスパッタ法の成膜、または酸化物絶縁膜成膜後の加熱処理、または酸素を含む雰囲気での加熱処理、または不活性ガス雰囲気下で加熱した後に酸素雰囲気で冷却する処理、超乾燥エア（露点が -40°C 以下、好ましくは -60°C 以下）で冷却する処理などによって行う。

20

【0051】

また、脱水化または脱水素化した酸化物半導体層の少なくとも一部（ゲート電極層と重なる部分）をチャンネル形成領域とするため、選択的に酸素過剰な状態とすることで、高抵抗化、即ちI型化させることもできる。脱水化または脱水素化した酸化物半導体層上に接してTiなどの金属電極からなるソース電極層やドレイン電極層を形成し、ソース電極層やドレイン電極層に重ならない露出領域を選択的に酸素過剰な状態としてチャンネル形成領域を形成することができる。選択的に酸素過剰な状態とする場合、ソース電極層に重なる第1の高抵抗ソース領域と、ドレイン電極層に重なる第2の高抵抗ドレイン領域とが形成され、第1の高抵抗ソース領域と第2の高抵抗ドレイン領域との間の領域がチャンネル形成領域となる。即ち、チャンネル形成領域のチャンネル長がソース電極層及びドレイン電極層と自己整合的になる。

30

【0052】

これにより、電気特性が良好で信頼性のよい薄膜トランジスタを有する発光装置を作製し、提供することが可能となる。

【0053】

なお、ドレイン電極層と重畳した酸化物半導体層において高抵抗ドレイン領域を形成することにより、駆動回路を形成した際の信頼性の向上を図ることができる。具体的には、高抵抗ドレイン領域を形成することで、ドレイン電極層から高抵抗ドレイン領域、チャンネル形成領域にかけて、導電性を段階的に変化させようような構造とすることができる。そのため、ドレイン電極層に高電源電位VDDを供給する配線に接続して動作させる場合、ゲート電極層とドレイン電極層との間に高電界が印加されても高抵抗ドレイン領域がバッファとなり局所的な高電界が印加されず、薄膜トランジスタの耐圧を向上させた構成とすることができる。

40

【0054】

また、ドレイン電極層及びソース電極層と重畳した酸化物半導体層において、高抵抗ドレイン領域及び高抵抗ソース領域を形成することにより、駆動回路を形成した際のチャンネル形成領域でのリーク電流の低減を図ることができる。具体的には、高抵抗ドレイン領域を形成することで、ドレイン電極層とソース電極層との間に流れるトランジスタのリーク電流の経路として、ドレイン電極層、ドレイン電極層側の高抵抗ドレイン領域、チャンネル形成領域、ソース電極層側の高抵抗ソース領域、ソース電極層の順となる。このときチャネ

50

ル形成領域では、ドレイン電極層側の高抵抗ドレイン領域よりチャンネル領域に流れるリーク電流を、トランジスタがオフ時に高抵抗となるゲート絶縁層とチャンネル形成領域の界面近傍に集中させることができ、バックチャンネル部（ゲート電極層から離れているチャンネル形成領域の表面の一部）でのリーク電流を低減することができる。

【0055】

また、ソース電極層に重なる高抵抗ソース領域と、ドレイン電極層に重なる高抵抗ドレイン領域は、ゲート電極層の幅にもよるが、ゲート電極層の一部とゲート絶縁層を介して重なり、より効果的にドレイン電極層の端部近傍の電界強度を緩和させることができる。

【0056】

また、酸化物半導体層とソース電極及びドレイン電極の間に、酸化物導電層を形成してもよい。酸化物導電層は、酸化亜鉛を成分として含むものが好ましく、酸化インジウムを含まないものであることが好ましい。例えば、酸化亜鉛、酸化亜鉛アルミニウム、酸窒化亜鉛アルミニウム、酸化亜鉛ガリウムなどを用いることができる。酸化物導電層は、低抵抗ドレイン領域（LRN（Low Resistance N-type conductivity）領域、LRD（Low Resistance Drain）領域とも呼ぶ）としても機能する。具体的には、低抵抗ドレイン領域のキャリア濃度は、高抵抗ドレイン領域（HRD領域）よりも大きく、例えば $1 \times 10^{20} / \text{cm}^3$ 以上 $1 \times 10^{21} / \text{cm}^3$ 以下の範囲内であることが好ましい。酸化物導電層を酸化物半導体層とソース電極及びドレイン電極の間に設けることで、接触抵抗を低減でき、トランジスタの高速動作を実現することができるため、周辺回路（駆動回路）の周波数特性を向上させることができる。

10

20

【0057】

酸化物導電層とソース電極及びドレイン電極を形成するための金属層は、連続成膜が可能である。

【0058】

また、前述した第1の配線及び第2の配線を、LRNもしくはLRDとして機能する酸化物導電層と同材料、及び金属材料によって構成された積層配線としてもよい。金属と酸化物導電層の積層とすることで、下層配線の乗り越えや開口などの段差に対する被覆性が改善し、配線抵抗を下げるができる。また、マイグレーションなどによる配線の局所的な高抵抗化や断線を防ぐ効果も期待できるため、信頼性の高い発光装置を提供することができる。

30

【0059】

また、前述した第1の配線と第2の配線の接続に際しても、酸化物導電層を間に挟んで接続することにより、接続部（コンタクト部）の金属表面に絶縁性酸化物が形成されることによる接触抵抗（コンタクト抵抗）の増大を防ぐことが期待できるため、信頼性の高い発光装置を提供することができる。

【0060】

また、薄膜トランジスタは静電気などにより破壊されやすいため、ゲート線またはソース線に対して、画素部の薄膜トランジスタの保護用の保護回路を同一基板上に設けることが好ましい。保護回路は、酸化物半導体層を用いた非線形素子を用いて構成することが好ましい。

40

【0061】

なお、第1、第2として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

【発明の効果】

【0062】

酸化物半導体層を用い、電気特性や信頼性に優れた薄膜トランジスタを備えた発光装置を実現できる。

【図面の簡単な説明】

50

【0063】

【図1】発光装置を説明する図。

【図2】発光装置の作製方法を説明する図。

【図3】発光装置の作製方法を説明する図。

【図4】発光装置の作製方法を説明する図。

【図5】発光装置の作製方法を説明する図。

【図6】発光装置の作製方法を説明する図。

【図7】発光装置の作製方法を説明する図。

【図8】発光装置の作製方法を説明する図。

【図9】発光装置の作製方法を説明する図。

10

【図10】発光装置を説明する図。

【図11】発光装置を説明する図。

【図12】発光装置のブロック図を説明する図。

【図13】信号線駆動回路の構成を説明する図。

【図14】シフトレジスタの構成を示す回路図。

【図15】シフトレジスタの等価回路図及びシフトレジスタの動作を説明するタイミングチャート。

【図16】発光装置を説明する図。

【図17】発光装置の作製方法を説明する図。

【図18】発光装置の作製方法を説明する図。

20

【図19】発光装置の画素等価回路を説明する図

【図20】発光装置を説明する図。

【図21】発光素子を説明する図。

【図22】発光装置を説明する図。

【図23】電子機器を示す図。

【図24】電子機器を示す図。

【図25】電子機器を示す図。

【図26】電子機器を示す図。

【図27】発光装置を説明する図。

【図28】発光装置の作製方法を説明する図。

30

【図29】発光装置の作製方法を説明する図。

【図30】発光装置の作製方法を説明する図。

【発明を実施するための形態】

【0064】

実施の形態について、図面を用いて詳細に説明する。但し、以下の説明に限定されず、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0065】

40

(実施の形態1)

薄膜トランジスタを含む発光装置、及びその作製工程について、図1乃至図5及び図11を用いて説明する。

【0066】

本発明の一形態である発光装置を図1に示す。図1の発光装置は、可撓性基板100上に、発光素子、薄膜トランジスタ170及び容量147を含む画素部と、薄膜トランジスタ180を含む駆動回路部とが設けられており、さらにゲート配線の端子部には第1の端子121、接続電極120、及び接続用の端子電極128、ソース配線の端子部には第2の端子122及び接続用の端子電極129が設けられている。また、薄膜トランジスタ180及び薄膜トランジスタ170上には酸化物絶縁膜107及び保護絶縁層106が形成さ

50

れている。

【0067】

発光素子は、第1の電極層110、EL層194、及び第2の電極層195の積層によって構成され、薄膜トランジスタ170のドレイン電極層と第1の電極層110とが接して形成されることで、薄膜トランジスタ170と電氣的に接続している。画素部において、保護絶縁層106上にはカラーフィルタ層191が形成され、カラーフィルタ層191はオーバーコート層192で覆われ、さらに保護絶縁層109によって覆われている。第1の電極層110は保護絶縁層109上に形成される。また、各発光素子の間を隔てる隔壁193が薄膜トランジスタ170上に形成されている。

【0068】

駆動回路部において、薄膜トランジスタ180はゲート電極層及び半導体層の上方に導電層111が設けられ、ドレイン電極層165bはゲート電極層と同工程で形成される導電層162と電氣的に接続している。

【0069】

可撓性基板100としては、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリルニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート樹脂（PC）、ポリエーテルスルホン樹脂（PES）、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、などを好適に用いることができる。可撓性基板として繊維体に有機樹脂が含浸された構造体（いわゆるプリプレグ）を用いてもよい。

【0070】

本実施の形態で示す発光装置は可撓性基板100側の面から発光を取り出す下面射出型であるので、可撓性基板100としては透光性を有する基板を用いるが、可撓性基板100とは逆側の面から発光を取り出す上面射出型である場合は可撓性基板100として非透光性の可撓性を有する程度に薄くフィルム化した金属基板を用いてもよい。金属基板は光を取り出さない側に設ける。金属基板を構成する材料としては特に限定はないが、アルミニウム、銅、ニッケルやアルミニウム合金若しくはステンレスなどの金属の合金などを好適に用いることができる。

【0071】

以下、図2乃至5、及び図11を用いて作製方法を詳細に説明する。図1乃至図5は発光装置の断面図に相当する。

【0072】

絶縁表面を有する基板である可撓性基板100上に、導電層を可撓性基板100全面に形成した後、第1のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極（ゲート電極層101、ゲート電極層161、導電層162、容量配線層108、及び第1の端子121）を形成する。図2（A）のように、配線及び電極の端部にテーパ形状が形成されるようにエッチングすると、積層する膜の被覆性が向上するため好ましい。なお、ゲート電極層101、ゲート電極層161はそれぞれゲート配線に含まれる。

【0073】

絶縁表面を有する可撓性基板100に使用することができる可撓性基板であれば大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。

【0074】

下地膜となる絶縁膜を可撓性基板100とゲート電極層101、ゲート電極層161、導電層162、容量配線層108、及び第1の端子121との間に設けてもよい。下地膜は、可撓性基板100からの不純物元素の拡散を防止する機能があり、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0075】

ゲート電極層101、ゲート電極層161、導電層162、容量配線層108、及び第1の端子121の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジウム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0076】

例えば、ゲート電極層101、ゲート電極層161、導電層162、容量配線層108、及び第1の端子121の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、銅層上にモリブデン層が積層された2層の積層構造、銅層上に窒化チタン層若しくは窒化タンタル層が積層された2層の積層構造、窒化チタン層上にモリブデン層が積層された2層の積層構造とすることが好ましい。積層構造として、タングステン層または窒化タングステン層と、アルミニウムと珪素の合金またはアルミニウムとチタンの合金と、窒化チタン層またはチタン層とを積層した構造とすることが好ましい。

10

【0077】

次いで、ゲート電極層101、ゲート電極層161、導電層162、容量配線層108、及び第1の端子121上にゲート絶縁層102を形成する（図2（A）参照）。

【0078】

ゲート絶縁層102は、プラズマCVD法又はスパッタリング法等を用いて、酸化珪素層、窒化珪素層、酸化窒化珪素層、窒化酸化珪素層、又は酸化アルミニウム層を単層で又は積層して形成することができる。例えば、成膜ガスとして、 SiH_4 、酸素及び窒素を用いてプラズマCVD法により酸化窒化珪素層を形成すればよい。ゲート絶縁層102の膜厚は、100nm以上500nm以下とし、積層の場合は、例えば、膜厚50nm以上200nm以下の第1のゲート絶縁層と、第1のゲート絶縁層上に膜厚5nm以上300nm以下の第2のゲート絶縁層の積層とする。

20

【0079】

本実施の形態では、ゲート絶縁層102としてプラズマCVD法により膜厚200nm以下の酸化珪素層を形成する。

【0080】

次いで、ゲート絶縁層102上に、膜厚2nm以上200nm以下の酸化物半導体膜130を形成する（図2（B）参照。）。

30

【0081】

なお、酸化物半導体膜をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層102の表面に付着しているゴミを除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加し、基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、 N_2O などを加えた雰囲気で行ってもよい。また、アルゴン雰囲気に Cl_2 、 CF_4 などを加えた雰囲気で行ってもよい。

【0082】

酸化物半導体膜130は、 In-Ga-Zn-O 系非単結晶膜、 In-Sn-Zn-O 系、 In-Al-Zn-O 系、 Sn-Ga-Zn-O 系、 Al-Ga-Zn-O 系、 Sn-Al-Zn-O 系、 In-Zn-O 系、 Sn-Zn-O 系、 Al-Zn-O 系、 In-O 系、 Sn-O 系、 Zn-O 系の酸化物半導体膜を用いる。本実施の形態では、 In-Ga-Zn-O 系酸化物半導体ターゲットを用いてスパッタ法により成膜する。また、酸化物半導体膜130は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（代表的にはアルゴン）及び酸素雰囲気下においてスパッタ法により形成することができる。また、スパッタ法を用いる場合、 SiO_2 を2重量%以上10重量%以下含むターゲットを用いて成膜を行い、酸化物半導体膜130に結晶化を阻害する SiO_x （ $x>0$ ）を含ませ、後の工程で行う脱水化または脱水素化のための加熱処理の際に結晶化してしまうのを抑制することが好ましい。

40

50

【0083】

ここでは、In、Ga、及びZnを含む酸化物半導体ターゲット ($\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ [mol%]、 $\text{In}:\text{Ga}:\text{Zn}=1:1:0.5$ [atom%]) を用いて、基板とターゲットの間との距離を100mm、圧力0.2Pa、直流(DC)電源0.5kW、アルゴン及び酸素(アルゴン:酸素=30sccm:20sccm、酸素流量比率40%)雰囲気下で成膜する。なお、パルス直流(DC)電源を用いると、ごみが軽減でき、膜厚分布も均一となるため好ましい。In-Ga-Zn-O系非単結晶膜の膜厚は、5nm以上200nm以下とする。本実施の形態では、酸化物半導体膜として、In-Ga-Zn-O系酸化物半導体ターゲットを用いてスパッタ法により膜厚30nmのIn-Ga-Zn-O系非単結晶膜を成膜する。また、In、Ga、及びZnを含む酸化物半導体ターゲットとして、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [atom%]、又は $\text{In}:\text{Ga}:\text{Zn}=1:1:2$ [atom%]の組成比を有するターゲットを用いることもできる。

10

【0084】

スパッタ法にはスパッタ用電源に高周波電源を用いるRFスパッタ法、直流電源を用いるDCスパッタ法があり、さらにパルスのバイアスを与えるパルスDCスパッタ法もある。RFスパッタ法は主に絶縁膜を成膜する場合に用いられ、DCスパッタ法は主に金属膜を成膜する場合に用いられる。

【0085】

また、材料の異なるターゲットを複数設置できる多元スパッタ装置もある。多元スパッタ装置は、同一チャンバーで異なる材料膜を積層成膜することも、同一チャンバーで複数種類の材料を同時に放電させて成膜することもできる。

20

【0086】

また、チャンバー内部に磁石機構を備えたマグネトロンスパッタ法を用いるスパッタ装置や、グロー放電を使わずマイクロ波を用いて発生させたプラズマを用いるECRスパッタ法を用いるスパッタ装置がある。

【0087】

また、スパッタ法を用いる成膜方法として、成膜中にターゲット物質とスパッタガス成分とを化学反応させてそれらの化合物薄膜を形成するリアクティブスパッタ法や、成膜中に基板にも電圧をかけるバイアスパッタ法もある。

30

【0088】

次に、酸化物半導体膜130上に第2のフォトリソグラフィ工程を行い、レジストマスク137を形成し、エッチングにより酸化物半導体膜130及びゲート絶縁層102の不要な部分を除去して、ゲート絶縁層102に、第1の端子121に達するコンタクトホール119と、導電層162に達するコンタクトホール123を形成する(図2(C)参照)。

【0089】

このように、酸化物半導体膜130をゲート絶縁層102全面に積層した状態で、ゲート絶縁層102にコンタクトホールを形成する工程を行うと、ゲート絶縁層102表面にレジストマスクが直接接しないため、ゲート絶縁層102表面の汚染(不純物等の付着など)を防ぐことができる。よって、ゲート絶縁層102と酸化物半導体膜130との界面状態を良好とすることができるため、信頼性向上につながる。

40

【0090】

ゲート絶縁層に直接レジストパターンを形成してコンタクトホールの開口を行っても良い。その場合には、レジストを剥離した後で加熱処理を行い、ゲート絶縁膜表面の脱水化、脱水素化の処理を行うことが好ましい。例えば、不活性ガス雰囲気(窒素、またはヘリウム、ネオン、アルゴン等)下、酸素雰囲気下において加熱処理(400℃以上750℃以下)を行い、ゲート絶縁層内に含まれる水素及び水などの不純物を除去すればよい。

【0091】

次いで、レジストマスク137を除去し、酸化物半導体膜130を第3のフォトリソグラ

50

フィ工程により形成したレジストマスク135a、135bを用いてエッチングして、島状の酸化物半導体層131、132を形成する(図3(A)参照。)。また、島状の酸化物半導体層を形成するためのレジストマスク135a、135bをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0092】

次いで、酸化物半導体層131、132の脱水化または脱水素化を行い、脱水化または脱水素化された酸化物半導体層133、134を形成する(図3(B)参照。)。脱水化または脱水素化を行う第1の加熱処理の温度は、400℃以上750℃以下、好ましくは425℃以上とする。なお、425℃以上であれば加熱処理時間は1時間以下でよいが、425℃未満であれば加熱処理時間は、1時間よりも長時間行うこととする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下において加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層を得る。本実施の形態では、酸化物半導体層の脱水化または脱水素化を行う加熱温度Tから、再び水が入らないような十分な温度まで同じ炉を用い、具体的には加熱温度Tよりも100℃以上下がるまで窒素雰囲気下で徐冷する。また、窒素雰囲気に限定されず、ヘリウム、ネオン、アルゴン等の希少ガス雰囲気下において脱水化または脱水素化を行う。

【0093】

酸化物半導体層を400℃から700℃の温度で加熱処理することで、酸化物半導体層の脱水化、脱水素化が図られ、その後の水(H₂O)の再含浸を防ぐことができる。

【0094】

なお、加熱処理装置は電気炉に限られず、例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。また、LRTA装置、ランプだけでなく、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。GRTAとは高温のガスを用いて加熱処理を行う方法である。ガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。RTA法を用いて、600℃~750℃で数分間加熱処理を行ってもよい。

【0095】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。特に酸化物半導体層に対して、400℃~750℃で行われる脱水化、脱水素化の加熱処理は、H₂Oが20ppm以下の窒素雰囲気で行うことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

【0096】

また、第1の加熱処理の条件、または酸化物半導体層の材料によっては、結晶化し、微結晶膜または多結晶膜となる場合もある。例えば、結晶化率が90%以上、または80%以上の微結晶の酸化物半導体膜となる場合もある。また、第1の加熱処理の条件、または酸化物半導体膜の材料によっては、結晶成分を含まない非晶質の酸化物半導体膜となる場合もある。また、非晶質の酸化物半導体の中に微結晶部(粒径1nm以上20nm以下(代表的には2nm以上4nm以下))が混在する酸化物半導体膜となる場合もある。また、RTA(GRTA、LRTA)を用いて高温の加熱処理を行うと、酸化物半導体膜の表面側に縦方向(膜厚方向)の針状結晶が生じる場合もある。

【0097】

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層131、132に加工する前の酸化物半導体膜130に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0098】

酸化物半導体層に対する脱水化、脱水素化の加熱処理は、酸化物半導体層成膜後、酸化物半導体層上にソース電極及びドレイン電極を積層させた後、ソース電極及びドレイン電極上にパッシベーション膜を形成した後、のいずれで行っても良い。

【0099】

また、図2(C)に示すようなゲート絶縁層102にコンタクトホール123、119を形成する工程を、酸化物半導体膜130に脱水化または脱水素化処理を行った後に行ってもよい。

10

【0100】

なお、ここでの酸化物半導体膜のエッチングは、ウェットエッチングに限定されずドライエッチングを用いてもよい。

【0101】

ドライエッチングに用いるエッチングガスとしては、塩素を含むガス（塩素系ガス、例えば塩素(Cl_2)、塩化硼素(BCl_3)、塩化珪素(SiCl_4)、四塩化炭素(CCl_4)など)が好ましい。

【0102】

また、フッ素を含むガス（フッ素系ガス、例えば四弗化炭素(CF_4)、弗化硫黄(SF_6)、弗化窒素(NF_3)、トリフルオロメタン(CHF_3)など)、臭化水素(HBr)、酸素(O_2)、これらのガスにヘリウム(He)やアルゴン(Ar)などの希ガスを添加したガス、などを用いることができる。

20

【0103】

ドライエッチング法としては、平行平板型RIE(Reactive Ion Etching)法や、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

30

【0104】

ウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液などを用いることができる。また、ITO07N(関東化学社製)を用いてもよい。

【0105】

また、ウェットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液から酸化物半導体層に含まれるインジウム等の材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。

【0106】

所望の加工形状にエッチングできるように、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度等)を適宜調節する。

40

【0107】

次に、酸化物半導体層133、134上に金属材料からなる金属導電膜をスパッタ法や真空蒸着法で形成する。

【0108】

金属導電膜の材料としては、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、金属導電膜は、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜が積層された

50

2層構造、Ti膜と、そのTi膜上に重ねてアルミニウム膜が積層され、さらにその上にTi膜が成膜された3層構造などが挙げられる。また、アルミニウム(Al)に、チタン(Ti)、タンタル(Ta)、タングステン(W)、モリブデン(Mo)、クロム(Cr)、ネオジム(Nd)、スカンジウム(Sc)から選ばれた元素を単数、又は複数組み合わせた膜、合金膜、もしくは窒化膜を用いてもよい。

【0109】

金属導電膜後に加熱処理を行う場合には、この加熱処理に耐える耐熱性を金属導電膜に持たせることが好ましい。

【0110】

次に、第4のフォトリソグラフィ工程を行い、レジストマスク136a、136b、136c、136d、136e、136f、136gを形成し、金属導電膜のエッチングにより不要な部分を除去してソース電極層105a、ドレイン電極層105b、ソース電極層165a、ドレイン電極層165b、容量電極層149、接続電極120、及び第2の端子122を形成する(図3(C)参照)。

10

【0111】

なお、金属導電膜のエッチングの際に、酸化物半導体層133、134は除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。

【0112】

本実施の形態では、金属導電膜としてTi膜を用いて、酸化物半導体層133、134にはIn-Ga-Zn-O系酸化物を用いて、エッチャントとしてアンモニア過水(アンモニア、水、過酸化水素水の混合液)を用いる。

20

【0113】

この第4のフォトリソグラフィ工程において、ソース電極層105a、165a、ドレイン電極層105b、165bと同じ材料である、接続電極120、第2の端子122をそれぞれ端子部に形成する。なお、第2の端子122はソース配線(ソース電極層105a、165aを含むソース配線)と電氣的に接続されている。また、接続電極120はコンタクトホール119において第1の端子121と接して形成され電氣的に接続する。

【0114】

なお、ソース電極層及びドレイン電極層を形成するためのレジストマスク136a、136b、136c、136d、136e、136f、136gをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

30

【0115】

次に、レジストマスク136a、136b、136c、136d、136e、136f、136gを除去し、酸化物半導体層133、134に接する保護絶縁膜となる酸化物絶縁膜107を形成する。

【0116】

この段階で、酸化物半導体層133、134は、酸化物絶縁膜と接する領域が形成され、この領域のうち、ゲート電極層とゲート絶縁層を介して酸化物絶縁膜107と重なる領域がチャンネル形成領域となる。

40

【0117】

酸化物絶縁膜107は、少なくとも1nm以上の膜厚とし、スパッタリング法など、酸化物絶縁膜107に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。本実施の形態では、酸化物絶縁膜107として膜厚300nmの酸化珪素膜をスパッタリング法を用いて成膜する。成膜時の基板温度は、室温以上300℃以下とすればよく、本実施の形態では室温とする。酸化珪素膜のスパッタリング法による成膜は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、または希ガス(代表的にはアルゴン)及び酸素雰囲気下において行うことができる。また、ターゲットとして酸化珪素ターゲットまたは珪素ターゲットを用いることができる。例えば、珪素ターゲットを用いて、酸素、及び窒素雰囲気下でスパッタリング法により酸化珪素を形成することができる。低抵抗

50

化した酸化物半導体層に接して形成する酸化物絶縁膜は、水分や、水素イオンや、 OH^- などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、または酸化窒化アルミニウムなどを用いる。

【0118】

次いで、不活性ガス雰囲気下、または窒素ガス雰囲気下で第2の加熱処理（好ましくは200℃以上400℃以下、例えば250℃以上350℃以下）を行う。例えば、窒素雰囲気下で250℃、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物絶縁膜107と重なる酸化物半導体層133、134の一部が酸化物絶縁膜107と接した状態で加熱される。

10

【0119】

以上の工程を経ることによって、成膜後の酸化物半導体層に対して脱水化または脱水素化のための加熱処理を行って低抵抗化した後、酸化物半導体層の一部を選択的に酸素過剰な状態とする。

【0120】

その結果、酸化物半導体層133において、ゲート電極層161と重なるチャンネル形成領域166は、I型となり、ソース電極層165aに重なる高抵抗ソース領域167aと、ドレイン電極層165bに重なる高抵抗ドレイン領域167bとが自己整合的に形成され、酸化物半導体層163が形成される。同様に、酸化物半導体層134において、ゲート電極層101と重なるチャンネル形成領域116は、I型となり、ソース電極層105aに重なる高抵抗ソース領域117aと、ドレイン電極層105bに重なる高抵抗ドレイン領域117bとが自己整合的に形成され、酸化物半導体層103が形成される。

20

【0121】

なお、ドレイン電極層105b、165b（及びソース電極層105a、165a）と重畳した酸化物半導体層103、163において高抵抗ドレイン領域117b、167b（又は高抵抗ソース領域117a、167a）を形成することにより、回路を形成した際の信頼性の向上を図ることができる。具体的には、高抵抗ドレイン領域117b、167bを形成することで、ドレイン電極層105b、165bから高抵抗ドレイン領域117b、167b、チャンネル形成領域116、166にかけて、導電性を段階的に変化させるような構造とすることができる。そのため、ドレイン電極層105b、165bに高電源電位VDDを供給する配線に接続して動作させる場合、ゲート電極層101、161とドレイン電極層105b、165bとの間に高電界が印加されても高抵抗ドレイン領域がバッファとなり局所的な高電界が印加されず、トランジスタの耐圧を向上させた構成とすることができる。

30

【0122】

また、ドレイン電極層105b、165b（及びソース電極層105a、165a）と重畳した酸化物半導体層において高抵抗ドレイン領域117b、167b（又は高抵抗ソース領域117a、167a）を形成することにより、回路を形成した際のチャンネル形成領域116、166でのリーク電流の低減を図ることができる。

【0123】

本実施の形態では、スパッタリング法により、酸化物絶縁膜107として酸化珪素膜を形成した後、250℃～350℃の加熱処理をして、ソース領域とドレイン領域の間の酸化物半導体層の露出部分（チャンネル形成領域）より、酸化物半導体層中へ酸素を含侵、拡散を行う。スパッタリング法で酸化珪素膜を作製することで、当該酸化珪素膜中に過剰な酸素を含ませることができ、その酸素を加熱処理により、酸化物半導体層中に含侵、拡散させることができる。酸化物半導体層中への酸素の含侵、拡散によりチャンネル領域を高抵抗化（I型化）を図ることができる。それにより、ノーマリーオフとなる薄膜トランジスタを得ることができる。

40

【0124】

また、酸化物半導体層における高抵抗ソース領域又は高抵抗ドレイン領域は、酸化物半導

50

体層の膜厚が15 nm以下と薄い場合は膜厚方向全体にわたって形成されるが、酸化物半導体層の膜厚が30 nm以上50 nm以下とより厚い場合は、酸化物半導体層の一部、ソース電極層又はドレイン電極層と接する領域及びその近傍が低抵抗化し高抵抗ソース領域又は高抵抗ドレイン領域が形成され、酸化物半導体層においてゲート絶縁膜に近い領域はI型とすることもできる。

【0125】

さらに大気中、100℃以上200℃以下、1時間以上30時間以下での加熱処理を行ってもよい。本実施の形態では150℃で10時間加熱処理を行う。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、100℃以上200℃以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。また、この加熱処理を、酸化物絶縁膜の形成前に、減圧下で行ってもよい。減圧下で加熱処理を行うと、加熱時間を短縮することができる。この加熱処理によって、酸化物半導体層から酸化物絶縁層中に水素がとりこまれ、ノーマリーオフとなる薄膜トランジスタを得ることができる。よって半導体装置の信頼性を向上できる。

10

【0126】

酸化物絶縁膜107上にさらに保護絶縁層を形成してもよい。例えば、RFスパッタ法を用いて窒化珪素膜を形成する。RFスパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分や、水素イオンや、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化珪素膜、窒化アルミニウム膜、窒化酸化珪素膜、酸化窒化アルミニウムなどを用いる。本実施の形態では、保護絶縁層として保護絶縁層106を窒化珪素膜を用いて形成する。(図4(A)参照)。

20

【0127】

以上の工程により、同一基板上において、駆動回路部に薄膜トランジスタ180、画素部に薄膜トランジスタ170、容量147を作製することができる。薄膜トランジスタ170、180は、高抵抗ソース領域、高抵抗ドレイン領域、及びチャネル形成領域を含む酸化物半導体層を含むボトムゲート型薄膜トランジスタである。よって、薄膜トランジスタ170、180は、高電界が印加されても高抵抗ドレイン領域または高抵抗ソース領域がバッファとなり局所的な高電界が印加されず、トランジスタの耐圧を向上させた構成となっている。

30

【0128】

容量147は、容量部におけるゲート絶縁層102を誘電体として、容量配線層108と容量電極層149とで形成される。

【0129】

同一基板上に駆動回路と画素部を形成することによって、駆動回路と外部信号との接続配線が短縮でき、発光装置の小型化、低コスト化が可能である。

【0130】

次に、保護絶縁層106上にカラーフィルタ層191を形成する。カラーフィルタ層としては緑色のカラーフィルタ層、青色のカラーフィルタ層、赤色のカラーフィルタ層などを用いることができ、緑色のカラーフィルタ層、青色のカラーフィルタ層、赤色のカラーフィルタ層を順次形成する。各カラーフィルタ層は、印刷法、インクジェット法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。カラーフィルタ層を設けることによって、封止基板の貼り合わせ精度に依存することなくカラーフィルタ層と発光素子の発光領域との位置合わせを行うことができる。本実施の形態では第5、第6、第7のフォトリソグラフィ工程を行い、各緑色のカラーフィルタ層、青色のカラーフィルタ層、赤色のカラーフィルタ層を形成する。

40

【0131】

次いで、カラーフィルタ層(緑色のカラーフィルタ層、青色のカラーフィルタ層、及び赤色のカラーフィルタ層)を覆うオーバーコート層192を形成する。オーバーコート層192は透光性を有する樹脂を用いる。本実施の形態では第8のフォトリソグラフィ工程を

50

行い、オーバーコート層 192 を形成する。

【0132】

ここでは RGB の 3 色を用いてフルカラー表示する例を示したが、特に限定されず、RGBW の 4 色を用いてフルカラー表示を行ってもよい。

【0133】

次いで、オーバーコート層 192 及び保護絶縁層 106 を覆う保護絶縁層 109 を形成する（図 4（B）参照）。保護絶縁層 109 は、無機絶縁膜を用い、窒化珪素膜、窒化アルミニウム膜、窒化酸化珪素膜、酸化窒化アルミニウムなどを用いる。保護絶縁層 109 としては、保護絶縁層 106 と同じ組成の絶縁膜とすると、後のコンタクトホール形成の際に 1 回の工程でエッチングすることができるため好ましい。

10

【0134】

次に、第 9 のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物絶縁膜 107、保護絶縁層 106、保護絶縁層 109 のエッチングにより、ドレイン電極層 105b に達するコンタクトホール 125 を形成し、レジストマスクを除去する（図 5（A）参照）。また、ここでのエッチングにより第 2 の端子 122 に達するコンタクトホール 127、接続電極 120 に達するコンタクトホール 126 も形成する。また、該コンタクトホールを形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0135】

20

次いで、透光性を有する導電膜を成膜する。透光性を有する導電膜の材料としては、酸化インジウム（ In_2O_3 ）や酸化インジウム酸化スズ合金（ $\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITO と略記する）などをスパッタ法や真空蒸着法などを用いて形成する。透光性を有する導電膜の他の材料として、窒素を含ませた $\text{Al}-\text{Zn}-\text{O}$ 系非単結晶膜、即ち $\text{Al}-\text{Zn}-\text{O}-\text{N}$ 系非単結晶膜や、窒素を含ませた $\text{Zn}-\text{O}$ 系非単結晶膜や、窒素を含ませた $\text{Sn}-\text{Zn}-\text{O}$ 系非単結晶膜を用いてもよい。なお、 $\text{Al}-\text{Zn}-\text{O}-\text{N}$ 系非単結晶膜の亜鉛の組成比（原子％）は、47 原子％以下とし、非単結晶膜中のアルミニウムの組成比（原子％）より大きく、非単結晶膜中のアルミニウムの組成比（原子％）は、非単結晶膜中の窒素の組成比（原子％）より大きい。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特に ITO のエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3-\text{ZnO}$ ）を用いても良い。

30

【0136】

なお、透光性を有する導電膜の組成比の単位は原子％とし、電子線マイクロアナライザー（EPMA: Electron Probe X-ray Micro Analyzer）を用いた分析により評価するものとする。

【0137】

次に、第 10 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより透光性を有する導電膜の不要な部分を除去して第 1 の電極層 110、導電層 111、端子電極 128、129 を形成し、レジストマスクを除去する。

【0138】

40

ゲート絶縁層 102 を誘電体とし容量配線層 108 と容量電極層 149 とで形成される容量 147 も同一基板上に形成することができる。また、発光装置において、容量電極層 149 は、電源供給線の一部であり、容量配線層 108 は、駆動 TFT のゲート電極層の一部である。

【0139】

端子部に形成された端子電極 128、129 は FPC との接続に用いられる電極または配線となる。第 1 の端子 121 上に接続電極 120 を介して形成された端子電極 128 は、ゲート配線の入力端子として機能する接続用の端子電極となる。第 2 の端子 122 上に形成された端子電極 129 は、ソース配線の入力端子として機能する接続用の端子電極である。

50

【0140】

また、図11(A1)、図11(A2)は、この段階でのゲート配線端子部の上面図及び断面図をそれぞれ図示している。図11(A1)は図11(A2)中のC1-C2線に沿った断面図に相当する。図11(A1)において、酸化物絶縁膜107上に形成される導電膜155は、入力端子として機能する接続用の端子電極である。また、図11(A1)において、端子部では、ゲート配線と同じ材料で形成される第1の端子151と、ソース配線と同じ材料で形成される接続電極153とがゲート絶縁層102を介して重なり直接接して導通させている。また、接続電極153と導電膜155が酸化物絶縁膜107に設けられたコンタクトホールを介して直接接して導通させている。

【0141】

また、図11(B1)、及び図11(B2)は、ソース配線端子部の上面図及び断面図をそれぞれ図示している。また、図11(B1)は図11(B2)中のD1-D2線に沿った断面図に相当する。図11(B1)において、酸化物絶縁膜107上に形成される導電膜155は、入力端子として機能する接続用の端子電極である。また、図11(B1)において、端子部では、ゲート配線と同じ材料で形成される電極156が、ソース配線と電氣的に接続される第2の端子150の下方にゲート絶縁層102を介して重なる。電極156は第2の端子150とは電氣的に接続しておらず、電極156を第2の端子150と異なる電位、例えばフローティング、GND、0Vなどに設定すれば、ノイズ対策のための容量または静電気対策のための容量を形成することができる。また、第2の端子150は、酸化物絶縁膜107を介して導電膜155と電氣的に接続している。

【0142】

ゲート配線、ソース配線、及び容量配線は画素密度に応じて複数本設けられるものである。また、端子部においては、ゲート配線と同電位の第1の端子、ソース配線と同電位の第2の端子、容量配線と同電位の第3の端子などが複数並べられて配置される。それぞれの端子の数は、それぞれ任意な数で設ければ良いものとし、実施者が適宜決定すれば良い。

【0143】

薄膜トランジスタと保持容量を個々の画素に対応してマトリクス状に配置して画素部を構成し、アクティブマトリクス型の表示装置を作製するための一方の基板とすることができる。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【0144】

導電層111を酸化物半導体層のチャネル形成領域166と重なる位置に設けることによって、薄膜トランジスタの信頼性を調べるためのバイアス-熱ストレス試験（以下、BT試験という）において、BT試験前後における薄膜トランジスタ180のしきい値電圧の変化量を低減することができる。また、導電層111は、電位がゲート電極層161と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層111の電位がGND、0V、或いはフローティング状態であってもよい。

【0145】

次いで、第1の電極層110の周縁部を覆うように隔壁193を形成する。隔壁193は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜またはシロキサン系樹脂を用いて形成する。

【0146】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

【0147】

隔壁193としては、PSG（リンガラス）、BPSG（リンボロンガラス）等も用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、隔壁193を形成してもよい。

【0148】

隔壁193の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。また、発光装置に用いる他の絶縁層として隔壁193の例として示した上記材料及び方法を用いてもよい。

【0149】

隔壁193は、特に感光性の樹脂材料を用い、第1の電極層110上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成するとよい。隔壁193として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。本実施の形態では第11のフォトリソグラフィ工程を行い、隔壁193を形成する。

10

【0150】

第1の電極層110上にEL層194を形成し、EL層194上に第2の電極層195を形成して発光素子を形成する。なお、第2の電極層195は、共通電位線と電氣的に接続する。第2の電極層195は様々な材料を用いることができるが、仕事関数が小さい材料、例えば、具体的には、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金（Mg：Ag、Al：Liなど）の他、YbやEr等の希土類金属等が好ましい。本実施の形態では、第2の電極層195としてアルミニウム膜を用いる。

20

【0151】

こうして11回のフォトリソグラフィ工程により、11枚のフォトマスクを使用して、薄膜トランジスタ180を有する駆動回路部、薄膜トランジスタ170、及び発光素子を有する画素部、保持容量を有する容量147、及び外部取り出し端子部を有する図1に示す本実施の形態の発光装置を作製することができる。

【0152】

また、本実施の形態では、酸化物絶縁膜107、保護絶縁層106、及び保護絶縁層109へのコンタクトホール形成を一回のフォトリソグラフィ工程で行う例を示すが、異なるフォトマスクを用いて複数のフォトリソグラフィ工程にわけて行ってもよい。例えば、層間絶縁層となる酸化物絶縁膜107及び保護絶縁層106に先に第5のフォトリソグラフィ工程を行ってコンタクトホールを形成し、第6乃至第9のフォトリソグラフィ工程によって、RGBのカラーフィルタ層、オーバーコート層を形成した後、さらに第10のフォトリソグラフィ工程を行って保護絶縁層109へのコンタクトホール形成を行ってもよい。この場合、フォトリソグラフィ工程及びフォトマスク数は1つ増加し、発光装置の作製は12回のフォトリソグラフィ工程及び12枚のフォトマスクを用いることとなる。

30

【0153】

なお、前述のフォトリソグラフィ工程において、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたマスク層を用いてエッチング工程を行ってもよい。

【0154】

多階調マスクを用いて形成したマスク層は複数の膜厚を有する形状となり、マスク層に対してエッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するマスク層を形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

40

【0155】

また、発光装置を作製する場合、駆動用TFTのソース電極層と電氣的に接続する電源供給線を設け、その電源供給線は、ゲート配線と交差し、かつソース配線と交差し、且つ、ゲート電極層と同じ材料、同じ工程で形成する。

50

【0156】

また、発光装置を作製する場合、発光素子の一方の電極は駆動用TFTのドレイン電極層と電氣的に接続させ、発光素子のもう一方の電極と電氣的に接続する共通電位線を設ける。なお、その共通電位線は、ゲート電極層と同じ材料、同じ工程で形成することができる。

【0157】

また、発光装置を作製する場合、1つの画素に複数の薄膜トランジスタを有し、一方の薄膜トランジスタのゲート電極層ともう一方のドレイン電極層とを接続する接続部が設けられる。

【0158】

酸化物半導体を用いた薄膜トランジスタで形成することにより、製造コストを低減することができる。特に、上記方法によって、酸化物半導体層に接して酸化物絶縁膜を形成することによって、安定した電気特性を有する薄膜トランジスタを作製し、提供することができる。よって、電気特性が良好で信頼性のよい薄膜トランジスタを有する発光装置を提供することができる。

【0159】

チャネル形成領域の半導体層は高抵抗化領域であるので、薄膜トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。よって、電気特性が良好で信頼性のよい薄膜トランジスタを有する発光装置とすることが可能となる。

【0160】

また、薄膜トランジスタは静電気などにより破壊されやすいため、画素部または駆動回路と同一基板上に保護回路を設けることが好ましい。保護回路は、酸化物半導体層を用いた非線形素子を用いて構成することが好ましい。例えば、保護回路は画素部と、走査線入力端子及び信号線入力端子との間に配設されている。本実施の形態では複数の保護回路を配設して、走査線、信号線及び容量バス線に静電気等によりサージ電圧が印加され、画素トランジスタなどが破壊されないように構成されている。そのため、保護回路にはサージ電圧が印加されたときに、共通配線に電荷を逃がすように構成する。また、保護回路は、走査線に対して並列に配置された非線形素子によって構成されている。非線形素子は、ダイオードのような二端子素子又はトランジスタのような三端子素子で構成される。例えば、画素部の薄膜トランジスタ170と同じ工程で形成することも可能であり、例えばゲート端子とドレイン端子を接続することによりダイオードと同様の特性を持たせることができる。

【0161】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0162】

(実施の形態2)

本実施の形態では、実施の形態1において、酸化物半導体層とソース電極層又はドレイン電極層との間に、ソース領域及びドレイン領域として酸化物導電層を設ける例を図6及び図7に示す。従って、他は実施の形態1と同様に行うことができ、実施の形態1と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。また、図6及び図7は、図1乃至図5と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を用い、同じ箇所の詳細な説明は省略する。

【0163】

まず、実施の形態1に従って、実施の形態1における図3(B)の工程まで行う。図6(A)は、図3(B)と同一である。

【0164】

脱水化または脱水素化された酸化物半導体層133、134上に酸化物導電膜140を形成し、酸化物導電膜140上に金属導電材料からなる金属導電膜を積層する。

【0165】

酸化物導電膜 140 の成膜方法は、スパッタ法や真空蒸着法（電子ビーム蒸着法など）や、アーク放電イオンプレーティング法や、スプレー法を用いる。酸化物導電膜 140 の材料としては、酸化亜鉛を成分として含むものが好ましく、酸化インジウムを含まないものであることが好ましい。そのような酸化物導電膜 140 として、酸化亜鉛、酸化亜鉛アルミニウム、酸化亜鉛アルミニウム、酸化亜鉛ガリウムなどを適用することができる。膜厚は 50 nm 以上 300 nm 以下の範囲内で適宜選択する。また、スパッタ法を用いる場合、 SiO_2 を 2 重量% 以上 10 重量% 以下含むターゲットを用いて成膜を行い、酸化物導電膜に結晶化を阻害する SiO_x ($x > 0$) を含ませ、後の工程で行う脱水化または脱水素化のための加熱処理の際に結晶化してしまうのを抑制することが好ましい。

【0166】

10

次に、第 4 のフォトリソグラフィ工程を行い、レジストマスク 136 a、136 b、136 c、136 d、136 e、136 f、136 g を形成し、エッチングにより金属導電膜の不要な部分を除去してソース電極層 105 a、ドレイン電極層 105 b、ソース電極層 165 a、ドレイン電極層 165 b、容量電極層 149、接続電極 120、及び第 2 の端子 122 を形成する（図 6（B）参照）。

【0167】

なお、金属導電膜のエッチングの際に、酸化物導電膜 140 及び酸化物半導体層 133、134 も除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。

【0168】

次に、レジストマスク 136 a、136 b、136 c、136 d、136 e、136 f、136 g を除去し、ソース電極層 105 a、ドレイン電極層 105 b、ソース電極層 165 a、ドレイン電極層 165 b をマスクとして、酸化物導電膜 140 をエッチングし、酸化物導電層 164 a、164 b、酸化物導電層 104 a、104 b、容量電極層 185 を形成する（図 6（C）参照）。酸化亜鉛を成分とする酸化物導電膜 140 は、例えばレジストの剥離液のようなアルカリ性溶液を用いて容易にエッチングすることができる。また同工程で、端子部にも酸化物導電層 138、139 が形成される。

20

【0169】

酸化物半導体層と酸化物導電層のエッチング速度の差を利用して、チャンネル領域を形成するために酸化物導電層を分割するためのエッチング処理を行う。酸化物導電層のエッチング速度が酸化物半導体層と比較して速いことを利用して、酸化物半導体層上の酸化物導電層を選択的にエッチングする。

30

【0170】

よって、レジストマスク 136 a、136 b、136 c、136 d、136 e、136 f、136 g の除去は、アッシング工程によって除去することが好ましい。剥離液を用いたエッチングの場合は、酸化物導電膜 140 及び酸化物半導体層 133、134 が過剰にエッチングされないように、エッチング条件（エッチャントの種類、濃度、エッチング時間）を適宜調整する。

【0171】

本実施の形態のように、酸化物半導体層を島状にエッチングした後に、酸化物導電膜と金属導電膜を積層させて、同一マスクでソース電極層及びドレイン電極層を含む配線パターンをエッチングすることにより、金属導電膜の配線パターンの下に、酸化物導電膜を残存させることができる。

40

【0172】

ゲート配線（導電層 162）とソース配線（ドレイン電極層 165 b）のコンタクトにおいても、ソース配線の下層に酸化物導電層 164 b が形成されていることにより、バッファとなり、厚さ分の直列抵抗のみであり、金属とは絶縁性の酸化物を作らないので好ましい。

【0173】

酸化物半導体層 133、134 に接する保護絶縁膜となる酸化物絶縁膜 107 を形成する。本実施の形態では、酸化物絶縁膜 107 として膜厚 300 nm の酸化珪素膜を、スパッ

50

タリング法を用いて成膜する。

【0174】

次いで、不活性ガス雰囲気下、または窒素ガス雰囲気下で第2の加熱処理（好ましくは200℃以上400℃以下、例えば250℃以上350℃以下）を行う。例えば、窒素雰囲気下で250℃、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物絶縁膜107と重なる酸化物半導体層133、134の一部が酸化物絶縁膜107と接した状態で加熱される。

【0175】

以上の工程を経ることによって、成膜後の酸化物半導体層に対して脱水化または脱水素化のための加熱処理を行って低抵抗化した後、酸化物半導体層の一部を選択的に酸素過剰な状態とする。

10

【0176】

その結果、酸化物半導体層133において、ゲート電極層161と重なるチャネル形成領域166は、I型となり、ソース電極層165a及び酸化物導電層164aに重なる高抵抗ソース領域167aと、ドレイン電極層165b及び酸化物導電層164bに重なる高抵抗ドレイン領域167bとが自己整合的に形成され、酸化物半導体層163が形成される。同様に、酸化物半導体層134において、ゲート電極層101と重なるチャネル形成領域116は、I型となり、ソース電極層105a及び酸化物導電層104aに重なる高抵抗ソース領域117aと、ドレイン電極層105b及び酸化物導電層164bに重なる高抵抗ドレイン領域117bとが自己整合的に形成され、酸化物半導体層103が形成される。

20

【0177】

酸化物半導体層163、103と金属材料からなるドレイン電極層105b、ドレイン電極層165bの間に設けられる酸化物導電層104b、164bは低抵抗ドレイン領域（LRN（Low Resistance N-type conductivity）領域、LRD（Low Resistance Drain）領域とも呼ぶ）としても機能する。同様に、酸化物半導体層163、103と金属材料からなるソース電極層105a、ソース電極層165aの間に設けられる酸化物導電層104a、164aは低抵抗ソース領域（LRN（Low Resistance N-type conductivity）領域、LRS（Low Resistance Source）領域とも呼ぶ）としても機能する。酸化物半導体層、低抵抗ドレイン領域、金属材料からなるドレイン電極層の構成とすることによって、よりトランジスタの耐圧を向上させることができる。具体的には、低抵抗ドレイン領域のキャリア濃度は、高抵抗ドレイン領域（HRD領域）よりも大きく、例えば $1 \times 10^{20} / \text{cm}^3$ 以上 $1 \times 10^{21} / \text{cm}^3$ 以下の範囲内であると好ましい。

30

【0178】

以上の工程により、同一基板上において、駆動回路部に薄膜トランジスタ181、画素部に薄膜トランジスタ171を作製することができる。薄膜トランジスタ171、181は、高抵抗ソース領域、高抵抗ドレイン領域、及びチャネル形成領域を含む酸化物半導体層を含むボトムゲート型薄膜トランジスタである。よって、薄膜トランジスタ171、181は、高電界が印加されても高抵抗ドレイン領域または高抵抗ソース領域がバッファとなり局所的な高電界が印加されず、トランジスタの耐圧を向上させた構成となっている。

40

【0179】

また、容量部において、容量配線層108、ゲート絶縁層102、酸化物導電層104bと同工程で形成される容量電極層185、ドレイン電極層105bと同工程で形成される容量電極層149との積層でなる容量146が形成されている。

【0180】

次いで、酸化物絶縁膜107上に保護絶縁層106を形成し、画素部において保護絶縁層106上にカラーフィルタ層191を形成する。カラーフィルタ層191を覆うようにオーバーコート層192を形成し、保護絶縁層106及びオーバーコート層192を覆って

50

保護絶縁層 109 を形成する。

【0181】

次に、実施の形態 1 と同様に第 9 のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物絶縁膜 107、保護絶縁層 106 及び保護絶縁層 109 のエッチングによりドレイン電極層 105b に達するコンタクトホール 125 を形成し、レジストマスクを除去する（図 6（D）参照）。また、ここでのエッチングにより第 2 の端子 122 に達するコンタクトホール 127、接続電極 120 に達するコンタクトホール 126 も形成する。

【0182】

次に、透光性を有する導電膜を成膜し、第 10 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して第 1 の電極層 110、導電層 111、端子電極 128、129 を形成し、レジストマスクを除去する（図 7（A）参照）。

【0183】

実施の形態 1 と同様に、第 11 のフォトリソグラフィ工程を行って隔壁 193 を形成し、第 1 の電極層 110 上に EL 層 194、第 2 の電極層 195 を積層して発光素子を有する本実施の形態の発光装置を作製する（図 7（B）参照）。

【0184】

ソース領域及びドレイン領域として、酸化物導電層を酸化物半導体層とソース電極層及びドレイン電極層との間に設けることで、ソース領域及びドレイン領域の低抵抗化を図ることができ、トランジスタの高速動作をすることができる。ソース領域及びドレイン領域として酸化物導電層を用いることは、周辺回路（駆動回路）の周波数特性を向上させるために有効である。金属電極（Ti 等）と酸化物半導体層との接触に比べ、金属電極（Ti 等）と酸化物導電層との接触は、接触抵抗を下げるからである。

【0185】

また、発光装置で配線材料の一部として用いられているモリブデン（Mo）は（例えば、Mo/Al/Mo）、酸化物半導体層との接触抵抗が高くて課題であった。これは、チタン（Ti）に比べモリブデン（Mo）は酸化しにくいいため酸化物半導体層から酸素を引き抜く作用が弱く、モリブデン（Mo）と酸化物半導体層の接触界面が n 型化しないためである。しかし、かかる場合でも、酸化物半導体層とソース電極層及びドレイン電極層との間に酸化物導電層を介在させることで接触抵抗を低減でき、周辺回路（駆動回路）の周波数特性を向上させることができる。

【0186】

薄膜トランジスタのチャネル長が、酸化物導電層のエッチングの際に決められるため、より短チャネル化ができる。例えば、チャネル長 L0. 1 μm 以上 2 μm 以下と短くして、動作速度を高速化することができる。

【0187】

（実施の形態 3）

本実施の形態では、実施の形態 1 又は実施の形態 2 において、酸化物半導体層とソース電極層又はドレイン電極層との間に、ソース領域及びドレイン領域として酸化物導電層を設ける他の例を図 8 及び図 9 に示す。従って、他は実施の形態 1 又は実施の形態 2 と同様に行うことができ、実施の形態 1 又は実施の形態 2 と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。また、図 8 及び図 9 は、図 1 乃至図 7 と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を用い、同じ箇所の詳細な説明は省略する。

【0188】

まず、実施の形態 1 に従って、可撓性基板 100 上に金属導電膜を形成し、金属導電膜を第 1 のフォトリソグラフィ工程により形成したレジストマスクを用いてエッチングし、第 1 の端子 121、ゲート電極層 161、導電層 162、ゲート電極層 101、容量配線層 108 を形成する。

【0189】

次に、第1の端子121、ゲート電極層161、導電層162、ゲート電極層101、容量配線層108上にゲート絶縁層102を形成し、酸化物半導体膜、酸化物導電膜を積層する。ゲート絶縁層、酸化物半導体膜、及び酸化物導電膜は大気に曝さずに連続的に成膜することができる。

【0190】

酸化物導電膜上に第2のフォトリソグラフィ工程によりレジストマスクを形成する。レジストマスクを用いてゲート絶縁層、酸化物半導体膜、及び酸化物導電膜をエッチングし、第1の端子121に達するコンタクトホール119、導電層162に達するコンタクトホール123を形成する。

【0191】

第2のフォトリソグラフィ工程によるレジストマスクを除去し、次に酸化物導電膜上に第3のフォトリソグラフィ工程によりレジストマスクを形成する。第3のフォトリソグラフィ工程によるレジストマスクを用いて島状の酸化物半導層及び酸化物導電層を形成する。

【0192】

このように、酸化物半導体膜及び酸化物導電膜をゲート絶縁層全面に積層した状態で、ゲート絶縁層にコンタクトホールを形成する工程を行うと、ゲート絶縁層表面にレジストマスクが直接接しないため、ゲート絶縁層表面の汚染（不純物等の付着など）を防ぐことができる。よって、ゲート絶縁層と酸化物半導体膜、酸化物導電膜との界面状態を良好とすることができるため、信頼性向上につながる。

【0193】

次いで、酸化物半導体層及び酸化物導電層を積層させた状態で脱水化、脱水素化の加熱処理を行う。400℃から700℃の温度で加熱処理することで、酸化物半導体層の脱水化、脱水素化が図られ、その後の水（ H_2O ）の再含浸を防ぐことができる。

【0194】

この加熱処理により、酸化物導電層に酸化珪素のような結晶化阻害物質が含まれていない限り、酸化物導電層は結晶化する。酸化物導電層の結晶は下地面に対して柱状に成長する。その結果、ソース電極層及びドレイン電極層を形成するために、酸化物導電層の上層の金属導電膜をエッチングする場合、アンダーカットが形成されるのを防ぐことができる。

【0195】

また、酸化物半導体層の脱水化、脱水素化の加熱処理によって、酸化物導電層の導電性を向上させることができる。なお、酸化物導電層のみ酸化物半導体層の加熱処理より低温で加熱処理しても良い。

【0196】

また、剥離層を形成して作製基板に薄膜トランジスタ及び発光素子を形成する場合、脱水化、脱水素化の加熱処理によって、後の工程で作製基板より支持基板に剥離を行う際、剥離層界面での剥離が容易になる。

【0197】

また、酸化物半導体層及び酸化物導電層の第1の加熱処理は、島状の酸化物半導体層及び酸化物導電層に加工する前の酸化物半導体膜及び酸化物導電膜に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0198】

以上の工程で、酸化物半導体層133、134、酸化物導電層142、143が得られる（図8（A）参照）。酸化物半導体層133及び酸化物導電層142、酸化物半導体層134及び酸化物導電層143はそれぞれ同じマスクを用いて形成された島状の積層である。

【0199】

次に、第4のフォトリソグラフィ工程を行い、レジストマスク136a、136b、136c、136d、136e、136f、136gを形成し、エッチングにより金属導電膜の不要な部分を除去してソース電極層105a、ドレイン電極層105b、ソース電極層

10

20

30

40

50

165a、ドレイン電極層165b、容量電極層149、接続電極120、及び第2の端子122を形成する（図8（B）参照）。

【0200】

なお、金属導電膜のエッチングの際に、酸化物導電層142、143及び酸化物半導体層133、134も除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。

【0201】

次に、レジストマスク136a、136b、136c、136d、136e、136f、136gを除去し、ソース電極層105a、ドレイン電極層105b、ソース電極層165a、ドレイン電極層165bをマスクとして、酸化物導電層142、143をエッチングし、酸化物導電層164a、164b、酸化物導電層104a、104bを形成する（図8（C）参照）。酸化亜鉛を成分とする酸化物導電層142、143は、例えばレジストの剥離液のようなアルカリ性溶液を用いて容易にエッチングすることができる。

10

【0202】

よって、レジストマスク136a、136b、136c、136d、136e、136f、136gの除去は、アッシング工程によって除去することが好ましい。剥離液を用いたエッチングの場合は、酸化物導電層142、143及び酸化物半導体層133、134が過剰にエッチングされないように、エッチング条件（エッチャントの種類、濃度、エッチング時間）を適宜調整する。

【0203】

酸化物半導体層133、134に接する保護絶縁膜となる酸化物絶縁膜107を形成する。本実施の形態では、酸化物絶縁膜107として膜厚300nmの酸化珪素膜を、スパッタリング法を用いて成膜する。

20

【0204】

次いで、不活性ガス雰囲気下、または窒素ガス雰囲気下で第2の加熱処理（好ましくは200℃以上400℃以下、例えば250℃以上350℃以下）を行う。例えば、窒素雰囲気下で250℃、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物絶縁膜107と重なる酸化物半導体層133、134の一部が酸化物絶縁膜107と接した状態で加熱される。

【0205】

以上の工程を経ることによって、成膜後の酸化物半導体層に対して脱水化または脱水素化のための加熱処理を行って低抵抗化した後、酸化物半導体層の一部を選択的に酸素過剰な状態とする。

30

【0206】

その結果、酸化物半導体層133において、ゲート電極層161と重なるチャンネル形成領域166は、I型となり、ソース電極層165a及び酸化物導電層164aに重なる高抵抗ソース領域167aと、ドレイン電極層165b及び酸化物導電層164bに重なる高抵抗ドレイン領域167bとが自己整合的に形成され、酸化物半導体層163が形成される。同様に、酸化物半導体層134において、ゲート電極層101と重なるチャンネル形成領域116は、I型となり、ソース電極層105a及び酸化物導電層104aに重なる高抵抗ソース領域117aと、ドレイン電極層105b及び酸化物導電層164bに重なる高抵抗ドレイン領域117bとが自己整合的に形成され、酸化物半導体層103が形成される。

40

【0207】

酸化物半導体層163、103と金属材料からなるドレイン電極層105b、ドレイン電極層165bの間に設けられる酸化物導電層104b、164bは低抵抗ドレイン領域（LRN領域、LRD領域とも呼ぶ）としても機能する。同様に、酸化物半導体層163、103と金属材料からなるソース電極層105a、ソース電極層165aの間に設けられる酸化物導電層104a、164aは低抵抗ソース領域（LRN領域、LRS領域とも呼ぶ）としても機能する。酸化物半導体層、低抵抗ドレイン領域、金属材料からなるドレイン

50

ン電極層の構成とすることによって、よりトランジスタの耐圧を向上させることができる。具体的には、低抵抗ドレイン領域のキャリア濃度は、高抵抗ドレイン領域（HRD領域）よりも大きく、例えば $1 \times 10^{20} / \text{cm}^3$ 以上 $1 \times 10^{21} / \text{cm}^3$ 以下の範囲内であると好ましい。

【0208】

以上の工程により、同一基板上において、駆動回路部に薄膜トランジスタ182、画素部に薄膜トランジスタ172を作製することができる。薄膜トランジスタ172、182は、高抵抗ソース領域、高抵抗ドレイン領域、及びチャネル形成領域を含む酸化物半導体層を含むボトムゲート型薄膜トランジスタである。よって、薄膜トランジスタ172、182は、高電界が印加されても高抵抗ドレイン領域または高抵抗ソース領域がバッファとなり局所的な高電界が印加されず、トランジスタの耐圧を向上させた構成となっている。

10

【0209】

また、容量部において、容量配線層108、ゲート絶縁層102、ドレイン電極層105bと同工程で形成される容量電極層149との積層でなる容量147が形成されている。

【0210】

次いで、酸化物絶縁膜107上に保護絶縁層106を形成し、画素部において保護絶縁層106上にカラーフィルタ層191を形成する。カラーフィルタ層191を覆うようにオーバーコート層192を形成し、保護絶縁層106及びオーバーコート層192を覆って保護絶縁層109を形成する。

【0211】

次に、実施の形態1と同様に第9のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物絶縁膜107、保護絶縁層106及び保護絶縁層109のエッチングによりドレイン電極層105bに達するコンタクトホール125を形成し、レジストマスクを除去する（図8（D）参照）。また、ここでのエッチングにより第2の端子122に達するコンタクトホール127、接続電極120に達するコンタクトホール126も形成する。

20

【0212】

次に、透光性を有する導電膜を成膜し、第10のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して第1の電極層110、導電層111、端子電極128、129を形成し、レジストマスクを除去する（図9（A）参照）。

30

【0213】

実施の形態1と同様に、第11のフォトリソグラフィ工程を行って隔壁193を形成し、第1の電極層110上にEL層194、第2の電極層195を積層して発光素子を有する本実施の形態の発光装置を作製する（図9（B）参照）。

【0214】

ソース領域及びドレイン領域として、酸化物導電層を酸化物半導体層とソース電極層及びドレイン電極層との間に設けることで、ソース領域及びドレイン領域の低抵抗化を図ることができ、トランジスタの高速動作をすることができる。ソース領域及びドレイン領域として酸化物導電層を用いることは、周辺回路（駆動回路）の周波数特性を向上させるために有効である。金属電極（Ti等）と酸化物半導体層との接触に比べ、金属電極（Ti等）と酸化物導電層との接触は、接触抵抗が低いからである。

40

【0215】

酸化物半導体層とソース電極層及びドレイン電極層との間に酸化物導電層を介在させることで接触抵抗を低減でき、周辺回路（駆動回路）の周波数特性を向上させることができる。

【0216】

薄膜トランジスタのチャネル長が、酸化物導電層のエッチングの際に決められるため、よりチャネル長を短くすることができる。例えば、チャネル長 $L0.1 \mu\text{m}$ 以上 $2 \mu\text{m}$ 以下と短くして、動作速度を高速化することができる。

【0217】

50

(実施の形態 4)

本実施の形態では、実施の形態 1 において、画素部の薄膜トランジスタと発光素子の第 1 の電極層とを接続電極層を間に介して電氣的に接続する発光装置の例を図 1 6 乃至図 1 8 に示す。従って、他は実施の形態 1 と同様に行うことができ、実施の形態 1 と同一部分又は同様な機能を有する部分、及び工程の繰り返しの説明は省略する。また、図 1 6 乃至図 1 8 は、図 1 乃至図 5 と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を用い、同じ箇所の詳細な説明は省略する。

【0218】

本実施の形態の発光装置を図 1 6 に示す。画素部の薄膜トランジスタ 1 7 0 のドレイン電極層 1 0 5 b は接続電極層 1 9 6 を間に介して第 1 の電極層 1 1 0 と電氣的に接続されている。図 1 7 及び図 1 8 を用いて図 1 6 に示す発光装置の作製方法を説明する。

10

【0219】

まず、実施の形態 1 に従って、実施の形態 1 における図 4 (A) の工程まで行う。図 1 7 (A) は、図 4 (A) と同一である。

【0220】

次に、第 5 のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物絶縁膜 1 0 7 及び保護絶縁層 1 0 6 のエッチングによりドレイン電極層 1 0 5 b に達するコンタクトホール 1 2 5、第 2 の端子 1 2 2 に達するコンタクトホール 1 2 7、接続電極 1 2 0 に達するコンタクトホール 1 2 6 を形成し、レジストマスクを除去する (図 1 7 (B) 参照)。

20

【0221】

次に、導電膜を成膜し、第 6 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して接続電極層 1 9 6、導電層 1 1 2、端子電極 1 1 3、1 1 4 を形成し、レジストマスクを除去する (図 1 7 (C) 参照)。導電膜としては金属導電膜を用いることができるので、接続電極層 1 9 6、導電層 1 1 2、端子電極 1 1 3、1 1 4 も金属導電層とすることができる。

【0222】

接続電極層 1 9 6 は、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素を主成分とする膜、若しくはそれらの合金膜とを組み合わせた積層膜を用いることができる。よって本実施の形態のように導電層 1 1 2、端子電極 1 1 3、1 1 4 を接続電極層 1 9 6 と同工程で形成する場合、導電層 1 1 2、端子電極 1 1 3、1 1 4 にも Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素を主成分とする膜、若しくはそれらの合金膜とを組み合わせた積層膜を用いることができる。導電膜は、上述した元素を含む単層に限定されず、二層以上の積層膜を用いることができる。また、導電膜の成膜方法は、スパッタ法や真空蒸着法 (電子ビーム蒸着法など) や、アーク放電イオンプレーティング法や、スプレー法を用いることができる。

30

【0223】

次いで、画素部において保護絶縁層 1 0 6 上に第 7 乃至 9 のフォトリソグラフィ工程を行い RGB のカラーフィルタ層 1 9 1 を形成し、第 1 0 のフォトリソグラフィ工程を行い、カラーフィルタ層 1 9 1 を覆うようにオーバーコート層 1 9 2 を形成する。接続電極層 1 9 6、導電層 1 1 2、端子電極 1 1 3、1 1 4、保護絶縁層 1 0 6 及びオーバーコート層 1 9 2 を覆って保護絶縁層 1 0 9 を形成する (図 1 7 (D) 参照)。

40

【0224】

次に、第 1 1 のフォトリソグラフィ工程を行い、レジストマスクを形成し、保護絶縁層 1 0 9 のエッチングにより接続電極層 1 9 6 に達するコンタクトホール 1 2 5 を形成し、レジストマスクを除去する。また、ここでのエッチングにより端子電極 1 1 3、1 1 4 上の保護絶縁層 1 0 9 も除去し、端子電極 1 1 3、1 1 4 を露出させる (図 1 8 (A) 参照)。

【0225】

次に、透光性を有する導電膜を成膜し、第 1 2 のフォトリソグラフィ工程を行い、レジス

50

トマスクを形成し、エッチングにより不要な部分を除去して第1の電極層110を形成し、レジストマスクを除去する。

【0226】

実施の形態1と同様に、第13のフォトリソグラフィ工程を行って隔壁193を形成し、第1の電極層110上にEL層194、第2の電極層195を積層して発光素子を有する本実施の形態の発光装置を作製する(図18(B)参照)。

【0227】

接続電極層196を形成する場合、電源供給線を接続電極層196と同じ材料、同じ工程で形成することができる。また、共通電位線も、接続電極層196と同じ材料、同じ工程で形成することができる。

10

【0228】

本実施の形態は実施の形態1乃至3のいずれか一と適宜組み合わせることができる。

【0229】

(実施の形態5)

本実施の形態では、薄膜トランジスタの作製工程の一部が実施の形態1と異なる例を図10に示す。図10は、図1乃至図5と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を用い、同じ箇所の詳細な説明は省略する。

【0230】

まず、実施の形態1に従って、基板上にゲート電極層、ゲート絶縁層を形成し、画素部において第2のフォトリソグラフィ工程を用いてゲート電極層に達するコンタクトホールを形成する(図示せず)。

20

【0231】

次に酸化物半導体膜130の形成を行い、酸化物半導体膜130を第3のフォトリソグラフィ工程により島状の酸化物半導体層131、132に加工する。

【0232】

次いで、酸化物半導体層131、132の脱水化または脱水素化を行う。脱水化または脱水素化を行う第1の加熱処理の温度は、400℃以上750℃以下、好ましくは425℃以上とする。なお、425℃以上であれば加熱処理時間は1時間以下でよいが、425℃未満であれば加熱処理時間は、1時間よりも長時間行うこととする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下において加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層を得る。その後、同じ炉に高純度の酸素ガス、高純度のN₂Oガス、又は超乾燥エア(露点が-40℃以下、好ましくは-60℃以下)を導入して冷却を行う。酸素ガスまたはN₂Oガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたはN₂Oガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち酸素ガスまたはN₂Oガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

30

【0233】

なお、加熱処理装置は電気炉に限られず、例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。また、LRTA装置、ランプだけでなく、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。GRTAとは高温のガスを用いて加熱処理を行う方法である。ガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。RTA法を用いて、600℃~750℃で数分間加熱処理を行ってもよい。

40

【0234】

50

また、脱水化または脱水素化を行う第1の加熱処理後に200℃以上400℃以下、好ましくは200℃以上300℃以下の温度で酸素ガスまたはN₂Oガス雰囲気下での加熱処理を行ってもよい。

【0235】

また、酸化物半導体層131、132の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜130に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0236】

以上の工程を経ることによって酸化物半導体膜全体を酸素過剰な状態とすることで、高抵抗化、即ちI型化させる。よって、全体がI型化した酸化物半導体層168、酸化物半導体層118を得る。

10

【0237】

次いで、酸化物半導体層168、酸化物半導体層118上に、第4のフォトリソグラフィ工程によりレジストマスクを形成し、選択的にエッチングを行ってソース電極層及びドレイン電極層を形成し、スパッタ法で酸化物絶縁膜107を形成する。

【0238】

次いで、薄膜トランジスタの電気的特性のばらつきを軽減するため、不活性ガス雰囲気下、または窒素ガス雰囲気下で加熱処理（好ましくは150℃以上350℃未満）を行ってもよい。例えば、窒素雰囲気下で250℃、1時間の加熱処理を行う。

【0239】

20

次いで、酸化物絶縁膜107上に保護絶縁層106を形成し、画素部において保護絶縁層106上にカラーフィルタ層191を形成する。カラーフィルタ層191を覆うようにオーバーコート層192を形成し、保護絶縁層106及びオーバーコート層192を覆って保護絶縁層109を形成する。

【0240】

次に、第9のフォトリソグラフィ工程を行い、レジストマスクを形成し、ゲート絶縁層102、酸化物絶縁膜107、保護絶縁層106及び保護絶縁層109のエッチングにより第1の端子121、導電層162、ドレイン電極層105b、第2の端子122に達するコンタクトホールを形成する。透光性を有する導電膜を形成した後、第10のフォトリソグラフィ工程によりレジストマスクを形成し、選択的にエッチングを行って第1の電極層110、端子電極128、端子電極129、配線層145を形成する。

30

【0241】

本実施の形態では、第1の端子121と端子電極128との接続を、接続電極120を介さずに直接行う例である。また、ドレイン電極層165bと導電層162との接続は、配線層145を介して行う。

【0242】

また、容量部において、容量配線層108、ゲート絶縁層102、ソース電極層及びドレイン電極層と同工程で形成される容量電極層149との積層でなる容量147が形成されている。

【0243】

40

以上の工程により、同一基板上において、駆動回路部に薄膜トランジスタ183、画素部に薄膜トランジスタ173を作製することができる。

【0244】

実施の形態1と同様に、隔壁193を形成し、第1の電極層110上にEL層194、第2の電極層195を積層して発光素子を有する本実施の形態の発光装置を作製する（図10参照）。

【0245】

本実施の形態は実施の形態1乃至4のいずれか一と適宜組み合わせることができる。

【0246】

（実施の形態6）

50

本実施の形態では、他の作製基板より剥離、転置工程を行って可撓性基板上に薄膜トランジスタを設ける発光装置の作製方法の例を示す。本発明の一態様の発光装置について図 27 乃至図 30 を用いて説明する。本実施の形態で説明する発光装置の一例を図 27 に示す。なお、本実施の形態は、実施の形態 1 と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を用い、同じ箇所の詳細な説明は省略する。

【0247】

発光装置 8400 は画素部 8250 と、駆動回路部 8252 と、端子部 8254、8255 を有する。画素部 8250 と、駆動回路部 8252 は、薄くかつ透光性を有する軽量な第 1 の基板 8100 と、薄くかつ透水性の低い第 2 の基板 8144 の間に設けられている。また、画素部 8250 と、駆動回路部 8252 は、第 1 の基板 8100 に接する樹脂層 8141 と、第 2 の基板 8144 に接する樹脂層 8142 との間に保持されている。

10

【0248】

画素部 8250 は薄膜トランジスタ 170 と、第 1 の電極層 110、EL 層 194、第 2 の電極層 195 を含む発光素子を有する。また、薄膜トランジスタ 170 のソース電極またはドレイン電極の一方は発光素子の第 1 の電極層 110 と接続されている。なお、隔壁 193 は第 1 の電極層 110 の一部を覆って設けられている。なお、画素部 8250 は容量 147 を有する。

【0249】

駆動回路部 8252 は薄膜トランジスタ 180 を有する。

【0250】

20

本実施の形態で例示する発光装置 8400 の作製方法の概要は以下の通りである。はじめに、発光装置 8400 の端子部と、薄膜トランジスタ 170、薄膜トランジスタ 180、容量 147、カラーフィルタ層 191、オーバーコート層 192、酸化物絶縁膜 107、保護絶縁層 106、保護絶縁層 109、発光素子の第 1 の電極層 110 を、被剥離層として第 1 の作製基板の剥離層上に形成する。次いで、被剥離層を第 2 の作製基板（支持基板ともいう）に一時的に貼り合わせた後、第 1 の作製基板から剥離する。次いで、当該被剥離層を薄くかつ透光性を有する軽量な第 1 の基板 8100 に貼り合わせて転置した後、被剥離層から一時的に貼り合わせた第 2 の作製基板を取り除く。次いで、被剥離層の表面に現れた第 1 の電極層 110 上に発光素子を形成した後、被剥離層の発光素子が形成された面に薄くかつ透水性の低い第 2 の基板 8144 を貼り合わせて発光装置 8400 を作製する。

30

【0251】

発光装置 8400 の作製方法の一例を図 28 乃至図 30 を用いて詳細に説明する。

【0252】

第 1 の作製基板 300 上に剥離層 302 を形成し、剥離層 302 上に第 1 の絶縁層 8104 を形成する。好ましくは、形成された剥離層 302 を大気に曝すことなく、第 1 の絶縁層 8104 を連続して形成する。連続して形成することにより、剥離層 302 と絶縁層 8104 の間にゴミや、不純物の混入を防ぐことができる。

【0253】

第 1 の作製基板 300 としては、ガラス基板、石英基板、サファイア基板、セラミック基板、金属基板などを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。半導体装置の作製工程において、その行う工程に合わせて作製基板を適宜選択することができる。

40

【0254】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が 730℃以上のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。ホウ酸と比較して酸化バリウム（BaO）を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい。他にも、結晶化ガラスなどを用いることができる。

50

【0255】

なお、本工程では、剥離層302を第1の作製基板300の全面に設ける場合を示しているが、必要に応じて第1の作製基板300の全面に剥離層302を設けた後に当該剥離層302を選択的に除去し、所望の領域にのみ剥離層を設けてもよい。また、図28では、第1の作製基板300に接して剥離層302を形成しているが、必要に応じて、第1の作製基板300と剥離層302の間に酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜等の絶縁層を形成してもよい。

【0256】

剥離層302は、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスmium(Os)、イリジウム(Ir)、珪素(Si)から選択された元素、又は元素を主成分とする合金材料、又は前記元素を主成分とする化合物材料からなり、単層又は積層された層である。珪素を含む層の結晶構造は、非晶質、微結晶、多結晶のいずれの場合でもよい。

10

【0257】

剥離層302は、スパッタリング法やプラズマCVD法、塗布法、印刷法等により形成できる。なお、塗布法はスピンコーティング法、液滴吐出法、ディスペンス法を含む。

【0258】

剥離層302が単層構造の場合、好ましくは、タングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成する。又は、タングステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層、又はタングステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

20

【0259】

剥離層302が積層構造の場合、好ましくは、1層目としてタングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成し、2層目として、タングステン、モリブデン又はタングステンとモリブデンの混合物の酸化物、窒化物、酸化窒化物又は窒化酸化物を形成する。

【0260】

剥離層302として、タングステンを含む層とタングステンの酸化物を含む層の積層構造を形成する場合、タングステンを含む層を形成し、その上層に酸化物で形成される絶縁層を形成することで、タングステン層と絶縁層との界面に、タングステンの酸化物を含む層が形成されることを活用してもよい。

30

【0261】

また、剥離層を形成して作製基板に薄膜トランジスタ及び発光素子を形成する場合、酸化物半導体層の脱水化、脱水素化の加熱処理によって剥離層も加熱され、後の工程で作製基板より支持基板に剥離を行う際、剥離層界面での剥離が容易になる。

【0262】

また、タングステンを含む層の表面を、熱酸化処理、酸素プラズマ処理、オゾン水等の酸化力の強い溶液での処理等を行ってタングステンの酸化物を含む層を形成してもよい。またプラズマ処理や加熱処理は、酸素、窒素、一酸化二窒素単体、あるいは前記ガスとその他のガスとの混合気体雰囲気下で行ってもよい。これは、タングステンの窒化物、酸化窒化物及び窒化酸化物を含む層を形成する場合も同様であり、タングステンを含む層を形成後、その上層に窒化珪素層、酸化窒化珪素層、窒化酸化珪素層を形成するとよい。

40

【0263】

剥離層302上に被剥離層304を形成する。被剥離層304は、第1の絶縁層8104上に、薄膜トランジスタ170、薄膜トランジスタ180、容量147、カラーフィルタ層191、オーバーコート層192、酸化物絶縁膜107、保護絶縁層106、保護絶縁層109、発光素子の第1の電極層110を有する。

50

【0264】

はじめに、第1の絶縁層8104を剥離層302上に形成する。第1の絶縁層8104は、窒化珪素や酸化窒化珪素、窒化酸化珪素等、窒素と珪素を含む絶縁膜を単層または多層で形成するのが好ましい。

【0265】

第1の絶縁層8104は、スパッタリング法やプラズマCVD法、塗布法、印刷法等を用いて形成することが可能であり、例えば、プラズマCVD法によって成膜温度を250℃～400℃として形成することで、緻密で非常に透水性の低い膜とすることができる。なお、第1の絶縁層8104の厚さは10nm以上1000nm以下、さらには100nm以上700nm以下が好ましい。

10

【0266】

第1の絶縁層8104を設けることで、後の剥離工程において剥離層302との界面での剥離が容易になる。さらに、後の剥離工程において半導体素子や配線に亀裂やダメージが入るのを防ぐことができる。また、第1の絶縁層8104は発光装置8400の保護層として機能する。

【0267】

第1の絶縁層8104上に被剥離層304を形成する。被剥離層304は、実施の形態1で説明する方法を適用して形成できるため、ここでは詳細な説明を省く。

【0268】

次に、除去可能な接着層305を用いて、第2の作製基板306を一時的に被剥離層304に貼り合わせる。第2の作製基板306を被剥離層304に貼り合わせることで、被剥離層304を剥離層302から容易に剥離できる。また、剥離工程を通じて被剥離層304に加わる応力が緩和され、薄膜トランジスタを保護できる。また、除去可能な接着層305を用いるため、第2の作製基板306が不要になれば、容易に取り除くことができる。

20

【0269】

除去可能な接着層305としては、例えば水溶性樹脂をその例に挙げることができる。塗布した水溶性樹脂は被剥離層304の凹凸を緩和し、第2の作製基板306との貼り合わせを容易にする。また、除去可能な接着層305として、光または熱により剥離可能な粘着剤を水溶性樹脂に積層したものを用いてもよい。

30

【0270】

次に、被剥離層304を第1の作製基板300から剥離する（図28（B）参照）。剥離方法には様々な方法を用いることができる。

【0271】

例えば剥離層302として、金属酸化膜を第1の絶縁層8104に接する側に形成した場合には、当該金属酸化膜を結晶化により脆弱化して、被剥離層304を第1の作製基板300から剥離することができる。また、当該金属酸化膜を結晶化により脆弱化した後、さらに剥離層302の一部を溶液や NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスによりエッチングして除去し、脆弱化した金属酸化膜において剥離してもよい。

【0272】

また剥離層302として、窒素、酸素や水素等を含む膜（例えば、水素を含む非晶質珪素膜、水素含有合金膜、酸素含有合金膜など）を用い、第1の作製基板300として透光性を有する基板を用いた場合には、第1の作製基板300から剥離層302にレーザ光を照射して、剥離層内に含有する窒素、酸素や水素を気化させて、第1の作製基板300と剥離層302との間で剥離する方法を用いることができる。

40

【0273】

また剥離層302をエッチングにより除去することで、被剥離層304を第1の作製基板300から剥離しても良い。

【0274】

また、第1の作製基板300を機械的に研磨し除去する方法や、第1の作製基板300を

50

NF_3 、 BrF_3 、 ClF_3 等のフッ化ハロゲンガスまたは HF によるエッチングで除去する方法等を用いることができる。この場合、剥離層302を用いなくともよい。

【0275】

また、レーザ光の照射、ガスや溶液などによるエッチング、又は、鋭いナイフやメスなどを用いて、剥離層302を露出させる溝を形成し、溝をきっかけとして剥離層302と保護層として機能する第1の絶縁層8104の界面において被剥離層304を第1の作製基板300から剥離することもできる。

【0276】

剥離方法としては、例えば、機械的な力を加えること（人間の手や把持具で引き剥がす処理や、ローラーを回転させながら分離する処理等）を用いて行えばよい。また、溝に液体を滴下し、剥離層302及び第1の絶縁層8104の界面に液体を浸透させて剥離層302から被剥離層304を剥離してもよい。また、溝に NF_3 、 BrF_3 、 ClF_3 等のフッ化ガスを導入し、剥離層302をフッ化ガスでエッチングし除去して、絶縁表面を有する第1の作製基板300から被剥離層304を剥離する方法を用いてもよい。また、剥離を行う際に水などの液体をかけながら剥離してもよい。

【0277】

その他の剥離方法としては、剥離層302をタングステンで形成した場合は、アンモニア水と過酸化水素水の混合溶液により剥離層をエッチングしながら剥離を行うことができる。

【0278】

次に、被剥離層304に薄くかつ透光性を有する軽量な第1の基板8100を、樹脂層8141を用いて接着する（図29（A）参照）。

【0279】

薄くかつ透光性を有する軽量な第1の基板8100としては、可撓性及び可視光に対する透光性を有する基板を用いることができ、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリルニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート樹脂（PC）、ポリエーテルスルホン樹脂（PES）、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、などを好適に用いることができる。また、第1の基板8100には予め窒化珪素や酸化窒化珪素等の窒素と珪素を含む膜や窒化アルミニウム等の窒素とアルミニウムを含む膜のような透水性の低い保護膜を成膜しておいても良い。なお、第1の基板8100として繊維体に有機樹脂が含浸された構造体（いわゆるプリプレグ）を用いてもよい。

【0280】

第1の基板8100の材料中に繊維体が含まれている場合、繊維体は有機化合物または無機化合物の高強度繊維を用いる。高強度繊維とは、具体的には引張弾性率またはヤング率の高い繊維のことを言い、代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、Eガラス、Sガラス、Dガラス、Qガラス等を用いたガラス繊維が挙げられる。これらは、織布または不織布の状態を用い、この繊維体に有機樹脂を含浸させ有機樹脂を硬化させた構造体を第1の基板8100として用いても良い。第1の基板8100として繊維体と有機樹脂からなる構造体を用いると、曲げや局所的押圧による破損に対する信頼性が向上するため、好ましい構成である。

【0281】

なお、第1の基板8100中に上述のような繊維体が含まれる場合、発光素子からの光が外部に出るのを妨げることを低減するために、当該繊維体を100nm以下のナノファイバーとすることが好ましい。また、繊維体と有機樹脂や接着剤の屈折率を合わせることが好ましい。

【0282】

樹脂層 8141 としては、紫外線硬化型接着剤など光硬化型の接着剤、反応硬化型接着剤、熱硬化型接着剤、または嫌気型接着剤など各種硬化型接着剤を用いることができる。これらの接着剤の材質としてはエポキシ樹脂やアクリル樹脂、シリコン樹脂、フェノール樹脂などを用いることができる。

【0283】

なお、第1の基板 8100 としてプリプレグを用いた場合には、接着剤を用いず直接被剥離層 304 と第1の基板 8100 とを圧着して貼り合わせる。この際、当該構造体の有機樹脂としては、反応硬化型、熱硬化型、紫外線硬化型など追加処理を施すことによって硬化が進行するものを用いると良い。

【0284】

第1の基板 8100 を設けた後、第2の作製基板 306 及び除去可能な接着層 305 を除去して、第1の電極層 110 を露出させる（図 29（B）参照）。

【0285】

以上の工程により、第1の基板 8100 上に薄膜トランジスタ 170、薄膜トランジスタ 180 及び発光素子の第1の電極層 110 までが形成された被剥離層 304 を形成できる。

【0286】

次に、第1の電極層 110 の一部を覆う、隔壁 193 を形成する。第1の電極層 110 上に EL 層 194 を形成する。EL 層 194 には、低分子材料および高分子材料のいずれを用いることもできる。なお、EL 層 194 を形成する材料には、有機化合物材料のみから成るものだけでなく、無機化合物を一部に含む構成も含めるものとする。EL 層 194 は、少なくとも発光層を有し、発光層一層でなる単層構造であっても、各々異なる機能を有する層からなる積層構造であっても良い。例えば、発光層の他に、正孔注入層、正孔輸送層、キャリアブロッキング層、電子輸送層、電子注入層等、各々の機能を有する機能層を適宜組み合わせる構成とする。なお、それぞれの層の有する機能を2つ以上同時に有する層を含んでいても良い。

【0287】

また、EL 層 194 の形成には、蒸着法、インクジェット法、スピンコート法、ディップコート法、ノズルプリンティング法など、湿式、乾式を問わず、用いることができる。

【0288】

次いで、EL 層 194 上に、第2の電極層 195 を形成する。第2の電極層 195 は第1の電極層 110 に関する説明と同様の材料を用いて形成すればよい。なお、第1の電極層 110 を陽極とした場合は、第2の電極層 195 は陰極となり、第1の電極層 110 を陰極とした場合は、第2の電極層 195 は陽極になるため、好ましくは第1の電極層 110 及び第2の電極層 195 のそれぞれの極性に応じた仕事関数を有する材料を選択して形成する。

【0289】

本実施の形態においては、第1の電極層 110 を陽極として用い、EL 層 194 は、第1の電極層 110 側から順に、正孔注入層、正孔輸送層、発光層、電子注入層が積層された構造とする。発光層としては種々の材料を用いることができる。例えば、蛍光を発光する蛍光性化合物や燐光を発光する燐光性化合物を用いることができる。また、第2の電極層 195 は仕事関数の小さい材料を用いる。また、第1の電極層 110 側から発光を取り出すため、第2の電極層 195 は反射率の高い材料を選択する。

【0290】

以上の工程を経て、薄膜トランジスタ 170 及び発光素子を含む画素部 8250 を形成できる。

【0291】

また第2の電極層 195 上に保護膜を設けてもよい。例えば、保護膜として、スパッタリング法やプラズマ CVD 法、塗布法、印刷法等により、例えば、窒化珪素、窒化酸化珪素、酸化窒化珪素等の窒素と珪素を含む材料、または酸化アルミニウム等を用いて単層又は

10

20

30

40

50

多層で形成する。または、上述の無機絶縁膜と、樹脂膜等の有機絶縁膜を積層させて保護膜を形成しても良い。保護膜を設けることで水分や、酸素等の気体が素子部へ侵入することを防止することができる。保護層として機能する保護膜の厚さは10nm以上1000nm以下、さらには100nm以上700nm以下が好ましい。なお、端子部8254、8255に保護膜を成膜しないよう、シャドーマスク等を用いてマスクする（図30参照）。

【0292】

次いで、画素部8250と駆動回路部8252を覆って、第2の基板8144を貼り合わせる。画素部8250と駆動回路部8252上に、樹脂層8142を用いて第2の基板8144を接着する。

10

【0293】

樹脂層8142は密着性の良好な材料を用いるのが好ましい。例えば、アクリル樹脂、ポリイミド樹脂、メラミン樹脂、ポリエステル樹脂、ポリカーボネート樹脂、フェノール樹脂、エポキシ樹脂、ポリアセタール、ポリエーテル、ポリウレタン、ポリアミド（ナイロン）、フラン樹脂、ジアリルフタレート樹脂等の有機化合物、シリカガラスに代表されるシロキサンポリマー系材料を出発材料として形成された珪素、酸素、水素からなる化合物のうちSi-O-Si結合を含む無機シロキサンポリマー、又はアルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化シルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーに代表される珪素に結合される水素がメチルやフェニルのような有機基によって置換された有機シロキサンポリマー等を用いることができる。また、樹脂層8142には、これらの材料中に繊維体が含まれていても良い。

20

【0294】

樹脂層8142は、例えば、塗布法を用いて組成物を塗布し、乾燥加熱して形成することができる。また、樹脂層8142として繊維体に有機樹脂が含浸された構造体を用いることもできる。

【0295】

第2の基板8144として、薄くかつ透水性の低い基板を用いる。例えば、金属基板を用いることができる。金属基板を構成する材料としては特に限定はないが、アルミニウム、銅、ニッケルやアルミニウム合金若しくはステンレスなどの金属の合金などを好適にもちいることができる。なお、第2の基板8144を接着する前に、真空中でのベークやプラズマ処理を行うことによって、金属基板表面に付着した水を取り除いておくことが好ましい。なお、第2の基板8144表面にも樹脂膜を設け、第2の基板8144の保護を図ってもよい。

30

【0296】

第2の基板8144の接着は、ラミネーターを用いて行うこともできる。例えば、ラミネーターを用いて金属基板にシート状の接着剤を貼り合わせておき、それをさらに画素部8250及び駆動回路部8252上にラミネーターを用いて接着してもよい。また、スクリーン印刷などで第2の基板8144に樹脂層8142を印刷しておき、それを発光素子上にラミネーターを用いて接着する方法などがある。なお、減圧下でこの工程を行うと、気泡が入り難く好ましい（図27参照）。

40

【0297】

以上のように、本発明の一態様の発光装置を作製することができる。

【0298】

なお、本実施の形態では、被剥離層に薄膜トランジスタと発光素子の第1の電極までを設ける方法を例示したが、本明細書中で開示する発明はこれに限らず、発光素子まで形成してから（すなわち、発光素子の第2の電極を形成後）剥離及び転置を行ってもよい。また、第1の絶縁層と第1の電極だけを形成した被剥離層を、第1の基板に剥離、転置し、転置後に薄膜トランジスタや発光素子を作製しても良い。また、第1の絶縁層のみ作製基板に形成し、基板に剥離、転置した後、薄膜トランジスタや発光素子を作製しても良い。

【0299】

50

本実施の形態の発光装置 8400 は、薄くかつ透光性を有する軽量な第 1 の基板 8100 と、薄くかつ透水性の低い第 2 の基板 8144 の間に設けられているため、軽量かつ取り扱いが容易でかつ、可撓性を有する発光装置を提供できる。また、透水性の低い第 2 の基板 8144 として金属基板を発光装置の支持体として用いている。その結果、発光素子への水分の侵入が阻まれ、寿命の長い発光装置を提供できる。

【0300】

本実施の形態によれば、耐熱性の高い基板を利用して作製した薄膜トランジスタを、薄くかつ透光性を有する軽量な第 1 の基板に転置できる。従って、第 1 の基板の耐熱性に縛られることなく、信頼性が高く、良好な電気特性を有する薄膜トランジスタを形成できる。このような薄膜トランジスタを同一基板上の画素部及び駆動回路部に作り込んだ発光装置は、信頼性に優れ、動作特性に優れている。

10

【0301】

なお、本実施の形態の構成は、他の実施の形態の構成を適宜組み合わせて用いることができるものとする。

【0302】

(実施の形態 7)

本実施の形態では、実施の形態 1 乃至 6 に示した発光装置において、薄膜トランジスタと、エレクトロルミネッセンスを利用する発光素子とを用い、アクティブマトリクス型の発光表示装置を作製する一例を示す。

【0303】

エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機 EL 素子、後者は無機 EL 素子と呼ばれている。

20

【0304】

有機 EL 素子は、発光素子に電圧を印加することにより、一对の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0305】

無機 EL 素子は、その素子構成により、分散型無機 EL 素子と薄膜型無機 EL 素子とに分類される。分散型無機 EL 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナーアクセプター再結合型発光である。薄膜型無機 EL 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機 EL 素子を用いて説明する。

30

【0306】

図 19 は、発光装置の例としてデジタル時間階調駆動を適用可能な画素構成の一例を示す図である。

40

【0307】

デジタル時間階調駆動を適用可能な画素の構成及び画素の動作について説明する。ここでは酸化半導体層をチャンネル形成領域に用いる n チャンネル型のトランジスタを 1 つの画素に 2 つ用いる例を示す。

【0308】

画素 6400 は、スイッチング用トランジスタ 6401、駆動用トランジスタ 6402、発光素子 6404 及び容量素子 6403 を有している。スイッチング用トランジスタ 6401 はゲートが走査線 6406 に接続され、第 1 電極（ソース電極及びドレイン電極の一方）が信号線 6405 に接続され、第 2 電極（ソース電極及びドレイン電極の他方）が駆動用トランジスタ 6402 のゲートに接続されている。駆動用トランジスタ 6402 は、

50

ゲートが容量素子6403を介して電源線6407に接続され、第1電極が電源線6407に接続され、第2電極が発光素子6404の第1電極（画素電極）に接続されている。発光素子6404の第2電極は共通電極6408に相当する。共通電極6408は、同一基板上に形成される共通電位線と電氣的に接続される。

【0309】

なお、発光素子6404の第2電極（共通電極6408）には低電源電位が設定されている。なお、低電源電位とは、電源線6407に設定される高電源電位を基準にして低電源電位<高電源電位を満たす電位であり、低電源電位としては例えばGND、0Vなどが設定されていても良い。この高電源電位と低電源電位との電位差を発光素子6404に印加して、発光素子6404に電流を流して発光素子6404を発光させるため、高電源電位と低電源電位との電位差が発光素子6404の順方向しきい値電圧以上となるようにそれぞれの電位を設定する。

10

【0310】

なお、容量素子6403は駆動用トランジスタ6402のゲート容量を代用して省略することも可能である。駆動用トランジスタ6402のゲート容量については、チャンネル領域とゲート電極との間で容量が形成されていてもよい。

【0311】

ここで、電圧入力電圧駆動方式の場合には、駆動用トランジスタ6402のゲートには、駆動用トランジスタ6402が十分にオンするか、オフするかとの二つの状態となるようなビデオ信号を入力する。つまり、駆動用トランジスタ6402は線形領域で動作させる。駆動用トランジスタ6402は線形領域で動作させるため、電源線6407の電圧よりも高い電圧を駆動用トランジスタ6402のゲートにかける。なお、信号線6405には、（電源線電圧+駆動用トランジスタ6402の V_{th} ）以上の電圧をかける。

20

【0312】

また、デジタル時間階調駆動に代えて、アナログ階調駆動を行う場合、信号の入力を異ならせることで、図19と同じ画素構成を用いることができる。

【0313】

アナログ階調駆動を行う場合、駆動用トランジスタ6402のゲートに発光素子6404の順方向電圧+駆動用トランジスタ6402の V_{th} 以上の電圧をかける。発光素子6404の順方向電圧とは、所望の輝度とする場合の電圧を指しており、少なくとも順方向しきい値電圧を含む。なお、駆動用トランジスタ6402が飽和領域で動作するようなビデオ信号を入力することで、発光素子6404に電流を流すことができる。駆動用トランジスタ6402を飽和領域で動作させるため、電源線6407の電位は、駆動用トランジスタ6402のゲート電位よりも高くする。ビデオ信号をアナログとすることで、発光素子6404にビデオ信号に応じた電流を流し、アナログ階調駆動を行うことができる。

30

【0314】

なお、図19に示す画素構成は、これに限定されない。例えば、図19に示す画素に新たにスイッチ、抵抗素子、容量素子、トランジスタ又は論理回路などを追加してもよい。

【0315】

次に、発光素子の構成について、図20を用いて説明する。ここでは、駆動用TFTがn型の場合を例に挙げて、画素の断面構造について説明する。図20（A）（B）（C）の発光装置に用いられる駆動用TFTであるTFT7001、7011、7021は、実施の形態1乃至5で示す薄膜トランジスタと同様に作製でき、酸化物半導体層を含む信頼性の高い薄膜トランジスタである。

40

【0316】

発光素子は発光を取り出すために少なくとも陽極又は陰極の一方が透明であればよい。そして、基板上に薄膜トランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出構造や、基板側の面から発光を取り出す下面射出構造や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、画素構成はどの射出構造の発光素子にも適用することができる。

50

【0317】

下面射出構造の発光素子について図20(A)を用いて説明する。

【0318】

駆動用TFT7011がn型で、発光素子7012から発せられる光が第1の電極層7013側に射出する場合の、画素の断面図を示す。図20(A)では、駆動用TFT7011と電氣的に接続された透光性を有する導電膜7017上に、発光素子7012の第1の電極層7013が形成されており、第1の電極層7013上にEL層7014、第2の電極層7015が順に積層されている。なお、導電膜7017は、保護絶縁層7035、保護絶縁層7032、及び酸化物絶縁層7031に形成されたコンタクトホールを介して駆動用TFT7011のドレイン電極層と電氣的に接続されている。

10

【0319】

透光性を有する導電膜7017としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

【0320】

また、発光素子の第1の電極層7013は様々な材料を用いることができる。例えば、第1の電極層7013を陰極として用いる場合には、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。図20(A)では、第1の電極層7013の膜厚は、光を透過する程度(好ましくは、5nm~30nm程度)とする。例えば20nmの膜厚を有するアルミニウム膜を、第1の電極層7013として用いる。

20

【0321】

なお、透光性を有する導電膜とアルミニウム膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7017と第1の電極層7013を形成してもよく、この場合、同じマスクを用いてエッチングすることができるため、好ましい。

【0322】

また、第1の電極層7013の周縁部は、隔壁7019で覆う。隔壁7019は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7019は、特に感光性の樹脂材料を用い、第1の電極層7013上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7019として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

30

【0323】

また、第1の電極層7013及び隔壁7019上に形成するEL層7014は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7014が複数の層で構成されている場合、陰極として機能する第1の電極層7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

40

【0324】

また、上記積層順に限定されず、第1の電極層7013を陽極として機能させ、第1の電極層7013上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第1の電極層7013を陰極として機能させ、第1の電極層7013上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路部の電圧上昇を抑制でき、消費電力を少なくできるため好ましい。

【0325】

また、EL層7014上に形成する第2の電極層7015としては、様々な材料を用いることができる。例えば、第2の電極層7015を陽極として用いる場合、仕事関数が大き

50

い材料、例えば、ZrN、Ti、W、Ni、Pt、Cr等や、ITO、IZO、ZnOなどの透明導電性材料が好ましい。また、第2の電極層7015上に遮蔽膜7016、例えば光を遮光する金属、光を反射する金属等を用いる。本実施の形態では、第2の電極層7015としてITO膜を用い、遮蔽膜7016としてTi膜を用いる。

【0326】

第1の電極層7013及び第2の電極層7015で、発光層を含むEL層7014を挟んでいる領域が発光素子7012に相当する。図20(A)に示した素子構造の場合、発光素子7012から発せられる光は、矢印で示すように第1の電極層7013側に射出し、カラーフィルタ層7033を通過して外部へ射出する。

【0327】

カラーフィルタ層7033はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0328】

また、カラーフィルタ層7033はオーバーコート層7034で覆われ、さらに保護絶縁層7035によって覆う。なお、図20(A)ではオーバーコート層7034は薄い膜厚で図示したが、オーバーコート層7034は、カラーフィルタ層7033に起因する凹凸を平坦化する機能を有している。

【0329】

次に、両面射出構造の発光素子について、図20(B)を用いて説明する。

【0330】

図20(B)では、駆動用TFT7021と電氣的に接続された透光性を有する導電膜7027上に、発光素子7022の第1の電極層7023が形成されており、第1の電極層7023上にEL層7024、第2の電極層7025が順に積層されている。なお、導電膜7027は保護絶縁層7045、保護絶縁層7042、及び酸化物絶縁層7041に形成されたコンタクトホールを介して駆動用TFT7021のドレイン電極層と電氣的に接続されている。

【0331】

透光性を有する導電膜7027としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いることができる。

【0332】

また、第1の電極層7023は様々な材料を用いることができる。例えば、第1の電極層7023を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。本実施の形態では、第1の電極層7023を陰極として用い、その膜厚は、光を透過する程度(好ましくは、5nm~30nm程度)とする。例えば20nmの膜厚を有するアルミニウム膜を、陰極として用いる。

【0333】

なお、透光性を有する導電膜とアルミニウム膜を積層成膜した後、選択的にエッチングして透光性を有する導電膜7027と第1の電極層7023を形成してもよく、この場合、同じマスクを用いてエッチングすることができ、好ましい。

【0334】

また、第1の電極層7023の周縁部は、隔壁7029で覆う。隔壁7029は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7029は、特に感光性の樹脂材料を用い、第1の電極層7023上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7029として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

10

20

30

40

50

【0335】

また、第1の電極層7023及び隔壁7029上に形成するEL層7024は、発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7024が複数の層で構成されている場合、陰極として機能する第1の電極層7023上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

【0336】

また、上記積層順に限定されず、第1の電極層7023を陽極として用い、陽極上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。ただし、消費電力を比較する場合、第1の電極層7023を陰極として用い、陰極上に電子注

10

【0337】

入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが消費電力が少ないため好ましい。

【0337】
また、EL層7024上に形成する第2の電極層7025としては、様々な材料を用いることができる。例えば、第2の電極層7025を陽極として用いる場合、仕事関数が高い材料、例えば、ITO、IZO、ZnOなどの透明導電性材料を好ましく用いることができる。本実施の形態では、第2の電極層7025を陽極として用い、酸化珪素を含むITO膜を形成する。

【0338】

第1の電極層7023及び第2の電極層7025で、発光層を含むEL層7024を挟んでいる領域が発光素子7022に相当する。図20(B)に示した素子構造の場合、発光素子7022から発せられる光は、矢印で示すように第2の電極層7025側と第1の電極層7023側の両方に射出する。

20

【0339】

カラーフィルタ層7043はインクジェット法などの液滴吐出法や、印刷法、フォトリソグラフィ技術を用いたエッチング方法などでそれぞれ形成する。

【0340】

また、カラーフィルタ層7043はオーバーコート層7044で覆われ、さらに保護絶縁層7045によって覆う。

【0341】

ただし、両面射出構造の発光素子を用い、どちらの表示面もフルカラー表示とする場合、第2の電極層7025側からの光はカラーフィルタ層7043を通過しないため、別途カラーフィルタ層を備えた封止基板を第2の電極層7025上方に設けることが好ましい。

30

【0342】

次に、上面射出構造の発光素子について、図20(C)を用いて説明する。

【0343】

図20(C)に、駆動用TFTであるTFT7001がn型で、発光素子7002から発せられる光が第2の電極層7005側に抜ける場合の、画素の断面図を示す。図20(C)では、駆動用TFT7001と電気的に接続された発光素子7002の第1の電極層7003が形成されており、第1の電極層7003上にEL層7004、第2の電極層7005が順に積層されている。

40

【0344】

また、第1の電極層7003は様々な材料を用いることができる。例えば、第1の電極層7003を陰極として用いる場合、仕事関数が小さい材料、具体的には、例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Liなど)の他、YbやEr等の希土類金属等が好ましい。

【0345】

また、第1の電極層7003の周縁部は、隔壁7009で覆う。隔壁7009は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロ

50

キサンを用いて形成する。隔壁7009は、特に感光性の樹脂材料を用い、第1の電極層7003上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7009として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程を省略することができる。

【0346】

また、第1の電極層7003及び隔壁7009上に形成するEL層7004は、少なくとも発光層を含めば良く、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。EL層7004が複数の層で構成されている場合、陰極として用いる第1の電極層7003上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。なおこれらの層を全て設ける必要はない。

10

【0347】

また、上記積層順に限定されず、陽極として用いる第1の電極層7003上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層してもよい。

【0348】

図20(C)ではTi膜、アルミニウム膜、Ti膜の順に積層した積層膜上に、ホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層し、その上にMg:Ag合金薄膜とITOとの積層を形成する。

【0349】

ただし、TF7001がn型の場合、第1の電極層7003上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層するほうが、駆動回路における電圧上昇を抑制することができ、消費電力を少なくできるため好ましい。

20

【0350】

第2の電極層7005は光を透過する透光性を有する導電性材料を用いて形成し、例えば酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電膜を用いても良い。

【0351】

第1の電極層7003及び第2の電極層7005で発光層を含むEL層7004を挟んでいる領域が発光素子7002に相当する。図20(C)に示した画素の場合、発光素子7002から発せられる光は、矢印で示すように第2の電極層7005側に射出する。

30

【0352】

また、図20(C)において、TF7001のドレイン電極層は、酸化物絶縁層7051、保護絶縁層7052及び保護絶縁層7055を介して第1の電極層7003と電氣的に接続する。平坦化絶縁層7053は、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の樹脂材料を用いることができる。また上記樹脂材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁層7053を形成してもよい。平坦化絶縁層7053の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法、スクリーン印刷、オフセット印刷等)、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。

40

【0353】

また、第1の電極層7003と、隣り合う画素の第1の電極層7003とを絶縁するために隔壁7009を設ける。隔壁7009は、ポリイミド、アクリル、ポリアミド、エポキシ等の有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。隔壁7009は、特に感光性の樹脂材料を用い、第1の電極層7003上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。隔壁7009として感光性の樹脂材料を用いる場合、レジストマスクを形成する工程

50

を省略することができる。

【0354】

また、図20（C）の構造においては、フルカラー表示を行う場合、例えば発光素子7002として緑色発光素子とし、隣り合う一方の発光素子を赤色発光素子とし、もう一方の発光素子を青色発光素子とする。また、3種類の発光素子だけでなく白色素子を加えた4種類の発光素子でフルカラー表示ができる発光表示装置を作製してもよい。

【0355】

また、図20（C）の構造においては、配置する複数の発光素子を全て白色発光素子として、発光素子7002上方にカラーフィルタなどを有する封止基板を配置する構成とし、フルカラー表示ができる発光表示装置を作製してもよい。白色などの単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。

10

【0356】

図20（A）乃至（C）においては、薄膜トランジスタと第1の電極層とが直接接する例を示すが、実施の形態4のように薄膜トランジスタのドレイン電極層と、第1の電極層との間に接続電極層を間に介して電氣的に接続する構成としてもよい。また、TF7001、7011、7021も実施の形態2、実施の形態3、実施の形態5に示すような薄膜トランジスタを用いることもできる。

【0357】

もちろん単色発光の表示を行ってもよい。例えば、白色発光を用いて照明装置を形成してもよいし、単色発光を用いてエリアカラータイプの発光装置を形成してもよい。

20

【0358】

また、必要があれば、円偏光板などの偏光フィルムなどの光学フィルムを設けてもよい。

【0359】

なお、ここでは、発光素子として有機EL素子について述べたが、発光素子として無機EL素子を設けることも可能である。

【0360】

なお、発光素子の駆動を制御する薄膜トランジスタ（駆動用TF）と発光素子が電氣的に接続されている例を示したが、駆動用TFと発光素子との間に電流制御用TFが接続されている構成であってもよい。

30

【0361】

本実施の形態は他の実施の形態と適宜組み合わせることができる。

【0362】

（実施の形態8）

本実施の形態では、実施の形態1乃至7に示した発光素子の素子構造の一例について説明する。

【0363】

図21（A）に示す素子構造は、一对の電極（第1の電極1001、第2の電極1002）間に発光領域を含むEL層1003が挟まれた構造を有する。なお、以下の本実施の形態の説明においては、例として、第1の電極1001を陽極として用い、第2の電極1002を陰極として用いるものとする。

40

【0364】

また、EL層1003は、少なくとも発光層を含んで形成されていればよく、発光層以外の機能層を含む積層構造であっても良い。発光層以外の機能層としては、正孔注入性の高い物質、正孔輸送性の高い物質、電子輸送性の高い物質、電子注入性の高い物質、バイポーラ性（電子及び正孔の輸送性の高い物質）の物質等を含む層を用いることができる。具体的には、正孔注入層、正孔輸送層、電子輸送層、電子注入層等の機能層を適宜組み合わせて用いることができる。

【0365】

図21（A）に示す発光素子は、第1の電極1001と第2の電極1002との間に生じ

50

た電位差により電流が流れ、E L 層 1 0 0 3 において正孔と電子とが再結合し、発光するものである。つまり E L 層 1 0 0 3 に発光領域が形成されるような構成となっている。

【0366】

発光は、第1の電極1001または第2の電極1002のいずれか一方または両方を通して外部に取り出される。従って、第1の電極1001または第2の電極1002のいずれか一方または両方は、透光性を有する物質で成る。

【0367】

なお、E L 層は図21(B)のように第1の電極1001と第2の電極1002との間に複数積層されていても良い。n (nは2以上の自然数) 層の積層構造を有する場合には、m (mは自然数、1以上n-1以下) 番目のE L 層と、(m+1) 番目のE L 層との間には、それぞれ電荷発生層1004を設けることが好ましい。

10

【0368】

電荷発生層1004は、有機化合物と金属酸化物の複合材料、金属酸化物、有機化合物とアルカリ金属、アルカリ土類金属、またはこれらの化合物との複合材料の他、これらを適宜組み合わせ形成することができる。有機化合物と金属酸化物の複合材料としては、例えば、有機化合物と V_2O_5 や MoO_3 や WO_3 等の金属酸化物を含む。有機化合物としては、芳香族アミン化合物、カルバゾール誘導体、芳香族炭化水素、高分子化合物（オリゴマー、 dendroliマー、ポリマー等）など、種々の化合物を用いることができる。なお、有機化合物としては、正孔輸送性有機化合物として正孔移動度が $10^{-6} \text{ cm}^2/\text{Vs}$ 以上であるものを適用することが好ましい。但し、電子よりも正孔の輸送性の高い物質であれば、これら以外のものを用いてもよい。なお、電荷発生層1004に用いるこれらの材料は、キャリア注入性、キャリア輸送性に優れているため、発光素子の低電流駆動を実現することができる。

20

【0369】

なお、電荷発生層1004は、有機化合物と金属酸化物の複合材料と他の材料とを組み合わせ形成してもよい。例えば、有機化合物と金属酸化物の複合材料を含む層と、電子供与性物質の中から選ばれた一の化合物と電子輸送性の高い化合物とを含む層とを組み合わせ形成してもよい。また、有機化合物と金属酸化物の複合材料を含む層と、透明導電膜とを組み合わせ形成してもよい。

【0370】

このような構成を有する発光素子は、エネルギーの移動や消光などの問題が起こり難く、材料の選択の幅が広がることで高い発光効率と長い寿命とを併せ持つ発光素子とすることが容易である。また、一方のE L 層で燐光発光、他方で蛍光発光を得ることも容易である。

30

【0371】

なお、電荷発生層1004とは、第1の電極1001と第2の電極1002に電圧を印加したときに、電荷発生層1004に接して形成される一方のE L 層1003に対して正孔を注入する機能を有し、他方のE L 層1003に電子を注入する機能を有する。

【0372】

図21(B)に示す発光素子は、発光層に用いる発光物質の種類を変えることにより様々な発光色を得ることができる。また、発光物質として発光色の異なる複数の発光物質を用いることにより、ブロードなスペクトルの発光や白色発光を得ることもできる。

40

【0373】

図21(B)に示す発光素子を用いて、白色発光を得る場合、複数の発光層の組み合わせとしては、赤、青及び緑色の光を含んで白色に発光する構成であればよく、例えば、青色の蛍光材料を発光物質として含む第1のE L 層と、緑色と赤色の燐光材料を発光物質として含む第2のE L 層を有する構成が挙げられる。また、赤色の発光を示す第1のE L 層と、緑色の発光を示す第2のE L 層と、青色の発光を示す第3のE L 層とを有する構成とすることもできる。または、補色の関係にある光を発する発光層を有する構成であっても白色発光が得られる。E L 層が2層積層された積層型素子において、第1のE L 層から得ら

50

れる発光の発光色と第2のEL層から得られる発光の発光色を補色の関係にする場合、補色の関係としては、青色と黄色、あるいは青緑色と赤色などが挙げられる。

【0374】

なお、上述した積層型素子の構成において、積層されるEL層の間に電荷発生層を配置することにより、電流密度を低く保ったまま、高輝度領域での長寿命素子を実現することができる。また、電極材料の抵抗による電圧降下を小さくできるので、大面積での均一発光が可能となる。

【0375】

本実施の形態は実施の形態1乃至7のいずれか一と組み合わせることができる。

【0376】

10

(実施の形態9)

本実施の形態では、発光表示パネル（発光パネルともいう）の外観及び断面について、図22を用いて説明する。図22は、第1の可撓性基板上に形成された薄膜トランジスタ及び発光素子を、第2の可撓性基板との間にシール材によって封止した、パネルの平面図であり、図22(B)は、図22(A)のH-Iにおける断面図に相当する。

【0377】

第1の可撓性基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bを囲むようにして、シール材4505が設けられている。また画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bの上に第2の可撓性基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の可撓性基板4501とシール材4505と第2の可撓性基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

20

【0378】

また第1の可撓性基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、薄膜トランジスタを複数有しており、図22(B)では、画素部4502に含まれる薄膜トランジスタ4510と、信号線駆動回路4503aに含まれる薄膜トランジスタ4509とを例示している。

30

【0379】

薄膜トランジスタ4509、4510は、実施の形態1乃至5で示した酸化物半導体層を含む信頼性の高い薄膜トランジスタを適用することができる。駆動回路用の薄膜トランジスタ4509としては、実施の形態1乃至5で示した薄膜トランジスタ180、181、182、画素用の薄膜トランジスタ4510としては、薄膜トランジスタ170、171、172を用いることができる。本実施の形態において、薄膜トランジスタ4509、4510はnチャネル型薄膜トランジスタである。

【0380】

絶縁層4544上において駆動回路用の薄膜トランジスタ4509の酸化物半導体層のチャネル形成領域と重なる位置に導電層4540が設けられている。導電層4540を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、BT試験前後における薄膜トランジスタ4509のしきい値電圧の変化量を低減することができる。また、導電層4540は、電位が薄膜トランジスタ4509のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層4540の電位がGND、0V、或いはフローティング状態であってもよい。

40

【0381】

図示しないが、酸化物絶縁層4542と絶縁層4544との間に実施の形態1で示したような保護絶縁層106を設けてもよい。

【0382】

50

また、薄膜トランジスタ4510は、第1電極層4517と電氣的に接続されている。

【0383】

酸化物絶縁層4542は実施の形態1で示した酸化物絶縁膜107と同様な材料及び方法で形成すればよい。

【0384】

発光素子4511の発光領域と重なるようにカラーフィルタ層4545が、酸化物絶縁層4542上に形成される。

【0385】

また、カラーフィルタ層4545の表面凹凸を低減するため平坦化絶縁膜として機能するオーバーコート層4543で覆う構成となっている。

10

【0386】

また、オーバーコート層4543上に絶縁層4544が形成されている。絶縁層4544は実施の形態1で示した保護絶縁層109と同様な材料及び方法で形成すればよい。

【0387】

また4511は発光素子に相当し、発光素子4511が有する画素電極である第1電極層4517は、薄膜トランジスタ4510のソース電極層またはドレイン電極層と電氣的に接続されている。なお発光素子4511の構成は、第1電極層4517、電界発光層4512、第2電極層4513の積層構造であるが、示した構成に限定されない。発光素子4511から取り出す光の方向などに合わせて、発光素子4511の構成は適宜変えることができる。

20

【0388】

隔壁4520は、有機樹脂膜、無機絶縁膜または有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第1の電極層4517上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0389】

電界発光層4512は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【0390】

発光素子4511に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4513及び隔壁4520上に保護膜を形成してもよい。保護膜としては、窒化珪素膜、窒化酸化珪素膜、DLC膜等を形成することができる。

30

【0391】

また、信号線駆動回路4503a、4503b、走査線駆動回路4504a、4504b、または画素部4502に与えられる各種信号及び電位は、FPC4518a、4518bから供給されている。

【0392】

接続端子電極4515が、発光素子4511が有する第1電極層4517と同じ導電膜から形成され、端子電極4516は、薄膜トランジスタ4509のソース電極層及びドレイン電極層と同じ導電膜から形成されている。

【0393】

接続端子電極4515は、FPC4518aが有する端子と、異方性導電膜4519を介して電氣的に接続されている。

40

【0394】

発光素子4511からの光の取り出し方向に位置する可撓性基板には、第2の基板は透光性でなければならない。その場合には、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透光性を有する材料を用いる。

【0395】

また、充填材4507としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEV

50

A（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

【0396】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0397】

信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、別途用意された可撓性基板上に単結晶半導体膜又は多結晶半導体膜によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いは一部、又は走査線駆動回路のみ、或いは一部のみを別途形成して実装しても良く、図22の構成に限定されない。

10

【0398】

以上の工程により、半導体装置として信頼性の高い発光装置（表示パネル）を作製することができる。

【0399】

（実施の形態10）

本実施の形態では、同一可撓性基板上に少なくとも駆動回路の一部と、画素部に配置する薄膜トランジスタを作製する例について以下に説明する。

20

【0400】

画素部に配置する薄膜トランジスタは、実施の形態1乃至5に従って形成する。また、実施の形態1乃至5に示す薄膜トランジスタはnチャネル型TFTであるため、駆動回路のうち、nチャネル型TFTで構成することができる駆動回路の一部を画素部の薄膜トランジスタと同一可撓性基板上に形成する。

【0401】

アクティブマトリクス型表示装置のブロック図の一例を図12（A）に示す。表示装置の可撓性基板5300上には、画素部5301、第1の走査線駆動回路5302、第2の走査線駆動回路5303、信号線駆動回路5304を有する。画素部5301には、複数の信号線が信号線駆動回路5304から延伸して配置され、複数の走査線が第1の走査線駆動回路5302、及び第2の走査線駆動回路5303から延伸して配置されている。なお走査線と信号線との交差領域には、各々、表示素子を有する画素がマトリクス状に配置されている。また、表示装置の可撓性基板5300はFPC（Flexible Printed Circuit）等の接続部を介して、タイミング制御回路5305（コントローラ、制御ICともいう）に接続されている。

30

【0402】

図12（A）では、第1の走査線駆動回路5302、第2の走査線駆動回路5303、信号線駆動回路5304は、画素部5301と同じ可撓性基板5300上に形成される。そのため、外部に設ける駆動回路等の部品が減るので、コストの低減を図ることができる。また、可撓性基板5300外部に駆動回路を設けた場合、配線を延伸させる必要が生じ、配線間の接続数が増える。同じ可撓性基板5300上に駆動回路を設けた場合、その配線間の接続数を減らすことができ、信頼性の向上、又は歩留まりの向上を図ることができる。

40

【0403】

なお、タイミング制御回路5305は、第1の走査線駆動回路5302に対し、一例として、第1の走査線駆動回路用スタート信号（GSP1）、走査線駆動回路用クロック信号（GCK1）を供給する。また、タイミング制御回路5305は、第2の走査線駆動回路5302に対し、一例として、第2の走査線駆動回路用スタート信号（GSP2）（スタートパルスともいう）、走査線駆動回路用クロック信号（GCK2）を供給する。信号線駆動回路5304に、信号線駆動回路用スタート信号（SSP）、信号線駆動回路用クロ

50

ック信号（SCK）、ビデオ信号用データ（DATA）（単にビデオ信号ともいう）、ラッチ信号（LAT）を供給するものとする。なお各クロック信号は、周期のずれた複数のクロック信号でもよいし、クロック信号を反転させた信号（CKB）とともに供給されるものであってもよい。なお、第1の走査線駆動回路5302と第2の走査線駆動回路5303との一方を省略することが可能である。

【0404】

図12（B）では、駆動周波数が低い回路（例えば、第1の走査線駆動回路5302、第2の走査線駆動回路5303）を画素部5301と同じ可撓性基板5300に形成し、信号線駆動回路5304を画素部5301とは別の基板に形成する構成について示している。当該構成により、単結晶半導体を用いたトランジスタと比較すると電界効果移動度が小さい薄膜トランジスタによって、可撓性基板5300に形成する駆動回路を構成することができる。したがって、表示装置の大型化、コストの低減、又は歩留まりの向上などを図ることができる。

10

【0405】

また、実施の形態1乃至5に示す薄膜トランジスタは、nチャネル型TFTである。図13（A）、図13（B）ではnチャネル型TFTで構成する信号線駆動回路の構成、動作について一例を示し説明する。

【0406】

信号線駆動回路は、シフトレジスタ5601、及びスイッチング回路5602を有する。スイッチング回路5602は、スイッチング回路5602__1～5602__N（Nは自然数）という複数の回路を有する。スイッチング回路5602__1～5602__Nは、各々、薄膜トランジスタ5603__1～5603__k（kは自然数）という複数のトランジスタを有する。薄膜トランジスタ5603__1～5603__kは、Nチャネル型TFTである例を説明する。

20

【0407】

信号線駆動回路の接続関係について、スイッチング回路5602__1を例にして説明する。薄膜トランジスタ5603__1～5603__kの第1端子は、各々、配線5604__1～5604__kと接続される。薄膜トランジスタ5603__1～5603__kの第2端子は、各々、信号線S1～Skと接続される。薄膜トランジスタ5603__1～5603__kのゲートは、配線5605__1と接続される。

30

【0408】

シフトレジスタ5601は、配線5605__1～5605__Nに順番にHレベル（H信号、高電源電位レベル、ともいう）の信号を出力し、スイッチング回路5602__1～5602__Nを順番に選択する機能を有する。

【0409】

スイッチング回路5602__1は、配線5604__1～5604__kと信号線S1～Skとの導通状態（第1端子と第2端子との間の導通）に制御する機能、即ち配線5604__1～5604__kの電位を信号線S1～Skに供給するか否かを制御する機能を有する。このように、スイッチング回路5602__1は、セレクタとしての機能を有する。また薄膜トランジスタ5603__1～5603__Kは、各々、配線5604__1～5604__kと信号線S1～Skとの導通状態を制御する機能、即ち配線5604__1～5604__kの電位を信号線S1～Skに供給する機能を有する。このように、薄膜トランジスタ5603__1～5603__Kは、各々、スイッチとしての機能を有する。

40

【0410】

なお、配線5604__1～5604__kには、各々、ビデオ信号用データ（DATA）が入力される。ビデオ信号用データ（DATA）は、画像情報又は画像信号に応じたアナログ信号である場合が多い。

【0411】

次に、図13（A）の信号線駆動回路の動作について、図13（B）のタイミングチャートを参照して説明する。図13（B）には、信号Sout__1～Sout__N、及び信号

50

Vdata__1～Vdata__kの一例を示す。信号Sout__1～Sout__Nは、各々、シフトレジスタ5601の出力信号の一例であり、信号Vdata__1～Vdata__kは、各々、配線5604__1～5604__kにされる信号の一例である。なお、信号線駆動回路の1動作期間は、表示装置における1ゲート選択期間に対応する。1ゲート選択期間は、一例として、期間T1～期間TNに分割される。期間T1～TNは、各々、選択された行に属する画素にビデオ信号用データ(DATA)を書き込むための期間である。

【0412】

なお、本実施の形態の図面等において示す各構成の、信号波形のなまり等は、明瞭化のために誇張して表記している場合がある。よって、必ずしもそのスケールに限定されないものであることを付記する。

10

【0413】

期間T1～期間TNにおいて、シフトレジスタ5601は、Hレベルの信号を配線5605__1～5605__Nに順番に出力する。例えば、期間T1において、シフトレジスタ5601は、ハイレベルの信号を配線5605__1に出力する。すると、薄膜トランジスタ5603__1～5603__kはオンになるので、配線5604__1～5604__kと、信号線S1～Skとが導通状態になる。このとき、配線5604__1～5604__kには、Data(S1)～Data(Sk)が入力される。Data(S1)～Data(Sk)は、各々、薄膜トランジスタ5603__1～5603__kを介して、選択される行に属する画素のうち、1列目～k列目の画素に書き込まれる。こうして、期間T1～TNにおいて、選択された行に属する画素に、k列ずつ順番にビデオ信号用データ(DATA)が書き込まれる。

20

【0414】

以上のように、ビデオ信号用データ(DATA)が複数の列ずつ画素に書き込まれることによって、ビデオ信号用データ(DATA)の数、又は配線の数減らすことができる。よって、外部回路との接続数を減らすことができる。また、ビデオ信号が複数の列ずつ画素に書き込まれることによって、書き込み時間を長くすることができ、ビデオ信号の書き込み不足を防止することができる。

【0415】

なお、シフトレジスタ5601及びスイッチング回路5602としては、実施の形態1乃至5に示す薄膜トランジスタで構成される回路を用いることが可能である。この場合、シフトレジスタ5601が有する全てのトランジスタの極性をNチャンネル型、又はPチャンネル型のいずれかの極性のみで構成することができる。

30

【0416】

なお、走査線駆動回路の構成について説明する。走査線駆動回路は、シフトレジスタ、バッファを有している。また場合によってはレベルシフタやバッファ等を有していても良い。走査線駆動回路において、シフトレジスタにクロック信号(CLK)及びスタートパルス信号(SP)が入力されることによって、選択信号が生成される。生成された選択信号はバッファにおいて緩衝増幅され、対応する走査線に供給される。走査線には、1ライン分の画素のトランジスタのゲート電極が接続されている。そして、1ライン分の画素のトランジスタを一斉にONにしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

40

【0417】

走査線駆動回路及び／または信号線駆動回路の一部に用いるシフトレジスタの一形態について図14及び図15を用いて説明する。

【0418】

走査線駆動回路、信号線駆動回路のシフトレジスタについて、図14及び図15を参照して説明する。シフトレジスタは、第1のパルス出力回路10__1乃至第Nのパルス出力回路10__N(N≥3の自然数)を有している(図14(A)参照)。図14(A)に示すシフトレジスタの第1のパルス出力回路10__1乃至第Nのパルス出力回路10__Nには

50

、第1の配線11より第1のクロック信号CK1、第2の配線12より第2のクロック信号CK2、第3の配線13より第3のクロック信号CK3、第4の配線14より第4のクロック信号CK4が供給される。また第1のパルス出力回路10_1では、第5の配線15からのスタートパルスSP1（第1のスタートパルス）が入力される。また2段目以降の第nのパルス出力回路10_n（nは、 $2 \leq n \leq N$ の自然数）では、一段前段のパルス出力回路10_{n-1}からの信号（前段信号OUT（n-1）という）（ $n \geq 2$ の自然数）が入力される。また第1のパルス出力回路10_1では、2段後段の第3のパルス出力回路10_3からの信号が入力される。同様に、2段目以降の第nのパルス出力回路10_nでは、2段後段の第（n+2）のパルス出力回路10_{n+2}からの信号（後段信号OUT（n+2）という）が入力される。従って、各段のパルス出力回路からは、後段及び／または二つの前段のパルス出力回路に入力するための第1の出力信号（OUT（1）（SR）～OUT（N）（SR））、別の配線等に電氣的に接続される第2の出力信号（OUT（1）～OUT（N））が出力される。なお、図14（A）に示すように、シフトレジスタの最終段の2つの段には、後段信号OUT（n+2）が入力されないため、一例としては、別途第2のスタートパルスSP2、第3のスタートパルスSP3をそれぞれ入力する構成とすればよい。

10

【0419】

なお、クロック信号（CK）は、一定の間隔でHレベルとLレベル（L信号、低電源電位レベル、ともいう）を繰り返す信号である。ここで、第1のクロック信号（CK1）～第4のクロック信号（CK4）は、順に1/4周期分遅延している。本実施の形態では、第1のクロック信号（CK1）～第4のクロック信号（CK4）を利用して、パルス出力回路の駆動の制御等を行う。なお、クロック信号は、入力される駆動回路に応じて、GCK、SCKということもあるが、ここではCKとして説明を行う

20

【0420】

第1の入力端子21、第2の入力端子22及び第3の入力端子23は、第1の配線11～第4の配線14のいずれかと電氣的に接続されている。例えば、図14（A）において、第1のパルス出力回路10_1は、第1の入力端子21が第1の配線11と電氣的に接続され、第2の入力端子22が第2の配線12と電氣的に接続され、第3の入力端子23が第3の配線13と電氣的に接続されている。また、第2のパルス出力回路10_2は、第1の入力端子21が第2の配線12と電氣的に接続され、第2の入力端子22が第3の配線13と電氣的に接続され、第3の入力端子23が第4の配線14と電氣的に接続されている。

30

【0421】

第1のパルス出力回路10_1～第Nのパルス出力回路10_Nの各々は、第1の入力端子21、第2の入力端子22、第3の入力端子23、第4の入力端子24、第5の入力端子25、第1の出力端子26、第2の出力端子27を有しているとする（図14（B）参照）。第1のパルス出力回路10_1において、第1の入力端子21に第1のクロック信号CK1が入力され、第2の入力端子22に第2のクロック信号CK2が入力され、第3の入力端子23に第3のクロック信号CK3が入力され、第4の入力端子24にスタートパルスが入力され、第5の入力端子25に後段信号OUT（3）が入力され、第1の出力端子26より第1の出力信号OUT（1）（SR）が出力され、第2の出力端子27より第2の出力信号OUT（1）が出力されていることとなる。

40

【0422】

なお第1のパルス出力回路10_1～第Nのパルス出力回路10_Nは、3端子の薄膜トランジスタ（TFT：Thin Film Transistorともいう）の他に、上記実施の形態で説明した4端子の薄膜トランジスタを用いることができる。図14（C）に上記実施の形態で説明した4端子の薄膜トランジスタ28のシンボルについて示す。図14（C）に示す薄膜トランジスタ28のシンボルは、上記実施の形態1乃至5のいずれか一で説明した4端子の薄膜トランジスタを意味し、図面等で以下用いることとする。なお、本明細書において、薄膜トランジスタが半導体層を介して二つのゲート電極を有する

50

場合、半導体層より下方のゲート電極を下方のゲート電極、半導体層に対して上方のゲート電極を上方のゲート電極とも呼ぶ。薄膜トランジスタ28は、下方のゲート電極に入力される第1の制御信号G1及び上方のゲート電極に入力される第2の制御信号G2によって、In端子とOut端子間の電氣的な制御を行うことのできる素子である。

【0423】

酸化物半導体を薄膜トランジスタのチャネル形成領域を含む半導体層に用いた場合、製造工程により、しきい値電圧がマイナス側、或いはプラス側にシフトすることがある。そのため、チャネル形成領域を含む半導体層に酸化物半導体を用いた薄膜トランジスタでは、しきい値電圧の制御を行うことのできる構成が好適である。図14(C)に示す薄膜トランジスタ28のしきい値電圧は、薄膜トランジスタ28のチャネル形成領域の上下にゲート絶縁膜を介してゲート電極を設け、上部及び／または下部のゲート電極の電位を制御することにより所望の値に制御することができる。

10

【0424】

次に、パルス出力回路の具体的な回路構成の一例について、図14(D)で説明する。

【0425】

第1のパルス出力回路10_1は、第1のトランジスタ31～第13のトランジスタ43を有している(図14(D)参照)。また、上述した第1の入力端子21～第5の入力端子25、及び第1の出力端子26、第2の出力端子27に加え、第1の高電源電位VDDが供給される電源線51、第2の高電源電位VCCが供給される電源線52、低電源電位VSSが供給される電源線53から、第1のトランジスタ31～第13のトランジスタ43に信号、または電源電位が供給される。ここで図14(D)の各電源線の電源電位の大小関係は、第1の電源電位VDDは第2の電源電位VCC以上の電位とし、第2の電源電位VCCは第3の電源電位VSSより大きい電位とする。なお、第1のクロック信号(CK1)～第4のクロック信号(CK4)は、一定の間隔でHレベルとLレベルを繰り返す信号であるが、HレベルのときVDD、LレベルのときVSSであるとする。なお電源線51の電位VDDを、電源線52の電位VCCより高くすることにより、動作に影響を与えることなく、トランジスタのゲート電極に印加される電位を低く抑えることができ、トランジスタのしきい値のシフトを低減し、劣化を抑制することができる。なお図14(D)に図示するように、第1のトランジスタ31～第13のトランジスタ43のうち、第1のトランジスタ31、第6のトランジスタ36乃至第9のトランジスタ39には、図14(C)で示した4端子の薄膜トランジスタ28を用いることが好ましい。第1のトランジスタ31、第6のトランジスタ36乃至第9のトランジスタ39は、ソースまたはドレインとなる電極の一方が接続されたノードの電位を、ゲート電極の制御信号によって切り替えることが求められるトランジスタであり、ゲート電極に入力される制御信号に対する応答が速い(オン電流の立ち上がりが急峻)ことでよりパルス出力回路の誤動作を低減することができるトランジスタである。そのため、図14(C)で示した4端子の薄膜トランジスタ28を用いることによりしきい値電圧を制御することができ、誤動作がより低減できるパルス出力回路とすることができる。なお図14(D)では第1の制御信号G1及び第2の制御信号G2が同じ制御信号としたが、異なる制御信号が入力される構成としてもよい。

20

30

40

【0426】

図14(D)において第1のトランジスタ31は、第1端子が電源線51に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極(下方のゲート電極及び上方のゲート電極)が第4の入力端子24に電氣的に接続されている。第2のトランジスタ32は、第1端子が電源線53に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極が第4のトランジスタ34のゲート電極に電氣的に接続されている。第3のトランジスタ33は、第1端子が第1の入力端子21に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第4のトランジスタ34は、第1端子が電源線53に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第5のトランジスタ35は、第

50

1 端子が電源線 5 3 に電氣的に接続され、第 2 端子が第 2 のトランジスタ 3 2 のゲート電極及び第 4 のトランジスタ 3 4 のゲート電極に電氣的に接続され、ゲート電極が第 4 の入力端子 2 4 に電氣的に接続されている。第 6 のトランジスタ 3 6 は、第 1 端子が電源線 5 2 に電氣的に接続され、第 2 端子が第 2 のトランジスタ 3 2 のゲート電極及び第 4 のトランジスタ 3 4 のゲート電極に電氣的に接続され、ゲート電極（下方のゲート電極及び上方のゲート電極）が第 5 の入力端子 2 5 に電氣的に接続されている。第 7 のトランジスタ 3 7 は、第 1 端子が電源線 5 2 に電氣的に接続され、第 2 端子が第 8 のトランジスタ 3 8 の第 2 端子に電氣的に接続され、ゲート電極（下方のゲート電極及び上方のゲート電極）が第 3 の入力端子 2 3 に電氣的に接続されている。第 8 のトランジスタ 3 8 は、第 1 端子が第 2 のトランジスタ 3 2 のゲート電極及び第 4 のトランジスタ 3 4 のゲート電極に電氣的に接続され、ゲート電極（下方のゲート電極及び上方のゲート電極）が第 2 の入力端子 2 2 に電氣的に接続されている。第 9 のトランジスタ 3 9 は、第 1 端子が第 1 のトランジスタ 3 1 の第 2 端子及び第 2 のトランジスタ 3 2 の第 2 端子に電氣的に接続され、第 2 端子が第 3 のトランジスタ 3 3 のゲート電極及び第 10 のトランジスタ 4 0 のゲート電極に電氣的に接続され、ゲート電極（下方のゲート電極及び上方のゲート電極）が電源線 5 2 に電氣的に接続されている。第 10 のトランジスタ 4 0 は、第 1 端子が第 1 の入力端子 2 1 に電氣的に接続され、第 2 端子が第 2 の出力端子 2 7 に電氣的に接続され、ゲート電極が第 9 のトランジスタ 3 9 の第 2 端子に電氣的に接続されている。第 11 のトランジスタ 4 1 は、第 1 端子が電源線 5 3 に電氣的に接続され、第 2 端子が第 2 の出力端子 2 7 に電氣的に接続され、ゲート電極が第 2 のトランジスタ 3 2 のゲート電極及び第 4 のトランジスタ 3 4 のゲート電極に電氣的に接続されている。第 12 のトランジスタ 4 2 は、第 1 端子が電源線 5 3 に電氣的に接続され、第 2 端子が第 2 の出力端子 2 7 に電氣的に接続され、ゲート電極が第 7 のトランジスタ 3 7 のゲート電極（下方のゲート電極及び上方のゲート電極）に電氣的に接続されている。第 13 のトランジスタ 4 3 は、第 1 端子が電源線 5 3 に電氣的に接続され、第 2 端子が第 1 の出力端子 2 6 に電氣的に接続され、ゲート電極が第 7 のトランジスタ 3 7 のゲート電極（下方のゲート電極及び上方のゲート電極）に電氣的に接続されている。

【0427】

図 1 4（D）において、第 3 のトランジスタ 3 3 のゲート電極、第 10 のトランジスタ 4 0 のゲート電極、及び第 9 のトランジスタ 3 9 の第 2 端子の接続箇所をノード A とする。また、第 2 のトランジスタ 3 2 のゲート電極、第 4 のトランジスタ 3 4 のゲート電極、第 5 のトランジスタ 3 5 の第 2 端子、第 6 のトランジスタ 3 6 の第 2 端子、第 8 のトランジスタ 3 8 の第 1 端子、及び第 11 のトランジスタ 4 1 の接続箇所をノード B とする（図 1 5（A）参照）。

【0428】

なお、薄膜トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソースとドレインとは、薄膜トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第 1 端子、第 2 端子と表記する場合がある。

【0429】

なお図 1 4（D）、図 1 5（A）において、ノード A を浮遊状態とすることによりブートストラップ動作を行うための、容量素子を別途設けても良い。またノード B の電位を保持するため、一方の電極をノード B に電氣的に接続した容量素子を別途設けてもよい。

【0430】

ここで、図 1 5（A）に示したパルス出力回路を複数具備するシフトレジスタのタイミングチャートについて図 1 5（B）に示す。なおシフトレジスタが走査線駆動回路である場合、図 1 5（B）中の期間 6 1 は垂直帰線期間であり、期間 6 2 はゲート選択期間に相当

する。

【0431】

なお、図15(A)に示すように、ゲートに第2の電源電位VCCが印加される第9のトランジスタ39を設けておくことにより、ブートストラップ動作の前後において、以下のような利点がある。

【0432】

ゲート電極に第2の電位VCCが印加される第9のトランジスタ39がない場合、ブートストラップ動作によりノードAの電位が上昇すると、第1のトランジスタ31の第2端子であるソースの電位が上昇していき、第1の電源電位VDDより大きくなる。そして、第1のトランジスタ31のソースが第1端子側、即ち電源線51側に切り替わる。そのため、第1のトランジスタ31においては、ゲートとソースの間、ゲートとドレインの間ともに、大きなバイアス電圧が印加されるために大きなストレスがかかり、トランジスタの劣化の要因となりうる。そこで、ゲート電極に第2の電源電位VCCが印加される第9のトランジスタ39を設けておくことにより、ブートストラップ動作によりノードAの電位は上昇するものの、第1のトランジスタ31の第2端子の電位の上昇を生じないようにすることができる。つまり、第9のトランジスタ39を設けることにより、第1のトランジスタ31のゲートとソースの間に印加される負のバイアス電圧の値を小さくすることができる。よって、本実施の形態の回路構成とすることにより、第1のトランジスタ31のゲートとソースの間に印加される負のバイアス電圧も小さくできるため、ストレスによる第1のトランジスタ31の劣化を抑制することができる。

【0433】

なお、第9のトランジスタ39を設ける箇所については、第1のトランジスタ31の第2端子と第3のトランジスタ33のゲートとの間に第1端子と第2端子を介して接続されるように設ける構成であればよい。なお、本実施形態でのパルス出力回路を複数具備するシフトレジスタの場合、走査線駆動回路より段数の多い信号線駆動回路では、第9のトランジスタ39を省略してもよく、トランジスタ数を削減することで利点がある。

【0434】

なお第1のトランジスタ31乃至第13のトランジスタ43の半導体層として、酸化物半導体を用いることにより、薄膜トランジスタのオフ電流を低減すると共に、オン電流及び電界効果移動度を高めることが出来ると共に、劣化の度合いを低減することが出来るため、回路内の誤動作を低減することができる。また酸化物半導体を用いたトランジスタは、アモルファスシリコンを用いたトランジスタに比べ、ゲート電極に高電位が印加されることによるトランジスタの劣化の程度が小さい。そのため、第2の電源電位VCCを供給する電源線に、第1の電源電位VDDを供給しても同様の動作が得られ、且つ回路間を引き回す電源線の数を低減することができるため、回路の小型化を図ることが出来る。

【0435】

なお、第7のトランジスタ37のゲート電極（下方のゲート電極及び上方のゲート電極）に第3の入力端子23によって供給されるクロック信号、第8のトランジスタ38のゲート電極（下方のゲート電極及び上方のゲート電極）に第2の入力端子22によって供給されるクロック信号は、第7のトランジスタ37のゲート電極（下方のゲート電極及び上方のゲート電極）に第2の入力端子22によって供給されるクロック信号、第8のトランジスタ38ゲート電極（下方のゲート電極及び上方のゲート電極）に第3の入力端子23によって供給されるクロック信号となるように、結線関係を入れ替えても同様の作用を奏する。なお、図15(A)に示すシフトレジスタにおいて、第7のトランジスタ37及び第8のトランジスタ38が共にオンの状態から、第7のトランジスタ37がオフ、第8のトランジスタ38がオンの状態、次いで第7のトランジスタ37がオフ、第8のトランジスタ38がオフの状態とすることによって、第2の入力端子22及び第3の入力端子23の電位が低下することで生じる、ノードBの電位の低下が第7のトランジスタ37のゲート電極の電位の低下、及び第8のトランジスタ38のゲート電極の電位の低下に起因して2回生じることとなる。一方、図15(A)に示すシフトレジスタにおいて、第7のトラン

ジスタ 37 及び第 8 のトランジスタ 38 が共にオンの状態から、第 7 のトランジスタ 37 がオン、第 8 のトランジスタ 38 がオフの状態、次いで、第 7 のトランジスタ 37 がオフ、第 8 のトランジスタ 38 がオフの状態とすることによって、第 2 の入力端子 22 及び第 3 の入力端子 23 の電位が低下することで生じるノード B の電位の低下を、第 8 のトランジスタ 38 のゲート電極の電位の低下による一回に低減することができる。そのため、第 7 のトランジスタ 37 のゲート電極（下方のゲート電極及び上方のゲート電極）に第 3 の入力端子 23 からクロック信号 CK3 が供給され、第 8 のトランジスタ 38 のゲート電極（下方のゲート電極及び上方のゲート電極）に第 2 の入力端子 22 からクロック信号 CK2 が供給される結線関係とすることが好適である。なぜなら、ノード B の電位の変動回数が低減され、またノイズを低減することが出来るため好適である。

10

【0436】

このように、第 1 の出力端子 26 及び第 2 の出力端子 27 の電位を L レベルに保持する期間に、ノード B に定期的に H レベルの信号が供給される構成とすることにより、パルス出力回路の誤動作を抑制することができる。

【0437】

（実施の形態 11）

本明細書に開示する発光装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

20

【0438】

本実施の形態では、上記実施の形態を適用して形成される可撓性を有する発光装置を携帯電話機に適用する例を図 23 及び図 24 に示す。

【0439】

図 23（C）は、携帯電話機を正面から見た図、図 23（D）は携帯電話機を横から見た図、図 23（B）は携帯電話機を縦から見た図、筐体は筐体 1411a、1411b からなり、筐体 1411a、1411b の少なくとも表示領域となる領域は透光性の保持部材である。図 23（A）は、筐体 1411a 及び筐体 1411b 内の断面図である。筐体 1411a の正面から見た形状は、長い辺と短い辺を有する矩形であり、矩形の角は丸まっ

30

【0440】

また、筐体 1411a、1411b の側面から見た形状も、長い辺と短い辺を有する矩形であり、矩形の角は丸まっ

【0441】

図 23（A）～図 23（D）で示される携帯電話機は、表示領域 1413、操作ボタン 1404、タッチパネル 1423 を有し、筐体 1411a、1411b 内に、発光パネル 1421、配線基板 1425 を含んでいる。タッチパネル 1423 は必要に応じて設ければよい。

40

【0442】

発光パネル 1421 は上記実施の形態 1 乃至 10 で説明した発光装置（発光パネル又は発光モジュール）を用いればよい。

【0443】

図 23（B）（C）に示されるように、発光パネル 1421 は、筐体 1411a の形状にそって視認側正面領域のみでなく、上面領域及び下面領域の一部も覆うように配置されている。よって携帯電話機の長手方向の上部にも表示領域 1413 と連続する表示領域 1427 を形成することができる。すなわち、携帯電話機の上面にも表示領域 1427 が存在

50

している。これにより、例えば携帯電話機を胸ポケットに入れていたとしても、取り出すことなく表示領域1427を見ることができる。

【0444】

表示領域1413、1427には、メールの有無、着信の有無、日時、電話番号、人名等が表示できればよい。また必要に応じて、表示領域1427のみ表示し、その他の領域は表示しないことにより、省エネルギー化を図ることができる。

【0445】

図23(D)の断面図を図24に示す。図24に示すように、筐体1411aに内接して上面から正面、下面にわたり連続的に発光パネル1421が設けられており、発光パネル1421の裏側に発光パネル1421と電氣的に接続する配線基板1425、バッテリー1426が配置されている。また筐体1411aに外接して視認側にタッチパネル1423が配置されている。

10

【0446】

本実施の形態の携帯電話機は、縦に置いても横に置いても画像や文字を表示させることができる。

【0447】

発光パネル1421を正面領域と上面領域で別々に作製するのではなく、正面の表示領域1413と上面の表示領域1427の両方に存在するように作製するので、作製コストや作製時間を抑制することができる。

【0448】

筐体1411a上には、タッチパネル1423が配置されており、表示領域1413にはタッチパネルのボタン1414が表示される。ボタン1414を指などで接触することにより、表示領域1413の表示内容进行操作することができる。また、電話の発信、あるいはメールの作成は、表示領域1413のボタン1414を指などで接触することにより行うことができる。

20

【0449】

タッチパネル1423のボタン1414は、必要なときに表示させればよく、ボタン1414が必要ないときは、表示領域1413全体に画像や文字を表示させることができる。

【0450】

また、携帯電話機の断面形状において上部の長辺も曲率半径を有していてもよい。断面形状を上部の長辺に曲率半径を有するように形成すると発光パネル1421及びタッチパネル1423もそれぞれの断面形状において、上部の長辺が曲率半径が生じる。また筐体1411aも湾曲する形状となる。すなわち、表示領域1413を正面から見た場合、手前に向かって丸く突き出していることになる。

30

【0451】

図25(A)(B)は、上記実施の形態を適用して形成される可撓性を有する発光装置を電子ブックに適用した例である。図25(A)は、電子ブックを開いた状態であり、図25(B)は電子ブックを閉じた状態である。第1の表示パネル4311、第2の表示パネル4312、第3の表示パネル4313に上記実施の形態を適用して形成される可撓性を有する発光装置(発光パネル)を用いることができる。

40

【0452】

第1の筐体4305は第1の表示部4301を有する第1の表示パネル4311を有し、第2の筐体4306は操作部4304及び第2の表示部4307を有する第2の表示パネル4312を有し、両面表示型パネルである第3の表示パネル4313は、第3の表示部4302及び第4の表示部4310を有し、第3の表示パネル4313は、第1の表示パネル4311と第2の表示パネル4312の間に挿入されている。第1の筐体4305、第1の表示パネル4311、第3の表示パネル4313、第2の表示パネル4312、及び第2の筐体4306は駆動回路が内部に設けられた綴じ部4308によって接続されている。図25の電子ブックは第1の表示部4301、第2の表示部4307、第3の表示部4302、及び第4の表示部4310の4つの表示画面を有している。

50

【0453】

第1の筐体4305、第1の表示パネル4311、第3の表示パネル4313、第2の表示パネル4312、及び第2の筐体4306は可撓性を有しており、フレキシビリティが高い。また、第1の筐体4305、第2の筐体4306にプラスチック基板を用い、第3の表示パネル4313に薄いフィルムを用いると、薄型な電子ブックとすることができる。

【0454】

第3の表示パネル4313は第3の表示部4302及び第4の表示部4310を有する両面表示型パネルである。第3の表示パネル4313は、両面射出型の表示パネルを用いてもよいし、片面射出型の表示パネルを貼り合わせて用いてもよい。

10

【0455】

図26は、上記実施の形態を適用して形成される発光装置を、室内の照明装置3001として用いた例である。上記実施の形態で示した発光装置は大面積化も可能であるため、大面積の照明装置として用いることができる。また、上記実施の形態で示した発光装置は、卓上照明器具3000として用いることも可能である。なお、照明器具には天井固定型の照明器具、卓上照明器具の他にも、壁掛け型の照明器具、車内用照明、誘導灯なども含まれる。

【0456】

以上のように、実施の形態1乃至10で示した発光装置は、上記のような様々な電子機器の表示パネルに配置することができ、信頼性の高い電子機器を提供することができる。

20

【符号の説明】

【0457】

- 10 パルス出力回路
- 11 配線
- 12 配線
- 13 配線
- 14 配線
- 15 配線
- 21 入力端子
- 22 入力端子
- 23 入力端子
- 24 入力端子
- 25 入力端子
- 26 出力端子
- 27 出力端子
- 28 薄膜トランジスタ
- 31 トランジスタ
- 32 トランジスタ
- 33 トランジスタ
- 34 トランジスタ
- 35 トランジスタ
- 36 トランジスタ
- 37 トランジスタ
- 38 トランジスタ
- 39 トランジスタ
- 40 トランジスタ
- 41 トランジスタ
- 42 トランジスタ
- 43 トランジスタ
- 51 電源線

30

40

50

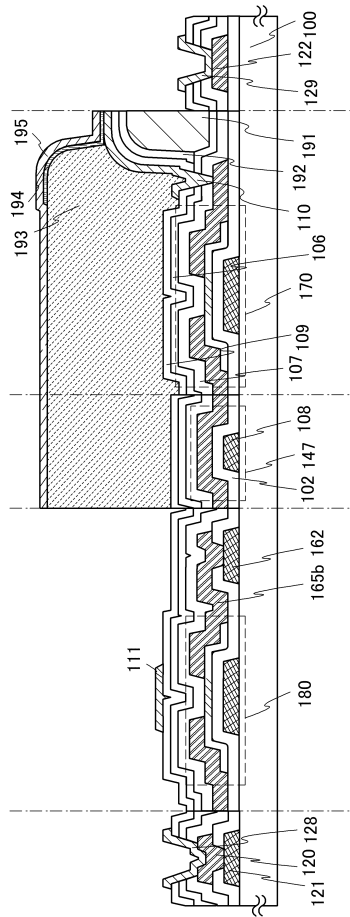
5 2	電源線	
5 3	電源線	
6 1	期間	
6 2	期間	
1 0 0	可撓性基板	
1 0 1	ゲート電極層	
1 0 2	ゲート絶縁層	
1 0 3	酸化物半導体層	
1 0 4 a	酸化物導電層	
1 0 4 b	酸化物導電層	10
1 0 5 a	ソース電極層	
1 0 5 b	ドレイン電極層	
1 1 7 a	高抵抗ソース領域	
1 1 7 b	高抵抗ドレイン領域	
1 3 5 a	レジストマスク	
1 3 6 a	レジストマスク	
1 0 6	保護絶縁層	
1 0 7	酸化物絶縁膜	
1 0 8	容量配線層	
1 0 9	保護絶縁層	20
1 1 0	電極層	
1 1 1	導電層	
1 1 2	導電層	
1 1 3	端子電極	
1 1 6	チャンネル形成領域	
1 1 8	酸化物半導体層	
1 1 9	コンタクトホール	
1 2 0	接続電極	
1 2 1	端子	
1 2 2	端子	30
1 2 3	コンタクトホール	
1 2 5	コンタクトホール	
1 2 6	コンタクトホール	
1 2 7	コンタクトホール	
1 2 8	端子電極	
1 2 9	端子電極	
1 3 0	酸化物半導体膜	
1 3 1	酸化物半導体層	
1 3 3	酸化物半導体層	
1 3 4	酸化物半導体層	40
1 3 7	レジストマスク	
1 3 8	酸化物導電層	
1 4 0	酸化物導電膜	
1 4 2	酸化物導電層	
1 4 3	酸化物導電層	
1 4 5	配線層	
1 4 6	容量	
1 4 7	容量	
1 4 9	容量電極層	
1 5 0	端子	50

1 5 1	端子	
1 5 3	接続電極	
1 5 5	導電膜	
1 5 6	電極	
1 6 1	ゲート電極層	
1 6 2	導電層	
1 6 3	酸化物半導体層	
1 6 4 a	酸化物導電層	
1 6 4 b	酸化物導電層	
1 6 5 a	ソース電極層	10
1 6 5 b	ドレイン電極層	
1 6 6	チャネル形成領域	
1 6 7 a	高抵抗ソース領域	
1 6 7 b	高抵抗ドレイン領域	
1 6 8	酸化物半導体層	
1 7 0	薄膜トランジスタ	
1 7 1	薄膜トランジスタ	
1 7 2	薄膜トランジスタ	
1 7 3	薄膜トランジスタ	
1 8 0	薄膜トランジスタ	20
1 8 1	薄膜トランジスタ	
1 8 2	薄膜トランジスタ	
1 8 3	薄膜トランジスタ	
1 8 5	容量電極層	
1 9 1	カラーフィルタ層	
1 9 2	オーバーコート層	
1 9 3	隔壁	
1 9 4	E L 層	
1 9 5	電極層	
1 9 6	接続電極層	30
3 0 0	作製基板	
3 0 2	剥離層	
3 0 4	被剥離層	
3 0 5	接着層	
3 0 6	作製基板	
1 0 0 1	電極	
1 0 0 2	電極	
1 0 0 3	E L 層	
1 0 0 4	電荷発生層	
1 4 0 4	操作ボタン	40
1 4 1 3	表示領域	
1 4 1 4	ボタン	
1 4 2 1	発光パネル	
1 4 2 3	タッチパネル	
1 4 2 5	配線基板	
1 4 2 6	バッテリー	
1 4 2 7	表示領域	
3 0 0 0	卓上照明器具	
3 0 0 1	照明装置	
4 3 0 1	表示部	50

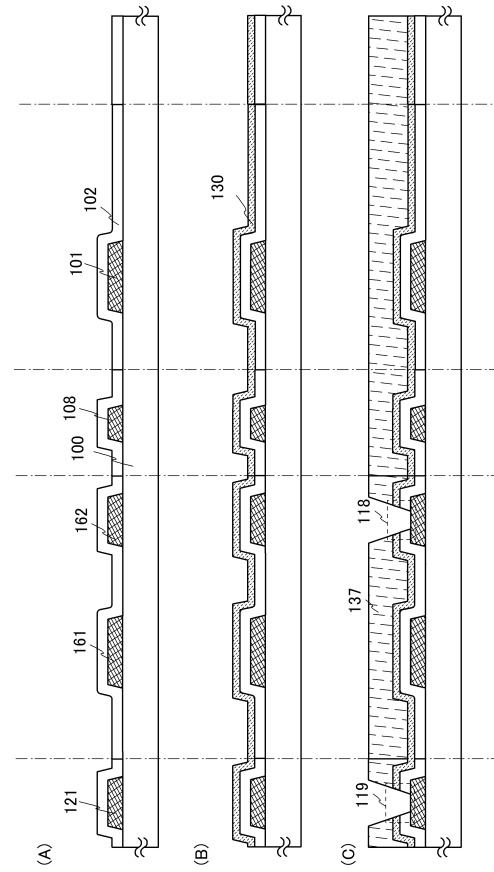
4 3 0 2	表示部	
4 3 0 4	操作部	
4 3 0 5	筐体	
4 3 0 6	筐体	
4 3 0 7	表示部	
4 3 0 8	綴じ部	
4 3 1 0	表示部	
4 3 1 1	表示パネル	
4 3 1 2	表示パネル	
4 3 1 3	表示パネル	10
4 5 0 1	可撓性基板	
4 5 0 2	画素部	
4 5 0 5	シール材	
4 5 0 6	可撓性基板	
4 5 0 7	充填材	
4 5 0 9	薄膜トランジスタ	
4 5 1 0	薄膜トランジスタ	
4 5 1 1	発光素子	
4 5 1 2	電界発光層	
4 5 1 3	電極層	20
4 5 1 5	接続端子電極	
4 5 1 6	端子電極	
4 5 1 7	電極層	
4 5 1 9	異方性導電膜	
4 5 2 0	隔壁	
4 5 4 0	導電層	
4 5 4 2	酸化物絶縁層	
4 5 4 3	オーバーコート層	
4 5 4 4	絶縁層	
4 5 4 5	カラーフィルタ層	30
5 3 0 0	可撓性基板	
5 3 0 1	画素部	
5 3 0 2	走査線駆動回路	
5 3 0 3	走査線駆動回路	
5 3 0 4	信号線駆動回路	
5 3 0 5	タイミング制御回路	
5 6 0 1	シフトレジスタ	
5 6 0 2	スイッチング回路	
5 6 0 3	薄膜トランジスタ	
5 6 0 4	配線	40
5 6 0 5	配線	
6 4 0 0	画素	
6 4 0 1	スイッチング用トランジスタ	
6 4 0 2	駆動用トランジスタ	
6 4 0 3	容量素子	
6 4 0 4	発光素子	
6 4 0 5	信号線	
6 4 0 6	走査線	
6 4 0 7	電源線	
6 4 0 8	共通電極	50

7 0 0 1	T F T	
7 0 0 2	発光素子	
7 0 0 3	電極層	
7 0 0 4	E L 層	
7 0 0 5	電極層	
7 0 0 9	隔壁	
7 0 1 1	駆動用 T F T	
7 0 1 2	発光素子	
7 0 1 3	電極層	
7 0 1 4	E L 層	10
7 0 1 5	電極層	
7 0 1 6	遮蔽膜	
7 0 1 7	導電膜	
7 0 1 9	隔壁	
7 0 2 1	駆動用 T F T	
7 0 2 2	発光素子	
7 0 2 3	電極層	
7 0 2 4	E L 層	
7 0 2 5	電極層	
7 0 2 7	導電膜	20
7 0 2 9	隔壁	
7 0 3 1	酸化物絶縁層	
7 0 3 2	保護絶縁層	
7 0 3 3	カラーフィルタ層	
7 0 3 4	オーバーコート層	
7 0 3 5	保護絶縁層	
7 0 4 1	酸化物絶縁層	
7 0 4 2	保護絶縁層	
7 0 4 3	カラーフィルタ層	
7 0 4 4	オーバーコート層	30
7 0 4 5	保護絶縁層	
7 0 5 1	酸化物絶縁層	
7 0 5 2	保護絶縁層	
7 0 5 3	平坦化絶縁層	
7 0 5 5	保護絶縁層	
8 1 0 0	基板	
8 1 0 4	絶縁層	
8 1 4 1	樹脂層	
8 1 4 2	樹脂層	
8 1 4 4	基板	40
8 2 5 0	画素部	
8 2 5 2	駆動回路部	
8 2 5 4	端子部	
8 4 0 0	発光装置	
1 4 1 1 a	筐体	
1 4 1 1 b	筐体	
4 5 0 3 a	信号線駆動回路	
4 5 0 4 a	走査線駆動回路	
4 5 1 8 a	F P C	

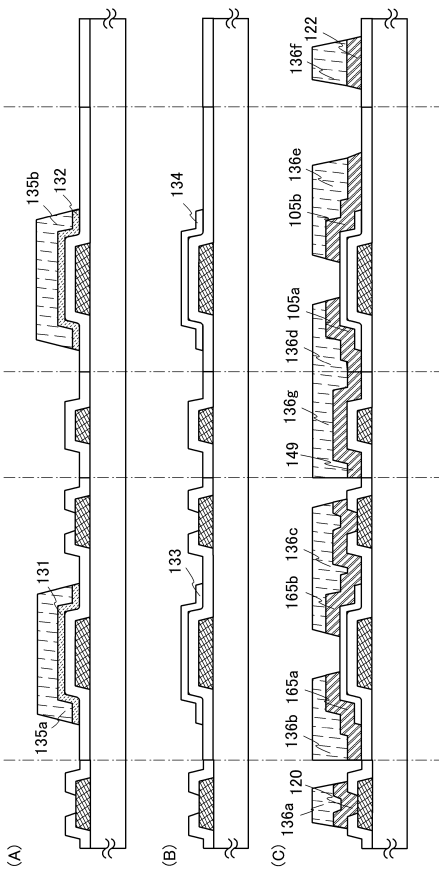
【図 1】



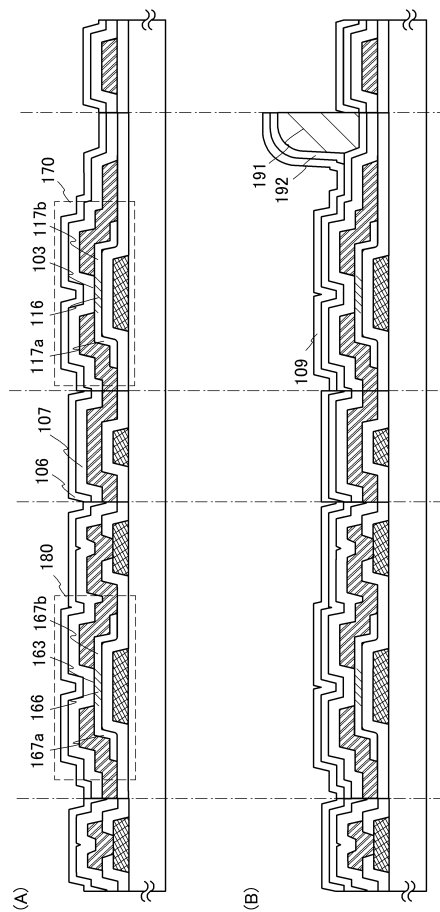
【図 2】



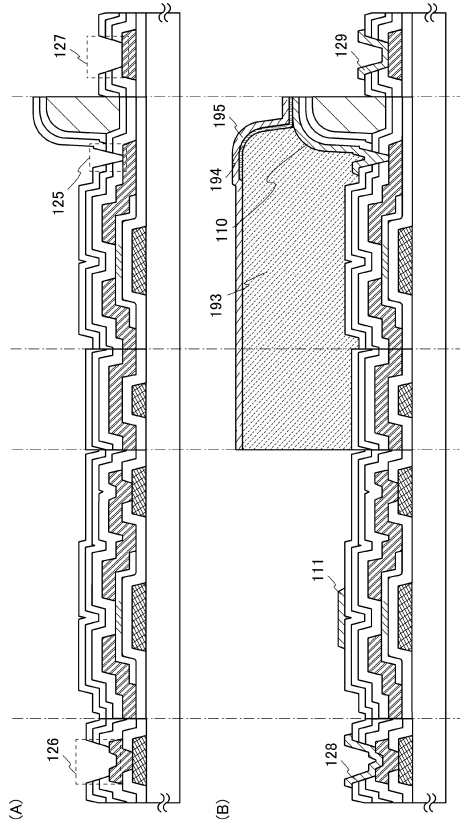
【図 3】



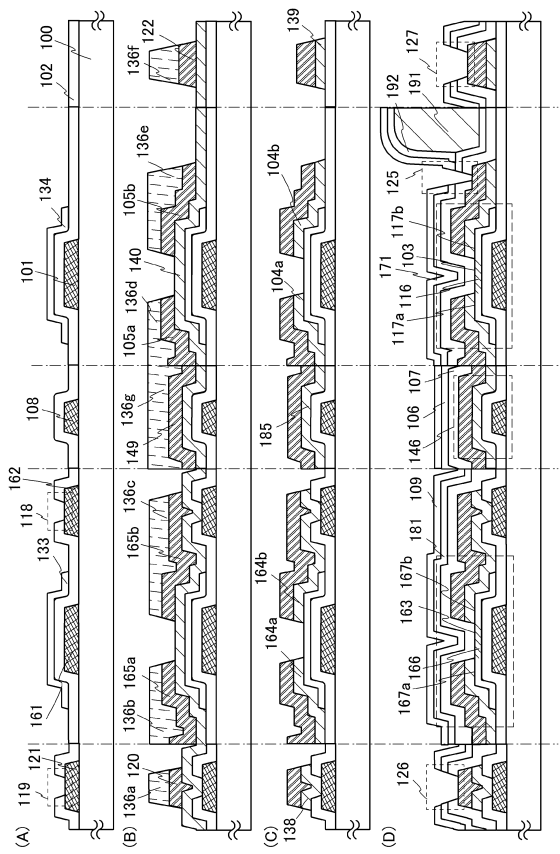
【図 4】



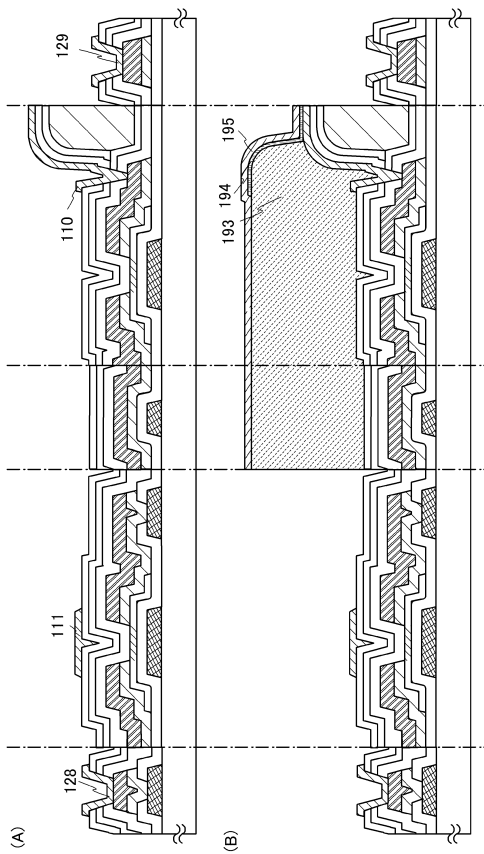
【図 5】



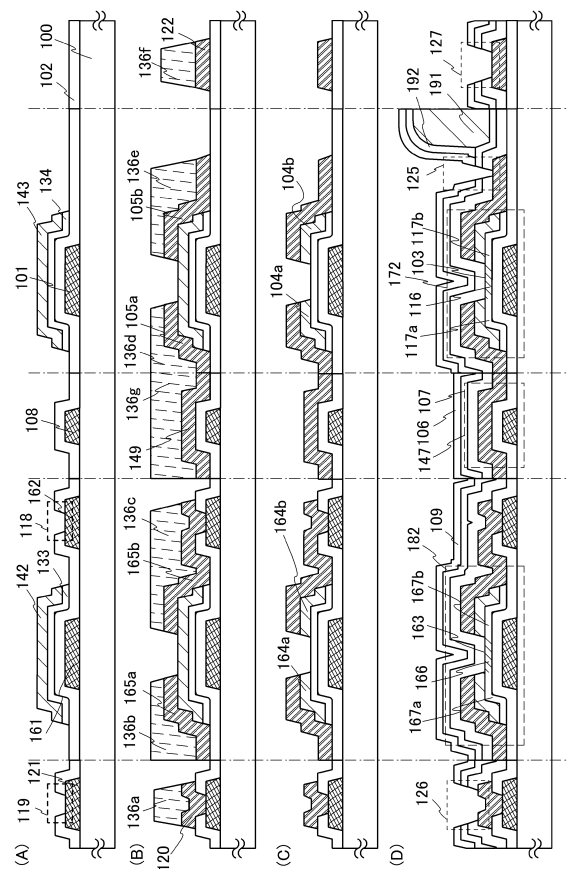
【図 6】



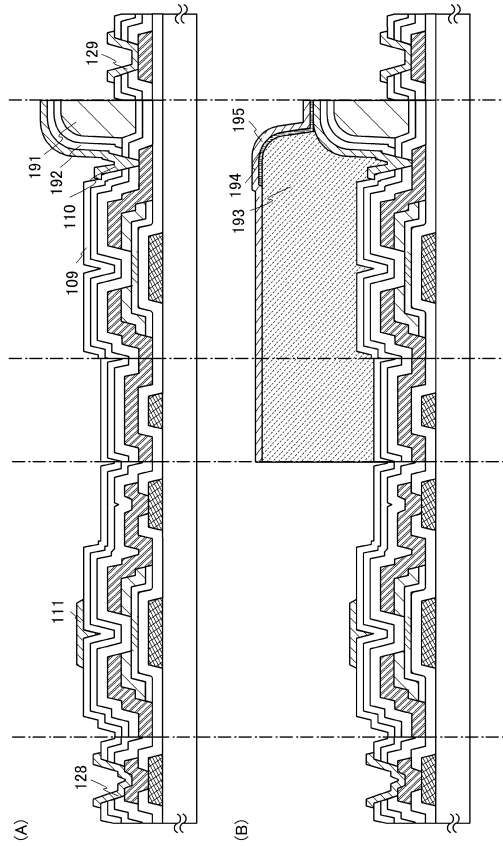
【図 7】



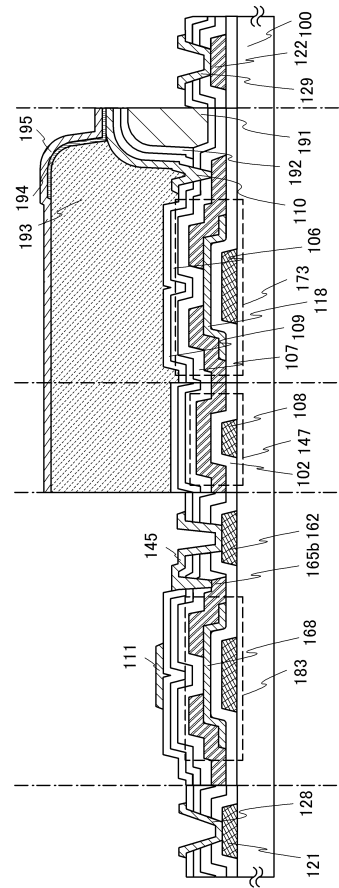
【図 8】



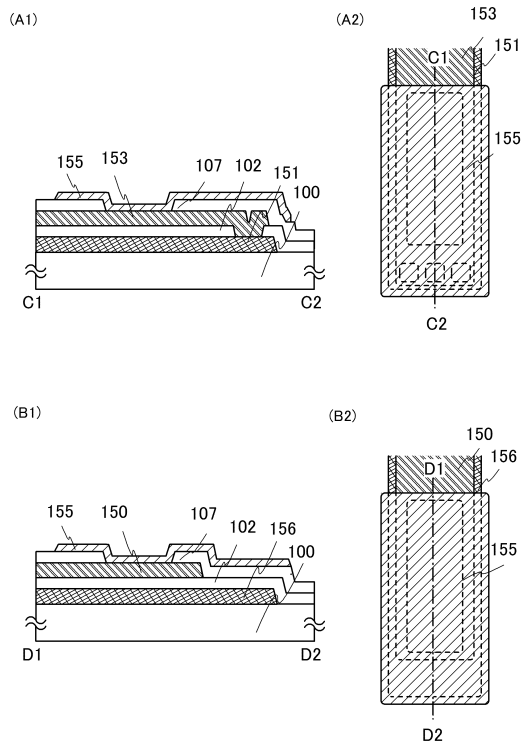
【図 9】



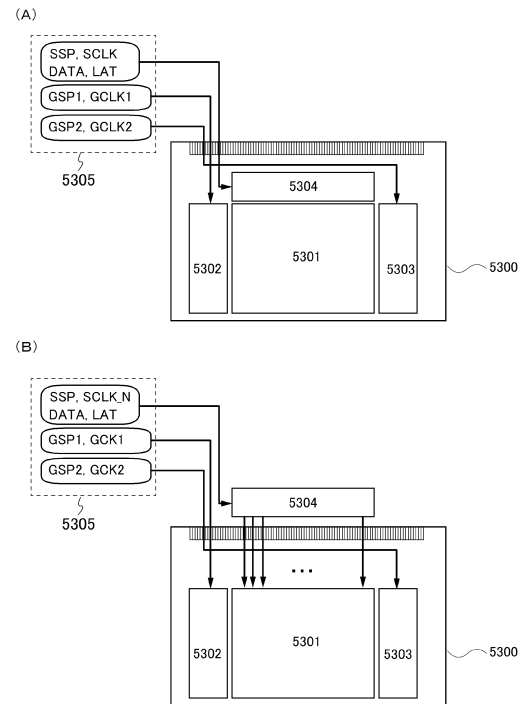
【図 10】



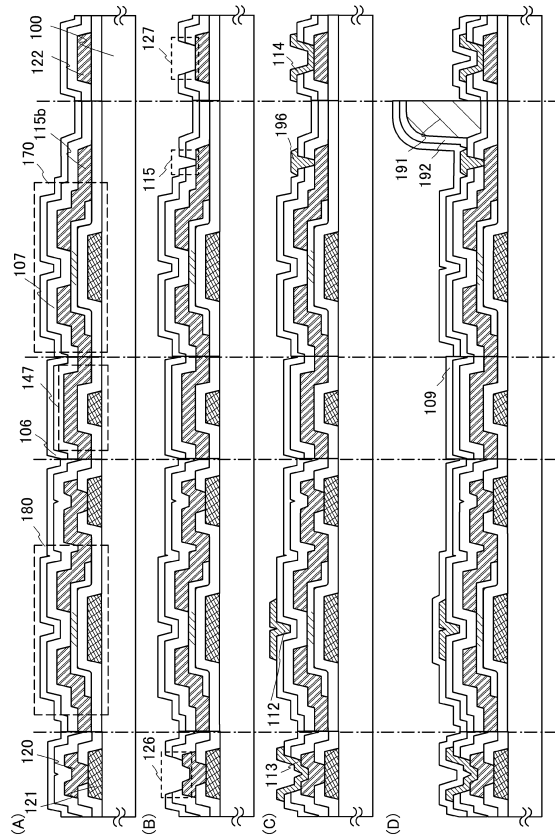
【図 11】



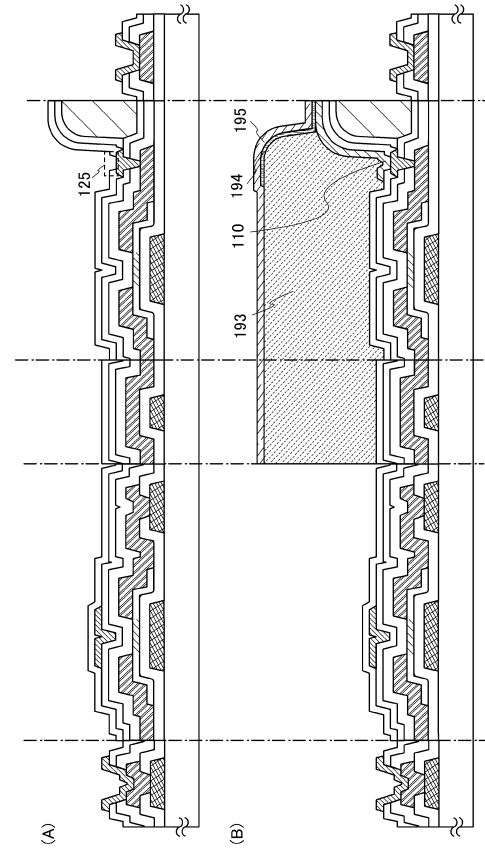
【図 12】



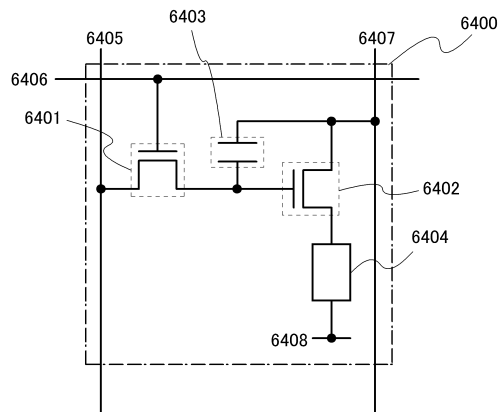
【図 17】



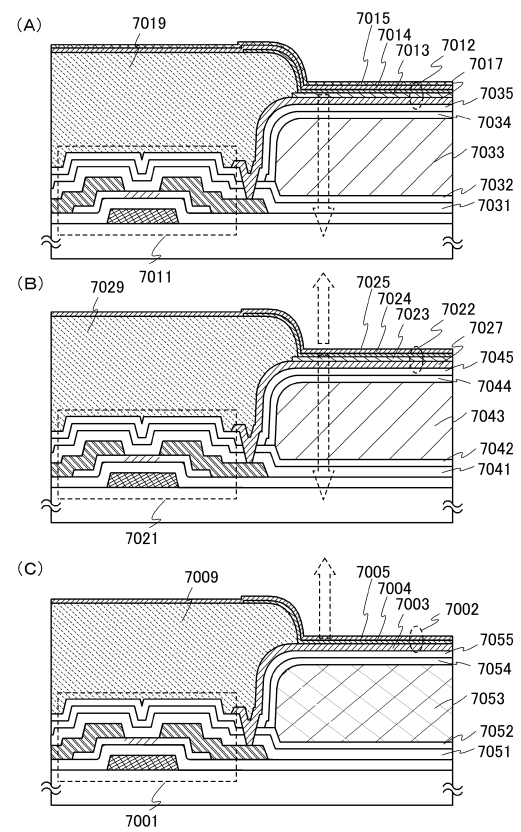
【図 18】



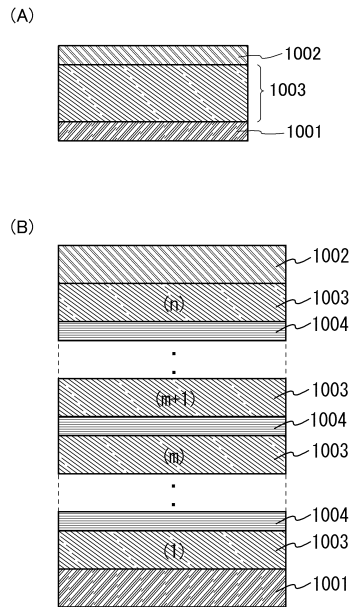
【図 19】



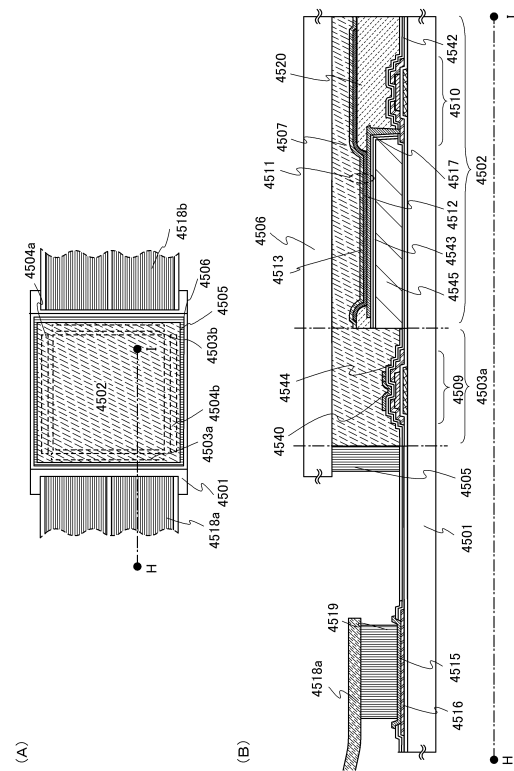
【図 20】



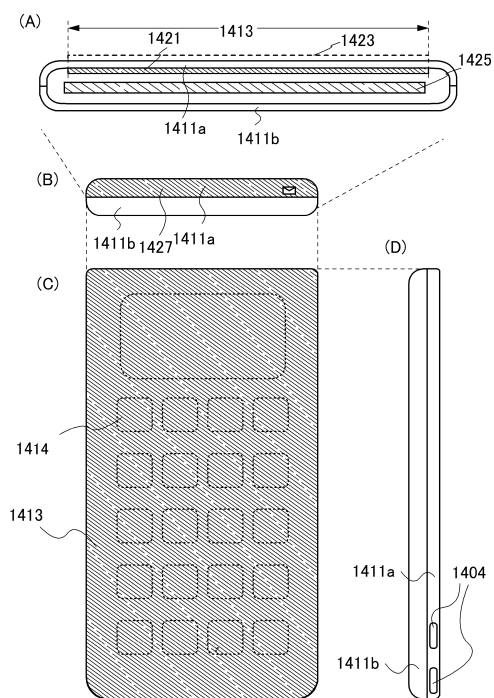
【図 2 1】



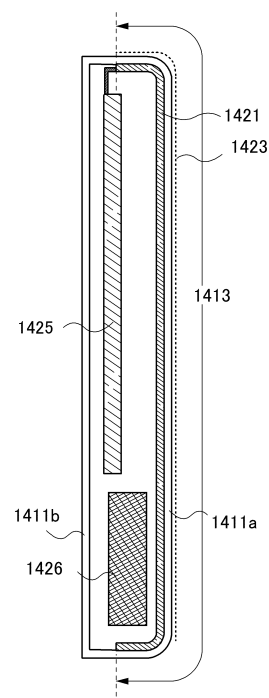
【図 2 2】



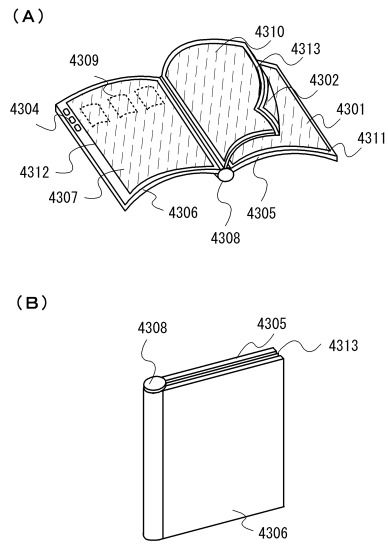
【図 2 3】



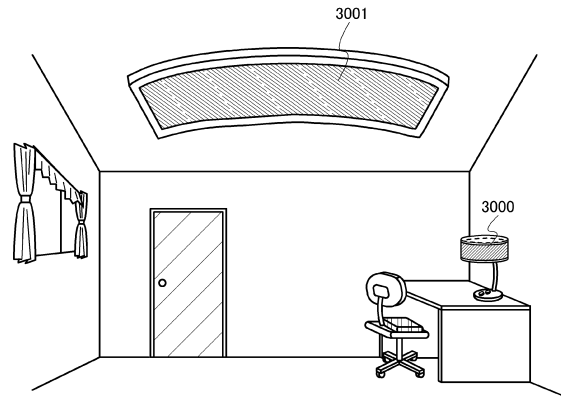
【図 2 4】



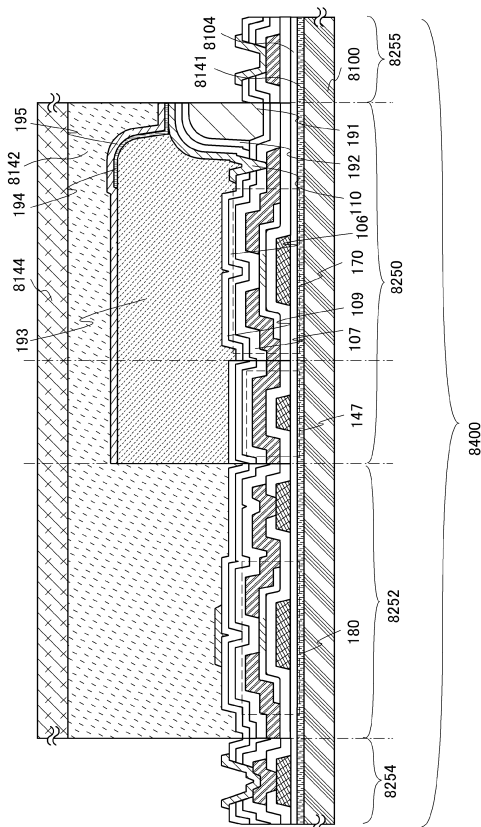
【図 25】



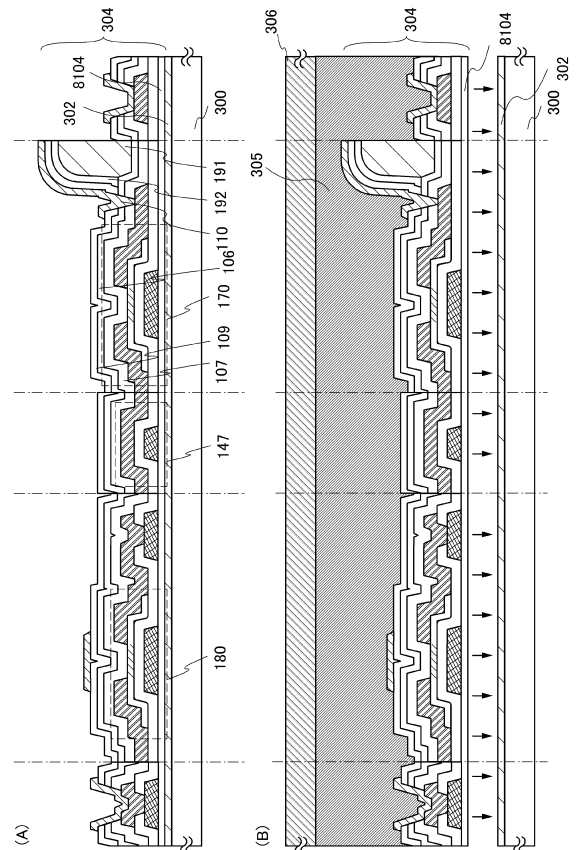
【図 26】



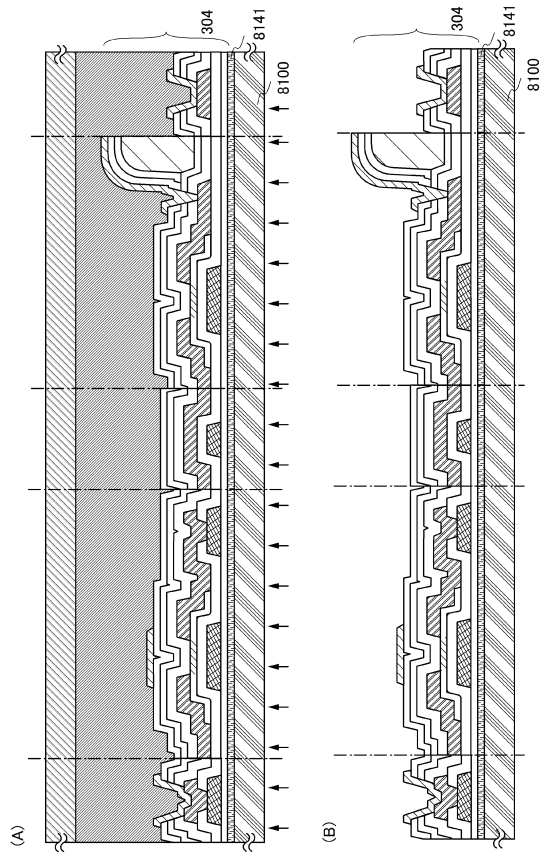
【図 27】



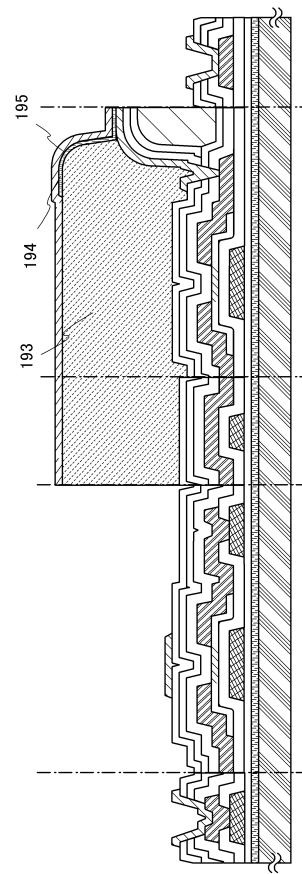
【図 28】



【図 29】



【図 30】



フロントページの続き

(51)Int.Cl.		F I		
H 0 5 B	33/12	(2006.01)	H 0 1 L 29/78	6 2 7 D
H 0 5 B	33/04	(2006.01)	H 0 1 L 29/78	6 2 7 F
H 0 5 B	33/10	(2006.01)	H 0 1 L 29/78	6 1 9 A
			H 0 5 B 33/14	A
			H 0 5 B 33/12	E
			H 0 5 B 33/04	
			H 0 5 B 33/10	
			G 0 9 F 9/30	3 3 8

(72)発明者 丸山 穂高
 栃木県栃木市都賀町升塚1 6 1－2 アドバンスト フィルム ディバイス インク株式会社内

審査官 田井 伸幸

(56)参考文献 特開2006-128679 (JP, A)
 特開2008-310312 (JP, A)
 特開2008-281988 (JP, A)
 特開2008-021653 (JP, A)
 特開2005-085705 (JP, A)
 特開2004-281086 (JP, A)
 特開2007-123861 (JP, A)
 特開2004-247533 (JP, A)
 特開2008-083692 (JP, A)
 特開2007-212699 (JP, A)
 特開2007-173845 (JP, A)

(58)調査した分野(Int.Cl., DB名)
 G 0 9 F 9/00－ 9/46
 H 0 1 L 27/32、51/50
 H 0 5 B 33/00－33/28