

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7580523号
(P7580523)

(45)発行日 令和6年11月11日(2024.11.11)

(24)登録日 令和6年10月31日(2024.10.31)

(51)国際特許分類	F I
H 0 4 N 25/76 (2023.01)	H 0 4 N 25/76
H 0 4 N 25/46 (2023.01)	H 0 4 N 25/46
H 0 1 L 27/146 (2006.01)	H 0 1 L 27/146 A

請求項の数 12 (全36頁)

(21)出願番号	特願2023-71982(P2023-71982)	(73)特許権者	316005926 ソニーセミコンダクタソリューションズ株式会社 神奈川県厚木市旭町四丁目14番1号
(22)出願日	令和5年4月26日(2023.4.26)	(74)代理人	110001357 弁理士法人つばさ国際特許事務所
(62)分割の表示	特願2019-570639(P2019-570639)の分割	(72)発明者	丸山 俊介 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
原出願日	平成31年1月17日(2019.1.17)	(72)発明者	福田 喜昭 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内
(65)公開番号	特開2023-100745(P2023-100745 A)	審査官	越河 勉
(43)公開日	令和5年7月19日(2023.7.19)		
審査請求日	令和5年4月26日(2023.4.26)		
(31)優先権主張番号	特願2018-20098(P2018-20098)		
(32)優先日	平成30年2月7日(2018.2.7)		
(33)優先権主張国・地域又は機関	日本国(JP)		
(31)優先権主張番号	特願2018-34466(P2018-34466)		
(32)優先日	平成30年2月28日(2018.2.28)		
	最終頁に続く		最終頁に続く

(54)【発明の名称】 固体撮像素子および撮像装置

(57)【特許請求の範囲】

【請求項1】

複数の画素にわたって設けられた光電変換膜と、
前記光電変換膜に電気的に接続され、画素毎に設けられた第1電極と、
前記光電変換膜を間にして前記第1電極に対向する第2電極と、
前記光電変換膜で生成され、前記第1電極を介して移動した信号電荷を蓄積可能な第1電荷蓄積部と、
画素毎に設けられ、前記第1電荷蓄積部にリセット電位を印加可能なリセットトランジスタと、
前記複数の画素の少なくとも一部の画素の前記第1電極に前記リセットトランジスタを介して電気的に接続され、前記リセット電位と異なる電位V P Dを生成可能な電位生成部とを備え、
前記第1電極に前記電位V P Dが印加される画素の前記光電変換膜で生成された信号電荷は、それ以外の画素の前記第1電荷蓄積部に移動する
固体撮像素子。

【請求項2】

前記電位生成部は、前記複数の画素の少なくとも一部の画素の前記第1電極に、前記リセットトランジスタを介して前記電位V P Dを印加可能である

請求項1に記載の固体撮像素子。

【請求項3】

前記電位生成部は、前記第 1 電荷蓄積部に前記信号電荷が蓄積される期間、前記複数の画素の少なくとも一部の画素の前記第 1 電極に前記電位 V P D を印加可能である

請求項 1 に記載の固体撮像素子。

【請求項 4】

前記複数の画素は、読出画素と非読出画素を含み、

前記電位生成部は、前記非読出画素の前記第 1 電極に前記電位 V P D を印加可能である請求項 1 に記載の固体撮像素子。

【請求項 5】

前記リセットトランジスタは、前記第 1 電荷蓄積部と前記第 1 電極とに電氣的に接続され、

前記電位生成部は、前記リセットトランジスタを介して、前記第 1 電荷蓄積部と前記第 1 電極とに電氣的に接続されている

請求項 1 に記載の固体撮像素子。

【請求項 6】

前記電位生成部は、前記リセット電位と前記電位 V P D とを生成可能である

請求項 1 に記載の固体撮像素子。

【請求項 7】

前記リセットトランジスタは、前記電位生成部により生成される前記リセット電位を前記第 1 電荷蓄積部に印加可能である

請求項 6 に記載の固体撮像素子。

【請求項 8】

更に、前記第 1 電極に前記電位 V P D が印加される前記画素を選択する制御線を含む

請求項 1 に記載の固体撮像素子。

【請求項 9】

前記複数の画素は、第 1 方向および前記第 1 方向に交差する第 2 方向に沿って配置され、前記制御線は、前記第 1 方向および前記第 2 方向の少なくとも一方に沿って設けられている

請求項 8 に記載の固体撮像素子。

【請求項 10】

更に、前記第 1 電極に前記電位 V P D が印加される画素以外の画素の前記第 1 電荷蓄積部に接続された、容量切替用の第 3 トランジスタと、

前記第 3 トランジスタに接続された付加容量素子とを含む

請求項 1 に記載の固体撮像素子。

【請求項 11】

前記光電変換膜は化合物半導体、有機半導体または量子ドットを含む

請求項 1 に記載の固体撮像素子。

【請求項 12】

複数の画素にわたって設けられた光電変換膜と、

前記光電変換膜に電氣的に接続され、画素毎に設けられた第 1 電極と、

前記光電変換膜を間にして前記第 1 電極に対向する第 2 電極と、

前記光電変換膜で生成され、前記第 1 電極を介して移動した信号電荷を蓄積可能な第 1 電荷蓄積部と、

画素毎に設けられ、前記第 1 電荷蓄積部にリセット電位を印加可能なリセットトランジスタと、

前記複数の画素の少なくとも一部の画素の前記第 1 電極に前記リセットトランジスタを介して電氣的に接続され、前記リセット電位と異なる電位 V P D を生成可能な電位生成部とを備え、

前記第 1 電極に前記電位 V P D が印加される画素の前記光電変換膜で生成された信号電荷は、それ以外の画素の前記第 1 電荷蓄積部に移動する

固体撮像素子を有する撮像装置。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、複数の画素にわたって設けられた光電変換膜を有する固体撮像素子および撮像装置に関する。

【背景技術】

【0002】

光電変換膜に、例えば InGaAs 等の化合物半導体を用いた固体撮像素子の開発が進められている（例えば、特許文献1参照）。光電変換膜で発生した信号電荷は、画素毎に画素回路に送られるようになっている。

10

【先行技術文献】

【特許文献】

【0003】

【文献】国際公開第2017/150167号

【発明の概要】

【0004】

このような固体撮像素子では、複数の画素の信号電荷を加算可能にすることが望まれている。

【0005】

したがって、複数の画素の信号電荷を加算可能な固体撮像素子および撮像装置を提供することが望ましい。

20

【0006】

本開示の一実施の形態に係る固体撮像素子は、複数の画素にわたって設けられた光電変換膜と、光電変換膜に電氣的に接続され、画素毎に設けられた第1電極と、光電変換膜を間にして第1電極に対向する第2電極と、光電変換膜で生成され、第1電極を介して移動した信号電荷を蓄積可能な第1電荷蓄積部と、画素毎に設けられ、第1電荷蓄積部にリセット電位を印加可能なリセットトランジスタと、複数の画素の少なくとも一部の画素の第1電極にリセットトランジスタを介して電氣的に接続され、リセット電位と異なる電位 V_{PD} を生成可能な電位生成部とを備えたものである。第1電極に電位 V_{PD} が印加される画素の光電変換膜で生成された信号電荷は、それ以外の画素の第1電荷蓄積部に移動する。

30

【0007】

本開示の一実施の形態に係る撮像装置は、上記本開示の一実施の形態に係る固体撮像素子を備えたものである。

【0008】

本開示の一実施の形態に係る固体撮像素子および撮像装置では、電位生成部が設けられているので、第1電荷蓄積部に信号電荷が蓄積される期間、複数の画素の少なくとも一部の画素（非読出画素）の第1電極に、電位 V_{PD} が印加される。この非読出画素で発生した信号電荷は、電位 V_{PD} が印加されない画素（読出画素）の第1電極に移動する。

【0009】

本開示の一実施の形態に係る固体撮像素子および撮像装置によれば、電位生成部を設けるようにしたので、非読出画素で発生した信号電荷は、読出画素で発生した信号電荷とともに、読出画素の画素回路で読みだされる。よって、複数の画素の信号電荷を加算可能となる。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれの効果であってもよい。

40

【図面の簡単な説明】

【0010】

【図1】本開示の第1の実施の形態に係る撮像素子の概略構成を表すブロック図である。

【図2】図1に示した画素領域の具体的な構成の一例を表す平面模式図である。

【図3】図2に示した読出画素および非読出画素に接続された制御線の一例を表す平面模式図である。

50

【図 4】図 2 に示した読出画素，非読出画素の光電変換部および画素回路の構成を模式的に表す図である。

【図 5】図 4 に示した読出画素，非読出画素の動作について説明するための模式図である。

【図 6】図 4 に示した画素回路の駆動方法について説明するためのタイミング図である。

【図 7 A】本開示の第 2 の実施の形態に係る撮像素子（読出画素）の画素回路の構成を模式的に表す図である。

【図 7 B】図 7 A に示した撮像素子の非読出画素の画素回路の構成を模式的に表す図である。

【図 8】図 7 A，図 7 B に示した画素回路の駆動方法について説明するためのタイミング図である。

【図 9】図 7 A に示した画素回路の他の例（変形例 1）を模式的に表す図である。

【図 10】図 7 A，図 7 B に示した画素回路の他の例（変形例 2）を模式的に表す図である。

【図 11 A】本開示の第 3 の実施の形態に係る撮像素子（読出画素）の画素回路の構成を模式的に表す図である。

【図 11 B】図 11 A に示した撮像素子の非読出画素の画素回路の構成を模式的に表す図である。

【図 12】図 11 A，図 11 B に示した画素回路の駆動方法について説明するためのタイミング図である。

【図 13】図 11 A，図 11 B に示した画素回路の他の例を模式的に表す図である。

【図 14 A】本開示の第 4 の実施の形態に係る撮像素子（読出画素）の画素回路の構成を模式的に表す図である。

【図 14 B】図 14 A に示した撮像素子の非読出画素の画素回路の構成を模式的に表す図である。

【図 15】図 14 A，図 14 B に示した画素回路の駆動方法について説明するためのタイミング図である。

【図 16 A】図 2 に示した読出画素，非読出画素の配置の他の例（1）を表す平面模式図である。

【図 16 B】図 2 に示した読出画素，非読出画素の配置の他の例（2）を表す平面模式図である。

【図 17】図 2 に示した読出画素，非読出画素の配置の他の例（3）を表す平面模式図である。

【図 18】図 17 に示した読出画素および非読出画素に接続された制御線の一例を表す平面模式図である。

【図 19】図 4 に示した画素回路の構成の他の例を模式的に表す図である。

【図 20】図 7 A，7 B に示した画素回路の構成の他の例を模式的に表す図である。

【図 21 A】図 2 に示した読出画素，非読出画素の配置の他の例（4）を表す平面模式図である。

【図 21 B】図 2 に示した読出画素，非読出画素の配置の他の例（5）を表す平面模式図である。

【図 22】図 1 等に示した撮像素子を用いた撮像装置（電子機器）の一例を表す機能ブロック図である。

【図 23】体内情報取得システムの概略的な構成の一例を示すブロック図である。

【図 24】内視鏡手術システムの概略的な構成の一例を示す図である。

【図 25】カメラヘッド及び C C U の機能構成の一例を示すブロック図である。

【図 26】車両制御システムの概略的な構成の一例を示すブロック図である。

【図 27】車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

【発明を実施するための形態】

【0011】

以下、本技術の実施の形態について、図面を参照して詳細に説明する。なお、説明は以

10

20

30

40

50

下の順序で行う。

1. 第1の実施の形態（リセットトランジスタに直列に接続された電位生成部を有する固体撮像素子の例）

2. 第2の実施の形態（リセットトランジスタに並列に接続された電位生成部を有する固体撮像素子の例）

3. 変形例1（容量切替用のトランジスタを有する例）

4. 変形例2（グローバルシャッター機能を有する例）

5. 第3の実施の形態（第1電荷蓄積部（FD）に直列に接続された電位生成部を有する固体撮像素子の例）

6. 第4の実施の形態（転送トランジスタおよび第2電荷蓄積部を含む電位生成部を有する固体撮像素子の例）

10

7. 変形例3（読出画素および非読出画素の配置例）

8. 適用例（電子機器の例）

9. 応用例

【0012】

< 1. 第1の実施の形態 >

[撮像素子1の構成]

図1は、本開示の一実施の形態に係る固体撮像素子（撮像素子1）の機能構成の一例を模式的に表したものである。撮像素子1は、例えば赤外線イメージセンサであり、例えば波長800nm以上の光に対しても感度を有している。この撮像素子1には、例えば四角形状の画素領域10Pと、画素領域10Pの外側の画素外領域10Bとが設けられている。画素外領域10Bには、画素領域10Pを駆動するための周辺回路が設けられている。

20

【0013】

撮像素子1の画素領域10Pには、例えば2次元配置された複数の受光単位領域（画素P）が設けられている。画素外領域10Bに設けられた周辺回路は、例えば行走査部201、水平選択部203、列走査部204およびシステム制御部202を含んでいる。

【0014】

図2は、画素領域10Pのより具体的な構成を表したものである。画素領域10Pに設けられた画素Pは、読出画素Prおよび非読出画素Pnを含んでいる。読出画素Prおよび非読出画素Pnは、例えば、画素行毎に設けられており、読出画素Prが配置された行と、非読出画素Pnが配置された行とが交互に設けられている。後述するように、非読出画素Pnで発生した信号電荷は、同じ画素列に配置された隣り合う読出画素Prの画素回路（後述の画素回路20Pr）で読み出される。即ち、図2に示した例では、2つの画素Pの信号電荷が加算される。

30

【0015】

図3は、読出画素Prおよび非読出画素Pnを選択する制御線Lpsを表している。制御線Lpsは、例えば、画素行毎に、行方向（図3のX方向）に沿って延在している。換言すれば、画素P（読出画素Pr、非読出画素Pn）には、画素行毎に、制御線Lpsが配線されている。

【0016】

また、画素Pには、例えば画素行ごとに画素駆動線Lread（例えば、行選択線およびリセット制御線）が配線され、画素列ごとに垂直信号線Lsigが配線されている（図1）。画素駆動線Lreadは、画素Pからの信号読み出しのための駆動信号を伝送するものである。画素駆動線Lreadの一端は、行走査部201の各行に対応した出力端に接続されている。

40

【0017】

行走査部201は、シフトレジスタやアドレスデコーダ等によって構成され、画素領域10Pの各画素Pを、例えば行単位で駆動する画素駆動部である。行走査部201によって選択走査された画素行の各画素Pから出力される信号は、垂直信号線Lsigの各々を通して水平選択部203に供給される。水平選択部203は、垂直信号線Lsigごとに設けられたアンプや水平選択スイッチ等によって構成されている。

50

【 0 0 1 8 】

列走査部 2 0 4 は、シフトレジスタやアドレスデコーダ等によって構成され、水平選択部 2 0 3 の各水平選択スイッチを走査しつつ順番に駆動するものである。この列走査部 2 0 4 による選択走査により、垂直信号線 L sig の各々を通して伝送される各画素の信号が順番に水平信号線 2 0 5 に出力され、当該水平信号線 2 0 5 を通して図示しない信号処理部等へ入力される。

【 0 0 1 9 】

システム制御部 2 0 2 は、外部から与えられるクロックや、動作モードを指令するデータなどを受け取り、また、撮像素子 1 の内部情報などのデータを出力するものである。システム制御部 2 0 2 はさらに、各種のタイミング信号を生成するタイミングジェネレータを有し、当該タイミングジェネレータで生成された各種のタイミング信号を基に行走査部 2 0 1、水平選択部 2 0 3 および列走査部 2 0 4 などの駆動制御を行う。

10

【 0 0 2 0 】

以下では、撮像素子 1 の読出画素 P r および非読出画素 P n の具体的な構成について説明する。

【 0 0 2 1 】

図 4 は、撮像素子 1 の画素領域 1 0 P の模式的な断面構成を、読出画素 P r および非読出画素 P n の画素回路 2 0 P r , 2 0 P n とともに表したものである。撮像素子 1 は、例えば、光電変換部 1 0 を有する半導体基板と、画素回路 2 0 P r , 2 0 P n を有する回路基板 2 0 との積層構造を有している。光電変換部 1 0 は、例えば赤外領域の波長の光等の入射光を画素 P 毎に光電変換するためのものであり、回路基板 2 0 に近い位置から順に、第 1 電極 1 1、第 1 半導体層 1 2、光電変換膜 1 3、第 2 半導体層 1 4 および第 2 電極 1 5 を有している。回路基板 2 0 に設けられた画素回路 2 0 P r , 2 0 P n は、光電変換部 1 0 で発生した信号電荷の読み出し回路 (R O I C : Readout Integrated Circuit) であり、画素 P 毎に、光電変換部 1 0 の第 1 電極 1 1 に接続されている。第 1 電極 1 1 と画素回路 2 0 P r , 2 0 P n とは、例えば、バンプ電極 1 7 E B およびコンタクト電極 1 7 E C を介して接続されている。第 1 電極 1 1 は、パッシベーション膜 1 6 中に、バンプ電極 1 7 E B およびコンタクト電極 1 7 E C は、層間絶縁膜 1 7 中に、各々設けられている。

20

【 0 0 2 2 】

層間絶縁膜 1 7 は、例えば、回路基板 2 0 に接して設けられている。この層間絶縁膜 1 7 中に、画素 P 毎にバンプ電極 1 7 E B およびコンタクト電極 1 7 E C が設けられている。回路基板 2 0 に近い位置から、コンタクト電極 1 7 E C およびバンプ電極 1 7 E B の順に設けられている。第 1 電極 1 1 とバンプ電極 1 7 E B とが接しており、バンプ電極 1 7 E B とコンタクト電極 1 7 E C とが接している。このように、光電変換部 1 0 と回路基板 2 0 とはバンプ接合されている。バンプ接合に代えて、光電変換部 1 0 と回路基板 2 0 とを C u C u 接合させるようにしてもよい。層間絶縁膜 1 7 は、例えば、無機絶縁材料により構成されている。この無機絶縁材料としては、例えば、窒化シリコン (S i N) , 酸化アルミニウム (A l ₂ O ₃) , 酸化ケイ素 (S i O ₂) および酸化ハフニウム (H f O ₂) 等が挙げられる。

30

【 0 0 2 3 】

パッシベーション膜 1 6 は、例えば、層間絶縁膜 1 7 と第 1 半導体層 1 2 との間に設けられている。このパッシベーション膜 1 6 中に、画素 P 毎に第 1 電極 1 1 が設けられている。第 1 電極 1 1 の一部は、層間絶縁膜 1 7 中に設けられていてもよい。パッシベーション膜 1 6 は、例えば、無機絶縁材料により構成されている。この無機絶縁材料としては、例えば、窒化シリコン (S i N) , 酸化アルミニウム (A l ₂ O ₃) , 酸化ケイ素 (S i O ₂) および酸化ハフニウム (H f O ₂) 等が挙げられる。パッシベーション膜 1 6 を、層間絶縁膜 1 7 と同一の無機絶縁材料により構成するようにしてもよい。

40

【 0 0 2 4 】

第 1 電極 1 1 は、第 1 半導体層 1 2 を介して光電変換膜 1 3 に電氣的に接続されている。第 1 電極 1 1 は、光電変換膜 1 3 で発生した信号電荷 (正孔または電子、以下便宜上、

50

信号電荷が正孔であるとして説明する。)を読みだすための電圧が供給される電極であり、画素P毎に分離して設けられている。第1電極11の一方の端部は、第1半導体層12に接しており、第1電極11は、第1半導体層12を介して光電変換膜13に電氣的に接続されている。第1電極11の他方の端部は、バンプ電極17EBに接している。隣り合う第1電極11は、パッシベーション膜16により電氣的に分離されている。

【0025】

第1電極11は、例えば、チタン(Ti)、タングステン(W)、窒化チタン(TiN)、白金(Pt)、金(Au)、パラジウム(Pd)、亜鉛(Zn)、ニッケル(Ni)およびアルミニウム(Al)のうちのいずれかの単体、またはそれらのうちの少なくとも1種を含む合金により構成されている。第1電極11は、このような構成材料の単膜であつてもよく、あるいは、2種以上を組み合わせた積層膜であつてもよい。例えば、第1電極11は、チタンおよびタングステンの積層膜により構成されている。

10

【0026】

パッシベーション膜16と光電変換膜13との間に設けられた第1半導体層12は、例えば、全ての画素Pに共通して設けられている。この第1半導体層12は、隣り合う画素Pを電氣的に分離するためのものであり、第1半導体層12には、例えば複数の拡散領域12Aが設けられている。第1半導体層12に、光電変換膜13を構成する化合物半導体材料のバンドギャップよりも大きなバンドギャップの化合物半導体材料を用いることにより、暗電流を抑えることも可能となる。第1半導体層12には、例えばn型のInP(インジウムリン)を用いることができる。

20

【0027】

第1半導体層12に設けられた拡散領域12Aは、互いに離間して配置されている。拡散領域12Aは、画素P毎に配置され、それぞれの拡散領域12Aに第1電極11が接続されている。拡散領域12Aは、光電変換膜13で発生した信号電荷を画素P毎に読み出すためのものであり、例えば、p型不純物を含んでいる。p型不純物としては、例えばZn(亜鉛)等が挙げられる。このように、拡散領域12Aと、拡散領域12A以外の第1半導体層12との間にpn接合界面が形成され、隣り合う画素Pが電氣的に分離されるようになっている。拡散領域12Aは、例えば第1半導体層12の厚み方向に設けられ、光電変換膜13の厚み方向の一部にも設けられている。

【0028】

第1半導体層12と第2半導体層14との間に設けられた光電変換膜13は、例えば、全ての画素Pにわたって設けられている。換言すれば、全ての画素Pに共通して、光電変換膜13が設けられている。この光電変換膜13は、所定の波長の光を吸収して、信号電荷を発生させるものであり、例えば、III-V族半導体などの化合物半導体材料により構成されている。光電変換膜13を構成する化合物半導体材料としては、例えば、InGaAs(インジウムガリウム砒素)、InAsSb(インジウム砒素アンチモン)、GaAsSb(ガリウム砒素アンチモン)、InAs(インジウム砒素)、InSb(インジウムアンチモン)およびHgCdTe(水銀カドミウムテルル)等が挙げられる。Ge(ゲルマニウム)により光電変換膜13を構成するようにしてもよい。TypeII構造を有する半導体材料により、光電変換膜13を構成するようにしてもよい。光電変換膜13では、例えば、可視領域から短赤外領域の波長の光の光電変換がなされるようになっている。

30

【0029】

第2半導体層14は、例えば、全ての画素Pに共通して設けられている。この第2半導体層14は、光電変換膜13と第2電極15との間に設けられ、これらに接している。第2半導体層14は、第2電極15から排出される電荷が移動する領域であり、例えば、n型の不純物を含む化合物半導体により構成されている。第2半導体層14には、例えば、n型のInP(インジウムリン)を用いることができる。

40

【0030】

第2半導体層14、光電変換膜13および第1半導体層12を間にして、第2電極15は第1電極11に対向している。この第2電極15は、例えば各画素Pに共通の電極とし

50

て、第2半導体層14上(光入射側)に、第2半導体層14に接するように設けられている。第2電極15は、光電変換膜13で発生した電荷のうち、信号電荷として用いられない電荷を排出するためのものである(カソード)。例えば、正孔が、信号電荷として第1電極11から読み出される場合には、この第2電極15を通じて例えば電子を排出することができる。この第2電極15には、例えば、所定の電位 V_{15} が印加されるようになっている。第2電極15は、例えば赤外線などの入射光を透過可能な導電膜により構成されている。第2電極15には、例えば、ITO(Indium Tin Oxide)または $ITiO(In_2O_3 - TiO_2)$ 等を用いることができる。InP(インジウムリン)により第2電極15を構成するようにしてもよい。

【0031】

回路基板20に設けられた読出画素Prの画素回路20Prと、非読出画素Pnの画素回路20Pnとは、例えば、同じ構成を有している。画素回路20Pr、20Pnは各々、例えば、光電変換部10に接続されたFD(フローティングディフュージョン)21(第1電荷蓄積部)、リセットトランジスタ(RST)22、電位生成部23、増幅トランジスタ(AMP)24および選択トランジスタ(SEL)25を有している。本実施の形態では、光電変換部10で発生した信号電荷がFD21に蓄積される期間(後述の図6の蓄積期間 T_{10})、画素Pのうちの一部の画素(非読出画素Pn)の画素回路20Pnでは、リセットトランジスタ22がオンされ、電位生成部23から電位VPDが第1電極11に印加される。一方、読出画素Prの画素回路20Prでは、リセットトランジスタ22がオフ状態となっている。例えば、このような、リセットトランジスタ22の動作の違いにより、読出画素Prと非読出画素Pnとが区別される。

【0032】

FD21では、光電変換部10(光電変換膜13)で発生した信号電荷が蓄積されるようになっている。FD21は、光電変換部10の第1電極11とともに、リセットトランジスタ22のソースおよび増幅トランジスタ24のゲートに接続されている。

【0033】

リセットトランジスタ22は、オンされたとき、FD21にリセット電位VRSTを印加するためのものである。このリセット電位VRSTが印加されたFD21は、初期状態(リセット状態)となる。ここでは、このリセットトランジスタ22のドレインが、電位生成部23に接続されている。非読出画素Pnでは、光電変換部10で発生した信号電荷がFD21に蓄積される期間、このリセットトランジスタ22がオン状態となり、電位生成部23から第1電極11に電位VPDが印加される。リセットトランジスタ22のゲートは、制御線Lps(図3)に接続されており、リセットトランジスタ22のオンおよびオフは、制御線Lpsに制御される。

【0034】

電位生成部23は、リセットトランジスタ22を介して光電変換部10(第1電極11)に接続されている。リセットトランジスタ22のドレインに直列に接続された電位生成部23は、リセット電位VRSTと、リセット電位VRSTとは異なる所定の電位VPDとを生成するものである。電位VPDは、例えば、光電変換部10の第2電極15に印加される電位 V_{15} と略同じ電位であり(電位VPD 電位 V_{15})、この電位VPDが、オン状態のリセットトランジスタ22を介して第1電極11に印加されることにより、第1電極11と第2電極15との間の電位差が略ゼロ(0)となる。電位VPDを第1電極11に印加したときの第1電極11と第2電極15との間の電位差は、第1電極11にリセット電位VRSTを印加したときの、第1電極11と第2電極15との間の電位差よりも小さくなっている($|VPD - V_{15}| < |VRST - V_{15}|$)。

【0035】

増幅トランジスタ24のゲートはFD21に接続され、増幅トランジスタ24のドレインは電源電圧VDDに接続され、増幅トランジスタ24のソースは選択トランジスタ25のドレインに接続されている。この増幅トランジスタ24は、垂直信号線Lsigを介して接続された、定電流源としての負荷MOS(Metal Oxide Semiconductor)とソースフォ

10

20

30

40

50

ロア回路を構成している。FD 2 1の電位に応じた画素信号が、この増幅トランジスタ 2 4から選択トランジスタ 2 5を介して水平選択部 2 0 3に出力されるようになっている。

【 0 0 3 6 】

選択トランジスタ 2 5のソースは、垂直信号線 L sigに接続されている。選択トランジスタ 2 5がオンされると、オンされた画素 Pの画素信号が、垂直信号線 L sigを介して水平選択部 2 0 3に出力されるようになっている。

【 0 0 3 7 】

[撮像素子 1の動作]

図 5を用いて撮像素子 1の動作について説明する。撮像素子 1では、第 2電極 1 5および第 2半導体層 1 4を介して、光電変換膜 1 3へ光(例えば赤外領域の波長の光)が入射すると、この光は光電変換膜 1 3において吸収される。これにより、各画素 Pの光電変換膜 1 3では正孔(ホール)および電子の対が発生する(光電変換される)。このとき、読出画素 P rでは、例えば第 1電極 1 1に所定の電位(例えばリセット電位 V R S T)が印加されると、第 1電極 1 1と第 2電極 1 5との間に電位勾配が生じ、発生した電荷のうち一方の電荷(例えば正孔)が、信号電荷として拡散領域 1 2 Aに移動し、拡散領域 1 2 Aから画素 P毎に第 1電極 1 1へ収集される。

10

【 0 0 3 8 】

一方、非読出画素 P nでは、第 1電極 1 1に電位 V P Dが印加され、第 1電極 1 1と第 2電極 1 5との間の電位差が略ゼロとなる。このため、非読出画素 P nの光電変換膜 1 3で発生した信号電荷は、近傍の読出画素 P rの拡散領域 1 2 Aに移動する。この非読出画素 P nから読出画素 P rに移動した信号電荷は、読出画素 P rで発生した信号電荷と合算され、読出画素 P rの画素回路 2 0 P rで読み出される。

20

【 0 0 3 9 】

図 6は、読出画素 P rの FD 2 1に信号電荷が蓄積される期間(蓄積期間 T 1 0)のリセットトランジスタ 2 2、選択トランジスタ 2 5および電位生成部 2 3のタイミングチャートである。

【 0 0 4 0 】

まず、画素回路 2 0 P r, 2 0 P nの電位生成部 2 3では、リセット電位 V R S Tが生成される。読出画素 P rの画素回路 2 0 P rでは、リセットトランジスタ 2 2がオンされる。これにより、FD 2 1の電位がリセット電位 V R S Tとなり、FD 2 1が初期状態となる。その後、画素回路 2 0 P rのリセットトランジスタ 2 2は、オフ状態となる。一方、非読出画素 P nの画素回路 2 0 P nでは、リセットトランジスタ 2 2がオンされた後、オン状態が維持される。

30

【 0 0 4 1 】

続いて、画素回路 2 0 P r, 2 0 P nの電位生成部 2 3は、電位 V P Dを生成する。その後、読出画素 P rの画素回路 2 0 P rでは、選択トランジスタ 2 5が時刻 t 1でオンされた後、時刻 t 2でオフされる。この時刻 t 2から信号電荷の蓄積期間 T 1 0が開始される。蓄積期間 T 1 0にわたって、画素回路 2 0 P rでは、リセットトランジスタ 2 2のオフ状態が維持される。一方、非読出画素 P nの画素回路 2 0 P nでは、時刻 t 1, t 2で、リセットトランジスタ 2 2のオン状態および選択トランジスタ 2 5のオフ状態が維持される。これにより、蓄積期間 T 1 0では、非読出画素 P nの第 1電極 1 1に電位 V P Dが印加される。

40

【 0 0 4 2 】

蓄積期間 T 1 0の経過後、読出画素 P rの画素回路 2 0 P rでは、時刻 t 3で選択トランジスタ 2 5がオンされる。これにより、画素回路 2 0 P rの FD 2 1の電位が垂直信号線 L sigを介して水平選択部 2 0 3に出力され、蓄積期間 T 1 0が終了する(時刻 t 3)。その後、画素回路 2 0 P rの選択トランジスタ 2 5は、時刻 t 4でオフされる。一方、非読出画素 P nの画素回路 2 0 P nでは、時刻 t 3, t 4で選択トランジスタ 2 5のオフ状態が維持される。時刻 t 4の後、画素回路 2 0 P nでは、リセットトランジスタ 2 2がオフされる。画素回路 2 0 P nのリセットトランジスタ 2 2がオフされた後、画素回路 2 0

50

P_r , $20P_n$ の電位生成部23は、リセット電位 V_{RST} を生成する。

【0043】

[撮像素子1の作用・効果]

本実施の形態の撮像素子1では、非読出画素 P_n の画素回路 $20P_n$ に、電位生成部23が設けられているので、蓄積期間 T_{10} では、非読出画素 P_n の第1電極11に、電位生成部23で生成された電位 V_{PD} が印加される。これにより、非読出画素 P_n では、第1電極11と第2電極15との間の電位差が小さくなり、この非読出画素 P_n で発生した信号電荷は、近傍の読出画素 P_r の拡散領域12Aに移動する。したがって、読出画素 P_r の画素回路 $20P_r$ からは、読出画素 P_r で発生した信号電荷と、非読出画素 P_n で発生した信号電荷とが合算されて読み出される。

10

【0044】

複数の画素の信号電荷を加算する方法として、画素信号を読み出した後に外部で加算する方法を考え得る。しかし、この方法では、読み出しノイズも加算されてしまう。また、垂直信号線を用いる方法や、複数の画素に共通して設けられたFDを用いる方法も考え得る。しかし、これらの方法では、非読出画素および読出画素の配置の自由度が低い。また、複数の画素に共通して設けられたFDを用いる方法では、光電変換の変換効率が落ちやすい。

【0045】

撮像素子に、FDとは別に、加算用の信号電荷の蓄積部を設ける方法も考え得る。しかし、この方法も、非読出画素および読出画素の配置の自由度が低い。更に、加算される画素の数を大きくすると、レイアウトが複雑になる。加えて、カップリングに起因したノイズも発生しやすくなる。

20

【0046】

これに対し、本実施の形態では、読出画素 P_r の拡散領域12Aに、非読出画素 P_n の信号電荷が移動し、光電変換部10で信号電荷が加算される。したがって、ノイズは加算されにくい。また、読出画素 P_r および非読出画素 P_n の配置は、制御線 L_{ps} によって調整可能であり、読出画素 P_r および非読出画素 P_n の配置は、自由に設定できる。例えば、制御線 L_{ps} を行方向および列方向に設けることにより(後述の図17等参照)、2方向(行方向および列方向)にわたって、読出画素 P_r および非読出画素 P_n を自由に配置することができる。また、加算される画素 P の数も自由に調整できる。更に、撮像素子1では、加算用の信号電荷の蓄積部が不要となるので、光電変換の変換効率も維持できる。加えて、カップリングに起因したノイズの発生も抑えられる。

30

【0047】

以上説明したように、本実施の形態では、非読出画素 P_n の画素回路 $20P_n$ に、電位 V_{PD} を生成する電位生成部23を設けるようにしたので、非読出画素 P_n で発生した信号電荷は、読出画素 P_r で発生した信号電荷とともに、読出画素 P_r の画素回路 $20P_r$ で読みだされる。よって、複数の画素 P の信号電荷を加算可能となる。

【0048】

また、撮像素子1では、非読出画素 P_n を除き、読出画素 P_r のみから信号電荷が読み出されるので、高速での読み出しが可能となる。

40

【0049】

以下、他の実施の形態および変形例およびについて説明するが、以降の説明において上記第1の実施の形態と同一構成部分については同一符号を付してその説明は適宜省略する。

【0050】

<第2の実施の形態>

図7A, 図7Bは、第2の実施の形態に係る撮像素子(撮像素子1A)の画素回路 $20P_r$, $20P_n$ の回路構成を表したものである。この画素回路 $20P_r$, $20P_n$ は、光電変換部10(第1電極11)とリセットトランジスタ22との間に、リセットトランジスタ22に並列に接続された電位生成部(電位生成部23A)を有している。この点を除き、第2の実施の形態に係る撮像素子1Aは、上記第1の実施の形態の撮像素子1と同様

50

の構成を有し、その作用および効果も同様である。

【0051】

読出画素 P_r の画素回路 $20Pr$ と、非読出画素 P_n の画素回路 $20Pn$ とは、例えば、同じ構成を有している。この画素回路 $20Pr$ 、 $20Pn$ の電位生成部 $23A$ は、ドレインが電位 V_{PD} に接続されたトランジスタ 26 (第1トランジスタ) を含んでいる。この電位 V_{PD} が、オン状態のトランジスタ 26 を介して第1電極 11 に印加されることにより、第1電極 11 と第2電極 15 との間の電位差が略ゼロ (0) となる。本実施の形態では、光電変換部 10 で発生した信号電荷が $FD21$ に蓄積される期間 (後述の図8の蓄積期間 $T10$)、非読出画素 P_n の画素回路 $20Pn$ では、トランジスタ 26 がオンされ、電位生成部 $23A$ から電位 V_{PD} が第1電極 11 に印加される。一方、読出画素 P_r の画素回路 $20Pr$ では、トランジスタ 26 がオフされる。このような、トランジスタ 26 の動作の違いにより、読出画素 P_r と非読出画素 P_n とが区別される。

10

【0052】

トランジスタ 26 のソースは、 $FD21$ 、リセットトランジスタ 22 のソースおよび増幅トランジスタ 24 のゲートに接続されている。トランジスタ 26 のゲートは、制御線 L_{ps} (図3) に接続されており、トランジスタ 26 のオンおよびオフは、制御線 L_{ps} に制御される。このトランジスタ 26 は、蓄積期間 $T10$ 以外の期間、オーバーフロートランジスタとして機能してもよい。トランジスタ 26 は、例えば薄膜トランジスタ (Thin Film Transistor) により構成されている。

【0053】

リセットトランジスタ 22 は、トランジスタ 26 のソースと増幅トランジスタ 24 のゲートとの間に、トランジスタ 26 に並列に接続されている。このリセットトランジスタ 22 のドレインは、リセット電位 V_{RST} に接続されている。

20

【0054】

図8は、読出画素 P_r の $FD21$ に信号電荷が蓄積される期間 (蓄積期間 $T10$) のリセットトランジスタ 22 、選択トランジスタ 25 およびトランジスタ 26 (電位生成部 $23A$) のタイミングチャートである。

【0055】

まず、読出画素 P_r の画素回路 $20Pr$ では、リセットトランジスタ 22 がオンされる。これにより、 $FD21$ の電位がリセット電位 V_{RST} となり、 $FD21$ が初期状態となる。その後、画素回路 $20Pr$ のリセットトランジスタ 22 は、オフ状態となる。この間、画素回路 $20Pr$ のトランジスタ 26 は、オフ状態が維持される。一方、非読出画素 P_n の画素回路 $20Pn$ では、リセットトランジスタ 22 のオフ状態およびトランジスタ 26 のオン状態が維持される。

30

【0056】

その後、読出画素 P_r の画素回路 $20Pr$ では、選択トランジスタ 25 が時刻 t_1 でオンされた後、時刻 t_2 でオフされる。この時刻 t_2 から信号電荷の蓄積期間 $T10$ が開始される。蓄積期間 $T10$ にわたって、画素回路 $20Pr$ では、リセットトランジスタ 22 のオフ状態、選択トランジスタ 25 のオフ状態およびトランジスタ 26 のオフ状態が維持される。一方、非読出画素 P_n の画素回路 $20Pn$ では、時刻 t_1 、 t_2 で、リセットトランジスタ 22 のオフ状態、選択トランジスタ 25 のオフ状態およびトランジスタ 26 のオン状態が維持される。これにより、蓄積期間 $T10$ では、非読出画素 P_n の第1電極 11 に、トランジスタ 26 を介して電位 V_{PD} が印加される。

40

【0057】

蓄積期間 $T10$ の経過後、読出画素 P_r の画素回路 $20Pr$ では、時刻 t_3 で選択トランジスタ 25 がオンされる。これにより、画素回路 $20Pr$ の $FD21$ の電位が垂直信号線 L_{sig} を介して水平選択部 203 に出力され、蓄積期間 $T10$ が終了する (時刻 t_3)。その後、画素回路 $20Pr$ の選択トランジスタ 25 は、時刻 t_4 でオフされる。一方、非読出画素 P_n の画素回路 $20Pn$ では、時刻 t_3 、 t_4 でリセットトランジスタ 22 のオフ状態、選択トランジスタ 25 のオフ状態およびトランジスタ 26 のオン状態が維持され

50

る。

【 0 0 5 8 】

このような撮像素子 1 A も、上記撮像素子 1 で説明したのと同様に、非読出画素 P n の画素回路 2 0 P n に、電位生成部 2 3 A が設けられているので、非読出画素 P n では、第 1 電極 1 1 と第 2 電極 1 5 との間の電位差が小さくなり、この非読出画素 P n で発生した信号電荷は、近傍の読出画素 P r の拡散領域 1 2 A に移動する。したがって、読出画素 P r の画素回路 2 0 P r からは、読出画素 P r で発生した信号電荷と、非読出画素 P n で発生した信号電荷とが合算されて読み出される。

【 0 0 5 9 】

< 変形例 1 >

上記第 2 の実施の形態では、読出画素 P r の画素回路 2 0 P r と、非読出画素 P n の画素回路 2 0 P n とが同じ構成を有している例について説明したが、これらは互いに異なる構成を有していてもよい。

【 0 0 6 0 】

例えば、読出画素 P r , 非読出画素 P n の配置が固定されているとき、読出画素 P r の画素回路 2 0 P r の電位生成部 2 3 A (トランジスタ 2 6) を省略するようにしてもよい。

【 0 0 6 1 】

図 9 は、電位生成部 2 3 A (トランジスタ 2 6) を有しない画素回路 2 0 P r の構成の一例を表している。このように、電位生成部 2 3 A に代えて、画素回路 2 0 P r が、容量切替用のトランジスタ 2 7 (第 3 トランジスタ) および付加容量素子 2 8 を有していてもよい。

【 0 0 6 2 】

トランジスタ 2 7 は、F D 2 1 の容量を切り替えるためのものである。トランジスタ 2 7 は、例えば、光電変換部 1 0 とリセットトランジスタ 2 2 との間に、リセットトランジスタ 2 2 に並列に接続されている。トランジスタ 2 7 のソースは F D 2 1 に接続され、トランジスタ 2 7 のドレインは付加容量素子 2 8 の一端に接続されている。付加容量素子 2 8 の他端は、例えば、接地電位 (G N D) に接続されている。

【 0 0 6 3 】

トランジスタ 2 7 がオン状態となると、F D 2 1 に付加容量素子 2 8 が接続され、多量の信号電荷を蓄積可能な状態 (高容量選択状態) となる。トランジスタ 2 7 がオフ状態となると、F D 2 1 と付加容量素子 2 8 とが非接続となり、少量の信号電荷を蓄積可能な状態 (低容量選択状態) となる。このように、複数の画素 P の信号電荷を加算する際に、ダイナミックレンジが切り替えられるようにしてもよい。

【 0 0 6 4 】

< 変形例 2 >

図 1 0 は、上記第 2 の実施の形態の変形例 (変形例 2) に係る画素回路 2 0 P r , 2 0 P n の回路構成の一例を表している。この画素回路 2 0 P r , 2 0 P n は、光電変換部 1 0 に接続された電荷蓄積部 3 1 と、電荷蓄積部 3 1 と F D 2 1 との間に配置された転送トランジスタ 3 2 とを含むものである。このように、画素回路 2 0 P r , 2 0 P n に電荷蓄積部 3 1 および転送トランジスタ 3 2 を設けることにより、グローバルシャッター機能を有する撮像素子 1 A を実現可能となる。

【 0 0 6 5 】

電荷蓄積部 3 1 の一端は、光電変換部 1 0 (第 1 電極 1 1) および転送トランジスタ 3 2 のソースに接続されている。この電荷蓄積部 3 1 は、光電変換部 1 0 で生成された信号電荷を、一旦保持するための電荷保持部である。

【 0 0 6 6 】

転送トランジスタ 3 2 のドレインは、F D 2 1 に接続されている。転送トランジスタ 3 2 がオンされると、電荷蓄積部 3 1 に一旦保持された信号電荷が読み出され、F D 2 1 に転送される。例えば、電位生成部 2 3 A (トランジスタ 2 6) は、電荷蓄積部 3 1 と転送トランジスタ 3 2 との間に配置されている。

10

20

30

40

50

【 0 0 6 7 】

< 第 3 の実施の形態 >

図 1 1 A , 図 1 1 B は、第 3 の実施の形態に係る撮像素子 (撮像素子 1 B) の画素回路 2 0 P r , 2 0 P n の回路構成を表したものである。この画素回路 2 0 P r , 2 0 P n は、光電変換部 1 0 (第 1 電極 1 1) と F D 2 1 との間に、光電変換部 1 0 に直列に接続された電位生成部 (電位生成部 2 3 B) を有している。この点を除き、第 3 の実施の形態に係る撮像素子 1 B は、上記第 1 の実施の形態の撮像素子 1 と同様の構成を有し、その作用および効果も同様である。

【 0 0 6 8 】

読出画素 P r の画素回路 2 0 P r と、非読出画素 P n の画素回路 2 0 P n とは、例えば、同じ構成を有している。この画素回路 2 0 P r , 2 0 P n の電位生成部 2 3 B は、トランジスタ 2 9 (第 1 トランジスタ) を含んでいる。本実施の形態では、光電変換部 1 0 で発生した信号電荷が F D 2 1 に蓄積される期間 (後述の図 1 2 の蓄積期間 T 1 0) 、非読出画素 P n の画素回路 2 0 P n では、トランジスタ 2 9 がオフされ、光電変換部 1 0 と F D 2 1 とが非接続となる。これにより、第 1 電極 1 1 と第 2 電極 1 5 との間の電位差が略ゼロ (0) となる。一方、読出画素 P r の画素回路 2 0 P r では、トランジスタ 2 9 がオン状態となり、光電変換部 1 0 と F D 2 1 とが接続される。このような、トランジスタ 2 9 の動作の違いにより、読出画素 P r と非読出画素 P n とが区別される。

10

【 0 0 6 9 】

例えば、トランジスタ 2 9 のドレインは光電変換部 1 0 に接続され、トランジスタ 2 9 のソースは F D 2 1 に接続されている。トランジスタ 2 9 のゲートは、制御線 L p s (図 3) に接続されており、トランジスタ 2 9 のオンおよびオフは、制御線 L p s に制御される。トランジスタ 2 9 は、例えば薄膜トランジスタにより構成されている。

20

【 0 0 7 0 】

リセットトランジスタ 2 2 は、トランジスタ 2 9 のソースと増幅トランジスタ 2 4 のゲートとの間に配置されている。このリセットトランジスタ 2 2 のドレインは、リセット電位 V R S T に接続されている。

【 0 0 7 1 】

図 1 2 は、読出画素 P r の F D 2 1 に信号電荷が蓄積される期間 (蓄積期間 T 1 0) のリセットトランジスタ 2 2 、選択トランジスタ 2 5 およびトランジスタ 2 9 (電位生成部 2 3 B) のタイミングチャートである。

30

【 0 0 7 2 】

まず、読出画素 P r の画素回路 2 0 P r では、リセットトランジスタ 2 2 がオンされる。これにより、F D 2 1 の電位がリセット電位 V R S T となり、F D 2 1 が初期状態となる。その後、画素回路 2 0 P r のリセットトランジスタ 2 2 は、オフ状態となる。この間、画素回路 2 0 P r のトランジスタ 2 9 は、オン状態が維持される。一方、非読出画素 P n の画素回路 2 0 P n では、リセットトランジスタ 2 2 のオフ状態およびトランジスタ 2 9 のオフ状態が維持される。

【 0 0 7 3 】

その後、読出画素 P r の画素回路 2 0 P r では、選択トランジスタ 2 5 が時刻 t 1 でオンされた後、時刻 t 2 でオフされる。この時刻 t 2 から信号電荷の蓄積期間 T 1 0 が開始される。蓄積期間 T 1 0 にわたって、画素回路 2 0 P r では、リセットトランジスタ 2 2 のオフ状態、選択トランジスタ 2 5 のオフ状態およびトランジスタ 2 9 のオン状態が維持される。一方、非読出画素 P n の画素回路 2 0 P n では、時刻 t 1 , t 2 および蓄積期間 T 1 0 で、リセットトランジスタ 2 2 のオフ状態、選択トランジスタ 2 5 のオフ状態およびトランジスタ 2 9 のオフ状態が維持される。これにより、蓄積期間 T 1 0 では、非読出画素 P n の第 1 電極 1 1 は、第 2 電極 1 5 と略同じ電位となる。換言すれば、非読出画素 P n の第 1 電極 1 1 に、電位 V P D が印加される。

40

【 0 0 7 4 】

蓄積期間 T 1 0 の経過後、読出画素 P r の画素回路 2 0 P r では、時刻 t 3 で選択トラ

50

ンジスタ 25 がオンされる。これにより、画素回路 20Pr の FD 21 の電位が垂直信号線 Lsig を介して水平選択部 203 に出力され、蓄積期間 T10 が終了する（時刻 t3）。その後、画素回路 20Pr の選択トランジスタ 25 は、時刻 t4 でオフされる。一方、非読出画素 Pn の画素回路 20Pn では、時刻 t3, t4 でリセットトランジスタ 22 のオフ状態、選択トランジスタ 25 のオフ状態およびトランジスタ 29 のオフ状態が維持される。

【0075】

このような撮像素子 1B も、上記撮像素子 1 で説明したのと同様に、非読出画素 Pn の画素回路 20Pn に、電位生成部 23B が設けられているので、非読出画素 Pn では、第 1 電極 11 と第 2 電極 15 との間の電位差が小さくなり、この非読出画素 Pn で発生した信号電荷は、近傍の読出画素 Pr の拡散領域 12A に移動する。したがって、読出画素 Pr の画素回路 20Pr からは、読出画素 Pr で発生した信号電荷と、非読出画素 Pn で発生した信号電荷とが合算されて読み出される。

10

【0076】

この読出画素 Pr の画素回路 20Pr および非読出画素 Pn の画素回路 20Pn は、上記変形例 1 で説明したように、互いに異なる構成を有していてもよい。

【0077】

例えば、読出画素 Pr, 非読出画素 Pn の配置が固定されているとき、読出画素 Pr の画素回路 20Pr の電位生成部 23B（トランジスタ 29）を省略するようにしてもよい。この画素回路 20Pr には、電位生成部 23B に代えて、容量切替用のトランジスタ 27 および付加容量素子 28 を設けるようにしてもよい。

20

【0078】

図 13 は、上記第 3 の実施の形態で説明した画素回路 20Pr, 20Pn の他の例を表している。この画素回路 20Pr, 20Pn は、上記変形例 2 で説明したのと同様に、電荷蓄積部 31 と、転送トランジスタ 32 を含むものである。このように、画素回路 20Pr, 20Pn に電荷蓄積部 31 および転送トランジスタ 32 を設けることにより、グローバルシャッター機能を有する撮像素子 1B を実現可能となる。電荷蓄積部 31 は、電位生成部 23B（トランジスタ 29）を介して光電変換部 10 に接続されている。

【0079】

< 第 4 の実施の形態 >

30

図 14A, 図 14B は、第 4 の実施の形態に係る撮像素子（撮像素子 1C）の画素回路 20Pr, 20Pn の回路構成を表したものである。撮像素子 1C はグローバルシャッター機能を有する撮像素子であり、画素回路 20Pr, 20Pn の電位生成部（電位生成部 23C）は、画素 P 毎に設けられた電荷蓄積部 31（第 2 電荷蓄積部）と、電荷蓄積部 31 と FD 21 との間に設けられた転送トランジスタ 32（第 2 トランジスタ）とを含んでいる。この点を除き、第 4 の実施の形態に係る撮像素子 1C は、上記第 1 の実施の形態の撮像素子 1 と同様の構成を有し、その作用および効果も同様である。

【0080】

読出画素 Pr の画素回路 20Pr と、非読出画素 Pn の画素回路 20Pn とは、例えば、同じ構成を有している。本実施の形態では、光電変換部 10 で発生した信号電荷が FD 21 に蓄積される期間（後述の図 15 の蓄積期間 T10）、非読出画素 Pn の画素回路 20Pn では、転送トランジスタ 32 がオフ状態となり、電荷蓄積部 31 と FD 21 とが非接続となる。これにより、電荷蓄積部 31 に信号電荷が蓄積されていくと、第 1 電極 11 と第 2 電極 15 との間の電位差が略ゼロ（0）となる。一方、読出画素 Pr の画素回路 20Pr では、転送トランジスタ 32 が通常駆動され、蓄積期間 T10 内に、電荷蓄積部 31 から FD 21 へと信号電荷が転送される。このような、転送トランジスタ 32 の動作の違いにより、読出画素 Pr と非読出画素 Pn とが区別される。

40

【0081】

電荷蓄積部 31 は、光電変換部 10（第 1 電極 11）と FD 21 との間に設けられている。上記変形例 2 で説明したのと同様に、電荷蓄積部 31 の一端は、光電変換部 10（第

50

1 電極 1 1) および転送トランジスタ 3 2 のソースに接続されている。転送トランジスタ 3 2 のドレインは、FD 2 1 に接続されている。

【 0 0 8 2 】

リセットトランジスタ 2 2 のソースは、転送トランジスタ 3 2 のドレイン、FD 2 1 および増幅トランジスタ 2 4 のゲートに接続されている。リセットトランジスタ 2 2 のドレインは、リセット電位 V R S T に接続されている。

【 0 0 8 3 】

図 1 5 は、読出画素 P r の FD 2 1 に信号電荷が蓄積される期間 (蓄積期間 T 1 0) のリセットトランジスタ 2 2、選択トランジスタ 2 5 および転送トランジスタ 3 2 のタイミングチャートである。

【 0 0 8 4 】

まず、読出画素 P r の画素回路 2 0 P r では、リセットトランジスタ 2 2 および転送トランジスタ 3 2 が同時にオンされる。これにより、FD 2 1 および電荷蓄積部 3 1 の電位がリセット電位 V R S T となり、FD 2 1 および電荷蓄積部 3 1 が初期状態となる。その後、時刻 t 5 で、画素回路 2 0 P r のリセットトランジスタ 2 2 および転送トランジスタ 3 2 は、同時にオフ状態となる。この時刻 t 5 から信号電荷の蓄積期間 T 1 0 が開始される。その後、読出画素 P r の画素回路 2 0 P r では、選択トランジスタ 2 5 が時刻 t 6 でオンされた後、時刻 t 7 でオフされる。一方、非読出画素 P n の画素回路 2 0 P n では、時刻 t 5 から時刻 t 7 にわたって、リセットトランジスタ 2 2 のオフ状態、選択トランジスタ 2 5 のオフ状態および転送トランジスタ 3 2 のオフ状態が維持される。

【 0 0 8 5 】

蓄積期間 T 1 0 の終了間際に、画素回路 2 0 P r では、転送トランジスタ 3 2 がオンされる。これにより、画素回路 2 0 P r の電荷蓄積部 3 1 の電位が、転送トランジスタ 3 2 を介して FD 2 1 に出力される。この後、時刻 t 8 で転送トランジスタ 3 2 はオフされ、選択トランジスタ 2 5 がオンされる。これにより、画素回路 2 0 P r の FD 2 1 の電位が垂直信号線 L sig を介して水平選択部 2 0 3 に出力され、蓄積期間 T 1 0 が終了する (時刻 t 8)。その後、画素回路 2 0 P r の選択トランジスタ 2 5 は、時刻 t 9 でオフされる。

【 0 0 8 6 】

一方、非読出画素 P n の画素回路 2 0 P n では、蓄積期間 T 1 0 およびその経過後にわたって、リセットトランジスタ 2 2 のオフ状態、選択トランジスタ 2 5 のオフ状態および転送トランジスタ 3 2 のオフ状態が維持される。これにより、蓄積期間 T 1 0 では、非読出画素 P n の第 1 電極 1 1 は、第 2 電極 1 5 と略同じ電位となる。換言すれば、非読出画素 P n の第 1 電極 1 1 に、電位 V P D が印加される。

【 0 0 8 7 】

このような撮像素子 1 C も、上記撮像素子 1 で説明したのと同様に、非読出画素 P n の画素回路 2 0 P n に、電位生成部 2 3 C が設けられているので、非読出画素 P n では、第 1 電極 1 1 と第 2 電極 1 5 との間の電位差が小さくなり、この非読出画素 P n で発生した信号電荷は、近傍の読出画素 P r の拡散領域 1 2 A に移動する。したがって、読出画素 P r の画素回路 2 0 P r からは、読出画素 P r で発生した信号電荷と、非読出画素 P n で発生した信号電荷とが合算されて読み出される。

【 0 0 8 8 】

< 変形例 3 >

上述の図 2 では、読出画素 P r および非読出画素 P n を画素 P 行毎に、交互に配置する例を示したが、読出画素 P r および非読出画素 P n は自由に配置することが可能である。例えば、図示は省略するが、読出画素 P r および非読出画素 P n を画素 P の列毎に、交互に配置するようにしてもよい。

【 0 0 8 9 】

例えば、図 1 6 A、図 1 6 B に示したように、2 行または 3 行の画素 P 行毎に読出画素 P r の行を配置するようにしてもよい。このとき、列方向に隣り合う 3 つまたは 4 つの画素 P の信号電荷が加算される。4 行以上の画素 P 行毎に読出画素 P r の行を配置するよう

10

20

30

40

50

にしてもよい。2列、3列または4列以上の画素P列毎に読出画素P_rの行を配置するようにしてもよい。

【0090】

図17は、読出画素P_rおよび非読出画素P_nの配置の一例を表している。このように、2行×2列の画素Pに1つの読出画素P_rを配置するようにしてもよい。このとき、4つ(2行×2列)の画素Pの信号電荷が加算される。

【0091】

図18は、図17の読出画素P_rおよび非読出画素P_nに接続された制御線(制御線L_{ps1}, L_{ps2})の構成の一例を表している。撮像素子1, 1A, 1B, 1Cは、例えば、行方向に延在する複数の制御線L_{ps1}と、列方向に延在する複数の制御線L_{ps2}とを有している。

10

【0092】

図19および図20は、図17の読出画素P_rおよび非読出画素P_nに設けられた画素回路20P_r, 20P_nの回路構成の一例を表している。例えば、上記第1の実施の形態で説明した撮像素子1の画素回路20P_r, 20P_n(図4参照)は、例えば、制御線L_{ps1}に接続されたりセットトランジスタ22Aと、制御線L_{ps2}に接続されたりセットトランジスタ22Bとを有している(図19)。上記第2の実施の形態で説明した撮像素子2の画素回路20P_r, 20P_n(図7A, 図7B参照)は、例えば、制御線L_{ps1}に接続されたトランジスタ26Aと、制御線L_{ps2}に接続されたトランジスタ26Bとを有している(図20)。

20

【0093】

図21A, 図21Bに示したように、3行×3列または4行×4列の画素Pに1つの読出画素P_rを配置するようにしてもよい。5行×5列以上の画素Pに1つの読出画素P_rを配置するようにしてもよい。例えば、100μm×100μmの領域内に配置された複数の画素Pの信号電荷を加算することが可能である。

【0094】

<適用例>

上述の撮像素子1, 1A, 1B, 1Cは、例えば赤外領域を撮像可能なカメラなど、様々なタイプの撮像装置(電子機器)に適用することができる。図22に、その一例として、電子機器3(カメラ)の概略構成を示す。この電子機器3は、例えば静止画または動画を撮影可能なカメラであり、撮像素子1, 1A, 1B, 1Cと、光学系(光学レンズ)310と、シャッタ装置311と、撮像素子1, 1A, 1B, 1Cおよびシャッタ装置311を駆動する駆動部313と、信号処理部312とを有する。

30

【0095】

光学系310は、被写体からの像光(入射光)を撮像素子1, 1A, 1B, 1Cへ導くものである。この光学系310は、複数の光学レンズから構成されていてもよい。シャッタ装置311は、撮像素子1, 1A, 1B, 1Cへの光照射期間および遮光期間を制御するものである。駆動部313は、撮像素子1, 1A, 1B, 1Cの転送動作およびシャッタ装置311のシャッタ動作を制御するものである。信号処理部312は、撮像素子1, 1A, 1B, 1Cから出力された信号に対し、各種の信号処理を行うものである。信号処理後の映像信号D_{out}は、メモリなどの記憶媒体に記憶されるか、あるいは、モニタ等に出される。

40

【0096】

<体内情報取得システムへの応用例>

更に、本開示に係る技術(本技術)は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

【0097】

図23は、本開示に係る技術(本技術)が適用され得る、カプセル型内視鏡を用いた患者の体内情報取得システムの概略的な構成の一例を示すブロック図である。

【0098】

50

体内情報取得システム 10001 は、カプセル型内視鏡 10100 と、外部制御装置 10200 とから構成される。

【0099】

カプセル型内視鏡 10100 は、検査時に、患者によって飲み込まれる。カプセル型内視鏡 10100 は、撮像機能及び無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置 10200 に順次無線送信する。

【0100】

外部制御装置 10200 は、体内情報取得システム 10001 の動作を統括的に制御する。また、外部制御装置 10200 は、カプセル型内視鏡 10100 から送信されてくる体内画像についての情報を受信し、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。

10

【0101】

体内情報取得システム 10001 では、このようにして、カプセル型内視鏡 10100 が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した体内画像を随時得ることができる。

【0102】

カプセル型内視鏡 10100 と外部制御装置 10200 の構成及び機能についてより詳細に説明する。

20

【0103】

カプセル型内視鏡 10100 は、カプセル型の筐体 10101 を有し、その筐体 10101 内には、光源部 10111、撮像部 10112、画像処理部 10113、無線通信部 10114、給電部 10115、電源部 10116、及び制御部 10117 が収納されている。

【0104】

光源部 10111 は、例えば LED (light emitting diode) 等の光源から構成され、撮像部 10112 の撮像視野に対して光を照射する。

【0105】

撮像部 10112 は、撮像素子、及び当該撮像素子の前段に設けられる複数のレンズからなる光学系から構成される。観察対象である体組織に照射された光の反射光（以下、観察光という）は、当該光学系によって集光され、当該撮像素子に入射する。撮像部 10112 では、撮像素子において、そこに入射した観察光が光電変換され、その観察光に対応する画像信号が生成される。撮像部 10112 によって生成された画像信号は、画像処理部 10113 に提供される。

30

【0106】

画像処理部 10113 は、CPU (Central Processing Unit) や GPU (Graphics Processing Unit) 等のプロセッサによって構成され、撮像部 10112 によって生成された画像信号に対して各種の信号処理を行う。画像処理部 10113 は、信号処理を施した画像信号を、RAW データとして無線通信部 10114 に提供する。

40

【0107】

無線通信部 10114 は、画像処理部 10113 によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ 10114A を介して外部制御装置 10200 に送信する。また、無線通信部 10114 は、外部制御装置 10200 から、カプセル型内視鏡 10100 の駆動制御に関する制御信号を、アンテナ 10114A を介して受信する。無線通信部 10114 は、外部制御装置 10200 から受信した制御信号を制御部 10117 に提供する。

【0108】

給電部 10115 は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、及び昇圧回路等から構成される。給電部 10115 では

50

、いわゆる非接触充電の原理を用いて電力が生成される。

【0109】

電源部10116は、二次電池によって構成され、給電部10115によって生成された電力を蓄電する。図23では、図面が煩雑になることを避けるために、電源部10116からの電力の供給先を示す矢印等の図示を省略しているが、電源部10116に蓄電された電力は、光源部10111、撮像部10112、画像処理部10113、無線通信部10114、及び制御部10117に供給され、これらの駆動に用いられ得る。

【0110】

制御部10117は、CPU等のプロセッサによって構成され、光源部10111、撮像部10112、画像処理部10113、無線通信部10114、及び、給電部10115の駆動を、外部制御装置10200から送信される制御信号に従って適宜制御する。

10

【0111】

外部制御装置10200は、CPU、GPU等のプロセッサ、又はプロセッサとメモリ等の記憶素子が混載されたマイクロコンピュータ若しくは制御基板等で構成される。外部制御装置10200は、カプセル型内視鏡10100の制御部10117に対して制御信号を、アンテナ10200Aを介して送信することにより、カプセル型内視鏡10100の動作を制御する。カプセル型内視鏡10100では、例えば、外部制御装置10200からの制御信号により、光源部10111における観察対象に対する光の照射条件が変更され得る。また、外部制御装置10200からの制御信号により、撮像条件（例えば、撮像部10112におけるフレームレート、露出値等）が変更され得る。また、外部制御装置10200からの制御信号により、画像処理部10113における処理の内容や、無線通信部10114が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

20

【0112】

また、外部制御装置10200は、カプセル型内視鏡10100から送信される画像信号に対して、各種の画像処理を施し、撮像された体内画像を表示装置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、NR（Noise reduction）処理及び/又は手ブレ補正処理等）、並びに/又は拡大処理（電子ズーム処理）等、各種の信号処理を行うことができる。外部制御装置10200は、表示装置の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置10200は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させてもよい。

30

【0113】

以上、本開示に係る技術が適用され得る体内情報取得システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部10112に適用され得る。これにより、検出精度が向上する。

【0114】

<内視鏡手術システムへの応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

40

【0115】

図24は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

【0116】

図24では、術者（医師）11131が、内視鏡手術システム11000を用いて、患者ベッド11133上の患者11132に手術を行っている様子が図示されている。図示するように、内視鏡手術システム11000は、内視鏡11100と、気腹チューブ11111やエネルギー処置具11112等の、その他の術具11110と、内視鏡11100を支持する支持アーム装置11120と、内視鏡下手術のための各種の装置が搭載され

50

たカート 1 1 2 0 0 と、から構成される。

【 0 1 1 7 】

内視鏡 1 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 1 3 2 の体腔内に挿入される鏡筒 1 1 1 0 1 と、鏡筒 1 1 1 0 1 の基端に接続されるカメラヘッド 1 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 1 0 0 を図示しているが、内視鏡 1 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

【 0 1 1 8 】

鏡筒 1 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 1 0 0 には光源装置 1 1 2 0 3 が接続されており、当該光源装置 1 1 2 0 3 によって生成された光が、鏡筒 1 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

10

【 0 1 1 9 】

カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU: Camera Control Unit）1 1 2 0 1 に送信される。

20

【 0 1 2 0 】

CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

【 0 1 2 1 】

表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

【 0 1 2 2 】

光源装置 1 1 2 0 3 は、例えばLED（light emitting diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

30

【 0 1 2 3 】

入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

【 0 1 2 4 】

処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

40

【 0 1 2 5 】

なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えばLED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。

50

また、この場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド11102の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

【0126】

また、光源装置11203は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド11102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

10

【0127】

また、光源装置11203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置11203は、このような特殊光観察に対応した狭帯域光及び/又は励起光を供給可能に構成され得る。

20

【0128】

図25は、図24に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

【0129】

カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

30

【0130】

レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

【0131】

撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部11402が多板式で構成される場合には、各撮像素子に対応して、レンズユニット11401も複数系統設けられ得る。

40

【0132】

また、撮像部11402は、必ずしもカメラヘッド11102に設けられなくてもよい。例えば、撮像部11402は、鏡筒11101の内部に、対物レンズの直後に設けられ

50

てもよい。

【0133】

駆動部11403は、アクチュエータによって構成され、カメラヘッド制御部11405からの制御により、レンズユニット11401のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部11402による撮像画像の倍率及び焦点が適宜調整され得る。

【0134】

通信部11404は、CCU11201との間で各種の情報を送受信するための通信装置によって構成される。通信部11404は、撮像部11402から得た画像信号をRAWデータとして伝送ケーブル11400を介してCCU11201に送信する。

10

【0135】

また、通信部11404は、CCU11201から、カメラヘッド11102の駆動を制御するための制御信号を受信し、カメラヘッド制御部11405に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに/又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

【0136】

なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU11201の制御部11413によって自動的に設定されてもよい。後者の場合には、いわゆるAE (Auto Exposure) 機能、AF (Auto Focus) 機能及びAWB (Auto White Balance) 機能が内視鏡11100に搭載されていることになる。

20

【0137】

カメラヘッド制御部11405は、通信部11404を介して受信したCCU11201からの制御信号に基づいて、カメラヘッド11102の駆動を制御する。

【0138】

通信部11411は、カメラヘッド11102との間で各種の情報を送受信するための通信装置によって構成される。通信部11411は、カメラヘッド11102から、伝送ケーブル11400を介して送信される画像信号を受信する。

【0139】

また、通信部11411は、カメラヘッド11102に対して、カメラヘッド11102の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

30

【0140】

画像処理部11412は、カメラヘッド11102から送信されたRAWデータである画像信号に対して各種の画像処理を施す。

【0141】

制御部11413は、内視鏡11100による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部11413は、カメラヘッド11102の駆動を制御するための制御信号を生成する。

40

【0142】

また、制御部11413は、画像処理部11412によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置11202に表示させる。この際、制御部11413は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部11413は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具11112の使用時のミス等を認識することができる。制御部11413は、表示装置11202に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者11131に提示されることにより、術者11131の負担を軽減することや、術者11131が確実に手

50

術を進めることが可能になる。

【0143】

カメラヘッド11102及びCCU11201を接続する伝送ケーブル11400は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

【0144】

ここで、図示する例では、伝送ケーブル11400を用いて有線で通信が行われていたが、カメラヘッド11102とCCU11201との間の通信は無線で行われてもよい。

【0145】

以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部11402に適用され得る。撮像部11402に本開示に係る技術を適用することにより、検出精度が向上する。

10

【0146】

なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

【0147】

<移動体への応用例>

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械(トラクター)などのいずれかの種類の移動体に搭載される装置として実現されてもよい。

20

【0148】

図26は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

【0149】

車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図26に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

30

【0150】

駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

【0151】

ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

40

【0152】

車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031

50

が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

【0153】

撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサーである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

【0154】

車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

【0155】

マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

【0156】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

【0157】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

【0158】

音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図26の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

【0159】

図27は、撮像部12031の設置位置の例を示す図である。

【0160】

図27では、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

【0161】

撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフ

10

20

30

40

50

フロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 1 2 1 0 1 及び車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として車両 1 2 1 0 0 の前方の画像を取得する。サイドミラーに備えられる撮像部 1 2 1 0 2 , 1 2 1 0 3 は、主として車両 1 2 1 0 0 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 1 2 1 0 4 は、主として車両 1 2 1 0 0 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

【 0 1 6 2 】

なお、図 2 7 には、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮影範囲の一例が示されている。撮像範囲 1 2 1 1 1 は、フロントノーズに設けられた撮像部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2 , 1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2 , 1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

10

【 0 1 6 3 】

撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

20

【 0 1 6 4 】

例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的変化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に抛らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

30

【 0 1 6 5 】

例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 1 2 0 5 1 は、車両 1 2 1 0 0 の周辺の障害物を、車両 1 2 1 0 0 のドライバーが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 1 2 0 5 1 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 1 2 0 6 1 や表示部 1 2 0 6 2 を介してドライバーに警報を出力することや、駆動系制御ユニット 1 2 0 1 0 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

40

【 0 1 6 6 】

撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 1 2 0 5 1 が、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 1 2 0 5 2 は、当該認

50

識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

【0167】

以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 12031 に適用され得る。撮像部 12031 に本開示に係る技術を適用することにより、より見やすい撮影画像を得ることができるため、ドライバの疲労を軽減することが可能になる。

【0168】

上記の他、本開示に係る技術は、ファクトリーオートメーション (FA: Factory Automation) の分野等の他の分野にも応用可能である。

10

【0169】

以上、実施の形態および変形例を挙げて本開示の内容を説明したが、本開示内容は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態において説明した撮像素子の層構成は一例であり、更に他の層を備えていてもよい。また、各層の材料や厚みも一例であって、上述のものに限定されるものではない。

【0170】

また、上記実施の形態等では、光電変換膜 13 が化合物半導体材料を含む場合について説明したが、光電変換膜 13 は、他の材料により構成されていてもよい。例えば、光電変換膜 13 は、有機半導体材料または量子ドット等を含んでいてもよい。

20

【0171】

また、上記実施の形態等で説明した回路構成は一例であり、その構成および配置等は、上述のものに限定されない。

【0172】

上記実施の形態等において説明した効果は一例であり、他の効果であってもよいし、更に他の効果を含んでいてもよい。

【0173】

尚、本開示は、以下のような構成であってもよい。

(1)

複数の画素にわたって設けられた光電変換膜と、
前記光電変換膜に電気的に接続され、画素毎に設けられた第 1 電極と、
前記光電変換膜を間にして前記第 1 電極に対向する第 2 電極と、
前記光電変換膜で生成され、前記第 1 電極を介して移動した信号電荷を蓄積する第 1 電荷蓄積部と、

30

画素毎に設けられ、前記第 1 電荷蓄積部にリセット電位を印加するリセットトランジスタと、

前記第 1 電荷蓄積部に前記信号電荷が蓄積される期間、前記複数の画素の少なくとも一部の画素の前記第 1 電極に、前記リセット電位よりも前記第 2 電極との間の電位差を小さくする電位 VPD を印加する電位生成部と

を備えた固体撮像素子。

40

(2)

前記電位生成部は、前記リセットトランジスタを介して前記第 1 電極に接続されている前記 (1) に記載の固体撮像素子。

(3)

前記電位生成部は、第 1 トランジスタを含む

前記 (1) に記載の固体撮像素子。

(4)

前記第 1 トランジスタは、前記電位 VPD に接続され、前記第 1 電極と前記リセットトランジスタとの間に、前記リセットトランジスタに並列に接続されている

前記 (3) に記載の固体撮像素子。

50

(5)

前記第 1 トランジスタが、前記期間にオン状態になるように構成された
前記 (4) に記載の固体撮像素子。

(6)

前記第 1 トランジスタは、前記第 1 電極と前記第 1 電荷蓄積部との間に、前記第 1 電荷蓄積部に直列に接続されている

前記 (3) に記載の固体撮像素子。

(7)

前記第 1 トランジスタが、前記期間にオフ状態になるように構成された

前記 (6) に記載の固体撮像素子。

10

(8)

前記電位生成部は、前記第 1 電極と前記第 1 電荷蓄積部との間に、画素毎に設けられた第 2 電荷蓄積部と、前記第 2 電荷蓄積部と前記第 1 電荷蓄積部との間に設けられた第 2 トランジスタとを含む

前記 (1) に記載の固体撮像素子。

(9)

前記第 2 トランジスタが、前記期間にオフ状態になるように構成された

前記 (8) に記載の固体撮像素子。

(1 0)

更に、前記第 1 電極に前記電位 V P D が印加される前記画素を選択する制御線を含む

前記 (1) ないし (9) のうちいずれか 1 つに記載の固体撮像素子。

20

(1 1)

前記複数の画素は、第 1 方向および前記第 1 方向に交差する第 2 方向に沿って配置され、前記制御線は、前記第 1 方向および前記第 2 方向の少なくとも一方に沿って設けられている

前記 (1 0) に記載の固体撮像素子。

(1 2)

更に、前記第 1 電極に前記電位 V P D が印加される画素以外の画素の前記第 1 電荷蓄積部に接続された、容量切替用の第 3 トランジスタと、

前記第 3 トランジスタに接続された付加容量素子とを含む

前記 (1) に記載の固体撮像素子。

30

(1 3)

前記光電変換膜は化合物半導体、有機半導体または量子ドットを含む

前記 (1) ないし (1 2) のうちいずれか 1 つに記載の固体撮像素子。

(1 4)

前記第 1 電極に前記電位 V P D が印加される画素の前記光電変換膜で生成された信号電荷は、それ以外の画素の前記第 1 電荷蓄積部に移動する

前記 (1) ないし (1 3) のうちいずれか 1 つに記載の固体撮像素子。

(1 5)

複数の画素にわたって設けられた光電変換膜と、

前記光電変換膜に電氣的に接続され、画素毎に設けられた第 1 電極と、

前記光電変換膜を間にして前記第 1 電極に対向する第 2 電極と、

前記光電変換膜で生成され、前記第 1 電極を介して移動した信号電荷を蓄積する第 1 電荷蓄積部と、

画素毎に設けられ、前記第 1 電荷蓄積部にリセット電位を印加するリセットトランジスタと、

前記第 1 電荷蓄積部に前記信号電荷が蓄積される期間、前記複数の画素の少なくとも一部の画素の前記第 1 電極に、前記リセット電位よりも前記第 2 電極との間の電位差を小さくする電位 V P D を印加する電位生成部とを備えた

固体撮像素子を有する撮像装置。

40

50

【 0 1 7 4 】

本出願は、日本国特許庁において2018年2月7日出願された日本特許出願番号第2018-20098号および2018年2月28日出願された日本特許出願番号第2018-34466号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

【 0 1 7 5 】

当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

10

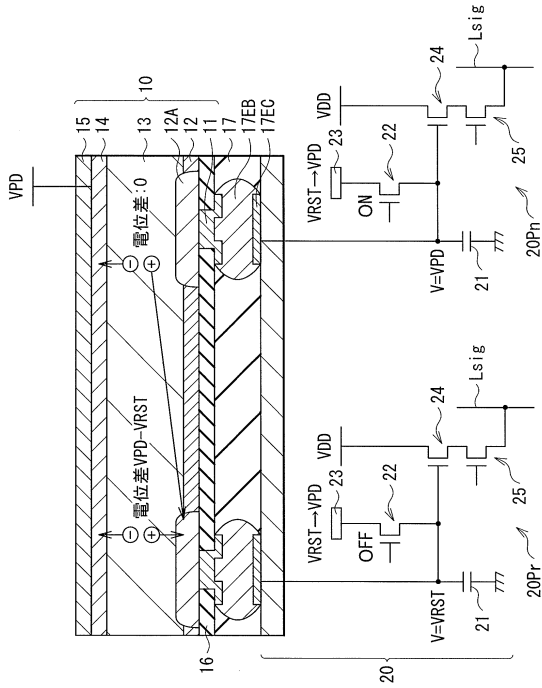
20

30

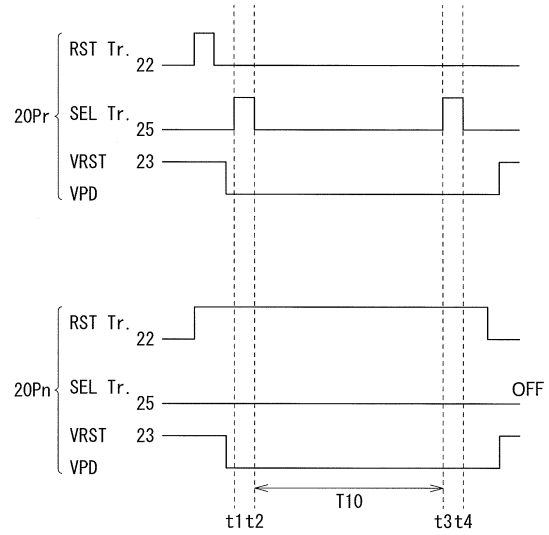
40

50

【図5】



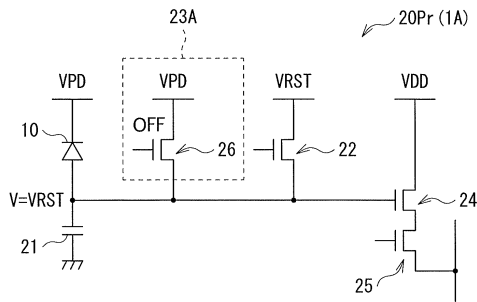
【図6】



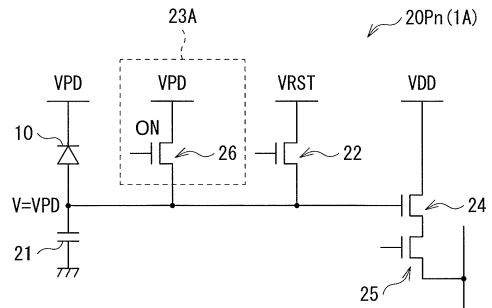
10

20

【図7A】



【図7B】

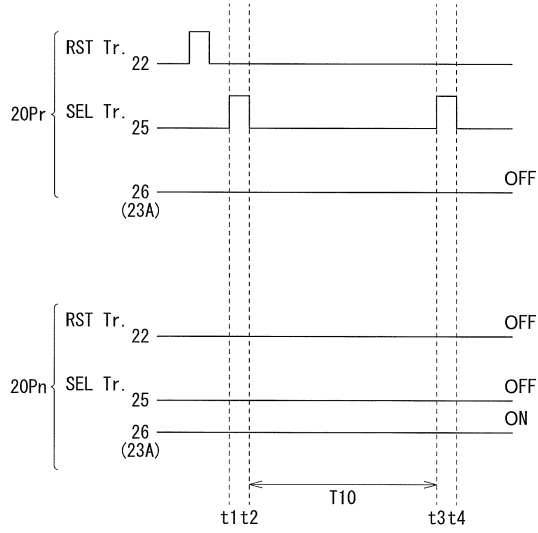


30

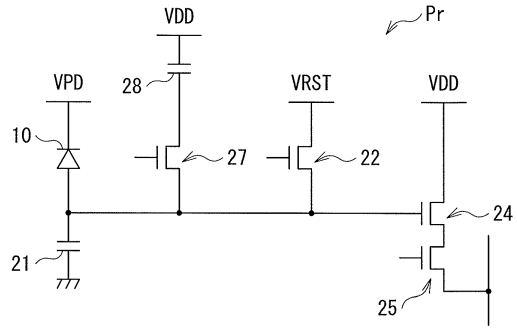
40

50

【 図 8 】

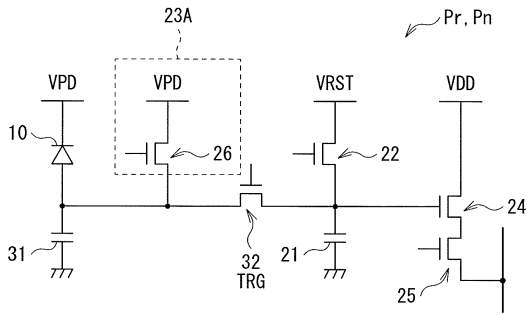


【 図 9 】

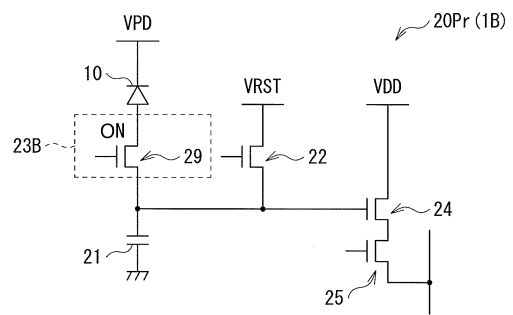


10

【 図 1 0 】



【 図 1 1 A 】



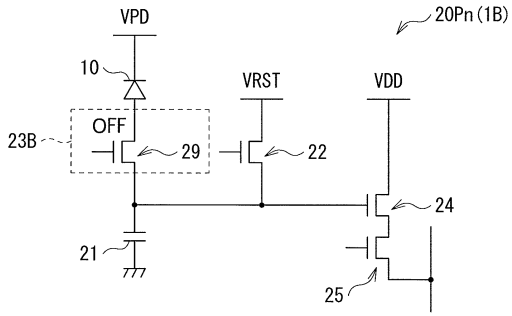
20

30

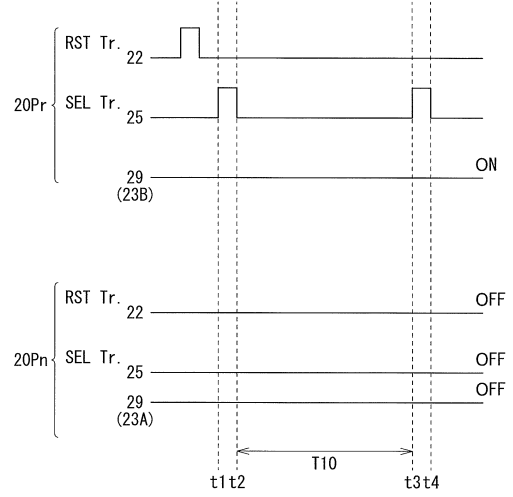
40

50

【図 1 1 B】

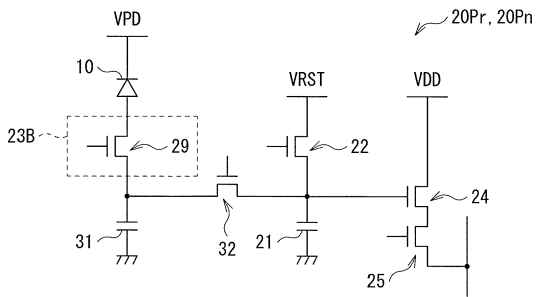


【図 1 2】

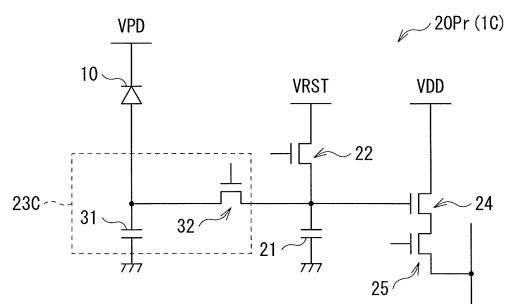


10

【図 1 3】



【図 1 4 A】



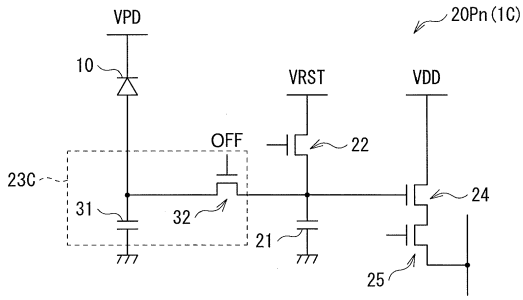
20

30

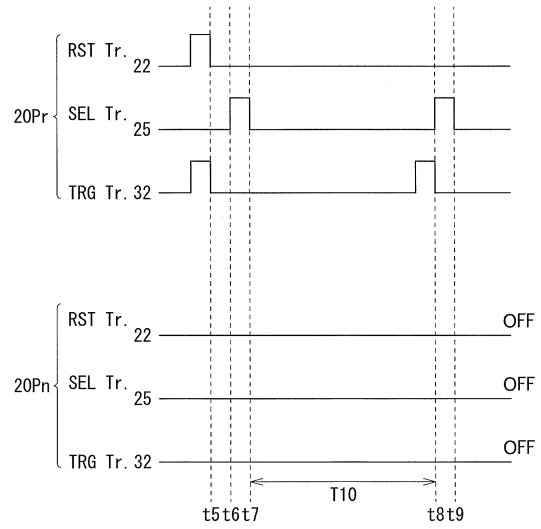
40

50

【図 1 4 B】

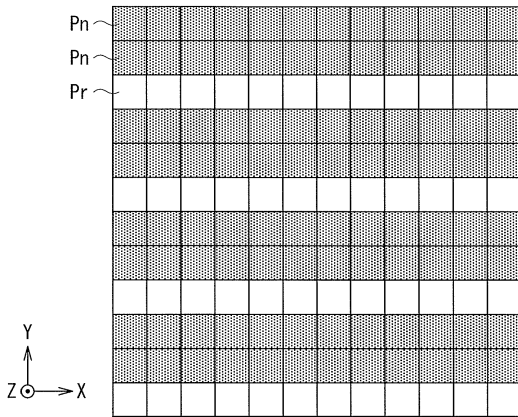


【図 1 5】

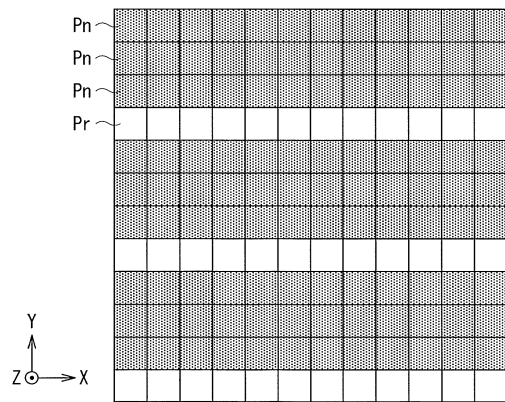


10

【図 1 6 A】



【図 1 6 B】



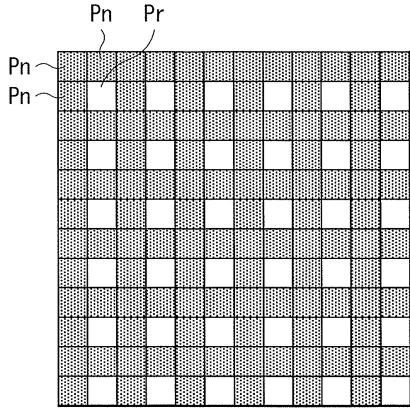
20

30

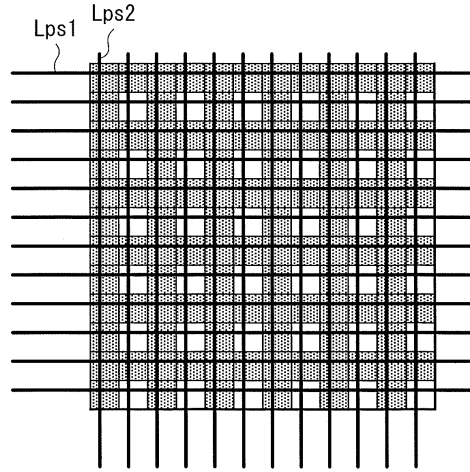
40

50

【 図 1 7 】

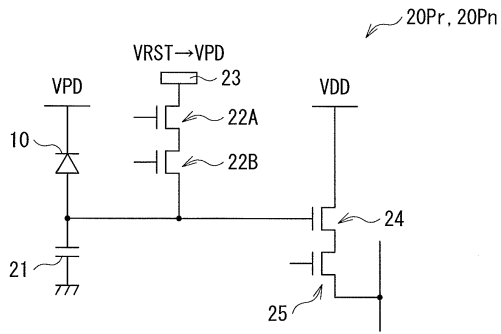


【 図 1 8 】

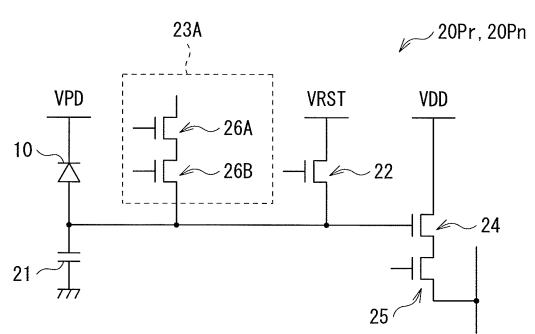


10

【 図 1 9 】



【 図 2 0 】



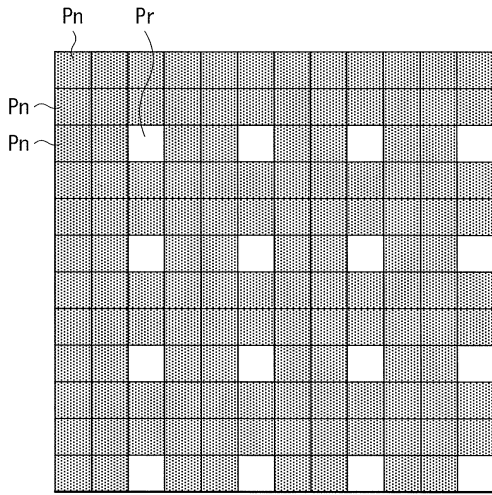
20

30

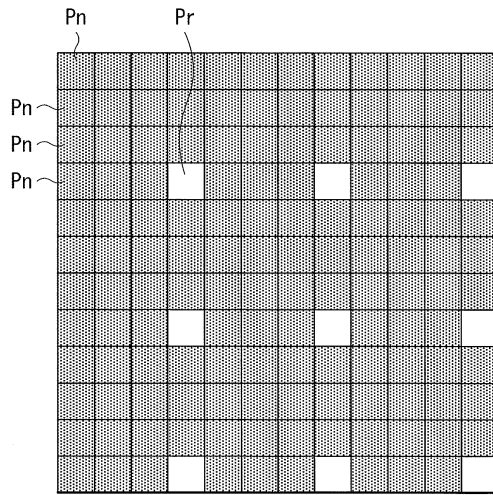
40

50

【図 2 1 A】

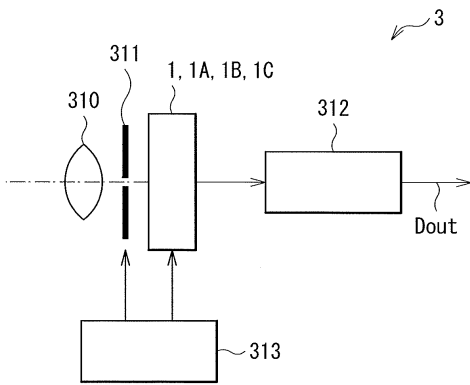


【図 2 1 B】

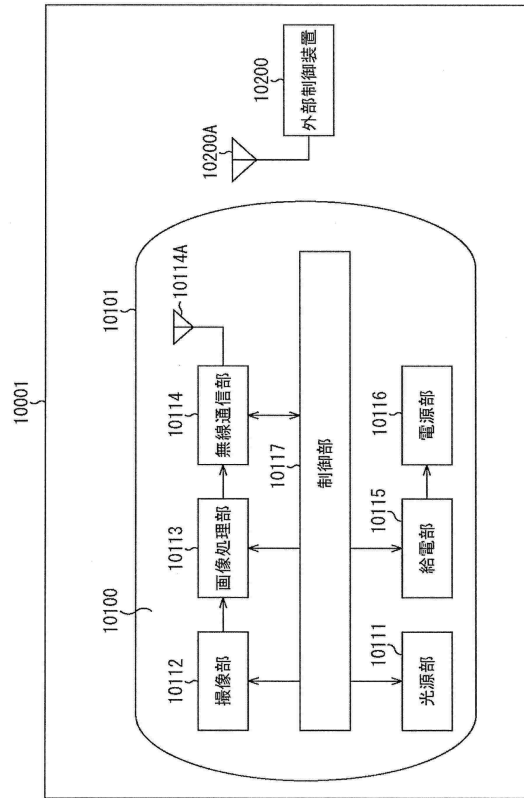


10

【図 2 2】



【図 2 3】



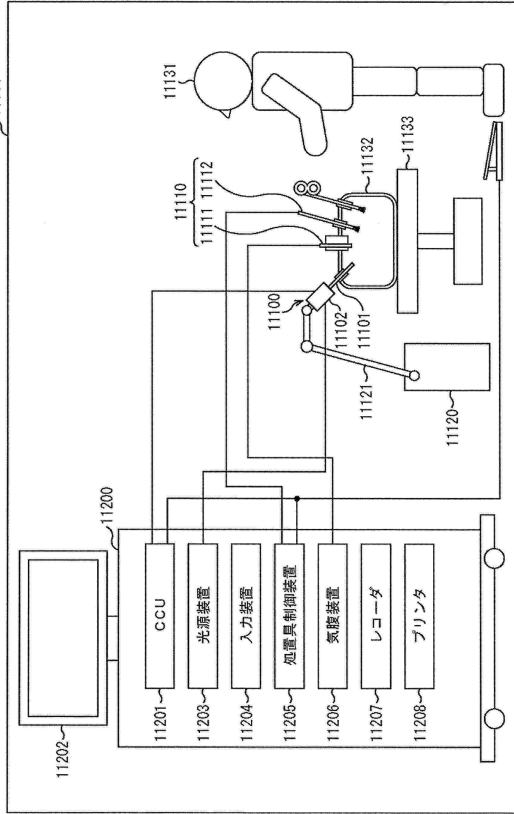
20

30

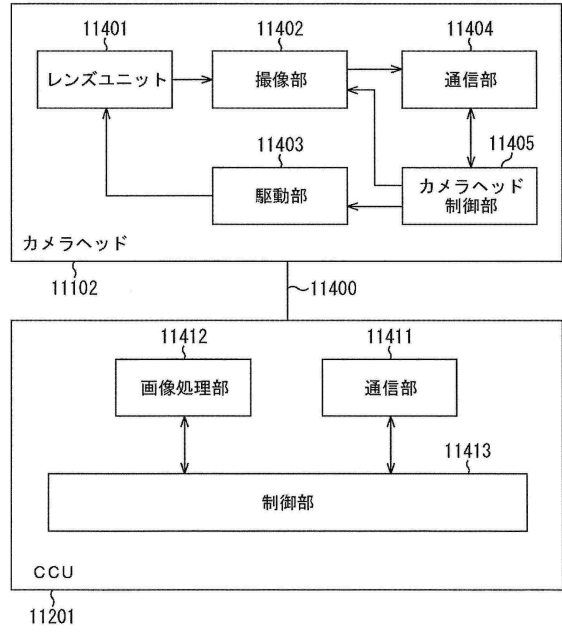
40

50

【図 2 4】



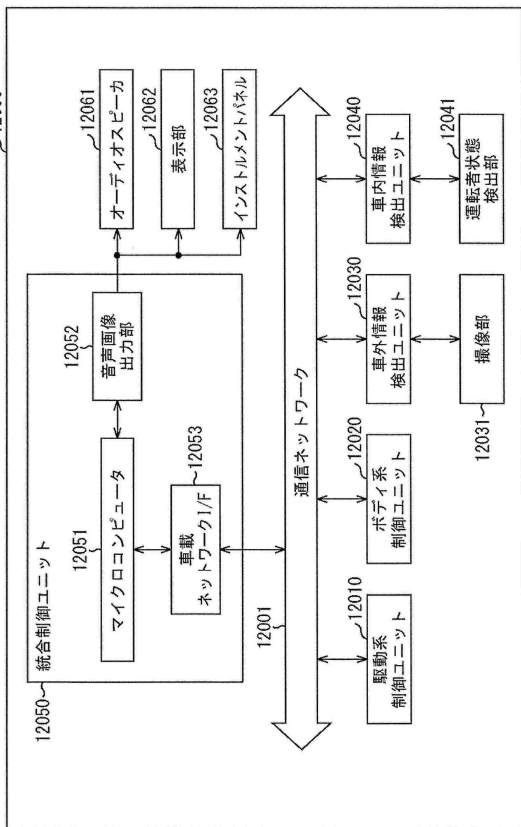
【図 2 5】



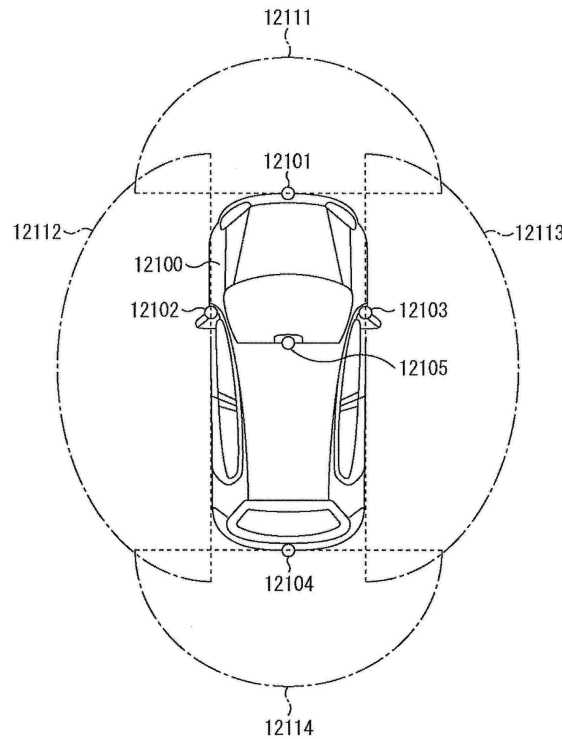
10

20

【図 2 6】



【図 2 7】



30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

日本国(JP)

(56)参考文献 国際公開第2014/103169(WO, A1)

特開2017-135703(JP, A)

特開2010-016594(JP, A)

(58)調査した分野 (Int.Cl., DB名)

H04N 25/76

H04N 25/46

H01L 27/146