



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년01월13일
(11) 등록번호 10-1008086
(24) 등록일자 2011년01월06일

(51) Int. Cl.
H01L 33/44 (2010.01) H01L 33/36 (2010.01)
(21) 출원번호 10-2010-7008982(분할)
(22) 출원일자(국제출원일자) 2006년08월31일
심사청구일자 2010년04월23일
(85) 번역문제출일자 2010년04월23일
(65) 공개번호 10-2010-0052570
(43) 공개일자 2010년05월19일
(62) 원출원 특허 10-2008-7028687
원출원일자(국제출원일자) 2006년08월31일
심사청구일자 2010년04월08일
(86) 국제출원번호 PCT/US2006/034464
(87) 국제공개번호 WO 2007/136392
국제공개일자 2007년11월29일
(30) 우선권주장
11/437,570 2006년05월19일 미국(US)
(56) 선행기술조사문헌
US20030111667 A1
US20050100069 A1
전체 청구항 수 : 총 27 항

(73) 특허권자
브리지릭스 인코포레이티드
미국, 캘리포니아 94551-7555, 라이브모어, 포틀라 에비뉴 101
(72) 발명자
슌 프랭크 티
미국 캘리포니아주 서니베일 보르독스 드라이브 1225
소우 윌리엄 더블유
미국 캘리포니아주 서니베일 보르독스 드라이브 1225
(74) 대리인
김민철, 김명신, 박장규

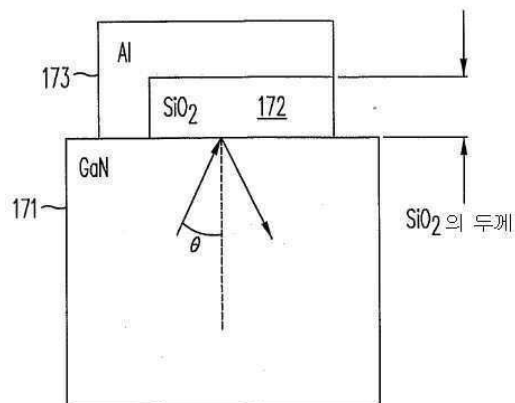
심사관 : 진수영

(54) 광손실이 적은 발광다이오드용 전극 구조체와 그 형성 방법

(57) 요약

본 발명은 LED의 밝기 및/또는 효율을 향상시키는 전극 구조체에 관한 것이다. 상기 전극 구조체는 금속 전극과 투광성의 두꺼운 유전체 재료를 구비할 수 있으며 상기 유전체 재료는 상기 전극과 광 방출 반도체 재료의 중간에 형성된다. 상기 전극과 두꺼운 유전체 재료는 함께 반도체 재료로부터 반도체로 광을 반사시켜 상기 반도체 재료로부터 광이 궁극적으로 전달되는 가능성을 향상시킨다. 이와 같은 LED는 향상된 이용도를 가질 수 있고 일반적인 조명과 같은 용도에서 적합할 수 있다.

대표도 - 도12a



특허청구의 범위

청구항 1

반도체 LED용 전극 구조체에 있어서,

금속 전극; 및

투광성 유전체 재료를 포함하고,

상기 유전체 재료는, 상기 유전체 재료가 형성되는 반도체의 굴절률보다 작고, 또한 1보다 크거나 같은 굴절률을 갖고, $(1/2)\lambda$ 보다 큰 두께를 갖고,

또한 상기 유전체 재료는 광의 내부 전반사를 향상시키기 위해 단일 층으로 형성되고,

상기 금속 전극의 일부는 상기 반도체와 접촉하고, 상기 금속 전극의 다른 일부는 상기 유전체 재료에 의해 상기 반도체와 분리되는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 유전체 재료는 1.75λ 의 두께를 갖는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 4

제 1 항에 있어서,

상기 전극은 반도체 위에 형성되고;

상기 유전체 재료는 상기 전극의 일부와 상기 반도체의 중간에 형성되는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 5

제 1 항에 있어서,

상기 전극은 반도체 위에 형성되고;

상기 유전체 재료는 상기 전극의 적어도 일부와 상기 반도체의 중간에 형성되고;

상기 반도체는 AlGaAs, AlInGaP, AlInGaN, 및 GaAsP로 구성된 그룹에서 선택된 하나 이상의 재료를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 6

제 1 항에 있어서,

상기 유전체 재료는 이산화 규소(silicon dioxide), 일산화 규소(silicon monoxide), MgF_2 , 실록산 중합체(siloxane polymers), 및 공기로 구성된 그룹에서 선택된 하나 이상의 재료를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 7

제 1 항에 있어서,

상기 전극과 반도체 사이에 형성된 옴릭(ohmic) 접점층을 추가로 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 8

제 1 항에 있어서,

상기 전극과 반도체 사이에 형성된 오믹 접점층을 추가로 포함하고,

상기 오믹 접점층은 ITO(indium tin oxide), 니켈 산화물, RuO₂로 구성된 그룹에서 선택된 하나 이상의 재료를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 9

제 1 항에 있어서,

상기 전극과 반도체 사이에 형성된 오믹 접점층을 추가로 포함하고,

상기 오믹 접점층은 상기 반도체 장치의 일부이고,

상기 오믹 접점층은 강하게 도핑된 층을 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 10

제 1 항에 있어서,

상기 금속과 반도체 사이에 형성된 전류 확산층을 추가로 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 11

제 1 항에 있어서,

상기 금속과 반도체 사이에 형성된 전류 확산층을 추가로 포함하고,

상기 전류 확산층은 ITO(indium tin oxide), 니켈, 및 RuO₂로 구성된 그룹에서 선택된 하나 이상의 재료를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 12

제 1 항에 있어서,

DBR 구조체를 한정하고 상기 전극과 유전체 사이에 배치된 한 쌍 이상의 유전체층을 추가로 포함하고,

상기 유전체층의 각 쌍은 실질적으로 투광성을 갖고, 다른 굴절률을 갖는 재료들의 층을 포함하고, $(1/4)\lambda$ 의 배수의 두께를 갖는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 13

제 1 항에 있어서,

$(1/2)\lambda$ 보다 큰 두께를 가진 유전체 베이스층; 및

상기 전극과 상기 유전체 베이스층 사이에 형성된 한 쌍 이상의 DBR 유전체층을 추가로 포함하고,

DBR 유전체층의 각 쌍은 TiO₂, Ti₃O₅, Ti₂O₃, TiO, ZrO₂, TiO₂ZrO₂Nb₂O₅, CeO₂, ZnS, Al₂O₃, SiN, ITO, 펜톡시드 니오브(Nb₂O₅), 펜톡시드 탄탈륨(Ta₂O₅), 및 실록산 중합체(SiO, SiO₂, 또는 MgF₂)로 구성된 그룹에서 선택된 하나 이상의 재료를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 14

제 1 항에 있어서,

상기 전극은 하나 이상의 금속층을 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 15

제 1 항에 있어서,

상기 전극은 하나 이상의 금속층을 포함하고,

상기 금속층은 Al, Ag, Rh, Pd, Cu, Au, Cr, 백금, 티타늄, 니켈/금 합금, 크롬/금 합금, 은/알루미늄 혼합물, 및 상기한 것들의 조합으로 구성된 그룹으로부터 선택되는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 16

제 1 항에 있어서,

상기 전극은 수평 구조체를 한정하도록 반도체 위에 형성되는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 17

제 1 항에 있어서,

상기 전극은 수직 구조체를 형성하도록 반도체 위에 형성되는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 18

제 1 항에 있어서,

상기 금속의 일부는 와이어 접착을 위한 영역을 형성하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 19

제 1 항에 있어서,

상기 금속의 일부는 상기 유전체 재료의 가장자리에서 반도체와 전기적 접촉을 형성하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 20

제 1 항에 있어서,

상기 금속의 일부는 상기 유전체 재료의 개구를 통해서 상기 반도체와 전기적 접촉을 형성하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 21

제 1 항에 있어서,

상기 유전체 재료는 다공성인(porous) 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 22

제 1 항에 있어서,

상기 유전체 재료는 다공성의 ITO를 포함하는 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 23

제 1 항에 있어서,

상기 유전체 재료는 다공성의 SiO₂인 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 24

제 1 항에 있어서,

상기 유전체 재료는 상기 반도체 내에서 전반사가 일어나도록 유효 굴절률을 감소시키기에 충분히 다공성인 것을 특징으로 하는 반도체 LED용 전극 구조체.

청구항 25

중심 파장(λ) 부근의 광을 방출하는 반도체 재료를 위한 반사성 전극 구조체에 있어서,

금속 전극;

광의 내부 전반사를 향상시키기 위해 $(1/2)\lambda$ 파장보다 큰 두께를 갖고, 또한 상기 반도체 재료 위에 형성되는 이산화 규소 유전체 재료를 포함하고,

상기 금속 전극의 일부는 상기 이산화 규소 유전체 재료의 위에 형성되고 상기 금속 전극의 또 다른 부분은 상기 반도체 재료와 오믹 접촉(ohmic contact)을 형성하는 것을 특징으로 하는 반사성 전극 구조체.

청구항 26

제 25 항에 있어서,

상기 유전체 재료와 전극은 ITO층을 통해 상기 반도체와 물리적 접촉을 형성하는 것을 특징으로 하는 반사성 전극 구조체.

청구항 27

LED용 전극 구조체를 형성하는 방법에 있어서,

반도체 위에 $(1/2)\lambda$ 보다 큰 두께를 갖는 유전체 재료를 단일 층으로 형성하는 단계, 및

상기 유전체 층이 상기 전극의 적어도 일부분을 상기 반도체로부터 전기적으로 분리하도록 도전성 전극을 형성하는 단계를 포함하고,

상기 도전성 전극을 형성하는 단계는 동시에 상기 전극의 적어도 하나의 다른 부분이 상기 반도체와 전기적 접촉을 갖도록 허용하며,

상기 유전체 재료가 상기 반도체로부터 전기적으로 분리하는 상기 전극의 일부분과 상기 반도체와 접촉하는 상기 전극의 부분은 동일한 재료 위에 형성되는 것을 특징으로 하는 LED용 전극 구조체를 형성하는 방법.

청구항 28

제 27 항에 있어서,

상기 유전체 재료가 상기 반도체로부터 전기적으로 분리하는 상기 전극의 일부분과 상기 반도체와 접촉하는 상기 전극의 부분은 단일 층으로 형성되는 것을 특징으로 하는 LED용 전극 구조체를 형성하는 방법.

명세서

기술분야

[0001] 본 발명은 전반적으로 발광다이오드(LED: Light Emitting Diode)에 관한 것이다. 더욱 상세하게는 본 발명은 광 손실을 경감하여 LED의 밝기 및/또는 효율을 향상시키는 전극 구조에 관한 것이다.

배경기술

[0002] 표시기로서 사용되는 LED는 잘 알려져 있다. LED는 소비자 전자제품에서 이 목적으로 광범위하게 사용되고 있다. 예를 들면, 적색 LED는 라디오, TV, 비디오 레코더(VCRs) 등과 같은 장치에 전원이 인가되었음을 표시하는데 흔히 사용된다.

[0003] 이와 같은 종래의 LED는 그 의도된 목적에 일반적으로 적합한 것으로 입증되었지만, 전체적인 유효성과 바람직함을 떨어뜨리는 내재적인 결함을 갖는다. 예를 들면, 이와 같은 종래의 LED의 광 출력은 종종 원하는 만큼 크지 않다. 이것은 종래의 LED의 성능을 일반적인 조명을 제공하는 것과 같은(예, 환경 조명) 몇몇 응용으로 기능을 한정한다. 종래의 고전력 LED도 이와 같은 목적을 위해 충분한 조명을 제공하지 못한다.

[0004] 이러한 불충분한 밝기 문제의 적어도 일부는 종래 LED의 비효율 때문이다. LED의 효율은 소비된 전력에 대한 제공된 광의 양의 측정치이다. 종래의 LED는 발생된 광의 일부가 내부 흡수로 인해 손실되기 때문에 기대만큼 효율적이지 못하다. 이와 같은 내부 흡수는 LED로부터 추출될 수 있는 광의 양을 제한하므로 그 효율성을 바람직하지 않게 감소시킨다.

발명의 내용

해결하려는 과제

[0005] 이와 같이, 종래의 LED는 그 의도된 목적에 일반적으로 적합한 것으로 입증되었음에도 불구하고, 전체적인 효과와 바람직함을 손상시키는 내재적인 결함을 가지고 있다. 그러므로, 밝기 및/또는 효율을 향상시킨 LED를 제공하는 것이 바람직하다.

과제의 해결 수단

- [0006] (발명의 요약)
- [0007] 더욱 밝고 및/또는 효율이 좋은 LED를 제공하는 시스템과 방법이 본 명세서를 통해 개시된다. 예를 들면, 본 발명의 일 실시예에 있어서, LED는 금속 전극을 포함하는 반사형 전극 구조체를 포함할 수 있다.
- [0008] 더욱 상세하게는, 상기 전극은 중심 주파수 λ 를 갖는 광을 방출하는 반도체 재료 위에 형성될 수 있다. 이 광은 모든 방향으로 방출된다. 상기 반도체 재료 위에는 비교적 두꺼운 투광성 유전체 재료가 형성될 수 있다. 전극의 일부는 상기 비교적 두꺼운 유전체 재료 위에 형성될 수 있다. 동일 전극의 또 다른 부분은 반도체 재료와 전기적으로 접촉될 수 있다. 상기 전극은 두꺼운 유전체와 함께 반사를 향상시킨다. 즉, 전극의 방향으로 방출된 광은 반도체 재료로 다시 반사되어 LED로부터 방출되는 또 한번의 기회를 갖는다.
- [0009] 여기서 사용된 용어 파장(λ)은 상기 광이 진행하는 재료의 내부에서 광의 파장을 가리킨다. 따라서, 예를 들어 단일 반도체 재료 내의 광이 언급된다면, 이 광의 파장은 반도체 재료 내의 광의 파장을 말한다.
- [0010] 상기 두꺼운 유전체 두께는 $(1/2)\lambda$ 보다 클 수 있으며, 여기서 λ 는 두꺼운 유전체 재료의 내부에서 광의 파장이다. 상기 두꺼운 유전체 재료는 반도체 재료보다 더 작고 1.0보다 크거나 같은 굴절률을 가질 수 있다. 발광 반도체 재료는 예를 들면 AlGaAs, AlInGaP, AlInGaN, 및/또는 GaAsP를 포함할 수 있다. 다른 재료들도 마찬가지로 적합할 수 있다.
- [0011] 상기 투광성 두꺼운 유전체층은 예컨대 이산화규소(silicon dioxide), 일산화규소(silicon monoxide), MgF_2 및 실록산 폴리머(siloxane polymers), 및/또는 공기와 같은 비교적 두꺼운 층의 재료가 될 수 있다. 다른 재료들도 마찬가지로 적합할 수 있다.
- [0012] 금속 전극과 반도체 사이에는 오믹 접촉층(ohmic contact layer)이 있을 수 있다. 오믹 접촉층은 예컨대 인듐 주석 산화물(ITO: indium tin oxide), 니켈 산화물, 및/또는 RuO_2 로 구성될 수 있다. 다른 재료들도 마찬가지로 적합할 수 있다. 오믹 접촉층은 강 도핑층을 포함하는 반도체 장치의 부분이 될 수 있다.
- [0013] 금속 전극과 반도체 사이에는 전류 확산층이 존재할 수 있다. 전류 확산층은 예컨대 ITO, 니켈 산화물, RuO_2 로 이루어진다. 다른 재료들도 마찬가지로 적합할 수 있다.
- [0014] 두꺼운 유전체층과 금속 전극 사이에는 연속적인 한 쌍 이상의 DBR 유전체층이 형성될 수 있다. 즉, 이 쌍의 각 DBR 유전체층은 투광성을 갖고, 서로 상이한 굴절률을 가지며, 및/또는 약 $(1/4)\lambda$ 의 홀수배 두께를 가질 수 있다.
- [0015] 상기 DBR 유전체층 쌍의 각 층은 예컨대 TiO_2 , Ti_3O_5 , Ti_2O_3 , TiO , ZrO_2 , $TiO_2ZrO_2Nb_2O_5$, CeO_2 , ZnS , Al_2O_3 , SiN , Nb_2O_5 , Ta_2O_5 , 실록산 폴리머 SiO , SiO_2 , 및/또는 MgF_2 로 이루어질 수 있다. 다음 물질도 마찬가지로 적합할 수 있다.
- [0016] 상기 금속 전극은 하나 이상의 금속층을 포함할 수 있으며, 각 금속층은 Al, Ag, Rh, Pd, Cu, Au, Cr, Ti, Pt, 니켈/금 합금, 크롬/금 합금, 은/알루미늄 혼합물 및 이상의 조합으로 구성된 그룹에서 선택될 수 있다. 다른 물질도 마찬가지로 적합할 수 있다.
- [0017] 상기 LED는 수직 또는 수평 구조 중 어느 하나를 가질 수 있다. 금속 전극의 일부는 와이어 접착을 위한 영역을 형성할 수 있다. 금속 전극의 일부는 두꺼운 유전체 재료의 에지에서 반도체 재료와 전기적 접촉을 형성할 수 있다. 금속 전극의 일부는 두꺼운 유전체층의 개구를 통해서 반도체 재료와 전기적 접촉을 형성할 수 있다.
- [0018] 본 발명의 일 실시예에 있어서, LED용 반사형 전극 구조체는 금속 전극을 포함할 수 있다. GaN 물질은 대략 중

심 파장(λ)의 광을 방출한다. GaN 물질 위에는 비교적 두꺼운 이산화규소 물질이 형성될 수 있다. 전극의 일부는 두꺼운 유전체 물질 위에 형성될 수 있다. 동일한 전극의 또 다른 일부는 반도체 재료와 오믹 접촉을 형성할 수 있다. 상기 두꺼운 유전체층은 $(1/2)\lambda$ 보다 큰 두께를 가질 수 있다. 유전체 물질과 금속 전극 모두는 ITO층 또는 마찬가지로 적합할 수 있는 다른 재료를 통해 반도체와 물리적 접촉을 형성할 수 있다.

[0019] 본 발명의 일 실시예에 있어서, 반사형 전극 구조체는 금속 전극으로 이루어지고 GaN 물질은 대략 중심 파장(λ)의 광을 방출한다. GaN 물질 위에는 두꺼운 이산화규소 물질이 형성될 수 있다. 두꺼운 이산화규소 물질 위에는 일련의 적어도 하나의 DBR 쌍이 형성될 수 있다.

[0020] 전극의 일부는 두꺼운 유전체 물질과 DBR 쌍 위에 형성될 수 있다. 동일한 전극의 또 다른 일부는 반도체 재료와 오믹 접촉을 형성할 수 있다. 상기 두꺼운 유전체의 두께는 $(1/2)\lambda$ 보다 클 수 있다.

[0021] DBR 쌍의 각 층은 투광성을 갖고, 서로 상이한 굴절률을 가지며, 약 $(1/4)\lambda$ 의 홀수배의 두께를 가질 수 있다. 유전체층과 금속 전극 모두는 ITO 층을 통해 반도체와 물리적 접촉을 형성할 수 있다.

발명의 효과

[0022] 이와 같이, 본 발명의 하나 이상의 실시예에 의하면, 더 밝고 및/또는 효율 좋은 LED가 제공될 수 있다. LED의 밝기 및/또는 효율을 향상시키면 일반적인 조명을 포함해서 더욱 광범위한 이용 범위에 더욱 적합하게 함으로써 그 이용도를 증가시킨다.

도면의 간단한 설명

[0023] 본 발명은 다음의 도면을 참조하여 설명된 상세한 설명을 통해서 더욱 충실하게 이해될 것이다.

도 1은 임계각의 개념을 도시하는 개략도;

도 2는 종래의 수평 LED 구조체의 개략적인 사시도;

도 3은 종래의 수직 LED 구조체의 개략적인 사시도;

도 4a는 종래의 GaN/Cr/Au 인터페이스에서 광 반사를 도시하는 개략도;

도 4b는 다른 입사각에 대해 도 4a의 GaN/Cr/Au 인터페이스에서 반사율을 도시하는 차트;

도 5a는 오믹 접촉층을 갖는 종래의 전극 구조체를 도시하는 개략도;

도 5b는 오믹 접촉/전류 확산층을 갖는 종래의 전극 구조체를 도시하는 개략도;

도 6a는 접착 패드로도 기능할 수 있는 원형 접점을 보여주는 종래 LED 다이(die)의 일부를 도시하는 평면도;

도 6b는 원형 접착 패드를 갖는 십자형 접점을 보여주는 종래 LED 다이스의 일부를 도시하는 평면도;

도 6c는 더 큰 LED의 사용에 적합하고 접착 패드로도 기능할 수 있는 원형 접점을 갖는 예시적인 접점 기하구조를 보여주는 종래의 LED 다이스(dice)의 일부를 도시하는 평면도;

도 7a는 종래의 낮은 가로세로비(aspect ratio) 전극 구조체의 측면도이고;

도 7b는 높은 가로세로비 전극 구조체의 측면도이고;

도 8a는 종래의 Ag 인터페이스에서 광 반사를 도시하는 개략도이고;

도 8b는 다른 입사각에 대해 도 8a의 Ag 인터페이스에서 반사율을 도시하는 차트이고;

도 9a는 종래의 수직형 구조 LED의 GaN/SiO₂/Ag 인터페이스에서 광반사를 도시하는 개략도이고;

도 9b는 다른 입사각에 대해 도 9a의 GaN/SiO₂/Ag 인터페이스에서 반사율을 도시하는 차트이고;

도 10a는 종래의 GaN/공기 인터페이스에서 광반사를 도시하는 개략도이고;

도 10b는 다른 입사각에 대해 도 10a의 GaN/공기 인터페이스에서 반사율을 도시하는 차트이고;

도 11a는 GaN/SiO₂ 인터페이스에서 광반사를 도시하는 개략도이고, 여기서 두꺼운 유전체는 본 발명의 일 실시예에 따라 두꺼우며;

- 도 11b는 다른 입사각에 대해 도 11a의 GaN/SiO₂ 인터페이스에서 반사율을 도시하는 차트이고;
- 도 12a는 본 발명의 일 실시예에 따른 GaN/SiO₂/Al 인터페이스에서 광반사를 도시하는 개략도이고;
- 도 12b는 다른 입사각에 대해 도 12a의 GaN/SiO₂/Al 인터페이스에서 반사율을 도시하는 차트이고, 여기서 SiO₂ 층의 두께는 본 발명의 일 실시예에 있어서 입사광의 (7/4) 파장보다 작거나 같으며;
- 도 12c는 다른 입사각에 대해 도 12a의 GaN/SiO₂/Al 인터페이스에서 반사율을 도시하는 차트이고, 여기서 SiO₂ 층의 두께는 본 발명의 일 실시예에 있어서 입사광의 (7/4) 파장보다 크며;
- 도 13a는 본 발명의 일 실시예에 있어서 교대로 반복되는 SiO₂와 TiO₂ 층을 포함하는 분산 브래그 반사체(DBR: distributed Bragg reflector)에서 광반사를 도시하는 개략도이고;
- 도 13b는 본 발명의 일 실시예에 있어서 다른 입사각에 대해 도 13a의 DBR 층에서 반사율을 도시하는 차트이고;
- 도 14는 본 발명의 일 실시예에 있어서 다른 입사각에서 여러 가지 물질의 반사율을 도시하는 차트이고;
- 도 15a는 본 발명의 일 실시예에 있어서 현수 전극의 제 1 실시예를 도시하는 개략도이고;
- 도 15b는 본 발명의 일 실시예에 있어서 현수 전극의 제 2 실시예를 도시하는 개략도이고;
- 도 15c는 본 발명의 일 실시예에 있어서 현수 전극의 제 3 실시예를 도시하는 개략도이고;
- 도 15d는 본 발명의 일 실시예에 있어서 현수 전극의 제 4 실시예를 도시하는 개략도이고;
- 도 15e는 본 발명의 일 실시예에 있어서 현수 전극의 제 5 실시예를 도시하는 개략도이고;
- 도 15f는 본 발명의 일 실시예에 있어서 현수 전극의 제 6 실시예를 도시하는 개략도이고;
- 도 16a는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 1 실시예를 도시하는 개략도이고;
- 도 16b는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 2 실시예를 도시하는 개략도이고;
- 도 16c는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 3 실시예를 도시하는 개략도이고;
- 도 16d는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 4 실시예를 도시하는 개략도이고;
- 도 16e는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 5 실시예를 도시하는 개략도이고;
- 도 16f는 본 발명의 일 실시예에 있어서 오믹 접촉층을 갖는 현수 전극의 제 6 실시예를 도시하는 개략도이고;
- 도 17a는 종래의 수평 구조 LED의 단면도이고;
- 도 17b~17d는 도 17a의 LED를 제조하는 공정에서 몇 개의 단계를 도시하는 사시도이고;
- 도 18a는 본 발명의 일 실시예에 있어서 수평 구조 LED의 단면도이고;
- 도 18b~18e는 도 18a의 LED를 제조하는 공정에서 몇 개의 단계를 도시하는 개략적인 사시도이고;
- 도 19a는 본 발명의 일 실시예에 있어서 수평 구조 LED의 단면도이고;
- 도 19b~19e는 도 19a의 LED를 제조하는 공정에서 몇 개의 단계를 도시하는 개략적인 사시도이고;
- 도 20a는 본 발명의 일 실시예에 있어서 현수 구조의 또 다른 실시예를 도시하는 사시도이고;
- 도 20b는 본 발명의 일 실시예에 있어서 현수 구조의 또 다른 실시예를 도시하는 사시도이고;
- 도 21a는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
- 도 21b는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
- 도 22a는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
- 도 22b는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
- 도 22c는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;

도 23a는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
 도 23b는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
 도 23c는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이고;
 도 24는 장방형 LED에서 본 발명의 일 실시예를 도시하는 개략도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 실시예와 그것들의 장점은 다음의 상세한 설명을 참조하면 잘 이해될 것이다. 도면에 있어서 같은 요소를 식별하기 위해 같은 참조 번호가 사용되고 있음을 알아야 한다.
- [0025] LED는 전류에 의해 여기되어 광을 방출한다. 전형적인 한 가지 LED는 유기금속 기상 에피택시(metal-organic vapor phase epitaxy) 또는 유사한 기법에 의해 기판에 성장된 헤테로구조체를 갖는다. LED 헤테로구조체는 광 생성층, 즉 활성영역을 사이에 갖는 n형 및 p형 반도체층을 포함한다. 예시적인 활성영역은 배리어층에 의해 둘러싸인 양자 웰(quantum well)일 수 있다. 전형적으로, n형 및 p형 반도체층에는 전기 접점이 부착된다. 전기 접점 사이에 순방향 바이어스가 인가될 때 전자와 정공은 n형에서 p형 층으로 흘러 활성영역에서 광을 생성한다. 광은 전자와 정공이 활성영역에서 서로 재결합할 때 잘 알려진 원리에 따라 생성된다.
- [0026] LED가 전기를 광으로 변환하는 효율은 내부 양자 효율, 광-추출 효율, 및 전기 저항에 의한 손실의 곱으로 결정된다. 내부 양자 효율은 반도체 층의 품질과 장치의 에너지 대역 구조에 의해 결정된다. 이 두가지는 반도체 층의 증착 동안에 결정된다.
- [0027] 광추출 효율은 활성층 내에서 생성되는 광에 대한 LED 칩을 탈출하는 광의 비율이다. 광추출 효율은 LED의 기하 구조, 반도체층에서 광의 자체-흡수, 전기 접촉에 의한 광흡수, 및 패키지 내에 장치를 마운팅하기 위해 사용되는 LED와 접촉하는 재료에 의한 흡수에 의해 결정된다.
- [0028] 반도체층은 상대적으로 높은 굴절률을 갖는 경향이 있다. 그 결과, LED의 활성영역에서 생성되는 대부분의 광은 탈출하기 전에 여러 차례 칩의 표면에 의해 내부-반사된다. 높은 광추출 효율을 달성하기 위해 반도체층에 의한 그리고 칩에 대한 전기적 접촉에 의한 광의 흡수를 최소화하는 것이 중요하다. 이들 층이 투명화 또는 높은 반사성에 의해 아주 낮은 광 흡수를 갖도록 만들어지는 경우, LED에서의 전체적인 광추출은 크게 향상된다.
- [0029] 이제 도 1을 참조하면, 높은 굴절률 매체(11)의 내부의 광은 더 낮은 굴절률 매체(12)와의 인터페이스에서 입사한다. 광은 다른 각도로 입사할 수 있다. 높은 굴절률 매체(11)로부터의 광이 더 낮은 굴절률 매체(12)와의 인터페이스를 만날 때 광은 더 낮은 굴절률 매체(12)로 전송되거나 높은 굴절률 매체(11)로 반사될 수 있다.
- [0030] 스넬의 법칙(Snell's law)에 의하면, 굴절률 n_1 을 갖는 물질로부터 더 낮은 굴절률 n_2 를 갖는 물질로 임계각(θ_c)보다 작은 각도로 진행하는 광의 일부는 더 낮은 굴절률 물질로 진입할 것이다. 이것은 높은 굴절률 n_1 을 갖는 물질로부터 낮은 굴절률 n_2 을 갖는 물질로 계속 진행하는 좌측의 화살표에 의해 표시되어 있다.
- [0031] 반대로, 스넬의 법칙에 의하면, 더 높은 굴절률 n_1 을 갖는 물질로부터 더 낮은 굴절률 n_2 를 갖는 물질로 임계각(θ_c)보다 더 큰 각도로 진행하는 광은 전부 더 높은 굴절률 물질로 반사될 것이다. 이 메커니즘은 전반사(TIR: total internal reflection)라고 하며 더 높은 굴절률 n_1 을 갖는 물질로부터 더 낮은 굴절률 n_2 를 갖는 물질로 계속 진행하지 않고 오히려 더 높은 굴절률을 갖는 물질로 진행하는 우측의 화살표에 의해 표시되어 있다.
- [0032] 외부에 존재하는 물질보다 높은 굴절률을 갖는 물질 내의 광(예를 들면, 공기 또는 외피 에폭시가 외부 재료인 경우 반도체 재료 내의 광)이 임계각(θ_c)보다 큰 각도로 인터페이스 면에 입사하면 전반사가 이루어질 것이다. 전형적인 반도체 물질은 주위 공기(굴절률 1.0) 또는 외피 에폭시(약 1.5의 굴절률을 가짐)에 비해 높은 굴절률을 가진다.
- [0033] LED에서, 이 광은 LED 칩 내로 반사되며 다른 물질에 의해 추가적인 흡수가 바람직하게 않게 일어날 수 있다. 이 바람직하지 않은 흡수는 LED가 제공하는 광의 양을 감소시킴으로써 LED의 효율을 저하시킨다.
- [0034] 종래의 LED에 있어서, 상기 구조체 내에서 생성된 광의 대부분은 반도체 칩을 벗어나기 전에 전반사를 겪는다. 종래의 사파이어 기판 상의 GaN 기반 LED의 경우에, 방출된 광의 약 70%는 사파이어 기판과 GaN의 외부면 사이

에 간헐 수 있다. 이 광은 전반사로 인해 반복적으로 반사되며, 그리하여 금속 전극과 다른 물질들에 의해 여러 차례 흡수된다. 그러므로 이 흡수를 최소화할 수 있는 구조를 만들어내는 것이 바람직하다.

- [0035] 본 명세서에서, 전극이라는 용어는 LED의 반도체에 전류를 공급하는 도체(금속 도체와 같은)를 가리킬 수 있다. 그러므로, 전극은 반도체 재료와 전기적으로 접속될 수 있다. 그러나, 한 전극의 모든 부분이 반도체 재료와 반드시 접속될 필요는 없다. 사실, 본 발명의 하나 이상의 실시예에 있어서, 전극의 일부는 반도체 재료와 전기적으로 접속되고 또 다른 일부는 반도체 재료와 접속되지 않는다.
- [0036] 이제 도 2를 참조하면, 종래의 수평 구조 LED가 도시되어 있다. LED(20)의 p층(21)과 n층(22)의 표면 상의 영역은 전극(23, 24)을 형성하도록 금속으로 만들어질 수 있다. p-n 접합 또는 활성영역(26)이 p층(21)과 n층(22) 사이에 존재한다. 전극(23, 24)은 LED(20)에 전원을 공급하는 수단을 제공한다.
- [0037] 반도체가 사파이어와 같은 물질로 구성된 투광성의 비전도성 기판(23)에 의해 지지되는 장치 구조체에 있어서, p층(21)과 n층(22)에의 전기 접점이 상면으로부터 만들어져야 한다.
- [0038] 도 2에 도시된 구성에서, p층(21)은 이미 상면에 노출되어 있고 여기에 전기 접점이 쉽게 형성될 수 있다. 그러나 n층(22)은 p층(21)과 활성영역(26)에 두 층 아래에 묻혀 있다. n층(22)에 전기 접점을 형성하기 위해, p층(21)과 활성영역(26)의 일부를 제거하여 그 아래의 n층(24)를 노출시킴으로써 절단 영역(28)이 형성된다. 절단 영역(28)을 생성한 후, n층 전기 접점 또는 전극(24)이 형성될 수 있다.
- [0039] 도 2에 도시된 것과 같은 장치 구조에 의하면 전류는 일반적으로 수평 방향으로 흐른다. 이것이 수평 구조라고 불리우는 이유이다. 이와 같은 수평 구조의 한 가지 단점은 활성 광 생성 영역의 일부가 n-전극(24)이 형성될 수 있도록 절단 구조(28)를 생성하기 위해 제거되어야 한다는 것이다. 물론, 이것은 활성영역을 감소시키며 그 결과 광을 생성하는 LED의 능력을 감소시킨다.
- [0040] 이제 도 3을 참조하면, LED(30)는 대안으로 상기 반도체(함께 활성영역(36)을 한정하는 p층(31)과 n층(32)으로 구성됨)가 전기 도전성 기판(37)에 의해 지지되는 구조체를 포함할 수 있다. 기판(37)은 탄화규소와 같은 투광성의 도전성 재료로 구성되거나 구리 또는 몰리브덴과 같은 투광성의 전기 도전성 기판으로 구성될 수 있다.
- [0041] 이와 같은 LED는 n층 또는 p층 어느 하나가 기판과 접촉하도록 구성될 수 있다.
- [0042] 이와 같은 LED에서, 전기 도전성 기판(37)은 하나의 전극으로 기능하는 반면 다른 전극(33)은 상면 위 예컨대 p층(31)에 쉽게 형성될 수 있다. 상기 접점과 전극은 LED(30)의 반대 표면에 있기 때문에, 전류 흐름은 일반적으로 수직 방향이다. 따라서 이와 같은 장치는 수직 구조라고 한다.
- [0043] 금속 전극은 수직 또는 수평 LED 구조인지 여부에 관계없이 유사한 요구사항을 만족시켜야 한다. 이들 요구사항은 양호한 접착성, 반도체와 오믹 접점을 만드는 능력, 및 양호한 신뢰성을 포함한다. 종종, 이들 요구사항은 2개 이상의 층을 사용하여 만족된다. 예를 들면 크롬이나 티타늄 같은 제 1 금속층은 양호한 접착성과 오믹 접점을 제공할 수 있다. 은과 금 같은 제 2 금속층은 양호한 전기 전도성을 제공할 수 있다.
- [0044] 크롬은 양호한 접착성을 갖고 금은 양호한 전기 전도성을 갖지만, 가시영역에서는 둘 다 양호한 광 반사성을 갖지 못한다. 광 반사성과 대응하는 광 흡수는 이들 구조체의 굴절률과 그것의 대응하는 두께로부터 계산될 수 있다.
- [0045] 재료 두께가 본 명세서에서 주어지지 않은 경우, 두께는 광 간섭 영향이 문제가 되지 않는 정도로 충분히 큰 것으로 간주될 수 있다. 예를 들면, 이와 같은 반사를 계산은 보통 입사 및 방출 매체가 거의 무한대인 것으로 간주한다. 두께가 지정되지 않은 금속 반사체층의 경우에, 그것들은 보통 수천 나노미터 정도로 충분히 두꺼운 것으로 간주되며, 따라서 무의미한 양의 광이 상기 금속의 다른 표면에 도달한다. 아래 표1의 굴절률 값은 본 명세서에서 모든 반사율 곡선을 계산하는데 사용된다.

표 1

유전체 재료	약어	파장(nm)	굴절률(실수)	굴절률(허수)
알루미늄	Al	450	0.49	-4.7
이산화티타늄	TiO ₂	450	2.57	-0.0011
이산화규소	SiO ₂	450	1.465	0
공기	Air	450	1	0

금	Au	450	1.4	-1.88
크롬	Cr	450	2.32	-3.14
인듐틴산화물	ITO	450	2.116	-0.0047
티타늄	Ti	450	2.27	-3.04
은	Ag	450	0.132	-2.72
갈륨질화물	GaN	450	2.45	
나노다공성 이산화규소	SiO ₂ _Nano	633	1.1	0
이산화티타늄	TiO ₂	633	2.67	0
갈륨인화물	GaP	633	3.31	0
이산화규소	SiO ₂	633	1.456	0

[0047] 본 명세서에서 언급된 재료의 두께는 마이크로미터(μm) 또는 나노미터(nm)와 같은 절대 단위(T_{ABS})로 표시될 수 있다. 대안으로, 재료의 두께는 매체에서의 파장수(λ)에 대한 값($T_{\lambda\text{Rel}}$)으로 주어질 수 있다. 파장수(λ)로 표시될 때, 그 파라미터는 재료 자체 내에서의 광의 파장을 구체적으로 가리킨다. 이것은 아래 식 (1)로 표시된 바와 같이 재료의 굴절률(N)로 나누어 절대 두께로 변환될 수 있다. 예컨대 450 nm에서 SiO₂의 $(1/4)\lambda$ 은 76.8 nm 가 될 것이다. $((0.25/1.465) * 450)$.

[0048]
$$T_{\text{ABS}} = (T_{\lambda\text{Rel}}/N) * \lambda \quad (1)$$

[0049] 입사각의 함수로서 광 반사율 곡선은 2개의 성분, 즉 P-편광과 S-편광을 갖는다. P-편광은 브루스터 각도(Brewster's angle)를 이루며 S-편광보다 더 낮은 전체 반사율을 갖는다.

[0050] 이제 도 4a를 참조하면, 반도체(41) 내에서 발원하는 광에 대한 전극(44)의 반사율을 보여주는 종래 반도체 및 전극 구조의 도면이 제공된다. 상기 전극은 전형적인 크롬(42)/금(43) 전극 구성을 이용하며 GaN 반도체(41) 위에 형성되어 있다. 45° 입사각의 반사에 있어서, P-편광과 S-편광의 평균 25%만이 반사되고, 광의 75%는 흡수된다. 따라서, 이 종래의 구성은 바람직하지 않게 흡수율이 높다.

[0051] 도 4a는 GaN 위에 형성된 금/크롬 금속 전극 구조체를 도시하고 있지만, 다른 금속과 반도체 재료가 대안으로 이용될 수 있다.

[0052] 이제 도 4b를 참조하면, 도 4a의 장치의 GaN/Cr/Au 인터페이스에서 다른 입사각에 대한 반사율을 보여주는 차트가 도시되어 있다.

[0053] 이제 도 5a를 참조하면, 좀더 일반적인 종래의 접점층 구조가 도시되어 있다. 이 일반적인 접점층 구조에 의하면, 금속 접점층(53)과 반도체 재료(51) 사이에 오믹 접점층 및/또는 전류 확산층(52)이 존재할 수 있다. 금속 접점층(53)은 접착, 확산 배리어, 땀납, 전기 도전성, 및 오믹 접점을 위한 다수의 층을 가질 수 있다. 상기 층들은 니켈, 백금, 티타늄, 은, 알루미늄, 금, 주석, 납, 및 크롬을 포함하는 다양한 금속 및 금속들의 조합으로 제조될 수 있다. 반도체 재료(51)는 AlGaAs, AlInGaP, AlInGaN, 및 GaAsP와 같은 재료 시스템으로부터 제조될 수 있다. 상기 오믹 접점층은 니켈 산화물과 같은 금속 전극층의 일부가 될 수 있다.

[0054] 이제 도 5b를 참조하면, 그 위에 금속 전극(57)이 형성될 수 있는 오믹 접점/전류 확산층(56)을 한정하기 위해 반도체(55)의 전체 표면 위에 인듐 주석 산화물(ITO) 또는 니켈 산화물과 같은 전기 도전성 금속 산화물이 증착될 수 있다. 이와 같은 경우에, 층(56)은 오믹 접점층과 전류확산층 2개의 기능을 한다. 강하게 도핑된 영역과 같은, LED 반도체 재료의 바로 상부에 오믹 접점을 허용하는 층이 존재할 수 있다.

[0055] 정확한 금속 전극 구성, 반도체 재료 또는 LED 구조에 관계없이, 종래의 금속 전극은 바람직하지 않게 약간의 광을 흡수한다. 추가로, 금속 접점층은 투명하지 않으므로, 광이 탈출할 수 있는 가용한 표면 영역을 차단한다. 따라서, 이러한 종래 전극은 2중 효과를 갖는다. 이것들은 입사광의 일부를 직접 흡수할 뿐만 아니라 나머지 반사된 광이 장치 내로 다시 유도되어 다른 재료에 의해 추가로 흡수된다. 전체 흡수량은 전극의 정확한 구성에 크게 의존하며 전극 접점 영역의 크기에 비례하여 변화하는 경향이 있다.

[0056] 이제 도 6a-6c를 참조하여, 전류 폭주 문제를 완화시키기 위한 전류 확산의 원리가 설명된다. 종래 LED의 p층과 n층은 얇고 상대적으로 낮은 전기 도전성을 갖는다. 자체적으로, 이 층들은 p-n 접합, 즉 활성영역의 모든 영역에 전류를 균등하게 분포시키지 못한다. 활성영역의 부분들이 전극으로부터 멀리 떨어져 있는 더 큰 영역

에 있어서, 금속 접점에 가까운 영역보다 이 떨어진 영역에서 전류 흐름이 더 적을 것이다. 이 결과 불균일한 전류 분포와 불균일한 광방출 결과가 발생한다. 전류 폭주를 감소시키기 위해, 금속 전극의 기하 구조는 반도체 표면 위로 확장된다. 그러나 이러한 확장은 바람직하지 않은 추가적인 광 흡수로 귀결된다.

[0057] 특히 도 6a를 참조하면, 반도체(61) 위에 원형 접점 또는 전극(62)이 형성될 수 있고 와이어 접착 패드로서 기능할 수 있다. 특히 6b를 참조하면, 십자형 접점(63)은 전극(62)과 조합되어 전류 확산을 증가시킬 수 있다. 특히 도 6c를 참조하면, 다양한 다른 기하 구조체(63)가 마찬가지로 전극(62)과 조합되어 특히 더 큰 LED에서 전류 확산을 촉진할 수 있다.

[0058] 전형적으로, LED에 전력을 공급하기 위한 수단으로 와이어 접착이 사용된다. 그러나 와이어 접착 패드 영역은 대략 $100\ \mu\text{m} \times 100\ \mu\text{m}$ 의 최소 크기이어야 한다. 각 와이어 접착 패드의 크기는 장치 크기에 관계없이 고정되기 때문에, 흡수 불투명 와이어 접착 영역은 전체 표면 영역에서 그리고 동일한 LED 장치에서 중요한 부분일 수 있다.

[0059] 전극에 의한 바람직하지 않은 광 흡수를 감소시키는 한 가지 방법은 접점 영역 또는 전극의 폭을 최소화하는 것이다. LED 반도체 재료에 대한 전기 접촉만 고려한다면, 접점 폭은 수 마이크로미터 크기로 아주 좁을 수 있다. 그러나, 중요한 것은 단면 영역을 감소시킴으로써 초래된 전기 저항성의 바람직하지 않은 증가이다. 고 전력 응용에서, 전극은 1 암페어 이상의 전류를 운반할 것이다. 이것은 전기 저항을 최소화하기 위해 단면적, 폭(W) x 두께(T)를 최소값으로 할 것을 요구한다. 따라서, 전극의 접점 영역 또는 폭은 전극의 저항성의 증가를 달리 보상하지 않고 감소될 수는 없다.

[0060] 이제 도 7a를 참조하면, $40\ \mu\text{m}^2$ 의 전체 단면적에 대해 금 전극의 전형적인 크기는 $W=20\ \mu\text{m}$ 이고 $T=2\ \mu\text{m}$ 이다. 이론적으로, 일정한 단면적을 유지할 수 있으므로 아래 도 7b를 참조해서 설명된 바와 같이 폭을 감소시키면서 두께를 비례하여 증가시킴으로써 일정한 전기 저항을 유지할 수 있다.

[0061] 이제 도 7b를 참조하면, 본 발명의 일 실시예에 있어서 전극(77)의 가로세로 비율은 증가될 수 있다. 즉, 전극(77)의 높이는 그 폭에 비해 증가될 수 있다. 예를 들면, 높이는 $2.5\ \mu\text{m}$ 보다 큰 두께를 제공하도록 증가될 수 있다. 이와 같이, 반도체(75)와 접촉하는(그리하여 광 흡수에 가용한) 전극(77)의 영역은 감소되고 그 결과 광 흡수는 마찬가지로 감소된다. 전극(77)의 높이를 증가시키면 그 도전성을 원하는대로 유지한다. 원하는 도전율을 유지하기 위해 접점 영역은 감소되었고 전극의 두께는 증가되었다. 그러나 제조 비용과 실제적인 프로세스 고려사항들은 일반적으로 전극 두께를 $2.5\ \mu\text{m}$ 이하로 제한한다. 따라서 전극이 반도체 재료에 대한 전기적 접촉을 위해서만 사용된다면 전극 접점 영역과 그와 관련된 흡수는 필요한 것보다 훨씬 더 크게 된다.

[0062] 전극 흡수를 감소시키는 또 다른 방법은 전극의 반사율을 증가시키는 것이다. 몇 가지 종래 기술 방법이 LED용 반사 전극을 창안하기 위해 사용되었다. 가장 간단한 것은 높은 반사율을 가진 금속을 사용하는 것이다. 이것들은 Al, Ag, Re, 및 당해 기술분야에서 잘 알려진 다른 것들을 포함한다.

[0063] 선택된 금속은 높은 반사율을 가져야 할뿐만 아니라 반도체 재료에 대한 수용 가능한 낮은 저항의 오믹 접점을 만들어야 한다. p형 AlInGaN의 경우에, Ag만이 낮은 전기 저항과 높은 반사율을 조합한다.

[0064] 이제 도 8a를 참조하면, Ag으로 구성된 전극이 도시되어 있다. 즉, Ag 전극(82)은 반도체 기판(81) 위에 형성된다. 불행하게도, Ag은 녹슬기 쉽고 장치 동작 중에 일렉트로마이그레이션(electromigration)이 일어나기 쉽기 때문에 신뢰성 우려를 제공한다. 또한, Ag-기반 접점의 접촉 저항은 장치 동작 중에 시간에 따라 종종 증가한다.

[0065] 이제 도 8b를 참조하면, 다른 입사각에 대한 도 8a의 Ag 전극의 반사율이 도시되어 있다. 고 반사성 금속 전극인 은에 의해서도, 수직 입사의 반사에 대한 흡수는 약 10%이다. 10% 아래로 흡수를 더욱 감소시키는 것이 바람직할 것이다.

[0066] 이제 도 9a를 참조하면, 수직 구조 LED에서 반사율을 향상시키기 위해 $(1/4)\lambda$ 의 유전체(103) 즉, SiO_2 의 층을 사용하는 것이 알려져 있다. 유전체(103)는 GaN 반도체(104)와 Ag 금속층(102) 사이에 형성되며, 양자는 도전성 홀더(101) 위에 형성된다. 그러나, 이하에서 설명된 바와 같이, $(1/4)\lambda$ 의 유전체의 사용은 반사율을 실질적으로 향상시키지 않는다.

[0067] 이제 도 9b를 참조하면, $(1/4)\lambda$ 유전체층의 사용은 곡선(153)에 의해 표시된 바와 같이 S-편광 입사에 대해 향상된 반사율을 제공한다는 것을 알 수 있다. 그러나, 이 유전체층 위에 입사된 P 편광은 곡선(152)에 의해 표시된 바와 같이 47° 부근의 반사율 곡선에서 깊은 하강을 갖는다. 이 하강은 평균 S 편광과 P 편광에 대한 곡

선(151)에 의해 표시된 바와 같이 전체적인 반사율을 크게 감소시킨다. 그러므로, $(1/4)\lambda$ 유전체층의 사용은 LED 전극에 의한 광 흡수의 문제에 대한 적합한 솔루션은 아니다.

- [0068] 본 발명의 일 실시예에 의하면, 반사성 전극 구조체는 전극과 LED 반도체 재료 사이의 접촉 영역을 최소화시킨다. 전극의 일부를 전기적으로 절연시키면서 다른 부분이 전기적 접점을 형성하도록 하기 위해 도전성 전극과 반도체 재료 사이에 비교적 두꺼운 유전체 재료가 배치된다. 상기 유전체 재료는 반도체보다 더 낮은 굴절률을 가질 수 있으며 이하에 설명된 바와 같이 임계각(θ_c)보다 큰 입사각에서 전반사가 일어나도록 충분히 두꺼울 수 있다.
- [0069] 유전체 재료의 전반사는 대략 100%의 반사율의 바람직한 성능을 제공한다. 전반사는 임계각(θ_c) 이상에서 일어난다. GaN과 공기의 인터페이스의 경우에, 임계각은 약 24° 이다. GaN과 SiO_2 인터페이스에서, 임계각은 약 37° 이다.
- [0070] 이제 도 10a를 참조하면, 도면은 GaN/공기에서 광 반사를 보여준다. 광선은 입사각이 임계각(θ_c)보다 더 크기 때문에 인터페이스에서 GaN 반도체 재료(21)로 반사되는 것으로 도시되어 있다.
- [0071] 이제 도 10b를 참조하면, 도면은 다른 입사각에 대해 도 10a의 GaN/공기 인터페이스에서 반사율을 도시한다.
- [0072] 이제 도 11a를 참조하면, 도면은 본 발명의 일 실시예에 있어서 GaN/ SiO_2 인터페이스에서 광 반사를 도시한다. 입사각이 임계각(θ_c)보다 크기 때문에 광선은 GaN 반도체 재료(131)와 SiO_2 층(132)의 인터페이스에서 GaN 반도체 재료(131)로 반사되는 것이 도시되어 있다.
- [0073] 이제 도 11b를 참조하면, 도면은 본 발명의 일 실시예에 있어서 다른 입사각에 대해 도 11a의 GaN/ SiO_2 인터페이스에서 반사율을 도시한다.
- [0074] 이제 도 12a를 참조하면, 도면은 본 발명의 일 실시예에 있어서 GaN/ SiO_2 /Al 인터페이스에서 광 반사를 도시한다. 전극(173)의 일부는 GaN 기판(171) 위에 매달려 있고 그 사이에는 두꺼운 유전체 SiO_2 층(172)이 형성되어 있다. 전극(173)의 또 다른 부분은 GaN 기판(171) 위에 직접 형성되어 있다.
- [0075] 이제 도 12b를 참조하면, 차트는 다른 입사각에 대해 도 12a의 GaN/ SiO_2 /Al 인터페이스에서 P편광 반사율을 도시하고 있으며, 여기서 SiO_2 층의 두께는 본 발명의 일 실시예에 있어서 $(7/4)\lambda$ 보다 작거나 같다. SiO_2 의 $1/16\lambda$ 에서 전반사 효과는 없으며 반사율은 SiO_2 층이 없는 것보다 약간 더 나쁘다. SiO_2 의 $(1/4)\lambda$ 에서 여전히 전반사(TIR: total internal reflection) 효과는 없으며 반사율은 급격히 나빠진다. SiO_2 의 $(1/2)\lambda$ 에서, TIR은 큰 입사각에서는 일어나지만 약 38° 에서 반사율의 큰 하강이 일어난다. $(7/4)\lambda$ 에서, TIR은 높은 입사각에서 일어나지만 반사율의 눈에 띄는 하강은 일어나지 않는다. TIR은 SiO_2 의 $(1/2)\lambda$ 에서 시작되기 때문에, 용어 "두꺼운(thick)" 유전체는 $(1/2)\lambda$ 보다 두껍거나 같은 모든 유전체를 지칭한다.
- [0076] 이제 도 12c를 참조하면, 차트는 다른 입사각에 대해 도 12a의 GaN/ SiO_2 /Al 인터페이스에서 반사율을 도시하고 있으며, 여기서 SiO_2 층의 두께는 본 발명의 일 실시예에 있어서 입사광의 $(7/4)\lambda$ 파장보다 크다.
- [0077] 일단 유전체 층이 TIR을 위한 최소 두께보다 크면, 그 정확한 두께는 간섭에 기초한 종래의 광학 코팅에서 만큼 중요하지 않다. 이것은 제조 공정에서 더 큰 자유도를 허용한다. 이것은 도 12c에 도시되어 있으며, 2개의 상이한 두께, 1.75λ 와 1.85λ 의 두꺼운 유전체에 대해 반사율 곡선을 도시한다. TIR 각도는 변하지 않는다.
- [0078] 이제 도 13a를 참조하면, 도면은 본 발명의 일 실시예에 있어서 두꺼운 유전체 SiO_2 기반층(185)의 상부에 SiO_2 (182)와 TiO_2 (183)의 교대층으로 구성된 DBR(distributed Bragg reflector)에서 광반사를 도시한다. 전극(184)은 반도체 재료(181)와 전기적 접촉을 형성하고 DBR 스택의 상부의 최종 층이 된다. 상기 DBR 스택과 반도체 재료(181) 사이에는 두꺼운 유전체층(185)이 형성된다.
- [0079] 상기 두꺼운 유전체는 높은 각도에서 효과적인 반사체를 만든다. 그러나, 임계각 아래에서는 반사율을 거의 향상시키지 않는다. 이 낮은 각도들에서 광을 반사시키기 위해 DBR을 추가하는 것이 가능하다. DBR은 일련의 교대하는 높은 굴절률/낮은 굴절률 유전체 재료를 사용하여 보통 제조된다. 도 13a에 도시된 바와 같이, 두꺼운 $(7/4)\lambda$ SiO_2 층 위의 일련의 2쌍의 $(1/4)\lambda$ SiO_2 와 $(1/4)\lambda$ TiO_2 는 더 낮은 각도에서 반사율을 향상시킨다.

DBR은 반사율에 영향을 미치기 위해 광학적 간섭을 사용하며, 그 결과 그 두께는 아래에 있는 두꺼운 SiO₂ 층의 두께보다 더욱 중요하다.

[0080] 표 2는 본 발명의 하나 이상의 실시예에 있어서 사용된 전극 재료에 관한 추가적인 정보를 제공한다. 코팅 두께에 대한 기준 파장은 0.4500 마이크로미터이다. 위상과 지연 값은 각도이다. 코팅은 6개의 층을 갖는다. 입사 매체는 GaN이다. 사용된 광의 파장은 0.4500 마이크로미터이다.

표 2

[0081]

재료	두께
Al ₁	1.000000
SiO ₂	0.250000
TiO ₂	0.250000
SiO ₂	0.250000
TiO ₂	0.250000
SiO ₂	0.750000

[0082] 이제 도 13b를 참조하면, 차트는 본 발명의 일 실시예에 있어서 다른 입사각에 대해 도 13a의 DBR 층에서 반사율을 도시하며 두꺼운 유전체와 DBR을 갖지 않은 설계와 두꺼운 유전체만을 갖는 설계가 비교된다.

[0083] 이제 도 14를 참조하면, 차트는 종래 기술과 비교하여 본 발명의 일 실시예에 있어서 다른 입사각에 대해 몇 가지 재료의 반사율을 도시한다. Cr 하부층을 갖는 Au 금속층은 가장 낮은 곡선(1951)에 의해 표시된 바와 같이 가장 나쁜 반사성을 갖는다. Al은 곡선(1952)에 의해 표시된 바와 같이 더 좋다. Ag은 곡선(1953)에 의해 표시된 바와 같이 훨씬 더 좋다. 두꺼운 SiO₂ 유전체 하부층을 갖는 Ag 금속층은 일반적으로 Ag보다 더 좋은 반사성을 갖지만, 곡선(1954)은 몇 군데서 곡선(1953) 아래로 하강한다. 2쌍의 DBR과 두꺼운 SiO₂가 하부에 차례로 연속되는 Ag 금속층은 곡선(1955)에 의해 표시된 바와 같이 가장 좋은 반사성을 갖는다.

[0084] 이제 도 15a를 참조하면, 도면은 본 발명의 일 실시예에 있어서 현수 전극의 제 1 실시예를 도시한다. 전극(142a)은 GaN 기판(141) 위에 현수되어 있으며 그 사이에는 두꺼운 공기 갭(143a)이 형성되어 있다. 전극(142a)은 양쪽에서 지지된다.

[0085] 이제 도 15b를 참조하면, 도면은 본 발명에 있어서 현수 전극의 제 2 실시예를 도시한다. 전극(142b)은 GaN 기판(141) 위에 현수되어 있으며 그 사이에는 복수의 공기 갭(143b)이 형성되어 있다. 전극(142b)은 양쪽에서 그리고 그 중간에서 지지되고 있다.

[0086] 이제 도 15c를 참조하면, 도면은 본 발명에 있어서 현수 전극의 제 3 실시예를 도시한다. 전극(142c)은 GaN 기판(141) 위에 현수되어 있으며 그 사이에는 두꺼운 공기 갭(143c)이 형성되어 있다. 전극(142c)은 그 한쪽에서만 지지되고 있다.

[0087] 이제 도 15d를 참조하면, 도면은 본 발명에 있어서 현수 전극의 제 4 실시예를 도시한다. 전극(142d)은 GaN 기판(141) 위에 현수되어 있으며 그 사이에는 두꺼운 SiO₂ 층(143d)이 형성되어 있다. 전극(142d)은 그 양쪽에서 지지되고 있다.

[0088] 이제 도 15e를 참조하면, 도면은 본 발명에 있어서 현수 전극의 제 5 실시예를 도시한다. 전극(142e)은 GaN 기판(141) 위에 현수되어 있고 복수의 두꺼운 SiO₂ 층(143e) 섹션이 그 사이에 형성되어 있다. 전극(142e)은 그 양쪽에서 그리고 그 중간에서 지지되어 있다.

[0089] 이제 도 15f를 참조하면, 도면은 본 발명에 있어서 현수 전극의 제 6 실시예를 도시한다. 전극(142f)은 GaN 기판(141) 위에 현수되어 있으며 두꺼운 SiO₂ 층(143f)이 그 사이에 형성되어 있다. 전극(142f)은 그 한 쪽에서만 지지되고 있다.

[0090] 이제 도 16a를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 1 실시예를 도시한다. 도 16a의 전극의 구조는 ITO층(144)의 부가를 제외하고는 도 15a의 구조와 유사하다.

- [0091] 이제 도 16b를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 2 실시예를 도시한다. 도 16b의 전극의 구조는 ITO 층(144)의 부가를 제외하고는 도 15b의 구조와 유사하다.
- [0092] 이제 도 16c를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 3 실시예를 도시한다. 도 16c의 전극의 구조는 ITO 층(144)의 부가를 제외하고는 도 15c의 구조와 유사하다.
- [0093] 이제 도 16d를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 4 실시예를 도시한다. 도 16d의 전극의 구조는 ITO 층(144)의 부가를 제외하고는 도 15d의 구조와 유사하다.
- [0094] 이제 도 16e를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 5 실시예를 도시한다. 도 16e의 전극의 구조는 ITO 층(144)의 부가를 제외하고는 도 15e의 구조와 유사하다.
- [0095] 이제 도 16f를 참조하면, 도면은 본 발명에 있어서 오믹 접점층을 갖는 현수 전극의 제 6 실시예를 도시한다. 도 16f의 전극의 구조는 ITO 층(144)의 부가를 제외하고는 도 15f의 구조와 유사하다.
- [0096] 이제 도 17a-17d를 참조하면, 종래의 예시적인 수평 LED 구조와 그것을 형성하는 공정이 도시되어 있다.
- [0097] 특히 도 17a를 참조하면, 한 쌍의 와이어 접착 패드(1091, 1092)는 반도체(1093)에 대한 전류의 인가를 용이하게 한다. 반도체(1093)는 기판(1096) 위에 형성된다. 반도체(1093)는 p층(1097)과 n층(1098)을 포함한다(n층(1098)과 p층(1097)은 일반적으로 설명을 위해 교환 가능하다). 전류는 활성영역(1094)이 잘 알려진 원리에 의해 광을 생성하도록 한다.
- [0098] 특히 도 17b를 참조하면, 도 9a의 LED의 제조는 기판(1096) 위에 반도체층(1093)을 형성하는 단계를 포함한다. 반도체층(1093)은 n층(1098)과 p층(1097)으로 구성된다(도 17a에 도시된 바와 같이).
- [0099] 특히 도 17c를 참조하면, p층(1097)의 일부는 에컨대 에칭에 의해 제거된다. 충분한 양의 p층(1097)이 그 아래의 n층(1098)의 일부를 노출시키기 위해 제거된다. p층(1097)의 일부의 제거는 절단부(1099)를 구획한다. 절단부(1099)의 형성은 n층(1098)을 노출시킨다.
- [0100] 특히 도 17d를 참조하면, 와이어 접착 패드(1091)가 p층(1097) 위에 형성되고 와이어 접착 패드(1092)는 n층(1098) 위에 형성된다. 와이어 접착 패드(1091, 1092)는 반도체(1093)의 표면 영역의 비교적 큰 부분을 커버한다. 예를 들면, 종래 LED의 전극 와이어 접착 패드는 $100\ \mu\text{m} \times 100\ \mu\text{m}$ 가 될 수 있다. 따라서 와이어 접착 패드는 활성영역(1094)에 의해 생성된 광의 바람직하지 않게 큰 양을 흡수한다. 또한, 와이어 접착 패드(1092)를 위해 필요한 비교적 큰 절단영역(1099)은 활성영역(1094)의 크기를 바람직하지 않게 감소시키고 따라서 이와 같은 종래 LED에 의해 생성된 광의 양을 추가로 감소시킨다. 각 전극의 크기는 장치 크기에 관계없이 고정되기 때문에, 바람직하지 않은 광 흡수는 특히 소형 LED에 있어서 전체 표면의 상당한 부분이 될 수 있다.
- [0101] 전극이 반사성이 아니라도, 일부는 절단부 내에 있고 일부는 절단부 외부에 있는 이와 같은 전극 구조의 형성은 상당한 이점을 제공한다는 것을 인식할 필요가 있다. 예를 들면, 도 18a-18b와 관련하여 아래에 설명된 전극 구조는 절단부의 크기를 최소화하면서 적당한 접착 영역을 제공하므로 더 적은 활성영역이 제거되고 더 많은 광이 생성될 수 있다.
- [0102] 이제 도 18a-18e를 참조하면, 본 발명의 일 실시예에 있어서 예시적인 수평 LED 구조와 그것을 형성하는 공정이 도시되어 있다. 두꺼운 유전체층(1101, 1102)이 와이어 접착 패드(1091a, 1092a) 아래에 각각 형성된다. 두꺼운 유전체층(1101, 1102)은 와이어 접착 패드(1091a, 1092a)의 반사율을 향상시키며 그에 의해 바람직하지 않은 광 흡수는 크게 감소된다. 각 와이어 접착 패드(1091a, 1092a)의 일부는 반도체(1093)와 접촉을 유지하여 그것을 통한 전류 흐름을 촉진한다.
- [0103] 본 명세서에 있어서, 두꺼운 유전체층은 간섭의 영향이 크지 않도록 충분히 두꺼운 층이다. 또한, 본 명세서에서 두꺼운 유전체층은 $(1/4)\lambda$ 보다 큰 두께를 가질 수 있다. 예를 들면, 두꺼운 유전체층은 $(1/2)\lambda$ 보다 크거나 같은, 대략 1.5λ , 대략 1.75λ , 또는 1.75λ 보다 큰 두께를 가질 수 있다.
- [0104] 특히 도 18b와 18c를 참조하면, 기판(1096) 위에 반도체(1093)가 형성되고 도 17b와 17c에 도시된 바와 같이 반도체(1093)에 절단부(1099)가 형성된다.
- [0105] 도 18d를 참조하면, 두꺼운 유전체층(1101, 1102)은 p층(1097)과 n층(1098) 위에 각각 형성된다. 두꺼운 유전체층(1101, 1102)은 잘 알려진 원리에 의해 형성될 수 있다.
- [0106] 도 18e를 참조하면, 와이어 접착 패드(1091a)는 두꺼운 유전체층(1101)을 적어도 부분적으로 커버하도록 형성되

고 와이어 접착 패드(1092a)는 두꺼운 유전체층(1102)을 적어도 부분적으로 커버하도록 형성된다. 전술한 바와 같이, 와이어 접착 패드(1091a, 1092a)의 일부는 그 아래의 반도체(1093)와 접촉한다.

[0107] 도 19a~19e를 참조하면, 예시적인 수평 LED 구조와 본 발명의 일 실시예에 있어서 그것을 형성하는 공정이 도시되어 있다.

[0108] 이제 도 19a를 참조하면, 두꺼운 유전체층(1101, 1102a)가 와이어 접착 패드(1091a, 1092b) 아래에 각각 형성되어 있다. 두꺼운 유전체층(1101, 1102a)은 와이어 접착 패드(1091a, 1092b)의 반사율을 향상시키며 따라서 그에 의한 바람직하지 않은 광 흡수가 크게 감소된다. 각 와이어 접착 패드(1091a, 1092b)의 일부는 반도체(1093)와 접촉을 유지하여 전류 흐름을 촉진한다.

[0109] 도 19b와 19c를 참조하면, 반도체(1093)가 기판(1096) 위에 형성되고 절단부(1099a)가 도 17b와 17c에 도시된 바와 같이 반도체(1093)에 형성된다. 그러나, 이 실시예에서 절단부(1099a)는 그 표면 영역의 양을 경감시키기 위해 L형 구성으로 형성된다. 이렇게 하여, 더 적은 활성영역이 절단부(1099a)의 형성에서 희생되며 LED의 밝기가 결과적으로 향상된다.

[0110] 도 19d를 참조하면, 두꺼운 유전체층(1101)이 p층(1097) 위에 형성되어 있다. 또 다른 두꺼운 유전체층(1102a)이 p층(1097)과 n층(1098) 위에 부분적으로 형성되어 있다. 두꺼운 유전체층(1101, 1102a)은 잘 알려진 원리에 따라 다시 형성될 수 있다. 이 경우 두꺼운 유전체층(1102a)은 p층(1097)과 활성층(1094)의 수평을 따라 아래로 형성되어 전기적으로 그것으로부터 와이어 접착 패드(1092b)를 절연시킨다. 즉, 두꺼운 유전체층(1102a)은 p층(1097)과 n층(1098) 사이의 인터페이스, 즉 활성영역(1094) 뿐만 아니라 2개의 층 위에 형성된다. 두꺼운 유전체층(1102a)은 p층(1097)으로부터 n층(1098)으로 아래 방향으로 계단을 이룬다. 두꺼운 유전체층(1102a)의 이 구성은 도 19a의 단면도에서 가장 잘 보인다.

[0111] 도 19e를 참조하면, 와이어 접착 패드(1091a)는 두꺼운 유전체층(1101)을 적어도 부분적으로 커버하도록 형성되어 있고 와이어 접착 패드(1092b)는 두꺼운 유전체층(1102a)을 적어도 부분적으로 커버하도록 형성되어 있다. 전술한 바와 같이, 와이어 접착 패드(1091a)의 일부는 p층(1097)과 접촉하고 와이어 접착 패드(1092b)의 일부는 n층(1098)과 접촉한다. 이 경우에, 와이어 접착 패드(1092b)는 아래로 형성되어 있고, 두꺼운 유전체층(1102a)에 의해 절연되고 그것을 덮고 있으며 전기적으로 n층(1098)과 접촉하고 있다. 와이어 접착 패드(1092b)의 이 구성은 도 19a에서 가장 잘 보인다.

[0112] 이 실시예에서, 두꺼운 유전체층(1101, 1102a)은 LED의 밝기를 향상시키도록 와이어 접착 패드(1091a, 1092b)에 의한 광 흡수를 크게 경감시킨다. 절단부(1099a)의 감소된 크기는 더 큰 활성영역(1094)를 제공하며, 따라서 LED의 밝기를 더욱 향상시킨다.

[0113] 본 발명에 의하면, 두꺼운 유전체는 각 접착 패드 및/또는 전극의 적어도 일부와 반도체 재료 사이에 형성될 수 있다. 두꺼운 유전체 재료는 접착 패드 및/또는 전극에 의한 바람직하지 않은 광 흡수가 크게 경감되도록 반사율을 향상시킨다.

[0114] 도 20a를 참조하면, 도면은 본 발명의 일 실시예에 따른 현수 전극 구조의 일 실시예를 도시한다. 금속 전극(162)이 반도체(161) 위에 형성된다. 두꺼운 유전체층(163)이 금속 전극(162)과 반도체(161) 사이에 형성된다. 전극(162)의 일부는 두꺼운 유전체(163) 위에 형성되고 전극(162)의 일부는 반도체(161)와 접촉하며, 즉 전극(162)은 반도체(161)와 전기적으로 접촉한다.

[0115] 도 20b를 참조하면, 도면은 본 발명의 일 실시예에 있어서 현수 전극 구조의 다른 구성을 도시한다. 이 구조는 일반적으로 전극(162)의 부분들이 도 20a와 다른 곳에서 반도체와 접촉하도록 두꺼운 유전체(163)가 분할되는 것을 제외하고는 도 20a의 구조와 유사하다. 도 20b에 도시된 바와 같이, 반도체(161)와 전극(162)의 다수의 접점이 제공된다. 당업자라면 다양한 다른 곳에서 반도체(161)와 전극(162)이 접촉하는 다양한 구성의 전극(162)과 두꺼운 유전체(163)이 가능하다는 것을 이해할 것이다.

[0116] 도 21a~24는 본 발명의 하나 이상의 실시예에 있어서 두꺼운 유전체를 사용하는 예시적인 전극 구조를 도시한다. 예를 들면, 하나 이상의 절연 유전체층이 접착 패드 아래에 형성될 수 있다. 이와 같은 구성의 몇 가지 이점은 다음과 같다: 전류 폭주의 경감으로 간단한 설계가 가능하고; 전극 아래의 유전체층(들)은 미러를 형성할 수 있기 때문에 광 흡수가 최소화되고; 절단 영역을 감소시킴으로써 방출 영역의 보다 효율적인 사용이 달성되고; 큰 범위의 다이 크기에 대해 설계를 더욱 용이하게 조정 가능하고; 비교적 낮은 순방향 전압; 및 더욱 균일한 전류 확산.

- [0117] 도 21a~24의 예시적인 실시예는 장방형 칩을 실시한 것이다. 이와 같은 장방형 칩은 더 양호한 효율과 함께 향상된 밝기를 제공할 수 있다.
- [0118] 도 21a를 참조하면, 장방형 칩을 위한 전극 설계가 도시되어 있다. 두꺼운 유전체층(1002, 1003)은 접착 패드(1006)(예컨대, p-접착 패드) 및 접착 패드(1007)(예컨대, n-접착 패드) 각각의 아래에 형성될 수 있다. n-접착 패드(1007)와 n-전극 연장부(1001)는 반도체(1008)의 에칭부 또는 절단부(1004) 위에 형성된다.
- [0119] 두꺼운 유전체층(1002, 1003)은 접착 패드(1006, 1007)를 반도체 재료(1008)로부터 절연하여 전류 폭주를 경감시킨다. 그 결과 좀더 균일한 전류 흐름을 위한 개선된 기하구조가 얻어진다. 불균일한 밝기를 초래하여 그 결과 LED를 손상시킬 수 있는 핫 스팟(hot spot)은 크게 경감된다.
- [0120] 이와 같은 두꺼운 유전체층은 n-와이어링과 p-와이어링을 각각 한정하는 도전성 연장부(1001, 1005) 아래에 형성되지 않는다. 따라서 연장부(1001, 1005)는 반도체(1008)에 대해 더욱 균일하게 전류를 분포시킨다. 즉, LED에 전류를 공급하는 전극 사이의 거리는 본 발명의 한 가지 측면에 있어서 더욱 균등한 경향이 있다.
- [0121] 전반사(TIR)는 본 발명의 하나 이상의 실시예에서 광 추출을 향상시키는데 있어서 실질적인 이점을 제공한다는 것을 인식할 가치가 있다. 본 발명의 적어도 일 실시예에 있어서 DBR 구조의 사용은 광 추출을 더욱 향상시키기 위해 선택할 수 있으며 사용될 수 있다.
- [0122] 전술한 TIR 및/또는 DBR 구조의 사용은 접착 패드(1006, 1007) 아래에서 바람직하지 않은 광의 흡수를 크게 경감시킬 수 있다. 이와 같은 절연체(절연층(1002, 1003)뿐만 아니라)는 연장부(1001, 1005) 아래가 아닌 접착 패드(1006, 1007) 아래에 형성될 수 있으므로, 반도체(그리고 그 결과 그것의 활성영역)를 통한 전류 흐름은 더욱 균일하게 분포된다.
- [0123] 도 21a와 21b에 도시된 바와 같이, 접착 패드(1006, 1007)는 와이어 트레이스의 종단이나 연장부(1001, 1005)의 종단에 정확히 위치되어 있지 않다. 이것은 접착 패드(1006, 1007)가 트레이스를 따라 임의의 위치에 놓일 수 있음을 보여주는 것이다. 따라서 접착 패드(1006, 1007)는 연장부(1001, 1005)의 종단에, 종단 부근에, 및/또는 그 중간에 놓일 수 있다. 임의의 원하는 위치가 접착 패드(1006, 1007)를 위해 사용될 수 있다.
- [0124] 도 21b를 참조하면, 도 21a의 구성에 대해서 가능한 개량물이 도시되어 있다. 절단부(1104)의 영역은 p-표면 위에 n-접착 패드를 배치함으로써 감소되고 두꺼운 유전체에 의해 p-표면으로부터 분리된다. 즉, n-접착 패드의 적어도 일부는 절단부(1104)에 없으며 따라서 절단부(1104)는 도 21a에서보다 훨씬 더 작을 수 있다. 이 두꺼운 유전체는 또한 p-층과 n-접착 패드의 절연을 보장하기 위해 절단부의 에지를 커버해야 한다. 즉, 절단부의 영역은 활성영역의 크기가 증가되도록 감소된다. 더 작은 절단부(1004)를 사용함으로써 더 큰 방출 영역이 조성될수록 더 큰 파워 출력이 가능하게 된다.
- [0125] 몇몇 응용에서, p 전극과 n 전극 사이의 거리가 너무 크고, 그 결과 바람직하지 않게 높은 순방향 전압이 생성될 수 있다. 이런 경우에, 다수 전극의 사용은 유익할 수 있다. 도 22a~23c는 그와 같은 바람직하지 않게 높은 순방향 전압을 경감시킬 수 있는 3개의 전극 디자인의 다양한 실시예를 도시한다.
- [0126] 도 22a~22c를 참조하면, n-접착 패드는 2개의 전기적으로 분리된 패드(1217, 1218)로 분리된 것으로 도시되어 있다. 원칙적으로, 그것들은 접촉할 수 있으며(그리하여 서로 전기적으로 접촉함) 따라서 효과적으로 단일 패드를 형성한다. 2개의 분리된 와이어 접착부(1217, 1218)가 존재할 수 있다. 그러나 패드(1217, 1218) 사이의 갭(1220)이 충분히 작으면, 접착 패드(1217, 1218)를 서로 전기적으로 접속하기 위해 단일 접착 패드가 사용될 수 있다. 이런 식으로, 이와 같은 전극이 원하는 만큼 사용될 수 있다.
- [0127] 도 22a를 참조하면, 2개의 n-접착 패드(1217, 1218)와 하나의 p-접착 패드(1219)가 사용될 수 있다. 2개의 두꺼운 유전체층(1204, 1283)이 각 접착 패드(1219)와 그 아래의 반도체 재료(1280) 사이에 형성될 수 있다. 마찬가지로, 두꺼운 유전체층(1202)이 접착 패드(1217, 1218)와 절단부(1281)의 반도체 재료(1201) 사이에 형성될 수 있다. 전술한 바와 같이, 이와 같은 구성에 의하면 더욱 균일한 전류 분포가 얻어진다. 이것은 특히 더 크고 및/또는 더 높은 전류 LED에 대해 적용된다.
- [0128] 도 22b를 참조하면, 절단부(1201)의 영역은 도 21b에 도시된 것과 비슷한 식으로 도 22a에도시된 것에 대해서 감소된다. 또, 2개의 두꺼운 유전체층(1204, 1283)이 각 접착 패드(1219)와 그 아래의 반도체 재료(1280) 사이에 형성될 수 있다. 마찬가지로, 두꺼운 유전체층(1202)이 접착 패드(1217, 1218)와 절단부(1281)의 반도체 재료(1201) 사이에 형성될 수 있다.
- [0129] 도 22c를 참조하면, p-와이어링 연장부(1203)는 n-접착 패드 두꺼운 유전체(1202) 아래로 연장하여 p-와이어링

연장부의 종단(1230)이 두꺼운 유전체(1202)의 우측까지 연장한다. 또, 2개의 두꺼운 유전체층(1204, 1283)이 각 접착 패드(1219)와 그 아래의 반도체 재료(1280) 사이에 형성될 수 있다. 마찬가지로, 두꺼운 유전체층(1202)이 접착 패드(1217, 1218)와 절단부(1281)의 반도체 재료(1201) 사이에 형성될 수 있다.

[0130] 도 23a~23c를 참조하면, p층과 n층은 위치가 역전되어 있으며(그 결과 각각의 접착 패드, 절연체 등에서 역전됨) 도 22a~22c의 구성이 어느 유형의 장치에도 적당하는 것을 보여준다. 따라서, n-접착 패드(1507)와 두꺼운 n-접착 패드 유전체(1503)는 절단부(1504) 위에 형성되고 p-접착 패드(1511, 1512)와 두꺼운 p-접착 패드 유전체(1501)는 절단부(1504) 위에 형성되지 않는다(이것은 도 22a~22c에 도시된 구성과 반대임). 이와 같이 전극은 도 22a~22c에 도시된 것에 대해서 역전되어 있다.

[0131] 도 24를 참조하면, 더욱 균일한 전류 분포를 촉진하는 2 전극 LED가 도시되어 있다. n-접착 패드(2403)와 p-접착 패드(2404)는 반도체 재료(2401) 위에 형성되어 있다. n-접착 패드(2403)는 그 자체와 반도체 재료(2401) 사이에 형성된 두꺼운 유전체층(2406)을 갖는다. 마찬가지로, p-접착 패드(2404)는 그 자체와 반도체 재료(2401) 사이에 형성된 두꺼운 유전체층(2407)을 갖는다.

[0132] 절단부(2402)는 반도체(2401)의 n층에 대한 n-접착 패드(2403)의 접촉을 촉진한다. n-접착 패드(2403)의 일부는 절단부(2402)의 외부에(따라서 반도체 재료(2401)의 p-층 위에) 형성될 수 있고 n-접착 패드(2403)의 일부는 (n-층과의 전기적 접촉을 제공하기 위해) 절단부(2402)의 내부에 형성될 수 있다. 마찬가지로, 두꺼운 유전체층(2406)의 일부는 절단부(2402)의 외부에(따라서 반도체 재료(2401)의 p-층 위에) 형성될 수 있고 두꺼운 유전체층(2406)의 일부는 절단부(2402)의 내부에 형성될 수 있다.

[0133] 이와 같이 도 21b와 유사한 방식으로 n-접착 패드(2403)와 두꺼운 유전체층(2406)은 절단부(2402)의 수평 아래로 반도체 재료(2401)의 n층으로부터 p층으로 연장된다. 이러한 구성은 절단부(2402)의 크기를 최소화하는 경향이 있으며 따라서 전술한 바와 같이 LED의 밝기와 효율을 향상시키는 경향이 있다.

[0134] p-와이어링 또는 연장부(2407)는 반도체(2401)의 활성영역을 통해 전류를 더욱 균일하게 분포시키기 위해 p-패드(2404)로부터 연장된다. p-패드(2404)의 일부와 연장부(2407)의 전부는 반도체 재료(2401) 위에 직접(그 사이에 두꺼운 유전체층을 두지 않고) 형성될 수 있다.

[0135] 도 15~24에서 하나의 두꺼운 유전체층만이 도시되어 있지만, 일련의 하나 이상의 DBR 쌍이 상기 두꺼운 유전체층과 전극 사이에 배치될 수 있다. 마찬가지로, 도 15~24는 전극이 반도체 재료와 직접 접촉하는 것을 도시하고 있지만, 오픈 접점층이나 전류 확산층을 통해 접촉될 수 있다.

[0136] 본 발명의 하나 이상의 실시예에 있어서, 두꺼운 유전체층은 천공되지 않을 수 있다. 즉, 유전체는 단면에서 연속적일 수 있다. 상기 두꺼운 유전체가 단면에서 불연속적으로 보이도록 하는 어떤 구멍도 갖지 않도록 형성될 수 있다.

[0137] 상기 유전체층은 다공성일 수 있다. 따라서, 유전체 재료를 다공성 또는 비연속적으로 만들어서 밀도를(그리고 유효 굴절률을) 효과적으로 줄임으로써, 그렇지 않으면 너무 조밀할 수 있는(그리하여 너무 높은 굴절률을 갖는) 두꺼운 유전체 재료가 사용될 수 있다.

[0138] 전술한 바에 의하면, 본 발명의 하나 이상의 실시예는 더 밝고 밋/또는 더욱 효율적인 LED를 제공한다. LED의 밝기를 향상시키는 것은 광범위한 응용에 더욱 적합하게 함으로써 그 이용도를 향상시킨다. 예를 들면, 더 밝은 LED가 일반적인 조명 응용에 적합할 수 있다. 또한, 더욱 효율적인 LED는 (예컨대, 원하는 광의 양을 제공하는데 필요한 전기의 양을 감소시킴으로써) 사용 비용을 감소시키는 경향이 있기 때문에 바람직하다.

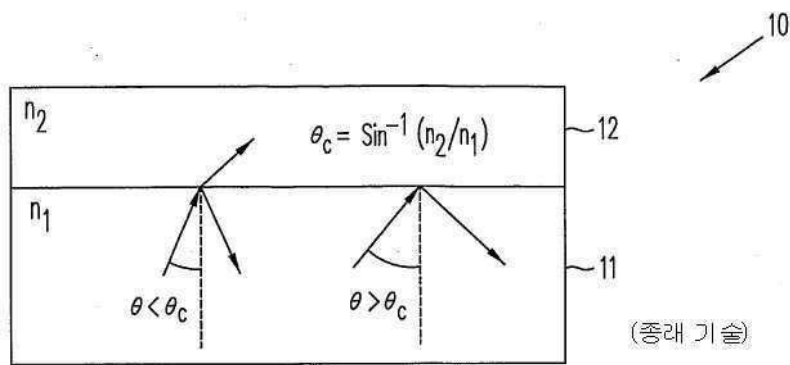
[0139] 전술한 실시예는 본 발명을 한정하려는 것은 아니다. 본 발명의 원리에 의하면 다수의 변형과 수정이 가능함을 이해해야 한다. 따라서, 본 발명의 범위는 다음의 청구항들에 의해서만 한정된다.

부호의 설명

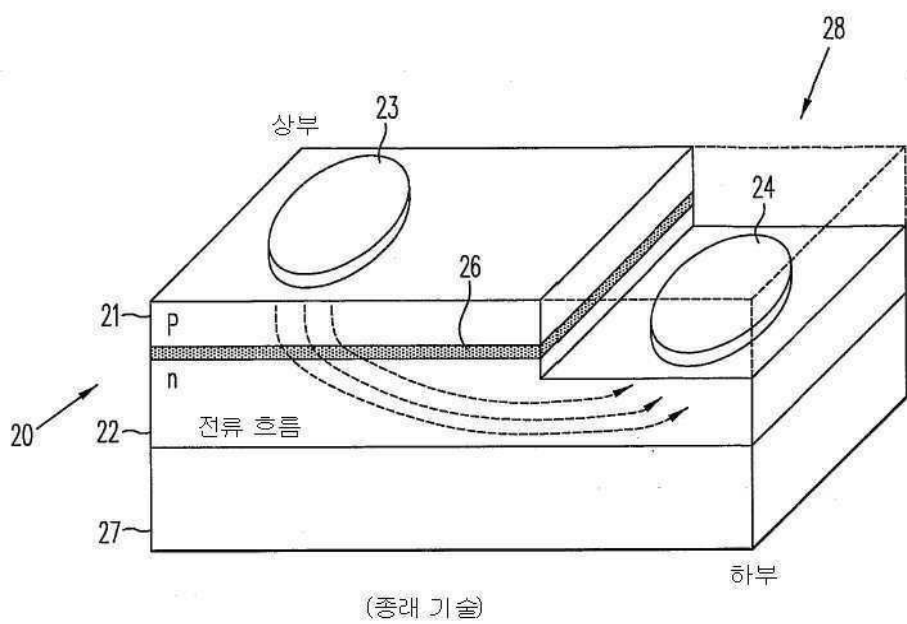
[0140] 171: GaN 기판 172: SiO₂층 173: 전극
181: 반도체 재료 184: 전극

도면

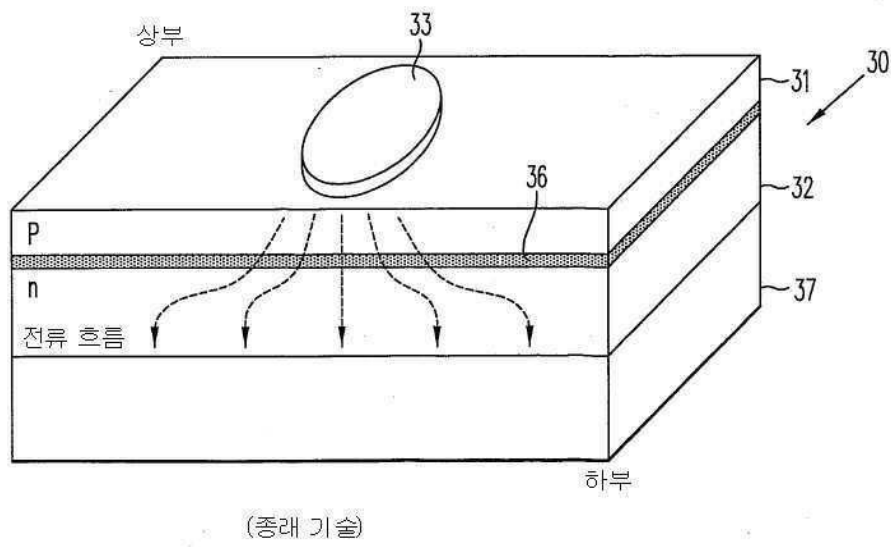
도면1



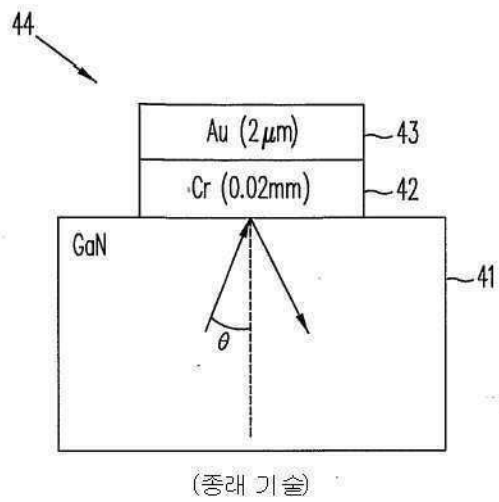
도면2



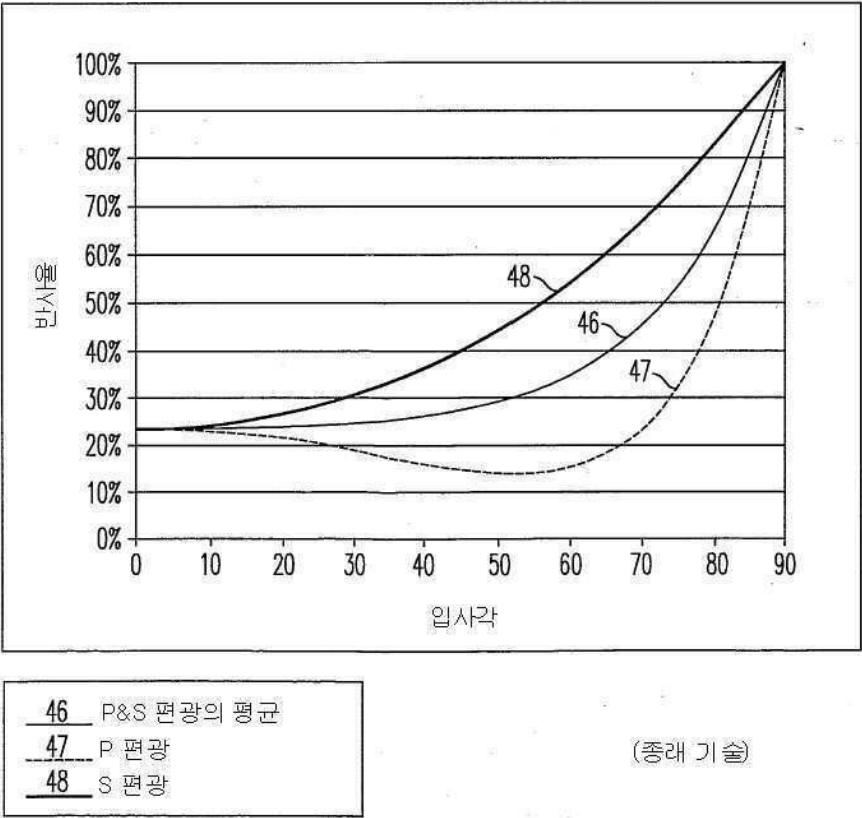
도면3



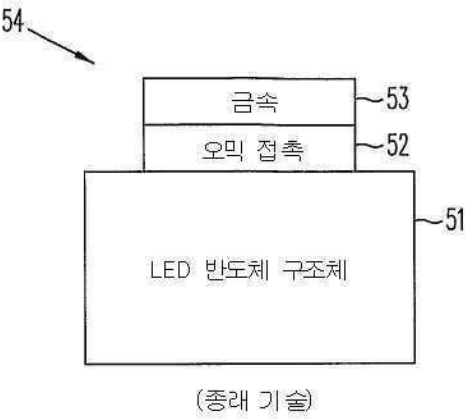
도면4a



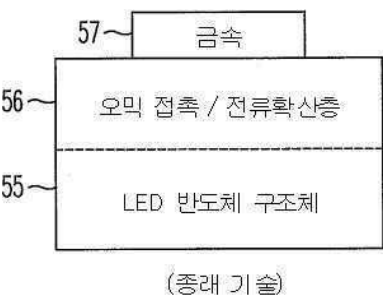
도면4b



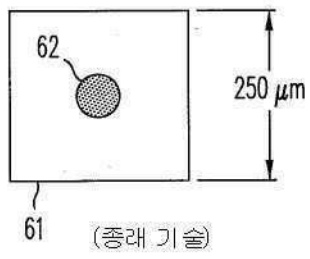
도면5a



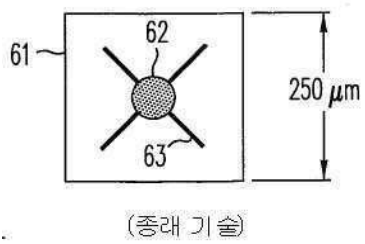
도면5b



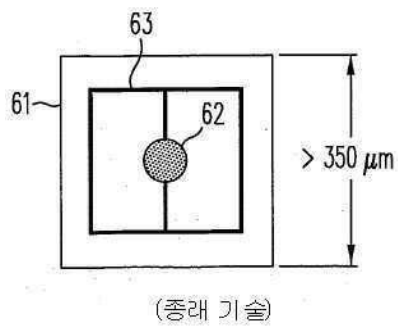
도면6a



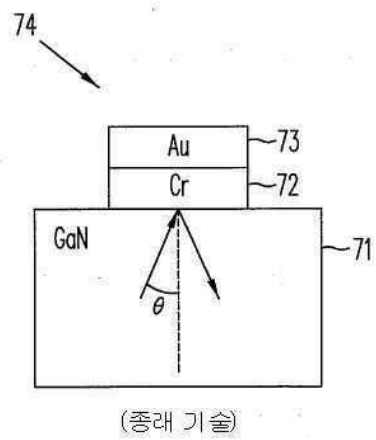
도면6b



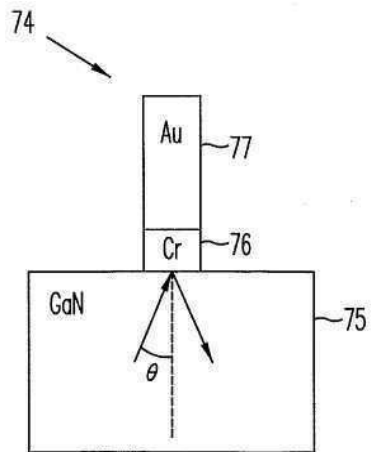
도면6c



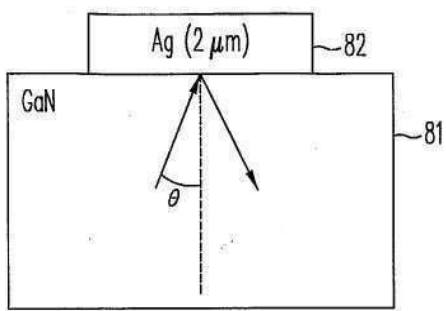
도면7a



도면7b

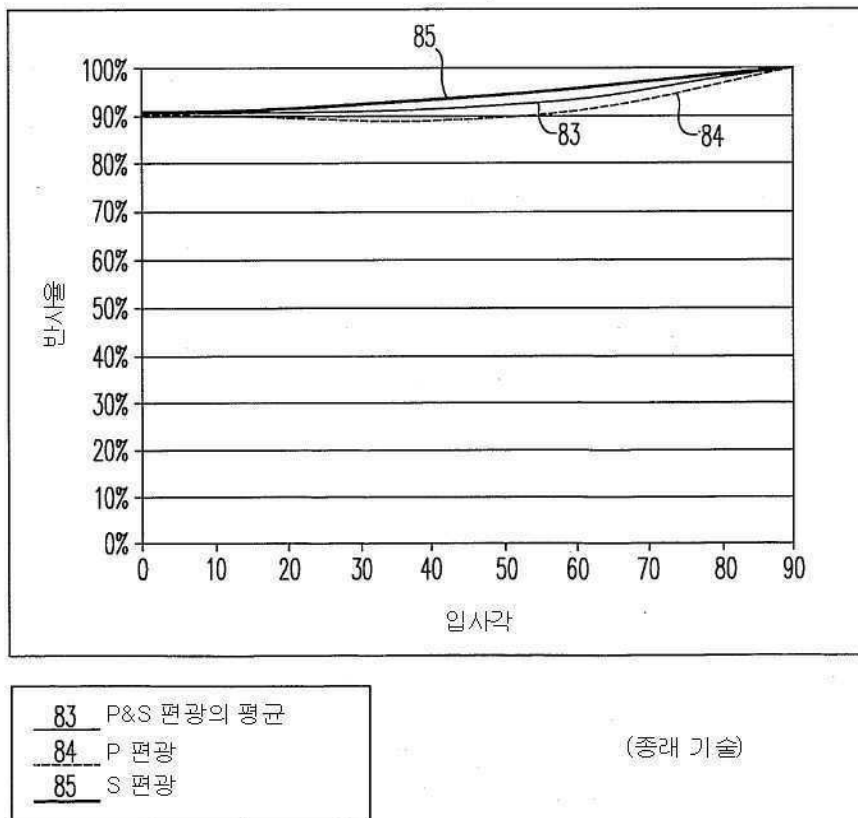


도면8a

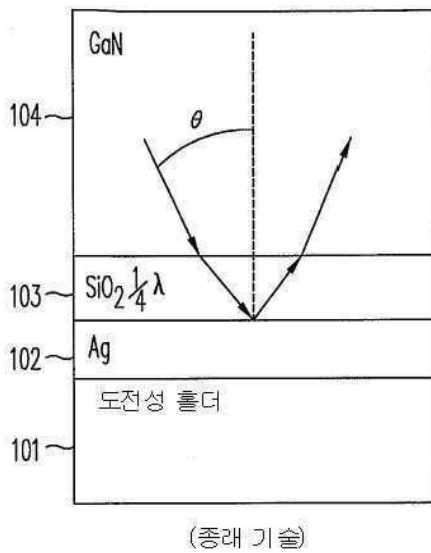


(종래 기술)

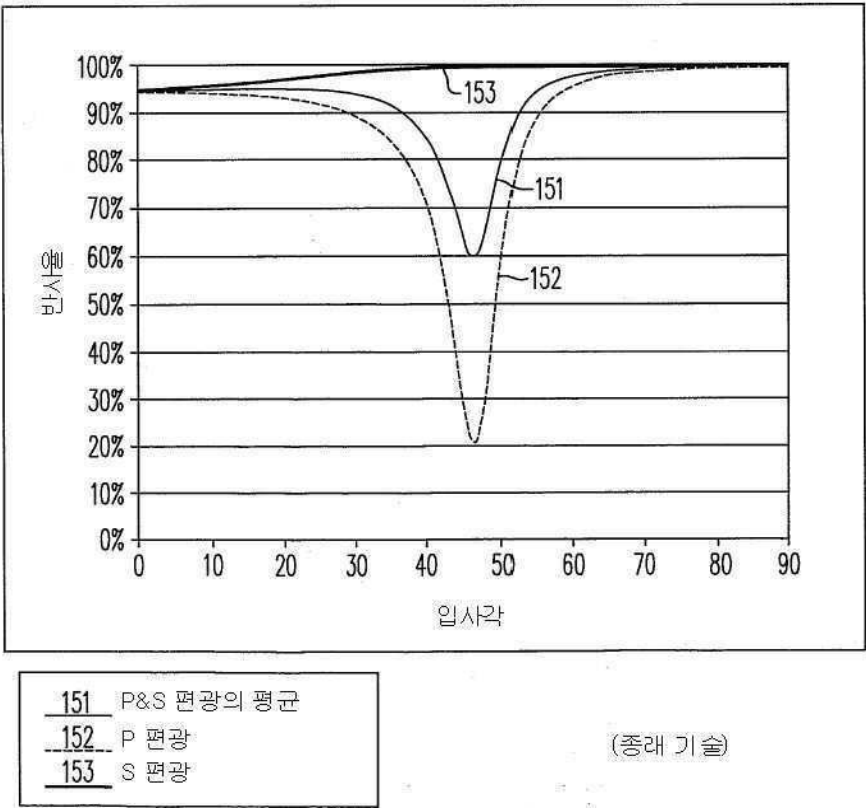
도면8b



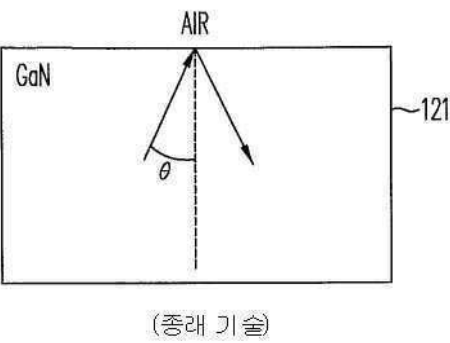
도면9a



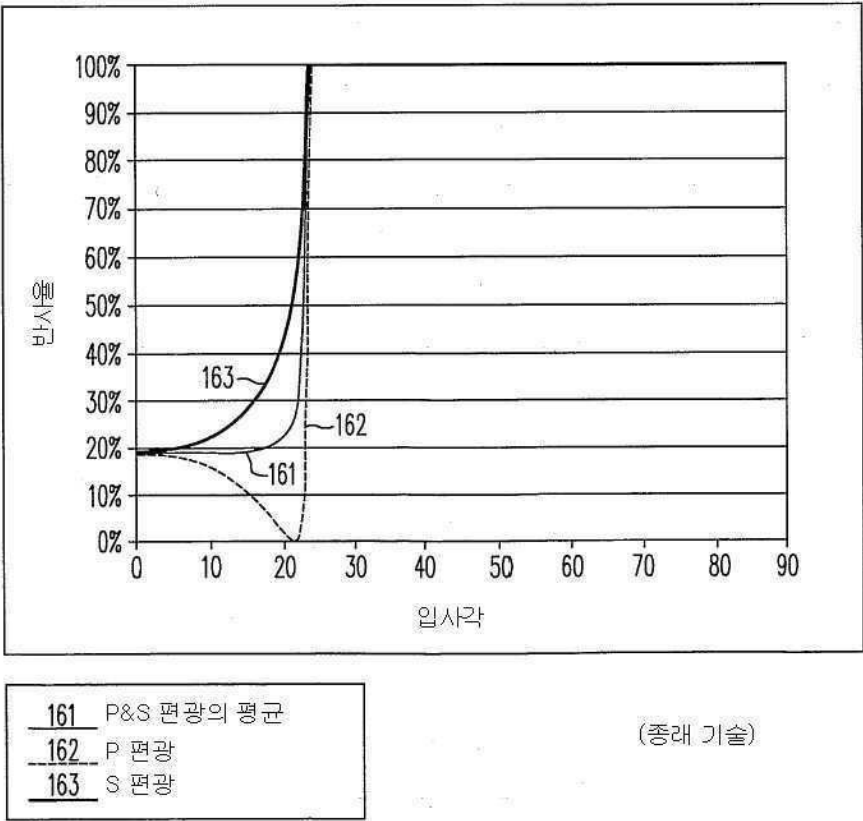
도면9b



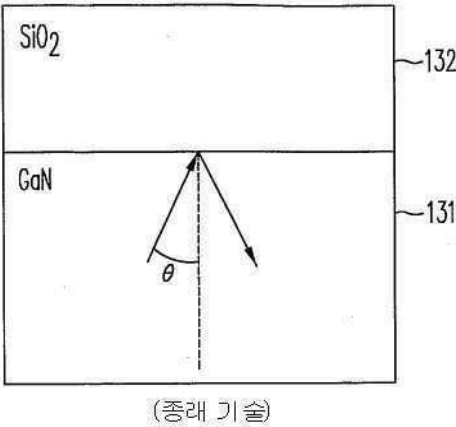
도면10a



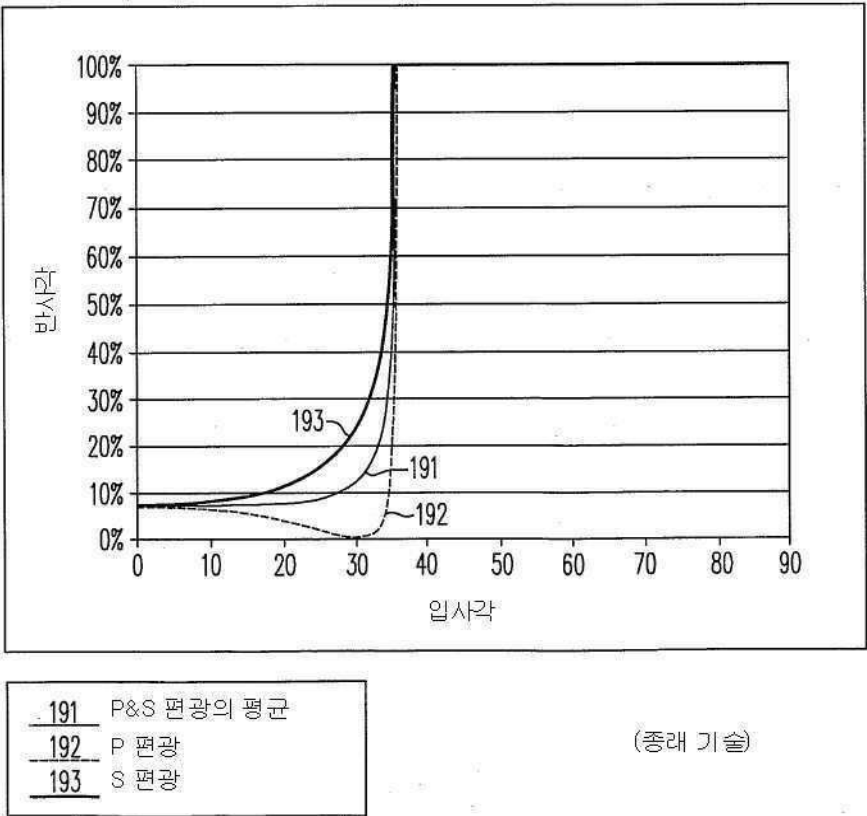
도면10b



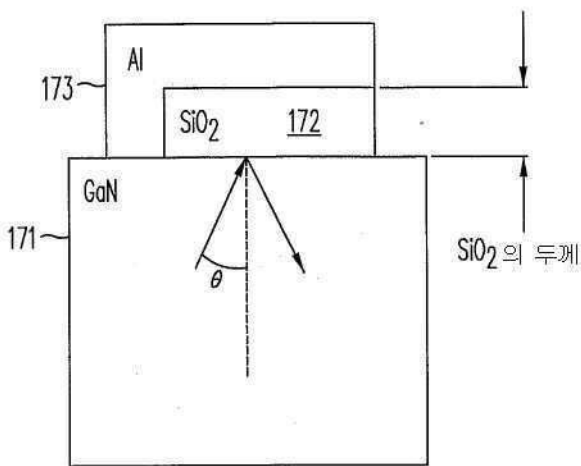
도면11a



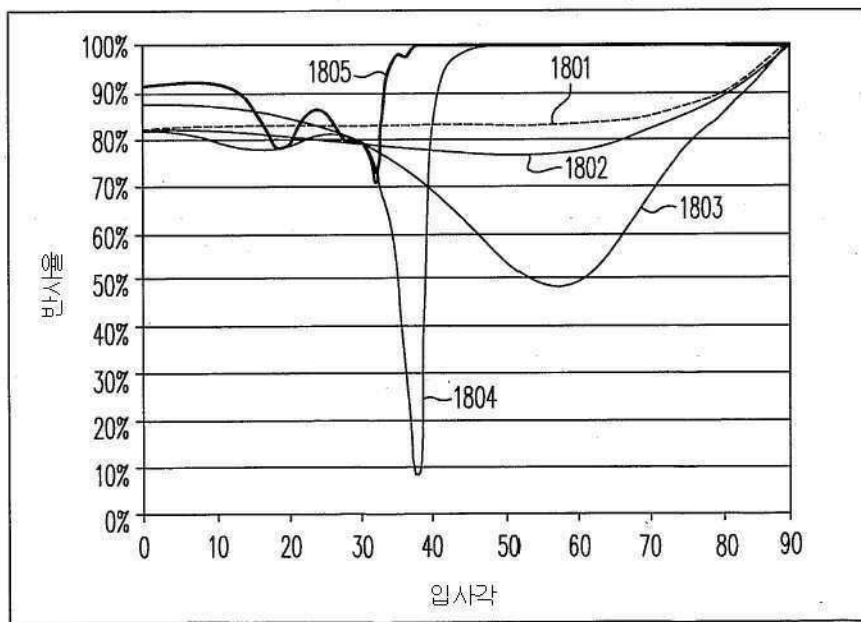
도면11b



도면12a



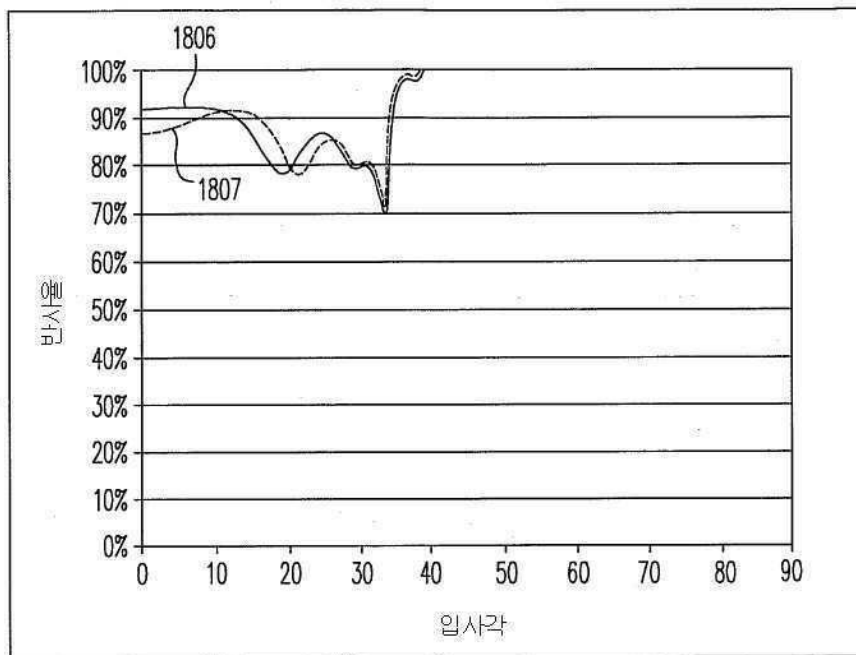
도면12b



1801	NO SiO_2
1802	$\frac{1}{16} \lambda \text{SiO}_2$
1803	$\frac{1}{4} \lambda \text{SiO}_2$
1804	$\frac{1}{2} \lambda \text{SiO}_2$
1805	$1 \frac{3}{4} \lambda \text{SiO}_2$

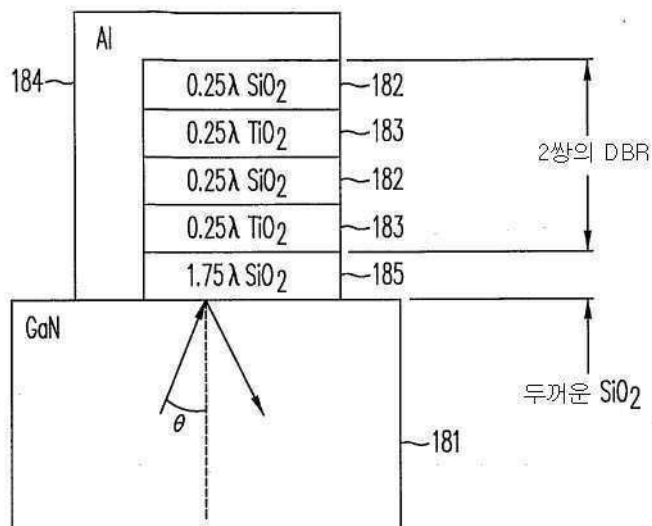
FIG. 12B

도면12c

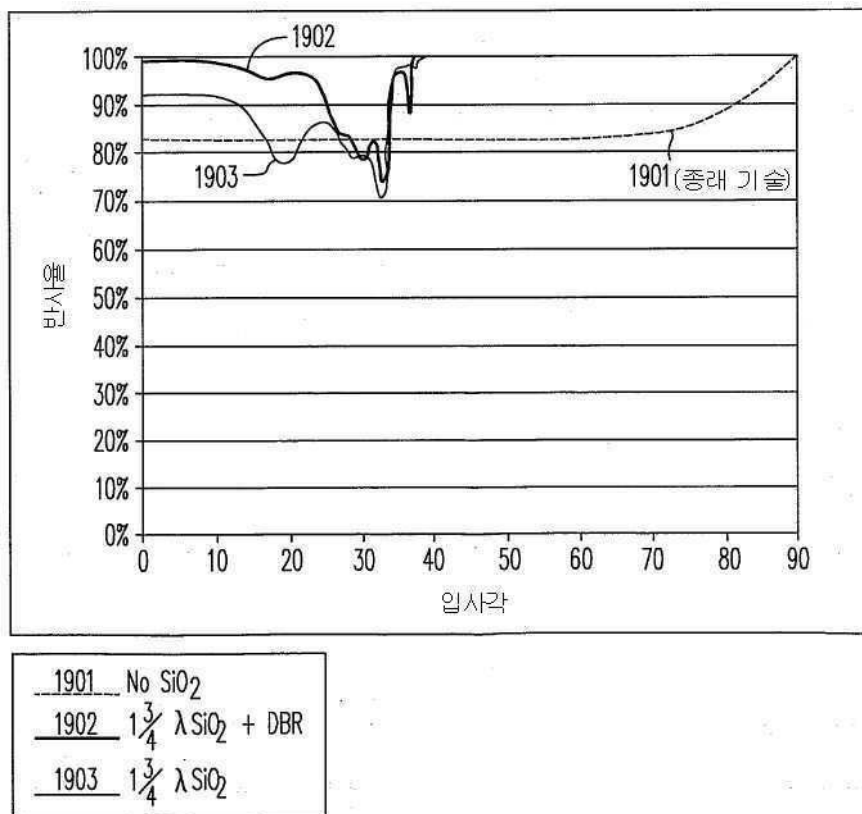


1806	1.75 λ SiO ₂
1807	1.85 λ SiO ₂

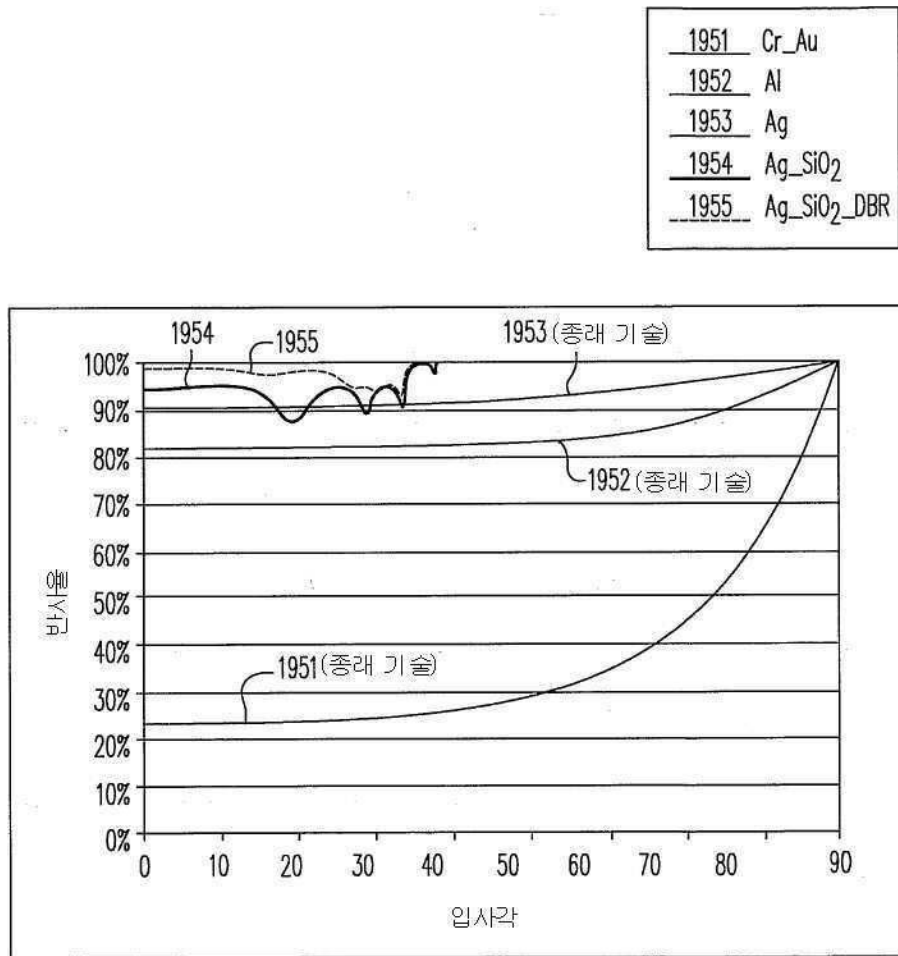
도면13a



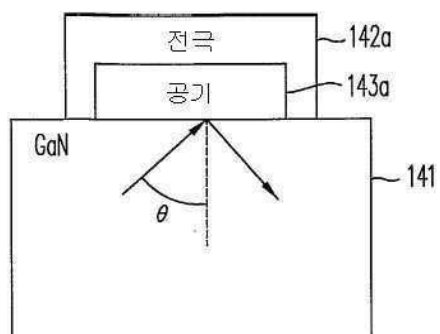
도면13b



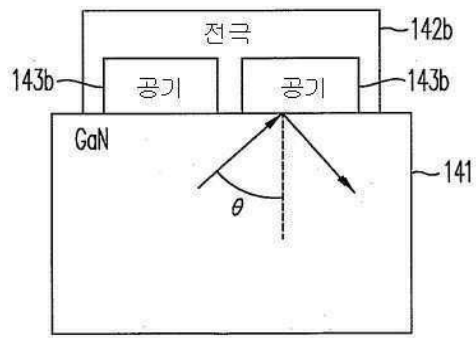
도면14



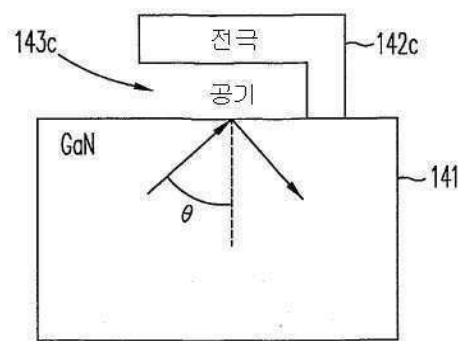
도면15a



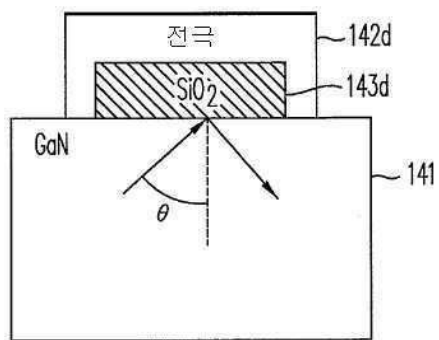
도면15b



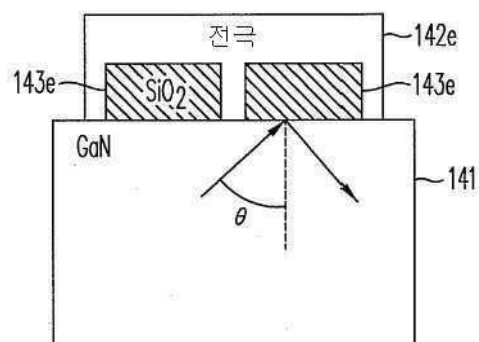
도면15c



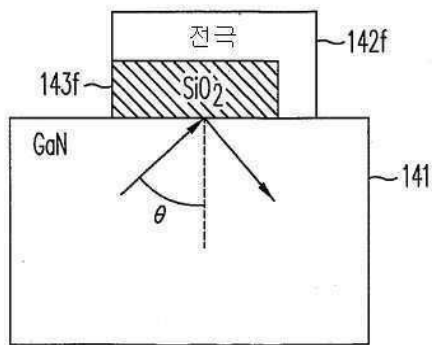
도면15d



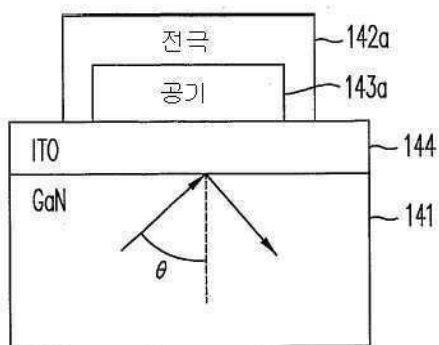
도면15e



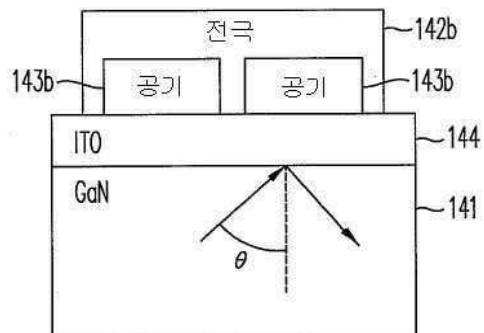
도면15f



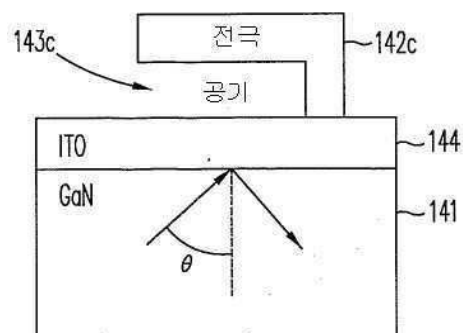
도면16a



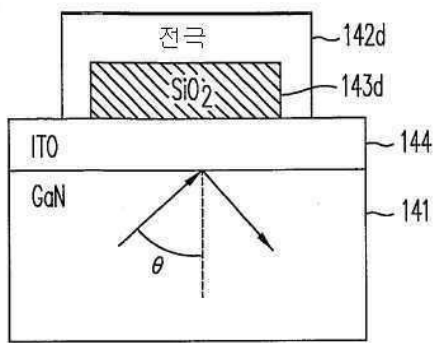
도면16b



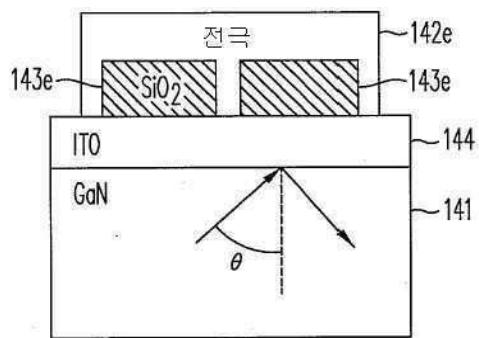
도면16c



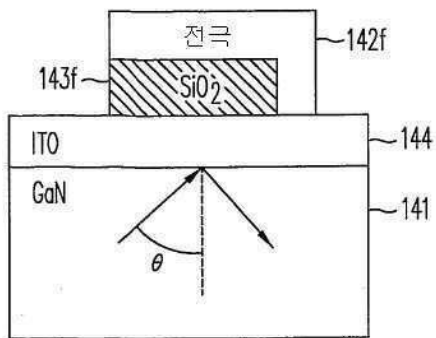
도면16d



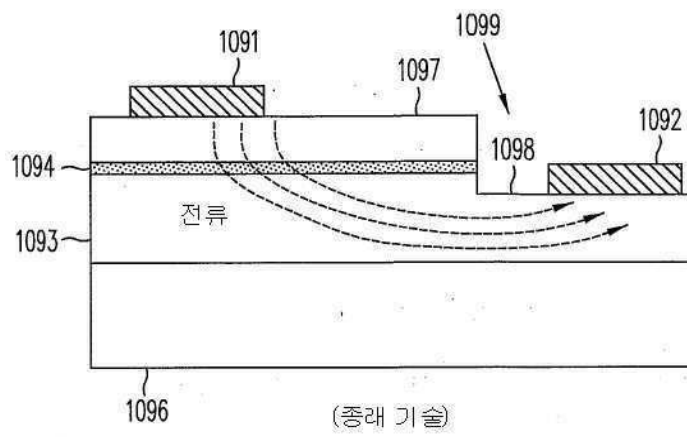
도면16e



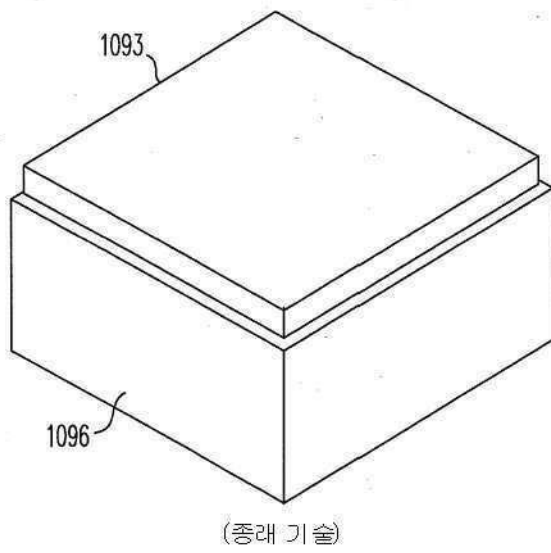
도면16f



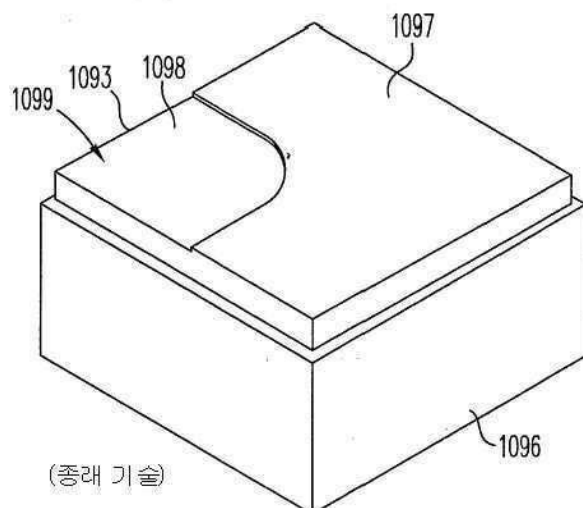
도면17a



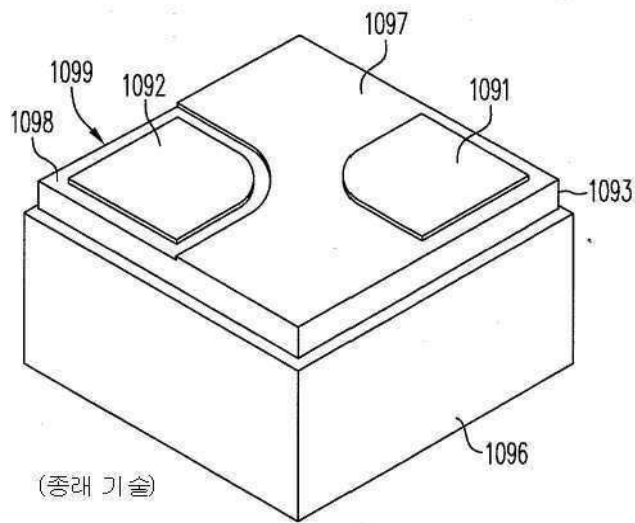
도면17b



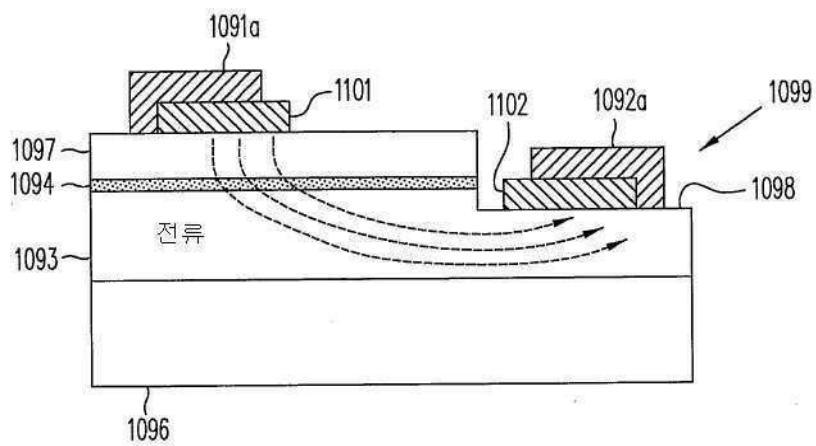
도면17c



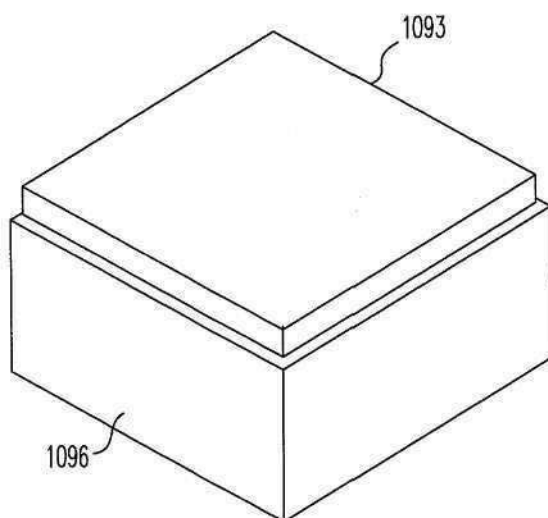
도면17d



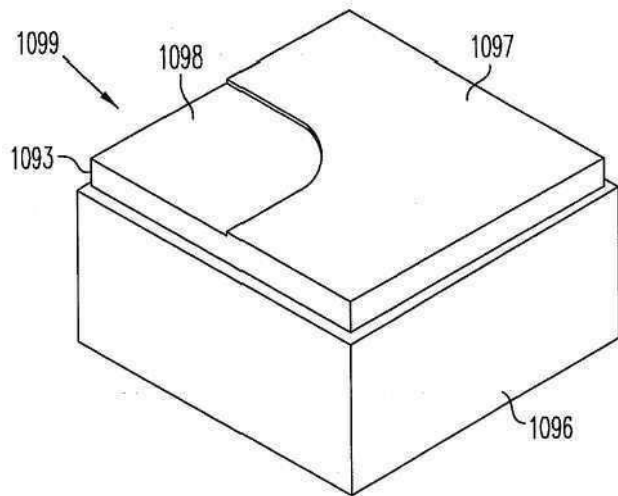
도면18a



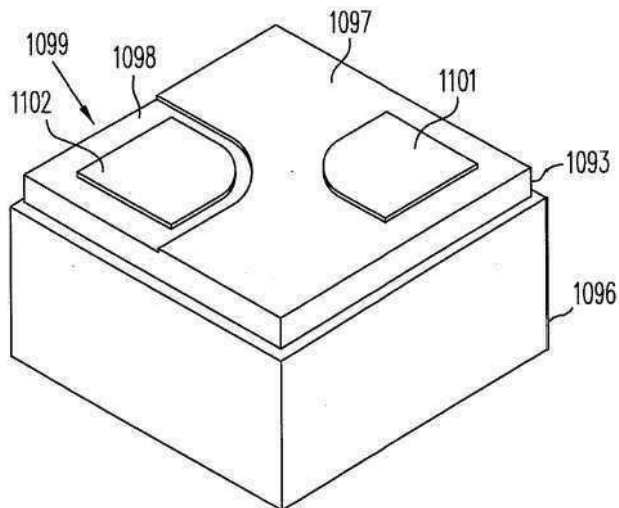
도면18b



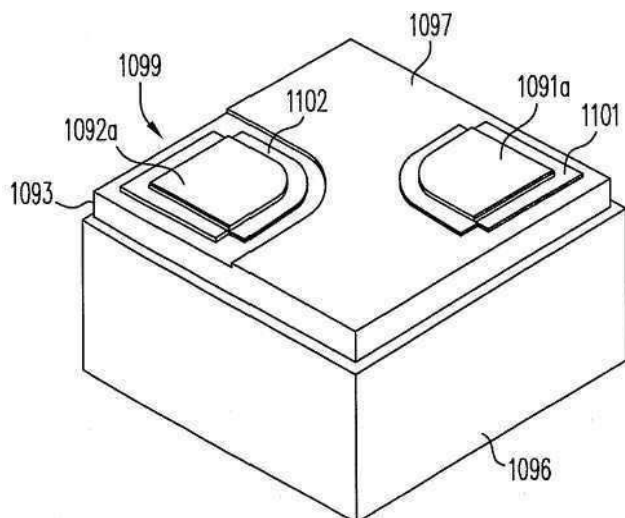
도면18c



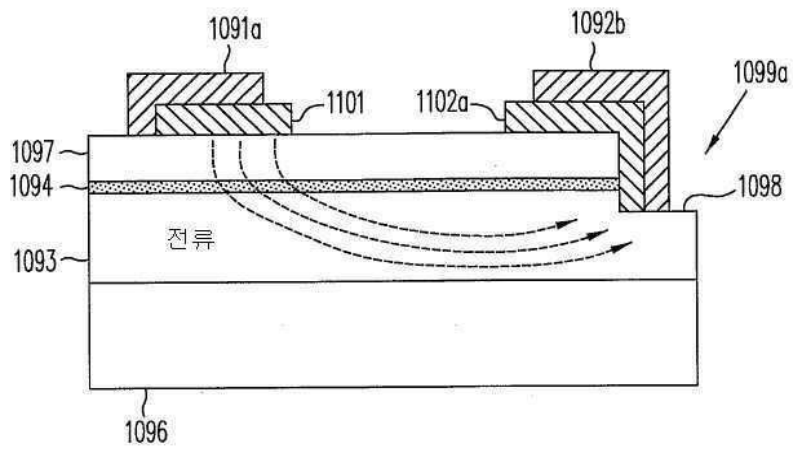
도면18d



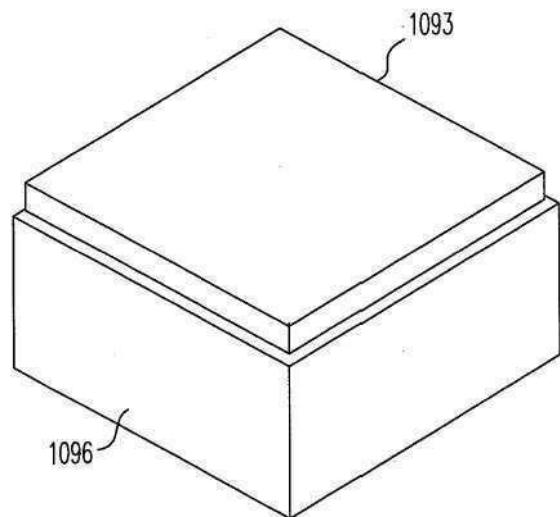
도면18e



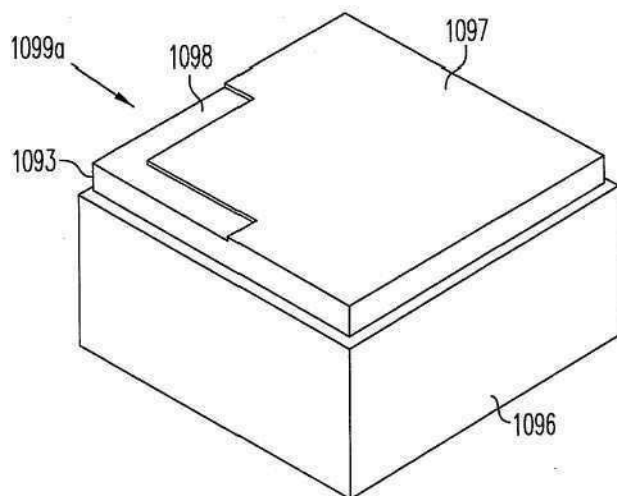
도면19a



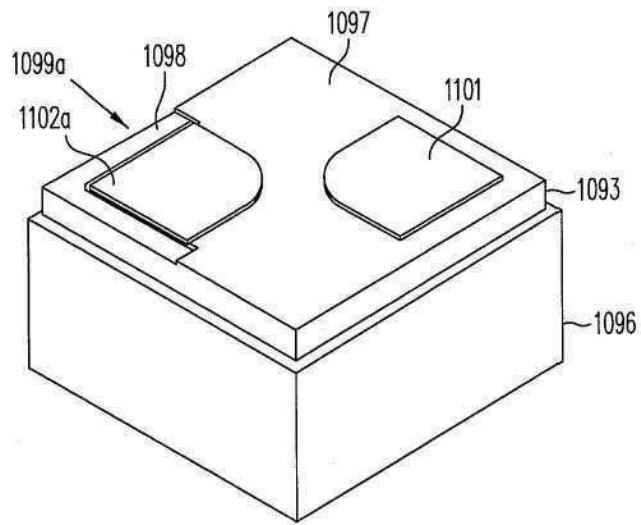
도면19b



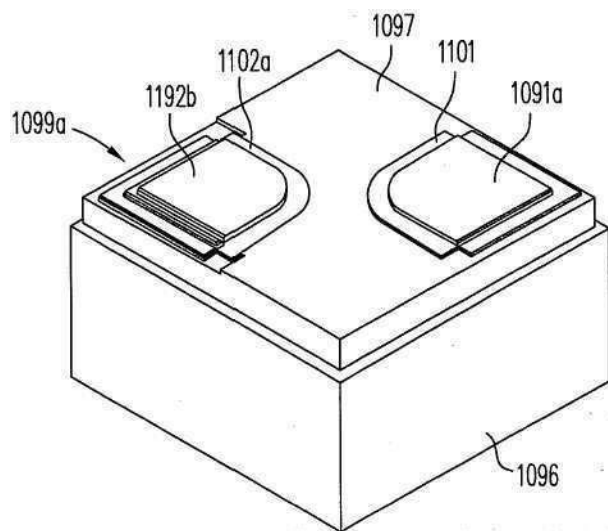
도면19c



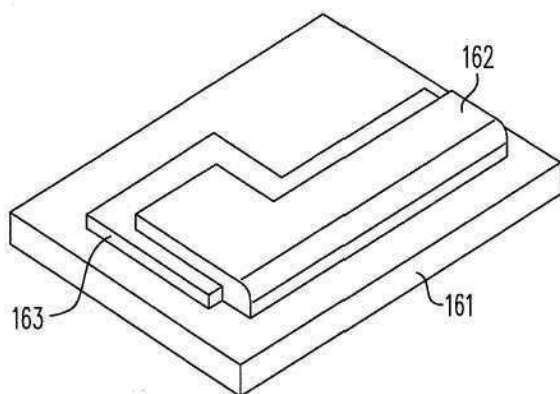
도면19d



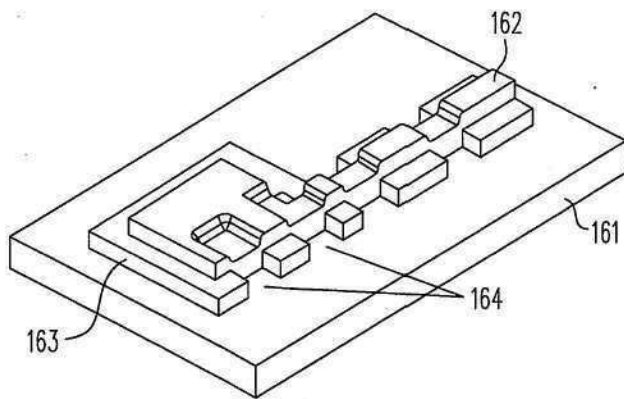
도면19e



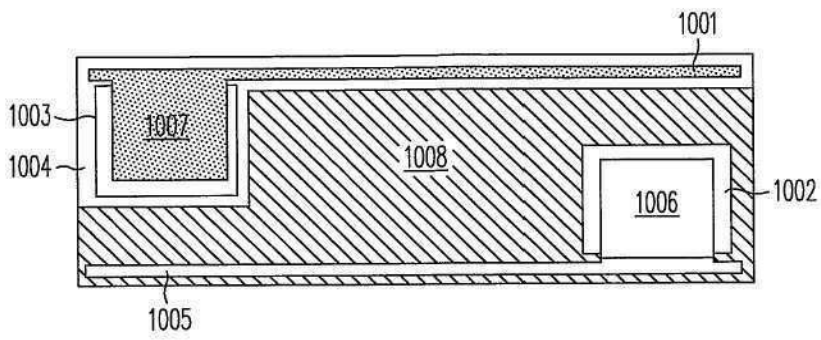
도면20a



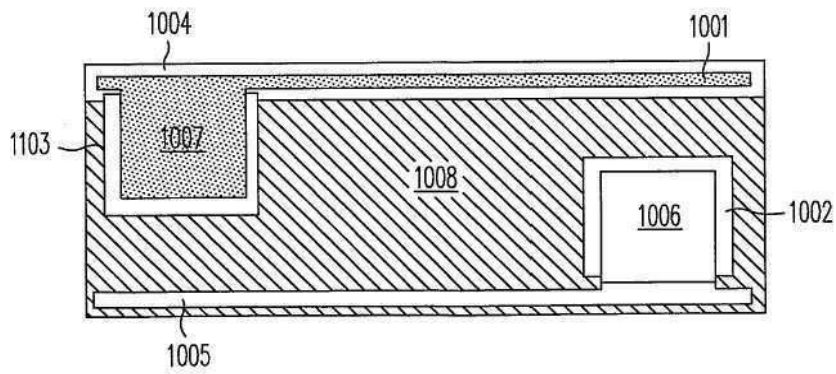
도면20b



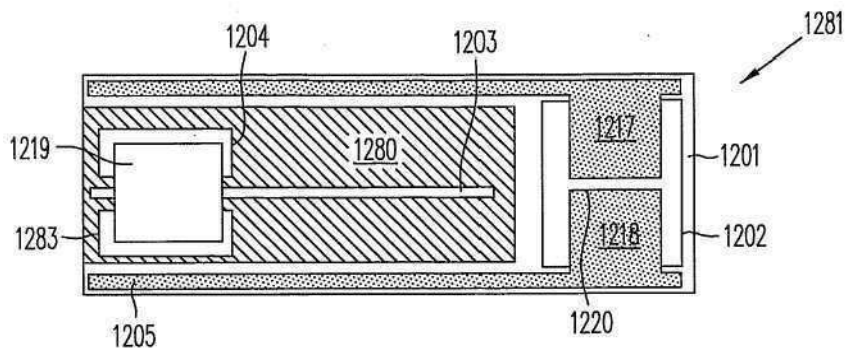
도면21a



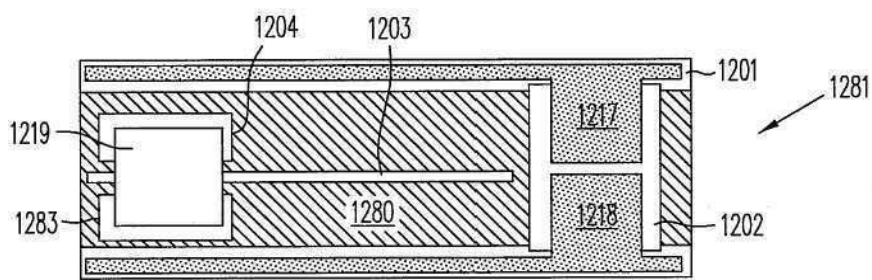
도면21b



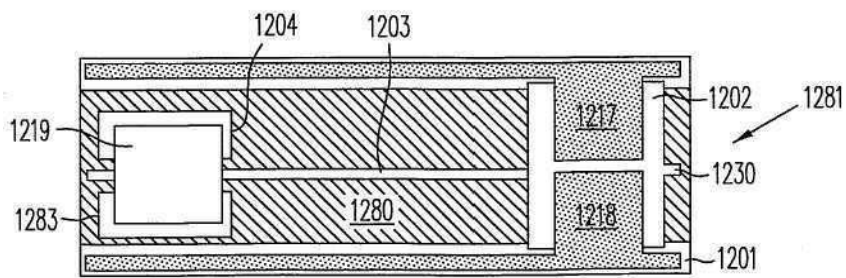
도면22a



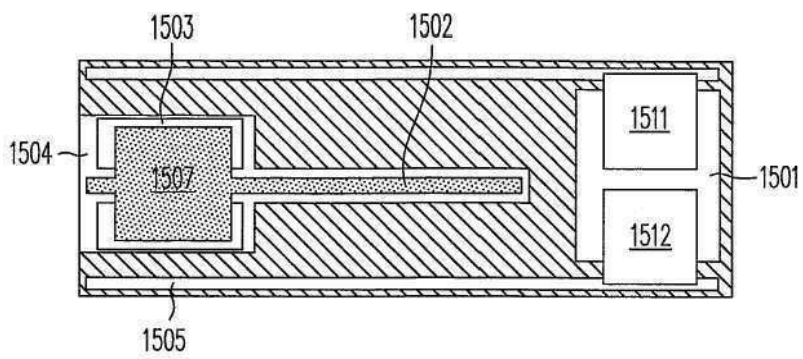
도면22b



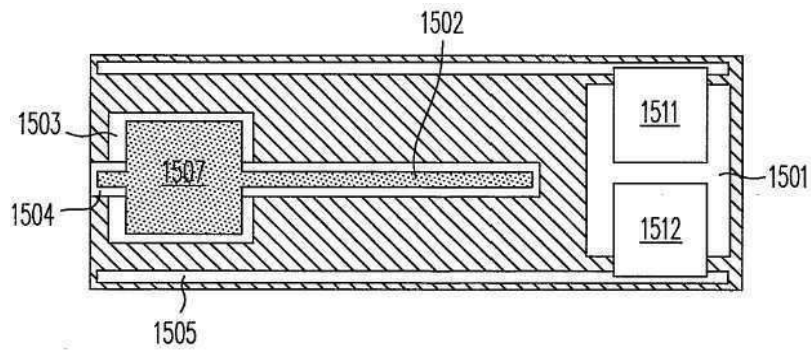
도면22c



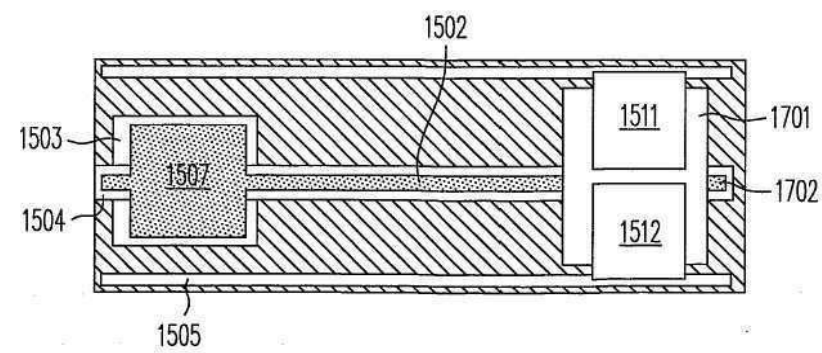
도면23a



도면23b



도면23c



도면24

