

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011年3月3日(03.03.2011)



(10) 国際公開番号
WO 2011/025029 A1

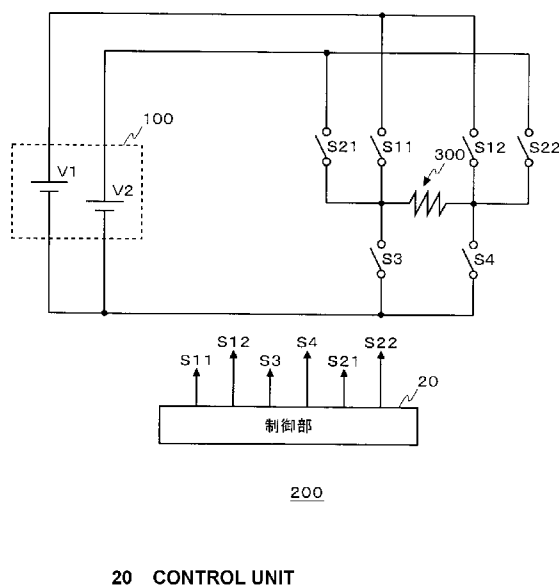
- (51) 国際特許分類:
H02M 7/483 (2007.01)
- (21) 国際出願番号: PCT/JP2010/064803
- (22) 国際出願日: 2010年8月31日(31.08.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-200450 2009年8月31日(31.08.2009) JP
特願 2010-042970 2010年2月26日(26.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 高野 洋 (TAKANO You); 〒5708677 大阪府守口市京阪本通2丁目5番5号三洋電機株式会社内 Osaka (JP). 山本 哲也 (YAMAMOTO Tetsuya); 〒5708677 大阪府守口市京阪本通2丁目5番5号三洋電機株式会社内 Osaka (JP).
- (74) 代理人: 角谷 浩 (KADOYA Hiroshi); 〒5708677 大阪府守口市京阪本通2丁目5番5号三洋電機株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: INVERTER AND POWER CONVERTER HAVING INVERTER MOUNTED THEREIN

(54) 発明の名称: インバータおよびそれを搭載した電力変換装置

[図1]



(57) Abstract: Disclosed is an inverter having improved power conversion efficiency. The inverter (200) converts direct current power supplied from a plurality of direct current power supplies (V1, V2) having different voltages into alternating current power. The inverter (200) is provided with a control unit (20). The control unit (20) generates modified sine waves using a power supply voltage (E1) of the power supplied from the first direct current power supply (V1), a power supply voltage (E2) of the power supplied from the second direct current power supply (V2), and a potential difference (E1-E2) between the two power supply voltages. The control unit (20) generates the modified sine waves by controlling H bridge circuits provided for the direct current power supplies (V1, V2), respectively.

(57) 要約: 【課題】インバータの電力変換効率を向上させる。【解決手段】インバータ200は、それぞれ電圧が異なる複数の直流電源V1、V2からの直流電力を交流電力に変換する。インバータ200は制御部20を備える。制御部20は、第1の直流電源V1からの電源電圧E1、第2の直流電源V2からの電源電圧E2と、2つの電源電圧の電位差(E1-E2)を用いて擬似正弦波を発生させる。制御部20は、複数の直流電源V1、V2ごとに設けられるHブリッジ回路を制御

することで、擬似正弦波を生成する。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： インバータおよびそれを搭載した電力変換装置

技術分野

[0001] 本発明は、直流電力を交流電力に変換するインバータ、およびそれを搭載した電力変換装置に関する。

背景技術

[0002] 近年、太陽光発電システムが急速に普及している。太陽光発電システムでは、太陽電池モジュールで発電された電力を、効率よく利用するためのパワーコンディショナを設置する必要がある。パワーコンディショナには、直流電力を交流電力に変換するためのインバータが搭載される。太陽光発電システムでより多くの電力を得るには、太陽電池セルでのエネルギー変換効率の向上と、パワーコンディショナでの電力変換効率の向上が重要である。後者を実現するには、電力損失の少ないインバータが求められる。

[0003] 近年、従来のPWM型インバータと比較して、スイッチング損失を低減することができる階調制御型インバータが開発され、実用化されてきている（たとえば、特許文献1参照）。この階調制御型インバータは、2進数や3進数の電圧関係を持つ複数のインバータによって構成され、各インバータの出力電圧を組み合わせることにより擬似正弦波を生成するものである。

先行技術文献

特許文献

[0004] 特許文献1：特開2004-7941号公報

発明の概要

発明が解決しようとする課題

[0005] このような状況下、本発明者は、上述した階調制御型インバータより、さらにスイッチング損失を低減することができるインバータを見い出した。本発明はこうした状況に鑑みなされたものであり、その目的は、インバータの電力変換効率を向上させる技術を提供することにある。

課題を解決するための手段

[0006] 上記課題を解決するために、本発明のある態様のインバータは、それぞれ電圧が異なる複数の直流電源からの直流電力を交流電力に変換するインバータであって、擬似正弦波を発生させる制御部を備える。制御部は、それぞれの直流電源からの電源電圧と、2つの電源電圧の電位差を用いて、擬似正弦波を発生させる。

発明の効果

[0007] 本発明によれば、インバータの電力変換効率を向上させることができる。

図面の簡単な説明

- [0008] [図1]本発明の実施の形態1に係るインバータの回路構成を示す図である。
- [図2]第1 & 2のHブリッジ回路により負荷に順方向電圧が供給される状態を示す図である。
- [図3]第1 & 2のHブリッジ回路により負荷に逆方向電圧が供給される状態を示す図である。
- [図4]実施の形態1に係るインバータにより生成される擬似正弦波を示す図である。
- [図5]実施の形態1に係るインバータにより七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。
- [図6]本発明の実施の形態1と比較すべき、比較例に係るインバータの回路構成を示す図である。
- [図7]第5の直流電源V5から負荷に順方向電圧が供給される状態を示す図である。
- [図8]直列接続された第5の直流電源V5および第6の直流電源V6から負荷に順方向電圧が供給される状態を示す図である。
- [図9]比較例に係るインバータにより生成される擬似正弦波を示す図である。
- [図10]比較例に係るインバータにより七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。
- [図11] (a) は電源電圧E1と電源電圧E2の値が近いときの階段波形を示

す図であり、（b）は電源電圧 E_1 と電源電圧 E_2 の値が離れているときの階段波形を示す図である。

[図12]（a）は電源電圧 E_1 と電源電圧 E_2 の比率を 10 : 9 にしたときの階段波形を示す図であり、（b）は電源電圧 E_1 と電源電圧 E_2 の比率を 10 : 6 にしたときの階段波形を示す図である。

[図13] 最適比率の探索方法を説明するための図である。

[図14] 補正した階段波形を示す図である。

[図15]（a）は最適比率に設定した電源電圧 E_1 と電源電圧 E_2 とを用いて生成した擬似正弦波を示す図であり、（b）は第2の直流電源 V_2 から負荷に供給される電圧を示す図であり、（c）は第1の直流電源 V_1 から負荷に供給される電圧を示す図である。

[図16] 実施の形態1のインバータの実装回路を示す図である。

[図17] 図16に示すインバータにより四種類の階調レベルを生成する際のスイッチのオンオフ状態を示す図である。

[図18] 本発明の実施の形態2に係るインバータの回路構成を示す図である。

[図19] 第1の直流電源 V_1 の電圧 E_1 、第2の直流電源 V_2 の電圧 E_2 、第3の直流電源 V_3 の電圧 E_3 、第1の直流電源 V_1 の電圧 E_1 と第2の直流電源 V_2 の電圧 E_2 との第1電位差（ $E_1 - E_2$ ）、第1の直流電源 V_1 の電圧 E_1 と第3の直流電源 V_3 の電圧 E_3 との第2電位差（ $E_1 - E_3$ ）、および第2の直流電源 V_2 の電圧 E_2 と第3の直流電源 V_3 の電圧 E_3 との第3電位差（ $E_2 - E_3$ ）の関係を示す図である。

[図20] 実施の形態2に係るインバータにより生成される擬似正弦波を示す図である。

[図21] 実施の形態2に係るインバータにより十三種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。

[図22]（a）は最適比率に設定した電源電圧 E_1 と電源電圧 E_2 と電源電圧 E_3 を用いて生成した擬似正弦波を示す図であり、（b）は第3の直流電源 V_3 から負荷に供給される電圧を示す図であり、（c）は第2の直流電源 V_2 から負荷に供給される電圧を示す図である。

2から負荷に供給される電圧を示す図であり、（d）は第1の直流電源V1から負荷に供給される電圧を示す図である。

[図23]実施の形態2のインバータの実装回路を示す図である。

[図24]図23に示すインバータにより七種類の階調レベルを生成する際のスイッチのオンオフ状態を示す図である。

[図25]図23に示すインバータの出力波形の測定結果を示す図である。

[図26]実施の形態に係るインバータを搭載したパワーコンディショナを含む太陽光発電システムのシステム構成図である。

[図27]図23に示した実施の形態2のインバータの実装回路を用いて、擬似正弦波（PWM信号の使用なし）を生成した場合のシミュレーション結果を示す図である。（a）は時間軸データを示し、（b）は周波数軸データを示している。

[図28]図23に示した実施の形態2のインバータの実装回路を用いて、擬似正弦波（PWM信号の使用あり）を生成した場合のシミュレーション結果を示す図である。（a）は時間軸データを示し、（b）は周波数軸データを示している。

[図29]図23に示した実施の形態2のインバータの実装回路を用いて、擬似正弦波（PWM信号の使用あり）を生成する場合に必要なPWM波形データを説明するための図である。

[図30]図23に示すインバータにより七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図に、印加電圧のレベルを追加した図である。

[図31]図30に示すスイッチングパターンを用いて、PWM信号を生成した結果を示す図である。

[図32]実施の形態2のインバータへの電圧供給に適した電源システムを説明するための図である。

[図33]インバータにより生成された擬似正弦波を示す図である。

[図34]第3電源装置の基本回路構成を示す図である。

[図35] 第3電源装置の具体的な回路構成例を示す図である。

[図36] 図34に示した第3電源装置の回路構成と比較すべき回路構成を示す図である。

発明を実施するための形態

[0009] (実施の形態1)

図1は、本発明の実施の形態1に係るインバータ200の回路構成を示す図である。なお、図1には説明の便宜上、直流電源部100および負荷300も描いているが、直流電源部100および負荷300は、インバータ200の構成要素には含まれない。インバータ200は、直流電源部100に含まれる複数の直流電源からの直流電力を交流電力に変換する。直流電源部100は、それぞれ電源電圧の異なる第1の直流電源V1と第2の直流電源V2とを含む。インバータ200は、複数のHブリッジ回路および制御部20を備える。制御部20は、それぞれの直流電源からの電源電圧と、2つの電源電圧の差分電圧（以下、「電位差」ともよぶ）を用いて、擬似正弦波を発生させる。

[0010] 複数のHブリッジ回路は、それぞれ電圧が異なる複数の直流電源ごとに設けられ、当該複数の直流電源のそれぞれから負荷300に順方向電圧および逆方向電圧を供給するための回路である。制御部20は、複数のHブリッジ回路を制御することにより擬似正弦波を発生させる。

[0011] 以下、より具体的に説明する。実施の形態1では、二種類の直流電源（第1の直流電源V1、第2の直流電源V2）が設けられるため、実施の形態1に係るインバータ200には、二つのHブリッジ回路が設けられる。また、実施の形態1では、第1の直流電源V1の電源電圧 $E_1 >$ 第2の直流電源V2の電源電圧 E_2 の関係に設計されているとする。

[0012] 第1のHブリッジ回路は、第1の直流電源V1から負荷300に順方向電圧および逆方向電圧を供給するための回路であり、第1-1スイッチS11、第1-2スイッチS12、第1共通スイッチS3および第2共通スイッチS4を備える。第1-1スイッチS11および第1-2スイッチS12は、

第1の直流電源V1の高電位側と負荷300との間に並列に設けられる。第1共通スイッチS3および第2共通スイッチS4は、第1の直流電源V1の低電位側と負荷300との間に並列に設けられる。

[0013] より具体的には、第1-1スイッチS11は、第1の直流電源V1の高電位側端子と負荷300の高電位側端子とを結ぶ経路に挿入され、第1-2スイッチS12は、第1の直流電源V1の高電位側端子と負荷300の低電位側端子とを結ぶ経路に挿入される。第1共通スイッチS3は、第1の直流電源V1の低電位側端子と負荷300の高電位側端子とを結ぶ経路に挿入され、第2共通スイッチS4は、第1の直流電源V1の低電位側端子と負荷300の低電位側端子とを結ぶ経路に挿入される。

[0014] 第1のHブリッジ回路は、第1の直流電源V1から負荷300に順方向電圧を印加する場合、制御部20により第1-1スイッチS11および第2共通スイッチS4がオンに、第1-2スイッチS12および第1共通スイッチS3がオフに制御される。一方、第1の直流電源V1から負荷300に逆方向電圧を印加する場合、第1-1スイッチS11および第2共通スイッチS4がオフに、第1-2スイッチS12および第1共通スイッチS3がオンに制御される。

[0015] 第2のHブリッジ回路は、第2の直流電源V2から負荷300に順方向電圧および逆方向電圧を供給するための回路であり、第2-1スイッチS21、第2-2スイッチS22、第1共通スイッチS3および第2共通スイッチS4を備える。第2-1スイッチS21および第2-2スイッチS22は、第2の直流電源V2の高電位側と負荷300との間に並列に設けられる。第1共通スイッチS3および第2共通スイッチS4は、第2の直流電源V2の低電位側と負荷300との間に並列に設けられる。

[0016] このように、実施の形態1では第1のHブリッジ回路を構成する第1共通スイッチS3および第2共通スイッチS4と、第2のHブリッジ回路を構成する第1共通スイッチS3および第2共通スイッチS4とが共通化されている。すなわち、第1のHブリッジ回路を形成する二本の低電位側経路と、第

2のHブリッジ回路を形成する二本の低電位側経路とが共通化されている。

[0017] 実施の形態1では第1の直流電源V1の低電位側電圧および第2の直流電源V2の低電位側電圧を所定の固定電圧（たとえば、グラウンド電圧）で共通にすることにより、両者の低電位側の配線を共通化することができる。これにより、インバータ200に含まれるスイッチの数を減らすことができる。

[0018] 第2のHブリッジ回路に含まれる第2-1スイッチS21、第2-2スイッチS22、第1共通スイッチS3および第2共通スイッチS4の詳細な接続関係およびオンオフ動作は、第1のHブリッジ回路に含まれる第1-1スイッチS11、第1-2スイッチS12、第1共通スイッチS3および第2共通スイッチS4と同様であるため、その説明を省略する。

[0019] 第1-1スイッチS11、第1-2スイッチS12、第2-1スイッチS21、第2-2スイッチS22、第1共通スイッチS3および第2共通スイッチS4には、それぞれパワーMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）またはIGBT（Insulated Gate Bipolar Transistor）を採用することができる。

[0020] 実施の形態1では、制御部20は、第1のHブリッジ回路および第2のHブリッジ回路を制御することにより擬似正弦波を発生させる。より具体的には、第1のHブリッジ回路および第2のHブリッジ回路を制御することにより、負荷300に供給される電圧を時分割に切り換える。この電圧の数（本明細書では、階調数ともいう）が多いほど、滑らかな正弦波を生成することができる。

[0021] 二つの直流電源および二つのHブリッジ回路を用いるインバータ200では、正負合わせて四種類の電圧（E1、E2、-E2、-E1）を生成することができる。負荷300に電圧を供給しない状態のゼロ電圧を加えると、五種類の電圧を生成することができる。実施の形態1では、直流電源およびHブリッジ回路を増やさずに、さらに別の二種類の電圧を生成する。したがって、合計七種類の電圧を生成する。

- [0022] 以下、別の二種類の電圧の生成方法について説明する。制御部20は、第1のHブリッジ回路を形成する二本の低電位側経路を無効にし、かつ第2のHブリッジ回路を形成する二本の低電位側経路を無効にする。すなわち、制御部20は、第1共通スイッチS3および第2共通スイッチS4をオフに制御する。また、第1のHブリッジ回路を形成する二本の高電位側経路と第2のHブリッジ回路を形成する二本の高電位側経路を有効にする。以上により、別のHブリッジ回路（以下、第1&2のHブリッジ回路と表記する）を形成する。すなわち、第1&2のHブリッジ回路は、第1のHブリッジ回路の高電位側の半分と、第2のHブリッジ回路の高電位側の半分とを組み合わせた回路である。
- [0023] 当該第1&2のHブリッジ回路は、第1の直流電源V1と第2の直流電源V2との電位差を、負荷300に対して順方向および逆方向に供給する回路であり、第1-1スイッチS11、第1-2スイッチS12、第2-1スイッチS21および第2-2スイッチS22を含む。
- [0024] 図2は、第1&2のHブリッジ回路により負荷300に順方向電圧が供給される状態を示す。図3は、第1&2のHブリッジ回路により負荷300に逆方向電圧が供給される状態を示す。図2、3にて、太線で描かれている経路は、電流が流れる経路である。
- [0025] 図2にて、制御部20は、第1-1スイッチS11および第2-2スイッチS22をオンに、第1-2スイッチS12、第2-1スイッチS21、第1共通スイッチS3および第2共通スイッチS4をオフに制御することにより、第1の直流電源V1と第2の直流電源V2との電位差（ $E_1 - E_2$ ）を、負荷300に対して順方向に供給することができる。
- [0026] 図3にて、制御部20は、第1-2スイッチS12および第2-1スイッチS21をオンに、第1-1スイッチS11、第2-2スイッチS22、第1共通スイッチS3および第2共通スイッチS4をオフに制御することにより、第1の直流電源V1と第2の直流電源V2との電位差（ $E_1 - E_2$ ）を、負荷300に対して逆方向に供給することができる。

- [0027] 以上のように制御部20は、第1の直流電源V1からの電源電圧E1と、第2の直流電源V2からの電源電圧E2と、電源電圧E1と電源電圧E2の電位差（ $E1 - E2$ ）とを用いて、七種類の電圧を生成し、擬似正弦波を発生させる。
- [0028] 図4は、実施の形態1に係るインバータ200により生成される擬似正弦波を示す図である。上述したように、実施の形態1では七種類の電圧を生成することができる。制御部20は、ゼロ電圧、上記電位差（ $E1 - E2$ ）（正）、第2の直流電源V2の電圧E2（正）、第1の直流電源V1の電圧E1（正）、第2の直流電源V2の電圧E2（正）、上記電位差（ $E1 - E2$ ）（正）、ゼロ電圧、上記電位差（ $E1 - E2$ ）（負）、第2の直流電源V2の電圧E2（負）、第1の直流電源V1の電圧E1（負）、第2の直流電源V2の電圧E2（負）、上記電位差（ $E1 - E2$ ）（負）、ゼロ電圧の順番に、負荷300に供給する電圧を切り換えることにより、擬似正弦波を生成する。
- [0029] このように制御部20は、交流出力の位相0から $\pi/2$ までの間、すなわち1/4周期において、出力電圧を、ゼロ電圧、電位差（ $E1 - E2$ ）、電圧E2、電圧E1の順に変化させる。続いて制御部20は、交流出力の位相 $\pi/2$ から π までの間、出力電圧を、電圧E1、電圧E2、電位差（ $E1 - E2$ ）、ゼロ電圧の順に変化させる。続いて制御部20は、交流出力の位相 π から $(3/2)\pi$ までの間、出力電圧を、ゼロ電圧、電位差（ $E2 - E1$ ）、電圧（ $-E2$ ）、電圧（ $-E1$ ）の順に変化させる。続いて制御部20は、交流出力の位相 $(3/2)\pi$ から 2π までの間、出力電圧を、電圧（ $-E1$ ）、電圧（ $-E2$ ）、電圧（ $E2 - E1$ ）、ゼロ電圧の順に変化させる。このようにして制御部20は、擬似正弦波を発生させる。
- [0030] たとえば、第1の直流電源V1の電圧E1と、第2の直流電源V2の電圧E2との比を、3:2に設定すれば、第1の直流電源V1の電圧E1と、第2の直流電源V2の電圧E2と、上記電位差（ $E1 - E2$ ）との比を、3:2:1に設定することができる。このように、各階調レベル間の差を、一致

または小さくすることにより、より滑らかな擬似正弦波を生成することができる。

[0031] 図5は、実施の形態1に係るインバータ200により七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。階調レベル0は上記ゼロ電圧、階調レベル1は上記電位差($E_1 - E_2$) (正)、階調レベル2は第2の直流電源V2の電圧 E_2 (正)、階調レベル3は第1の直流電源V1の電圧 E_1 (正)、階調レベル-1は上記電位差($E_1 - E_2$) (負)、階調レベル-2は第2の直流電源V2の電圧 E_2 (負)、および階調レベル-3は第1の直流電源V1の電圧 E_1 (負)に、それぞれ対応する。制御部20は、図5に示すように、第1-1スイッチS11、第1-2スイッチS12、第1共通スイッチS3、第2共通スイッチS4、第2-1スイッチS21および第2-2スイッチS22をオンオフ制御する。

[0032] 図1に戻り、実施の形態1では第2-1スイッチS21および第2-2スイッチS22は、双方向に電流が流れる。したがって、第2-1スイッチS21および第2-2スイッチS22には、双方向スイッチング素子を採用する必要がある。たとえば、双方向に対応したパワーMOSFETまたはIGBTを用いる。または、単方向のパワーMOSFETまたはIGBTを、直列または並列に二つ並べて一つの双方向スイッチング素子を構成してもよい。

[0033] 第1-1スイッチS11、第1-2スイッチS12、第1共通スイッチS3および第2共通スイッチS4は、一方向にしか電流が流れない。したがって、第1-1スイッチS11、第1-2スイッチS12、第1共通スイッチS3および第2共通スイッチS4には、一般的な単方向スイッチング素子を採用することができる。

[0034] 双方向に電流が流れるスイッチは、第1&2のHブリッジ回路を形成する二本の低電位側経路にそれぞれ挿入されるスイッチ（すなわち、第2のHブリッジ回路を形成する二本の高電位側経路にそれぞれ挿入されるスイッチ）が該当する。すなわち、第1の直流電源V1および第2の直流電源V2のう

ち電圧が低い第2の直流電源V2と、負荷300とを結ぶ二本の経路にそれぞれ挿入される第2-1スイッチS21および第2-2スイッチS22は、第2のHブリッジ回路を形成するときと、第1&2のHブリッジ回路を形成するときとで、電流の向きが変わる。

[0035] (比較例)

図6は、本発明の実施の形態1と比較すべき、比較例に係るインバータ250の回路構成を示す図である。図6には説明の便宜上、直流電源部100および負荷300も描いているが、直流電源部100および負荷300は、インバータ250の構成要素には含まれない。

[0036] インバータ250は、複数のスイッチおよび制御部25を備える。第5の直流電源V5と負荷300との間に、第5-1スイッチS51、第5-2スイッチS52、第5-3スイッチS53および第5-4スイッチS54を備える。第6の直流電源V6と負荷300との間に、第6-1スイッチS61、第6-2スイッチS62、第6-3スイッチS63および第6-4スイッチS64を備える。なお、比較例では、第5の直流電源V5の電圧 $E_5 <$ 第6の直流電源V6の電圧 E_6 の関係に設計されているとする。

[0037] 第5-1スイッチS51と第5-3スイッチS53とは第1の直列回路を形成し、当該第1の直列回路の両端子はそれぞれ、第5の直流電源V5の両端子に接続される。第5-2スイッチS52と第5-4スイッチS54とは第2の直列回路を形成し、当該第2の直列回路の両端子は、第5の直流電源V5の両端子に、第1の直列回路と並列に接続される。

[0038] 第6-1スイッチS61と第6-3スイッチS63とは第3の直列回路を形成し、当該第3の直列回路の両端子はそれぞれ、第6の直流電源V6の両端子に接続される。第6-2スイッチS62と第6-4スイッチS64とは第4の直列回路を形成し、当該第4の直列回路の両端子は、第6の直流電源V6の両端子に、第3の直列回路と並列に接続される。

[0039] 第1の直列回路の midpoint と第3直列回路の midpoint とが接続され、第2の直列回路の midpoint と負荷300の高電位側端子とが接続され、第4の直列回路の midpoint

と負荷 300 の低電位側端子とが接続される。

[0040] 比較例では、制御部 25 は、第 5-1 スイッチ S51、第 5-2 スイッチ S52、第 5-3 スイッチ S53、第 5-4 スイッチ S54、第 6-1 スイッチ S61、第 6-2 スイッチ S62、第 6-3 スイッチ S63 および第 6-4 スイッチ S64 を制御することにより擬似正弦波を発生させる。

[0041] インバータ 250 は、二つの直流電源から、正負合わせて四種類の電圧を生成することができる。負荷 300 に電圧を供給しない状態のゼロ電圧を加えると、五種類の電圧を生成することができる。比較例では、第 5 の直流電源 V5 と第 6 の直流電源 V6 とが直列接続された状態を作り出すことにより、さらに別の二種類の電圧を生成する。したがって、合計七種類の電圧を生成する。

[0042] 図 7 は、第 5 の直流電源 V5 から負荷 300 に順方向電圧が供給される状態を示す。図 8 は、直列接続された第 5 の直流電源 V5 および第 6 の直流電源 V6 から負荷 300 に順方向電圧が供給される状態を示す。図 7、8 にて、太線で描かれている経路は、電流が流れる経路である。

[0043] 図 7 にて、制御部 25 は、第 5-2 スイッチ S52、第 5-3 スイッチ S53、第 6-1 スイッチ S61 および第 6-2 スイッチ S62 をオンに、第 5-1 スイッチ S51、第 5-4 スイッチ S54、第 6-3 スイッチ S63 および第 6-4 スイッチ S64 をオフに制御することにより、第 5 の直流電源 V5 から負荷 300 に順方向電圧を供給することができる。

[0044] 図 8 にて、制御部 25 は、第 5-2 スイッチ S52、第 5-3 スイッチ S53、第 6-1 スイッチ S61 および第 6-4 スイッチ S64 オンに、第 5-1 スイッチ S51、第 5-4 スイッチ S54、第 6-2 スイッチ S62 および第 6-3 スイッチ S63 をオフに制御することにより、直列接続された第 5 の直流電源 V5 および第 6 の直流電源 V6 から負荷 300 に順方向電圧を供給することができる。

[0045] 図 9 は、比較例に係るインバータ 250 により生成される擬似正弦波を示す図である。上述したように、比較例でも七種類の電圧を生成することがで

きる。制御部 25 は、ゼロ電圧、第 5 の直流電源 V 5 の電圧 E 5（正）、第 6 の直流電源 V 6 の電圧 E 6（正）、直列接続された第 5 の直流電源 V 5 および第 6 の直流電源 V 6 の合成電圧（正）、第 6 の直流電源 V 6 の電圧 E 6（正）、第 5 の直流電源 V 5 の電圧 E 5（正）、ゼロ電圧、第 5 の直流電源 V 5 の電圧 E 5（負）、第 6 の直流電源 V 6 の電圧 E 6（負）、直列接続された第 5 の直流電源 V 5 および第 6 の直流電源 V 6 の合成電圧（負）、第 6 の直流電源 V 6 の電圧 E 6（負）、第 5 の直流電源 V 5 の電圧 E 5（負）の順番に、負荷 300 に供給する電圧を切り換えることにより、擬似正弦波を生成する。

[0046] 図 10 は、比較例に係るインバータ 250 により七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。階調レベル 0 は上記ゼロ電圧、階調レベル 1 は第 5 の直流電源 V 5 の電圧 E 5（正）、階調レベル 2 は第 6 の直流電源 V 6 の電圧 E 6（正）、階調レベル 3 は直列接続された第 5 の直流電源 V 5 および第 6 の直流電源 V 6 の合成電圧（正）、階調レベルー 1 は第 5 の直流電源 V 5 の電圧 E 5（負）、階調レベルー 2 は第 6 の直流電源 V 6 の電圧 E 6（負）、および階調レベルー 3 は直列接続された第 5 の直流電源 V 5 および第 6 の直流電源 V 6 の合成電圧（負）に、それぞれ対応する。制御部 25 は、図 10 に示すように、第 5-1 スwitch S 5 1、第 5-2 スwitch S 5 2、第 5-3 スwitch S 5 3、第 5-4 スwitch S 5 4、第 6-1 スwitch S 6 1、第 6-2 スwitch S 6 2、第 6-3 スwitch S 6 3 および第 6-4 スwitch S 6 4 をオンオフ制御する。

[0047] 以下、図 1 に示した実施の形態 1 に係るインバータ 200 と、図 6 に示した比較例に係るインバータ 250 とを比較する。スイッチの数は、前者では六つであり、後者では八つである。また、各閉ループにおいて電流が通過するスイッチの数は、前者では常に二つであり、後者では常に四つである。また、二つの直流電源は、前者では低電位側が共通であり、後者では二つの直流電源が独立している。また、二つの直流電源により生成される階調レベル 1 の電圧は、前者が第 1 の直流電源 V 1 と第 2 の直流電源 V 2 との電位差で

あり、後者では、第5の直流電源V5である。

[0048] 以下、これを踏まえて本発明の実施の形態1の効果を説明する。実施の形態1によれば、インバータの電力変換効率を向上させることができる。すなわち、階調制御により擬似正弦波を生成するため、従来のPWM方式と比較し、スイッチング回数を減らすことができ、スイッチング損失を低減することができる。また、大規模な出力フィルタを必要とせずに滑らかな交流出力波形を得ることができる。

[0049] また、実施の形態1によれば、比較例と比較し、各閉ループにおいて電流が通過するスイッチの数を減らすことができる。したがって、さらに電力損失を低減することができる。また、比較例と比較し、スイッチの数を減らすことができ、回路規模の縮小化および低コスト化を図ることができる。

[0050] また、比較例では、二つの直流電源を直列接続する回路形態を使用するため、二つの直流電源の低電位側（たとえば、グラウンド）を共通化することができない。たとえば、一次巻線を一つ、二次巻線を複数備えるトランスを用いて、複数の直流電源を独立化させる。これに対し、実施の形態1では二つの直流電源の低電位側（たとえば、グラウンド）を共通化することができる。したがって、回路構成を単純化することができ、回路規模も低減することができる。もちろん、上記トランスを設ける必要もない。

[0051] 上記の例では、各階調レベル間の差を一致または小さくすることで滑らかな擬似正弦波を生成するという方針のもとで、第1の直流電源V1の電源電圧E1と、第2の直流電源V2の電源電圧E2との比を、3:2に設定した。実施の形態1では、正の領域で3種類の電圧（ $E1 - E2$ 、 $E2$ 、 $E1$ ）を生成できる。本発明者は、より滑らかな擬似正弦波を生成するべく、電源電圧E1と電源電圧E2の比率について考察した。上記したとおり、 $E1 > E2$ である。

[0052] 図11は、電源電圧E1と電源電圧E2の設定比率に応じて形成される階調レベルを示す。図11(a)は、電源電圧E1と電源電圧E2の値が近いときの階段波形を示し、図11(b)は、電源電圧E1と電源電圧E2の値

が離れているときの階段波形を示す。図 1 1 (a) に示されるように、電源電圧 E_1 と電源電圧 E_2 とが近すぎると、位相 0 から $\pi/4$ の間において、正弦波からのズレ量が大きくなる。一方、図 1 1 (b) に示されるように、電源電圧 E_1 と電源電圧 E_2 とが離れすぎると、位相 $\pi/4$ から $\pi/2$ の間において、正弦波からのズレ量が大きくなる。以上の理由から、差分電圧 ($E_1 - E_2$) を効果的に利用するためには、電源電圧 E_1 と電源電圧 E_2 との比率を最適化することが好ましい。

[0053] 図 1 2 (a) は、電源電圧 E_1 と電源電圧 E_2 の比率を $10 : 9$ にしたときの階段波形を示し、図 1 2 (b) は、電源電圧 E_1 と電源電圧 E_2 の比率を $10 : 6$ にしたときの階段波形を示す。位相 0 から $\pi/2$ の間でみると、図 1 2 (a) に示される階段波形は、位相 0 から $\pi/4$ の間で正弦波からのズレ量が大きく、一方、図 1 2 (b) に示される階段波形は、位相 $\pi/4$ から $\pi/2$ の間で正弦波からのズレ量が大きくなる。以下、正弦波からのズレ量を小さくするべく、最適な電源電圧間の比率を導出する。

[0054] 図 1 3 は、最適比率の探索方法を説明するための図である。ここでは正弦波の位相 0 から $\pi/2$ までの $1/4$ 周期で最適解を探索する。実施の形態 1 では、正の領域で 3 種類の電圧 ($E_1 - E_2$, E_2 , E_1) を生成するため、この探索方法では、 $\sin(x)$ 上に 3 点をプロットし、正弦波と x 軸 ($y = 0$) と $x = \pi/2$ で囲まれる面積 S_1 と、プロットした 3 点による階段波形と x 軸 ($y = 0$) と $x = \pi/2$ で囲まれる面積 S_2 とが最も近くなる 3 点の組み合わせを探索する。なお、図示されるように、階段波形は正弦波の内側にあるため、必ず面積 $S_1 > S_2$ となる。そこで、3 点の組み合わせを探索した後、各点を適宜補正して、面積 S_2 を面積 S_1 に近づける処理も行う。

[0055] まず、 $0 \leq y \leq 1$ の範囲で、2 つの値 Y_1 、 Y_2 を選ぶ。次に、選んだ Y_1 、 Y_2 、 $|Y_1 - Y_2|$ を大きさの順に並べ、対応する x の値を求める。

[数1]

$$\left. \begin{array}{l} Y1 \\ Y2 \\ |Y1-Y2| \end{array} \right\} \Rightarrow \left\{ \begin{array}{l} \text{最小値 } y_1 \\ \text{中間値 } y_2 \\ \text{最大値 } y_3 \end{array} \right. \left\{ \begin{array}{l} x_1 = \sin^{-1}(y_1) \\ x_2 = \sin^{-1}(y_2) \\ x_3 = \sin^{-1}(y_3) \end{array} \right. \quad (\text{式1})$$

[0056] 階段波形の下の面積 S 2 を求める。

[数2]

$$\begin{aligned} S2 &= y_1(x_2 - x_1) + y_2(x_3 - x_2) + y_3\left(\frac{\pi}{2} - x_3\right) \\ &= y_1(\sin^{-1}(y_2) - \sin^{-1}(y_1)) + y_2(\sin^{-1}(y_3) - \sin^{-1}(y_2)) + y_3\left(\frac{\pi}{2} - \sin^{-1}(y_3)\right) \end{aligned} \quad (\text{式2})$$

[0057] 次に、面積 S 1 と面積 S 2 の差を求める。なお、面積 S 1 は、1 である。

[数3]

$$E(Y1, Y2) = 1 - y_1(\sin^{-1}(y_2) - \sin^{-1}(y_1)) - y_2(\sin^{-1}(y_3) - \sin^{-1}(y_2)) - y_3\left(\frac{\pi}{2} - \sin^{-1}(y_3)\right) \quad (\text{式3})$$

[0058] すなわち、最適解の探索は、式 3 の E (Y 1 , Y 2) を極小にする (Y 1 , Y 2) を求める問題に帰着する。この問題を解くと、

$$(x_1, y_1) = (0.289, 0.285)$$

$$(x_2, y_2) = (0.625, 0.585)$$

$$(x_3, y_3) = (1.055, 0.870)$$

となる。

[0059] 図 1 3 の階段波形は正弦波の内側にあるため、面積 S 2 を面積 1 に近づけるべく、以下の式 4 により、 x_1 , x_2 , x_3 を補正する。

[数4]

$$x_3 \leftarrow \frac{x_3 - x_2}{2}, \quad x_2 \leftarrow \frac{x_2 - x_1}{2}, \quad x_1 \leftarrow \frac{x_1}{2} \quad (\text{式4})$$

式4により、

$$(x_1, y_1) = (0.145, 0.285)$$

$$(x_2, y_2) = (0.457, 0.585)$$

$$(x_3, y_3) = (0.840, 0.870)$$

となる。これにより、階段波形が左にずらされる。

[0060] 図14は、補正した階段波形を示す。階段波形の下の面積S2は、0.948となり、正弦波の面積S1(=1)に非常に近似した値をとる。以上の探索により、

$$\text{電源電圧 } E_1 : \text{電源電圧 } E_2 = 0.870 : 0.585$$

の最適比率が導き出せる。つまり、 $E_1 : E_2 = 1.49 : 1$ である。

そこで、電源電圧E1と電源電圧E2の比率を、導出した最適比率に設定することで、本実施の形態のインバータ200が、より滑らかな擬似正弦波を生成できる。

[0061] 図15(a)は、最適比率に設定した電源電圧E1と電源電圧E2とを用いて生成した擬似正弦波を示す。図15(b)は、第2の直流電源V2から負荷300に供給される電圧を示し、図15(c)は、第1の直流電源V1から負荷300に供給される電圧を示す。制御部20が、式4から導出されたタイミング x_1 、 x_2 、 x_3 で、第1のHブリッジ回路および第2のHブリッジ回路を制御して、負荷300に供給する電圧を切り換えることで、図15(a)に示す滑らかな擬似正弦波を生成することが可能となる。

[0062] 図16は、実施の形態1のインバータ200の実装回路を示す。第1の直流電源V1の電源電圧E1を74.5V、第2の直流電源V2の電源電圧E2を50Vに設定して、両者の最適比率を実現する。図1と比較すると、図

16において、第1-1スイッチS11はスイッチSW0、第1-2スイッチS12はスイッチSW2、第1共通スイッチS3はスイッチSW1、第2共通スイッチS4はスイッチSW3、第2-1スイッチS21はスイッチSW4、SW5、第2-2スイッチS22はスイッチSW6、SW7に、それぞれ対応する。なお、図1においては、左から右方向を順方向としていたが、説明の便宜上、図16においては、右から左を順方向としている。

[0063] 図17は、図16に示すインバータ200により四種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。階調レベル0はゼロ電圧、階調レベル1は電位差($E_1 - E_2$) (正)、階調レベル2は第2の直流電源V2の電圧 E_2 (正)、階調レベル3は第1の直流電源V1の電圧 E_1 (正)に、それぞれ対応する。制御部20は、図17に示すように、スイッチSW0~SW7をオンオフ制御する。

[0064] なお、各スイッチSW (パワーMOSFET) には、ソースドレイン間に寄生ダイオードが存在している。図17においては、階調レベル1を生成する際のスイッチSW7、階調レベル2を生成する際のスイッチSW4がオフされているが、これは寄生ダイオードを経由して電流が流れるためである。なお、これらのスイッチSWをオンしてもよいが、スイッチングロスを減らすためには、オフして電流が寄生ダイオードを流れるようにすることが好ましい。

[0065] (実施の形態2)

図18は、本発明の実施の形態2に係るインバータ200の回路構成を示す図である。インバータ200は、直流電源部100に含まれる複数の直流電源からの直流電力を交流電力に変換する。直流電源部100は、それぞれ電源電圧の異なる第1の直流電源V1、第2の直流電源V2および第3の直流電源V3とを含む。インバータ200は、複数のHブリッジ回路および制御部20を備える。制御部20は、それぞれの直流電源からの電源電圧と、2つの電源電圧の電位差を用いて、擬似正弦波を発生させる。実施の形態2に係るインバータ200には、三つのHブリッジ回路が設けられる。また、

実施の形態 2 では、第 1 の直流電源 V_1 の電源電圧 $E_1 >$ 第 2 の直流電源 V_2 の電源電圧 $E_2 >$ 第 3 の直流電源 V_3 の電源電圧 E_3 の関係に設計されているとする。

[0066] 第 1 の Hブリッジ回路および第 2 の Hブリッジ回路の構成は、実施の形態 1 と同様である。第 3 の Hブリッジ回路は、第 3 の直流電源 V_3 から負荷 300 に順方向電圧および逆方向電圧を供給するための回路であり、第 3-1 スイッチ S_{31} 、第 3-2 スイッチ S_{32} 、第 1 共通スイッチ S_3 および第 2 共通スイッチ S_4 を備える。第 3-1 スイッチ S_{31} および第 3-2 スイッチ S_{32} は、第 3 の直流電源 V_3 の高電位側と負荷 300 との間に並列に設けられる。第 1 共通スイッチ S_3 および第 2 共通スイッチ S_4 は、第 3 の直流電源 V_3 の低電位側と負荷 300 との間に並列に設けられる。

[0067] 第 3 の Hブリッジ回路に含まれる第 3-1 スイッチ S_{31} 、第 3-2 スイッチ S_{32} 、第 1 共通スイッチ S_3 および第 2 共通スイッチ S_4 の詳細な接続関係およびオンオフ動作は、第 1 の Hブリッジ回路に含まれる第 1-1 スイッチ S_{11} 、第 1-2 スイッチ S_{12} 、第 1 共通スイッチ S_3 および第 2 共通スイッチ S_4 と同様であるため、その説明を省略する。

[0068] 第 3-1 スイッチ S_{31} および第 3-2 スイッチ S_{32} も、それぞれパワー MOSFET または IGBT を採用することができる。また、第 3-1 スイッチ S_{31} および第 3-2 スイッチ S_{32} も、双方向に電流が流れる。したがって、第 3-1 スイッチ S_{31} および第 3-2 スイッチ S_{32} にも、双方向スイッチング素子を採用する。

[0069] 実施の形態 2 では、制御部 20 は、第 1 の Hブリッジ回路、第 2 の Hブリッジ回路および第 3 の Hブリッジ回路を制御することにより擬似正弦波を発生させる。より具体的には、第 1 の Hブリッジ回路、第 2 の Hブリッジ回路および第 3 の Hブリッジ回路を制御することにより、負荷 300 に供給される電圧を時分割に切り換える。この電圧の数が多いほど、滑らかな正弦波を生成することができる。

[0070] 三つの直流電源および三つの Hブリッジ回路を用いるインバータ 200 で

は、正負合わせて六種類の電圧（ E_1 、 E_2 、 E_3 、 $-E_3$ 、 $-E_2$ 、 $-E_1$ ）を生成することができる。負荷 300 に電圧を供給しない状態のゼロ電圧を加えると、七種類の電圧を生成することができる。実施の形態 2 では、直流電源および Hブリッジ回路を増やさずに、さらに別の六種類の電圧を生成する。したがって、合計十三種類の電圧を生成する。

[0071] 以下、別の六種類の電圧の生成方法について説明する。制御部 20 は、第 1 の Hブリッジ回路を形成する二本の高電位側経路および第 2 の Hブリッジ回路を形成する二本の高電位側経路を有効とし、ならびに第 1 の Hブリッジ回路を形成する二本の低電位側経路、第 2 の Hブリッジ回路を形成する二本の低電位側経路および第 3 の Hブリッジ回路のすべての経路を無効とすることにより、第 1 & 2 の Hブリッジ回路を形成する。すなわち、第 1 & 2 の Hブリッジ回路は、第 1 の Hブリッジ回路の高電位側の半分と、第 2 の Hブリッジ回路の高電位側の半分とを組み合わせた回路である。

[0072] 当該第 1 & 2 の Hブリッジ回路は、第 1 の直流電源 V_1 と第 2 の直流電源 V_2 との電位差を、負荷 300 に対して順方向および逆方向に供給する回路であり、第 1-1 スイッチ S_{11} 、第 1-2 スイッチ S_{12} 、第 2-1 スイッチ S_{21} および第 2-2 スイッチ S_{22} を含む。

[0073] また、制御部 20 は、第 1 の Hブリッジ回路を形成する二本の高電位側経路および第 3 の Hブリッジ回路を形成する二本の高電位側経路を有効とし、ならびに第 1 の Hブリッジ回路を形成する二本の低電位側経路、第 3 の Hブリッジ回路を形成する二本の低電位側経路および第 2 の Hブリッジ回路のすべての経路を無効とすることにより、第 1 & 3 の Hブリッジ回路を形成する。すなわち、第 1 & 3 の Hブリッジ回路は、第 1 の Hブリッジ回路の高電位側の半分と、第 3 の Hブリッジ回路の高電位側の半分とを組み合わせた回路である。

[0074] 当該第 1 & 3 の Hブリッジ回路は、第 1 の直流電源 V_1 と第 3 の直流電源 V_3 との電位差を、負荷 300 に対して順方向および逆方向に供給する回路であり、第 1-1 スイッチ S_{11} 、第 1-2 スイッチ S_{12} 、第 3-1 スイ

ッチS 3 1 および第3-2スイッチS 3 2を含む。

[0075] また、制御部20は、第2のHブリッジ回路を形成する二本の高電位側経路および第3のHブリッジ回路を形成する二本の高電位側経路を有効とし、ならびに第2のHブリッジ回路を形成する二本の低電位側経路、第3のHブリッジ回路を形成する二本の低電位側経路および第1のHブリッジ回路のすべての経路を無効とすることにより、第2&3のHブリッジ回路を形成する。すなわち、第2&3のHブリッジ回路は、第2のHブリッジ回路の高電位側の半分と、第3のHブリッジ回路の高電位側の半分とを組み合わせた回路である。

[0076] 当該第2&3のHブリッジ回路は、第2の直流電源V 2と第3の直流電源V 3との電位差を、負荷300に対して順方向および逆方向に供給する回路であり、第2-1スイッチS 2 1、第2-2スイッチS 2 2、第3-1スイッチS 3 1および第3-2スイッチS 3 2を含む。

[0077] 図19は、第1の直流電源V 1の電圧E 1、第2の直流電源V 2の電圧E 2、第3の直流電源V 3の電圧E 3、第1の直流電源V 1の電圧E 1と第2の直流電源V 2の電圧E 2との第1電位差($E 1 - E 2$)、第1の直流電源V 1の電圧E 1と第3の直流電源V 3の電圧E 3との第2電位差($E 1 - E 3$)、および第2の直流電源V 2の電圧E 2と第3の直流電源V 3の電圧E 3との第3電位差($E 2 - E 3$)の関係を示す図である。

[0078] 図19では、第1の直流電源V 1の電圧E 1と、第2の直流電源V 2の電圧E 2と、第3の直流電源V 3の電圧E 3との比を、7 : 5 : 4に設定する例を描いている。その場合、第1電位差($E 1 - E 2$)と、第2電位差($E 1 - E 3$)と、第3電位差($E 2 - E 3$)との比は、2 : 3 : 1となる。全体では、第1の直流電源V 1の電圧E 1と、第2の直流電源V 2の電圧E 2と、第3の直流電源V 3の電圧E 3と、第2電位差($E 1 - E 3$)と、第1電位差($E 1 - E 2$)と、第3電位差($E 2 - E 3$)との比が7 : 5 : 4 : 3 : 2 : 1となる。

[0079] 図20は、実施の形態2に係るインバータ200により生成される擬似正

弦波を示す図である。上述したように、実施の形態 2 では十三種類の電圧を生成することができる。制御部 20 は、ゼロ電圧、上記第 3 電位差 ($E_2 - E_3$) (正)、上記第 1 電位差 ($E_1 - E_2$) (正)、上記第 2 電位差 ($E_1 - E_3$) (正)、第 3 の直流電源 V_3 の電圧 E_3 (正)、第 2 の直流電源 V_2 の電圧 E_2 (正)、第 1 の直流電源 V_1 の電圧 E_1 (正)、第 2 の直流電源 V_2 の電圧 E_2 (正)、第 3 の直流電源 V_3 の電圧 E_3 (正)、上記第 2 電位差 ($E_1 - E_3$) (正)、上記第 1 電位差 ($E_1 - E_2$) (正)、上記第 3 電位差 ($E_2 - E_3$) (正)、ゼロ電圧、上記第 3 電位差 ($E_2 - E_3$) (負)、上記第 1 電位差 ($E_1 - E_2$) (負)、上記第 2 電位差 ($E_1 - E_3$) (負)、第 3 の直流電源 V_3 の電圧 E_3 (負)、第 2 の直流電源 V_2 の電圧 E_2 (負)、第 1 の直流電源 V_1 の電圧 E_1 (負)、第 2 の直流電源 V_2 の電圧 E_2 (負)、第 3 の直流電源 V_3 の電圧 E_3 (負)、上記第 2 電位差 ($E_1 - E_3$) (負)、上記第 1 電位差 ($E_1 - E_2$) (負)、上記第 3 電位差 ($E_2 - E_3$) (負)、ゼロ電圧の順番に、負荷 300 に供給する電圧を切り換えることにより、擬似正弦波を生成する。このように、階調数を増やすことにより、より滑らかな擬似正弦波を生成することができる。

[0080] 以上のように、制御部 20 は、第 1 の直流電源 V_1 からの電源電圧 E_1 と、第 2 の直流電源 V_2 からの電源電圧 E_2 と、第 3 の直流電源 V_3 からの電源電圧 E_3 と、電源電圧 E_1 と電源電圧 E_2 の第 1 電位差 ($E_1 - E_2$) と、電源電圧 E_1 と電源電圧 E_3 の第 2 電位差 ($E_1 - E_3$) と、電源電圧 E_2 と電源電圧 E_3 の第 3 電位差 ($E_2 - E_3$) とを用いて、十三種類の電圧を生成し、擬似正弦波を発生させる。

[0081] 図 21 は、実施の形態 2 に係るインバータ 200 により十三種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。階調レベル 0 は上記ゼロ電圧、階調レベル 1 は上記第 3 電位差 ($E_2 - E_3$) (正)、階調レベル 2 は上記第 1 電位差 ($E_1 - E_2$) (正)、階調レベル 3 は上記第 2 電位差 ($E_1 - E_3$) (正)、階調レベル 4 は第 3 の直流電源 V_3 の電圧 E_3 (正)、階調レベル 5 は第 2 の直流電源 V_2 の電圧 E_2 (正)、階調

レベル6は第1の直流電源V1の電圧E1（正）、階調レベルー1は上記第3電位差（E2－E3）（負）、階調レベルー2は上記第1電位差（E1－E2）（負）、階調レベルー3は上記第2電位差（E1－E3）（負）、階調レベルー4は第3の直流電源V3の電圧E3（負）、階調レベルー5は第2の直流電源V2の電圧E2（負）、階調レベルー6は第1の直流電源V1の電圧E1（負）に、それぞれ対応する。制御部20は、図21に示すように、第1－1スイッチS11、第1－2スイッチS12、第1共通スイッチS3、第2共通スイッチS4、第2－1スイッチS21、第2－2スイッチS22、第3－1スイッチS31および第3－2スイッチS32をオンオフ制御する。

[0082] 以上説明したように本発明の実施の形態2によれば、実施の形態1と比較し、より滑らかな正弦波を生成することができる。すなわち、実施の形態1に係るインバータ200に、第3の直流電源V3および第3のHブリッジ回路を追加することにより、実施の形態2に係るインバータ200は、実施の形態1に係るインバータ200に対して、階調数を六つ増やすことができる。

[0083] 上記の例では、各階調レベル間の差を一致または小さくすることで滑らかな擬似正弦波を生成するという方針のもとで、第1の直流電源V1の電源電圧E1と、第2の直流電源V2の電源電圧E2と、第3の直流電源V3の電源電圧E3との比を、7：5：4に設定した。実施の形態1に関連して、図13および図14を用いて、電源電圧間の比率を最適に設定する方法を説明したが、直流電源の数が増えた実施の形態2においても、同じく、この探索方法を利用できる。この探索方法を用いると、

$$\text{電源電圧 } E_1 : \text{電源電圧 } E_2 : \text{電源電圧 } E_3 = 3 : 2.56 : 1$$

の最適比率が導き出される。このとき、電源電圧の最適比率とともに、電圧を切り換えるタイミングも導出される。

[0084] 図22（a）は、最適比率に設定した電源電圧E1と電源電圧E2と電源電圧E3を用いて生成した擬似正弦波を示す。図22（b）は、第3の直流

電源V 3から負荷300に供給される電圧を示し、図22(c)は、第2の直流電源V 2から負荷300に供給される電圧を示し、図22(d)は、第1の直流電源V 1から負荷300に供給される電圧を示す。制御部20が、第1のHブリッジ回路、第2のHブリッジ回路および第3のHブリッジ回路を制御して、負荷300に供給する電圧を切り換えることで、図22(a)に示す滑らかな擬似正弦波を生成することが可能となる。

[0085] 図23は、実施の形態2のインバータ200の実装回路を示す。第1の直流電源V 1の電源電圧E 1を96V、第2の直流電源V 2の電源電圧E 2を82V、第3の直流電源V 3の電源電圧E 3を32Vに設定して、3つの電源電圧の最適比率を実現する。図18と比較すると、図23において、第1-1スイッチS 11はスイッチSW0、第1-2スイッチS 12はスイッチSW2、第1共通スイッチS 3はスイッチSW1、第2共通スイッチS 4はスイッチSW3、第2-1スイッチS 21はスイッチSW4、SW5、第2-2スイッチS 22はスイッチSW6、SW7、第3-1スイッチS 31はスイッチSW8、SW9、第3-2スイッチS 32はスイッチSWS10、SW11に、それぞれ対応する。

[0086] 図24は、図23に示すインバータ200により七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図である。階調レベル0はゼロ電圧、階調レベル1は電位差(E 1-E 2)(正)、階調レベル2は第3の直流電源V 3の電圧E 3(正)、階調レベル3は電位差(E 2-E 3)(正)、階調レベル4は電位差(E 1-E 3)(正)、階調レベル5は第2の直流電源V 2の電圧E 2(正)、階調レベル6は第1の直流電源V 1の電圧E 1(正)に、それぞれ対応する。3つの電源電圧が最適比率に設定されている場合、制御部20は、図24に示すように、スイッチSW0~SW7をオンオフ制御する。

[0087] このように制御部20は、交流出力の位相0から $\pi/2$ までの間、すなわち1/4周期において、出力電圧を、ゼロ電圧、電位差(E 1-E 2)、電圧E 3、電位差(E 2-E 3)、電位差(E 1-E 3)、電圧E 2、電圧E

1の順に変化させる。続いて制御部20は、交流出力の位相 $\pi/2$ から π までの間、出力電圧を、電圧E1、電圧E2、電位差(E1-E3)、電位差(E2-E3)、電圧E3、電位差(E1-E2)、ゼロ電圧に変化させる。続いて制御部20は、交流出力の位相 π から $(3/2)\pi$ までの間、出力電圧を、ゼロ電圧、電位差(E2-E1)、電圧(-E3)、電位差(E3-E2)、電位差(E3-E1)、電圧(-E2)、電圧(-E1)の順に変化させる。続いて制御部20は、交流出力の位相 $(3/2)\pi$ から 2π までの間、出力電圧を、電圧(-E1)、電圧(-E2)、電位差(E3-E1)、電位差(E3-E2)、電圧(-E3)、電位差(E2-E1)、ゼロ電圧に変化させる。このようにして制御部20は、擬似正弦波を発生させる。

[0088] 図25は、図23に示すインバータ200の出力波形の測定結果を示す。負荷300に出力される電圧は、負荷右側の出力電圧(OUTR)と負荷左側の出力電圧(OUTL)の差分電圧(OUTR-OUTL)となる。差分電圧波形は、擬似正弦波であるが、図示されるように、実施の形態2では、電源電圧E1、E2、E3の比率を最適比率に設定していることで、正弦波に近い出力となっていることが分かる。

[0089] 実施の形態2では、インバータ200で使用される直流電源の数およびHブリッジ回路の数を三つに設定する例を説明した。この点、直流電源の数およびHブリッジ回路の数を四つ以上設定することもできる。直流電源の数およびHブリッジ回路の数を四つ設定した場合、二十一種類の電圧を発生させることができる。

[0090] 以下、インバータ200で使用される直流電源の数およびHブリッジ回路の数と、階調数との関係を一般的に記載する。すなわち、 n (n は2以上の整数)個の直流電源が使用される場合、当該インバータ200は、 n 個のHブリッジ回路を備える。制御部20は、 n 個のHブリッジ回路により($n \times 2$)種類の電圧を発生させるとともに、 ${}_nC_2$ 個の別のHブリッジ回路を形成することにより(${}_nC_2 \times 2$)種類の電圧を発生させる。これら($n \times 2$)種類の

電圧および ($n C_2 \times 2$) 種類の電圧に、ゼロ電圧を加えると、($n \times 2 + n C_2 \times 2 + 1$) 種類の電圧を発生させることができる。 $n = 5$ の場合、31種類の電圧を発生させることができ、 $n = 6$ の場合、43種類の電圧を発生させることができる。

[0091] 図26は、実施の形態に係るインバータ200を搭載したパワーコンディショナ210を含む太陽光発電システム500のシステム構成図である。太陽光発電システム500は、太陽電池モジュール100a、接続箱100bおよびパワーコンディショナ210を備える。パワーコンディショナ210は直流電力を交流電力に変換する電力変換装置として機能する。

[0092] 太陽電池モジュール100aは、複数の太陽光パネルを含み、建物の屋根などに設置される。太陽電池モジュール100aは、太陽光を直流電力に変換して接続箱100bに出力する。

[0093] 接続箱100bは、太陽電池モジュール100aに含まれる複数の太陽光パネルからの配線をまとめる。接続箱100bは、実施の形態に係るインバータ200で使用される直流電源の数に応じた複数の直流電圧を、パワーコンディショナ210に供給する。複数の太陽光パネルから当該複数の直流電圧を直接取得できる場合、そのままパワーコンディショナ400に供給することができる。複数の太陽光パネルから当該複数の直流電圧のすべてを取得できない場合、昇圧回路を用いて直接取得できない直流電圧を生成する。

[0094] パワーコンディショナ210は、実施の形態に係るインバータ200、およびフィルタ205を備える。インバータ200は、接続箱100bから供給される複数の直流電圧を用いて、擬似正弦波を生成する。フィルタ205は、インバータ200により生成された擬似正弦波を平滑化する。

[0095] 上述したように、インバータ200で、より滑らかな正弦波を生成しようとする場合、インバータ200で使用される直流電源の数およびHブリッジ回路の数を増やす必要がある。ただし、インバータ200で滑らかな正弦波が生成されるほど、後段のフィルタ205の強度を低くすることができる。したがって、インバータ200の回路規模と、フィルタ205の回路規模と

は、トレードオフの関係となる。

[0096] パワーコンディショナ 210 により生成された交流電力は、負荷 300 に供給される。たとえば、家庭用の太陽光発電システム 500 では、分電盤を通じて、家庭内の電気機器に供給されるか、送電線網に供給される。

[0097] 以上説明したように、実施の形態に係るインバータ 200 を、太陽光発電システム 500 用のパワーコンディショナ 210 に適用することにより、エネルギー変換効率の高い太陽光発電システム 500 を構築することができる。

[0098] 以上、本発明をいくつかの実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0099] 上述した実施の形態では、階調数を増やすことにより擬似正弦波を滑らかにする手法を説明した。以下の説明では、階調数を増やすことなく擬似正弦波を滑らかにする手法を説明する。

[0100] 制御部 20 は、擬似正弦波を構成する少なくとも一つの階調を、その階調の電圧およびその隣りの階調の電圧をハイレベルおよびローレベルとする PWM (Pulse Width Modulation) 信号を発生させ、インバータ 200 を構成する各スイッチに供給する。

[0101] 図 27 (a)、(b) は、図 23 に示した実施の形態 2 のインバータ 200 の実装回路を用いて、擬似正弦波 (PWM 信号の使用なし) を生成した場合のシミュレーション結果を示す図である。図 27 (a) は時間軸データを示し、図 27 (b) は周波数軸データを示す。上述したように実施の形態 2 では、十三種類の階調レベルを用いて擬似正弦波を生成している。図 27 (b) に示すシミュレーションでは、信号に占める 39 次の高調波歪が 4.84% という結果になった。

[0102] 図 28 (a)、(b) は、図 23 に示した実施の形態 2 のインバータ 200 の実装回路を用いて、擬似正弦波 (PWM 信号の使用あり) を生成した場

合のシミュレーション結果を示す図である。図 28 (a) は時間軸データを示し、図 28 (b) は周波数軸データを示す。図 28 (b) に示すシミュレーションでは、信号に占める 39 次の高調波歪が 0.11% という結果になった。このように、同じ階調数であれば、各階調を PWM 信号で表現したほうが、擬似正弦波がより滑らかになることが分かる。

[0103] 図 29 は、図 23 に示した実施の形態 2 のインバータ 200 の実装回路を用いて、擬似正弦波 (PWM 信号の使用あり) を生成する場合に必要な PWM 波形データを説明するための図である。十三種類の階調レベルを用いて擬似正弦波を生成するには、六種類の PWM 波形データ (A-F) が必要がある。

[0104] 擬似正弦波の位相 0 から $\pi/2$ までの間、ゼロ電圧と六種類の PWM 波形データ (A-F) を、ゼロ電圧の使用の後、PWM 波形データ F から PWM 波形データ A の順に切り替えて使用する。位相 $\pi/2$ から π までの間、六種類の PWM 波形データ (A-F) の左右を反転させて、PWM 波形データ A' から PWM 波形データ F' の順に切り替えて使用する。

[0105] 位相 π から $(3/2)\pi$ までの間、六種類の PWM 波形データ (A-F) の上下を反転させて、PWM 波形データ F から PWM 波形データ A の順に切り替えて使用する。位相 $(3/2)\pi$ から 2π までの間、六種類の PWM 波形データ (A-F) の上下および左右を反転させて、PWM 波形データ A' から PWM 波形データ F' の順に切り替えて使用する。

[0106] 制御部 20 の外部または内部に図示しないテーブルが設けられ、当該テーブルには、擬似正弦波を構成する階調単位で、PWM 波形データが保持される。各階調の PWM 波形データは、既存の最適化アルゴリズムを用いて高周波歪が最も小さくなる波形に設計される。

なお、当該テーブルには、擬似正弦波の生成に必要な基本となる PWM 波形データのみが保持されてもよいし、擬似正弦波の生成に必要なすべての PWM 波形データが保持されてもよい。図 29 の例では、六種類の PWM 波形データ (A-F) のみが保持されてもよいし、二十四種類の PWM 波形データが

保持されてもよい。

- [0107] 制御部 20 は、当該テーブルに保持される PWM 波形データを使用して擬似正弦波を発生させるための PWM 信号を生成する。当該テーブルに基本となる PWM 波形データのみしか保持されていない場合、その PWM 波形データを上下および／または左右に反転して PWM 信号を生成する。
- [0108] 図 30 は、図 23 に示すインバータ 200 により七種類の階調レベルを生成する際の、スイッチのオンオフ状態を示す図に、印加電圧のレベルを追加した図である。1 階調と 2 階調間、2 階調と 3 階調間といったように、隣り合う階調の印加電圧間を往復することにより、PWM 信号を生成することができる。なお、以下の説明では上述した、電圧 E1 を高電圧 HV、電圧 E2 を中電圧 MV および電圧 E3 を低電圧 LV と表記する。
- [0109] 図 31 は、図 30 に示すスイッチングパターンを用いて、PWM 信号を生成した結果を示す図である。なお、グラフ内の「A」－「F」は、図 29 の PWM 波形データ（A－F）を生成するためのスイッチングパターンを示す。グラフ内の「／A」－「／F」は、「A」－「F」の正と負を反転させたパターンである。たとえば、「2 階調」では SW3、SW9 が図 30 では「○」、図 31 では「E」である。図 30 の「1 階調」では SW0、SW6 が「○」である。図 31 の「2 階調」ではこの SW0、SW6 が「／E」である。
- [0110] 図 31 の「2 階調」に注目すると、「E」の PWM パターンでハイレベルのときは SW3、SW9 がオンし、「E」の PWM パターンでローレベルのときは「／E」がハイレベルとなるので、SW0、SW6 がオンする。これにより、図 30 の「1 階調」と「2 階調」の往復動作が実現できる。
- [0111] つぎに、実施の形態 2 のインバータ 200 に供給する高電圧 HV、中電圧 MV および低電圧 LV の生成に適した電源システム 100c について説明する。
- [0112] 図 32 は、実施の形態 2 のインバータ 200 への電圧供給に適した電源システム 100c を説明するための図である。電源システム 100c には、直

流電源（たとえば、太陽電池またはリチウムイオン、ニッケル水素、鉛などの二次電池）から一種類の直流電圧が供給される。電源システム 100c は、この直流電圧をもとに高電圧 HV、中電圧 MV および低電圧 LV を生成する。電源システム 100c は、第 1 電源装置 101（HV 電源装置ともいう）、第 2 電源装置 102（MV 電源装置ともいう）および第 3 電源装置 103（LV 電源装置ともいう）の三つの電源装置を備える。

[0113] 第 1 電源装置 101、第 2 電源装置 102 および第 3 電源装置 103 はそれぞれ、高電圧 HV、中電圧 MV、低電圧 LV を生成し、インバータ 200 に供給する。以下、高電圧 HV、中電圧 MV および低電圧 LV をそれぞれ 48 V、41 V および 16 V に設定する例で説明する。

[0114] 第 1 電源装置 101 および第 2 電源装置 102 は、昇圧型 DC-DC コンバータ（昇圧チョッパともいう）を含む、一般的な電源装置で構成される。第 3 電源装置 103 の構成については後述する。

[0115] 図 33 は、インバータ 200 により生成された擬似正弦波を示す図である。上述したように本設定例では、高電圧 HV : 中電圧 MV : 低電圧 LV = 48 V : 41 V : 16 V = 3 : 2.56 : 1 である。低電圧 LV に維持されるべきノードには、高電圧 HV および中電圧 MV の系統から電流が流れこむ（図 33 の斜線部参照）。すなわち、平均すれば流入電流 > 流出電流の関係になる。中電圧 MV に維持されるべきノードにも、高電圧 HV の系統から電流が流入するが、グラウンド GND 及び低電圧 LV に維持されるべきノードに電流を流出するため、一周期で平均すると流入電流 < 流出電流の関係になる。

[0116] 図 34 は、第 3 電源装置 103 の基本回路構成を示す図である。第 3 電源装置 103 は、比較器 CP1 および昇圧型 DC-DC コンバータ 10 を備える。比較器 CP1 は、中電圧 MV の系統から電流が流入するノードの電圧と、そのノードを低電圧 LV に維持するための参照電圧 V_{ref} とを比較する。

[0117] 図 34 の回路構成では、比較器 CP1 はオペアンプで構成され、その非反

転入力端子に上記ノードの電圧が印加され、その反転入力端子に参照電圧 V_{ref} が印加される。当該ノードの電圧が参照電圧 V_{ref} を超えるときハイレベル信号を出力し、超えないときローレベル信号を出力する。

[0118] 昇圧型DC-DCコンバータ10は、比較器CP1に入力されるノードの電圧を受け、当該電圧を中電圧MVより高い電圧に昇圧し、中電圧MVの系統に印加する。昇圧型DC-DCコンバータ10は、比較器CP1による比較の結果、当該ノードの電圧が参照電圧 V_{ref} より高いとき昇圧機能を有効化し、当該ノードの電圧が参照電圧 V_{ref} 以下のとき昇圧機能を無効化する。図34の回路構成では、比較器CP1からハイレベル信号が入力されると、昇圧型DC-DCコンバータ10の昇圧機能が有効化し、ローレベル信号が入力されると、無効化される。

[0119] 昇圧型DC-DCコンバータ10により昇圧された電圧が、第2電源装置102の出力系統に印加されることにより、低電圧LVに維持されるべきノードに蓄積される電荷が中電圧MVの系統に戻される。そのためには、昇圧型DC-DCコンバータ10が中電圧MV（本設定例41V）を超える電圧まで昇圧し、昇圧型DC-DCコンバータ10から第2電源装置102の出力系統に電流を流す必要がある。

[0120] 図35は、第3電源装置103の具体的な回路構成例を示す図である。第3電源装置103は、比較器CP1、可変抵抗器VR、昇圧型DC-DCコンバータ10、パルス発生器11、ANDゲート12およびフォトプラ13を含む。

[0121] 比較器CP1の反転入力端子に印加される参照電圧 V_{ref} は、図35に示す回路構成の電源電圧（たとえば、5V）を図示しない抵抗分割により生成される。たとえば、2.5Vに設定される。低電圧LVは可変抵抗器VRにより抵抗分割されて、比較器CP1の非反転入力端子に印加される。可変抵抗器VRは、低電圧LVが理想値のとき参照電圧 V_{ref} と一致するように抵抗分割する。

[0122] パルス発生器11（たとえば、ファンクションジェネレータ）は、パルス

信号を生成する。ANDゲート12は、パルス発生器11により生成されるパルス信号と、比較器CP1から出力される比較結果信号（イネーブル信号として利用される）を受ける。

[0123] ANDゲート12は、比較器CP1の出力信号がハイレベルのとき、パルス発生器11の出力信号をそのまま出力し、比較器CP1の出力信号がローレベルのとき、ローレベルを出力する。ANDゲート12の出力信号は、フォトカプラ13を介して後述するスイッチング素子M1に入力される。

[0124] このように、ANDゲート12は、上記ノードの電圧（より厳密には可変抵抗器VRにより分割された低電圧VL）が参照電圧Vrefより高いとき、パルス信号をスイッチング素子M1に供給し、当該ノードの電圧が参照電圧Vref以下のときスイッチング素子M1にオフ信号（ローレベル）を供給する。

[0125] 昇圧型DC-DCコンバータ10は、インダクタL1、ダイオードD1、スイッチング素子M1、第1キャパシタC1および第2キャパシタC2を含む。インダクタL1とダイオードD1の直列回路は、電流が流入するノード（低電圧LVを維持するよう制御されている）に接続される入力端子と、電流を流出している中電圧MVの系統に接続される出力端子との間に設けられる。

[0126] スwitchング素子M1（図35では、パワーMOSFETで構成される）は、インダクタL1とダイオードD1の接続点と、所定の固定電位（図35では、グラウンド）との間に設けられる。スイッチング素子M1（図35では、パワーMOSFETのゲート端子）にパルス信号が入力されると、昇圧型DC-DCコンバータ10は昇圧動作を開始し、オフ信号が入力されると停止する。

[0127] 第1キャパシタC1は、昇圧型DC-DCコンバータ10の入力端子と当該固定電位との設けられ、当該入力端子の電圧を平滑化する。第2キャパシタC2は、昇圧型DC-DCコンバータ10の出力端子と当該固定電位との設けられ、当該出力端子の電圧を平滑化する。

- [0128] 以上説明しように第3電源装置103は、昇圧型DC-DCコンバータの入力側を利用して電流が流入するノードの電圧を一定に保ちつつ、その昇圧機能を利用して余分な電荷を流出元に還流させて、無駄な消費電力の発生を抑制することができる。
- [0129] すなわち、当該ノードへの電荷の流入により当該ノードの電位が上昇し、参照電位を上回ると比較器の出力が有意なレベル（上述した例ではハイレベル）に反転する。これにより、昇圧型DC-DCコンバータが起動する。すなわち、比較器の出力は昇圧型DC-DCコンバータのイネーブル信号となる。
- [0130] 昇圧型DC-DCコンバータの動作開始により、昇圧型DC-DCコンバータの出力電圧が上記流出元の電圧を超えると、当該流出元に電流が流れ、上記ノードの電位が低下する。そのノードの電位が比較器の参照電位を下回ると、昇圧型DC-DCコンバータの動作が停止する。したがって、当該ノードの電位を一定に保つことができる。また、当該ノードに余分に蓄積される電荷は、流出元に還元されるため、原理的には無駄な消費電力がまったく発生しないことになる。
- [0131] 図36は、図34に示した第3電源装置103の回路構成と比較すべき回路構成を示す図である。この比較例に係る第3電源装置103cも、電流が流入するノードの電位を一定に保つことができる。当該第3電源装置103cは、比較器CP1cおよびスイッチング素子M1cおよび抵抗Rcを含む。
- [0132] 比較器CP1cに入力される電圧は、図36に示した回路構成と同じである。比較器CP1cの出力端子は、スイッチング素子M1c（図36では、パワーMOSFETのゲート端子）の制御端子に接続される。スイッチング素子M1cの入力端子（図36では、パワーMOSFETのドレイン端子）は上記ノードに接続され、その出力端子（図36では、パワーMOSFETのソース端子）は抵抗Rcを介して接地される。
- [0133] 当該ノードに余分な電荷が流入すると、スイッチング素子M1cがオンし

、当該電荷が抵抗 R_c に流れ、ジュール熱として放出される。このように、図 36 の回路構成と図 34 の回路構成を比較すると、前者が無駄なエネルギーを消費しており、後者が原理的にエネルギーロスが発生しないことが分かる。

[0134] また、上述した実施の形態 1、2 では、インバータ 200 に含まれるすべての Hブリッジの回路の低電位側の経路を共通化する例を説明したが、共通化しない回路構成も本発明に含まれる。また、すべての Hブリッジ回路の低電位側経路の一部を共通化し、残りを共通化しない回路構成も本発明に含まれる。

[0135] また、実施の形態に係るインバータ 200 を太陽光発電システム 500 用のパワーコンディショナ 210 に適用する例を説明したが、それに限定されることなく、瞬低保護装置、無停電電源装置 (Uninterruptible Power Supply : UPS)、その他の装置にも適用可能である。

符号の説明

[0136] 100 直流電源部、 200 インバータ、 V1 第1の直流電源、 V2 第2の直流電源、 V3 第3の直流電源、 S11 第1-1スイッチ、 S12 第1-2スイッチ、 S21 第2-1スイッチ、 S22 第2-2スイッチ、 S31 第3-1スイッチ、 S32 第3-2スイッチ、 S3 第1共通スイッチ、 S4 第2共通スイッチ、 20 制御部、 100a 太陽電池モジュール、 100b 接続箱、 205 フィルタ、 210 パワーコンディショナ、 300 負荷、 500 太陽光発電システム。

請求の範囲

- [請求項1] それぞれ電圧が異なる複数の直流電源からの直流電力を交流電力に変換するインバータであって、擬似正弦波を発生させる制御部を備え、
- 前記制御部は、それぞれの直流電源からの電源電圧と、2つの電源電圧の電位差を用いて、擬似正弦波を発生させることを特徴とするインバータ。
- [請求項2] 前記制御部は、第1直流電源からの電源電圧 E_1 と、第2直流電源からの電源電圧 E_2 ($E_1 > E_2$) と、電源電圧 E_1 と電源電圧 E_2 の電位差 ($E_1 - E_2$) とを用いて、擬似正弦波を発生させることを特徴とする請求項1に記載のインバータ。
- [請求項3] 前記制御部は、交流出力の1/4周期の間において、出力電圧を、電源電圧 E_1 と電源電圧 E_2 の電位差 ($E_1 - E_2$)、電源電圧 E_2 、電源電圧 E_1 の順に変化させて、擬似正弦波を発生させることを特徴とする請求項2に記載のインバータ。
- [請求項4] 前記制御部は、第1直流電源からの電源電圧 E_1 と、第2直流電源からの電源電圧 E_2 と、第3直流電源からの電源電圧 E_3 ($E_1 > E_2 > E_3$) と、電源電圧 E_1 と電源電圧 E_2 の電位差 ($E_1 - E_2$) と、電源電圧 E_1 と電源電圧 E_3 の電位差 ($E_1 - E_3$) と、電源電圧 E_2 と電源電圧 E_3 の電位差 ($E_2 - E_3$) とを用いて、擬似正弦波を発生させることを特徴とする請求項1に記載のインバータ。
- [請求項5] 前記制御部は、交流出力の1/4周期の間において、出力電圧を、電源電圧 E_1 と電源電圧 E_2 の電位差 ($E_1 - E_2$)、電源電圧 E_3 、電源電圧 E_2 と電源電圧 E_3 の電位差 ($E_2 - E_3$)、電源電圧 E_1 と電源電圧 E_3 の電位差 ($E_1 - E_3$)、電源電圧 E_2 、電源電圧 E_1 の順に変化させて、擬似正弦波を発生させることを特徴とする請求項4に記載のインバータ。
- [請求項6] 複数の直流電源ごとに設けられ、当該複数の直流電源のそれぞれが

ら負荷に順方向電圧および逆方向電圧を供給するための複数のHブリッジ回路とをさらに備え、

前記制御部は、前記複数のHブリッジ回路を制御することにより擬似正弦波を発生させるものであって、

前記制御部は、前記複数の直流電源のうち、第1直流電源と前記負荷を接続する第1のHブリッジ回路を形成する二本の低電位側経路を無効にし、かつ第1直流電源と異なる第2直流電源と前記負荷を接続する第2のHブリッジ回路を形成する二本の低電位側経路を無効にし、かつ前記第1のHブリッジ回路を形成する二本の高電位側経路と前記第2のHブリッジ回路を形成する二本の高電位側経路を有効にすることにより、前記複数のHブリッジ回路と異なる別のHブリッジ回路を形成することを特徴とする請求項1から5のいずれかに記載のインバータ。

[請求項7] 前記複数のHブリッジ回路を形成する二本の低電位側経路は、共通化されていることを特徴とする請求項6に記載のインバータ。

[請求項8] 前記第1直流電源の電源電圧が前記第2直流電源の電源電圧より高い場合、

前記別のHブリッジ回路を形成する二本の低電位側経路にそれぞれ挿入されるスイッチが、双方向スイッチング素子で構成されることを特徴とする請求項6または7に記載のインバータ。

[請求項9] n (n は2以上の整数)個の直流電源が使用される場合、当該インバータは、 n 個のHブリッジ回路を備え、

前記制御部は、前記 n 個のHブリッジ回路により $(n \times 2)$ 種類の電圧を発生させるとともに、 ${}_nC_2$ 個の別のHブリッジ回路を形成することにより $({}_nC_2 \times 2)$ 種類の電圧を発生させることを特徴とする請求項6から8のいずれかに記載のインバータ。

[請求項10] 前記制御部は、前記擬似正弦波を構成する少なくとも一つの階調を、その階調の電圧およびその隣りの階調の電圧をハイレベルおよびロ

ーレベルとするPWM (Pulse Width Modulation) 信号を発生させることを特徴とする請求項 1 から 9 のいずれかに記載のインバータ。

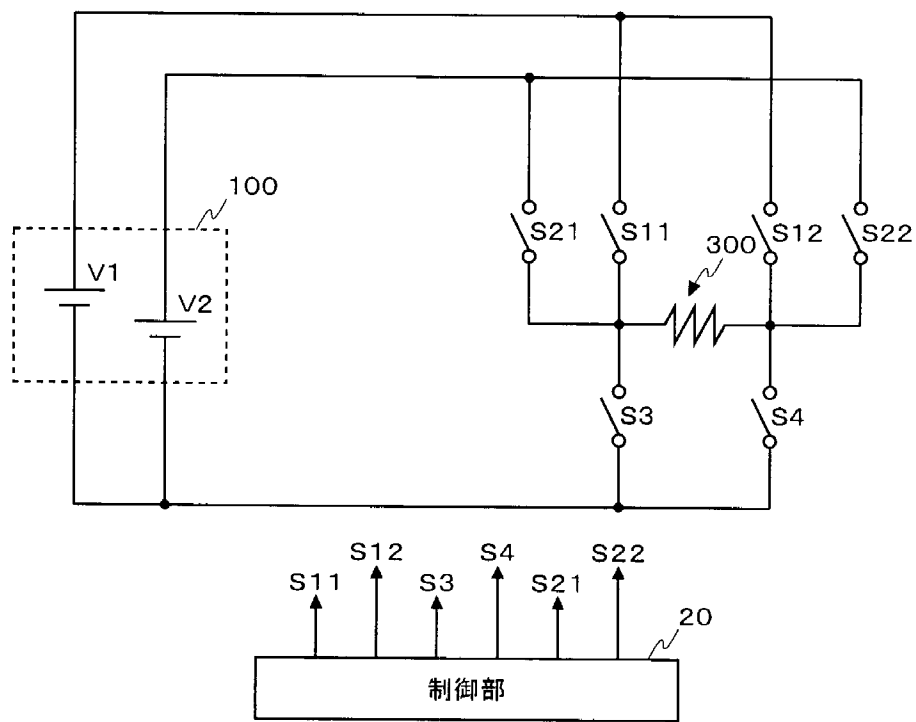
[請求項11] 前記擬似正弦波を構成する階調単位で、PWM波形データを保持するテーブルをさらに備え、

前記制御部は、前記テーブルに保持されるPWM波形データを用いて前記擬似正弦波を発生させるためのPWM信号を生成することを特徴とする請求項 10 に記載のインバータ。

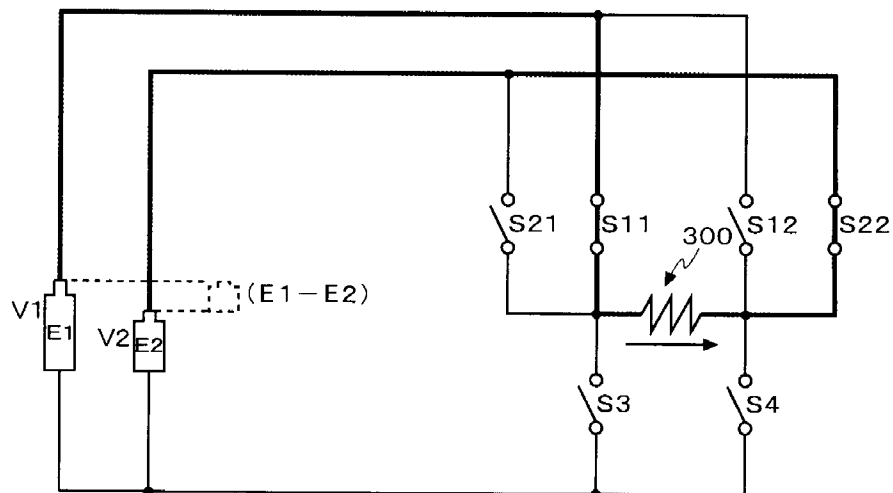
[請求項12] 請求項 1 から 11 のいずれかに記載のインバータを備えることを特徴とする電力変換装置。

[請求項13] さらに、前記インバータにより生成された擬似正弦波を平滑化するフィルタとを備えたことを特徴とする請求項 12 に記載の電力変換装置。

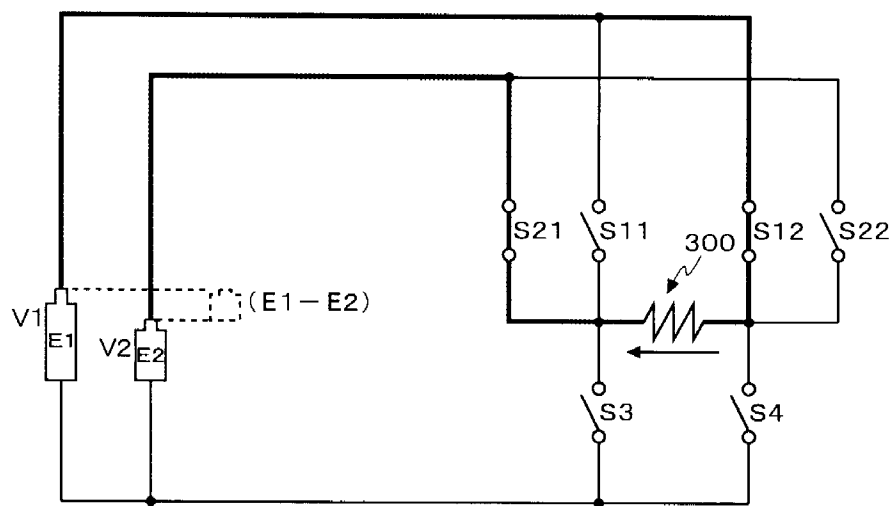
[図1]

200

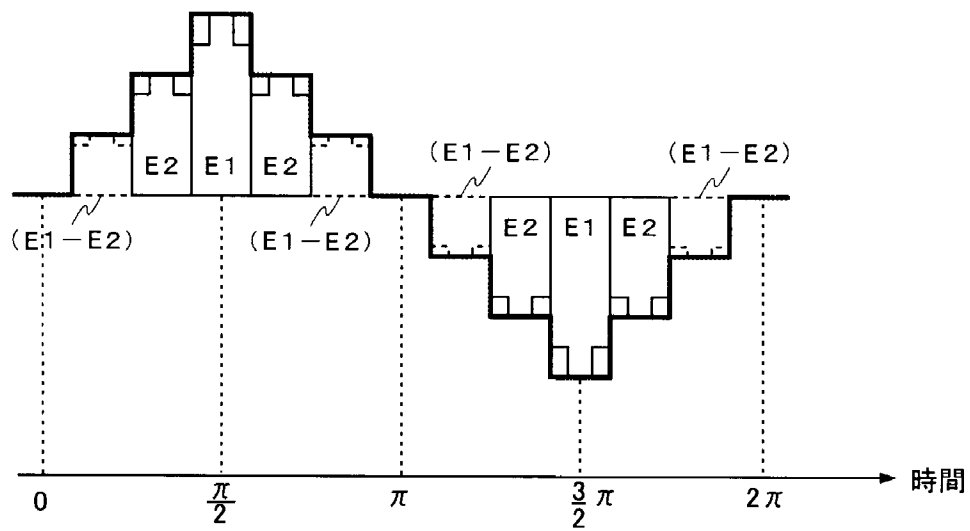
[図2]



[図3]



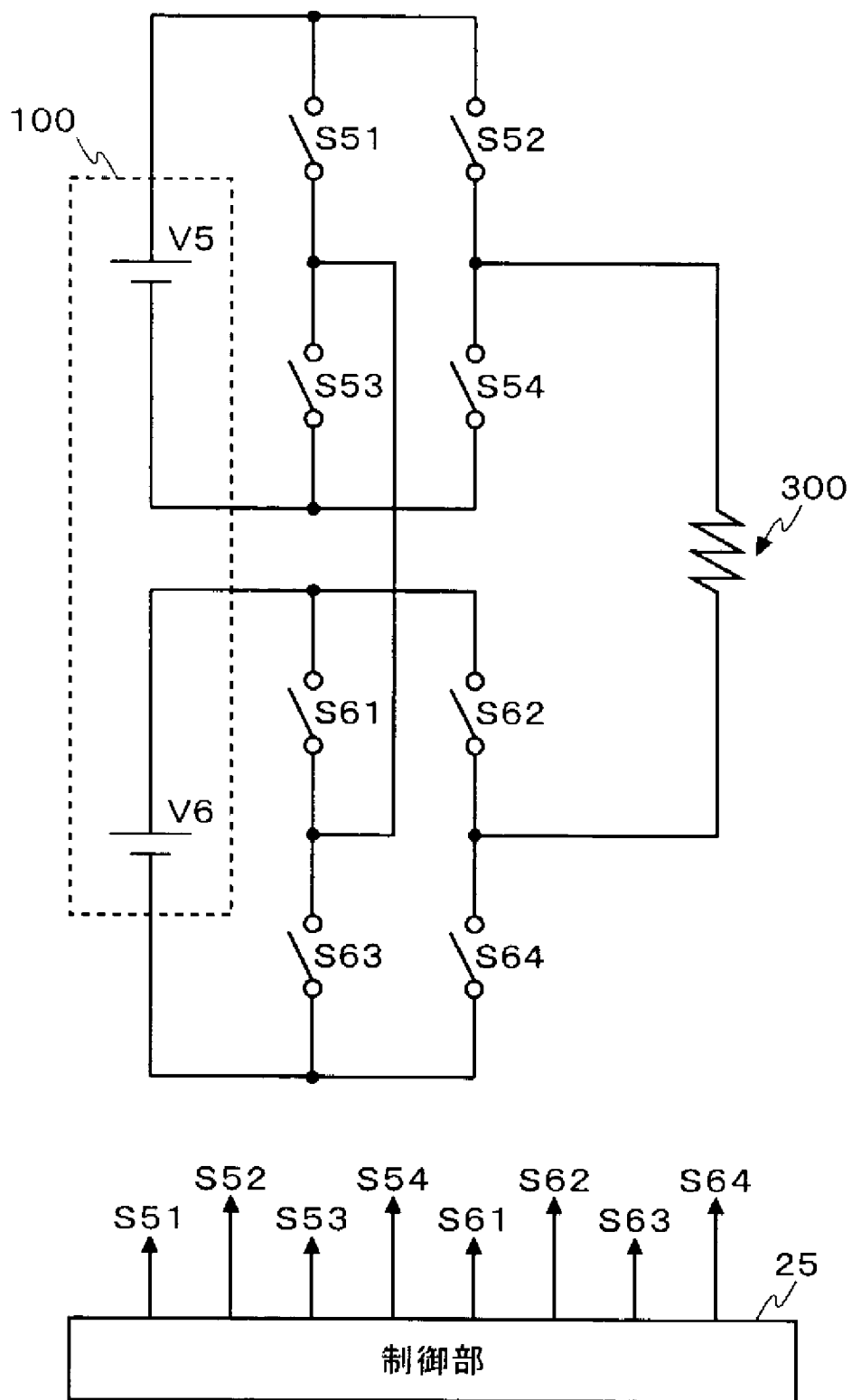
[図4]



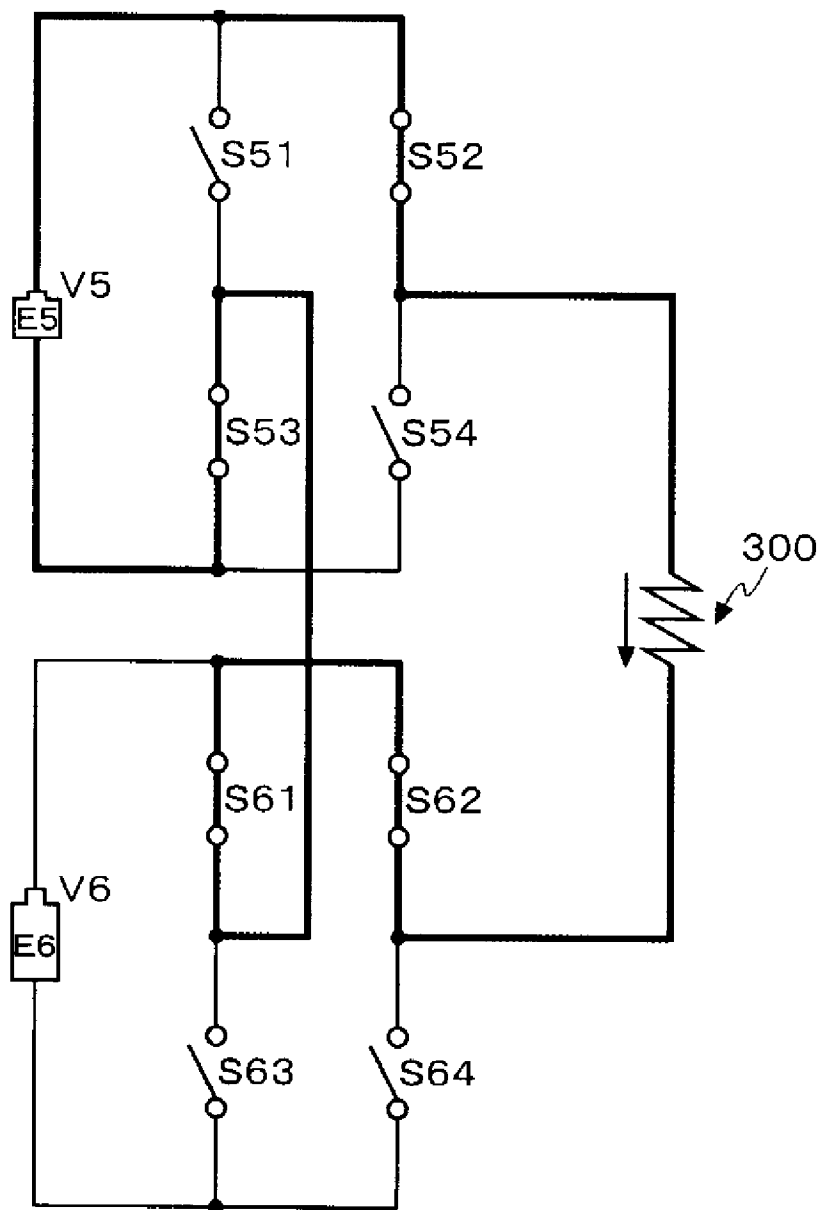
[図5]

階調レベル	S11	S12	S3	S4	S21	S22
0	OFF	OFF	ON	ON	OFF	OFF
1	ON	OFF	OFF	OFF	OFF	ON
2	OFF	OFF	OFF	ON	ON	OFF
3	ON	OFF	OFF	ON	OFF	OFF
−1	OFF	ON	OFF	OFF	ON	OFF
−2	OFF	OFF	ON	OFF	OFF	ON
−3	OFF	ON	ON	OFF	OFF	OFF

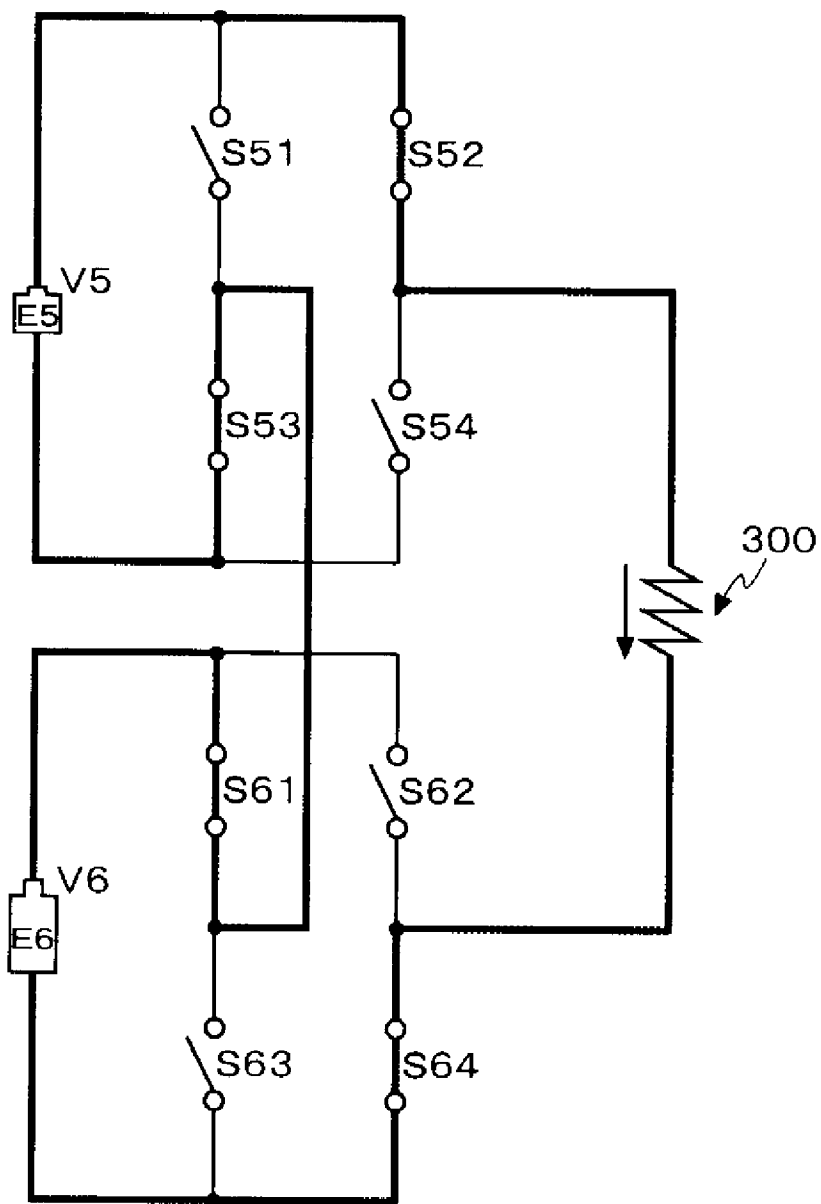
[図6]



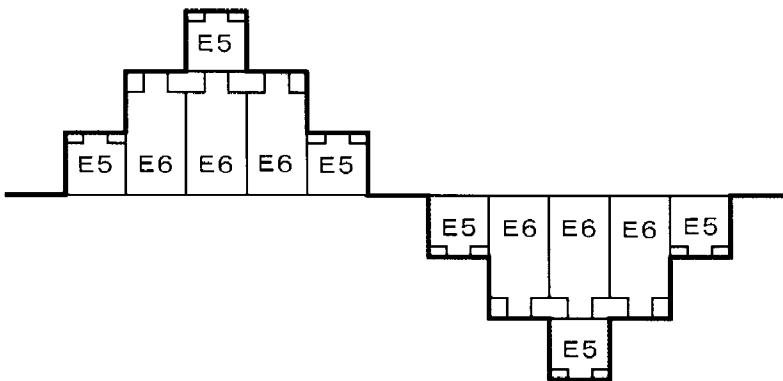
[図7]



[図8]



[図9]

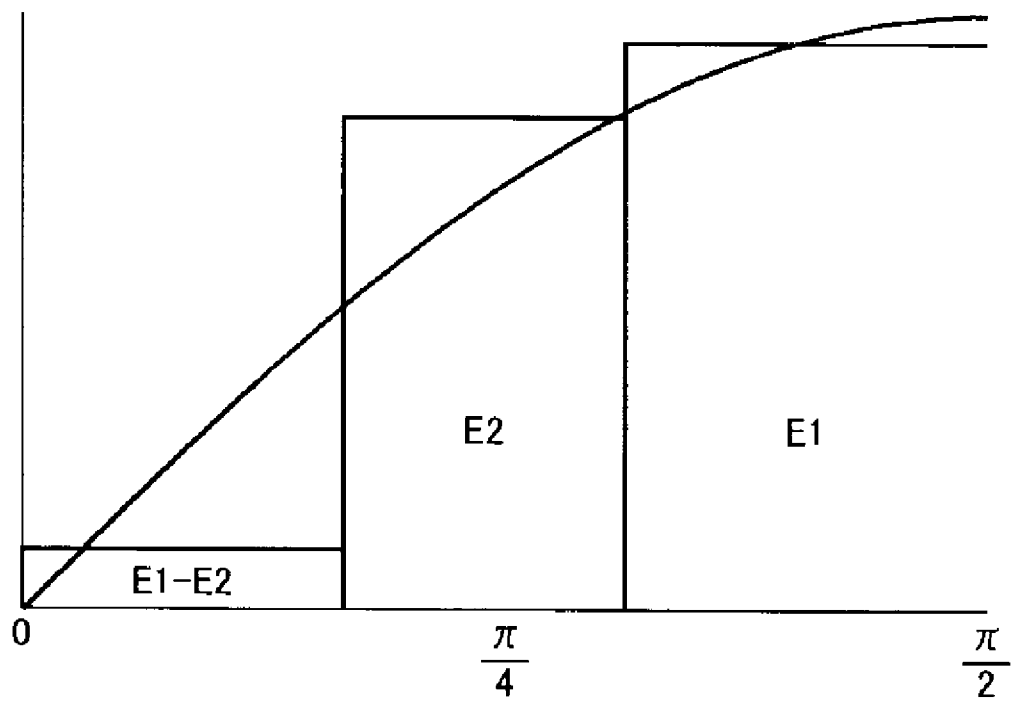


[図10]

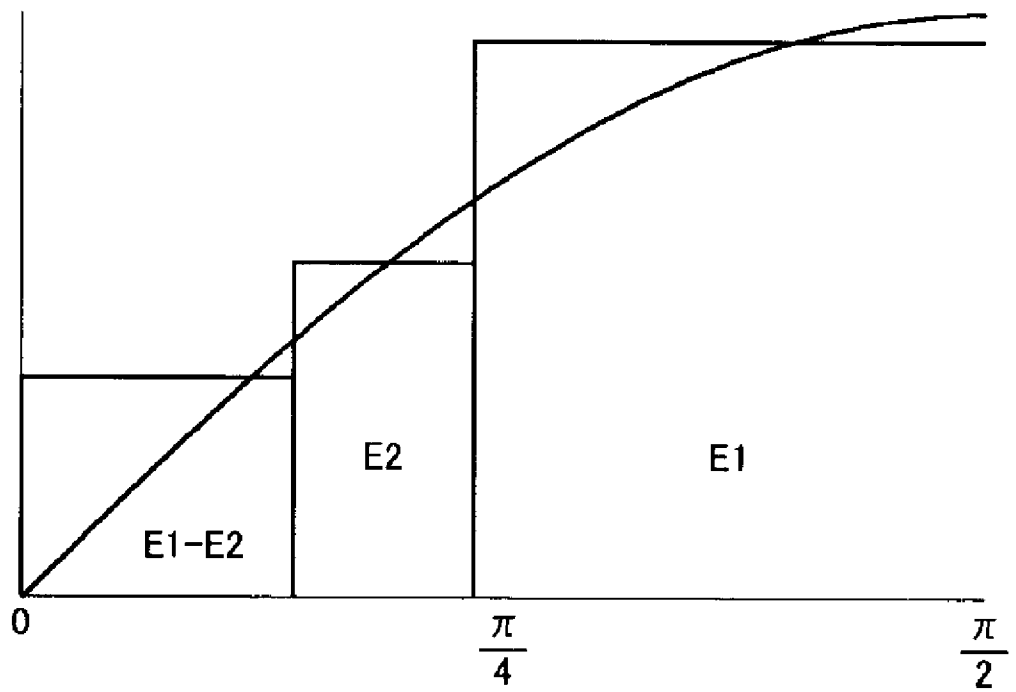
階調レベル	S51	S52	S53	S54	S61	S62	S63	S64
0	OFF	OFF	OFF	ON	OFF	OFF	OFF	ON
1	OFF	ON	ON	OFF	ON	ON	OFF	OFF
2	ON	ON	OFF	OFF	ON	OFF	OFF	ON
3	OFF	ON	ON	OFF	ON	OFF	OFF	ON
−1	OFF	ON	ON	OFF	ON	ON	OFF	OFF
−2	ON	ON	OFF	OFF	OFF	ON	ON	OFF
−3	ON	OFF	OFF	ON	OFF	ON	ON	OFF

[図11]

(a)

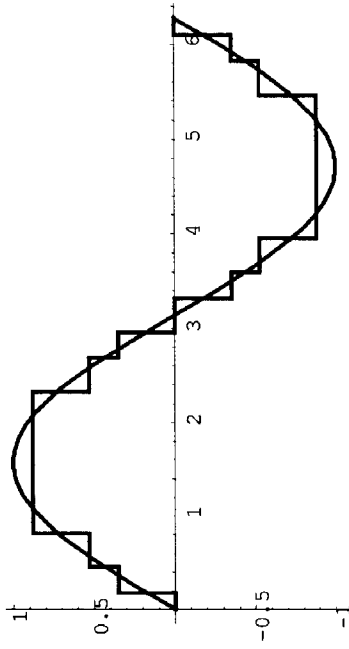


(b)

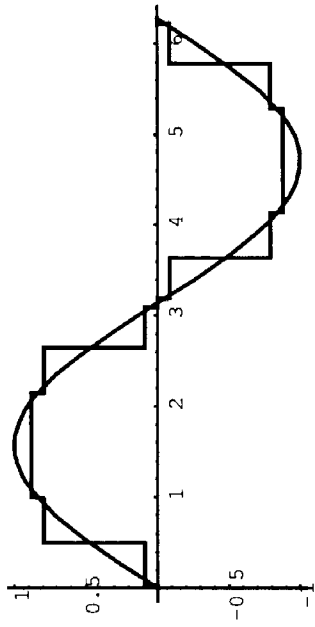


[図12]

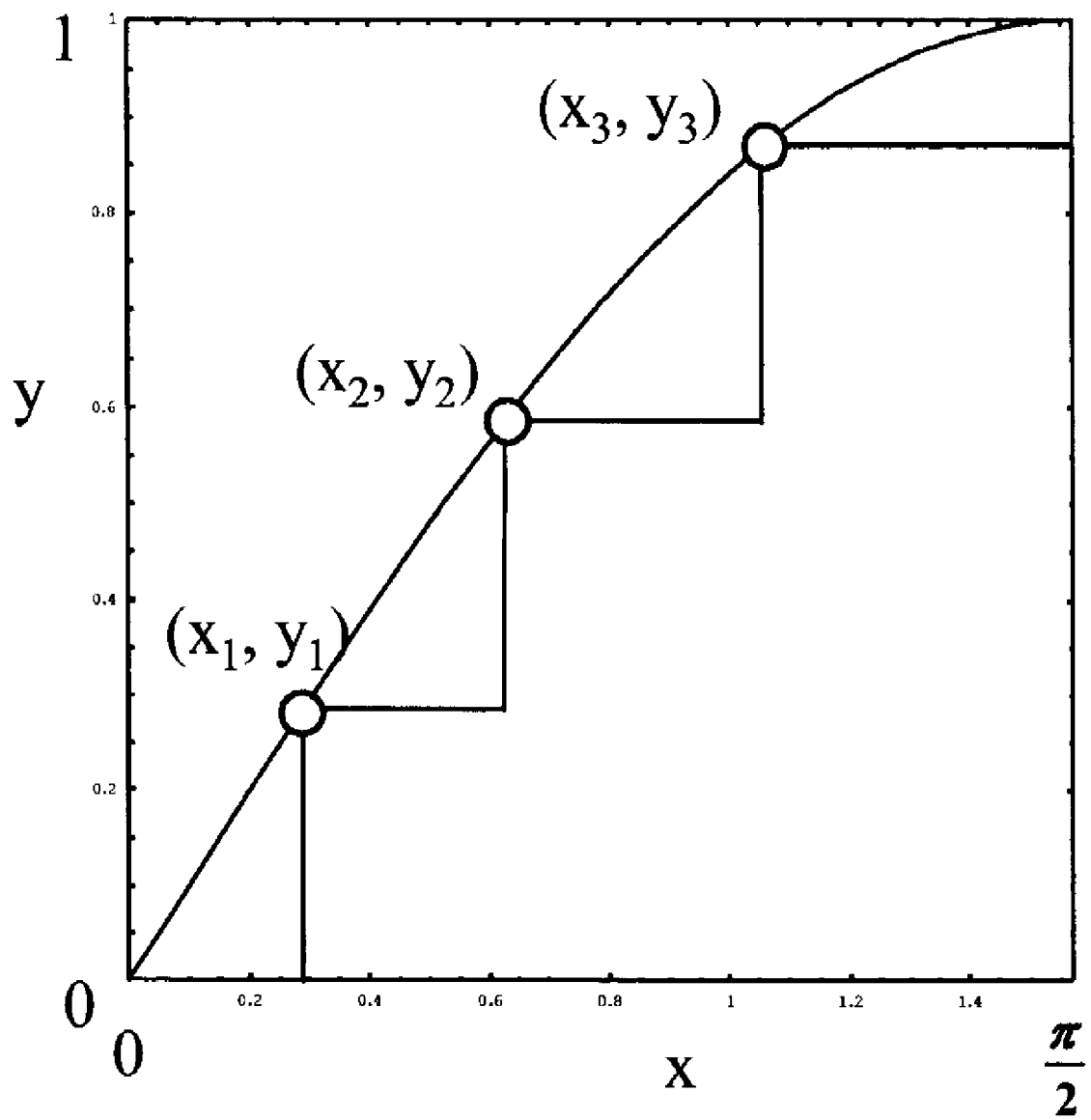
(b)



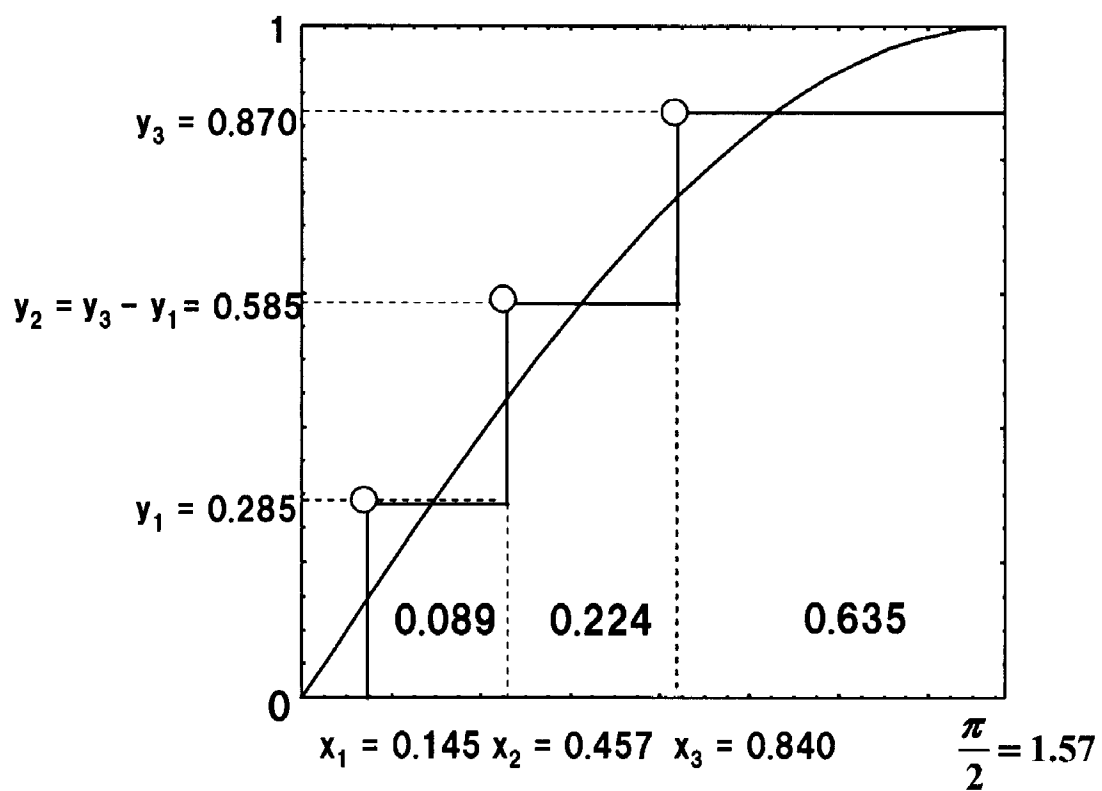
(a)



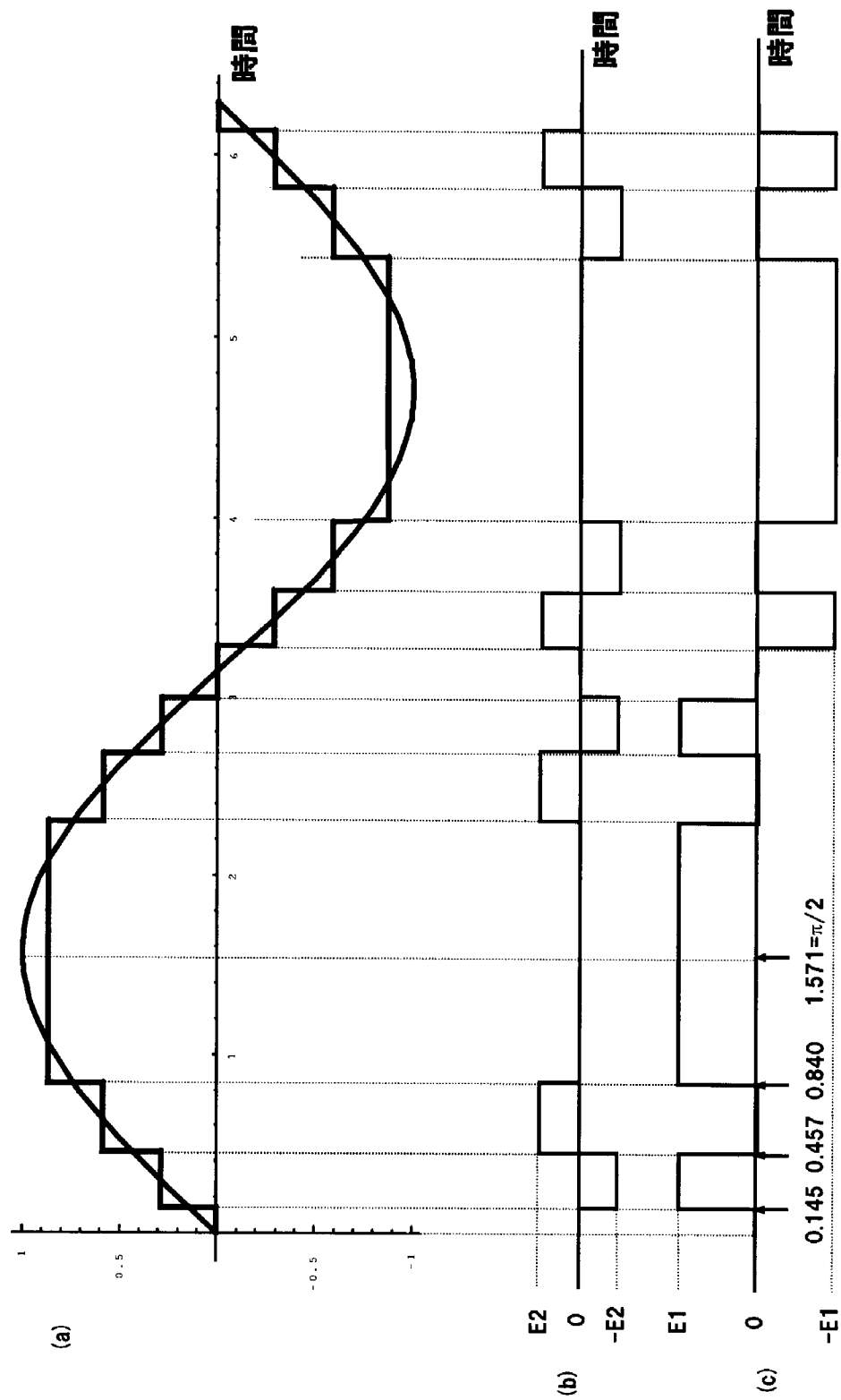
[図13]



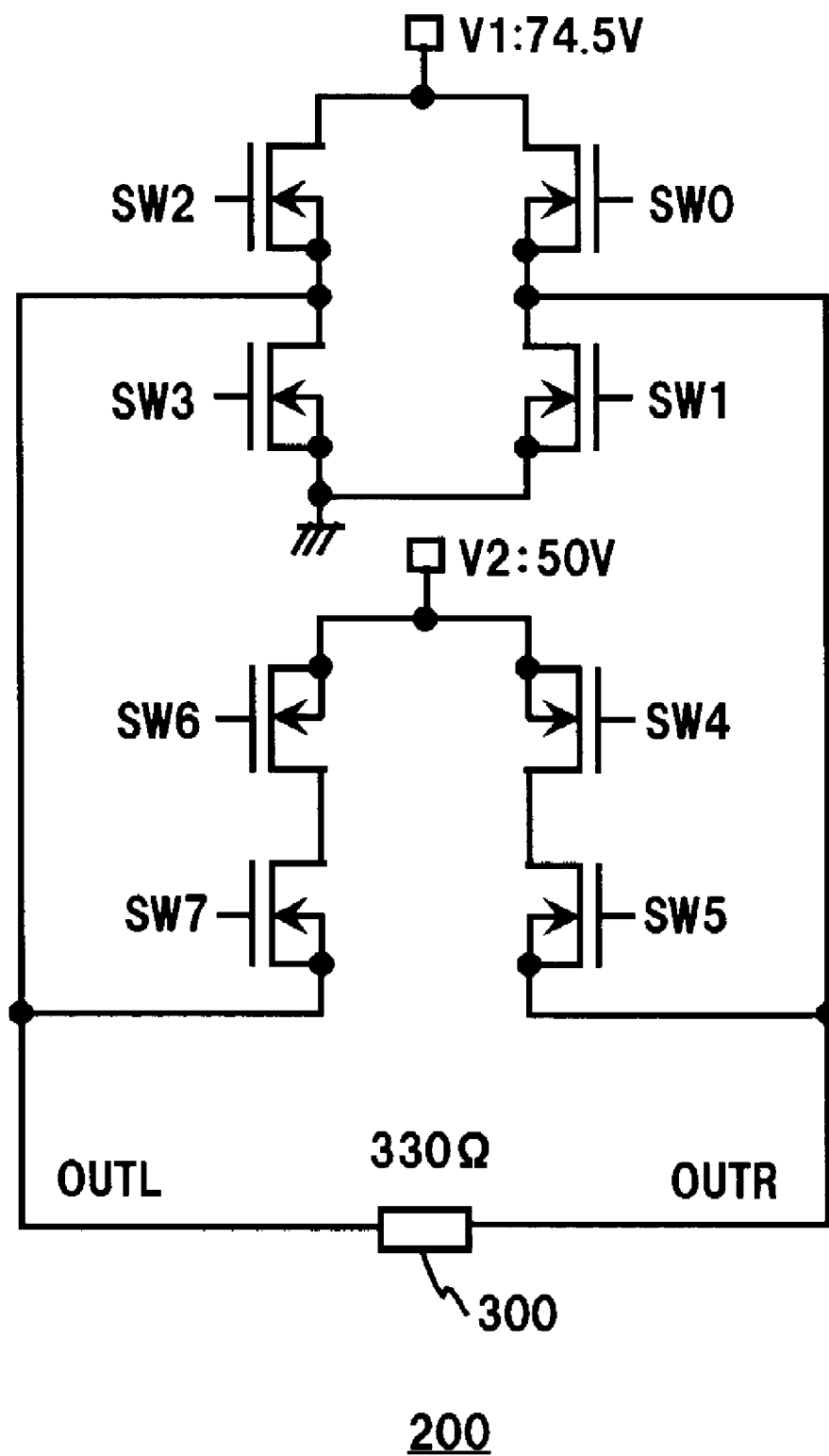
[図14]



[図15]



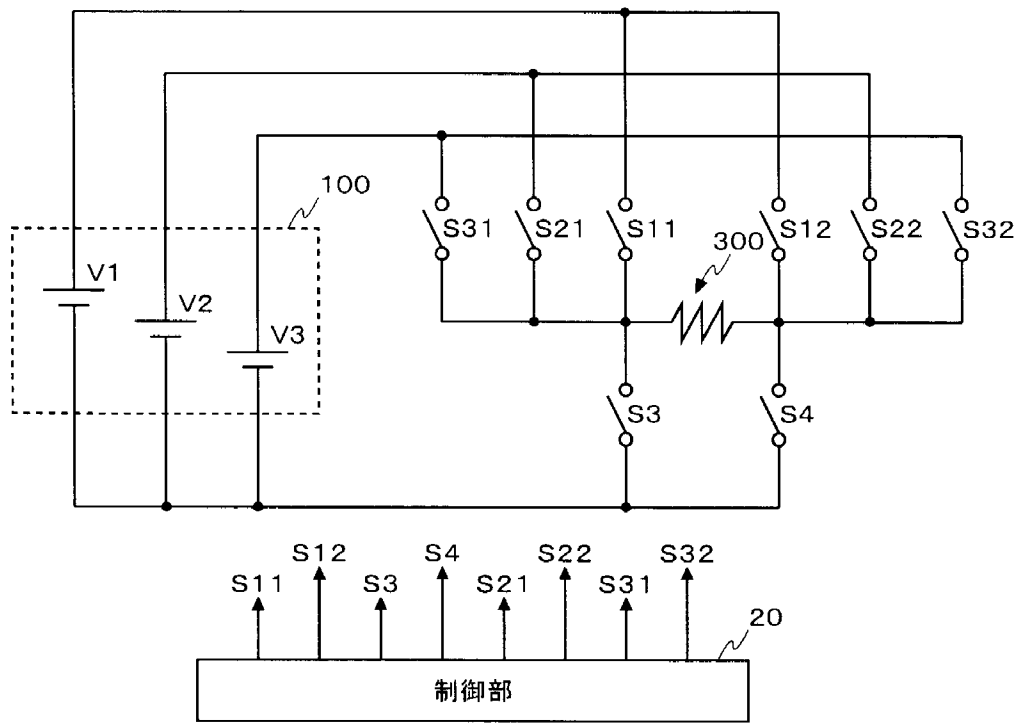
[図16]



[図17]

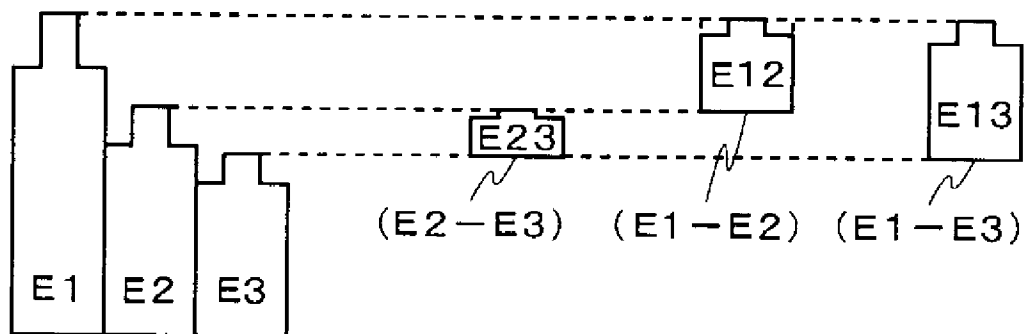
階調レベル	SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	印加電圧
0	OFF	ON	OFF	ON	OFF	OFF	OFF	OFF	0V
1	ON	OFF	OFF	OFF	OFF	OFF	ON	OFF	24.5V (= E1-E2)
2	OFF	OFF	OFF	ON	OFF	ON	OFF	OFF	50V (= E2)
3	ON	OFF	OFF	ON	OFF	OFF	OFF	OFF	74.5V (= E1)

[図18]

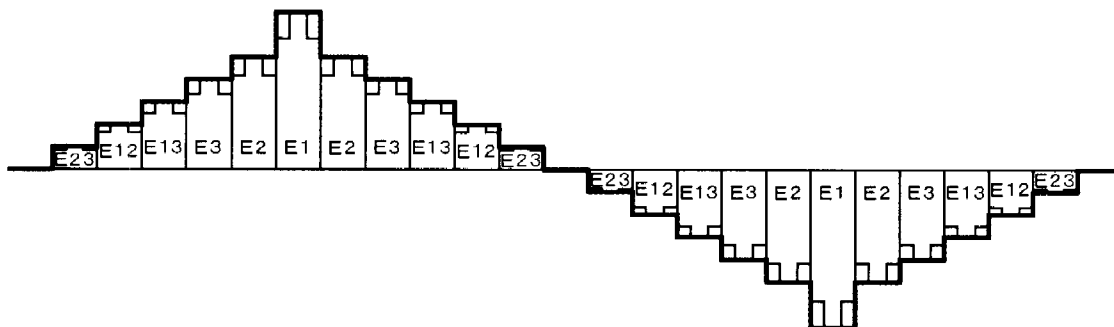


200

[図19]



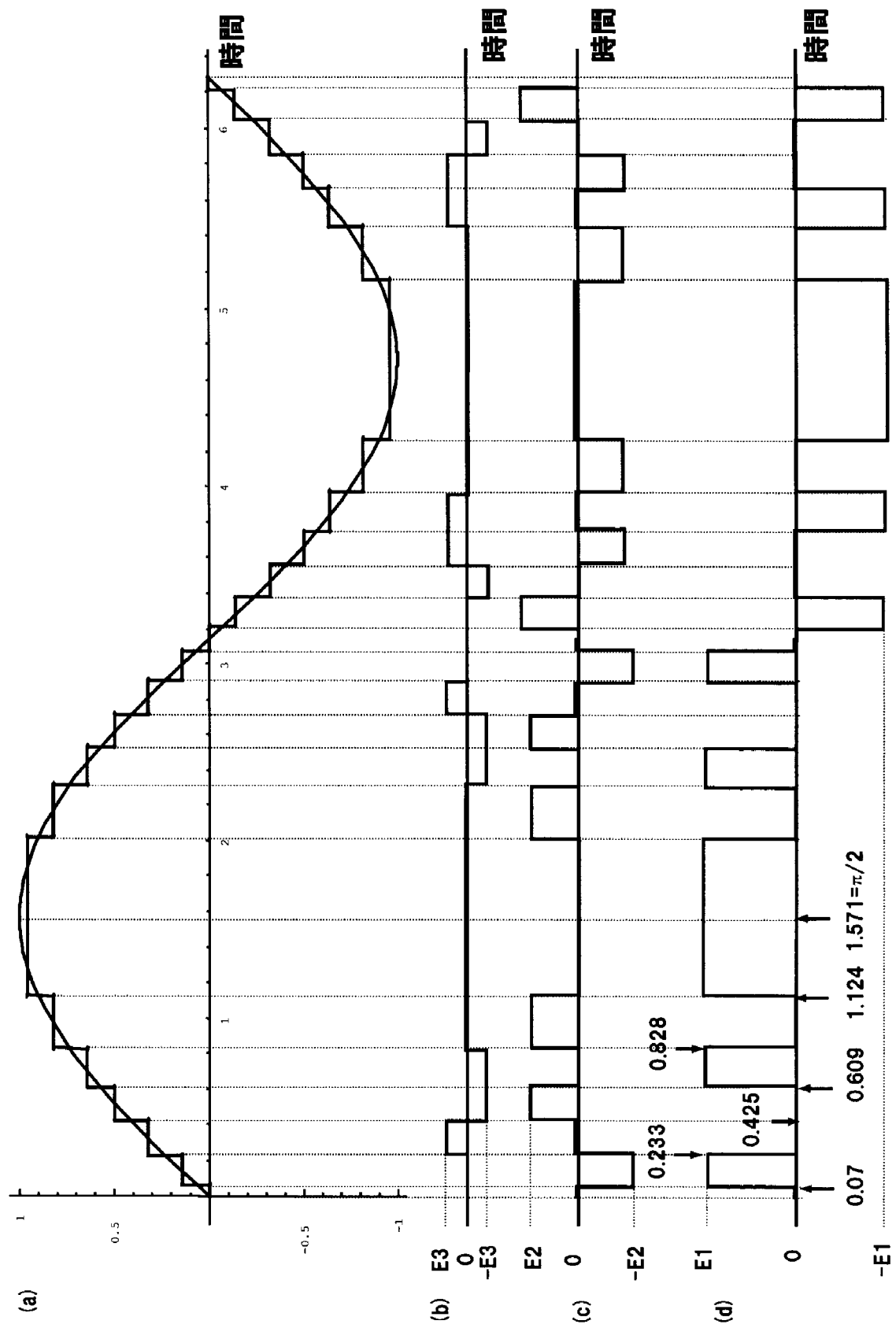
[図20]



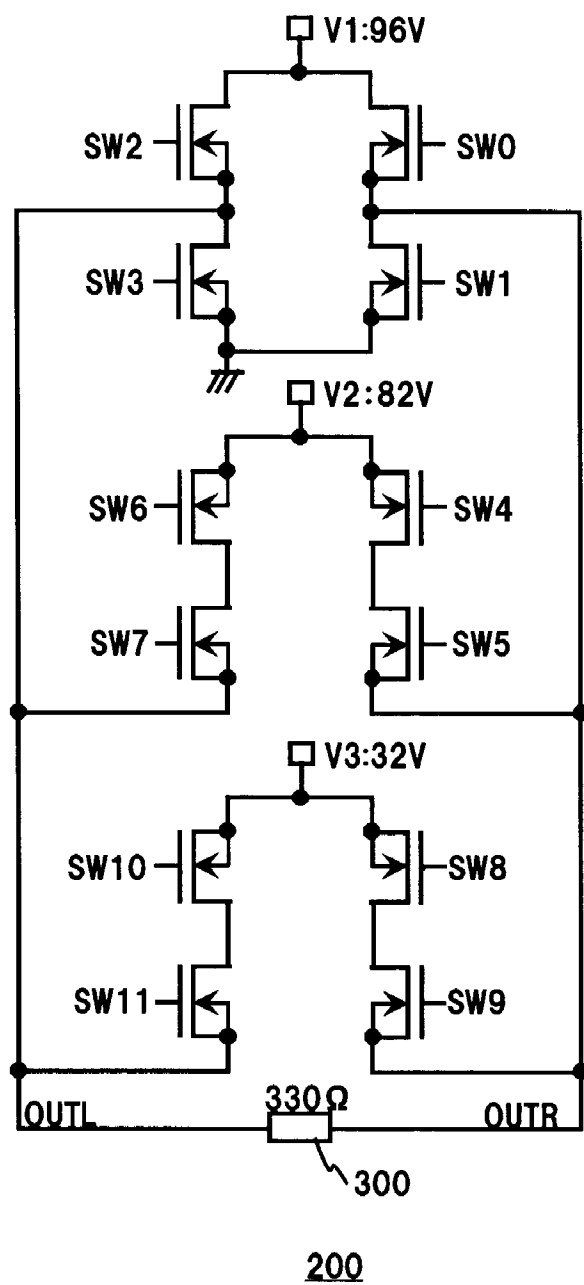
[図21]

階調レベル	S11	S12	S3	S4	S21	S22	S31	S32
0	OFF	OFF	ON	ON	OFF	OFF	OFF	OFF
1	OFF	OFF	OFF	OFF	ON	OFF	OFF	ON
2	ON	OFF	OFF	OFF	OFF	ON	OFF	OFF
3	ON	OFF	OFF	OFF	OFF	OFF	OFF	ON
4	OFF	OFF	OFF	ON	OFF	OFF	ON	OFF
5	OFF	OFF	OFF	ON	ON	OFF	OFF	OFF
6	ON	OFF	OFF	ON	OFF	OFF	OFF	OFF
-1	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF
-2	OFF	ON	OFF	OFF	ON	OFF	OFF	OFF
-3	OFF	ON	OFF	OFF	OFF	OFF	ON	OFF
-4	OFF	OFF	ON	OFF	OFF	OFF	OFF	ON
-5	OFF	OFF	ON	OFF	OFF	ON	OFF	OFF
-6	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF

[図22]

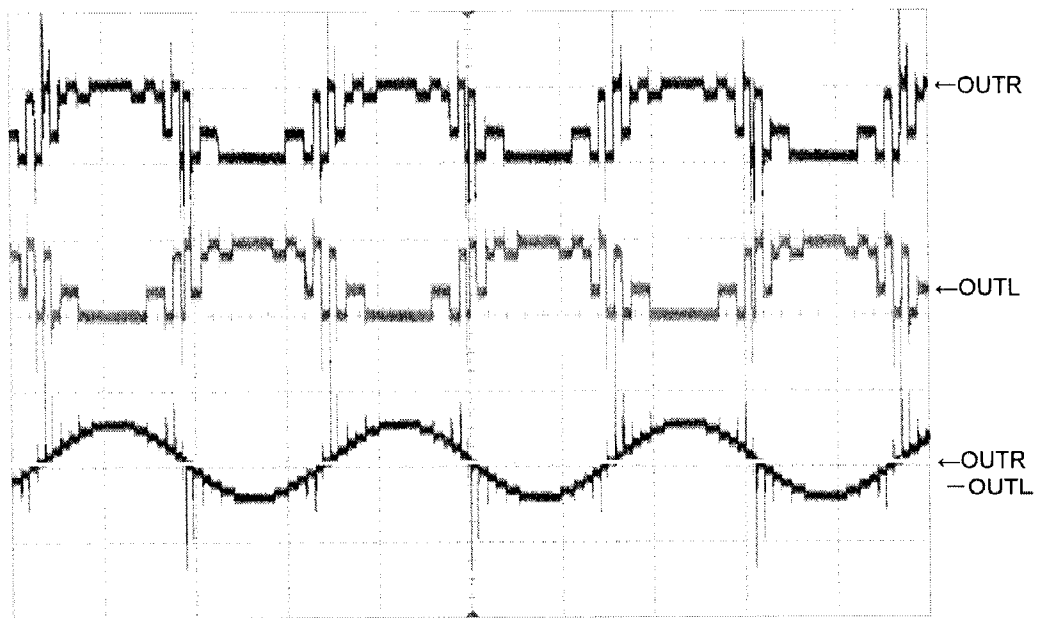


[図23]

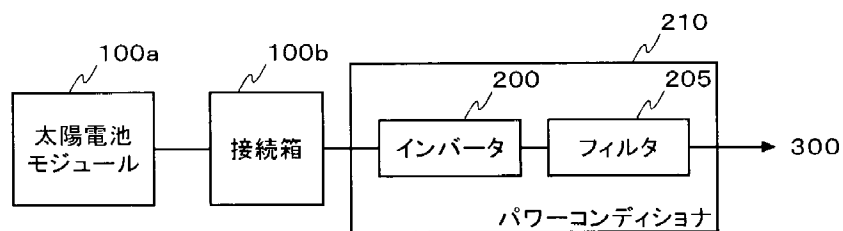


[illegible]

[図25]

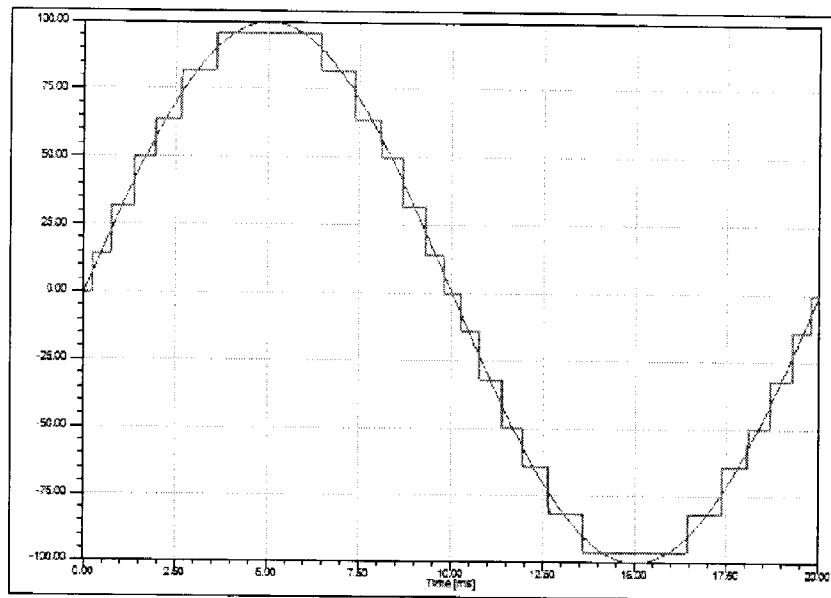


[図26]

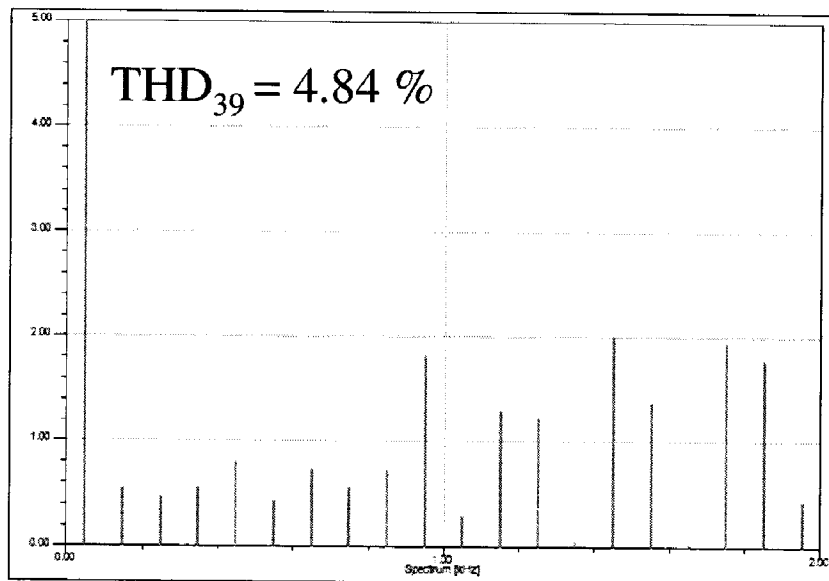
500

[図27]

(a)

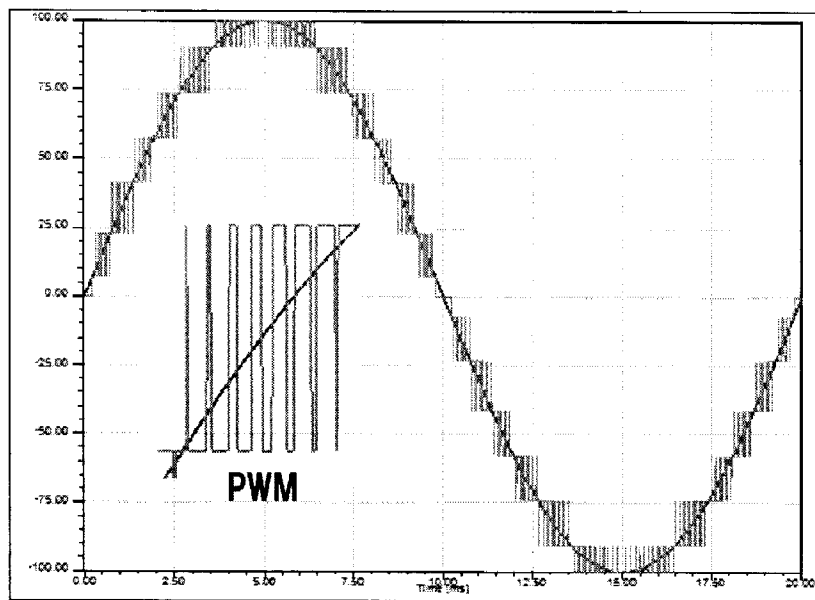


(b)

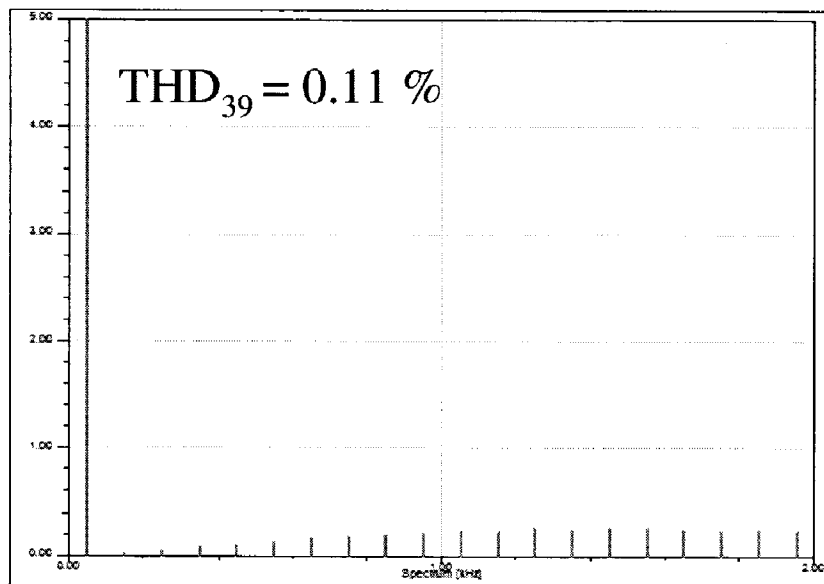


[図28]

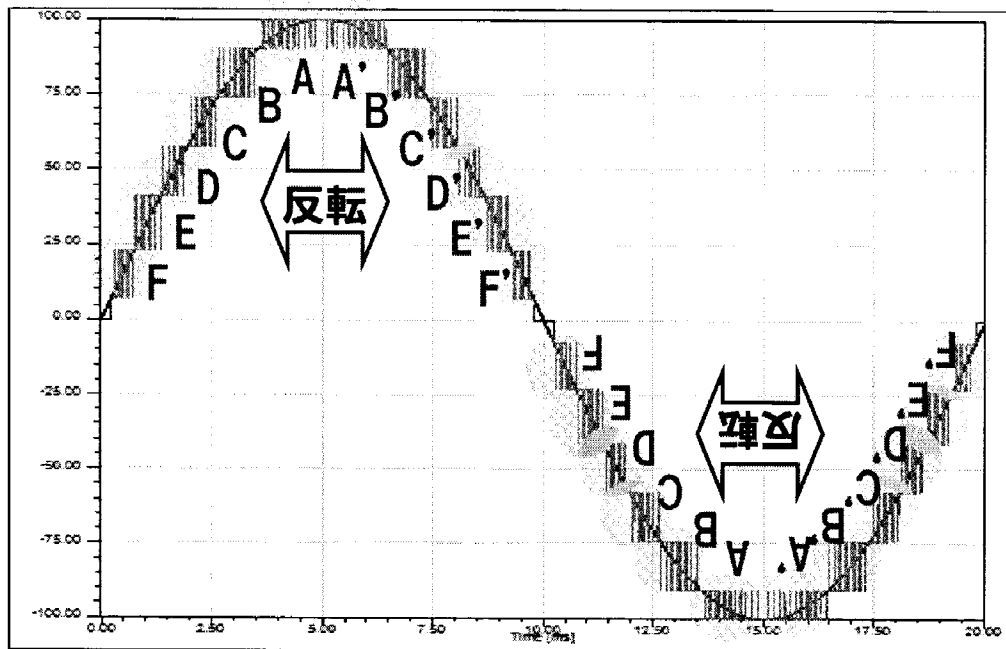
(a)



(b)



[図29]



[図30]

	0階調	1階調	2階調	3階調	4階調	5階調	6階調
SW0		○			○		○
SW1	○						
SW2							
SW3	○		○			○	○
SW4							
SW5				○		○	
SW6		○					
SW7							
SW8							
SW9			○				
SW10				○	○		
SW11							
印加電圧	0V	HV-MV =14V	LV =32V	MV-LV =50V	HV-LV =64V	MV =82V	HV =96V



往復

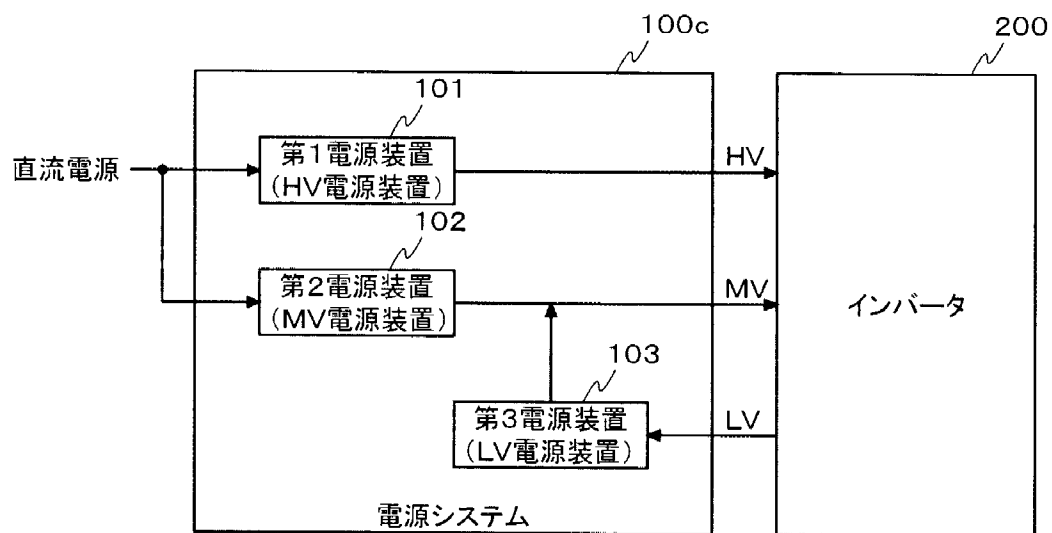
[図31]

	0階調	1階調	2階調	3階調	4階調	5階調	6階調
SW0		F	/E		C	/B	A
SW1	○	/F					
SW2							
SW3	○	/F	E	/D		B	○
SW4							
SW5				D	/C	B	/A
SW6		F	/E				
SW7							
SW8							
SW9			E	/D			
SW10				D	○	/B	
SW11							
波形		F	E	D	C	B	A

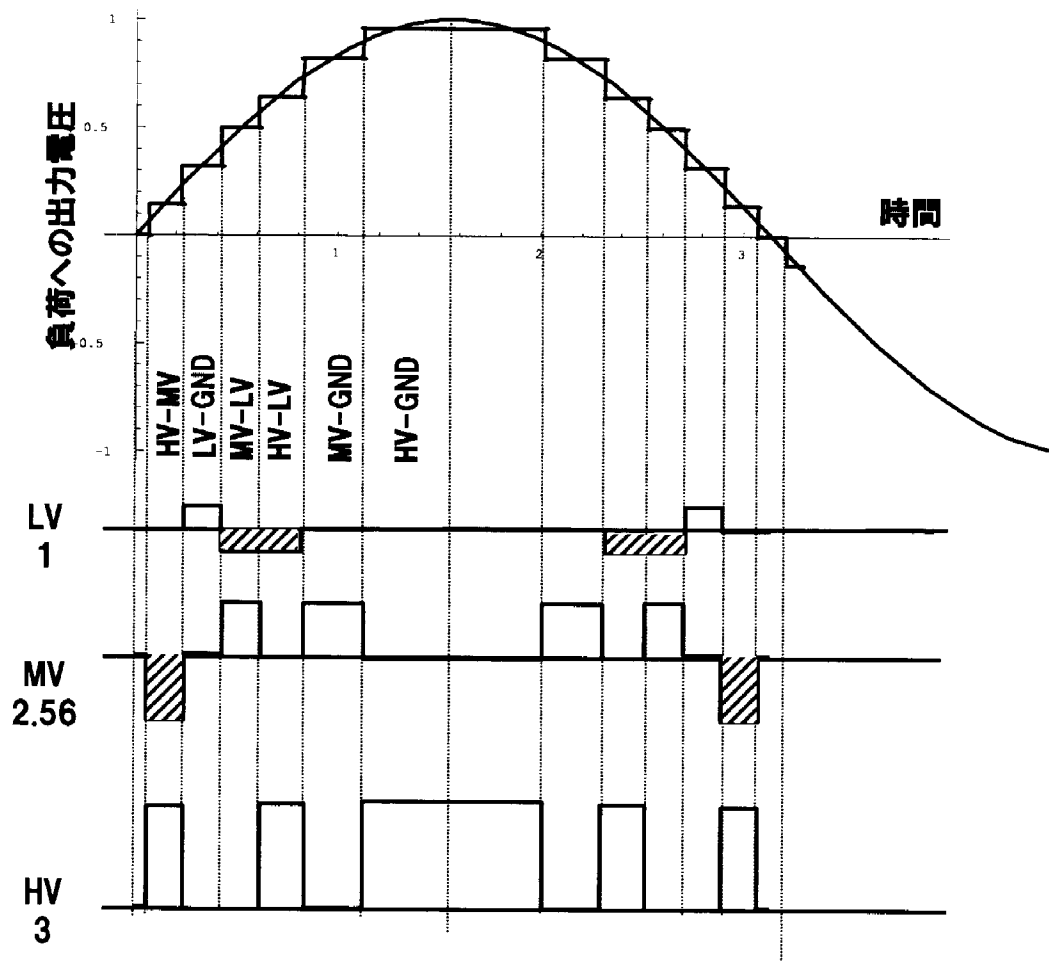


PWM

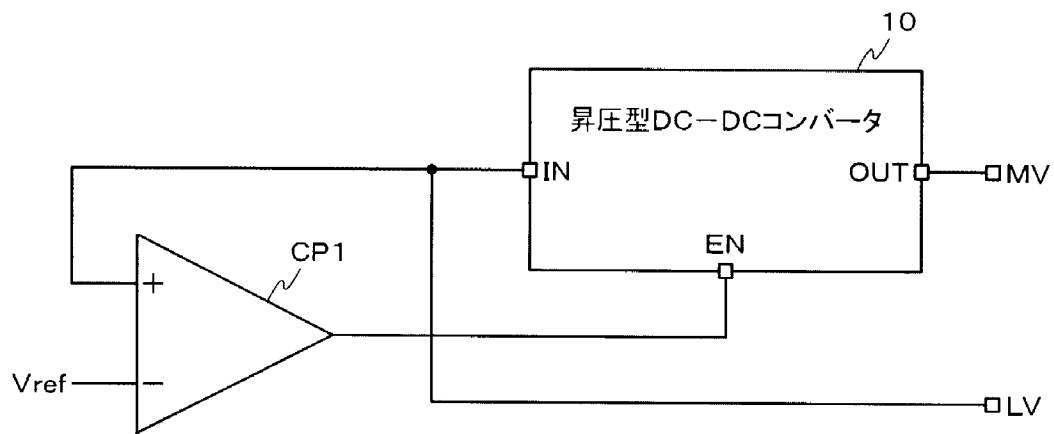
[図32]



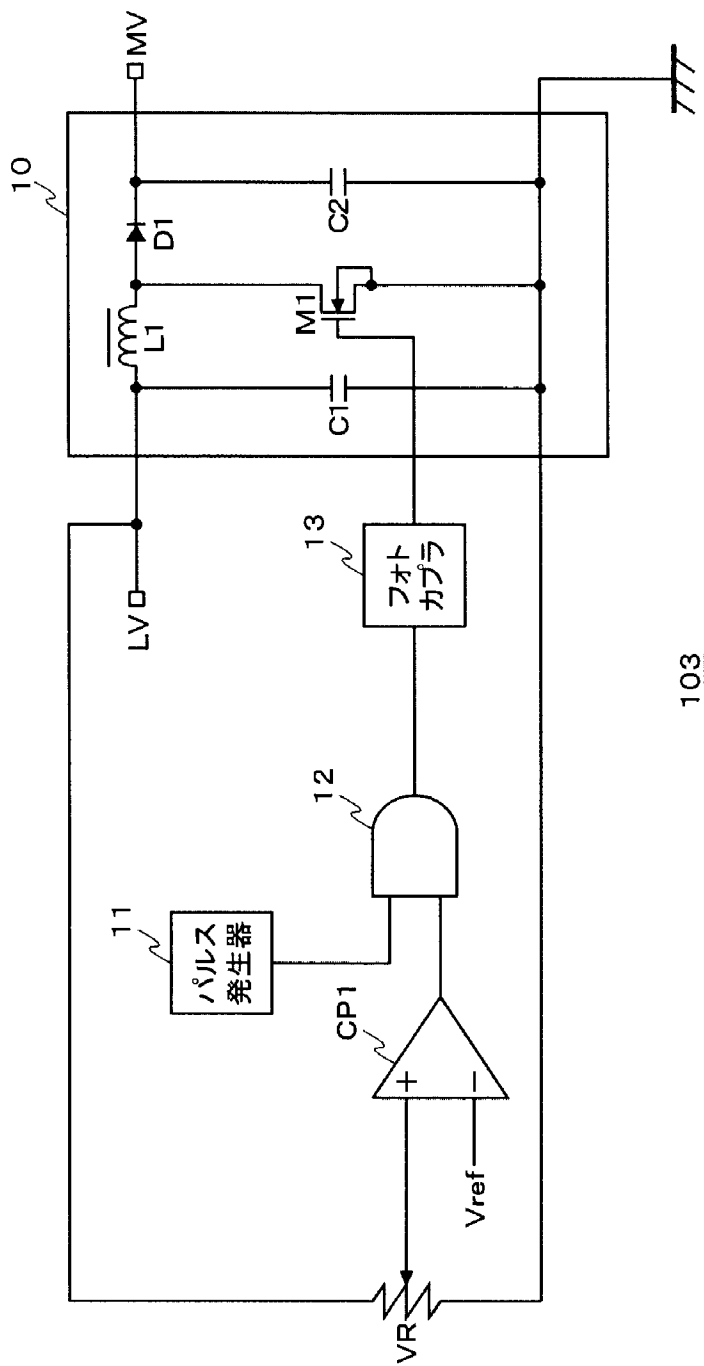
[図33]



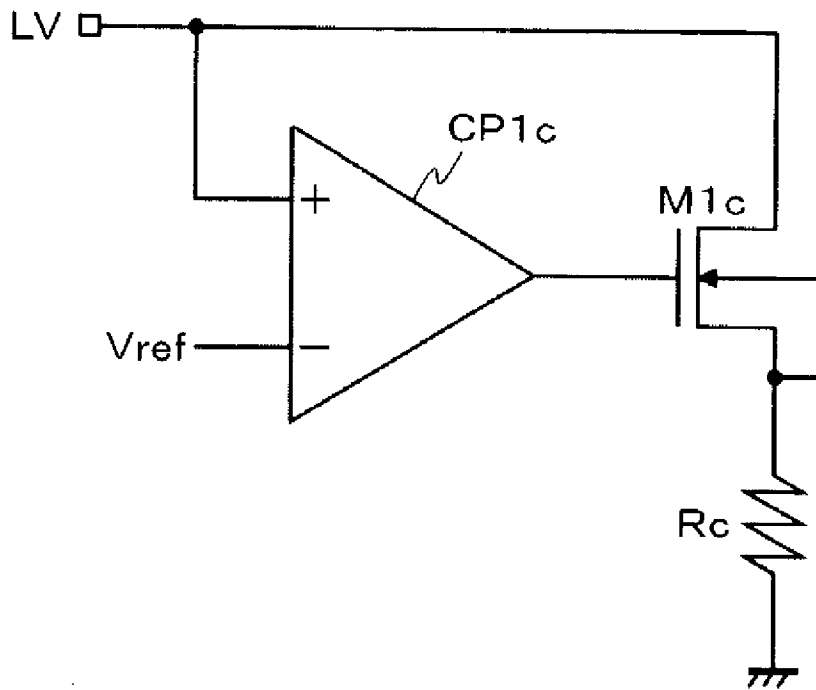
[図34]



[図35]



[図36]

103c

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064803

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/483(2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/483

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010

Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2004-7941 A (Mitsubishi Electric Corp.), 08 January 2004 (08.01.2004), paragraphs [0016] to [0022]; fig. 1 to 8, 10 (Family: none)	1-5, 10, 12 6-9, 11, 13
Y	JP 2006-25518 A (Nissan Motor Co., Ltd.), 26 January 2006 (26.01.2006), entire text; all drawings & US 2006/0006832 A1 & EP 1615325 A2	6-9
Y	JP 2002-359928 A (Mitsubishi Electric Corp.), 13 December 2002 (13.12.2002), paragraphs [0045] to [0049]; fig. 14 & US 2002/0140294 A1 & US 6956305 B2 & US 40528 E & CN 1379522 A	11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 October, 2010 (20.10.10)

Date of mailing of the international search report

02 November, 2010 (02.11.10)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064803

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 10-42576 A (Matsushita Electric Works, Ltd.), 13 February 1998 (13.02.1998), paragraph [0004]; fig. 20 (Family: none)	13
A	JP 59-96876 A (Osaka Transformer Co., Ltd.), 04 June 1984 (04.06.1984), entire text; all drawings (Family: none)	1-13
A	JP 11-89242 A (Yaskawa Electric Corp.), 30 March 1999 (30.03.1999), entire text; all drawings (Family: none)	10,11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064803

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The technical feature common to the inventions in claims 1 - 13 pertain to such a point that "a pseudo-sine wave is generated by use of power source voltages from two direct current power sources and a potential difference between said two power source voltages".

(continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064803

Continuation of Box No.III of continuation of first sheet (2)

However, the above-said technical feature does not make a contribution over the prior art as disclosed in JP 2004-7941 A (Mitsubishi Electric Corp.), 8 January 2004 (08.01.2004), and therefore cannot be considered to be a special technical feature in the meaning of the second sentence of PCT Rule 13.2.

Consequently, it is obvious that the inventions in claims 1 - 13 have no same or corresponding special technical feature and do not comply with the requirement of unity.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M7/483(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M7/483

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2004-7941 A（三菱電機株式会社）2004.01.08, 段落【0016】－【0022】，第1-8,10図（ファミリーなし）	1-5, 10, 12 6-9, 11, 13
Y	JP 2006-25518 A（日産自動車株式会社）2006.01.26, 全文、全図 & US 2006/0006832 A1 & EP 1615325 A2	6-9
Y	JP 2002-359928 A（三菱電機株式会社）2002.12.13, 段落【0045】－【0049】，第14図 & US 2002/0140294 A1 & US 6956305 B2 & US 40528 E & CN 1379522 A	11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 1 0 . 2 0 1 0

国際調査報告の発送日

0 2 . 1 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

杉浦 貴之

電話番号 03-3581-1101 内線 3358

3 V

9 7 2 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 10-42576 A (松下電工株式会社) 1998.02.13, 段落【0004】 , 第 20 図 (ファミリーなし)	13
A	JP 59-96876 A (大阪変圧器株式会社) 1984.06.04, 全文、全図 (ファミリーなし)	1-13
A	JP 11-89242 A (株式会社安川電機) 1999.03.30, 全文、全図 (ファミリーなし)	10, 11

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるときの国際調査機関は認めた。

請求項1－13に係る発明に共通の技術的特徴は、「2つの直流電源からの電源電圧と、2つの電源電圧の電位差を用いて、擬似正弦波を発生させる」点である。

しかしながら、当該技術的特徴は、JP 2004-7941 A（三菱電機株式会社）2004.01.08に開示されており、先行技術の枠を出ないから、P C T規則13.2の第2文の意味において、特別な技術的特徴であるとはいえない。

よって、請求項1－13に係る発明は同一の又は対応する特別な技術的特徴を有しておらず、単一性の要件を満たしていないことは明らかである。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。