

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4727491号
(P4727491)

(45) 発行日 平成23年7月20日 (2011.7.20)

(24) 登録日 平成23年4月22日 (2011.4.22)

(51) Int.Cl. F I
G O 6 F 9/38 (2006.01) G O 6 F 9/38 3 3 O A

請求項の数 8 外国語出願 (全 11 頁)

(21) 出願番号	特願2006-114589 (P2006-114589)	(73) 特許権者	504394342
(22) 出願日	平成18年4月18日 (2006.4.18)		アーム・リミテッド
(65) 公開番号	特開2006-338656 (P2006-338656A)		イギリス・C B 1・9 N J・ケンブリッジ
(43) 公開日	平成18年12月14日 (2006.12.14)		・チェリー・ヒントン・フルボーン・ロー
審査請求日	平成20年7月24日 (2008.7.24)		ド・110
(31) 優先権主張番号	11/139,984	(74) 代理人	100064908
(32) 優先日	平成17年5月31日 (2005.5.31)		弁理士 志賀 正武
(33) 優先権主張国	米国 (US)	(74) 代理人	100089037
早期審査対象出願			弁理士 渡邊 隆
		(74) 代理人	100108453
			弁理士 村山 靖彦
		(74) 代理人	100110364
			弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 分岐予測コントロール

(57) 【特許請求の範囲】

【請求項 1】

プログラム命令のシーケンスの制御の下にデータを処理するための装置であって、
複数の異なってエンコードされたタイプの分岐プログラム命令をデコードすることができる命令デコーダと、

前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出された分岐命令から生じるかどうかを予測することができる分岐予測部と、

を具備し、

前記複数の異なってエンコードされたタイプの分岐プログラム命令は、前記分岐予測部が予測する少なくとも1つの予測されるタイプの分岐命令と、前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令とを有し、

前記分岐予測部は、以前に遭遇した所定の分岐命令が、分岐処理を生じる時か生じない時かの、予測されるタイプの前記所定の分岐命令を示す分岐履歴データを格納することができる分岐履歴バッファを具備し、

前記分岐予測部は、予測されないタイプの分岐命令のための分岐履歴データを格納せず、

前記少なくとも1つの予測されないタイプの分岐命令は、分岐処理に加えて、実行される命令セットから前記装置にサポートされない命令セットへの命令セットの変更を示すタイプの分岐命令を含み、前記命令セットの変更を示す分岐命令は、前記分岐予測部が前記

10

20

タイプの分岐命令に使用されるべきでないことを示すことに再利用されることを特徴とする装置。

【請求項 2】

前記分岐予測部は、予測されるタイプの分岐命令のうち以前に遭遇した分岐命令の分岐ターゲットアドレスを格納することができる分岐ターゲットバッファメモリを具備し、

前記装置は、前記分岐ターゲットバッファメモリに、予測されないタイプの分岐命令のうち以前に遭遇した分岐命令の分岐ターゲットアドレスを格納しない、ように構成されていることを特徴とする請求項 1 に記載の装置。

【請求項 3】

前記少なくとも 1 つの予測されないタイプの分岐命令は、前記分岐ターゲットアドレスを格納するレジスタへの間接参照を使用して前記分岐ターゲットアドレスを指定するタイプの分岐命令を含むことを特徴とする請求項 1 に記載の装置。

10

【請求項 4】

プログラム命令のシーケンスの制御の下にデータを処理するための装置であって、

複数の異なってエンコードされたタイプの分岐プログラム命令をデコードすることができる命令デコーダ手段と、

前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出された分岐命令から生じるかどうかを予測することができる分岐予測手段と、

を具備し、

前記複数の異なってエンコードされたタイプの分岐プログラム命令は、前記分岐予測手段が予測する少なくとも 1 つの予測されるタイプの分岐命令と、前記分岐予測手段による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の 1 つと同じ機能を提供する少なくとも 1 つの予測されないタイプの分岐命令とを有し、

20

前記分岐予測手段は、以前に遭遇した所定の分岐命令が、分岐処理を生じる時か生じない時かの、予測されるタイプの前記所定の分岐命令を示す分岐履歴データを格納することができる分岐履歴バッファ手段を具備し、

前記分岐予測手段は、予測されないタイプの分岐命令のための分岐履歴データを格納せず、

前記少なくとも 1 つの予測されないタイプの分岐命令は、分岐処理に加えて、実行される命令セットから前記装置にサポートされない命令セットへの命令セットの変更を示すタイプの分岐命令を含み、前記命令セットの変更を示す分岐命令は、前記分岐予測手段が前記タイプの分岐命令に使用されるべきでないことを示すことに再利用されることを特徴とする装置。

30

【請求項 5】

プログラム命令のシーケンスの制御の下に装置内でデータを処理するための方法であって、

複数の異なってエンコードされたタイプの分岐プログラム命令をデコードするステップと、

分岐予測部を用いて前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出された分岐命令から生じるかどうかを予測するステップと、

40

を具備し、

前記複数の異なってエンコードされたタイプの分岐プログラム命令は、前記分岐予測部が予測する少なくとも 1 つの予測されるタイプの分岐命令と、前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の 1 つと同じ機能を提供する少なくとも 1 つの予測されないタイプの分岐命令とを有し、

前記分岐予測部は、以前に遭遇した所定の分岐命令が、分岐処理を生じる時か生じない時かの、予測されるタイプの前記所定の分岐命令を示す分岐履歴データを格納することができる分岐履歴バッファを具備し、

前記分岐予測部は、予測されないタイプの分岐命令のための分岐履歴データを格納せず、

50

前記少なくとも1つの予測されないタイプの分岐命令は、分岐処理に加えて、実行される命令セットから前記装置にサポートされない命令セットへの命令セットの変更を示すタイプの分岐命令を含み、前記命令セットの変更を示す分岐命令は、前記分岐予測部が前記タイプの分岐命令に使用されるべきでないことを示すことに再利用されることを特徴とする方法。

【請求項6】

プログラム命令のシーケンスの制御の下にデータを処理するためのデータ処理装置を制御することができるコンピュータプログラムを記録したコンピュータ読み取り可能な記録媒体であって、

前記データ処理装置は、前記プログラム命令のシーケンス内の分岐命令を検出するとともに、分岐処理が、検出された分岐命令に起因するかどうかを予測することができる分岐予測部を具備し、

前記コンピュータプログラムは、

複数の異なってエンコードされたタイプの分岐プログラム命令と、

前記分岐予測部が予測する少なくとも1つの予測されるタイプの分岐命令と、

前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令と、

以前に遭遇した所定の分岐命令が、分岐処理を生じる時が生じない時かの、予測されるタイプの前記所定の分岐命令を示す分岐履歴データを分岐履歴バッファに格納するとともに、予測されないタイプの分岐命令のための分岐履歴データを分岐履歴バッファに格納しないようにするための1つ以上の命令と、

を含み、

前記少なくとも1つの予測されないタイプの分岐命令は、分岐処理に加えて、実行される命令セットから前記データ処理装置にサポートされない命令セットへの命令セットの変更を示すタイプの分岐命令を含み、前記命令セットの変更を示す分岐命令は、前記分岐予測部が前記タイプの分岐命令に使用されるべきでないことを示すことに再利用されることを特徴とする記録媒体。

【請求項7】

複数の異なってエンコードされたタイプの分岐プログラム命令を有するプログラム命令のシーケンスの制御の下にデータを処理するためのデータ処理装置を制御するコンピュータプログラムをコンパイルするためのコンパイラであって、

前記データ処理装置は、前記プログラム命令のシーケンス内の分岐命令を検出するとともに、分岐処理が、検出された分岐命令に起因するかどうかを予測することができる分岐予測部を具備し、

前記分岐予測部が予測をする少なくとも1つの予測されるタイプの分岐命令と、

前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令と、

を生成することができ、

前記分岐予測部は、以前に遭遇した所定の分岐命令が、分岐処理を生じる時が生じない時かの、予測されるタイプの前記所定の分岐命令を示す分岐履歴データを格納することができる分岐履歴バッファを具備し、

前記分岐予測部は、予測されないタイプの分岐命令のための分岐履歴データを格納せず、

前記少なくとも1つの予測されないタイプの分岐命令は、分岐処理に加えて、実行される命令セットから前記データ処理装置にサポートされない命令セットへの命令セットの変更を示すタイプの分岐命令を含み、前記命令セットの変更を示す分岐命令は、前記分岐予測部が前記タイプの分岐命令に使用されるべきでないことを示すことに再利用されることを特徴とするコンパイラ。

【請求項8】

前記コンパイラは、分岐処理が前記分岐予測部によって正しく予測されないことを示す

指示に応答して、前記分岐予測部が予測をしない、前記予測されないタイプの分岐命令を使用して前記分岐処理をコンパイルすることを特徴とする請求項7に記載のコンパイラ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、データ処理システムの分野に関する。特に、本発明は、分岐予測メカニズムおよびその分岐予測メカニズムの制御を具備するデータ処理システムに関する。

【背景技術】

【0002】

プログラム命令のシーケンス内の分岐命令が、結果として分岐処理（プログラムフローにおけるジャンプ）を生じるか否か、それとも、分岐処理を生じるかどうかに関する予測をするために様々な方法で動作する分岐予測メカニズムを具備するプロセッサを提供することが知られている。分岐命令が分岐処理を生じるかどうかを正確に予測することは、その分岐が実際に分岐処理を生じるかどうか、例えば、分岐がその条件コードを通過するかどうか、または、以前の間接的な分岐またはこれと同様の場合に同じ位置に分岐する結果となるかどうか分かる前に、予測される分岐結果に従って、記憶領域からフェッチするプログラム命令が開始される可能性がある。そのような分岐予測メカニズムに関連する回路および複雑さのオーバーヘッドは、それらが著しい性能増加をもたらすことにより容認される。特に、正確に分岐結果を予測することは、要求された命令を正しいシーケンスでパイプラインフラッシュおよび再フェッチした結果、分岐命令を実行する前に推測的にフェッチされる妥当でないプログラム命令の可能性を減少させる。

【発明の開示】

【発明が解決しようとする課題】

【0003】

分岐予測メカニズムの精度および効果を高めることが可能な技術は、プロセッサ性能の向上において非常に有利である。

【課題を解決するための手段】

【0004】

一態様から見ると、本発明は、プログラム命令のシーケンスの制御の下にデータを処理するための装置であって、

複数の異なってエンコードされたタイプの分岐プログラム命令をデコードすることができる命令デコーダと、

前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出された分岐命令から生じるかどうかを予測することができる分岐予測部と、

を具備し、

前記複数の異なってエンコードされたタイプの分岐プログラム命令は、前記分岐予測部が予測する少なくとも1つの予測されるタイプの分岐命令と、前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令とを有することを特徴とする装置を提供する。

【0005】

前述した本技術は、いくつかの環境においては、不正確な予測に関する性能の不利益は、所定の分岐プログラム命令の予測を行わないことに関する性能の不利益より望ましくないと認識されている。また、現在の技術は、そのような状況は、プログラムがコード化されるとともに、分岐予測メカニズムによって予測されないタイプの分岐プログラム命令を提供する時より前に、しばしば予め認識される可能性があることを認めている。従って、システムは、分岐予測メカニズムによって検出されるとともに予測されるいくつかの分岐プログラム命令エンコーディングと、分岐予測メカニズムによって予測されないその他の分岐プログラム命令エンコーディングとを提供する。従って、プログラマまたはコンパイ

ラは、どんな予測も、予測をしないよりも悪い不利益の結果となる予測誤りとなりそうな状況においては、予測されないタイプの分岐プログラム命令の使用を選択して良い。特定の分岐処理は、分岐予測メカニズムの仮定に反するランダムなふるまい、または系統的なふるまいのせいで、予測が困難な可能性がある。そのような状況における分岐予測をしないことの利点は様々であり、且つ、他の場合に有効に使用できる分岐予測メカニズム資源を単純に消費しないということを含む。他の例として、予測に不適當であることが分かっている分岐処理の予測を試みる分岐予測メカニズムの結果として、他の分岐処理に適用される予測は不正確であるということが挙げられる。

【0006】

いくつかの好ましい実施形態では、分岐予測部は、過去のふるまいが格納された履歴に基づいて、所定の分岐が行われるかどうかを示す分岐履歴データを格納することができる分岐履歴バッファを具備する。そのようなメカニズムは、不規則であると分かっている分岐処理の予測および追跡を試みることによる有効性が無く（例えば、分岐結果のパターンを正確に特定することができない）、従って、本技術は、分岐履歴バッファが、予測されないタイプの分岐処理に関連するデータを格納しないように、動作しても良い。

【0007】

他の好ましい実施形態は、以前に遭遇した分岐処理の分岐ターゲットアドレスを格納するための分岐ターゲットバッファメモリを用いる。そのような分岐ターゲットバッファメモリの容量は有限であり、不正確に予測されることが分かっているタイプの分岐処理にこの容量を消費することは、正確に予測される他の分岐処理のためにそのような容量を使用することを不可能にする。従って、分岐ターゲットバッファメモリは、予測されない分岐処理に関連するデータを格納しないように配置される。

【0008】

分岐ターゲットバッファメモリの持つアクセスポートは典型的に有限数であるということ、および、予測されない方が良いタイプの分岐の関連データへのアクセスを試みるこれらのアクセスポートの1つを消費することは、その時フェッチされる可能性があり且つ有効にそのような予測の対象となる可能性がある他の分岐命令が、このアクセスポートを使用することを不可能にするという、分岐ターゲットバッファメモリの更なる制約となる。

【0009】

予測されるタイプおよび予測されないタイプへ落とし込まれた異なるタイプの分岐命令は、様々な異なる形式である可能性があるということが理解される。しかしながら、予測されない分岐命令の形式は、命令セットにおける変化を補足的に示すものであることが好ましい。変更が示されている補足的な命令セットが存在しない時、この分岐命令の区別された特徴は、それ以外の点では冗長であるとともに、分岐予測メカニズムがそのようなタイプの分岐命令に使用されるべきでないと伝えるために効果的に再利用されるので、そのような分岐命令における非予測特性が、このタイプの命令に載ることによって利益をもたらす。

【0010】

好ましい実施形態では、予測されないタイプの分岐命令は、そのターゲットアドレスを格納するレジスタへの間接参照を使用して、そのターゲットアドレスを指定するタイプの分岐命令を含む。分岐ターゲットへの間接参照を使用することは、ターゲットアドレスへの直接表現を利用する命令と比較して、正確に予測する確率が低くなる傾向を示す。分岐ターゲットが変化しそうであり、それゆえ、これが、まさに正確な予測がされそうにない状況のタイプである時には、典型的に間接参照が使われる。

【0011】

他の態様から見ると、本発明は、プログラム命令のシーケンスの制御の下にデータを処理するための装置であって、

複数の異なってエンコードされたタイプの分岐プログラム命令をデコードすることができる命令デコーダ手段と、

前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出され

10

20

30

40

50

た分岐命令から生じるかどうかを予測することができる分岐予測手段と、
を具備し、

前記複数の異なってエンコードされたタイプの分岐プログラム命令は、前記分岐予測手段が予測する少なくとも1つの予測されるタイプの分岐命令と、前記分岐予測手段による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令とを有することを特徴とする装置を提供する。

【0012】

更なる態様から見ると、本発明は、プログラム命令のシーケンスで制御されるデータ処理のための方法であって、

複数の異なるタイプのエンコードされた分岐プログラム命令をデコードするステップと

、
分岐予測部を用いて前記プログラム命令のシーケンス内の分岐命令を検出し、且つ、分岐処理が、検出された分岐命令から生じるかどうかを予測するステップと、

を具備し、

前記複数の異なるタイプのエンコードされた分岐プログラム命令は、前記分岐予測部が予測する少なくとも1つの予測されるタイプの分岐命令と、前記分岐予測部による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令とを有することを特徴とする方法を提供する。

【0013】

更なる態様から見ると、本発明は、プログラム命令のシーケンスの制御の下にデータを処理するためのデータ処理装置を制御することができるコンピュータプログラムを運搬するコンピュータプログラムキャリアであって、前記データ処理装置は、前記プログラム命令のシーケンス内の分岐命令を検出するとともに、分岐処理が、検出された分岐命令に起因するかどうかを予測することができる分岐予測部を具備し、

前記コンピュータプログラムは、

複数の異なってエンコードされたタイプの分岐プログラム命令と、

前記分岐予測部が予測する少なくとも1つの予測されるタイプの分岐命令と、

前記分岐予測手段による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令とを含むことを特徴とするコンピュータプログラムキャリアを提供する。

【0014】

補足的な態様から見ると、本発明は、複数の異なってエンコードされたタイプの分岐プログラム命令を有するプログラム命令のシーケンスの制御の下にデータを処理するためのデータ処理装置を制御するコンピュータプログラムをコンパイルするためのコンパイラであって、前記データ処理装置は、前記プログラム命令のシーケンス内の分岐命令を検出するとともに、分岐処理が、検出された分岐命令に起因するかどうかを予測することができる分岐予測部を具備し、

前記分岐予測部が予測をする少なくとも1つの予測されるタイプの分岐命令と、

前記分岐予測手段による予測の対象とならないこと以外は、前記予測されるタイプの分岐命令の1つと同じ機能を提供する少なくとも1つの予測されないタイプの分岐命令と

、
を生成することができることを特徴とするコンパイラを提供する。

【0015】

コンピュータプログラムをコンパイルするためのコンパイラは、自身で、プログラマによって提供された情報を、識別するまたは使用することによって、本技術を有益に利用しても良いことが理解される。ここで、それらの分岐処理は、それらの正確な予測を生じない傾向があり、それゆえ、それらが生成するコード内にそれらの分岐処理を表す、予測されるタイプの分岐命令よりむしろ予測されないタイプの分岐命令が使用される。

【 0 0 1 6 】

本発明の上述およびその他の目的、特徴、および利点は、添付図面と関連して読まれる例示的な実施形態である以下の詳細な説明から明らかになる。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

図 1 は、分岐予測メカニズムを組み込んだプロセッサの概要図である。

【 0 0 1 8 】

図 2 は予測される分岐命令タイプと予測されない分岐命令タイプとを有し、異なってエンコードされた多くの分岐命令の概要図である。

【 0 0 1 9 】

図 3 は、予測データでの分岐予測メカニズムのポピュレーションを図式的に説明するフローチャートである。

【 0 0 2 0 】

図 1 は、所望のデータ処理動作を行うためにデコーダ 1 2 によって生じる制御信号の制御下で動作するレジスタファイル 4 と乗算器 6 とシフタ 8 と加算器 1 0 とのような標準的なデータ処理要素を具備するプロセッサ 2 を示す。命令フェッチユニット 1 4 によってメモリ（図示せず）からフェッチされた命令は、命令パイプライン 1 6 に供給され、それに沿って進行することにより、標準パイプライン処理原理に従って、デコードされるとともに実行される。

【 0 0 2 1 】

前記プロセッサ 2 は、分岐予測メカニズムを具備し、例示的な本実施形態において、以前遭遇した予測されるタイプの分岐命令の結果となるパターンと、ならないパターンとを格納するための分岐履歴バッファ 1 8 を具備する。また、前記分岐予測メカニズムは、処理されたことがある、以前に遭遇した予測されるタイプの分岐命令に関連する分岐ターゲットアドレスを格納するための分岐ターゲットバッファ 2 0 を具備する。前記命令フェッチユニット 1 4 は、命令を受信する時に、以前に遭遇したことの分岐ターゲットアドレスが格納された配列にインデックスを付けるために用いられる分岐ターゲットバッファ 2 0 へ、命令アドレスを送信する。コンテンツアドレスブルメモリは、以前に遭遇した分岐命令のアドレスを格納するのに用いられ、現在フェッチされた命令からのアドレスが適用される時に、もし、現在フェッチされた命令のアドレスが、分岐命令が以前見つかった格納されたアドレスに対応するならば、1 ヒットが生成される。そのようなヒットが発生すると、分岐ターゲットバッファは、前記フェッチユニット 1 4 へ、その分岐命令の分岐ターゲットアドレスを返す。また、この時、分岐履歴バッファ 1 8 は、以前に処理された分岐または処理されなかった分岐の検出されたパターンに従い、以前に見られたふるまいに従って、たった今認識された分岐命令は、これまで検出されてきた結果、処理されるかどうかを決定するためにアクセスされる。もし、分岐履歴バッファが、遭遇している分岐命令が処理されるという予測を示す場合、その後、分岐ターゲットバッファ 2 0 によって返された分岐ターゲットアドレスは、分岐ターゲットバッファ 2 0 によって示されたアドレスからの分岐予測に従うフェッチング命令を開始するために、命令フェッチユニット 1 4 によって使用されても良い。

【 0 0 2 2 】

これらの分岐予測メカニズムそれ自身は既知であり、且つ、本技術に従う異なったタイプの分岐予測メカニズムが使われても良いことは、十分に理解される。

【 0 0 2 3 】

分岐命令が、命令パイプラインの末端に達するとともに、そこから廃棄されるべきである時に、分岐予測アップデート回路 2 2 は、今、適切に実行されている分岐命令の実際の結果に従って、分岐予測メカニズム 1 4 , 1 8 , 2 0 をアップデートするように動作する。命令デコーダ 1 2 は、複数の異なるエンコードされたタイプの分岐プログラム命令に回答する。これらのタイプの分岐プログラム命令の中には、分岐予測メカニズム 1 4 , 1 8 , 2 0 による予測の対象となる予測される命令も存在する。加えて、実行される分岐処理

10

20

30

40

50

が、分岐予測メカニズム 14, 18, 20 による予測の対象とならない時、且つ、分岐結果情報で分岐履歴バッファ 18 または分岐ターゲットバッファ 20 のどちらのアップデート動作も行わない時に動作する間の分岐命令のエンコーディングもまた存在する。命令ストリーム内で出現し、且つ、予測の対象とならない時、そのような予測されない分岐命令は、分岐予測メカニズム 14, 18, 20 によって格納された予測データをアップデートしないので、分岐予測メカニズムに検出されることがない。予測を誤る可能性があるとは分かっている分岐命令の予測を試みない方が良い理由の一例は、分岐ターゲットバッファ 20 には単一のアクセスポートしかなく、それゆえ、もし、このアクセスポートが、予測を誤りそうな分岐の関連情報へアクセスを試みて不必要に占有されているならば、このことは首尾よく正確に予測できる分岐命令のための別のアクセスの妨害となる可能性がある、ということにおいて説明される。さらに、それらが、首尾よく予測されそうにない分岐命令の関連情報を格納するために使用されるのであれば、分岐予測メカニズムの有限な格納資源の浪費である。その誤った予測は、前述の履歴データを混乱させるとともに、全体的な予測の精度を下げる可能性があるという更なる要因となるので、データから除去される、例えば、分岐履歴バッファ 18 の、処理された / 処理されなかった分岐履歴データから除去される方が良い。

【0024】

図 2 は、ARM Limited Cambridge England によって設計された ARM プロセッサの ARM 命令セット構造に従う、5 つの異なるエンコーディングタイプの分岐命令を説明している。これらの異なってエンコードされたタイプの分岐命令のうち最初の 4 つが、分岐予測対象となる予測される分岐命令である。最後のタイプは、予測されない分岐命令タイプであるとともに、予測を誤りそうな状況において、(明らかにプログラムの制御下であるか、または、コンパイラによって自動生成されるかどうかの) プログラム内で使用できる。この予測されない分岐命令タイプは、予測の対象とならず、それゆえ、不必要に分岐予測メカニズムの性能を落とすことがない。予測されない分岐命令タイプは、レジスタ Rm を介して分岐ターゲットへの間接参照を使用している本実施形態におけるものであることが理解される。分岐ターゲットへのそのような間接参照は、高いレベルの予測誤りが発生する状況において、適当に使用される傾向がある。この例における予測されない分岐命令 BXJ は、予測されないヒント情報と異なり、予測される BX 命令と同じ機能を提供する。図 2 において説明される特定の命令は、本技術の対象となる分岐命令の一例にすぎず、異なる命令が、異なるプロセッサ構造においてまたは ARM プロセッサ構造内において使用される可能性があることが理解される。

【0025】

図 3 は、格納された予測データのアップデートを図式的に示すフローチャートである。ステップ 22 において、命令はパイプラインから廃棄される。そして、ステップ 24 において、回収された分岐命令が予測されるタイプであるかどうかを決定する。もし、分岐命令が予測されるタイプでないならば処理を終了する。もし、分岐命令が予測されるタイプであるならば、ステップ 26 において、分岐履歴バッファをアップデートするとともに、ステップ 28 において、分岐ターゲットバッファをアップデートする。予測されないタイプの分岐命令は、分岐予測メカニズム 14, 18, 20 にどんなアップデートも生じさせないので、それらは、遭遇した時に、これらのメカニズムによって無視されるとともに、分岐予測メカニズムによる分岐予測の対象とならない。これらの難しい分岐のふるまいを予測するのに有効な能力を持ち、それゆえ前述の有用な両立経路を提供する分岐予測メカニズムを伴ったプロセッサによって、将来、予測されないヒント情報を無視することができる。

【0026】

前述のように、予測されないタイプの分岐命令は、特定の分岐処理が予測誤りを発生する傾向があることを知っているプログラマによって、手動でプログラムコード内に挿入されても良い。あるいは、これらの予測されないタイプの分岐命令は、本技術に従うコンパイラによっては自動的または半自動的に展開されても良い。プログラマは、情報が、特定

10

20

30

40

50

の分岐処理が予測を誤る傾向があることを示す情報で高レベルコードに注釈を付けるとともに、コンパイラが、このヒント情報に応答することにより、その分岐処理のために予測されないタイプの分岐命令を使用しても良い。代替手段として、または加えて、コンパイラが、分岐予測誤りがしばしば発生することを示す傾向がある特性を提示する高レベルプログラム命令コードのシーケンスを自動的に検出しても良い。そのような特性の例は、入れ子になったDLIしか、オブジェクト指向言語内の未解決の手続き的コールかで発生する可能性があるような、多くの間接的な分岐参照である。コンパイラが、そのような特性を検出すると、分岐予測メカニズム14, 18, 20によって無視される、予測されないタイプの分岐命令を使用しても良い。コンパイラ内で使用することができる更なる技術は、それが生成するコンパイルされたコードをエミュレート実行し、そのコードのふるまいの分析表をまとめることにより、ある分岐が比較的多くの予測誤りを生じているかどうかを特定することでも良い。もし、そのような予測を誤る分岐が発生しているならば、それらの分岐を表現するプログラム命令を、予測されないタイプのプログラム命令に置き換えても良い。

10

【0027】

本発明を例示する実施形態は、添付図面を参照してここに詳細に説明されているが、本発明は、添付の特許請求の範囲によって定義されるように、それらの厳密な実施形態に限定されず、且つ、当業者によって本発明の範囲と趣旨から逸脱することのない様々な変化および変更がもたらされることが可能であることが理解されるものでなければならない。

【図面の簡単な説明】

20

【0028】

【図1】分岐予測メカニズムを組み込んだプロセッサの概要図である。

【図2】予測される分岐命令タイプと予測されない分岐命令タイプとを有し、異なってエンコードされた多くの分岐命令の概要図である。

【図3】予測データでの分岐予測メカニズムのボピュレーションを図式的に説明するフローチャートである。

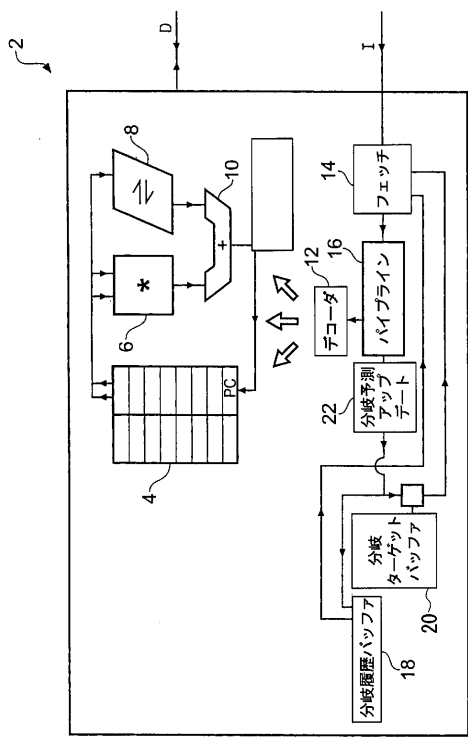
【符号の説明】

【0029】

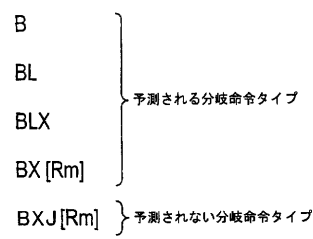
- 2 プロセッサ
- 4 レジスタファイル
- 6 乗算器
- 8 シフト
- 10 加算器
- 12 デコーダ
- 14 命令フェッチユニット(分岐予測メカニズム)
- 16 命令パイプライン
- 18 分岐履歴バッファ(分岐予測メカニズム)
- 20 分岐ターゲットバッファ(分岐予測メカニズム)
- 22 分岐予測アップデート回路

30

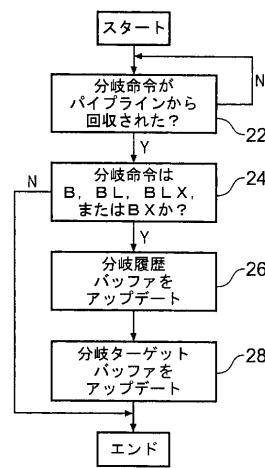
【図 1】



【図 2】



【図 3】



フロントページの続き

- (72)発明者 デビッド・ジェームズ・ウィリアムソン
アメリカ合衆国・テキサス・78737・オースティン・トゥワイライト・シャドー・ドライブ・
7300
- (72)発明者 アンドリュー・ジェームズ・ブッカー
イギリス・CB1・7SR・ケンブリッジ・モーブレイ・ロード・73
- (72)発明者 デビッド・ジョン・ブッチャー
イギリス・PE33・0JS・ノーフォーク・キングス・リン・ワットリントン・セシル・クロ
ス・5

審査官 三坂 敏夫

- (56)参考文献 特開平08-320788(JP, A)
米国特許第05740418(US, A)
米国特許出願公開第2002/0073301(US, A1)
特開2004-038323(JP, A)
米国特許出願公開第2004/0003218(US, A1)

- (58)調査した分野(Int.Cl., DB名)
G06F 9/38