

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和3年2月12日(2021.2.12)

【公開番号】特開2019-186243(P2019-186243A)

【公開日】令和1年10月24日(2019.10.24)

【年通号数】公開・登録公報2019-043

【出願番号】特願2018-70751(P2018-70751)

【国際特許分類】

H 01 L 21/60 (2006.01)

H 01 L 23/12 (2006.01)

H 05 K 3/34 (2006.01)

【F I】

H 01 L 21/60 3 1 1 Q

H 01 L 23/12 5 0 1 B

H 05 K 3/34 5 0 1 E

H 05 K 3/34 5 0 5 A

【手続補正書】

【提出日】令和2年12月28日(2020.12.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

配線基板の一方の面に設けられた第1の接続端子及び第2の接続端子、
を有し、

前記第1の接続端子は、

第1の直径を有し、表面が平坦又は凸状の第1の柱状電極と、

前記第1の柱状電極上の第1のバンプと、

を有し、

前記第2の接続端子は、

前記第1の直径よりも大きな第2の直径を有し、表面が凹状の第2の柱状電極と、

前記第2の柱状電極上の第2のバンプと、

を有し、

前記第1のバンプ及び前記第2のバンプの融点は、前記第1の柱状電極及び前記第2の柱状電極の融点よりも低いことを特徴とする配線基板。

【請求項2】

前記第1の柱状電極及び前記第2の柱状電極は、銅若しくはニッケル又はこれらの両方を含み、

前記第1のバンプ及び前記第2のバンプは、錫又ははんだを含むことを特徴とする請求項1に記載の配線基板。

【請求項3】

前記第1の柱状電極の表面が凸状の曲面であり、

前記第2の柱状電極の表面が凹状の曲面であることを特徴とする請求項1又は2に記載の配線基板。

【請求項4】

前記第1のバンプの表面が凸状の曲面であり、

前記第2のバンプの表面が凸状の曲面であることを特徴とする請求項1乃至3のいずれか1項に記載の配線基板。

【請求項5】

第1の接続部と第2の接続部とを有する配線層と、
前記配線層上に設けられたソルダレジスト層と、
前記ソルダレジスト層を貫通し、前記第1の接続部を露出する第1のビアホールと、
前記ソルダレジスト層を貫通し、前記第2の接続部を露出する第2のビアホールと、
を有し、
前記第1の柱状電極は、前記第1の接続部上に、前記第1のビアホールを通じて前記ソルダレジスト層の表面より上方に突出するように設けられ、
前記第2の柱状電極は、前記第2の接続部上に、前記第2のビアホールを通じて前記ソルダレジスト層の表面より上方に突出するように設けられていることを特徴とする請求項1乃至4のいずれか1項に記載の配線基板。

【請求項6】

請求項1乃至5のいずれか1項に記載の配線基板と、
前記配線基板に実装された半導体チップと、
を有し、
前記半導体チップは、
前記第1の接続端子に接続された第3の接続端子と、
前記第2の接続端子に接続された第4の接続端子と、
を有することを特徴とする半導体パッケージ。

【請求項7】

配線基板の一方の面に、電解めっき法により、第1の直径を有し、表面が平坦又は凸状の第1の柱状電極と、前記第1の直径よりも大きな第2の直径を有し、表面が凹状の第2の柱状電極と、を形成する工程と、

電解めっき法により、前記第1の柱状電極上の第1のバンプと、前記第2の柱状電極上の第2のバンプと、を形成する工程と、
を有し、

前記第1のバンプ及び前記第2のバンプの融点は、前記第1の柱状電極及び前記第2の柱状電極の融点よりも低く、

前記第1のバンプ及び前記第2のバンプの形成後に、前記第1のバンプ及び前記第2のバンプの融点以上、前記第1の柱状電極及び前記第2の柱状電極の融点未満の温度でリフローを行う工程を有することを特徴とする配線基板の製造方法。

【請求項8】

前記第1の柱状電極と前記第2の柱状電極とを形成する工程において、
前記第1の柱状電極の表面を凸状の曲面とし、前記第2の柱状電極の表面を凹状の曲面とすることを特徴とする請求項7に記載の配線基板の製造方法。

【請求項9】

前記第1のバンプと前記第2のバンプとを形成する工程において、
前記第1のバンプの表面を凸状の曲面とし、前記第2のバンプの表面を凸状の曲面とすることを特徴とする請求項7又は8に記載の配線基板の製造方法。

【請求項10】

前記第1の柱状電極と前記第2の柱状電極とを形成する工程の前に、
第1の接続部と第2の接続部とを有する配線層を形成する工程と、
前記配線層上にソルダレジスト層を形成する工程と、
前記ソルダレジスト層を貫通し、前記第1の接続部を露出する第1のビアホールと、前記ソルダレジスト層を貫通し、前記第2の接続部を露出する第2のビアホールと、を形成する工程と、
を有し、
前記第1の柱状電極と前記第2の柱状電極とを形成する工程において、

前記第1の接続部上に、前記第1のビアホールを通じて前記ソルダレジスト層の表面より上方に突出するように前記第1の柱状電極を形成し、

前記第2の接続部上に、前記第2のビアホールを通じて前記ソルダレジスト層の表面より上方に突出するように前記第2の柱状電極を形成することを特徴とする請求項7乃至9のいずれか1項に記載の配線基板の製造方法。