

(19) 中华人民共和国国家知识产权局



(12) 发明专利申请

(10) 申请公布号 CN 105490677 A

(43) 申请公布日 2016.04.13

(21) 申请号 201410483106.1

(22) 申请日 2014.09.19

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 朱光 冯光涛

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

代理人 吴贵明 张永明

(51) Int GI

H031 7/08(2006.01)

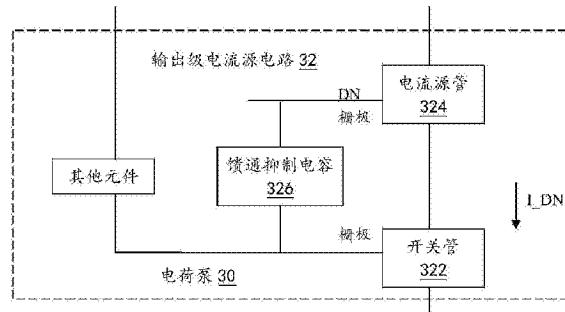
权利要求书1页 说明书5页 附图4页

(54) 发明名称

源端开关的电荷泵、锁相环电路及抑制馈通效应的方法

(57) 摘要

本发明公开了一种源端开关的电荷泵、锁相环电路及抑制馈通效应的方法。其中，该源端开关的电荷泵包括：在输出级包括一个电流源电路，电流源电路包括：开关管，其栅极作为电荷泵的开关端；电流源管，其源极与开关管的漏极相连以及其漏极作为电荷泵的输出端；以及馈通抑制电容，设置在开关管的栅端和电流源管的栅端之间，用于抑制馈通效应。本发明解决了相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的技术问题。



1. 一种源端开关的电荷泵，其特征在于，在输出级包括一个电流源电路，所述电流源电路包括：

开关管，其栅极作为所述电荷泵的开关端；

电流源管，其源极与所述开关管的漏极相连以及其漏极作为所述电荷泵的输出端；以及

馈通抑制电容，设置在所述开关管的栅端和所述电流源管的栅端之间，用于抑制馈通效应。

2. 根据权利要求1所述的电荷泵，其特征在于，所述电流源电路包括一个P型电流源和一个N型电流源，其中，所述P型电流源和所述N型电流源中分别包括一个所述馈通抑制电容。

3. 根据权利要求1所述的电荷泵，其特征在于，所述馈通抑制电容的容抗为预设值，其中，所述预设值上下波动10%时，所述电流源电路的电流输出波动幅度小于等于第一电流阈值。

4. 根据权利要求1所述的电荷泵，其特征在于，所述电流源电路中所述开关管和电流源管均由CMOS管组成。

5. 一种锁相环电路，其特征在于，包括权利要求1至4中任一项所述电荷泵。

6. 根据权利要求5所述的电路，其特征在于，所述电流源管的栅极电压的波动幅度小于等于第一电压阈值。

7. 一种使用权利要求1至4中任一项所述电荷泵的抑制馈通效应的方法，其特征在于，包括：

在所述开关管的所述开关端输入一个第一高脉冲信号时，所述开关管的漏极产生一个第一低脉冲信号，则与所述开关管的漏极相连的所述电流源管的栅极产生一个第二低脉冲信号；

通过所述馈通抑制电容，所述开关管的所述开关端输入的所述第一高脉冲信号在所述电流管的栅极产生一个第二高脉冲信号，以抵消所述电流源管的栅极产生的所述第二低脉冲信号，抑制所述电流源的馈通效应。

8. 根据权利要求7所述的方法，其特征在于，所述电流源管的栅极电压的波动幅度小于等于第二电压阈值。

9. 一种使用权利要求1至4中任一项所述电荷泵的抑制馈通效应的方法，其特征在于，包括：

在所述开关管的所述开关端输入一个第一低脉冲信号时，所述开关管的漏极产生一个第一高脉冲信号，则与所述开关管的漏极相连的所述电流源管的栅极产生一个第二高脉冲信号；

通过所述馈通抑制电容，所述开关管的所述开关端输入的所述第一低脉冲信号在所述电流管的栅极产生一个第二低脉冲信号，以抵消所述电流源管的栅极产生的所述第二高脉冲信号，抑制所述电流源的馈通效应。

10. 根据权利要求9所述的方法，其特征在于，所述电流源管的栅极电压的波动幅度小于等于第三电压阈值。

源端开关的电荷泵、锁相环电路及抑制馈通效应的方法

技术领域

[0001] 本发明涉及电子线路领域,具体而言,涉及一种源端开关的电荷泵、锁相环电路及抑制馈通效应的方法。

背景技术

[0002] 电荷泵是锁相环 (Phase-Locked Loop, 简称为 PLL) 中的一个重要模块,其为整个环路提供无穷增益,使得 PLL 在锁定时输入和分频器输出之间的相位差为零,从而减小压控振荡器 (VCO) 控制信号的波动,减少输出杂散 (Spur)。由于电荷泵的非理想性,导致电荷泵的充放电电流的在时间和幅度上的不匹配造成 VCO 上控制电压的周期波动,形成杂散,从而影响输出信号的质量。

[0003] 时钟馈通 (Feedthrough) 是由于电荷泵的电流源开关存在栅源和栅漏交叠电容,使得开关信号在作用到栅极的时候,也会影响电流源控制电压或者输出电流,此影响相当于电荷泵充放电的电流失配,造成输出杂散的增大。由于交叠电容是固定存在的,所以,馈通效应很难消除,成为电荷泵设计的一个难点。

[0004] 相关技术中,存在如下两种电荷泵:

[0005] 1、漏端开关的电荷泵:

[0006] 在抑制馈通效应时,采用与开关晶体管相同的晶体管作为哑管。图 1 是根据相关技术的漏端开关的电荷泵的电路示意图,如图 1 所示,开关管和哑管的栅端的时钟是反向的,使得开关管和哑管在工作时的馈通效应相互抵消,从而减少馈通效应。但是,要想抵消馈通效应,开关管和哑管必须有相同的交叠电容,即要求保证开关管工作在饱和区。另外,由于漏端开关,必然导致电荷泵的输出范围大大减小,造成 VCO 的增益增加和噪声性能的恶化。

[0007] 2、源端开关的电荷泵:

[0008] 通常,将开关放在电流源管的源端,使得开关管的栅端距离输出较远,以减小时钟对输出端的直接馈通。图 2 是根据相关技术的源端开关的电荷泵的电路示意图,如图 2 所示,当时钟作用到栅端时,电流源管的源端迅速下降,通过其栅源交叠电容使得电流源管的栅端下降,使得输出电流减小。并且,当在栅端退耦电容较小时,栅端电压波动较大,造成输出电流波动较大;当栅端退耦电容较大时,栅端电压波动较小,其恢复到正常偏压的时间延长,使得输出电流长时间偏离理想值,除非此退耦电容特别大,使得栅端的电压波动可以忽略不计,但是,这样大大增加的电荷泵的面积。所以,无论栅端退耦电容大小都会带来电荷泵的充放电的电流失配,造成杂散。

[0009] 可见,以上两种方法都存在较大的折中,使其应用受到了限制。

[0010] 针对相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难消除的问题,目前尚未提出有效的解决方案。

发明内容

[0011] 本发明的主要目的在于提供一种源端开关的电荷泵、锁相环电路及抑制馈通效应的方法，以至少很大程度上解决上述相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的问题。

[0012] 根据本发明实施例的一个方面，提供了一种源端开关的电荷泵，包括：在输出级包括一个电流源电路，上述电流源电路包括：开关管，其栅极作为上述电荷泵的开关端；电流源管，其源极与上述开关管的漏极相连以及其漏极作为上述电荷泵的输出端；以及馈通抑制电容，设置在上述开关管的栅端和上述电流源管的栅端之间，用于抑制馈通效应。

[0013] 可选地，上述电流源电路包括一个P型电流源和一个N型电流源，其中，上述P型电流源和上述N型电流源中分别包括一个上述馈通抑制电容。

[0014] 可选地，上述馈通抑制电容的容抗为预设值，其中，上述预设值上下波动10%时，上述电流源电路的电流输出波动幅度小于等于第一电流阈值。

[0015] 可选地，上述电流源电路中上述开关管和电流源管均由CMOS管组成。

[0016] 根据本发明实施例的另一个方面，还提供了一种锁相环电路，包括上述电荷泵。

[0017] 可选地，上述电流源管的栅极电压的波动幅度小于等于第一电压阈值。

[0018] 根据本发明实施例的又一个方面，还提供了一种使用上述电荷泵的抑制馈通效应的方法，包括：在上述开关管的上述开关端输入一个第一高脉冲信号时，上述开关管的漏极产生一个第一低脉冲信号，则与上述开关管的漏极相连的上述电流源管的栅极产生一个第二低脉冲信号；通过上述馈通抑制电容，上述开关管的上述开关端输入的上述第一高脉冲信号在上述电流源管的栅极产生一个第二高脉冲信号，以抵消上述电流源管的栅极产生的上述第二低脉冲信号，抑制上述电流源的馈通效应。

[0019] 可选地，上述电流源管的栅极电压的波动幅度小于等于第二电压阈值。

[0020] 根据本发明实施例的又一个方面，还提供了一种使用权利要求1至4中任一项上述电荷泵的抑制馈通效应的方法，其特征在于，包括：在上述开关管的上述开关端输入一个第一低脉冲信号时，上述开关管的漏极产生一个第一高脉冲信号，则与上述开关管的漏极相连的上述电流源管的栅极产生一个第二高脉冲信号；通过上述馈通抑制电容，上述开关管的上述开关端输入的上述第一低脉冲信号在上述电流源管的栅极产生一个第二低脉冲信号，以抵消上述电流源管的栅极产生的上述第二高脉冲信号，抑制上述电流源的馈通效应。

[0021] 可选地，上述电流源管的栅极电压的波动幅度小于等于第三电压阈值。

[0022] 通过本发明，采用在源端开关的电荷泵中的电流源的开关管的栅端和电流源管的栅端之间设置馈通抑制电容的方式，很大程度上解决了相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的问题，增加了电荷泵的输出电压范围，抑制了馈通效应对电荷泵的充放电电流造成的失配，提高了PLL输出的杂散性能。

附图说明

[0023] 此处所说明的附图用来提供对本发明的进一步理解，构成本申请的一部分，本发明的示意性实施例及其说明用于解释本发明，并不构成对本发明的不当限定。在附图中：

[0024] 图1是根据相关技术的漏端开关的电荷泵的电路示意图；

[0025] 图2是根据相关技术的源端开关的电荷泵的电路示意图；

- [0026] 图 3 是根据本发明实施例的源端开关的电荷泵的结构示意图；
- [0027] 图 4 是根据本发明实施例的锁相环电路的结构示意图；
- [0028] 图 5 是根据本发明实施例的采用方式一的抑制馈通效应的方法流程图；
- [0029] 图 6 是根据本发明实施例的采用方式二的抑制馈通效应的方法流程图；
- [0030] 图 7 是根据本发明优选实施例的源端开关的电荷泵的电路示意图；
- [0031] 图 8 是根据本发明优选实施例的输出级电流源管的栅端电压的示意图；
- [0032] 图 9 是根据本发明优选实施例的输出级的输出电流的示意图。

具体实施方式

[0033] 下文中将参考附图并结合实施例来详细说明本发明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互组合。

[0034] 根据本发明实施例，提供了一种源端开关的电荷泵。图 3 是根据本发明实施例的源端开关的电荷泵的电路示意图，如图 3 所示，该源端开关的电荷泵 30 在输出级包括一个电流源电路 32，电流源电路 32 包括：开关管 322，其栅极作为电荷泵的开关端；电流源管 324，其源极与开关管的漏极相连以及其漏极作为电荷泵的输出端；以及馈通抑制电容 326，设置在开关管的栅端和电流源管的栅端之间，用于抑制馈通效应，以及其他元件。

[0035] 可选地，在本实施例中，如图 3 所示，图中 I_DN 线被拉长可以但不限于表示此处不仅仅和馈通抑制电容相连。

[0036] 通过上述源端开关的电荷泵 30，在电流源电路 32 的开关管 322 的栅端和电流源管 324 的栅端之间设置馈通抑制电容 326，用于抑制馈通效应，解决了相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的问题，增加了电荷泵的输出电压范围，抑制了馈通效应对电荷泵的充放电电流造成的失配，提高了 PLL 输出的杂散性能。

[0037] 可选地，在实施过程中，源端开关的电荷泵 30 中的电流源电路 32 可以包括一个 P 型电流源和一个 N 型电流源，其中，P 型电流源和 N 型电流源中分别包括一个馈通抑制电容 326。

[0038] 可选地，上述馈通抑制电容 326 的阻抗为预设值，其中，预设值上下波动 10% 时，上述电流源电路的电流输出波动幅度小于等于第一电流阈值，例如，不超过 2%，馈通效应均可实现较好的抑制。

[0039] 可选地，源端开关的电荷泵 30 中的电流源电路 32 中开关管 322、电流源管 324 和哑管均可以由 CMOS 管组成。

[0040] 根据本发明实施例，还提供了一种锁相环电路。图 4 是根据本发明实施例的锁相环电路的结构示意图，如图 4 所示，该锁相环电路 40 包括上述源端开关的电荷泵 30。

[0041] 可选地，在本实施例中，在引入上述馈通抑制电容后，电流源管的栅极电压的波动幅度小于等于预定电压阈值。

[0042] 例如，结合图 8-9 可以看出，图 8 中的电流源管栅段电压的波动幅度在引入馈通抑制电容后降低了很多，波动幅度从 0.45-0.46(0.01) 降低为 0.455-0.457(0.002)；从图 9 可以看出，电流源管输出电流在开关管闭合时（也即电流值约为 1.0E-04 时），引入馈通抑制电容后，电流基本保持在 9.8E-05，而引入馈通抑制电容之前，电流会从 9.0E-05 逐渐上升到 9.8E-05，所以电流源管输出电流波动在引入馈通抑制电容后降低了很多。

[0043] 根据本发明实施例，提供了一种使用上述源端开关的电荷泵 30 的抑制馈通效应的方法。根据输入脉冲信号的不同，可以分为如下两种方式：

[0044] 方式一：在开关管的开关端输入一个第一高脉冲信号；

[0045] 方式二：在开关管的开关端输入一个第一低脉冲信号。

[0046] 图 5 是根据本发明实施例的采用方式一的抑制馈通效应的方法流程图，如图 5 所示，该方法包括如下步骤：

[0047] 步骤 S502，在开关管 322 的开关端输入一个第一高脉冲信号时，开关管 322 的漏极产生一个第一低脉冲信号，则与开关管 322 的漏极相连的电流源管 324 的栅极产生一个第二低脉冲信号；

[0048] 步骤 S504，通过馈通抑制电容 326，开关管 322 的开关端输入的第一高脉冲信号在电流源管 324 的栅极产生一个第二高脉冲信号，以抵消电流源管 324 的栅极产生的第二低脉冲信号，抑制电流源电路 32 的馈通效应。

[0049] 图 6 是根据本发明实施例的采用方式二的抑制馈通效应的方法流程图，如图 6 所示，该方法包括如下步骤：

[0050] 步骤 S602，在开关管 322 的开关端输入一个第一低脉冲信号时，开关管 322 的漏极产生一个第一高脉冲信号，则与开关管 322 的漏极相连的电流源管 324 的栅极产生一个第二高脉冲信号；

[0051] 步骤 S604，通过馈通抑制电容 326，开关管 322 的开关端输入的第一低脉冲信号在电流源管 324 的栅极产生一个第二低脉冲信号，以抵消电流源管 324 的栅极产生的第二高脉冲信号，抑制电流源电路 32 的馈通效应。

[0052] 通过上述步骤，由于在电流源电路 32 的开关管 322 的栅端和电流源管 324 的栅端之间设置了馈通抑制电容 326，使得反向馈通效应与正向馈通效应在一定程度上相互抵消，抑制了从开关管 322 的栅端到电流源管 324 的栅端的馈通效应，解决了相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的问题，增加了电荷泵的输出电压范围，提高了 PLL 输出的杂散性能。

[0053] 下面结合优选实施例和附图对上述实施例的实现过程进行详细说明。

[0054] 由于馈通效应造成的电荷泵的充放电的电流失配很难抑制，使得 PLL 的输出杂散增加。本实施例在传统的设计方法的基础上，通过引入另外的反向反馈支路，使得馈通效应得到抑制。即在较大输出电压范围内抑制馈通效应，并且减小了传统源端开关电荷泵电流源管栅端退耦电容的大小，减小的电荷泵的面积。

[0055] 图 7 是根据本发明优选实施例的源端开关的电荷泵的电路示意图，如图 7 所示，提供了一种抑制馈通效应的电荷泵，其中，p 型电流源和 n 型电流源可以分别看作一个独立的输出级，在源端开关电荷泵的输出级的开关场效应管 (Mp2 或 Mn2) 栅端与电流源管 (Mp4 或 Mn4) 栅端引入一电容，例如，在 Mp2 栅端与 Mp4 栅端引入 C_{f2} ，在 Mn2 栅端与 Mn4 栅端引入 C_{f1} 。该电容从开关管的栅端到电流源管的栅端，开关管和电流源管提供反向馈通效应；从开关管的栅端到电流源管的栅端，引入电容提供正向馈通效应。可见，两种馈通效应在一定程度上相互抵消，抑制了从开关管的栅端到电流源管的栅端的馈通效应。

[0056] 图 8 是根据本发明优选实施例的输出级电流源管的栅端电压的示意图，如图 8 所示，开关信号是占空比为 50% 的方波，在反馈电容 (C_{f1} 或 C_{f2}) 的容值不同时，源端开关的电

荷泵的输出级电流源管的栅端电压随时间的变化情况。图中四条线是四种情形下的电流源管栅端电压随时间的变化情况,四种情形分别是:1、没有反馈电容即反馈电容大小为零(V_{nocap}),2、反馈电容大小为优化值的90%($V_{-10\% cap}$),3、反馈电容大小为优化值(V_{cap}),4、反馈电容大小为优化值的110%($V_{+10\% cap}$)。从四条线可以看出,反馈电容使得电流源管栅压波动从12mV变为了2.5mV,馈通效应抑制了80%左右。

[0057] 图9是根据本发明优选实施例的输出级的输出电流的示意图,如图9所示,开关信号是占空比为50%的方波,在反馈电容(C_{f1} 或 C_{f2})的容值不同时,源端开关的电荷泵的输出级的输出电流随时间的波动。图中四条线是四种情形下的输出级输出电流随时间的变化情况,四种情形分别是:1、没有反馈电容即反馈电容大小为零(I_{nocap}),2、反馈电容大小为优化值的90%($I_{-10\% cap}$),3、反馈电容大小为优化值(I_{cap}),4、反馈电容大小为优化值的110%($I_{+10\% cap}$)。从四条线可以看出,反馈电容可以是的输出电流较快的达到设计值。在锁相环实际工作时,开关信号是较窄脉冲,所以,没有反馈电容情形下,输出电流不会达到设计值,电荷泵的动态电流失配较大,造成锁相环的输出杂散增加,恶化整体性能。

[0058] 可见,本实施例为了抑制馈通效应对电荷泵的充放电电流造成的失配,提高PLL输出的杂散性能,在先前工艺(源端开关电荷泵)的基础上,在开关管的栅端和电流源管的栅端加入一个小电容,使得增加一条和已有馈通效应反向的馈通支路,使得馈通效应相互抵消。由于馈通效应的抵消,使得栅端的退耦电容大大减小,减小了电荷泵的面积。并且,此馈通抑制效应只要电流源管处在饱和区即可,使得电荷泵的输出电压范围比先前技术(采用哑管的漏端开关电荷泵)大大增加。

[0059] 综上所述,通过本发明实施例,提供了一种抑制馈通效应的电荷泵的方案,采用在源端开关的电荷泵中的电流源的开关管的栅端和电流源管的栅端之间设置馈通抑制电容的方式,解决了相关技术中由于交叠电容的固定存在导致源端开关的电荷泵的馈通效应很难抑制的问题,增加了电荷泵的输出电压范围,抑制了馈通效应对电荷泵的充放电电流造成的失配,提高了PLL输出的杂散性能。

[0060] 显然,本领域的技术人员应该明白,上述的本发明的各模块或各步骤可以用通用的计算装置来实现,它们可以集中在单个的计算装置上,或者分布在多个计算装置所组成的网络上,可选地,它们可以用计算装置可执行的程序代码来实现,从而可以将它们存储在存储装置中由计算装置来执行,或者将它们分别制作成各个集成电路模块,或者将它们中的多个模块或步骤制作成单个集成电路模块来实现。这样,本发明不限制于任何特定的硬件和软件结合。

[0061] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

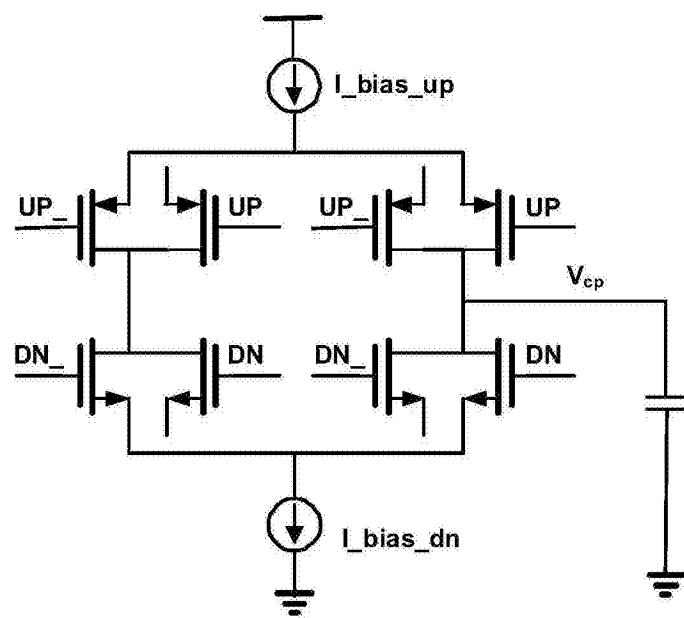


图 1

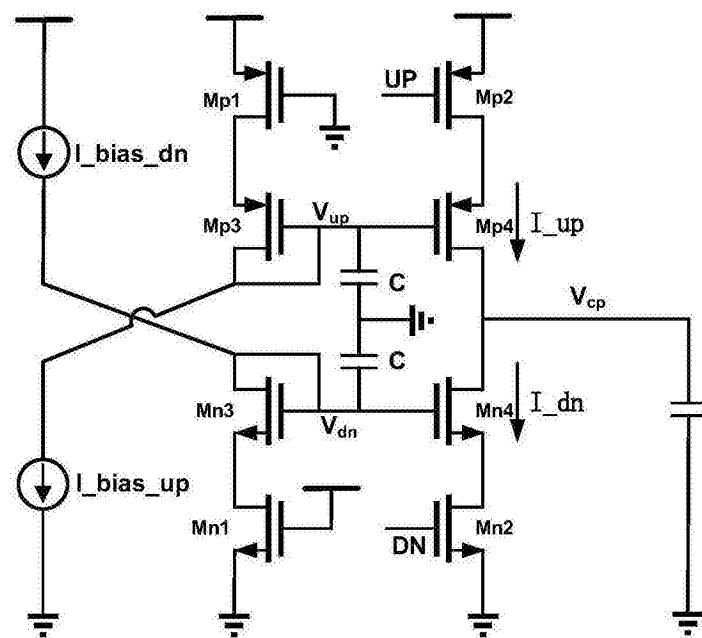


图 2

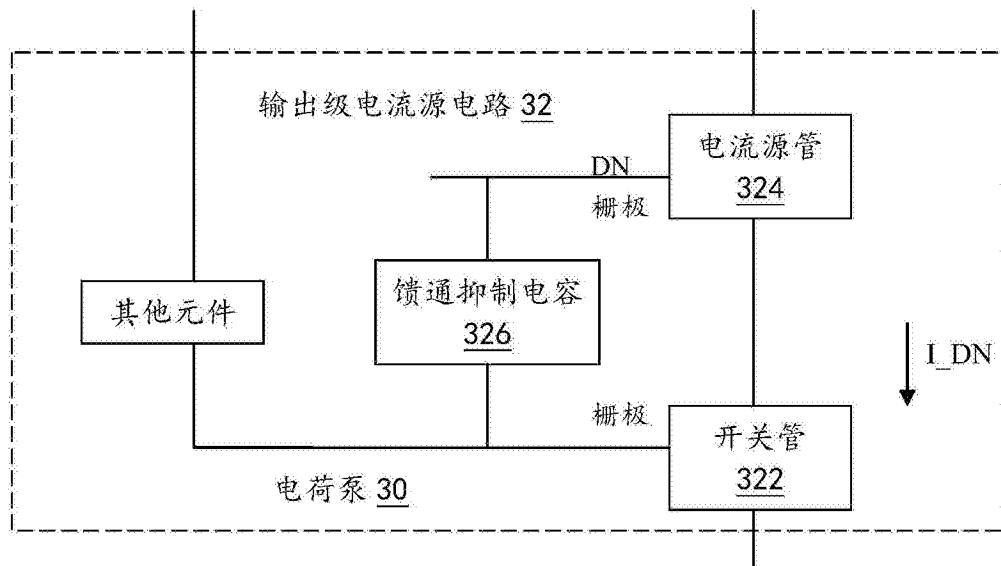


图 3

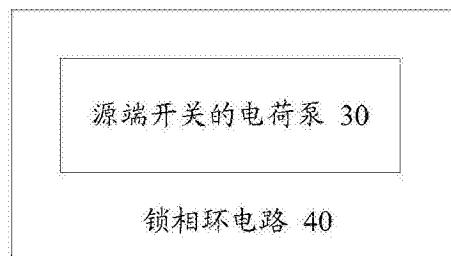


图 4

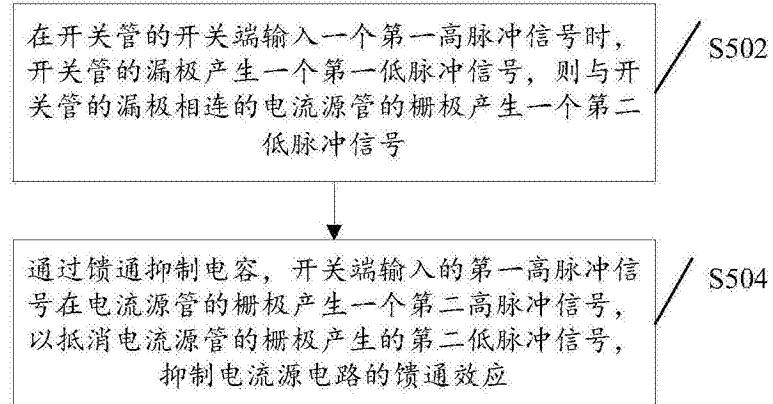


图 5

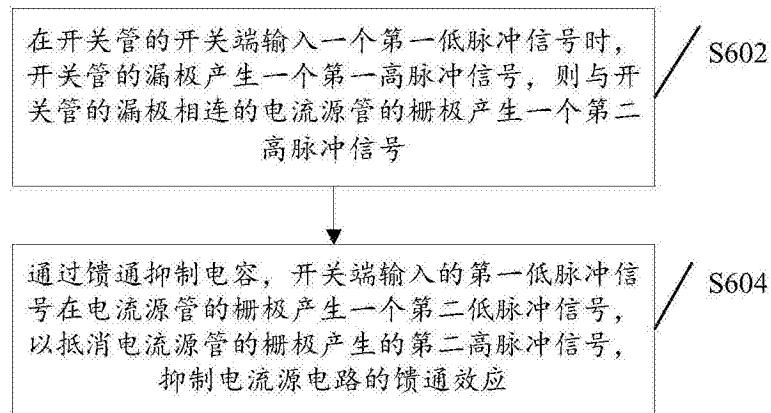


图 6

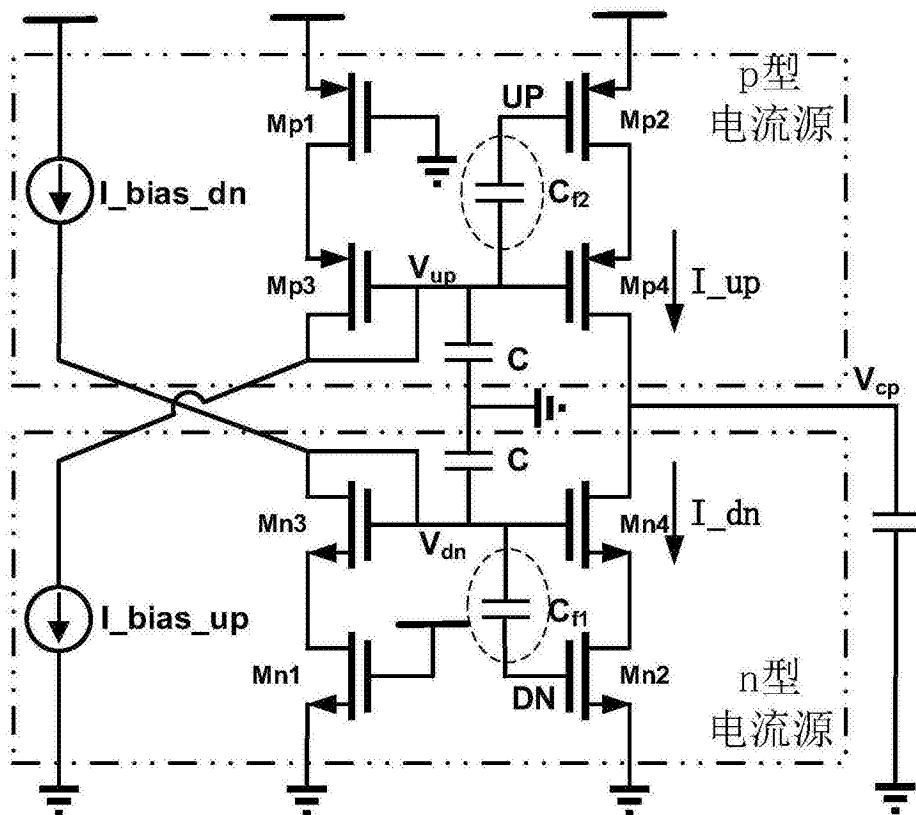


图 7

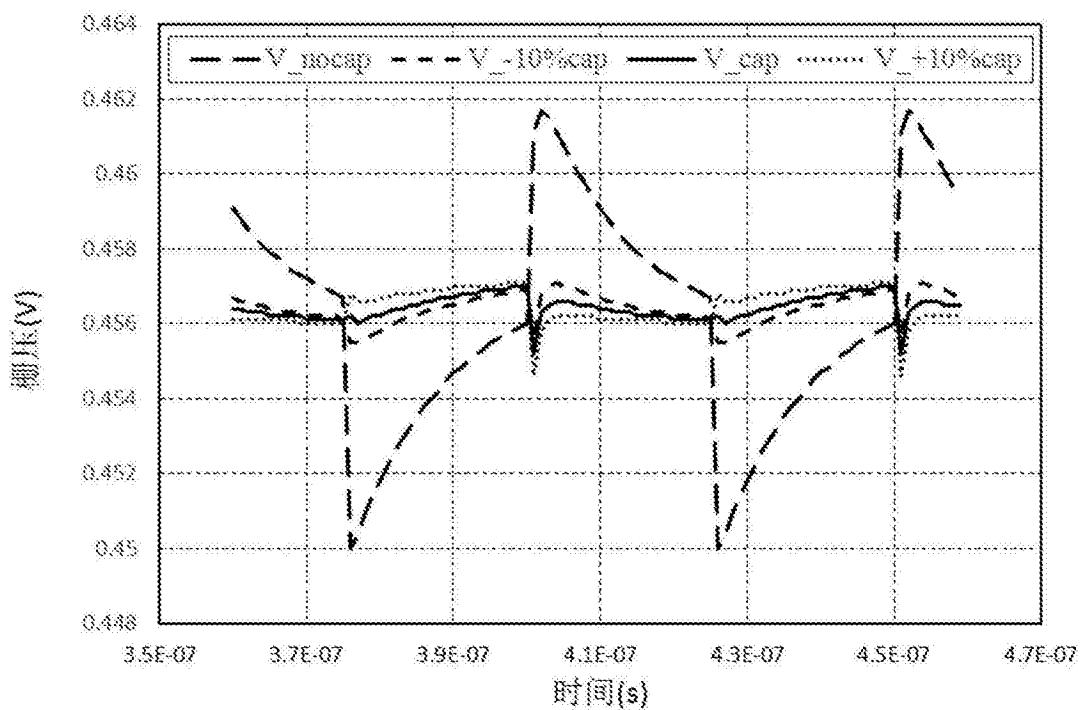


图 8

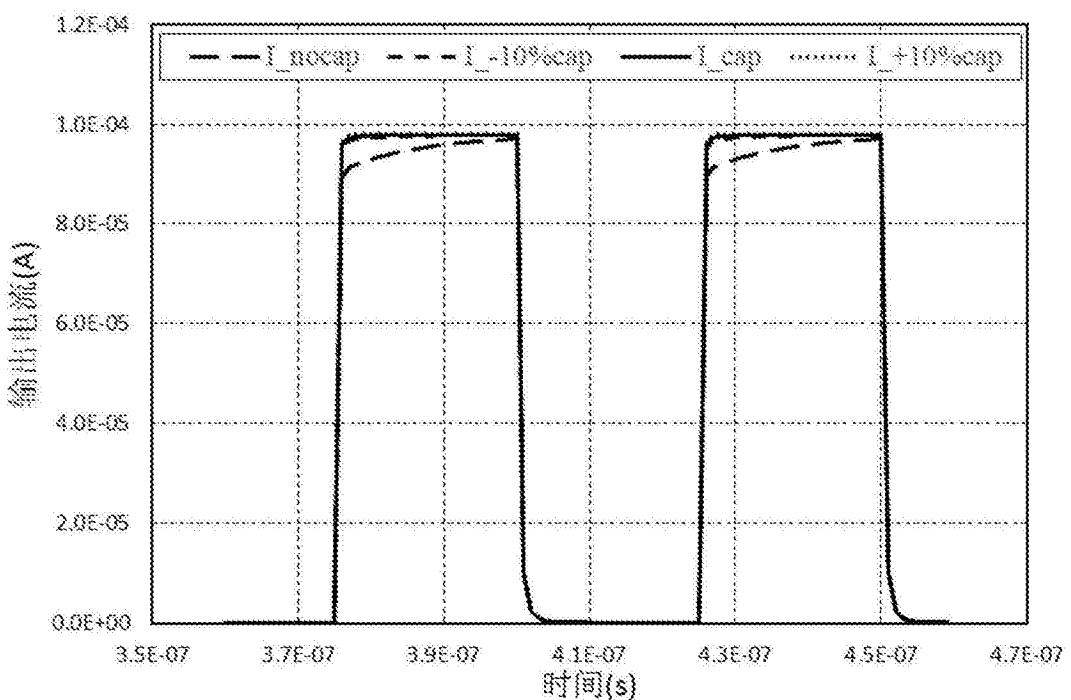


图 9