



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년01월07일
(11) 등록번호 10-0877262
(24) 등록일자 2008년12월26일

(51) Int. Cl.

H04B 7/26 (2006.01)

(21) 출원번호 10-2003-7009065
(22) 출원일자 2003년07월05일
심사청구일자 2006년12월27일
번역문제출일자 2003년07월05일
(65) 공개번호 10-2003-0064896
(43) 공개일자 2003년08월02일
(86) 국제출원번호 PCT/US2001/050641
국제출원일자 2001년12월27일
(87) 국제공개번호 WO 2002/54617
국제공개일자 2002년07월11일
(30) 우선권주장
09/755,654 2001년01월05일 미국(US)

(56) 선행기술조사문헌

W0199992384 A1
DE19911146 A
US5574982 A

전체 청구항 수 : 총 29 항

(73) 특허권자

칼컴 인코포레이티드

미국 캘리포니아 샌디에고 모어하우스
드라이브5775 (우 92121-1714)

(72) 발명자

휘틀레이, 찰스, 이., 3세

미국92014캘리포니아텔마르토포인트로드570

아탈, 라시드, 에이.

미국92122캘리포니아샌디에고#3112코스타버데블러
바드8520

에스테베스, 에두알도, 에이., 에스.

미국92128캘리포니아샌디에고코르테비센자12147

(74) 대리인

남상선

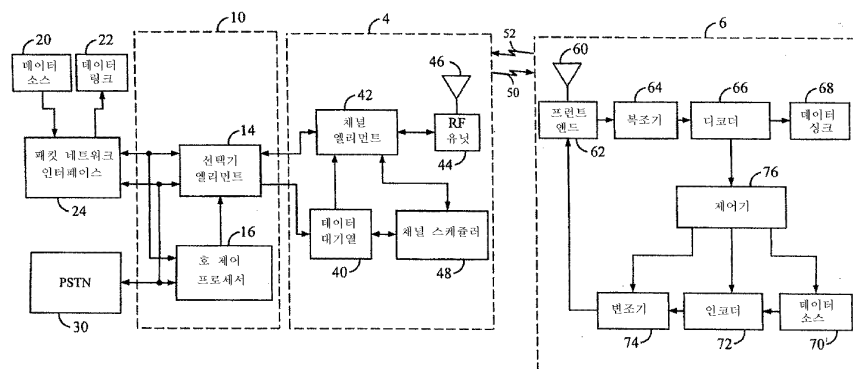
심사관 : 정헌주

(54) 통신시스템에서 순방향 전력을 제어하기 위한 방법 및장치

(57) 요약

가변을 송신 가능한 데이터 통신 시스템에서, 상기 데이터 속도는 상기 액세스 터미널(6)에서 측정된 상기 순방향 링크 신호들의 최대 C/I 측정에 의해 결정된다. 일 실시예에서, 상기 데이터 송신은 액세스 터미널(6)에 의해 초기화되는 순방향 전력 제어에 근거하여 스케줄링 되는데, 상기 순방향 전력 제어는 초과 송신 전력에 기인한 순방향 링크 속도 양자화 손실을 줄인다. 상기 액세스 터미널(6)은 상기 선택된 속도에 대한 상기 초과 C/I 평가를 상기 액세스 포인트(4)에 보고한다. 상기 액세스 포인트(4)는 상기 액세스 터미널(6)을 서비스할 때 그것의 송신 전력을 적절한 양만큼 감소시킨다. 또 다른 실시예에서, 상기 데이터 송신은 액세스 포인트(4)에 의해 초기화되는 순방향 전력 제어에 근거하여 스케줄링된다. 상기 액세스 포인트(4)는 그것의 송신 전력을 시간상에서 무작위적으로 또는 통신 시스템에 있는 주변 액세스 포인트(4)에 동기적으로 변화시키는데, 이것은 상당한 방해를 수신하는 사용자에게 의해 달성되는 출력의 증가를 가져온다.

대표도



특허청구의 범위

청구항 1

적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 전송하는 방법으로서,
대기중인(pending) 데이터 송신의 액세스 터미널을 페이징하는 단계;
파라미터들의 세트에 기초하여 액세스 포인트를 선택하는 단계;
상기 선택된 액세스 포인트로부터 순방향 링크 신호들의 초과(excess) C/I를 측정하는 단계;
상기 초과 C/I 측정치를 상기 선택된 액세스 포인트로 전송하는 단계; 및
상기 초과 C/I 측정치에 따른 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는,
패킷 데이터 송신 방법.

청구항 2

제1항에 있어서, 상기 송신 단계는 상기 액세스 터미널의 우선순위에 기초하여 스케줄러에 의해 스케줄링되는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 3

제1항에 있어서, 상기 측정하는 단계, 선택하는 단계 및 전송하는 단계는 상기 데이터 송신이 완료될 때까지 각 시간 슬롯에서 수행되는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 4

제1항에 있어서, 상기 송신 단계는 지향성 빔을 사용하여 수행되는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 5

제1항에 있어서, 상기 데이터는 데이터 패킷들의 형태로 상기 액세스 터미널로 송신되는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 6

제5항에 있어서, 상기 액세스 터미널에 의해 수신되지 않은 데이터 패킷들에 대해 네거티브 응답(NACK) 메시지를 송신하는 단계를 더 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 7

제6항에 있어서, 상기 NACK 메시지들에 따라 상기 액세스 터미널에 의해 수신되지 않은 상기 데이터 패킷들을 재송신하는 단계를 더 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 8

제5항에 있어서, 상기 데이터 패킷들은 모든 데이터 속도(rate)들에 대해 고정된 크기인 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 9

제5항에 있어서, 상기 데이터 패킷들은 하나 이상의 시간 슬롯들을 통해 송신되는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 10

제5항에 있어서, 각 데이터 패킷은 프리앰블을 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 11

제10항에 있어서, 상기 프리앰블의 길이는 상기 데이터 속도에 기초하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 12

적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 송신하는 방법으로서,

대기중인 데이터 송신의 액세스 터미널을 페이징하는 단계;

파라미터들의 세트에 기초하여 액세스 포인트를 선택하는 단계;

상기 선택된 액세스 포인트로부터의 순방향 링크 신호의 초과 C/I를 측정하는 단계;

상기 초과 C/I 측정치를 포함하는 데이터 요구 메시지를 상기 선택된 액세스 포인트로 전송하는 단계; 및

상기 초과 C/I 측정치에 따른 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 13

제12항에 있어서, 상기 데이터 요구 메시지는 요구되는 데이터 속도를 나타내는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 14

제13항에 있어서, 상기 요구되는 데이터 속도는 다수의 데이터 속도들 중 하나인 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 15

적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 송신하는 방법으로서,

대기중인 데이터 송신의 액세스 터미널을 페이징하는 단계;

파라미터들의 세트에 기초하여 액세스 포인트를 선택하는 단계;

상기 선택된 액세스 포인트로부터의 순방향 링크 신호의 초과 C/I를 측정하는 단계;

제 1 채널을 통해 데이터 요구 메시지를 상기 선택된 액세스 포인트로 전송하는 단계;

제 2 채널을 통해 상기 초과 C/I 측정치를 상기 선택된 액세스 포인트로 전송하는 단계; 및

상기 데이터 요구 메시지에 따른 데이터 속도와 상기 측정된 초과 C/I 측정치에 따른 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 16

제15항에 있어서, 상기 데이터 요구 메시지는 요구되는 데이터 속도를 나타내는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 17

제15항에 있어서, 상기 요구되는 데이터 속도는 다수의 데이터 속도들 중 하나인 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 18

적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 송신하는 방법으로서,

다수의 액세스 터미널로부터 데이터 요구 메시지들을 수신하는 단계;

상기 다수의 액세스 터미널 각각에 대한 평균 서비스 속도(rate)를 계산하는 단계;

상기 다수의 액세스 터미널 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 단계;

상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비 중 가장 큰 비를 갖는 상기 액세스 터미널로부터의 데이터 송신을 스케줄링하는 단계; 및

상기 데이터 요구 메시지에 따라 랜덤하게 변화하는 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는,

패킷 데이터 송신 방법.

청구항 19

제18항에 있어서, 상기 비는 다음과 같이 계산되는 것을 특징으로 하는데,

$$DRC_I(n)/R_I(n),$$

여기서 $R_I(n) = (1-1/tc)*R_I(n-1)+(1/tc)$; $DRC_I(n)$ 은 슬롯 n 에서 터미널 I 의 요구되는 데이터 속도가며; $R_I(n)$ 은 슬롯 $(n-1)$ 에서의 I 까지의 평균 서비스 속도이며, tc 는 스케줄러 시정수인 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 20

통신 시스템에서 적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 송신하는 방법으로서,

다수의 액세스 터미널들로부터 데이터 요구 메시지들을 수신하는 단계;

상기 다수의 액세스 터미널들 각각에 대한 평균 서비스 속도를 계산하는 단계;

상기 다수의 액세스 터미널들 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 단계;

상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비에 기초하여 상기 액세스 터미널로부터의 데이터 송신 스케줄을 바이어싱(biasing)하는 단계; 및

상기 데이터 요구 메시지에 따라 상기 통신 시스템에 있는 주변 액세스 포인트들과 동기화된(synchronism) 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는,

패킷 데이터 송신 방법.

청구항 21

통신 시스템에서 적어도 하나의 액세스 포인트로부터 액세스 터미널로 패킷 데이터를 송신하는 방법으로서,

다수의 액세스 터미널로부터 데이터 요구 메시지들을 수신하는 단계;

상기 다수의 액세스 터미널들 각각에 대한 평균 서비스 속도를 계산하는 단계;

상기 다수의 액세스 터미널들 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 단계;

상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비 중 가장 큰 비를 갖는 상기 액세스 터미널로부터의 데이터 송신을 스케줄링하는 단계; 및

상기 데이터 요구 메시지에 따라 상기 통신 시스템의 주변 액세스 포인트들과 동기화된 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 단계를 포함하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 22

제21항에 있어서, 상기 송신 전력은 최대로 상기 액세스 포인트의 보어사이트(bore-site) 방위각에 의존하는 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 23

제22항에 있어서, 상기 송신 전력은

$P(t) = P_0(\text{dBm}) + \delta(\text{dB}) * \cos(2\pi * t/T - \theta)$ 이며, 여기서

P_0 는 액세스 포인트 공칭 송신 전력이며;

θ 는 방위각이며;

T 는 360도를 스캔하는 시간이며;

δ 는 피크 dB인 것을 특징으로 하는 패킷 데이터 송신 방법.

청구항 24

순방향 링크 신호를 통해 페이징 메시지들을 수신하고 상기 순방향 링크 신호 상에서 C/I 측정들과 초과 C/I 측정들을 수행하는 수신기;

상기 수신기에 연결되어 있으며, 상기 수신기로부터 상기 페이징 메시지들, C/I 측정치들 및 초과 C/I 측정치들을 수신하고, 액세스 포인트를 선택하는 제어기; 및

상기 제어기에 연결되어 있으며, 상기 C/I 측정치들 및 상기 초과 C/I 측정치들을 포함하는 데이터 요구 메시지들을 송신하는 송신기를 포함하는 것을 특징으로 하는 액세스 터미널.

청구항 25

C/I 측정치들과 초과 C/I 측정치들을 수신하는 수신기;

상기 수신기에 연결되어 있으며, 상기 수신기로부터 상기 C/I 측정치들과 초과 C/I 측정치들을 수신하며, 데이터 송신을 위한 액세스 터미널을 선택하는 채널 스케줄러; 및

상기 채널 스케줄러에 연결되어 있으며, 상기 C/I 측정치들과 초과 C/I 측정치들에 기초한 송신 전력으로 데이터를 송신하는 송신기를 포함하는 것을 특징으로 하는 액세스 포인트.

청구항 26

적어도 하나의 액세스 포인트로부터 액세스 터미널로의 고속 패킷 데이터 송신을 위한 통신 시스템으로서,

순방향 링크 신호 내의 페이징 메시지들을 상기 액세스 터미널로 송신하기 위한 상기 적어도 하나의 액세스 포인트 각각에 있는 송신기;

상기 페이징 메시지들을 수신하고 상기 적어도 하나의 액세스 포인트에 있는 상기 송신기들로부터의 상기 순방향 링크 신호들의 C/I 측정들과 초과 C/I 측정들을 수행하기 위한 상기 액세스 터미널에 있는 수신기;

상기 C/I 측정들과 초과 C/I 측정들을 수신하기 위해 상기 수신기에 연결되어 있고, 선택된 액세스 포인트를 식별하는, 상기 적어도 하나의 액세스 터미널 각각에 있는 제어기; 및

상기 제어기에 연결되어 있으며, 데이터 요구 메시지들을 송신하는, 상기 액세스 터미널에 있는 송신기를 포함하는,

패킷 데이터 고속 송신 통신 시스템.

청구항 27

다수의 액세스 터미널들로부터 데이터 요구 메시지들을 수신하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 평균 서비스 속도를 계산하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 수단;

상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비 중 가장 큰 비를 갖는 상기 액세스 터미널로부터의 데이터 송신을 스케줄링하는 수단; 및

상기 데이터 요구 메시지에 따라 랜덤하게 변화하는 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를

송신하는 수단을 포함하는 것을 특징으로 하는 액세스 포인트.

청구항 28

다수의 액세스 터미널들로부터 데이터 요구 메시지들을 수신하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 평균 서비스 속도를 계산하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 수단;

상기 평균 서비스 속도에 대한 상기 요구되는 데이터 속도의 비 중 가장 큰 비를 갖는 상기 액세스 터미널로부터의 데이터 송신 스케줄을 바이어싱하는 수단; 및

상기 데이터 요구 메시지에 따라 랜덤하게 변화하는 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 수단을 포함하는,

액세스 포인트.

청구항 29

다수의 액세스 터미널들로부터 데이터 요구 메시지들을 수신하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 평균 서비스 속도를 계산하는 수단;

상기 다수의 액세스 터미널들 각각에 대한 상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비를 계산하는 수단;

상기 평균 서비스 속도에 대한 요구되는 데이터 속도의 비 중 가장 큰 비를 갖는 상기 액세스 터미널로부터의 데이터 송신 스케줄을 바이어싱하는 수단; 및

상기 데이터 요구 메시지에 따라 상기 통신 시스템에 있는 주변 액세스 포인트들과 동기화된 송신 전력으로 상기 선택된 액세스 포인트로부터 데이터를 송신하는 수단을 포함하는,

액세스 포인트.

명세서

기술 분야

<1> 본 발명은 통신시스템, 특히 통신 시스템에서 순방향 전력을 제어하기 위한 신규하고 개선된 방법 및 장치에 관한 것이다.

배경 기술

<2> 현대의 통신 시스템은 다양한 애플리케이션의 지원이 요구된다. 이러한 통신시스템 중 하나의 통신 시스템은 "듀얼-모드 광대역 스펙트럼 확산 셀룰러 시스템에 대한 TIA/EIA/IS-95 이동국 기지국 호환 표준(이하 IS-95 표준이라 칭함)"을 따르는 코드분할 다중접속(CDMA) 시스템이다. CDMA 시스템은 지상링크를 통해 사용자 간에 음성 및 데이터 통신을 할 수 있게 한다. 다중접속 통신 시스템에서의 CDMA 기술의 사용은 "위성 또는 지상 중계기를 사용하는 스펙트럼 확산 다중접속 통신시스템"이라는 명칭을 가진 미국특허 제4,901,307호, 및 "CDMA 셀룰러 전화 시스템에서 파형을 발생시키기 위한 시스템 및 방법"이라는 명칭을 가진 미국특허 제5,103,459호에 개시되어 있으며, 이들 특허는 본 발명의 양수인에게 양도되었으며 여기에 참조문헌으로써 통합된다.

<3> CDMA 시스템에서, 사용자 간의 통신은 하나 또는 다수의 액세스 네트워크 또는 데이터 애플리케이션을 위한 데이터 네트워크중 한 네트워크를 통해 수행된다. 액세스 네트워크는 다수의 액세스 포인트를 포함한다. 일 실시예에서, 데이터 네트워크는 인터넷이다. 다른 실시예에서, 데이터 네트워크는 종래에 공지된 임의의 종류의 네트워크일 수 있다는 것을 당업자는 이해해야 한다. 제 1 액세스 터미널은 역방향 링크를 통해 액세스 네트워크 또는 데이터 네트워크에 데이터를 전송함으로써 제 2 액세스 터미널과 통신할 수 있다.

<4> 데이터가 액세스 네트워크에 전송될 때, 액세스 네트워크는 데이터를 수신하여 이 데이터를 순방향 링크를 통해 제 2 액세스 터미널에 전송하거나 또는 다른 액세스 네트워크에 전송할 수 있다. 순방향 링크는 액세스 네트워크

크로부터 액세스 터미널로의 전송을 언급하며, 역방향 링크는 액세스 터미널로부터 액세스 네트워크로의 전송을 언급한다. IS-95 시스템에서, 순방향 링크 및 역방향 링크에는 다른 주파수가 할당된다.

<5> 액세스 터미널은 수신된 순방향 링크 신호에 대한 신호대 잡음 및 신호대 간섭비 C/I를 계산한다. 액세스 터미널에 의하여 계산된 C/I는 액세스 포인트로부터 사용자의 액세스 터미널로의 순방향 링크를 위하여 지원될 수 있는 정보속도를 결정한다. 즉, 순방향 링크에 대한 주어진 레벨의 성능은 C/I의 대응레벨에서 실현될 수 있다. 정보속도를 선택하기 위한 방법 및 장치는 "고속 패킷 전송을 위한 방법 및 장치"라는 명칭으로 1997년 11월 3일에 출원된 미국특허 출원번호 제08/963,386호이며 현재 2002년 6월 3일에 허여된 미국특허번호 제 6,574,211호에 개시되어 있으며, 이 특허출원은 본 발명의 양수인에게 양도되었으며 여기에 참조문헌으로서 통합된다.

<6> 액세스 포인트가 데이터를 액세스 터미널에 전송하는 전력은 순방향 링크 전송전력이라 칭한다. 순방향 링크 전송전력은 데이터를 순방향 링크를 통해 신뢰성 있게 전송하기 위하여 요구된 레벨이다. 순방향 링크 전송전력은 종종 신뢰성있는 데이터 속도를 위하여 요구된 레벨 이상일 수 있다. 이러한 과전력은 "양자화 손실"이라 칭한다. 양자화 손실은 주어진 신뢰성있는 데이터 속도를 위하여 요구된 것 이상의 순방향 링크의 전송전력량이며, 결국 손실된 전송전력량이다. 양자화 손실은 순방향 링크 스루풋 효율성 및 스루풋을 제한하는 초과 전송전력이기 때문에 문제점을 유발한다. 액세스 포인트의 초과 전송전력은 인접 액세스 포인트에 의하여 서비스되는 액세스 터미널에 대하여 간섭을 유발한다. 이러한 간섭은 액세스 포인트에 의하여 서비스되는 액세스 터미널이 낮은 C/I를 감시하여 결과적으로 낮은 데이터 속도(rate)를 가지도록 한다. 따라서, 스루풋은 제한된다.

<7> 양자화 손실이 감소하면 순방향 링크 스루풋 효율 및 스루풋의 이득이 증가한다. 따라서, 초과 전송전력에 의한 손실을 감소시키는 시스템 및 방법이 필요하다.

<8> 데이터 통신시스템의 품질 및 효율성을 측정하는 파라미터는 데이터 패킷을 전송하는데 요구되는 전송지연 및 시스템의 평균 스루풋율이다. 전송지연은 음성통신시 발생하기 때문에 데이터 통신에서 동일한 효과를 가지지 않으나, 데이터 통신 시스템의 품질을 측정하는데 있어서는 중요하다. 평균 스루풋율은 통신시스템의 데이터 전송능력의 효율성에 대한 측정값이다.

<9> 액세스 터미널이 간섭 제한위치, 즉 셀 경계에 있을 때, 액세스 터미널은 다중 액세스 포인트로부터 파일럿 신호를 수신할 수 있으며, 상기 파일럿 신호는 액세스 터미널을 서비스하고 있는 액세스 포인트로부터의 파일럿 신호와 간섭한다. 결과적으로, 액세스 터미널에 의하여 감시되는 C/I는 액세스 터미널이 셀 경계에 있지 않을 때보다 셀 경계에서 낮다. 결과적으로, 액세스 터미널은 액세스 터미널이 셀 경계에 있지 않을 때보다 낮은 서비스 속도(rate) 및 낮은 데이터 속도를 가진다. 서비스 속도(rate)는 액세스 포인트가 서비스를 위하여 액세스 터미널을 스케줄링하는 속도이다. 데이터 속도(rate)는 액세스 포인트가 순방향 링크 데이터를 액세스 터미널에 전송하는 속도이다.

<10> 서비스의 관점에서 볼때, 액세스 터미널이 동일한 액세스 포인트에 의하여 서비스된다고 가정하면, 셀 경계에 있는 액세스 터미널은 셀 경계에 있지 않는 액세스 터미널보다 서비스 속도가 낮을 뿐만 아니라(즉, 전송 지연이 높을 뿐만 아니라) 또한 데이터 속도가 낮다(즉, 평균 스루풋율보다 낮다). 따라서, 일정기간 동안 더 많은 사용자에게 서비스하고 또한 서비스 속도를 높이기 위한 시스템 및 방법이 필요하다.

발명의 상세한 설명

<11> 기술된 실시예는 통신시스템에서 순방향 전력을 제어하기 위한 시스템 및 방법에 관한 것이다. 일 특징으로, 순방향 전력을 제어하기 위한 시스템 및 방법은 액세스 터미널 초기화 전력제어를 포함한다. 다른 특징으로, 순방향 전력을 제어하기 위한 시스템 및 방법은 액세스 포인트 초기화 전력제어를 포함한다.

<12> 일 특징으로, 액세스 터미널 초기화 전력제어를 위한 시스템 및 방법은 대기중인(pending) 데이터를 전송하는 액세스 터미널을 페이징하는 단계와, 파라미터 세트에 기초하여 액세스 포인트를 선택하는 단계와, 선택된 액세스 포인트로부터 순방향 링크 신호의 초과 C/I를 측정하는 단계와, 초과 C/I 측정 결과를 상기 선택된 액세스 포인트에 전송하는 단계와, 상기 초과 C/I 측정 결과에 따른 전송전력으로 상기 선택된 액세스 포인트로부터 데이터를 전송하는 단계를 포함한다. 다른 특징으로, 액세스 터미널 초기화 순방향 전력제어를 위한 시스템 및 방법은 상기 초과 C/I 측정 결과를 포함하는 데이터 요구 메시지를 상기 선택된 액세스 포인트에 전송하는 단계를 포함한다. 또 다른 특징으로, 액세스 터미널 초기화 순방향 전력제어를 위한 시스템 및 방법은 데이터 요구 메시지를 제 1채널을 통해 상기 선택된 액세스 포인트에 전송하는 단계와, 초과 C/I 측정 결과를 제 2채널을 통

해 상기 선택된 액세스 포인트에 전송하는 단계를 포함한다.

<13> 일 특징으로, 액세스 포인트 초기화 전력 제어를 위한 시스템 및 방법은 다수의 액세스 터미널로부터 데이터 요구 메시지를 수신하는 단계와, 다수의 액세스 터미널 각각에 대한 평균 서비스속도를 계산하는 단계와, 요구된 데이터 속도 대 다수의 액세스 터미널 각각에 대한 평균 서비스 속도의 비율을 계산하는 단계와, 요구된 데이터 속도 대 평균 서비스 속도의 가장 높은 비율을 가진 액세스 터미널로부터의 데이터의 전송을 스케줄링하는 단계와, 상기 데이터 요구 메시지에 따른 랜덤하게 변화하는 전송전력으로 상기 선택된 액세스 포인트로부터 데이터를 전송하는 단계를 포함한다. 다른 특징으로, 액세스 포인트 초기화 전력제어를 위한 시스템 및 방법은 요구된 데이터 속도 대 평균 서비스 속도의 비율에 기초하여 액세스 터미널로부터 데이터를 전송하는 스케줄을 바이어싱하는 단계를 포함한다.

<14> 일 특징으로, 액세스 포인트 초기화 전력제어를 위한 시스템 및 방법은 상기 데이터 요구 메시지에 따른 랜덤하게 변화하는 전송전력으로 상기 선택된 액세스 포인트로부터 데이터를 전송하는 단계를 포함한다. 다른 특징으로, 액세스 포인트 초기화 전력제어를 위한 시스템 및 방법은 상기 데이터 요구 메시지에 따라 인접 액세스 포인트와 동기화 전송전력으로 상기 선택된 액세스 포인트로부터 데이터를 전송하는 단계를 포함한다.

실시예

<22> I. 액세스 터미널 및 액세스 포인트

<23> 본 명세서에서, 액세스 포인트는 액세스 터미널과 통신하는 하드웨어를 나타낸다. 액세스 포인트는 임의의 응용에서 기지국(또한 기지국 트랜시버 또는 노드 B라 칭함)을 나타낸다. 액세스 터미널은 임의의 응용에서 이동국(또한 이동 가입자 유니트, 원격국 또는 사용자 장치라 칭함)을 나타낸다. 셀은 하드웨어 또는 지리적 커버리지 영역을 나타낸다. 섹터는 셀의 분할을 나타낸다. CDMA 시스템의 섹터가 셀의 속성을 가지기 때문에, 셀에 의하여 설명된 기술은 섹터로 용이하게 확장될 수 있다.

<24> 액세스 터미널은 통신동안 적어도 하나의 액세스 포인트와 통신한다. CDMA 액세스 터미널은 소프트 핸드오프 동안 다중 액세스 포인트와 동시에 통신할 수 있다. 소프트 핸드오프는 이전 액세스 포인트와의 링크를 단절하기 전에 새로운 액세스 포인트와 링크를 형성하는 과정이다. 소프트 핸드오프는 호가 끊어지는 확률을 최소화시킨다. 소프트 핸드오프 과정 동안 하나 이상의 액세스 포인트를 통해 액세스 터미널과의 통신을 제공하는 방법 및 시스템은 "CDMA 셀룰러 전화시스템에서의 이동국 지원 소프트 핸드오프"라는 명칭을 가진 미국특허 제 5,267,261호에 개시되어 있으며, 이 특허는 본 발명의 양수인에게 양도되었으며 여기에 참조문헌으로서 통합된다. 소프트 핸드오프는 동일한 액세스 포인트에 의하여 서비스되는 다중 섹터를 통해 통신이 이루어지는 과정이다. 소프트 핸드오프의 과정은 발명의 명칭이 "공동 기지국의 섹터 간의 핸드오프를 수행하기 위한 방법 및 장치"이고 현재 1999년 8월 3일에 허여된 미국특허번호 제 5,933,787호에 상세히 개시되어 있으며, 이 특허출원은 본 발명의 양수인에게 양도되었으며 여기에 참조문헌으로서 통합된다.

<25> 셀룰러 시스템에서 임의의 주어진 사용자의 신호대 잡음 및 신호대 간섭비 C/I가 커버리지 영역 내에 있는 사용자 위치의 함수라는 것은 공지되어 있다. 주어진 서비스레벨을 유지하기 위하여, TDMA 및 FDMA 시스템은 모든 주파수 채널 및/또는 시간슬롯이 각 액세스 포인트에서 사용되지 않기 때문에 주파수 재사용 기술을 사용한다. CDMA 시스템에서는 시스템의 모든 셀내에서 동일한 주파수가 재사용되며, 이에 따라 전체 효율성을 개선시킨다.

<26> 임의의 주어진 사용자에게 의하여 획득되는 C/I는 지상 셀룰러 시스템에 대하여 r^3 내지 r^5 로 증가하는 경로손실의 함수이며, 여기서 r 은 방사원까지의 거리이다. 더욱이, 경로손실은 전파경로 내의 인공 또는 자연 장애물로 인하여 랜덤하게 변화한다. 이들 랜덤 변화는 통상적으로 8dB의 표준편차를 가진 로그노멀 새도형 랜덤 프로세스로서 모델링된다. 전방향 액세스 포인트 안테나, r^4 전파법칙, 및 8dB 표준편차를 가진 새도형 프로세스를 포함하는 전형적인 6각형 셀룰러 레이아웃에 대하여 실현되는 결과적인 C/I 분포는 도 6에 도시되어 있다.

<27> 얻어진 C/I 분포는 각 액세스 포인트까지의 물리적인 거리에 상관없이 단지 임의의 시간 및 위치에서 액세스 터미널이 가장 큰 C/I값을 실현하는 최상의 액세스 포인트에 의하여 서비스되는 경우에 달성될 수 있다. 전술한 바와 같은 경로손실의 랜덤 성질 때문에, 가장 큰 C/I값을 가진 신호는 액세스 터미널로부터의 최소의 물리적인 거리와 다른 신호일 수 있다. 대조적으로, 만일 액세스 터미널이 최소거리의 액세스 포인트를 통해서만 통신한다면, C/I는 실질적으로 감쇄될 수 있다. 따라서, 액세스 터미널은 전시간에 최상의 서비스 액세스 포인트와 통신하는 것이 유리하며, 이러한 경우 최적의 C/I값을 달성할 수 있다. 도 6에 도시된 이상적인 모델에서 달성된 C/I 값의 범위는 대략 1:56 또는 15dB로 한정되는 것으로 관찰될 수 있다. 따라서, CDMA 액세스 포인트는

다음과 같은 관계가 유지되기 때문에 56의 인자 정도 변화할 수 있는 정보 비트속도로 액세스 터미널을 서비스 할 수 있다.

$$R_b = W \frac{(C/I)}{(E_b/I_o)} \quad (1)$$

<28>

<29>

여기서, R_b 는 특정 액세스 터미널에 대한 정보속도를 나타내며, W 는 스펙트럼 확산 신호에 의하여 점유되는 전체 대역폭을 나타내며, E_b/I_o 는 주어진 레벨의 성능을 달성하는데 요구되는 간섭밀도에서 비트당 에너지를 나타낸다. 예컨대, 만일 스펙트럼 확산신호가 1.2288MHz의 대역폭 W 를 요구하고 또한 신뢰성있는 통신이 3dB과 동일한 평균 E_b/I_o 를 요구한다면, 최상의 액세스 포인트에 대하여 3dB의 C/I 값을 달성하는 액세스 터미널은 1.2288Mbps 정도의 높은 데이터 속도로 통신할 수 있다. 다른 한편으로, 파라미터 값이 주어질 때, 만일 액세스 터미널이 인접 액세스 포인트로부터 간섭을 받고 단지 -7dB의 C/I 만을 달성할 수 있다면, 122.88Kbps보다 높은 속도에서 신뢰성 있는 통신이 지원될 수 없다. 따라서, 평균 스루풋을 최적화하도록 설계된 통신 시스템은 원격 사용자가 신뢰성 있게 지원할 수 있는 가장 높은 데이터 속도 R_b 에서 최상의 서비스 액세스 포인트로부터 각 원격 사용자를 서비스하기 시작할 것이다. CDMA 액세스 포인트로부터 액세스 터미널로의 데이터 스루풋을 개선하기 위하여 C/I 값을 이용하는 데이터 통신시스템이 필요하다.

<30>

일 실시예에서, 각각의 액세스 터미널은 하나 이상의 액세스 포인트와 통신하며 액세스 포인트와 통신하는 기간 동안 제어채널을 모니터한다. 제어채널은 소수의 데이터, 특정 액세스 터미널에 어드레스되는 페이징 메시지 및 방송 메시지를 모든 액세스 터미널에 전송하기 위하여 액세스 포인트에 의하여 사용될 수 있다. 페이징 메시지는 액세스 포인트가 대량의 데이터를 전송한다는 것을 액세스 터미널에 알린다.

<31>

하나 이상의 액세스 포인트로부터의 페이징 메시지의 수신시에, 액세스 터미널은 모든 시간슬롯에서 순방향 링크 신호(예컨대, 순방향 링크 파일럿 신호)의 신호대 잡음 및 신호대 간섭비(C/I)를 측정하여 파라미터 세트를 사용하여 최상의 액세스 포인트를 선택하며, 상기 파라미터 세트는 현재 및 이전 C/I 측정치를 포함한다. 파라미터 세트를 사용하여 최상의 액세스 포인트를 선택하기 위한 방법 및 장치는 "고속 패킷 전송을 위한 방법 및 장치"라는 명칭으로 1997년 11월 13일에 출원된 미국특허 출원번호 제08/963,386호이며 현재 2002년 6월 3일에 허여된 미국특허번호 제6,574,211호에 개시되어 있으며, 이 특허출원은 여기에 참조문헌으로서 통합된다.

<32>

모든 시간슬롯에서, 액세스 터미널은 측정된 C/I 가 신뢰성 있게 지원할 수 있는 가장 높은 데이터 속도로 전송하기 위한 요구를 전용 데이터 요구(DRC)채널을 통해 선택된 액세스 포인트에 전송한다. 요구는 다른 형태를 취할 수 있다. 일 실시예에서, 요구된 데이터 속도를 지시한다. 일 실시예에서, 요구는 요구된 데이터 속도를 지시하는 번호이다. 다른 실시예에서, 요구는 데이터 속도 테이블로의 인덱스이며, 이에 따라 요구된 데이터 속도가 지시된다. 또 다른 실시예에서, 요구는 데이터 속도를 결정하기 위하여 액세스 포인트에 의하여 차례로 액세스 되는 순방향 링크의 품질을 지시한다.

<33>

선택된 액세스 포인트는 DRC 채널을 통해 액세스 터미널로부터 수신된 데이터 속도를 초과하지 않는 데이터 속도로 데이터를 데이터 패킷으로 전송한다. 모든 시간슬롯에서 최상의 액세스 포인트로부터 전송함으로써, 개선된 스루풋 및 전송 지연이 달성된다.

<34>

액세스 터미널은 "무선 통신 시스템에서 소프트 핸드오프를 수행하기 위한 방법 및 장치"라는 명칭으로 1997년 1월 29일에 출원된 미국특허 출원번호 제08/790,497호이며 현재 2000년 11월 21일에 허여된 미국특허번호 제 6,151,502호에 개시된 절차에 기초하여 통신을 위한 최상의 액세스 포인트 후보를 선택하며, 상기 특허는 본 발명의 양수인에게 양도되었으며 여기에 참조문헌으로서 통합된다. 일 실시예에 있어서, 액세스 포인트는 수신된 파일럿 신호가 소정 추가 임계값 이상일 경우에 액세스 터미널의 활성세트에 추가될 수 있으며, 파일럿 신호가 소정 삭제 임계값 이하일 때 활성세트로부터 삭제된다. 다른 실시예에서, 액세스 포인트는 액세스 포인트의 추가 에너지(즉, 파일럿 신호에 의하여 측정된 에너지) 및 활성 세트에 이미 존재하는 액세스 포인트의 에너지가 소정 임계값을 초과하는 경우에 활성세트에 추가될 수 있다. 액세스 터미널에서 수신된 비현실적인 전체 에너지량을 포함하는 전송된 에너지를 가진 액세스 포인트는 활성세트에 추가되지 않는다.

<35>

일 실시예에서, 액세스 터미널은 액세스 터미널과 통신하는 액세스 포인트중 단지 선택된 액세스 포인트만이 DRC 메시지를 구별할 수 있도록 DRC 채널을 통해 데이터 속도 요구를 전송하며, 이에 따라 임의의 주어진 시간슬롯에서의 순방향 링크 전송은 선택된 액세스 포인트로부터 수행된다. 일 실시예에서, 액세스 터미널과 통신하는

각각의 액세스 포인트는 유일한 월시코드가 할당된다. 액세스 터미널은 선택된 액세스 포인트에 대응하는 월시코드로 DRC 메시지를 커버한다. 다른 코드가 DRC 메시지를 커버하기 위하여 사용될 수 있다는 것을 당업자는 이해해야 한다. 일 실시예에서, 비월시 코드 및 직교코드는 DRC 메시지를 커버하기 위하여 사용된다.

<36> 일 실시예에 따르면, 순방향 링크 데이터의 전송은 순방향 링크 및 시스템에 의하여 지원될 수 있는 최대 데이터 속도 또는 그 근처의 속도로 하나의 액세스 포인트로부터 하나의 액세스 터미널로 행해진다. 역방향 링크 데이터의 전송은 하나의 액세스 터미널로부터 하나 이상의 액세스 포인트로 행해진다. 순방향 링크 전송을 위한 최대 데이터 속도의 계산은 이하에서 상세히 설명될 것이다. 데이터는 데이터 패킷으로 분할되며, 각각의 데이터 패킷은 하나 이상의 시간슬롯(또는 슬롯)을 통해 전송된다. 각각의 시간 슬롯에서, 액세스 포인트는 액세스 포인트와 통신하는 임의의 액세스 터미널에 데이터를 전송할 수 있다.

<37> 초기에, 액세스 터미널은 소정의 액세스 절차를 사용하여 액세스 포인트와의 통신을 형성한다. 이러한 접속 상태에서, 액세스 터미널은 액세스 포인트로부터 데이터 및 제어 메시지를 수신하여 데이터 및 제어 메시지를 액세스 포인트에 전송할 수 있다. 그 다음에, 액세스 터미널은 활성 액세스 터미널 세트 내의 액세스 포인트로부터 전송하기 위한 순방향 링크를 모니터링한다. 활성세트는 액세스 터미널과 통신하는 액세스 포인트 리스트를 포함한다. 특히, 액세스 터미널은 활성 세트 내의 액세스 포인트로부터 전송되어 액세스 터미널에서 수신되는 순방향 링크 파일럿의 신호대 잡음 및 신호대 간섭비(C/I)를 측정한다. 만일 수신된 파일럿 신호가 소정의 추가 임계값 이상이거나 또는 소정 삭제 임계값 이하이면, 액세스 터미널은 이를 액세스 포인트에 보고한다. 액세스 포인트로부터의 다음 메시지는 액세스 터미널의 활성세트에 액세스 포인트를 추가하거나 또는 상기 활성세트로부터 액세스 포인트를 삭제하기 위하여 액세스 터미널에 직접 전송된다.

<38> 만일 전송할 데이터가 존재하지 않으면, 액세스 터미널은 휴지 상태로 리턴되며 액세스 포인트로의 데이터 속도 정보의 전송을 차단한다. 액세스 터미널이 휴지상태에 있는 동안, 액세스 터미널은 페이징 메시지를 위하여 활성세트 내의 하나 이상의 액세스 포인트로부터의 제어채널을 모니터링한다.

<39> 만일 액세스 터미널에 전송된 데이터가 존재하면, 데이터는 액세스 터미널 내의 중앙 제어기에 의하여 활성 세트 내의 모든 액세스 포인트에 전송되어 각 액세스 포인트에 있는 큐에 저장된다. 그 다음에, 페이징 메시지는 하나 이상의 액세스 포인트에 의하여 각 제어채널을 통해 액세스 터미널로 전송된다. 액세스 포인트는 액세스 터미널이 액세스 포인트 사이에서 스위칭할 때조차 수신할 수 있도록 모든 페이징 메시지를 여러 액세스 포인트를 통해 동시에 전송할 수 있다. 액세스 터미널은 페이징 메시지를 수신하기 위하여 하나 이상의 제어채널 상의 신호를 복조 및 디코딩한다.

<40> 페이징 신호를 디코딩할 때 그리고 데이터 전송이 완료될 때까지의 각 시간슬롯에 대하여, 액세스 터미널은 활성세트 내의 액세스 포인트로부터 전송되어 액세스 터미널에서 수신되는 순방향 링크 신호의 C/I를 측정한다. 순방향 링크신호의 C/I는 각각의 파일럿 신호를 측정함으로써 얻어질 수 있다. 그 다음에 액세스 터미널은 파라미터 세트에 기반하여 가장 양호한 액세스 포인트를 선택한다. 파라미터 세트는 현재 및 이전 C/I 측정값 및 비트 에러율 또는 패킷 에러율을 포함할 수 있다. 일 실시예에서, 가장 양호한 액세스 포인트는 가장 큰 C/I 측정값에 기초하여 선택된다. 그 다음에, 액세스 터미널은 최상의 액세스 포인트를 식별하며 데이터 요구 채널(이하 DRC 채널로 언급함)을 통해 데이터 요구 메시지(이하 DRC 메시지로 언급함)를 선택된 액세스 포인트에 전송한다. 일 실시예에서, DRC 메시지가 요구된 데이터 속도를 포함한다. 다른 실시예에서, DRC 메시지는 순방향 링크 채널의 품질표시(예컨대, C/I 측정 그자체, 비트 에러율 또는 패킷 에러율)를 포함한다.

<41> II. 시스템 설명

<42> 도면을 참조하면, 도 1은 다중 셀(2A-2G)을 포함하는 통신 시스템을 도시한다. 각 셀(2A...2G)은 대응하는 액세스 포인트(4)에 의하여 서비스된다. 다양한 액세스 터미널(6)은 데이터 통신 시스템 전반에 걸쳐 분산 배치된다. 각각의 액세스 터미널(6)은 각 시간슬롯에서 순방향 링크를 통해 최대 하나의 액세스 포인트(4)와 통신하나, 액세스 터미널(6)이 소프트 핸드오프를 수행하는지의 여부에 따라 역방향 링크를 통해 하나 이상의 액세스 포인트(4)와 통신할 수 있다.

<43> 예를 들어, 시간 슬롯(n)에서 순방향 링크를 통해 액세스 포인트(4A)는 배타적으로 데이터를 액세스 터미널(6A)로 전송하며, 액세스 포인트(4B)는 배타적으로 데이터를 액세스 터미널(6B)로 전송하며, 액세스 포인트(4C)는 배타적으로 액세스 터미널(6C)로 데이터를 전송한다. 도 1에서, 상기 화살표를 가지고 있는 직선은 액세스 포인트(4)에서 액세스 터미널(6)로의 데이터 전송을 나타낸다. 화살표를 가지고 있는 점선은 액세스 터미널(6)이 액세스 포인트(4)로부터 상기 파일럿 신호를 수신하고 있다는 것을 나타내지만, 데이터 전송을 나타내는 것은

아니다. 상기 역방향 링크 통신은 간소화를 위해 도1에 도시되어 있지 않다.

- <44> 도 1에 도시되어 있는 것과 같이, 각 액세스 포인트(4)는 데이터를 하나의 액세스 터미널(6)로 일정한 시간에 전송한다. 액세스 터미널(6), 특히 셀 경계 근처에 있는 액세스 터미널(6)은 다수의 액세스 포인트(4)들로부터 상기 파일럿 신호를 수신할 수 있다. 만약 상기 파일럿 신호가 소정의 임계값을 초과하는 경우에는, 액세스 터미널(6)은 액세스 포인트(4)가 상기 액세스 포인트(4)의 활성 세트에 추가되도록 요구할 수 있다. 액세스 터미널(6)은 0, 1, 또는 2개 이상의 상기 활성 세트 멤버로부터 전송되는 데이터를 수신할 수 있다.
- <45> 하나의 실시예에 대한 기본적인 서브시스템을 도시하고 있는 블록도는 도2에 도시되어 있다. 액세스 포인트 제어기(10)는 패킷 네트워크 인터페이스(24), PSTN(30) 및 상기 데이터 통신 시스템에 있는 모든 액세스 포인트들(4)과 인터페이스할 수 있다. (다만, 간소화를 위해 도 2에는 단지 하나의 액세스 포인트(4)만이 도시되어 있다) 액세스 제어기(10)는 상기 데이터 통신 시스템에 있는 액세스 터미널(6)과 패킷 네트워크 인터페이스(24)와 PSTN(30)에 연결되어 있는 다른 사용자들 사이에서 통신을 조정한다. PSTN(30)은 도 2에 도시되어 있지 않지만 표준 전화 네트워크를 통해서 인터페이스한다.
- <46> 액세스 포인트 제어기(10)는 도 2에서 간소화를 위해 단지 하나의 선택기 엘리먼트(14)만이 도시되어 있지만, 다수의 선택기 엘리먼트들(14)을 포함하고 있다. 하나의 선택기 엘리먼트(14)는 하나 이상의 액세스 포인트(4)와 하나의 액세스 터미널(6) 사이의 통신을 제어하기 위해 할당된다. 만약 선택기 엘리먼트(14)가 액세스 터미널(6)에 할당되어 있지 않다면, 호 제어 프로세서(16)는 페이지 액세스 터미널(6)로 필요함을 통보한다. 호 제어 프로세서(16)는 액세스 포인트(4)를 페이지 액세스 터미널(6)로 향하도록 한다.
- <47> 데이터 소스(20)는 액세스 터미널(6)로 전송되는 데이터를 포함한다. 데이터 소스(20)는 상기 데이터를 패킷 네트워크 인터페이스(24)에 제공한다. 패킷 네트워크 인터페이스(24)는 상기 데이터를 수신하고 상기 데이터를 선택기 엘리먼트(14)로 전송한다. 선택기 엘리먼트(14)는 상기 데이터를 액세스 터미널(6)과 통신하고 있는 각 액세스 포인트(4)로 전송한다. 각 액세스 포인트(4)는 액세스 터미널(6)로 전송되는 데이터를 포함하고 있는 데이터 대기열(40)을 유지한다.
- <48> 데이터 패킷은 상기 데이터 속도에 의존하지 않는 소정의 데이터 양을 의미한다. 일 실시예에서, 상기 데이터 패킷은 순방향 링크 상에서 다른 제어 및 코딩 비트들에 의해 포맷되고 인코딩된다. 만약 상기 데이터 송신이 다수의 활성 채널 상에서 발생된다면, 상기 인코딩된 패킷은 각각의 스트림이 하나의 활성 채널 상에서 전송되는 병렬 스트림들로 역다중화된다.
- <49> 상기 데이터는 데이터 대기열(4)에서 채널 엘리먼트(42)로 데이터 패킷 상에서 전송된다. 각 데이터 패킷에 대해, 채널 엘리먼트(42)는 상기 필요한 제어 필드들을 삽입한다. 상기 데이터 패킷, 제어 필드들, 프레임 체크 시퀀스 비트들 및 코드 테일 비트는 포맷된 패킷을 포함한다. 채널 엘리먼트(42)는 하나 이상의 포맷된 패킷들을 인코딩하고 상기 인코딩된 패킷 내에서 상기 심볼들을 인터리빙한다. 다음으로, 상기 인터리빙된 패킷은 스크램블링 시퀀스에 의해 스크램블되고 활성 커버에 의해 커버되며, 상기 긴 PN 코드와 상기 짧은 PN₁와 PN_Q 코드에 의해 확산된다. 상기 확산 데이터는 RF 유닛(44)에 있는 송신기에 의해 직교 변조되고 필터링되며 증폭된다. 상기 순방향 링크 신호는 순방향 링크(50) 상에서 안테나(46)를 통해 대기중에서 송신된다.
- <50> 액세스 터미널(6)에서, 상기 순방향 링크 신호는 안테나(60)에 의해 수신되며, 프런트 엔드(62) 안에 있는 수신기로 전송된다. 상기 수신기는 상기 신호를 필터링하고 증폭하며 직교 복조하고 양자화한다. 상기 디지털화된 신호는 복조기(DEMOD, 64)에 제공되는데, 그곳에서 상기 신호는 긴 PN 코드와 짧은 PN₁와 PN_Q 코드에 의해 역확산되며, 상기 활성 커버에 의해 역커버링되고, 동일한 스크램블링 시퀀스에 의해 디스크램블된다. 상기 복조된 데이터는 디코더(66)에 제공되는데, 상기 디코더는 액세스 포인트(4)에서 행해지는 신호 프로세싱 기능의 반대 기능을 수행하며, 특히 디인터리빙, 디코딩 및 프레임 체크 기능을 수행한다. 상기 디코딩된 데이터는 데이터 싱크(68)에 제공된다. 상기 설명되어 있는 것과 같이, 하드웨어는 데이터 송신, 메시징, 음성, 비디오 또는 다른 통신을 상기 순방향 링크 상에서 지원한다.
- <51> 상기 시스템 제어 및 스케줄링 기능은 많은 구현을 통해 달성될 수 있다. 상기 채널 스케줄러(48)의 위치는 집중된 또는 분산된 제어 스케줄링 프로세싱이 요구되는지에 의존한다. 예를 들어, 분산된 프로세싱에서, 채널 스케줄러(48)는 각각의 액세스 포인트 안에 위치할 수 있다. 반대로, 집중된 프로세싱에 대해서는, 채널 스케줄러(48)는 액세스 포인트 제어기(10) 안에 위치할 수 있으며, 다수의 액세스 포인트(4)의 데이터 송신을 조정하도록 한다. 상기 설명된 기능들의 다른 구현들이 고려될 수 있으며, 이것들은 본 발명의 범위 안에 있다.

- <52> 도 1에 도시되어 있는 것과 같이, 액세스 터미널(6)은 상기 데이터 통신 시스템상에 분산되어 있으며, 순방향 링크 상에서 0 또는 1개의 액세스 포인트(4)와 통신할 수 있다. 일 실시예에서, 채널 스케줄러(48)는 하나의 액세스 포인트(4)의 순방향 링크 데이터 송신을 조정한다. 일 실시예에서, 채널 스케줄러(48)는 액세스 포인트(4)에 안에 있는 데이터 대기열(40)과 채널 엘리먼트(42)에 연결되어 있으며, 액세스 터미널(6)로 전송되는 데이터 양을 지시하는 상기 대기열 사이즈를 수신한다. 일 실시예에서, 채널 스케줄러(48)는 액세스 터미널(6)로부터의 상기 DRC 메시지를 수신한다.
- <53> 일 실시예에서, 상기 데이터 통신 시스템은 상기 역방향 링크 상에서 데이터와 메시지 송신을 지원한다. 액세스 터미널(6) 안에서, 제어기(76)는 데이터 또는 메시지를 인코더(72)로 전송함으로써 상기 데이터 또는 메시지 송신을 처리한다. 제어기(76)는 마이크로제어기, 마이크로프로세서, 디지털 신호 프로세싱(DSP) 칩 또는 이하에서 설명되는 기능을 수행하도록 프로그램된 ASIC에 의해 구현될 수 있다.
- <54> 일 실시예에서, 인코더(72)는 전송한 미국 특허 제 5,504,773에 설명되어 있는 블랭크 및 버스트 시그널링 데이터 포맷에 상응하도록 상기 메시지를 인코딩한다. 인코더(72)는 CRC 비트 세트들을 발생하여 부가하며, 코드 테일 비트들을 부가하며, 상기 데이터와 부가된 비트들을 인코딩하며, 상기 인코딩된 데이터 안에서 상기 심볼들을 재정리한다. 상기 인터리빙된 데이터는 변조기(74, MOD)에 제공된다.
- <55> 변조기(74)는 많은 실시예에서 구현될 수 있다. 일 실시예에서(도 5에 도시되어 있음), 상기 인터리빙된 데이터는 왈시 코드들에 의해 커버링되고, 긴 PN 코드에 의해 확산되며, 짧은 PN 코드에 의해 더 확산된다. 상기 확산된 데이터는 프런트 엔드(62)에 있는 송신기로 제공된다. 상기 송신기는 상기 역방향 링크 신호를 변조하고 필터링하고 증폭하며 대기 중에서 안테나(46)를 통해 역방향 링크(52) 상에서 송신한다.
- <56> 일 실시예에서, 액세스 터미널(6)은 상기 역방향 링크 데이터를 긴 PN 코드에 상응하게 확산한다. 각 역방향 링크 채널은 통상의 긴 PN 시퀀스의 시간 오프셋에 상응하도록 정의된다. 서로 다른 2개의 오프셋에서, 상기 결과 변조 시퀀스는 비상관된다. 상기 액세스 터미널(6)의 오프셋은 액세스 터미널(6)의 특정 번호 식별에 상응하도록 결정되는데, IS-95의 일 실시예에서, 액세스 터미널(6)은 상기 액세스 터미널 특정 식별 번호를 규정한다. 따라서, 각 액세스 터미널(6)은 그것의 유일한 전자 시리얼 번호에 상응하여 결정된 하나의 비상관된 역방향 링크 채널 상에서 송신된다.
- <57> 액세스 포인트(4)에서, 상기 역방향 링크 신호는 안테나(46)에 의해 수신되고 RF 유닛(44)에 제공된다. RF 유닛(44)은 상기 신호를 필터링하고 증폭하고 복조하며 양자화하며, 상기 디지털화된 신호를 채널 엘리먼트(42)에 제공한다. 채널 엘리먼트(42)는 상기 디지털화된 신호를 상기 짧은 PN 코드와 상기 긴 PN 코드로 역확산한다. 채널 엘리먼트(42)는 또한 상기 왈시 코드 디버커링과 파일럿 및 DRC 추출을 수행한다. 채널 엘리먼트(42)는 상기 복조된 데이터를 재정리하며, 상기 디인터리빙된 데이터를 디코드하며, 상기 CRC 체크 기능을 수행한다. 상기 디코드된 데이터, 예를 들어 상기 데이터 또는 메시지는 선택기 엘리먼트(14)로 전송된다. 선택기 엘리먼트(14)는 상기 데이터와 메시지를 상기 적절한 방향으로 전송한다. 채널 엘리먼트(42)는 또한 품질 지시자를 상기 선택기 엘리먼트(14)로 전송하는데, 상기 품질 지시자는 상기 수신된 데이터 패킷의 상태를 지시한다.
- <58> 일 실시예에서, 상기 액세스 터미널은 상기 액세스 포인트를 유일하게 식별하는 왈시 코드를 사용함으로써 상기 DRC 메시지의 전송을 상기 특정 액세스 포인트로 전송한다. 상기 DRC 메시지 심볼들은 상기 유일한 왈시 코드를 가지고 있는 배타곱(XOR)이다. 상기 액세스 터미널의 활성 세트에 있는 각 액세스 포인트는 유일한 왈시 코드에 의해 식별되기 때문에, 상기 액세스 터미널에 의해 수행되는 것과 같이 정확한 왈시 코드에 의해 상기 식별된 XOR을 작동을 수행하는 상기 선택된 액세스 포인트는 정확하게 상기 DRC 메시지를 디코드한다. 상기 액세스 포인트는 최고의 가능 속도로 순방향 링크 데이터를 효율적으로 전송하기 위해 각 액세스 터미널로부터 상기 DRC 메시지를 사용한다.
- <59> 각 시간 슬롯에서, 상기 액세스 포인트는 데이터 송신을 위해 상기 페이지징된 액세스 터미널들 중 어느 일정한 것을 선택할 수 있다. 상기 액세스 포인트는 상기 데이터를 상기 선택된 액세스 터미널로 전송하는 데이터 속도를 상기 액세스 터미널로부터 수신된 DRC 메시지의 가장 최근 값에 근거하여 결정한다. 추가적으로, 상기 액세스 포인트는 상기 액세스 터미널에 유일한 확산 코드를 사용하여 특정 액세스 터미널의 전송을 유일하게 식별한다. 일 실시예에서, 상기 확산 코드는 긴 의사 잡음 PN 코드이며, IS-95 규격에 의해 식별된다.
- <60> 상기 데이터 패킷이 향하는 상기 액세스 터미널은 상기 데이터 송신을 수신하고 상기 데이터 패킷을 디코드한다. 각 데이터 패킷은 다수의 데이터 유닛들을 포함하고 있다. 일 실시예에서, 데이터 유닛은 8개의 정보 비트들을 포함하지만, 서로 다른 데이터 유닛 사이즈가 정의될 수 있으며, 이것은 본 발명의 범위에 속한

다. 일 실시예에서, 각 데이터 유닛은 시퀀스 수와 관련되어 있으며, 상기 액세스 터미널들은 분실된 또는 이중 송신을 식별할 수 있다. 상기와 같은 경우에, 상기 액세스 터미널들은 상기 역방향 링크 데이터 채널을 통해 상기 분실된 데이터 유닛들의 수 시퀀스를 통신한다. 상기 데이터 메시지를 상기 액세스 터미널들로부터 수신하는 상기 액세스 포인트 제어기들은 상기 특정 액세스 터미널과 통신하고 있는 모든 액세스 포인트에게 어떤 데이터 유닛들이 상기 액세스 터미널에 의해 수신되지 않았는지를 지시한다. 상기 액세스 포인트들은 상기 데이터 유닛들의 재전송을 계획한다. 상기 데이터 통신 시스템의 각 액세스 터미널은 상기 역방향 링크 상의 다수의 액세스 포인트들과 통신할 수 있다. 일 실시예에서, 상기 데이터 통신 시스템은 여러 이유로 상기 역방향 링크 상에서 추가적인 용량을 소비하지 않지만, 상기 액세스 터미널들로 하여금 최소의 전력 레벨로 상기 데이터를 전송하도록 하며, 따라서 적어도 상기 액세스 포인트들 중 하나는 상기 데이터를 신뢰할 수 있게 디코딩할 수 있다. 둘째, 상기 역방향 링크 신호의 추가적인 액세스 포인트에 의한 반복은 상기 송신의 신뢰도를 증가시키며, 상기 액세스 포인트에서 추가적인 하드웨어만을 요구한다.

<61> 일 실시예에서, 데이터 송신 시스템의 상기 순방향 링크 용량은 상기 액세스 터미널의 상기 속도 요구에 의해 결정된다. 상기 순방향 링크 용량의 추가적인 이득은 지향성 안테나 및/또는 적응형 공간 필터를 사용함으로써 달성될 수 있다. 지향 전송을 제공하는 예시적인 방법 및 장치는 발명의 명칭이 "다수의 사용자가 있는 통신 시스템에서 상기 송신 데이터 속도를 결정하는 방법 및 장치"이고 1995년 12월 20일에 출원된 미국특허 출원번호 제08/575,049이며 현재 1999년 1월 5일에 등록된 미국 특허 제5,857,147호와 발명의 명칭이 "직교 스팟 빔, 섹터 및 피코셀들을 제공하는 방법 및 장치"이고 1997년 9월 8일에 출원된 미국특허 출원번호 제 08/925,521이며 현재 2001년 9월 4일에 등록된 미국특허 제6,285,655호에 개시되어 있으며, 상기 두 발명은 본 발명의 출원인에게 양도되어 있고 여기에 참조로서 통합된다.

<62> 일 실시예에서, 상기 데이터 송신은 부분적으로 상기 통신 링크의 품질에 근거하여 스케줄링된다. 상기 링크 품질에 근거하여 송신 속도를 선택하는 예시적인 통신 시스템은 발명의 명칭이 "셀룰러 환경하에서 고속 데이터 통신을 제공하는 방법 및 장치"이고 1996년 10월 29일에 출원된 미국특허 출원번호 제08/741,320이며 현재 2002년 12월 17일에 특허허여된 미국특허 제6,496,543호에 개시되어 있으며, 상기 발명은 본 발명의 출원인에게 양도되어 있고 여기에 참조로서 통합된다. 상기 데이터 통신 스케줄링은 사용자의 GOS, 상기 대기열 사이즈, 데이터 타입, 이미 경험한 지연 정도 및 상기 데이터 송신의 예러율과 같은 추가적인 고려에 근거할 수 있다. 이러한 고려는 발명의 명칭이 "순방향 링크 속도 스케줄링을 위한 방법 및 장치"이고 1997년 2월 11일에 출원된 미국특허 출원번호 제08/798,951호이며 현재 2002년 1월 1일에 특허허여된 미국특허 제6,335,922호와 발명의 명칭이 "역방향 링크 속도 스케줄링을 위한 방법 및 장치"이고 1997년 8월 20일에 출원된 미국특허 출원번호 제 08/914,928호이며 현재 1999년 7월 13일에 등록된 미국특허 제5,923,650호에 개시되어 있으며, 양 발명은 본 발명의 출원인에게 양도되어 있고 여기서 참조로서 통합된다.

<63> 일 실시예에서, 상기 데이터 송신은 순방향 전력 제어로 시작된 액세스 터미널에 근거하여 스케줄링된다. 다른 실시예에서, 상기 데이터 송신은 순방향 전력 제어로 시작된 액세스 포인트에 근거하여 스케줄링된다.

<64> III. 액세스 터미널에 의해 초기화되는 전력 제어

<65> 일 실시예에서, 순방향 전력 제어는 상기 액세스 터미널에 의해 초기화된다. 상기 액세스 터미널에 의해 초기화되는 전력 제어의 사용은 순방향 링크 속도 양자화 손실을 감소하게 한다.

<66> 상기 액세스 터미널은 상기 액세스 포인트에 상기 선택된 속도에 대한 상기 초과 C/I 평가를 보고한다. 상기 액세스 포인트는 상기 액세스 터미널을 서비스할 때, 적당한 양만큼 감소시킨다.

<67> 초과 C/I는 상기 순방향 링크 상에서 유한 데이터 속도의 결과이다. 상기 초과 C/I 측정은 소정의 데이터 속도에 대해 소정의 성능을 달성하는데 요구되는 것보다 초과하는 C/I의 양이다. 상기 초과 C/I 측정의 사용은 소정의 신뢰할 수 있는 데이터 속도를 위해 요구되는 것보다 더 많은 순방향 링크 송신 전력에 기인한 양자화 손실의 감소를 가능하게 한다. 일 실시예에서, 상기 초과 C/I 측정은 상기 초과 C/I 측정에 알맞은 상기 트래픽 채널 상의 송신 전력을 감소시키는데 사용된다. 일 실시예에서, 상기 초과 C/I 측정은 상기 파일럿 채널 상의 송신 전력과 상기 초과 C/I측정에 알맞은 트래픽 채널을 감소시키는데 사용된다.

<68> 상기 지원되는 데이터 속도의 예시적인 정의와 디코드 임계값들이 테이블 1에 예시되어 있다.

<69> 테이블 1- 트래픽 채널 파라미터들

파라미터	데이터 속도 Kbps										
	38.4	76.8	153.6	307.2	307.2	614.4	614.4	1228.8	1228.8	1843.2	2457.6
2048비트	1024	1024	1024	1024	1024	1024	1024	2048	2048	3072	4096
패킷 길이(msec)	26.67	13.33	6.67	3.33	3.33	1.67	1.67	1.67	1.67	0.83	0.83
슬롯/패킷	16	8	4	1	2	1	2	1	2	1	0.5
슬롯/송신	16	8	4	2	2	1	1	1	1	1	1
C/I 임계값(dB)	-11.5	-9.7	-6.8	-3.9	-3.8	-0.6	-0.8	1.8	3.7	7.5	9.7
속도 인덱스	0	1	2	3	4	5	6	7	8	9	10

<71> 당업자는 상기 지원되는 데이터 속도의 서로 다른 정의가 고려될 수 있다는 것과 그것은 본 발명의 범위에 속한다는 것을 이해할 수 있다. 당업자는 일정한 수의 지원되는 데이터 속도의 사용과 테이블 1에 제시되어 있지 않은 데이터 속도의 사용은 고려될 수 있으며, 이것은 본 발명의 범위에 속한다는 것을 이해할 수 있을 것이다.

<72> 테이블 1은 1%의 패킷 에러율(PER)로 각 데이터 속도를 디코딩하는데 요구되는 상기 C/I 임계값을 도시하고 있다. $PER = \#불량\ 패킷들 / \#\ 양호한\ 패킷들$. 상기 순방향 링크는 제한된 속도 세트를 가지고 있으며, 연속적인 속도 시간의 1% 패킷을 성공적으로 디코딩하는데 요구되는 임계값은 예를 들어 3.7dB만큼의 차이를 가지고 있다. 추가적으로, 만약 상기 평가된 C/I가 최고 속도에 요구되는 것보다 더 크면, 상기 액세스 포인트는 그것의 송신 전력을 줄일 수 있다.

<73> 상기 셀 경계에 인접하여, 액세스 포인트의 초과 송신 전력은 인접 액세스 포인트들에 의해 서비스를 받고 있는 액세스 터미널들에 방해로 초래한다. 상기 방해는 인접하고 있는 액세스 포인트들에 의해 서비스를 받고 있는 상기 액세스 터미널로 하여금 더 낮은 C/I를 관측하도록 하며, 결국은 더 낮은 순방향 링크 데이터 속도를 가진다. 따라서, 액세스 포인트의 상기 송신 전력을 감소시키는 것은 인접하고 있는 액세스 포인트에 의해 서비스를 받고 있는 액세스 터미널들에 대한 방해를 감소시키며, 따라서 상기 액세스 터미널들의 상기 C/I 측정을 증가시킨다. 상기 액세스 터미널들의 증가된 C/I 측정은 상기 액세스 터미널들의 요구되는 순방향 링크 데이터 속도의 증가를 초래한다. 상기 액세스 터미널들의 상기 증가된 C/I 측정은 서비스되는 효율적인 데이터 속도의 증가를 가져온다.

<74> 상기 액세스 터미널이 일단 상기 초과 C/I를 보고하면, 상기 액세스 터미널로 송신할 때 상기 액세스 포인트는 그것의 송신 전력을 적절한 양만큼 줄일 수 있다. 이것은 상기 액세스 터미널이 상기 요구되는 패킷을 1%의 PER로 디코딩할 수 있도록 보장한다. 추가적으로, 상기 액세스 터미널의 인접 섹터들에 의해 관측된 상기 순방향 링크 방해는 감소된다.

<75> 상기 DRC 채널은 상기 요구되는 속도에 대한 정보와 요구되는 섹터를 전달한다. 일 실시예에서, 상기 DRC 메시지는 또한 초과 C/I 측정을 포함한다. 상기 DRC 메시지에는 초과 C/I의 양을 나타내는 메시지 코드워드를 가지고 있다. 또 다른 실시예에서, 상기 초과 C/I 측정은 분리된 피드백 채널 상에서 또 다른 메시지에 포함되어 있다.

<76> 상기 액세스 포인트가 상기 액세스 터미널로부터 상기 초과 C/I의 지시를 수신할 때, 만약 그것이 상기 액세스 터미널을 서비스하도록 선택되면, 그것은 그것의 송신 전력을 상기 액세스 터미널이 지시하는 상기 초과 C/I와 동일한 양만큼 감소한다. 디지털 기저대역에서 송신 전력은 상기 액세스 포인트 송신 전력을 감소하기 위해 수정된다.

<77> 일 실시예에서, 상기 초과 C/I의 범위는 0.5dB에서 3.5dB이다. 0.5dB 스텝과 7 레벨을 가정하면, 3비트들은 상기 정보를 나타낸다. 당업자는 상기 스텝이 소정의 dB의 증가분일 수 있으며, 소정의 일정한 수의 dB의 레벨을 가질 수 있으며, 이것은 본 발명의 범위에 속한다는 것을 이해할 수 있을 것이다.

- <78> IV. 액세스 포인트에 의해 초기화된 전력 제어
- <79> 일 실시예에서, 순방향 전력 제어는 자발적으로 상기 액세스 포인트에서 수행된다. 상기 데이터 송신은 액세스 포인트에 초기화된 순방향 전력 제어에 근거하여 스케줄링된다. 상기 액세스 포인트에 의해 초기화된 순방향 제어 접근은 상당한 양의 방해로 수신하고 있는 사용자들에 의해 달성되는 출력을 증가하는데 사용된다. 상기 액세스 포인트는 자신의 송신 전력을 시간적으로 랜덤하게 또는 상기 통신 시스템의 주변 액세스 포인트들에 동기적으로 변화한다.
- <80> 일 실시예에서, 모든 액세스 포인트들은 그들의 송신 전력을 시간 동기적인 방식으로 변화시킨다. 또 다른 실시예에서, 모든 액세스 포인트들은 그들의 송신 전력을 랜덤한 방식으로 변화시킨다. 일 실시예에서, 상기 랜덤한 방식은 사인 곡선 패턴과 같은 주기적 패턴 또는 삼각 함수 패턴이다. 또 다른 실시예에서, 상기 랜덤 패턴은 비주기적 패턴이다. 당업자는 상기 랜덤 패턴이 임의의 종류의 패턴일 수 있다는 것을 이해할 수 있다.
- <81> 상기 송신 전력의 변화 결과로서, 액세스 터미널들은 가변 C/I를 측정할 수 있다. 상기 액세스 터미널들은 속도 요구로서 상기 가변 C/I의 지시를 상기 액세스 포인트에 전송한다. 상기 액세스 포인트는 그것의 스케줄링 알고리즘에서 상기 속도 요구 가변 C/I를 사용한다.
- <82> 일 실시예에서, 상기 액세스 포인트의 상기 순방향 링크 스케줄러, 즉 채널 스케줄러(48)는 상기 요구된 액세스 터미널의 속도가 상기 액세스 터미널의 평균 서비스 속도보다 더 빠를 때, 그것의 서비스를 액세스 터미널들로 바이어싱하기 위해 속도 요구의 가변을 사용한다.
- <83> 일 실시예에서, 상기 채널 스케줄러(48)는 다음 데이터 송신을 위해 선택되며, 상기 액세스 터미널을 위해 서비스되는 평균 속도로 상기 액세스 터미널에 의해 요구되는 일시적 DRC의 가장 빠른 속도를 가지고 있는 액세스 터미널 I는
- <84> $DRC_I(n)/R_I(n)$ 이며, 여기서 $R_I(n) = (1-1/t_c)*R_I(n-1)+(1/t_c)$
- <85> $R_I(n)$ 은 I로 슬롯(n-1)에서 서비스되는 평균 속도이며, t_c 는 스케줄 시간 정수이다. 일 실시예에서, t_c 는 1000 슬롯이다. 당업자는 상기 시간 정수가 애플리케이션에 따라 1보다 큰 일정한 양의 정수라는 것을 이해할 수 있다.
- <86> 액세스 터미널의 C/I는 상기 액세스 터미널이 인접 셀들로부터의 방해에 의한 셀 인터섹션들에 또는 근방에 위치할 때 방해 제한된다. 만약 상기 액세스 터미널에서 관측된 상기 C/I가 시변한다면, 상기 액세스 터미널은 상기 시간의 일정한 부분 동안에 평균 C/I에 비해 더 높은 C/I를 얻을 수 있으며, 상기 시간의 나머지 동안에는 상기 평균 C/I에 비해 더 낮은 C/I를 얻을 수 있다. 상기 액세스 포인트는 액세스 터미널들로부터 수신된 다수의 C/I로부터 상기 평균 C/I를 계산한다. 평균 C/I보다 더 높은 C/I를 관측한 상기 액세스 터미널들은 상기 액세스 포인트 스케줄러에 의해 스케줄링된다. 다른 요인들이 데이터 송신을 스케줄링하는데 고려될 수 있으며, 이것은 본 발명의 범위에 속한다.
- <87> 모든 액세스 포인트들이 자신의 송신 전력을 동기 방식으로 변화하는 실시예에서, 최대 전력이 발생하는 시간은 상기 액세스 포인트들의 보어사이트(bore-site) 방위각에 의존하도록 하기 위해 액세스 포인트들의 모든 섹터들은 전력 제어된다.
- <88> $P(t) = P_o(\text{dBm}) + \delta(\text{dB}) * \cos(2 * \pi * t/T - \theta)$
- <89> 여기서, P_o 는 상기 액세스 포인트 공칭 송신 전력이다;
- <90> θ 는 상기 방위각이다;
- <91> T는 360도를 스캔하는 시간이다;
- <92> δ = 피크, P_{max} 의 변동 = 1에서 4dB.
- <93> 이것은 시변 C/I를 가지고 있는 핸드오프 경계에 있는 액세스 터미널이 정적이면 시변 C/I를 가지고 있는 핸드오프 경계에 있는 액세스 터미널이 되며, 그들의 최대 C/I는 그들의 평균 C/I보다 δ 만큼 좋다. 액세스 포인트가 그것의 전력을 액세스 터미널의 방향으로 증가시킬 때, 상기 액세스 터미널 주위에 있는 다른 액세스 포인트들은 그들의 송신 전력을 감소시킨다. 상기 전력 변동에 대한 시간 주기는 순방향 링크 스케줄러 시정수 안에 있다. 상기 동기된 접근은 고정된 사용자 즉, 액세스 터미널들에 의해 인식된 상기 핸드오프 경계가 능동적으로 움직이는 프로세스로 관측될 수 있다.

- <94> 또 다른 실시예에서, 모든 액세스 포인트들은 그들의 송신 전력을 랜덤한 방식으로 변화한다. 액세스 포인트는 전력을 랜덤하게 즉, 조정되지 않은 방식으로 변화한다.
- <95> 일 실시예에서, 전체 전력은 제어된다. 또 다른 실시예에서, 상기 파일럿 채널과 트래픽 채널은 제어된다. 또 다른 실시예에서, 단지 상기 트래픽 채널만이 전력 제어된다.
- <96> V. 핸드오프가 없는 경우
- <97> 핸드오프가 없는 경우, 액세스 터미널(6)은 하나의 액세스 포인트(4)와 통신한다. 도 2를 참고하여, 특정 액세스 터미널(6)에 지정된 데이터는 선택기 엘리먼트(14)로 제공되는데, 상기 선택기 엘리먼트는 상기 액세스 터미널(6)과의 통신을 제어하기 위해 할당되었다. 선택기 엘리먼트(14)는 상기 데이터를 액세스 포인트(4)에 있는 데이터 대기열(4)로 전송한다. 액세스 포인트(4)는 상기 데이터를 대기시키며, 상기 제어 채널 상에서 페이징 메시지를 송신한다. 액세스 포인트(4)는 액세스 터미널(6)로부터의 DRC 메시지를 위한 역방향 링크 DRC 채널을 감시한다. 만약 상기 DRC 채널 상에서 신호가 탐지되지 않으면, 액세스 포인트(4)는 상기 DRC 메시지가 탐지되기 전까지 상기 페이징 메시지를 재송신한다. 재송신이 여러번 시도된 후에, 액세스 포인트(4)는 상기 프로세스를 송신하거나 또는 액세스 터미널(6)과의 호를 재초기화한다.
- <98> 일 실시예에서, 액세스 터미널(6)은 상기 요구된 데이터 속도를 DRC 메시지 형태로 상기 액세스 포인트(4)로 상기 DRC 채널 상에서 송신한다. 또 다른 실시예에서, 액세스 터미널(6)은 상기 순방향 링크 채널의 품질 지시(예를 들어, 상기 C/I 측정)를 액세스 포인트(4)로 송신한다. 일 실시예에서, 액세스 터미널(6)은 초과 C/I 측정을 상기 액세스 포인트(4)로 송신한다.
- <99> 일 실시예에서, 상기 DRC 메시지는 3비트의 길이이며, 액세스 포인트(4)에 의해 소프트 결정으로 디코딩된다. 일 실시예에서, 상기 DRC 메시지는 각 시간 슬롯의 처음 1/2안에 송신된다. 액세스 포인트(4)는 상기 DRC 메시지를 디코딩하는 나머지 1/2의 시간 슬롯을 가지고 있으며, 만약 상기 시간 슬롯이 상기 액세스 터미널(6)로의 데이터 송신을 위해 사용될 수 있다면, 다음 연속하는 시간 슬롯에서 데이터 송신을 위한 하드웨어를 구성한다. 만약 상기 다음 연속하는 시간 슬롯이 가용적이지 않다면, 액세스 포인트(4)는 다음 가용 시간 슬롯을 기다리며, 상기 새로운 DRC 메시지를 위한 상기 DRC 채널을 계속해서 감시한다.
- <100> 일 실시예에서, 액세스 포인트(4)는 상기 요구되는 데이터 속도로 송신한다. 상기 실시예는 상기 데이터 속도를 선택하는 중요한 결정을 액세스 터미널(6)과 협의한다. 항상 상기 요구되는 데이터 속도로 송신하는 것은 액세스 터미널(6)이 어떠한 데이터 속도가 예상되는지를 알고 있다는 장점을 가지고 있다. 따라서, 액세스 터미널(6)은 단지 상기 요구된 데이터 속도에 상응하도록 상기 트래픽 채널을 복조하고 디코딩한다. 액세스 포인트(4)는 어떠한 데이터 속도가 액세스 포인트(4)에 사용되고 있는지를 나타내는 메시지를 액세스 터미널(6)로 송신할 필요가 없다.
- <101> 일 실시예에서, 상기 페이징 메시지의 수신 후에, 액세스 터미널(6)은 계속해서 상기 요구되는 데이터 속도로 상기 데이터를 복조하려 한다. 액세스 터미널(6)은 상기 순방향 트래픽 채널을 복조하고 소프트 결정 심볼들을 상기 디코더에 제공한다. 상기 디코더는 상기 심볼들을 디코딩하고 상기 디코딩된 패킷 상에서 프레임 체크를 수행하여 상기 패킷이 정확하게 수신되었는지를 결정한다. 만약 상기 패킷이 에러를 가지고 수신되거나 또는 상기 패킷이 또 다른 액세스 터미널(6)로 향하는 것이면, 상기 프레임 체크는 패킷 에러를 지시한다. 대안적으로, 상기 액세스 터미널(6)은 슬롯 방식으로 상기 데이터를 복조한다. 일 실시예에서, 액세스 터미널(6)은 각 송신된 데이터 패킷 안에 통합되어 있는 프리앰블에 근거하여 상기 액세스 터미널로 향하는 데이터 송신인지를 결정할 수 있다. 따라서, 액세스 터미널(6)은 상기 송신이 또 다른 액세스 터미널(6)로 향하는 송신이라고 결정되면, 상기 디코딩 처리를 종료한다. 또 다른 경우에, 액세스 터미널(6)은 상기 데이터 유닛의 부정확한 수신에 응답하기 위해 네거티브(negative) 응답 메시지(NACK)를 액세스 포인트(4)로 송신한다. 상기 NACK 메시지를 수신할 때, 에러로 수신된 상기 데이터 유닛은 재송신된다.
- <102> 상기 NACK 메시지의 송신은 상기 CDMA 시스템의 에러 지시자 비트(EIB)의 송신과 유사한 방식으로 구현될 수 있다. 상기 EIB 송신의 구현과 사용은 "송신을 위한 데이터 포맷을 위한 방법 및 장치"라는 제하의 미국 특허 제 5,568, 483에 개시되어 있으며, 상기 발명은 본 발명의 출원인에게 양도되었다. 대안적으로 NACK는 메시지와 함께 송신될 수 있다.
- <103> 일 실시예에서, 상기 데이터 속도는 액세스 터미널(6)로부터의 입력을 사용하여 액세스 포인트(4)에 의해 결정된다. 액세스 터미널(6)은 상기 C/I 측정을 수행하며, 액세스 포인트(4)로 링크 품질(예를 들어, C/I 측정)의 지시를 송신한다. 또 다른 실시예에서, 액세스 터미널(6)은 초과 C/I 측정을 수행하며, 상기 초과 C/I 측정을

액세스 포인트(4)로 송신한다. 액세스 포인트(4)는 대기열 사이즈와 가용 송신 전력과 같은 액세스 포인트(4)의 가용 자원에 근거하여 상기 요구된 데이터 속도를 조절할 수 있다. 속도 결정을 수행하는 상기 방법과 장치는 발명의 명칭이 "가변율 통신 시스템에서 수신된 데이터의 속도를 결정하는 방법 및 장치"이고 1996년 10월 18일에 출원된 미국특허 출원번호 제08/830,863호이며 현재 1998년 5월 12일에 등록된 미국특허 제5,751,725호와 발명의 명칭이 "가변율 통신 시스템에서 수신된 데이터의 속도를 결정하는 방법 및 장치"이고 1997년 8월 8일에 출원된 미국특허 출원번호 제08/908,866호이며 현재 2001년 1월 16일에 등록된 미국특허 제6,175,590호에 개시되어 있으며, 양 발명은 본 발명의 출원인에게 양도되었으며, 이하 참고로 통합되어 있다. 액세스 터미널(6)은 상기 프레임 체크 출력이 네거티브하면, 상기 설명되어 있는 것과 같이 NACK 메시지를 송신한다.

<104> VI. 핸드오프의 경우

<105> 핸드오프의 경우, 액세스 터미널(6)은 다수의 액세스 포인트(4)와 상기 역방향 링크 상에서 통신한다. 상기 액세스 터미널에 의해 초기화되는 전력 제어는 핸드오프와 무관하게 작동한다. 핸드오프를 할 때, 액세스 터미널은 하나의 액세스 포인트로부터 또 다른 액세스 포인트로 스위칭된다. 일정한 시점에, 상기 액세스 터미널을 서비스하는 상기 액세스 포인트의 상기 송신 전력은 상기 액세스 포인트에 의해 서비스되는 액세스 터미널에 의해 측정된 상기 초과 C/I에 상응하도록 감소한다.

<106> 상기 액세스 포인트에 의해 초기화되는 전력 제어는 또한 핸드오프에 무관하게 작동한다. 액세스 터미널이 측정한 최고 수신 C/I로 상기 액세스 포인트에 의해 상기 액세스 터미널은 서비스된다. 상기 액세스 포인트는 상기 액세스 터미널의 요구된 속도가 상기 액세스 터미널에 서비스되는 속도보다 더 빠를 때, 상기 액세스 터미널로의 순방향 링크 데이터를 스케줄링한다.

<107> 일 실시예에서, 순방향 링크 상에서 특정 액세스 터미널(6)로의 데이터 송신은 하나의 액세스 포인트(4)로부터 발생한다. 그러나, 액세스 터미널(6)은 동시에 다수의 액세스 포인트(4)로부터 파일럿 신호들을 수신한다. 만약 액세스 포인트(4)의 상기 C/I 측정이 소정의 임계값을 초과하면, 상기 액세스 포인트(4)는 상기 액세스 터미널(6)의 활성 세트에 추가된다. 상기 소프트 핸드오프 지시 메시지 동안에, 새로운 액세스 포인트(4)는 액세스 터미널을 이하 설명되어 있는 역방향 전력 제어(RPC) 왓시 채널(4)에 할당한다. 각 액세스 포인트(4)는 액세스 터미널(6)과의 핸드오프시 역방향 링크 송신을 감시하며, 각각의 RPC 왓시 채널들을 통해 RPC 비트를 전송한다.

<108> 도 2를 참고로, 액세스 터미널(6)과 통신을 제어하도록 할당된 선택기 엘리먼트(14)는 상기 데이터를 액세스 터미널(6)의 활성 세트의 모든 액세스 포인트(4)로 전송한다. 선택기 엘리먼트(14)로부터 데이터를 수신하는 모든 액세스 포인트들(4)은 각각의 제어 채널들을 통해 액세스 터미널(6)로 페이징 메시지를 송신한다. 액세스 터미널(6)이 연결되어 있을 때, 액세스 터미널(6)은 2개의 기능을 수행한다. 첫째로, 액세스 터미널(6)은 최고의 C/I 측정이 될 수 있는 파라미터들의 세트에 근거하여 최고의 액세스 포인트(4)를 선택한다. 액세스 터미널(6)은 상기 C/I 측정에 상응하여 데이터 속도를 선택한다. 일 실시예에서, 액세스 터미널(6)은 DRC 메시지를 상기 선택된 액세스 포인트(4)로 송신한다. 액세스 터미널(6)은 상기 DRC 메시지를 상기 특정 액세스 포인트(4)에 할당된 왓시 커버로 커버링함으로써 특정 액세스 포인트(4)로 DRC 메시지의 송신을 지시할 수 있다. 또 다른 실시예에서, 액세스 터미널(6)은 액세스 초과 C/I 측정을 상기 특정 액세스 포인트(4)로 송신한다.

<109> 액세스 터미널(6)은 각 연속하는 시간 슬롯에서 상기 요구되는 데이터 속도에 상응하게 상기 순방향 링크 신호를 복조하려 한다. 상기 페이징 메시지를 송신한 후에, 활성 세트의 모든 액세스 포인트들(4)은 액세스 터미널(6)로부터의 DRC 메시지에 대한 DRC 채널을 감시한다. 다시, 상기 DRC 메시지는 왓시 코드에 의해 커버되기 때문에, 동일한 왓시 커버로 할당된 상기 선택된 액세스 포인트(4)는 상기 DRC 메시지를 디커버할 수 있다. 상기 DRC 메시지를 수신할 때, 상기 선택된 액세스 포인트(4)는 다음 가용 시간 슬롯에서 데이터를 액세스 터미널(6)로 송신한다.

<110> 일 실시예에서, 액세스 포인트(4)는 다수의 데이터 유닛을 포함하는 패킷으로 데이터를 요구되는 데이터 속도로 액세스 터미널(6)로 송신한다. 만약 상기 데이터 유닛들이 액세스 터미널(6)에 의해 부정확하게 수신된다면, NACK 메시지는 상기 역방향 링크 상에서 활성 세트의 모든 액세스 포인트(4)로 송신된다. 일 실시예에서, 상기 NACK 메시지는 액세스 포인트(4)에 의해 복조되고 디코딩되며, 프로세싱을 위해 선택기 엘리먼트(14)로 송신된다. 상기 NACK 메시지를 처리할 때, 상기 데이터 유닛들은 상기 설명되어 있는 절차를 사용하여 재송신된다. 일 실시예에서, 선택기 엘리먼트(14)는 모든 액세스 포인트(4)로부터 수신된 상기 NACK 신호들을 하나의 NACK 메시지에 통합하며, 상기 NACK 메시지를 활성 세트의 모든 액세스 포인트들(4)로 전송한다.

<111> 일 실시예에서, 액세스 터미널(6)은 최고의 C/I 측정의 변화를 탐지할 수 있으며, 효율성을 향상시키기 위해 각

시간 슬롯에서 서로 다른 액세스 포인트(4)로부터의 데이터 송신을 능동적으로 요구한다. 일 실시예에서, 데이터 송신은 소정의 시간 슬롯에 단지 하나의 액세스 포인트(4)로부터 발생하지만, 활성 세트의 다른 액세스 포인트들(4)은 어떠한 데이터 유닛들이 액세스 터미널(6)로 송신되었는지를 알 수 없을 것이다. 일 실시예에서, 상기 송신 액세스 포인트(4)는 선택기 엘리먼트(14)에 상기 데이터 송신을 알려준다. 선택기 엘리먼트(14)는 메시지를 활성 세트의 모든 액세스 포인트들(4)로 전송한다. 일 실시예에서, 상기 송신된 데이터는 액세스 터미널(6)에 의해 정확하게 수신된 것으로 가정한다. 따라서, 만약 액세스 터미널(6)이 활성 세트의 서로 다른 액세스 포인트(4)로부터 데이터 송신을 요구하면, 새로운 액세스 포인트(4)는 상기 잔여 데이터 유닛을 송신한다. 일 실시예에서, 상기 새로운 액세스 포인트(4)가 선택기 엘리먼트(14)로부터의 마지막 송신 갱신과 상응하도록 송신된다. 대안적으로, 상기 새로운 액세스 포인트(4)는 상기 평균 송신을 및 선택기 엘리먼트(14)로부터의 이전 갱신들과 같은 메트릭스에 근거한 예상 구조를 사용하여 송신되는 다음 데이터 유닛을 선택한다. 상기 메커니즘은 효율성을 감소시키는, 다수의 액세스 포인트들(4)에 의해 서로 다른 시간 슬롯 동안에 동일한 데이터 유닛들의 이중적인 재송신을 최소화한다. 만약 이전 송신이 에러로 수신되면, 각 데이터 유닛은 이하에서 설명하는 것과 같이 유일한 시퀀스 번호에 의해 식별되기 때문에 액세스 포인트들(4)은 상기 데이터 유닛들을 시퀀스로 재송신할 수 있다. 일 실시예에서, 만약 홀(송신되지 않는 데이터 유닛들)이 생성되면(예를 들어, 하나의 액세스 포인트(4)로부터 또 다른 액세스 포인트(4) 사이의 핸드오프 결과로서), 상기 분실된 데이터 유닛들은 에러로 수신되는 것으로 고려된다. 액세스 터미널(6)은 NACK 메시지를 상기 분실된 데이터 유닛들에 상응하도록 송신하며, 상기 데이터 유닛들은 재송신된다.

<112> 일 실시예에서, 활성 세트의 각 액세스 포인트(4)는 액세스 터미널(6)로 송신되는 데이터를 포함하고 있는 독립적인 데이터 대기열(40)을 유지한다. 상기 선택된 액세스 포인트(4)는 에러로 수신된 데이터 유닛들의 재송신과 메시지들의 시그널링을 제외하고 순차적인 순서로 데이터 대기열에 존재하는 데이터를 송신한다. 일 실시예에서, 상기 송신된 데이터 유닛들은 송신 후에 대기열(40)로부터 삭제된다.

<113> VII 순방향 링크 트래픽 채널

<114> 일 실시예의 순방향 링크 구조의 블록도가 도 3A에 도시되어 있다. 상기 데이터는 데이터 패킷들로 분할되어 있으며, CRC 인코더(112)에 제공된다. 각 데이터 패킷에 대해, CRC 인코더(112)는 프레임 체크 비트들(예를 들어, 상기 CRC 잉여 비트)을 발생하고 상기 코드 테일 비트를 삽입한다. CRC 인코더(112)로부터 포맷된 패킷은 이하에서 설명되는 것과 같이 데이터, 프레임 체크 및 코드 테일 비트 및 다른 오버헤드 비트를 포함한다. 상기 포맷된 패킷은 인코더(114)로 제공되는데, 일 실시예에서 상기 인코더는 상기 패킷을 전송한 미국특허 출원 번호가 제08/743,688호이고 현재 등록되어 미국특허 제5,933,462호인 발명에 개시되어 있는 인코딩 포맷에 상응하게 인코딩한다. 다른 인코딩 포맷이 또한 사용될 수 있으며, 이것은 본 발명의 범위에 속한다. 상기 인코더(114)로부터 인코딩된 패킷은 인터리버(116)에 제공되는데, 상기 패킷의 코드 심볼들을 재정리한다. 상기 인터리빙된 패킷은 프레임 평처(puncture) 엘리먼트(118)로 제공되는데, 상기 프레임 평처 엘리먼트는 이하 설명되는 방식으로 패킷의 부분을 제거한다. 상기 평처된 패킷은 다중화기(120)로 제공되는데, 상기 다중화기는 상기 데이터를 스캐램블러(122)로부터의 상기 스캐램블링 시퀀스에 의해 상기 데이터를 스캐램블한다. 평처 엘리먼트(118)와 스캐램블러(122)는 이하 자세히 설명된다. 상기 곱셈기(120)로부터의 출력은 상기 스캐램블된 패킷을 포함한다.

<115> 상기 스캐램블된 패킷은 가변을 제어기(130)에 제공되는데, 상기 제어기는 상기 패킷을 K 개의 병렬 동상과 직교 채널로 분파(demultiplexe)하는데, 여기서 K는 상기 데이터 속도에 의존한다. 일 실시예에서, 상기 스캐램블된 패킷은 처음 동상(I)과 직교(Q) 스트림들로 분파된다. 일 실시예에서, 상기 I 스트림은 짝수로 인덱스된 심볼들을 포함하고, Q 채널은 홀수로 인덱스된 심볼을 포함한다. 각 스트림은 각 채널의 심볼 속도가 모든 데이터 속도에 대해 고정되도록 하기 위해 K 개의 병렬 채널들로 더 분파된다. 각 스트림의 K개 채널들은 왓시커버 엘리먼트에 제공되는데, 상기 왓시커버 엘리먼트는 각 채널을 왓시 함수로 커버하여 직교 채널들을 제공한다. 상기 직교 채널 데이터는 이득 엘리먼트(134)로 제공되는데, 상기 이득 엘리먼트(134)는 모든 데이터 속도에 대해 상기 데이터를 조절하여 일정한 칩 당 총 에너지를 유지한다. 이득 엘리먼트(134)로부터의 상기 조절된 데이터는 다중화기(160, MUX)로 제공되는데, 상기 다중화기는 상기 데이터를 프리앰블로 다중화한다. 상기 프리앰블은 이하에서 자세히 설명된다. MUX(160)로부터의 출력은 다중화기(162, MUX)로 제공되는데, 상기 다중화기는 상기 트래픽 데이터, 전력 제어 비트들 및 상기 파일럿 데이터를 다중화한다. 상기 MUX(162)의 출력은 상기 I 왓시 채널들과 상기 Q 왓시 채널을 포함한다.

<116> 상기 데이터를 변조하는데 사용되는 하나의 변조기의 블록도가 도 3B에 도시되어 있다. 상기 I 왓시 채널들과 Q 왓시 채널들은 각각 합산기들(212A와 212B)에 제공되는데, 상기 합산기들은 신호 Isum과 Qsum을 각각 제공하기

위해 상기 K 왓시 채널들을 합산한다. 복소 곱셈기(214)는 또한 상기 PN_I와 PN_Q 신호들을 곱셈기(236A, 236B)로부터 각각 수신하며, 상기 2개의 복소 입력들을 다음의 식에 상응하게 곱한다:

$$\begin{aligned}(I_{mult} + jQ_{mult}) &= (I_{sum} + jQ_{sum}) \cdot (PN_I + jPN_Q) \\ &= (I_{sum} \cdot PN_I - Q_{sum} \cdot PN_Q) + j(I_{sum} \cdot PN_Q + Q_{sum} \cdot PN_I)\end{aligned}\quad (2)$$

여기서 I_{mult} 와 Q_{mult} 는 복소 곱셈기(214)로부터의 출력이고 j 는 복소수를 표현한다. 상기 I_{mult} 와 Q_{mult} 신호는 필터(216A와 216B)에 각각 제공되는데, 상기 필터는 상기 신호들을 각각 필터링한다. 필터(216A와 216B)로부터의 상기 필터링된 신호들은 각각 곱셈기(218A와 218B)에 각각 제공되는데, 상기 곱셈기들은 상기 신호들을 동상사인 곡선 $\cos(wct)$ 와 직교 사인곡선 $\sin(wct)$ 에 각각 곱해진다. 상기 I 변조된 신호와 Q 변조된 신호는 합산기(220)로 제공되는데, 상기 합산기는 상기 신호들을 합산하여 순방향 변조 파형 $s(t)$ 를 제공한다.

일 실시예에서, 상기 데이터 패킷은 상기 긴 PN 코드와 상기 짧은 PN 코드에 의해 확산된다. 상기 긴 PN 코드는 상기 패킷이 향하는 단지 상기 액세스 터미널(6)만 상기 패킷을 디스크램블할 수 있도록 하기 위해 상기 패킷을 스크램블한다. 일 실시예에서, 상기 파일럿과 전력 제어 비트들 및 제어 채널 패킷은 상기 짧은 PN 코드에 의해 확산되지만, 긴 PN 코드는 모든 액세스 터미널들(6)들로 하여금 상기 비트들을 수신하지 못하도록 한다. 상기 긴 PN 시퀀스는 긴 코드 발생기(232)에 의해 발생되며, 다중화기(MUX, 234)에 제공된다. 상기 긴 PN 마스크는 상기 긴 PN 시퀀스의 오프셋을 결정하고 유일하게 상기 목표 액세스 터미널(6)에 할당된다. 상기 MUX(236)으로부터의 출력은 송신 데이터 부분 동안에는 긴 PN 시퀀스이지만, 다른 경우에는 0이다(예를 들어, 파일럿과 전력 제어 부분 동안에). MUX(234)로부터의 상기 게이트된 긴 PN 시퀀스와 짧은 코드 발생기(238)로부터의 짧은 PN_I 와 PN_Q 는 곱셈기(236A와 236B)에 각각 제공되는데, 상기 곱셈기는 상기 PN_I 와 PN_Q 신호들을 각각 형성하기 위해 상기 2개의 시퀀스 세트들을 곱한다. 상기 PN_I 와 PN_Q 신호들은 복소 곱셈기(214)에 제공된다.

도 3A와 도 3B에 도시되어 있는 하나의 트래픽 채널의 블록도는 많은 구조들 중 하나이며, 상기 구조들은 순방향 링크 상에서 데이터 인코딩과 변조를 지원한다. CDMA 시스템의 순방향 링크 트래픽 채널을 위한 구조와 같이, IS-95에 상응하는 다른 구조가 또한 사용될 수 있으며, 이것은 본 발명의 범위에 속한다.

일 실시예에서, 액세스 포인트(4)에 의해 지원되는 데이터 속도는 미리 정해져 있으며, 각각의 지원되는 데이터 속도는 유일한 속도 인덱스로 할당된다. 액세스 터미널(6)은 상기 C/I측정에 근거하여 상기 지원되는 데이터 속도 중에서 하나를 선택한다. 상기 액세스 포인트(4)로 하여금 상기 요구되는 데이터 속도로 데이터를 송신하도록 지시하기 위해 액세스 포인트(4)로 전송되기 때문에, 교환이 지원되는 데이터 속도의 수와 상기 요구되는 데이터 속도를 식별하는데 필요한 비트들의 수 사이에서 상기 요구되는 데이터 속도가 이루어진다. 일 실시예에서, 상기 지원되는 데이터 속도의 수는 7개이며, 3-비트 속도 인덱스는 상기 요구되는 데이터 속도를 식별하는데 사용된다. 당업자는 상기 지원되는 데이터 속도의 수와 n-비트 속도 인덱스가 고려될 수 있으며, 이것은 본 발명의 범위에 속한다는 것을 이해할 것이다.

일 실시예에서, 상기 최소 데이터 속도는 38.4 Kbps이며, 상기 최대 데이터 속도는 2.4576 Mbps이다. 상기 최소 데이터 속도는 시스템의 최악의 C/I 측정, 상기 시스템의 프로세싱 이득, 에러 수정 코드의 설계 및 바람직한 성능 레벨에 근거한다. 일 실시예에서, 상기 지원되는 데이터 속도는 연속적으로 지원되는 데이터 속도의 차이가 3dB이 되도록 선택된다. 상기 3dB의 증가분은 액세스 터미널(6)에 의해 달성될 수 있는 C/I 증가분의 정확성을 포함하는 수개의 요인들, 상기 C/I 측정에 근거한 데이터 속도의 양자화로부터 기인한 손실(또는 비효율성) 및 상기 요구되는 데이터 속도를 액세스 터미널(6)로부터 액세스 포인트(4)로 송신하는데 요구되는 데이터 비트들의 수 사이에서 협상한다. 상기 요구되는 데이터 속도를 식별하기 위해 더 많이 지원되는 데이터 속도는 더 많은 비트들을 요구하지만, 상기 계산된 최대 데이터 속도와 상기 지원되는 데이터 속도 사이의 더 작은 양자화 에러 때문에, 상기 순방향 링크의 보다 효율적인 사용을 허용한다.

일 실시예에서, 상기 트래픽 채널 송신은 프레임들로 분할된다. 일 실시예에서 상기 프레임들은 26.67msec의 짧은 PN 시퀀스의 길이로 정의된다. 각 프레임은 모든 액세스 터미널(6)에 규정된 제어 채널 정보(제어 채널 프레임), 특정 액세스 터미널(6)에 규정된 트래픽 데이터(트래픽 프레임)를 전달할 수 있으며, 또는 비어있을 수도 있다(휴지 프레임). 각 프레임의 내용은 상기 송신 액세스 포인트(4)에 의해 수행되는 스케줄링에 의해 결정된다. 일 실시예에서, 각 프레임은 16시간 슬롯을 포함하는데, 각 시간 슬롯은 1.667msec의 기간을 가지고 있다. 1.667msec의 시간 슬롯은 액세스 터미널(6)로 하여금 상기 순방향 링크 신호의 C/I 측정을 수행하기에

적절하다. 1.667msec의 시간 슬롯은 효율적인 데이터 송신을 위한 충분한 시간량을 나타낸다. 일 실시예에서, 각 시간 슬롯은 4개의 1/4 슬롯들로 더 분할된다.

<124> 일 실시예에서, 각 데이터 패킷은 도 1의 테이블1에 도시되어 있는 것과 같이 하나 이상의 시간 슬롯들 상에서 송신된다. 일 실시예에서, 각 순방향 링크 데이터 패킷은 1024에서 2048 비트를 포함한다. 따라서, 각 데이터 패킷을 송신하는데 요구되는 시간 슬롯들의 수는 상기 데이터 속도에 의존하며, 범위는 38.4Kbps의 속도에 대해서는 16개의 시간 슬롯에서 1.2288Mbps 속도에 대해서는 1시간 슬롯 및 그 이상이다.

<125> 일 실시예의 순방향 링크 슬롯 구조의 예시적인 블록도가 도 4A에 도시되어 있다. 일 실시예에서, 각 슬롯은 4개의 시간 다중화 채널들 중 3개, 상기 트래픽 채널, 제어 채널, 파일럿 채널 및 전력 제어 채널을 포함한다. 일 실시예에서, 상기 파일럿 및 전력 제어 채널은 2개의 파일럿과 전력 제어 버스트에서 송신되는데, 그것들은 각 시간 슬롯의 동일한 장소에 위치하고 있다. 상기 파일럿 및 전력 제어버스트는 발명의 명칭이 "고속 패킷 송신을 위한 방법 및 장치"이고 1997년 11월 3일에 출원된 미국특허 출원번호 제08/963,386호이며 현재 2003년 6월 3일에 등록된 미국특허 제6,574,211호에 개시되어 있으며, 참조로서 통합되어 있다.

<126> VIII. 순방향 링크 파일럿 채널

<127> 일 실시예에서, 순방향 링크 파일럿 채널은 파일럿 신호를 제공하는데, 상기 파일럿 신호는 초기 포착, 위상 복구, 타이밍 복구 및 비율 결합을 위해 액세스 터미널(6)에 의해 사용된다. 상기 사용은 IS-95 규격을 따르는 CDMA 통신 시스템의 그것과 유사하다. 일 실시예에서, 상기 파일럿 신호는 또한 상기 C/I 측정을 수행하기 위해 액세스 터미널(6)에 의해 사용된다.

<128> 일 실시예에서 상기 순방향 링크 파일럿 채널의 블록도는 도3A에 도시되어 있다. 상기 파일럿 데이터는 곱셈기(156)에 제공되는 모두 0인 시퀀스(또는 모두 1)를 포함한다. 곱셈기(156)는 상기 파일럿 데이터를 왓시 코드 W_0 로 커버한다. 왓시 코드 W_0 는 모두 0인 시퀀스이기 때문에, 상기 곱셈기(156)의 출력은 상기 파일럿 데이터이다. 상기 파일럿 데이터는 MUX(162)에 의해 시간 다중화되며, 복소 곱셈기(214, 도3B에 도시)안에서 상기 짧은 PN_1 코드에 의해 확산되는 상기 I 왓시 채널로 제공된다. 일 실시예에서, 상기 파일럿 데이터는 모든 액세스 터미널(6)이 수신할 수 있도록 하기 위해 상기 파일럿 버스트 동안에 MUX(234)에 의해 게이트 오프되는 긴 PN 코드에 의해 확산되지 않는다. 상기 파일럿 신호는 비변조(unmodulated) BPSK 신호이다.

<129> 상기 파일럿 신호를 도시하고 있는 블록도가 도 4A에 도시되어 있다. 일 실시예에서, 각 시간 슬롯은 2개의 파일럿 버스트(306A와 306B)를 포함하는데, 상기 2개의 파일럿 버스트는 상기 시간 슬롯의 1/4와 3/4의 끝에서 발생한다. 일 실시예에서, 각 파일럿 버스트(306A 및 306B)는 64칩의 기간을 가지고 있다($T_p=64$ 칩). 트래픽 데이터 또는 제어 채널 데이터가 부재시, 액세스 포인트(4)는 파일럿과 전력 제어 버스트만을 송신하며, 1200Hz의 주기에서 불연속적인 파형 버스팅을 초래한다.

<130> IX. 역방향 링크 전력 제어 비트 이득

<131> 일 실시예에서, 상기 순방향 링크 전력 제어 채널은 원격국(6)으로부터의 역방향 링크 송신의 송신 전력을 제어하는데 사용되는 전력 제어 명령을 전송하는데 사용된다. 상기 역방향 링크 상에서, 각 송신 액세스 터미널(6)은 네트워크의 다른 모든 액세스 터미널(6)에게 있어 방해원으로 작동한다. 상기 역방향 링크 상에서 방해를 최소화하고 용량을 최대화하기 위해, 상기 각 액세스 터미널(6)의 송신 전력은 2개의 전력 제어 루프에 의해 제어된다. 일 실시예에서, 상기 전력 제어 루프는 "CDMA 셀룰러 이동 전화 시스템에서 송신 전력을 제어하는 방법 및 장치"라는 제하로 출원된 미국 특허 제5,056,109에 개시되어 있는 CDMA 시스템의 그것과 유사하며, 상기 발명은 본 발명의 출원인에게 양도되었고 이하 참고로 통합되었다. 다른 전력 제어 메커니즘이 사용될 수 있으며, 이것은 본 발명의 범위에 속한다.

<132> 제1 전력 제어 루프는 상기 역방향 링크 신호의 품질은 설정 레벨로 유지하도록 하기 위해 액세스 터미널(6)의 송신 전력을 조절한다. 상기 신호 품질은 액세스 포인트(4)에서 수신된 상기 역방향 링크의 신호 비트 당 에너지 대 방해와 잡음의 합의 비(E_b/I_o)로 측정된다. 상기 설정 레벨은 E_b/I_o 설정 포인트로 언급된다. 상기 제2 전력 제어 루프는 상기 프레임 에러 비율(FER)에 의해 측정되는 것과 같이 원하는 성능 레벨을 유지하기 위해 설정 포인트를 조절한다. 각 액세스 터미널(6)의 송신 전력은 통신 시스템의 다른 액세스 터미널(6)에 방해가 되기 때문에 전력 제어는 역방향 링크 상에서 중요하다. 상기 역방향 링크 송신 전력을 최소화하는 것은 상기 방해를 줄이고 상기 역방향 링크 용량을 증가시키는 것이다.

<133> 상기 제1 전력 제어 루프 안에서, 상기 역방향 링크 신호의 E_b/I_o 는 액세스 포인트(4)에서 측정된다. 액세스

포인트(4)는 상기 측정된 Eb/Io를 상기 설정 포인트와 비교한다. 만약 상기 측정된 Eb/Io가 상기 설정 포인트보다 더 크면, 액세스 포인트(4)는 전력 제어 메시지를 액세스 터미널(6)로 송신하여 상기 송신 전력을 감소하게 한다. 대안적으로, 만약 상기 측정된 Eb/Io가 상기 설정 포인트 이하이면, 액세스 포인트(4)는 상기 송신 전력을 증가시키기 위해 액세스 터미널(6)로 전력 제어 메시지를 송신한다. 일 실시예에서, 상기 전력 제어 메시지는 하나의 전력 제어 비트에 의해 구현된다. 일 실시예에서, 상기 전력 제어 비트에 대한 높은 값은 액세스 터미널(6)로 하여금 그것의 송신 전력을 증가하도록 명령하며, 낮은 값은 액세스 터미널(6)로 하여금 그것의 송신 전력을 감소하게 한다.

<134> 일 실시예에서, 각 액세스 포인트(4)와 통신하고 있는 모든 액세스 터미널(6)에 대한 상기 전력 제어 비트는 상기 전력 제어 채널 상에서 송신된다. 일 실시예에서, 상기 전력 제어 채널은 32개의 직교 채널들까지를 포함하는데, 상기 직교 채널들은 16비트 왈시 커버에 의해 확산된다. 각 왈시 채널은 주기적인 간격으로 하나의 역방향 전력 제어(RPC) 비트 또는 하나의 RPC 비트를 송신한다. 각 활성 액세스 터미널(6)은 상기 액세스 터미널(6)로 향하는 상기 RPC 비트 스트림의 송신에 대한 왈시 커버와 QPSK 변조 위상(예를 들어 동상 또는 직교)을 정의하는 RPC 인덱스에 할당된다. 일 실시예에서, 0의 상기 RPC 인덱스는 상기 FAC 비트를 위해 저장된다.

<135> 전력 제어 채널의 하나의 블록도가 도 3A에 도시되어 있다. 상기 RPC비트들은 심볼 반복기(150)에 제공되는데, 상기 반복기는 각 RPC 비트를 소정 횟수 반복한다. 상기 반복된 RPC 비트들은 왈시 커버 엘리먼트(152)로 제공되는데, 상기 엘리먼트는 상기 비트들을 상기 RPC 인덱스에 상응하는 상기 왈시 커버에 커버한다. 상기 커버된 비트들은 이득 엘리먼트(154)에 제공된다. 일 실시예에서, 이득 엘리먼트(154)는 일정한 총 송신 전력을 유지하기 위해 복조 전에 상기 비트들을 조절한다. 일 실시예에서, 상기 RPC 왈시 채널들의 이득들은 상기 총 RPC 채널 전력을 상기 총 평균 송신 전력과 동일하도록 하기 위해 정규화된다. 상기 왈시 채널들의 이득들은 모든 활성 액세스 터미널(6)로의 신뢰할 수 있는 RPC 송신을 유지하면서 총 액세스 포인트의 효율적인 활용을 위해 시간 함수로 변화된다. 일 실시예에서, 비활성 액세스 터미널(6)의 상기 왈시 채널 이득들은 0으로 설정된다. RPC 왈시 채널들의 자동 전력 제어는 액세스 터미널(6)의 상응하는 DRC 채널로부터의 순방향 링크 품질 측정의 평가를 사용함으로써 가능하다. 이득 엘리먼트(154)로부터의 상기 조절된 RPC 비트들은 MUX(162)로 제공된다.

<136> 일 실시예에서, 0에서 15 사이의 상기 RPC 인덱스들은 각각 왈시 커버 W0에서 W15로 할당되며, 슬롯 안의 제1 파일럿 버스트(도 4B의 RPC 버스트(304A 및 304B))로 송신된다. 16에서 31사이의 상기 RPC 인덱스들은 각각 왈시 커버 W0에서 W15로 할당되며, 슬롯 안의 제2 파일럿 버스트(도 4B의 RPC 버스트(308A 및 308B))로 송신된다. 일 실시예에서, 상기 RPC 비트들은 동상 신호 상에서 변조된 짝수 왈시 커버들(예를 들어 w0, w2, w4...)과 직교 신호 상에서 변조된 홀수 왈시 커버들(예를 들어 w1, w3, w5...)에 의해 BPSK 변조된다. 상기 피크 대 평균 포락선을 감소시키기 위해, 상기 동상 및 직교 전력을 밸런스 되도록 하는 것이 바람직하다. 게다가, 복조기 위상 평가 에러에 기인한 누화를 최소화하기 위해, 직교 커버들을 상기 직교 및 동상 신호들에 할당하는 것이 바람직하다.

<137> 일 실시예에서, 31 RPC 비트들까지는 각 시간 슬롯의 31 RPC 왈시 채널 상에서 송신될 수 있다. 일 실시예에서, 15RPC 비트들은 제1 1/2 슬롯 상에서 송신되며, 16RPC 비트들은 제1 1/2 슬롯 상에서 송신될 수 있다. 상기 RPC 비트들은 합산기(212A 및 212B, 도 3B에 도시)에 의해 결합되며, 상기 전력 제어 채널의 복소 파형은 도 4B에 도시되어 있다.

<138> 전력 제어 채널의 타이밍 블록도가 도 4A에 도시되어 있다. 일 실시예에서, 상기 RPC 비트 속도는 600bps이거나 시간 슬롯 당 하나의 RPC 비트이다. 도 4A와 도 4B에 도시되어 있는 것과 같이, 각 RPC 비트는 시간 다중화되고 2개의 RPC 버스트 상에서 송신된다. 일 실시예에서, 각 RPC 버스트는 32PN 칩(또는 2왈시 심볼들) 폭(32 칩)이며, 각 RPC 비트의 총 폭은 64PN 칩(또는 4왈시 심볼들)이다. 다른 RPC 비트 속도는 심볼의 반복 횟수를 변경시킴으로써 얻어질 수 있다. 예를 들어, 1200bps의 RPC 비트 속도(63개의 액세스 터미널(6)까지 동시에 지원하거나 또는 상기 전력 제어 속도를 증가시킨다)는 RPC 버스트(304A와 304B)상의 31RPC 비트들의 제1 세트와 RPC 버스트(308A와 308B) 상의 32RPC 비트들의 제2 세트를 송신함으로써 얻을 수 있다. 상기 경우에, 모든 왈시 커버들은 동상 및 직교 신호에서 사용된다.

<139> 상기 전력 제어 채널은 액세스 포인트(4)와 통신하고 있는 액세스 터미널들(6)의 수가 가용 RPC 왈시 채널들의 수보다 적을 수 있기 때문에 버스트 특성을 가질 수 있다. 상기 상황에서, 일정한 RPC 왈시 채널들은 이득 엘리먼트(154)의 적절한 이득 조절에 의해 0으로 설정된다.

<140> 일 실시예에서, 상기 RPC 비트들은 프로세싱 지연을 최소화하기 위해 코딩이나 인터리빙없이 액세스 터미널(6)로 송신된다. 게다가, 상기 전력 제어 비트의 상기 에러 있는 수신은 상기 에러가 상기 전력 제어 루프에 의해

다음 시간 슬롯에서 수정될 수 있기 때문에 상기 데이터 통신 시스템에 해롭지 않다.

<141> 일 실시예에서, 액세스 터미널들(6)은 다수의 액세스 포인트들(4)이고 상기 역방향 링크 상에서 소프트 핸드오프를 할 수 있다. 소프트 핸드오프에서 액세스 터미널(6)을 위한 상기 역방향 링크 전력 제어 방법 및 장치는 전술한 미국 특허 제 5,056,109에 개시되어 있다. 소프트 핸드오프 상태에 있는 액세스 터미널(6)은 상기 활성 세트의 각 액세스 포인트(4)에 대한 상기 RPC 왓치 채널을 감시하며, 상기 RPC 비트를 상기 전술한 미국 특허 제 5,056,109에 개시되어 있는 방법에 상응하게 결합한다. 일 실시예에서, 액세스 터미널(6)은 하향 전력 명령의 논리(OR)를 수행한다. 액세스 터미널(6)은 상기 수신된 RPC 비트들 중 어느 하나가 액세스 터미널(6)로 하여금 상기 송신 전력을 감소시키도록 명령하면 상기 송신 전력을 감소시킨다. 일 실시예에서, 소프트 핸드오프 상태에 있는 액세스 터미널(6)은 하드 결정을 하기 전에 상기 RPC 비트들의 소프트 결정을 결합한다. 상기 수신된 RPC 비트의 처리를 위한 다른 실시예가 고려될 수 있으며, 이것은 본 발명의 범위에 속한다.

<142> 일 실시예에서, 상기 FAC 비트는 관련된 파일럿 채널의 상기 트래픽 채널이 다음 1/2 프레임 상에서 송신될 수 있는지를 액세스 터미널(6)에게 지시한다. 상기 FAC 비트의 사용은 액세스 터미널들(6)에 의한 상기 C/I 평가를 개선하며, 따라서 상기 방해 활동도에 관한 지식을 전송함으로써 상기 데이터 속도 요구가 개선된다. 일 실시예에서, 상기 FAC 비트는 단지 1/2 프레임 경계에서 변화하며, 8개의 연속적인 시간 슬롯들 동안에 반복되며, 75 bps의 비트 속도를 초래한다.

<143> 상기 FAC 비트를 사용하여, 액세스 터미널(6)은 상기 C/I 측정을 다음과 같이 측정할 수 있다:

$$\left(\frac{C}{I}\right)_i = \frac{C_i}{I - \sum_{j \neq i} (1 - \alpha_j) C_j} \quad (3)$$

<144> 여기서, $(C/I)_i$ 는 i 번째 순방향 링크 신호의 C/I 측정이고 C_i 는 i 번째 순방향 링크 신호의 총 수신된 전력이며, C_j 는 j 번째 순방향 링크 신호의 수신된 전력이며, I는 모든 액세스 포인트들(4)이 송신하고 있으면 전체 방해이며, α_j 는 j 번째 순방향 링크 신호의 FAC 비트이며, 상기 FAC 비트에 의존하여 0 또는 1이 될 수 있다.

<145> X. 역방향 링크 구조

<146> 일 실시예의 데이터 통신 시스템에서, 상기 역방향 링크 송신은 여러 면에서 상기 순방향 링크 송신과 다르다. 상기 순방향 링크 상에서, 데이터 송신은 전형적으로 하나의 액세스 포인트(4)에서 하나의 액세스 터미널(6)로 발생한다. 그러나, 역방향 링크 상에서, 각 액세스 포인트(4)는 다수의 액세스 터미널들(6)로부터 데이터 송신을 동시에 수신한다. 일 실시예에서, 각 액세스 터미널(6)은 액세스 포인트(4)로 송신되는 데이터 량에 의존하여 수 개의 데이터 속도 중 하나로 송신될 수 있다. 상기 시스템 설계는 데이터 송신의 비동기식 특성을 반영한다.

<147> 일 실시예에서, 역방향 링크 상에서 시간 기저 유닛은 상기 순방향 링크 상에서 시간 기저 유닛과 동일하다. 일 실시예에서, 상기 순방향 링크와 역방향 링크 데이터 송신은 시간 슬롯들 상에서 발생하는데, 상기 시간 슬롯은 1.667msec이다. 그러나, 역방향 링크 상에서 데이터 송신은 전형적으로 더 낮은 데이터 속도에서 발생하기 때문에, 더 긴 시간 기저 유닛이 효율성을 개선하기 위해 사용될 수 있다.

<148> 일 실시예에서, 상기 역방향 링크는 가변율 데이터 송신을 지원한다. 상기 가변율은 능동성을 제공하며, 액세스 터미널(6)로 하여금 액세스 포인트(4)로 송신되는 데이터 량에 따라 수 개의 데이터 속도 중 하나로 송신할 수 있도록 한다. 일 실시예에서, 액세스 터미널(6)은 어느 일정한 시간에 가장 낮은 데이터 속도로 데이터를 송신할 수 있다. 일 실시예에서, 저 높은 데이터 속도의 데이터 송신은 액세스 포인트(4)에 의한 승인을 요구한다. 상기 구현은 상기 역방향 링크 자원의 효율적인 사용을 제공하면서, 상기 역방향 링크 송신 지연을 최소화한다.

<149> 일 실시예에서, 상기 역방향 링크는 2개의 채널들을 지원한다. 파일럿/DRC 채널과 데이터 채널. 상기 채널들 각각의 기능과 구현은 이하에서 설명되어 있다. 상기 파일럿/DRC 채널은 상기 파일럿 신호를 송신하는데 사용되며, 상기 DRC 메시지와 데이터 채널은 트래픽 데이터를 송신하는데 사용된다.

<150> 일 실시예에서, 액세스 터미널(6)은 액세스 터미널(6)이 고속 데이터 송신을 수신할 때마다 DRC 메시지를 상기 파일럿/DRC 채널 상에서 각 시간 슬롯에서 송신한다. 대안적으로, 액세스 터미널(6)이 고속 데이터 송신을 수신하지 않을 때, 상기 파일럿/DRC 채널상의 전체 슬롯은 파일럿 신호를 포함한다. 상기 파일럿 신호는 초기 포

작, 상기 파일럿/DRC 및 데이터 채널을 위한 위상 참조 및 상기 페루프 역방향 링크 전력 제어를 위한 자원과 같은 수 개의 기능들을 위해 상기 수신하고 있는 액세스 포인트(4)에 의해 사용된다.

<152> 일 실시예에서, 상기 역방향 링크의 대역폭은 1.2288MHz로 선택된다. 상기 대역폭 선택은 IS-95 규격에 상응하는 CDMA 시스템을 위해 설계된 존재하는 하드웨어를 사용할 수 있도록 허용한다. 그러나, 다른 대역폭이 용량을 증가시키기 위해 그리고 시스템 요구에 상응하도록 사용될 수 있다. 일 실시예에서, 상기 동일한 긴 PN 코드와 짧은 PN_I 와 PN_Q 코드는 상기 IS-95 규격에 의해 규정되는 것과 같이, 상기 역방향 링크 신호를 확산하는데 사용된다. 일 실시예에서, 상기 역방향 링크 채널들은 QPSK 변조를 사용하여 송신된다. 대안적으로, OQPSK 변조는 변조된 신호의 상기 피크 대 평균 진폭 변동을 최소화하는데 사용될 수 있는데, 이것은 성능을 개선하도록 한다. 서로 다른 시스템 대역폭, PN 코드 및 변조 구조의 사용이 고려될 수 있으며, 이것은 본 발명의 범위에 속한다.

<153> 일 실시예에서, 파일럿/DRC 채널과 데이터 채널 상에서 상기 역방향 링크 송신은 액세스 포인트(4)에서 측정되는 것과 같이, 역방향 링크 신호의 E_b/I_o 가 전술한 미국 특허 제 5,506,109에 개시되어 있는 것과 같이 소정의 E_b/I_o 설정 포인트를 유지한다. 상기 전력 제어는 상기 액세스 터미널(6)과 통신하고 있는 액세스 포인트들(4)에 의해 유지되며, 상기 명령들은 상기 설명되어 있는 것과 같이 상기 RPC 비트들로 송신된다.

<154> X I. 역방향 링크 데이터 채널

<155> 역방향 링크 구조의 일 실시예에 대한 블록도가 도 5에 도시되어 있다. 상기 데이터는 데이터 패킷들로 분할되어 있으며, 인코더(612)에 제공된다. 각 데이터 패킷에 대해, 인코더(612)는 상기 CRC 잉여 비트들을 발생하여 상기 코드 테일 비트들을 삽입하며, 상기 데이터를 인코드한다. 일 실시예에서, 인코더(612)는 전술한 미국특허 출원번호 제08/743,688호이며 현재 등록된 미국특허 제5,933,462호에 개시되어 있는 인코딩 포맷에 상응하도록 상기 패킷을 인코딩한다. 다른 인코딩 포맷이 사용될 수 있으며, 이것은 본 발명의 범위에 속한다. 인코더(612)로부터 인코딩된 패킷은 블록 인터리버(614)에 제공되는데, 상기 인터리버는 상기 패킷의 코드 심볼들을 재정리한다. 상기 인터리빙된 패킷은 곱셈기(616)로 제공되는데, 상기 곱셈기는 상기 데이터를 상기 왈시 커버로 커버하며, 상기 커버된 데이터를 이득 엘리먼트(618)에 제공한다. 이득 엘리먼트(618)는 상기 데이터를 조절하여 상기 데이터 속도에 상관없이 일정한 비트 당 에너지(E_b)를 유지하도록 한다. 이득 엘리먼트(618)로부터의 상기 조절된 데이터는 곱셈기들(650b, 650d)에 제공되는데, 상기 곱셈기들은 상기 데이터를 상기 PN_Q 와 PN_I 시퀀스로 각각 확산한다. 상기 곱셈기들(652B 와 652D)로부터의 확산 데이터는 상기 데이터를 필터링하는 필터기들(652B와 652D)에 제공된다. 필터(652A와 652B)로부터 상기 필터링된 신호들은 합산기(654A)에 제공되며, 필터(652C와 652D)로부터의 상기 필터링된 신호들은 합산기(654B)에 제공된다. 합산기(654A 및 654B)는 상기 데이터 채널로부터의 신호들을 상기 파일럿/DRC 채널로부터의 신호들과 합산한다. 상기 합산기(654A, 654B)의 출력은 각각 IOUT과 QOUT을 포함하며, IOUT과 QOUT은 각각 동상 사인 곡선 $\cos(w_c t)$ 와 직교 사인 곡선 $\sin(w_c t)$ 에 의해 변조되며, 합산된다(도 5에 미도시). 일 실시예에서, 상기 트래픽 데이터는 상기 동상 및 직교 사인 곡선 상에서 송신된다.

<156> 일 실시예에서, 상기 데이터는 상기 긴 PN 코드와 상기 짧은 PN 코드에 의해 확산된다. 상기 긴 PN 코드는 상기 수신된 액세스 포인트(4)가 상기 송신 액세스 터미널(6)을 식별할 수 있도록 하기 위해 상기 데이터를 스크램블한다. 상기 짧은 PN 코드는 상기 신호를 상기 시스템 대역폭 상에서 확산한다. 상기 긴 PN 시퀀스는 긴 코드 발생기(642)에 의해 발생되며, 곱셈기(646A 및 646B)에 제공된다. 상기 짧은 PN_I 와 PN_Q 시퀀스는 짧은 코드 발생기(644)에 의해 발생되며, 상기 PN_I 와 PN_Q 신호를 각각 형성하는 상기 2개의 시퀀스 세트를 형성하기 위해 곱하는 곱셈기들(646A, 646B)에 제공된다. 타이밍/제어 회로(640)는 상기 타이밍 기준을 제공한다.

<157> 도 5에 도시되어 있는 데이터 채널 구조에 대한 하나의 블록도는 상기 역방향 링크 상에서 데이터 인코딩과 변조를 지원하는 수많은 구조 중 하나이다. 고속 데이터 송신을 위해, 다수의 직교 채널들을 사용하는 순방향 링크의 구조와 유사한 구조가 또한 사용될 수 있다. IS-95 규격에 상응하는 CDMA 시스템의 역방향 링크 트래픽 채널에 대한 구조와 같이 다른 구조가 고려될 수 있으며, 이것은 본 발명의 범위에 속한다. 고속 데이터 송신을 위한 예시적인 구조 메커니즘이 전술한 미국특허 출원번호 제08/798,951호이며 현재 등록된 미국특허 제 6,335,922호에 개시되어 있다.

<158> X II. 역방향 링크 파일럿/DRC 채널

<159> 파일럿/DRC 채널에 대한 하나의 블록도가 도 5에 도시되어 있다. 상기 DRC 메시지는 상기 메시지를 소정의 코

딩 포맷에 상응하게 인코딩하는 DRC 인코더(626)에 제공한다. 부정확한 순방향 링크 데이터 속도 결정이 상기 시스템 전체의 성능에 영향을 미치기 때문에, 상기 DRC 메시지의 에러율을 충분히 낮도록 하기 위해 상기 DRC 메시지를 코딩하는 것은 중요하다. 일 실시예에서, DRC 인코더(626)는 속도(8,4) CRC 블록 인코더이며, 상기 인코더는 상기 3-비트DRC 메시지를 8비트 코드 워드로 인코딩한다. 상기 인코딩된 DRC 메시지는 상기 메시지를 왓시 코드로 커버하는 곱셈기(628)에 제공하는데, 상기 왓시 코드는 상기 DRC 메시지가 향하는 목표 액세스 포인트(4)를 식별한다. 상기 왓시 코드는 왓시 발생기(624)에 의해 제공된다. 상기 커버된 DRC 메시지는 다중화기(MUX, 630)에 제공되는데, 상기 다중화기는 상기 메시지를 상기 파일럿 데이터에 의해 다중화한다. 상기 DRC 메시지와 상기 파일럿 데이터는 상기 데이터를 각각 상기 PN_Q와 PN_I 신호들에 의해 확산하는 곱셈기(650a와 650b)에 제공한다. 따라서, 상기 파일럿과 DRC 메시지는 동상 또는 직교 사인곡선상에서 송신된다.

<160> 일 실시예에서, 상기 DRC 메시지는 상기 선택된 액세스 포인트(4)로 송신된다. 이것은 상기 DRC 메시지를 상기 왓시 코드에 커버함으로써 달성되는데, 상기 왓시 코드는 상기 선택된 액세스 포인트(4)를 식별한다. 일 실시예에서, 상기 왓시 코드는 128 칩의 길이이다. 128 칩 왓시 코드의 유도는 당업계에 공지되어 있다. 하나의 독특한 왓시 코드가 액세스 터미널(6)과 통신하고 있는 각각의 액세스 포인트(4)에 각각 할당된다. 각각의 액세스 포인트(4)는 상기 DRC 채널 상에서 그것에 할당된 왓시 코드에 의해 상기 신호를 디커버링한다. 상기 선택된 액세스 포인트(4)는 상기 DRC 메시지를 디커버링하며, 그것에 응답하여 순방향 링크 상에서 요구하고 있는 액세스 터미널(6)로 데이터를 송신한다. 다른 액세스 포인트(4)들은 상기 요구되는 데이터 속도가 자신들로 향하지 않는다는 것을 결정할 수 있는데, 이는 상기 액세스 포인트들(4)에 서로 다른 왓시 코드들이 할당되기 때문이다.

<161> 일 실시예에서, 데이터 통신 시스템의 모든 액세스 포인트들을 위한 상기 역방향 링크 짧은 PN 코드는 동일하며, 서로 다른 액세스 포인트들(4)을 구별하기 위해 상기 짧은 PN 시퀀스에 오프셋이 존재하지 않는다. 일 실시예에 대한 상기 데이터 통신 시스템은 상기 역방향 링크 상에서 소프트 핸드오프를 지원한다. 오프셋이 없는 동일한 짧은 PN 코드를 사용하는 것은 다수의 액세스 포인트(4)로 하여금 소프트 핸드오프 동안에 액세스 터미널(6)로부터 동일한 역방향 링크 송신을 수신하도록 한다. 상기 짧은 PN 코드는 스펙트럼 확산을 제공하지만, 액세스 포인트들(4)의 식별을 허용하지는 않는다.

<162> 일 실시예에서, 상기 DRC 메시지는 액세스 터미널(6)에 의해 요구된 데이터 속도를 전달한다. 또 다른 실시예에서, 상기 DRC 메시지는 순방향 링크 품질(예를 들어, 액세스 터미널(6)에 의해 측정된 상기 C/I 에 대한 정보) 지시를 전달한다. 액세스 터미널(6)은 하나 이상의 액세스 포인트(4)로부터 상기 순방향 링크 파일럿 신호들을 수신하며, 동시에 각각의 수신된 파일럿 신호 상에서 측정된 상기 C/I를 수행한다. 액세스 터미널(6)은 현재의 그리고 이전의 C/I 측정을 포함하고 있는 파라미터 세트들에 근거하여 최고의 액세스 포인트(4)를 선택한다. 상기 속도 제어 정보는 수 개의 실시예 중 하나에서 액세스 포인트(4)로 전송될 수 있는 상기 DRC 메시지로 포맷될 수 있다.

<163> 일 실시예에서, 액세스 터미널(6)은 상기 요구된 데이터 속도에 근거하여 DRC 메시지를 송신한다. 상기 요구된 데이터 속도는 액세스 터미널(6)에 의해 측정된 C/I에서 만족할 성능을 유도할 수 있는 최고로 빠른 지원 데이터 속도이다. 상기 C/I 측정으로부터, 액세스 터미널(6)은 만족할 수 있는 성능을 유도하는 최고 데이터 속도를 계산한다. 일단 상기 최고 데이터 속도가 결정되면, 상기 최고 데이터 속도는 상기 지원되는 데이터 속도 중 하나로 양자화되며, 상기 요구된 데이터 속도로 지정된다. 상기 요구되는 데이터 속도에 상응하는 데이터 속도 인덱스는 상기 선택된 액세스 포인트(4)로 송신된다. 지원되는 데이터 속도의 예시적인 세트와 상응하는 데이터 속도 인덱스가 테이블 1에 도시되어 있다.

<164> 액세스 터미널(6)은 또한 상기 초과 C/I 측정을 계산한다. 상기 초과 C/I 측정은 만족할 성능을 위해 요구되는 것을 초과하는 상기 C/I이다. 일 실시예에서, 액세스 터미널(6)은 DRC 메시지를 상기 C/I 측정에 근거하여 송신한다. 상기 실시예에서, 상기 액세스 포인트(4)는 만족할 성능을 유도하는 최고의 데이터 속도를 계산한다. 또 다른 실시예에서, 액세스 터미널(6)은 상기 C/I 측정과 상기 초과 C/I 측정에 근거하여 DRC 메시지를 송신한다. 또 다른 실시예에서, 액세스 터미널(6)은 상기 초과 C/I 측정을 또 다른 채널 상에서 송신한다. 초과 C/I 측정이 계산되는 경우에, 상기 액세스 포인트(4)는 만족할 성능을 유도하는 최고 데이터 속도를 계산하며, 상기 초과 C/I 측정에 근거하여 트래픽 채널 송신 전력을 감소시킨다. 상기 액세스 터미널(6)의 복조기(64)는 상기 감소한 만큼 트래픽 채널 송신 전력을 조절한다.

<165> 일 실시예에서, 액세스 터미널(6)은 상기 선택된 액세스 포인트(4)로 순방향 링크 품질에 대한 지시를 송신하며, 액세스 터미널(6)은 상기 C/I 측정의 양자화된 값을 나타내는 C/I 인덱스를 송신한다. 상기 C/I 측

정은 테이블에 맵되고 C/I 인덱스에 관련되어 있다. 상기 C/I 인덱스를 나타내는 추가의 비트들을 사용하는 것은 상기 C/I 측정의 보다 정확한 양자화를 허용한다. 또한, 상기 매핑은 선형이거나 또는 보상된다. 선형 매핑에 대해, 상기 C/I 인덱스의 증분은 상기 C/I 측정에서의 상응하는 증분을 나타낸다. 예를 들어, 상기 C/I 인덱스의 각 스텝은 상기 C/I 측정에서 2.0dB의 증가를 나타낸다. 보상 매핑에 대해서, 상기 C/I 인덱스의 각 증분은 상기 C/I 측정의 서로 다른 증가를 나타낸다. 예시적으로, 보상된 매핑은 도 6에 도시되어 있는 것과 같이 상기 C/I 분포의 누적 분포 함수(CDF) 커브와 매칭시키기 위해 상기 C/I 측정을 양자화하는데 사용될 수 있다.

<166> 액세스 터미널(6)로부터 액세스 터미널(4)로 상기 속도 제어 정보를 전송하는 다른 실시예가 고려될 수 있으며, 이것은 본 발명의 범위에 속한다. 게다가, 상기 속도 제어 정보를 나타내는 서로 다른 비트들의 수를 사용하는 것은 본 발명의 범위에 속한다.

<167> 일 실시예에서, 상기 C/I 측정과 초과 C/I 측정은 상기 CDMA 시스템에서 사용되는 것과 유사한 방식으로 상기 순방향 링크 파일럿 신호 상에서 수행될 수 있다. 상기 C/I 측정을 수행하는 방법 및 장치는 발명의 명칭이 " 확산 스펙트럼 통신 시스템에서 링크 품질을 측정하는 방법 및 장치"이고 1996년 9월 27일에 출원된 미국특허 출원번호 제08/722,763호이며 현재 1999년 5월 11일에 등록된 미국특허 제5,903,554에 개시되어 있으며, 상기 발명은 본 발명의 출원인에게 양도되었고 이하 참고로 통합되었다. 요약하면, 파일럿 신호 상에서 상기 C/I 측정은 상기 수신된 신호를 상기 짧은 PN 코드들로 역확산함으로써 얻을 수 있다. 파일럿 신호 상에서 상기 C/I 측정은 만약 상기 C/I 측정 시간과 실제 데이터 송신 시간 사이의 채널 상황 변경이 있으면, 부정확성을 얻을 수 있다. 일 실시예에서, 상기 FAC 비트의 사용은 상기 요구되는 데이터 속도를 결정할 때 액세스 터미널(6)로 하여금 순방향 링크 활성도를 고려하게 한다.

<168> 또 다른 실시예에서, 상기 C/I 측정과 초과 C/I 측정은 순방향 링크 트래픽 채널 상에서 수행될 수 있다. 상기 트래픽 채널 신호는 상기 긴 PN 코드와 짧은 PN 코드들에 의해 처음 역확산되고, 상기 왈시 코드에 의해 디커버링된다. 데이터 채널들 상에서 상기 신호들의 C/I 측정은 상기 송신된 전력의 더 큰 퍼센트가 데이터 송신을 위해 할당되기 때문에, 보다 더 정확하게 될 수 있다. 액세스 터미널(6)에 의해 상기 수신된 순방향 링크 신호의 상기 C/I를 측정하는 방법이 고려될 수 있으며, 이것은 본 발명의 범위에 속한다.

<169> 일 실시예에서, 상기 요구된 데이터 속도는 절대적인 참조와 상대적인 참조를 사용함으로써 액세스 포인트로 전송된다. 상기 실시예에서, 상기 요구되는 데이터 속도를 포함하고 있는 상기 절대적인 참조는 주기적으로 송신된다. 상기 절대적인 참조는 액세스 포인트(4)로 하여금 액세스 터미널(6)에 의해 요구되는 정확한 데이터 속도를 결정하도록 한다. 절대적인 참조들의 송신 사이의 각 시간 슬롯 동안에, 액세스 터미널(6)은 수신되는 시간 슬롯에 대한 상기 요구되는 데이터 속도가 더 빠르거나, 더 느리거나 또는 이전 시간 슬롯에 대한 상기 요구되는 데이터 속도와 동일한지를 나타내는 상대적인 참조를 액세스 터미널(4)로 송신한다. 주기적으로, 액세스 터미널(6)은 절대적인 참조를 송신한다. 상기 데이터 속도 인덱스의 주기적 송신은 상기 요구된 데이터 속도로 하여금 공지된 상태로 설정되도록 하며, 예러있는 상대적인 참조의 수신이 축적되지 않도록 보장한다. 상기 절대적인 참조와 상대적인 참조의 사용은 상기 DRC 메시지의 액세스 포인트(6)로의 송신 속도를 감소하게 할 수 있다. 상기 요구된 데이터 속도를 송신하는 다른 프로토콜은 또한 고려될 수 있으며, 이것은 본 발명의 범위에 속한다.

<170> 상기 역방향 링크 액세스 채널은 메시지를 등록 상태 동안에 상기 액세스 포인트(4)로 송신하기 위해 액세스 터미널(6)에 의해 사용된다. 액세스 터미널(6)은 NACK 메시지를 상기 역방향 링크 NACK 채널 상에서 송신한다.

<171> 비록 본 발명은 NACK 프로토콜 구조에서 설명되었지만, ACK 프로토콜의 사용이 고려될 수 있으며, 이는 본 발명의 범위에 속한다.

<172> 개시된 실시예에 대한 이전 설명은 당업자가 본 발명을 실시할 수 있도록 제공된다. 당업자에게 있어 상기 실시예들의 여러 수정은 자명하며, 본 발명의 일반적인 원칙은 다른 실시예에도 적용된다. 따라서, 본 발명은 개시된 실시예에 한정되는 것이 아니며, 상기 개시된 원칙과 특징에 상응하는 최광의로 해석된다.

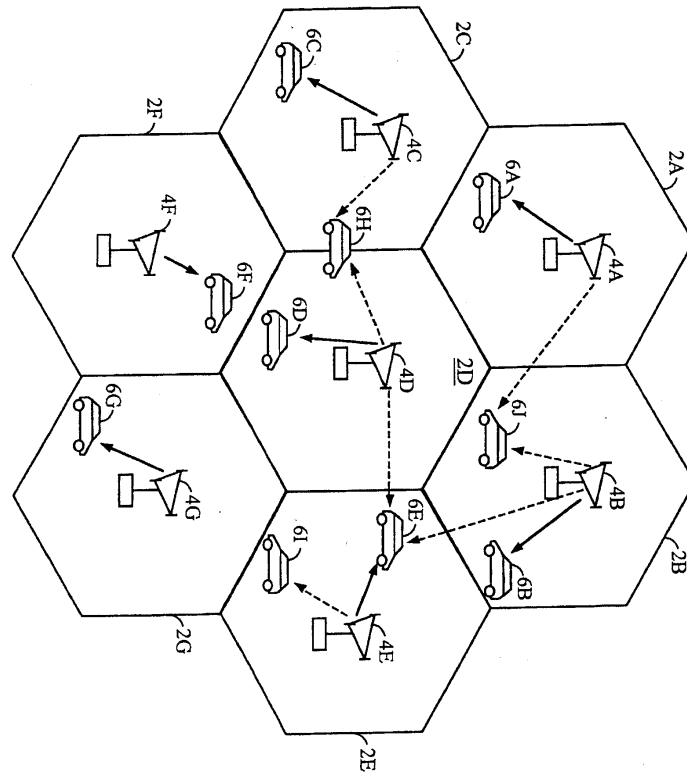
도면의 간단한 설명

<15> 도 1은 다수의 셀, 다수의 액세스 포인트, 및 다수의 액세스 터미널을 포함하는 데이터 통신시스템을 나타낸 도면.

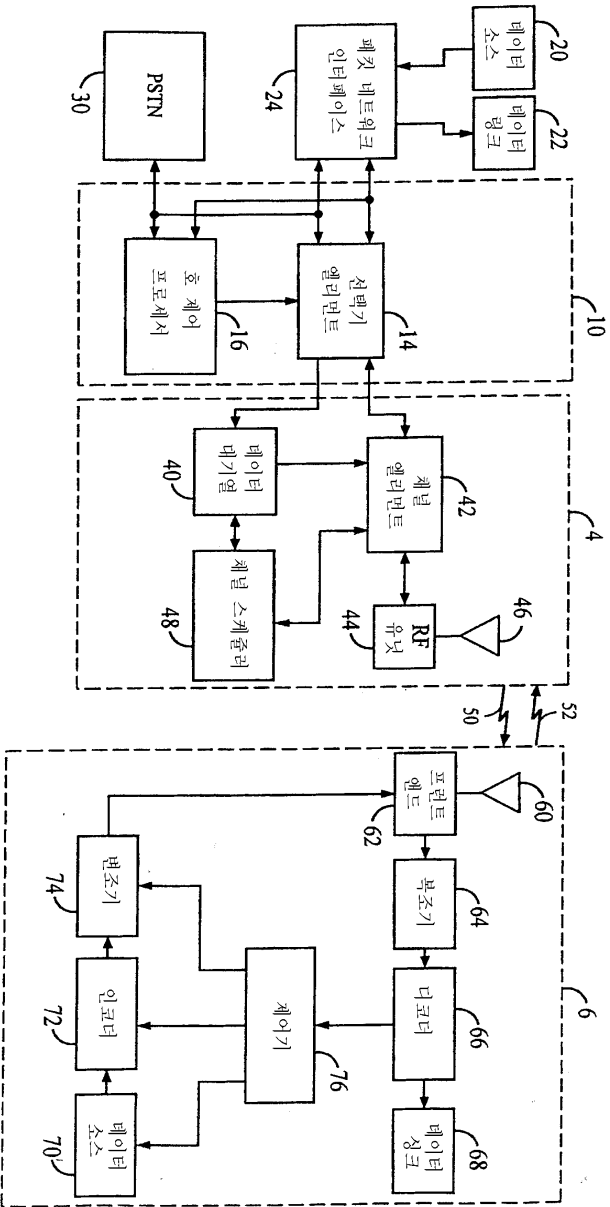
- <16> 도 2는 일 실시예의 데이터 통신시스템의 부시스템에 대한 블록도.
- <17> 도 3A-3B는 일 실시예의 순방향 링크 체계에 대한 블록도.
- <18> 도 4A는 일 실시예의 순방향 링크 슬롯 구조를 나타낸 도면.
- <19> 도 4B는 전력제어채널의 합성 파형을 나타낸 도면.
- <20> 도 5는 일 실시예의 하나의 역방향 링크 체계의 블록도.
- <21> 도 6은 전형적인 6각형 셀룰러 레이아웃에서 C/I 분포에 대한 누적 분포함수(CDF)를 나타낸 도면.

도면

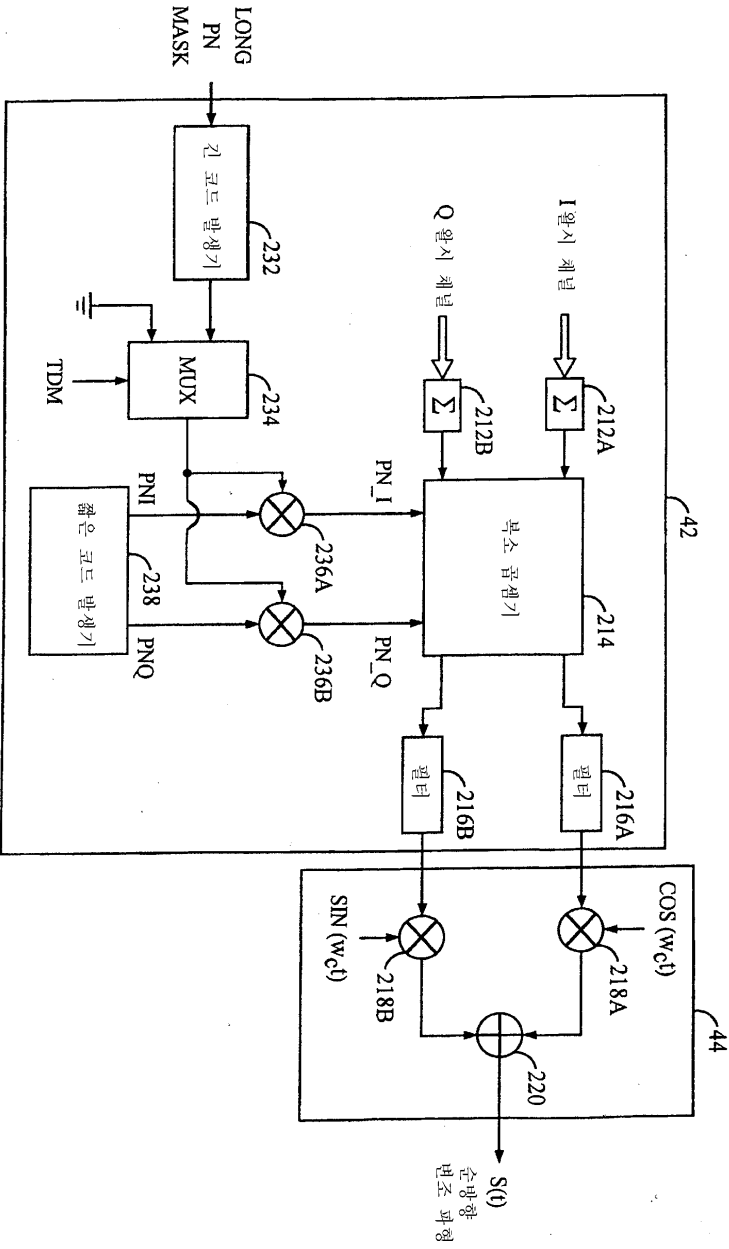
도면1



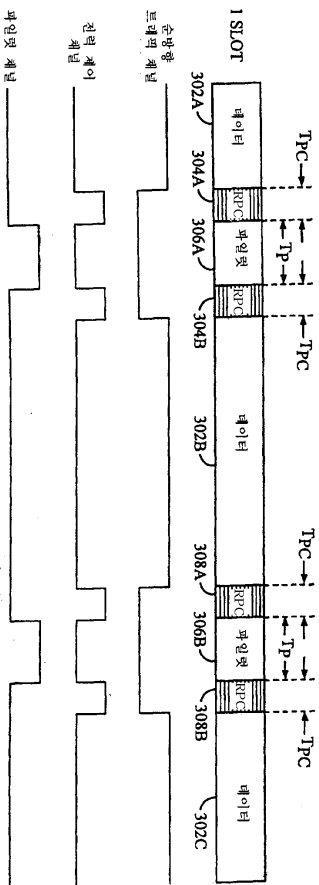
도면2



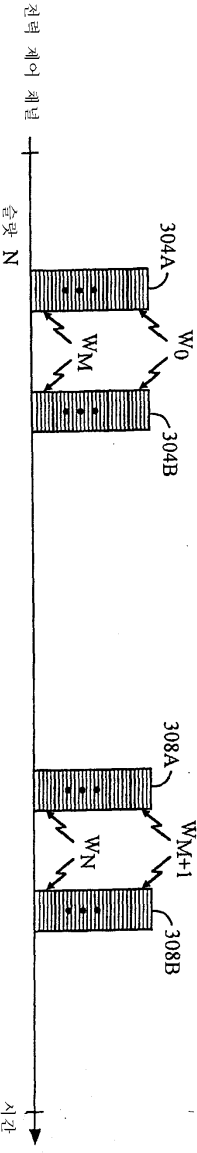
도면3B



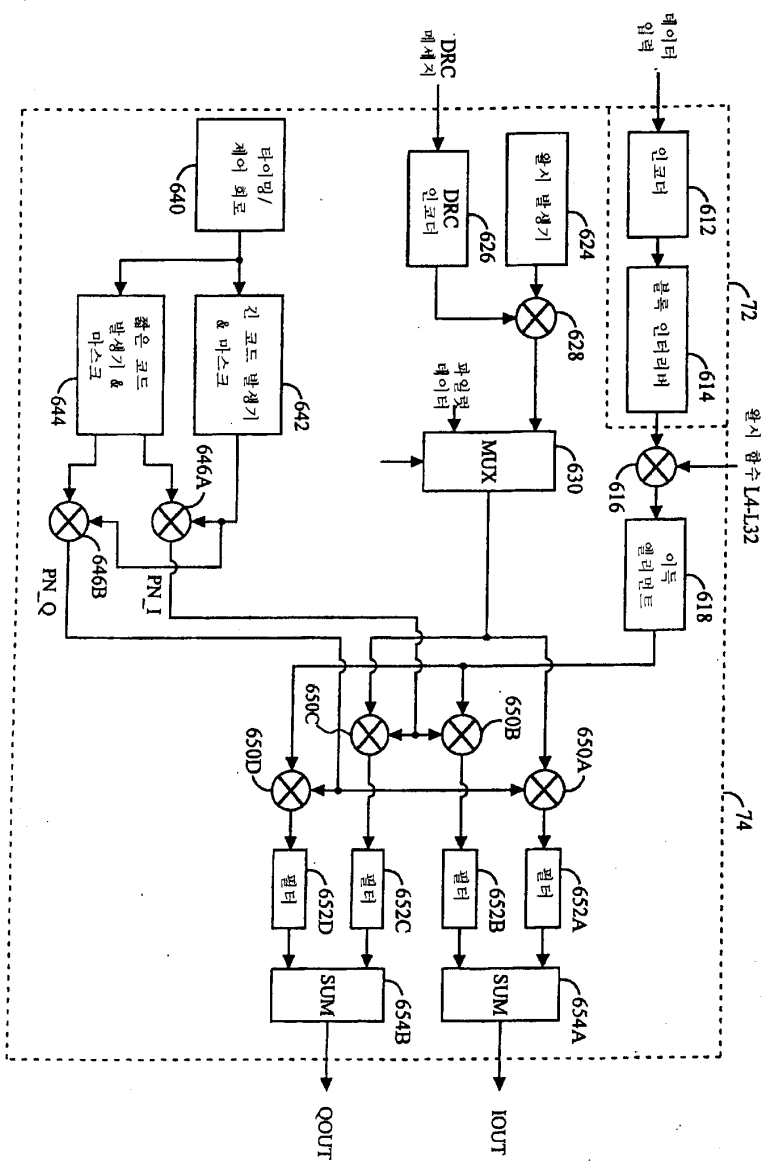
도면4A



도면4B



도면5



도면6

