

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 1 月 30 日 (30.01.2014)



(10) 国际公布号
WO 2014/015585 A1

(51) 国际专利分类号:
H01L 21/77 (2006.01)

(21) 国际申请号: PCT/CN2012/084781

(22) 国际申请日: 2012 年 11 月 16 日 (16.11.2012)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201210257084.8 2012 年 7 月 23 日 (23.07.2012) CN

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。

(72) 发明人: 张学辉 (ZHANG, Xuehui); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 宁策 (NING, Ce); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 杨静 (YANG, Jing); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市朝阳区北辰东路 8 号汇宾大厦 A0601, Beijing 100101 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: METHOD FOR MANUFACTURING ORGANIC THIN-FILM TRANSISTOR ARRAY SUBSTRATE

(54) 发明名称: 有机薄膜晶体管阵列基板制作方法

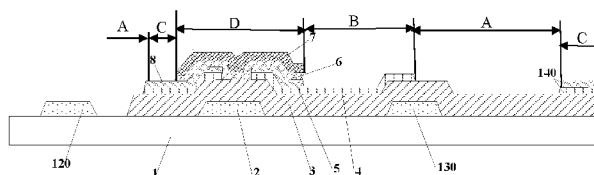


图 2h / FIG. 2h

(57) Abstract: A method for manufacturing an organic thin-film transistor array substrate comprises: sequentially preparing a gate line pattern, a gate insulating layer, a pixel electrode layer, a source and drain metal film, an organic semiconductor layer (6), and an etching barrier layer (7) on a substrate. After forming the gate insulating layer (3), photoresist is spin-coated on the gate insulating layer (3); after exposure and development is performed on the photoresist, part of the photoresist in a channel region corresponding to a transistor is retained; then the pixel electrode layer (4) and the source and drain metal film (51) are formed; and then the photoresist, the pixel electrode layer (4) on the photoresist as well as the source and drain metal film (51) are stripped off. The method prevents the surface of the gate insulating layer from being damaged in the process of etching the source and drain metal film (51), and can ensure the quality of the surface of the gate insulating layer (3) and ensure the quality of the channel region.

(57) 摘要: 一种有机薄膜晶体管阵列基板制作方法, 包括: 在基板上依次制备栅线图形、栅绝缘层、像素电极层、源漏金属薄膜、有机半导体层 (6) 和刻蚀阻挡层 (7), 其中, 在形成栅绝缘层 (3) 之后, 在其上旋涂光刻胶 (9), 通过对光刻胶曝光显影后, 保留对应于晶体管的沟道区域的部分光刻胶, 再形成像素电极层 (4) 和源漏金属薄膜 (51), 后再剥离掉光刻胶及其上方的像素电极层 (4) 以及源漏金属薄膜 (51)。该方法避免了刻蚀源漏金属薄膜 (51) 的过程中破坏栅绝缘层表面, 能保证栅绝缘层 (3) 表面质量以及沟道区的质量。



WO 2014/015585 A1

有机薄膜晶体管阵列基板制作方法

技术领域

5 本发明的实施例涉及一种有机薄膜晶体管（OTFT）阵列基板制作方法。

背景技术

晶体管作为开关器件与驱动器件，可用于控制与驱动平板显示器（例如液晶显示器、场致发光显示器）中的像素。目前，研究人员尝试用塑料基板代替玻璃基板。但是当使用塑料基板时，需要用低温工艺，因此不能采用传统的非晶硅制造工艺。为了解决这个问题，本领域技术人员研究使用有机半导体材料制作有源层的有机薄膜晶体管。有机薄膜晶体管具有适合大面积加工、适用于柔性基板、工艺成本低等优点，在平板显示、传感器、存储卡、射频识别标签等领域显现出广泛的应用前景。

15 通常，在有机薄膜晶体管阵列基板的制作过程中，沟道区是通过刻蚀掉源漏金属薄膜得到的。该刻蚀可为干刻或湿刻，或者同时使用干刻与湿刻。该后续的刻蚀会对沟道区的栅绝缘层表面造成损伤，影响有机半导体在其上的排列。

20 发明内容

本发明的实施例用于避免有机薄膜晶体管阵列基板制作过程中对栅绝缘层表面的破坏，不影响作为有源层的有机半导体在栅绝缘层上的排列。

本发明的一个方面提供了一种有机薄膜晶体管阵列基板制作方法，包括：

步骤 S1：在基板上制备栅线图形，其包括栅线 PAD 区域；

25 步骤 S2：在步骤 S1 所形成的基板上形成栅绝缘层并在所述栅绝缘层上形成一层光刻胶；通过对所述光刻胶曝光显影，保留对应于待形成的有机薄膜晶体管的沟道区域的部分光刻胶，然后刻蚀掉所述栅线 PAD 区域中的栅绝缘层；

步骤 S3：在步骤 S2 所形成的基板上依次形成像素电极层和源漏金属薄膜，之后剥离掉步骤 S2 中所保留的部分光刻胶及其上方的像素电极层和源

30

漏金属薄膜;

步骤 S4: 在步骤 S3 所形成的基板上依次形成有机半导体层和刻蚀阻挡层;

5 步骤 S5: 对步骤 S4 所形成的基板进行多次刻蚀处理, 在基板上形成有机半导体层图形区域 D, 数据线及数据线 PAD 图形区域 C 以及像素电极图形区域 B。

10 对于制作方法, 例如, 所述步骤 S2 中采用双色调掩膜版对光刻胶进行曝光, 使所述栅线 PAD 区域的光刻胶经显影后被完全去除, 而所述有机薄膜晶体管的沟道区域的光刻胶经显影后被全部保留, 其他区域的光刻胶经显影后被部分保留; 之后, 对所述光刻胶进行灰化处理, 所述其他区域的被部分保留的光刻胶被去除, 而所述有机薄膜晶体管的沟道区域的部分光刻胶被保留。

15 对于制作方法, 例如, 所述步骤 S2 中采用掩膜版对所述光刻胶进行曝光, 所述栅线 PAD 区域的光刻胶经显影后被完全去除, 其他区域的光刻胶则被保留; 在对所述栅线 PAD 区域的刻蚀完成之后, 对被保留的光刻胶再次采用掩膜版进行曝光, 对应于所述有机薄膜晶体管沟道区域的部分光刻胶经显影后被保留, 而剩余区域的光刻胶经显影后被完全去除。

对于制作方法, 例如, 所述步骤 S2 中所保留的光刻胶的厚度大于步骤 S3 中所形成的像素电极层和源漏金属薄膜的厚度之和。

20 对于制作方法, 例如, 所述步骤 S5 包括以下步骤:

25 步骤 S501: 对所述刻蚀阻挡层进行处理, 以完全保留有机半导体层图形区域 D 的刻蚀阻挡层, 部分保留数据线及数据线 PAD 图形区域 C 的刻蚀阻挡层, 部分保留像素电极图形区域 B 的刻蚀阻挡层, 而其它区域 A 的刻蚀阻挡层完全去除; 其中, 区域 B 的刻蚀阻挡层的厚度小于区域 C 的刻蚀阻挡层的厚度, 区域 C 的刻蚀阻挡层的厚度小于区域 D 的刻蚀阻挡层的厚度; 然后, 进行刻蚀去掉所述区域 A 中的所述有机半导体层、源漏金属薄膜和像素电极层;

30 步骤 S502: 对步骤 S501 所形成基板中的刻蚀阻挡层进行处理, 以完全去除所述区域 B 的刻蚀阻挡层, 部分保留所述区域 C 和区域 D 的刻蚀阻挡层, 且所述区域 C 的刻蚀阻挡层的厚度小于区域 D 的刻蚀阻挡层的厚度; 然

后进行刻蚀，去掉所述区域 B 中的所述有机半导体层和源漏金属薄膜；

步骤 S503：对步骤 S502 所形成基板中的刻蚀阻挡层进行处理，使所述区域 C 的刻蚀阻挡层完全去除，部分保留所述区域 D 的刻蚀阻挡层；然后进行刻蚀，去掉所述区域 C 中的所述有机半导体层以形成所述有机薄膜晶体管的有源层。

对于制作方法，例如，所述刻蚀阻挡层采用光敏性材料。

对于制作方法，例如，所述步骤 S501 中，对所述刻蚀阻挡层进行的处理包括：采用双色调掩膜版对刻蚀阻挡层进行曝光、显影，以使所述区域 A、B、C 和 D 中刻蚀阻挡层的厚度不完全相同。

对于制作方法，例如，所述步骤 S502 和 S503 中，对所述刻蚀阻挡层进行的处理均为灰化处理，且每次灰化处理对各区域的刻蚀阻挡层去除基本相同的厚度。

对于制作方法，例如，所述步骤 S5 包括以下步骤：

步骤 S5001：采用第一掩膜版对步骤 S4 所形成的基板进行曝光、显影和刻蚀处理，以去掉所述区域 B、C、D 之外的区域 A 中的所述刻蚀阻挡层、有机半导体层、源漏金属薄膜和像素电极层；

步骤 S5002：采用第二掩膜版对步骤 S5001 所形成的基板进行曝光、显影和刻蚀处理，以去掉所述区域 B 中的所述刻蚀阻挡层、有机半导体层和源漏金属薄膜；

步骤 S5003：采用第三掩膜版对步骤 S5002 所形成的基板进行曝光、显影和刻蚀处理，去掉所述区域 C 中的所述刻蚀阻挡层和有机半导体层。

对于制作方法，例如，所述步骤 S5 中通过在步骤 S4 所形成的基板上旋涂一层光刻胶实现步骤 S5001、S5002 和 S5003 的曝光、显影处理。

上述实施例所提供的有机薄膜晶体管阵列基板制作方法，在刻蚀栅绝缘层以露出栅线 PAD 区域的过程中，通过部分保留光刻胶用以占位作为有机薄膜晶体管的沟道区域，避免了刻蚀源漏金属薄膜的过程中破坏栅绝缘层表面，能保证栅绝缘层表面质量，使形成有源层的有机半导体在栅绝缘层表面上能够很好的排列，保证沟道区的质量，进一步提高有机薄膜晶体管阵列基板的质量。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

- 5 图 1a 是本发明实施例中玻璃基板上形成栅电极的结构示意图；
图 1b 是图 1a 在 b-b 方向截面的展开图；
图 2a 是在图 1b 所示的基板上形成栅绝缘层和部分光刻胶的截面图；
图 2b 是在图 2a 所示的基板上依次形成像素电极层和源漏金属薄膜的截面图；
10 图 2c 是在图 2b 所示的基板上剥离掉光刻胶之后的截面图；
图 2d 是在图 2c 所示的基板上形成有机半导体层和刻蚀阻挡层，并将刻蚀阻挡层曝光显影处理后的截面图；
图 2e 是在图 2d 所示的基板上将未被刻蚀阻挡层覆盖区域的像素电极层，源漏金属薄膜和有机半导体层刻蚀掉后的截面图；
15 图 2f 是在图 2e 所示的基板上对刻蚀阻挡层灰化处理，使覆盖像素电极图形区域的刻蚀阻挡层完全被灰化掉的截面图；
图 2g 是在图 2f 所示的基板上将像素电极图形区域的有机半导体层和源漏金属薄膜刻蚀掉后的截面图；
图 2h 是在图 2g 所示的基板上对刻蚀阻挡层灰化处理，使数据线及数据线 PAD 图形区域的刻蚀阻挡层完全灰化掉，并将其对应的有机半导体层刻蚀掉后的截面图；
20 图 2i 是图 2h 对应的有机薄膜晶体管阵列基板的结构示意图，且图 2h 为图 2i 在 c-c 方向截面的展开图。

附图标记

- 25 1: 玻璃基板；2: 栅电极；12: 栅线；3: 栅绝缘层；4: 像素电极层；5: 漏电极；6: 有机半导体层；7: 刻蚀阻挡层；8: 源电极；9: 光刻胶；120: 栅线 PAD 区域；130: 存储电容区域；140: 数据线 PAD 区域。

具体实施方式

- 30 为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公

开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

5 除非另作定义，此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明专利申请说明书以及权利要求书中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。同样，“一个”或者“一”等类似词语也不表示数量限制，而是表示存在至少一个。“包括”或者“包含”等类似的词语意指出现在“包括”或者“包含”前面的元件或者物件涵盖出现在“包括”或者“包含”后面列举的元件或者物件及其等同，并不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

10 “上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

15 本发明实施例的阵列基板可包括多条栅线和多条数据线，这些栅线和数据线彼此交叉由此限定了排列为矩阵的多个像素单元，每个像素单元包括作为开关元件的薄膜晶体管和像素电极。例如，每个像素的薄膜晶体管的栅极与相应的栅线电连接或一体形成，源极与相应的数据线电连接或一体形成，漏极与相应的像素电极电连接或一体形成。下面的描述主要针对单个像素单元进行，但是其他像素单元可以相同地形成。

实施例 1

本实施例中制作有机薄膜晶体管阵列基板的过程具体描述如下。

25 图 1a 为玻璃基板上形成栅电极的结构示意图，图 1b 为图 1a 在 b-b 方向上的截面图。首先，在玻璃基板 1 上方制备栅线图形，例如在玻璃基板 1 上形成栅金属薄膜，然后通过曝光、显影、刻蚀等工艺形成栅电极和栅线图形，包括存储电容区域 130 以及栅线 PAD 区域 120。栅线 PAD 区域 120 位于基板外围电路部分，例如用于与 PCB 板连接以输入信号。在本实施例中，栅电极 2 与栅线 12 一体形成。在制备柔性显示器件时，玻璃基板 1 也可以替换为塑料基板；栅金属薄膜的形成可以通过沉积或溅镀等方式来实现。下面类似

的结构可以采用与之类似的工艺形成，因此不再详述。

然后，在图 1b 所示的基板上形成栅绝缘层 3，并在栅绝缘层 3 上旋涂一层光刻胶。对该层光刻胶曝光、显影，然后刻蚀掉栅线 PAD 区域 120 的栅绝缘层 3，并保留对应于形成有机薄膜晶体管沟道区域的部分光刻胶 9，形成如图 2a 所示的有机薄膜晶体管阵列基板的截面图。该过程实现方式例如可采用双色调掩模版（例如半色调或灰色调掩模版）对光刻胶进行曝光；对应于栅线 PAD 区域 120 的光刻胶被完全曝光而在显影时被完全去除，对应于有机薄膜晶体管的沟道区域的光刻胶未被曝光而在显影时全部保留，对应于其他区域的光刻胶则被部分曝光而在显影时被部分保留。用所得到的光刻胶图形进行刻蚀。接下来，采用灰化处理工艺去除被部分保留的光刻胶；该灰化处理工艺能够同时将所处理区域（光刻完全保留区域以及光刻胶部分保留区域）的光刻胶去除掉相同的厚度，例如可以采用等离子体轰击等方式进行。在灰化处理之后，对应于有机薄膜晶体管的沟道区域的部分光刻胶 9 被保留。这里以正性光刻胶为例进行说明。

接下来，在图 2a 所示的基板上依次形成像素电极层 4 和源漏金属薄膜 51，形成如图 2b 所示的截面图。之后，剥离掉之前保留的光刻胶 9。在保证光刻胶 9 的厚度大于像素电极层 4 和源漏金属薄膜 51 的厚度之和的情况下，在剥离掉光刻胶 9 的同时，还能够将覆盖在光刻胶 9 上的部分像素电极层 4 和部分源漏金属薄膜 51 一并去除，形成如图 2c 所示的截面图。该处理过程能够使后续所形成的有机半导体层更好地在栅绝缘层 3 表面上排列。

进一步，在形成的基板上依次形成有机半导体层 6 和刻蚀阻挡层 7，并对其进行多次刻蚀处理，以在基板上形成有源层图形区域 D，数据线及数据线 PAD 图形区域 C 以及像素电极图形区域 B。

本实施例中，刻蚀阻挡层可以采用光敏性材料。光敏性材料，在经例如紫外光照射后，能够改变其性质；然后，通过显影即可将其预定部分（例如被曝光部分）去除。并且，对金属材料的干刻或湿刻工艺对光敏性材料不产生影响。所以，上述过程的实现方式例如可如下所述。

第一步，采用双色调掩模版（例如半色调或灰色调掩模版）对刻蚀阻挡层 7 进行曝光并显影，基本上完全保留有源层图形区域 D 中的刻蚀阻挡层 7，部分保留数据线及数据线 PAD 图形区域 C 中的刻蚀阻挡层 7，部分保留像素

电极图形区域 B 中的刻蚀阻挡层 7，而完全去除其它区域 A 中的刻蚀阻挡层 7。区域 B 的刻蚀阻挡层 7 的厚度小于区域 C 的刻蚀阻挡层 7 的厚度，区域 C 的刻蚀阻挡层 7 的厚度小于区域 D 的刻蚀阻挡层 7 的厚度。经该步骤处理后，形成如图 2d 所示的截面图。

5 第二步，采用干刻或湿刻工艺，去掉区域 A 中的有机半导体层 6、源漏金属薄膜 51 和像素电极层 4，形成如图 2e 所示的截面图。

10 第三步，灰化处理基板上的刻蚀阻挡层 7，完全去除区域 B 的刻蚀阻挡层 7。因为区域 B 的刻蚀阻挡层 7 的厚度小于区域 C 的刻蚀阻挡层 7 的厚度，而区域 C 的刻蚀阻挡层 7 的厚度小于区域 D 的刻蚀阻挡层 7 的厚度，所以在完全去除区域 B 的刻蚀阻挡层 7 时，区域 C 和区域 D 的刻蚀阻挡层 7 仍然能够被部分保留，并且区域 C 的刻蚀阻挡层 7 的厚度依然小于区域 D 的刻蚀阻挡层 7 的厚度，形成如图 2f 所示的截面图。

第四步，采用干刻或湿刻工艺，去掉区域 B 中的有机半导体层 6 和源漏金属薄膜 51，形成如图 2g 所示的截面图。由此，形成源电极 8 和漏电极 5。

15 第五步，再一次灰化处理基板中的刻蚀阻挡层 7，完全去除区域 C 的刻蚀阻挡层 7，部分保留区域 D 的刻蚀阻挡层 7，其过程类似于如上第三步中。之后，进一步通过干刻或湿刻工艺，去掉区域 C 中的有机半导体层 6，在区域 D 保留下的有机半导体层 6 用于形成有机薄膜晶体管的有源层。此时得到图 2h 和图 2i 所示的本实施例所需制作的有机薄膜晶体管阵列基板，其包括
20 数据线 PAD 区域 140。数据线 PAD 区域 140 的作用类似于栅线 PAD 区域 120，位于基板外围电路部分，例如用于与 PCB 板连接以输入信号。

本实施例中，采用光敏性材料作为刻蚀阻挡层，将灰化处理和刻蚀相结合实现不同图形区域的阵列结构，减少了旋涂光刻胶、使用掩膜版曝光显影的次数，降低产品成本，简化工艺。

25 实施例 2

本实施中，仅仅阵列基板的制作过程与实施例 1 的区别之处描述如下。

一方面，形成有机薄膜晶体管沟道区域的部分光刻胶 9 采用掩膜版曝光来实现。例如，首先采用掩膜版对栅绝缘层 3 上形成的光刻胶进行曝光，使栅线 PAD 区域 120 的光刻胶经显影完全去除，其他区域的光刻胶保留，进
30 行刻蚀；然后，对所保留的光刻胶再采用掩膜版进行曝光、显影，以使对应

于有机薄膜晶体管的沟道区域的部分光刻胶 9 被保留，剩余区域的光刻胶则被完全去除。该工艺简单易行。

另一方面，针对非光敏性材料的刻蚀阻挡层而言，则采用更为普适的工艺来进行刻蚀处理，以在基板上形成有源层图形区域 D，数据线及数据线 PAD 图形区域 C 以及像素电极图形区域 B。其一个具体示例说明如下。下面的说明以正性光刻胶为例进行说明。

第一步，在形成了有机半导体层 6 和刻蚀阻挡层 7 之后的基板上，旋涂一层光刻胶，采用第一掩膜版对该基板进行曝光、显影和刻蚀处理，以去掉所述区域 B、C、D 之外的区域 A 中的刻蚀阻挡层 7、有机半导体层 6、源漏金属薄膜和像素电极层 4；

第二步，采用第二掩膜版对所形成的基板再进行曝光、显影和刻蚀处理，以去掉区域 B 中的刻蚀阻挡层 7、有机半导体层 6 和源漏金属薄膜；

第三步，采用第三掩膜版对所形成的基板又进行曝光、显影和刻蚀处理，去掉区域 C 中的刻蚀阻挡层 7 和有机半导体层 6，并将区域 D 上剩余的光刻胶剥离即可。

由以上实施例可以看出，本发明实施例通过在刻蚀栅绝缘层以露出栅线 PAD 区域的过程中，保留部分光刻胶以对应于有机薄膜晶体管的沟道区域，从而避免了在之后的刻蚀源漏金属薄膜的过程中破坏栅绝缘层表面，这能保证栅绝缘层表面质量，使形成有源层的有机半导体在栅绝缘层表面上能够很好的排列，保证沟道区的质量，进一步提高有机薄膜晶体管阵列基板的质量。

以上所述仅是本公开的示范性实施方式，而非用于限制本公开的保护范围，本公开的保护范围由所附的权利要求确定。

权利要求书

1、一种有机薄膜晶体管阵列基板制作方法，包括：

步骤 S1：在基板上制备栅线图形，其包括栅线 PAD 区域；

5 步骤 S2：在步骤 S1 所形成的基板上形成栅绝缘层并在所述栅绝缘层上形成一层光刻胶；通过对所述光刻胶曝光显影，保留对应于待形成的有机薄膜晶体管的沟道区域的部分光刻胶，然后刻蚀掉所述栅线 PAD 区域中的栅绝缘层；

10 步骤 S3：在步骤 S2 所形成的基板上依次形成像素电极层和源漏金属薄膜，之后剥离掉步骤 S2 中所保留的部分光刻胶及其上方的像素电极层和源漏金属薄膜；

步骤 S4：在步骤 S3 所形成的基板上依次形成有机半导体层和刻蚀阻挡层；

15 步骤 S5：对步骤 S4 所形成的基板进行多次刻蚀处理，在基板上形成有机半导体层图形区域 D，数据线及数据线 PAD 图形区域 C 以及像素电极图形区域 B。

20 2、如权利要求 1 所述的有机薄膜晶体管阵列基板制作方法，其中，所述步骤 S2 中采用双色调掩膜版对光刻胶进行曝光，使所述栅线 PAD 区域的光刻胶经显影后被完全去除，而所述有机薄膜晶体管的沟道区域的光刻胶经显影后被全部保留，其他区域的光刻胶经显影后被部分保留；之后，对所述光刻胶进行灰化处理，所述其他区域的被部分保留的光刻胶被去除，而所述有机薄膜晶体管的沟道区域的部分光刻胶被保留。

25 3、如权利要求 1 所述的有机薄膜晶体管阵列基板制作方法，其中，所述步骤 S2 中采用掩膜版对所述光刻胶进行曝光，所述栅线 PAD 区域的光刻胶经显影后被完全去除，其他区域的光刻胶则被保留；

在对所述栅线 PAD 区域的刻蚀完成之后，对被保留的光刻胶再次采用掩膜版进行曝光，对应于所述有机薄膜晶体管沟道区域的部分光刻胶经显影后被保留，而剩余区域的光刻胶经显影后被完全去除。

30 4、如权利要求 1-3 任一所述的有机薄膜晶体管阵列基板制作方法，其中所述步骤 S2 中所保留的光刻胶的厚度大于步骤 S3 中所形成的像素电极层和

源漏金属薄膜的厚度之和。

5、如权利要求 1 所述的有机薄膜晶体管阵列基板制作方法，其中所述步骤 S5 包括以下步骤：

步骤 S501：对所述刻蚀阻挡层进行处理，以完全保留有机半导体层图形区域 D 的刻蚀阻挡层，部分保留数据线及数据线 PAD 图形区域 C 的刻蚀阻挡层，部分保留像素电极图形区域 B 的刻蚀阻挡层，而其它区域 A 的刻蚀阻挡层完全去除；其中，区域 B 的刻蚀阻挡层的厚度小于区域 C 的刻蚀阻挡层的厚度，区域 C 的刻蚀阻挡层的厚度小于区域 D 的刻蚀阻挡层的厚度；然后，进行刻蚀去掉所述区域 A 中的所述有机半导体层、源漏金属薄膜和像素电极层；

步骤 S502：对步骤 S501 所形成基板中的刻蚀阻挡层进行处理，以完全去除所述区域 B 的刻蚀阻挡层，部分保留所述区域 C 和区域 D 的刻蚀阻挡层，且所述区域 C 的刻蚀阻挡层的厚度小于区域 D 的刻蚀阻挡层的厚度；然后进行刻蚀，去掉所述区域 B 中的所述有机半导体层和源漏金属薄膜；

步骤 S503：对步骤 S502 所形成基板中的刻蚀阻挡层进行处理，使所述区域 C 的刻蚀阻挡层完全去除，部分保留所述区域 D 的刻蚀阻挡层；然后进行刻蚀，去掉所述区域 C 中的所述有机半导体层以形成所述有机薄膜晶体管的有源层。

6、如权利要求 5 所述的有机薄膜晶体管阵列基板制作方法，其中所述刻蚀阻挡层采用光敏性材料。

7、如权利要求 6 所述的有机薄膜晶体管阵列基板制作方法，其中所述步骤 S501 中，对所述刻蚀阻挡层进行的处理包括：采用双色调掩膜版对刻蚀阻挡层进行曝光、显影，以使所述区域 A、B、C 和 D 中刻蚀阻挡层的厚度不完全相同。

8、如权利要求 6 所述的有机薄膜晶体管阵列基板制作方法，其中所述步骤 S502 和 S503 中，对所述刻蚀阻挡层进行的处理均为灰化处理，且每次灰化处理对各区域的刻蚀阻挡层去除基本相同的厚度。

9、如权利要求 1 所述的有机薄膜晶体管阵列基板制作方法，其中所述步骤 S5 包括以下步骤：

步骤 S5001：采用第一掩膜版对步骤 S4 所形成的基板进行曝光、显影和

刻蚀处理，以去掉所述区域 B、C、D 之外的区域 A 中的所述刻蚀阻挡层、有机半导体层、源漏金属薄膜和像素电极层；

步骤 S5002：采用第二掩膜版对步骤 S5001 所形成的基板进行曝光、显影和刻蚀处理，以去掉所述区域 B 中的所述刻蚀阻挡层、有机半导体层和源

5 漏金属薄膜；

步骤 S5003：采用第三掩膜版对步骤 S5002 所形成的基板进行曝光、显影和刻蚀处理，去掉所述区域 C 中的所述刻蚀阻挡层和有机半导体层。

10、如权利要求 9 所述的有机薄膜晶体管阵列基板制作方法，其中，所述步骤 S5 中通过在步骤 S4 所形成的基板上旋涂一层光刻胶实现步骤 S5001、

10 S5002 和 S5003 的曝光、显影处理。

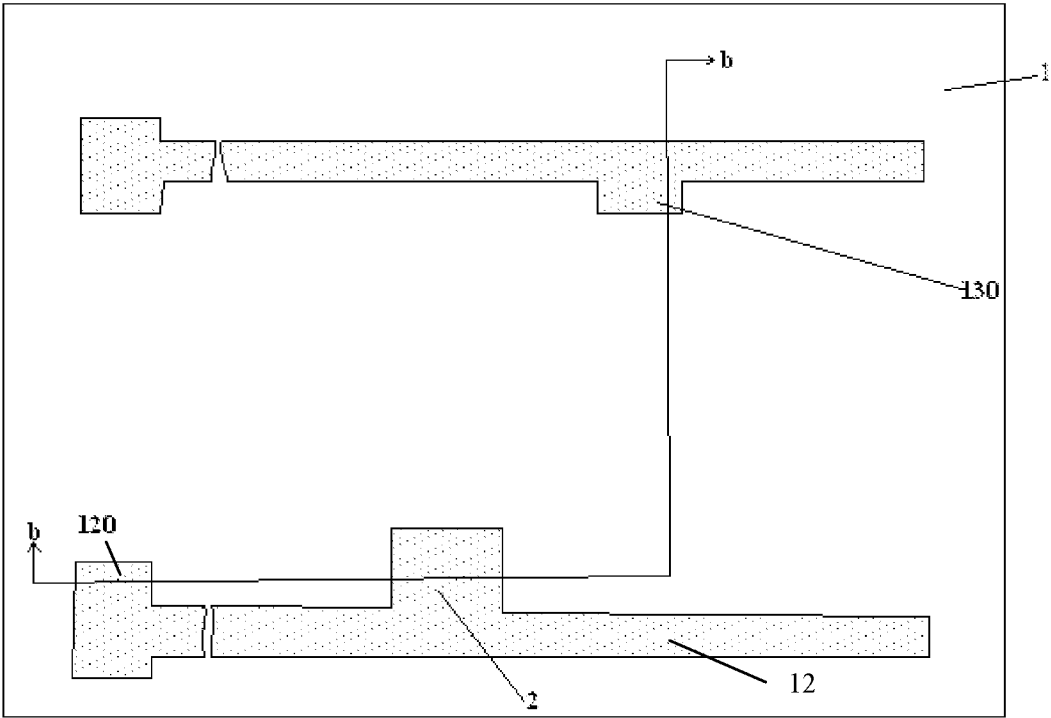


图 1a

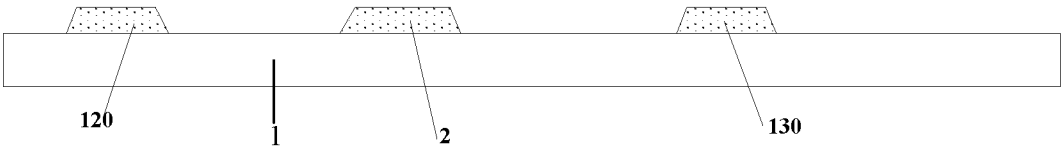


图 1b

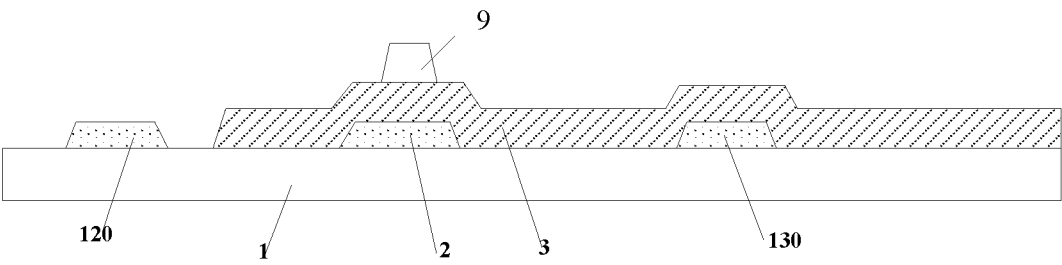


图 2a

2/4

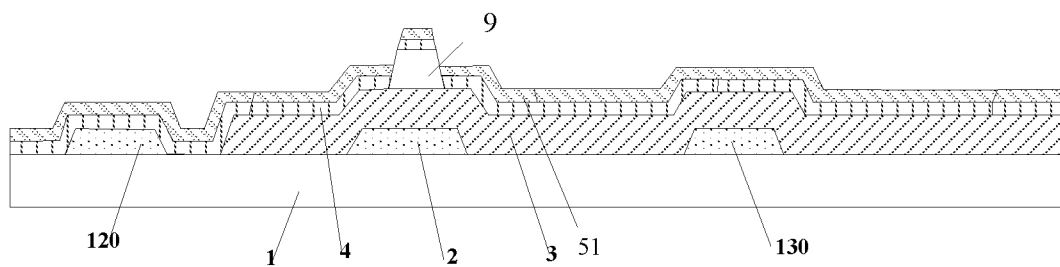


图 2b

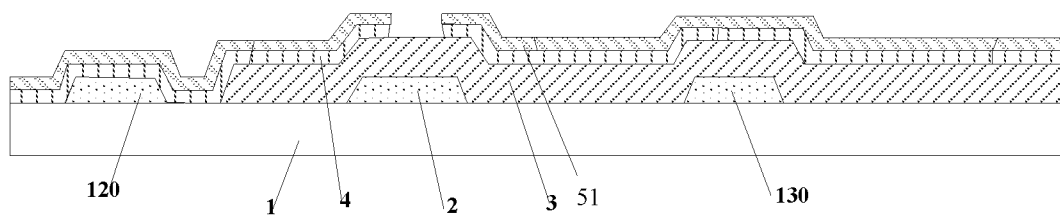


图 2c

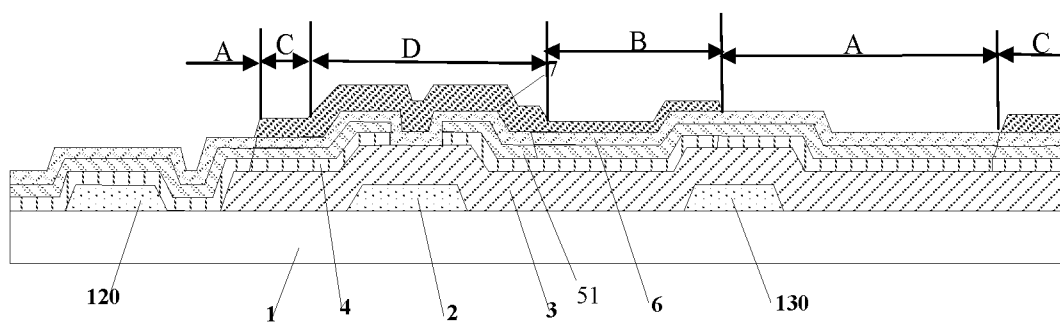


图 2d

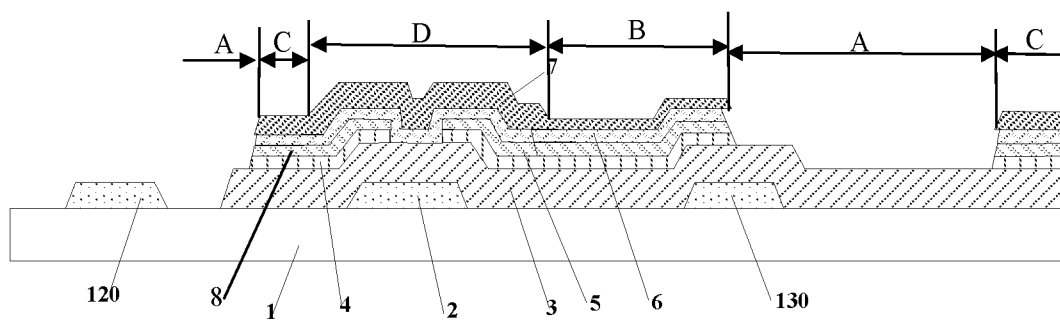


图 2e

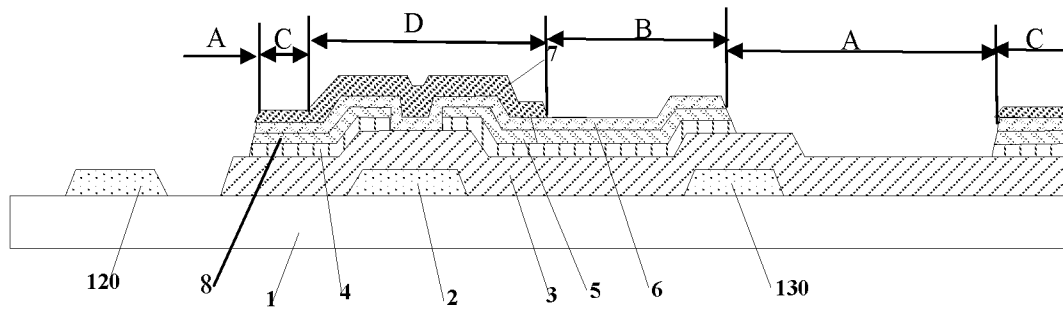


图 2f

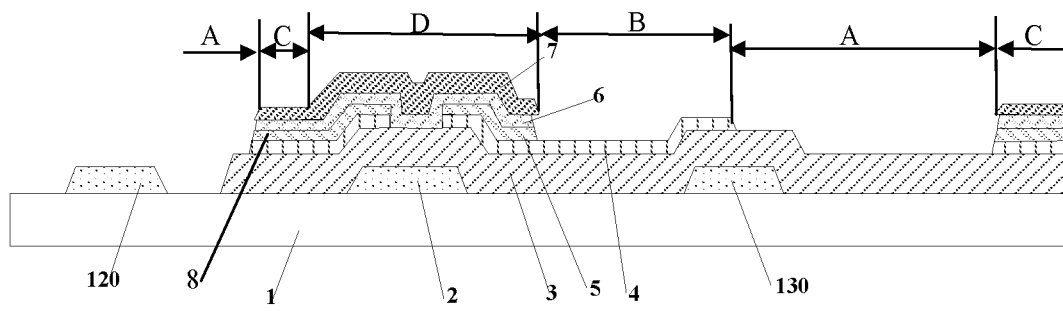


图 2g

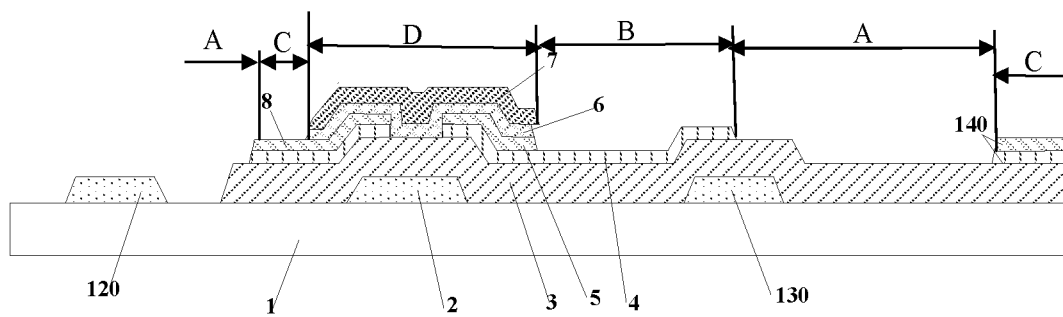


图 2h

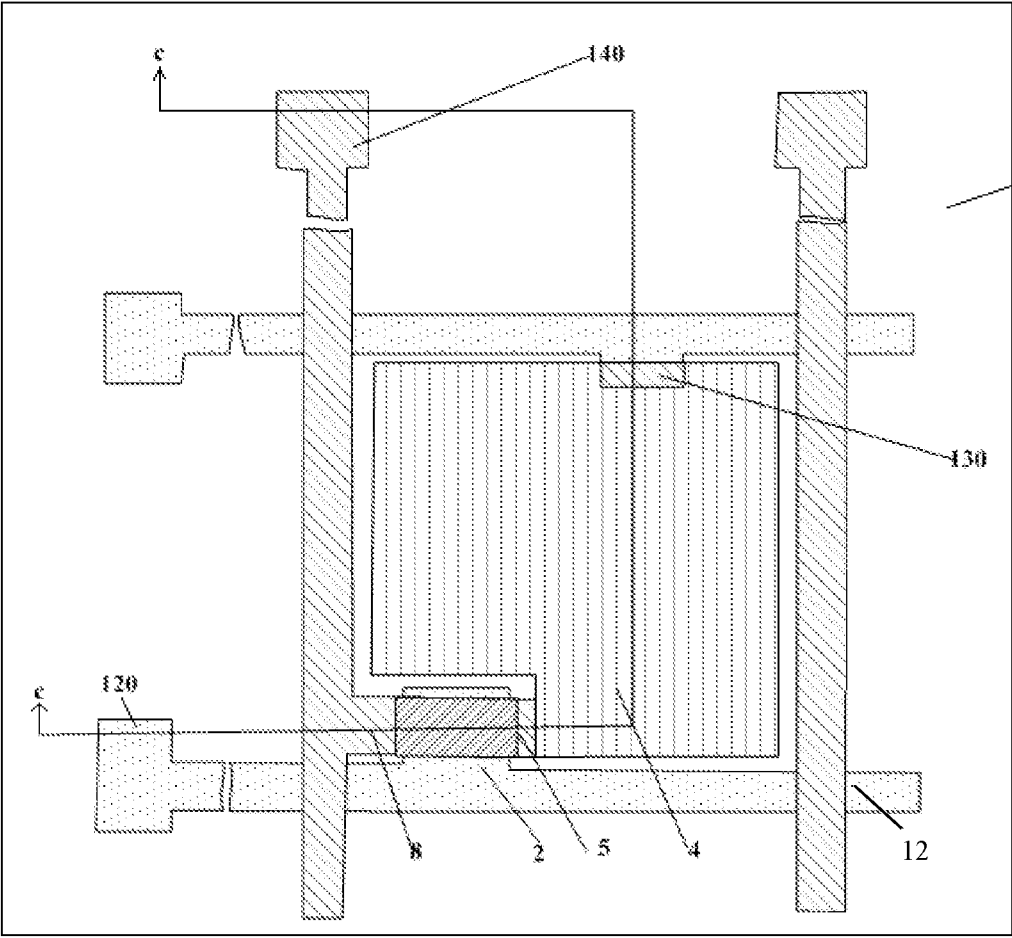


图 2i

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/084781

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPDOC: OTFT, PAD, SUBSTRATE, GATE, SEMICONDUCTOR, ELECTRODE, IMAGE

CPRS, CNKI: organic, thin film, transistor, grating, substrate, semiconductor, pixel, electrode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2007103931 A (SAMSUNG ELECTRONICS CO., LTD.), 19 April 2007 (19.04.2007), claims 15-25, description, pages 5-7, and figures 2-12	1
A	CN 101609838 A (QUNKANG SCIENCE & TECHNOLOGY (SHENZHEN) CO., LTD.), 23 December 2009 (23.12.2009), the whole document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12 March 2013 (12.03.2013)	Date of mailing of the international search report 25 April 2013 (25.04.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XIE, Shaojun Telephone No.: (86-10) 62411593

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2012/084781

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2007103931 A	19.04.2007	KR 20070036876 A	04.04.2007
		CN 1941398 A	04.04.2007
		CN 1941398 B	29.12.2010
		US 2007158651 A	12.07.2007
		US 7569851 B	04.08.2009
CN 101609838 A	23.12.2009	CN 101609838 B	07.12.2011
		US 2009315455 A	24.12.2009

国际检索报告

国际申请号
PCT/CN2012/084781

A. 主题的分类

H01L21/77 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC: OTFT, PAD, SUBSTRATE, GATE, SEMICONDUCTOR, ELECTRODE, IMAGE
CPRS, CNKI: 有机, 薄膜, 晶体管, 栅线, 基板, 半导体, 像素, 电极

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	JP2007103931A (三星电子股份公司) 19.4 月 2007 (19.04.2007) 权利要求 15-25, 说明书第 5-7 页, 附图 2-12	1
A	CN101609838A (群康科技(深圳)有限公司) 23.12 月 2009 (23.12.2009) 全文	1-10

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
12.3 月 2013 (12.03.2013)

国际检索报告邮寄日期
25.4 月 2013 (25.04.2013)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员

谢绍俊
电话号码: (86-10) **62411593**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/084781

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
JP2007103931A	19.04.2007	KR20070036876A	04.04.2007
		CN1941398A	04.04.2007
		CN1941398B	29.12.2010
		US2007158651A	12.07.2007
		US7569851B	04.08.2009
CN101609838A	23.12.2009	CN101609838B	07.12.2011
		US2009315455A	24.12.2009