

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7633287号
(P7633287)

(45)発行日 令和7年2月19日(2025.2.19)

(24)登録日 令和7年2月10日(2025.2.10)

(51)国際特許分類		F I	
H 0 1 S	5/028(2006.01)	H 0 1 S	5/028
H 0 1 S	5/323(2006.01)	H 0 1 S	5/323 6 1 0
H 0 1 S	5/343(2006.01)	H 0 1 S	5/343 6 1 0
H 0 1 S	5/0237(2021.01)	H 0 1 S	5/0237
H 0 1 S	5/22 (2006.01)	H 0 1 S	5/22
請求項の数 17 (全20頁)			
(21)出願番号	特願2022-576756(P2022-576756)	(73)特許権者	000006633
(86)(22)出願日	令和4年1月21日(2022.1.21)		京セラ株式会社
(86)国際出願番号	PCT/JP2022/002149		京都府京都市伏見区竹田鳥羽殿町6番地
(87)国際公開番号	WO2022/158557	(74)代理人	110000338
(87)国際公開日	令和4年7月28日(2022.7.28)		弁理士法人 HARAKENZO WOR
審査請求日	令和5年7月10日(2023.7.10)		LD PATENT & TRADEMA
(31)優先権主張番号	特願2021-8897(P2021-8897)		R K
(32)優先日	令和3年1月22日(2021.1.22)	(72)発明者	村川 賢太郎
(33)優先権主張国・地域又は機関	日本国(JP)		京都府京都市伏見区竹田鳥羽殿町6番地
		審査官	京セラ株式会社内 大西 孝宣
最終頁に続く			

(54)【発明の名称】 半導体レーザ素子並びにその製造方法および製造装置

(57)【特許請求の範囲】

【請求項1】

基体と、
前記基体の上方に位置し、光共振器を含む窒化物半導体層と、
前記光共振器の一对の共振器端面の一方である第1端面に接する第1光反射膜と、
前記第1光反射膜と同材料で構成され、前記窒化物半導体層の共振器長方向に沿う側面に接する第1誘電膜と、
前記光共振器の一对の共振器端面の他方である第2端面に接し、前記第1光反射膜よりも光反射率が小さい第2光反射膜と、
前記第2光反射膜と同材料で構成され、前記側面に接する第2誘電膜と、を備え、
前記第1端面から前記側面にわたって前記第1光反射膜および前記第1誘電膜が位置し、
前記第2端面から前記側面にわたって前記第2光反射膜および前記第2誘電膜が位置する、半導体レーザ素子。

【請求項2】

前記窒化物半導体層の厚み方向と前記共振器長方向とが直交する、請求項1に記載の半導体レーザ素子。

【請求項3】

基体と、
前記基体の上方に位置し、光共振器を含む窒化物半導体層と、
前記光共振器の一对の共振器端面の一方に接する第1光反射膜と、

前記第 1 光反射膜と同材料で構成され、前記窒化物半導体層の共振器長方向に沿う側面に接する第 1 誘電膜と、

前記基体上に位置する接合層と、を含み、

前記第 1 誘電膜は前記接合層の側面と接する、半導体レーザ素子。

【請求項 4】

前記接合層と接合する電極を含み、

前記第 1 誘電膜は、前記電極の側面と接する、請求項 3 に記載の半導体レーザ素子。

【請求項 5】

基体と、

前記基体の上方に位置し、光共振器を含む窒化物半導体層と、

前記光共振器の一对の共振器端面の一方に接する第 1 光反射膜と、

前記第 1 光反射膜と同材料で構成され、前記窒化物半導体層の共振器長方向に沿う側面に接する第 1 誘電膜とを備え、

前記第 1 誘電膜は、前記基体の側面と接する、半導体レーザ素子。

【請求項 6】

基体と、

前記基体の上方に位置し、光共振器を含む窒化物半導体層と、

前記光共振器の一对の共振器端面の一方に接する第 1 光反射膜と、

前記第 1 光反射膜と同材料で構成され、前記窒化物半導体層の共振器長方向に沿う側面に接する第 1 誘電膜とを備え、

前記第 1 光反射膜および前記第 1 誘電膜が繋がっている、半導体レーザ素子。

【請求項 7】

前記窒化物半導体層は、n 型半導体層、活性層および p 型半導体層を含み、

前記第 1 誘電膜は、前記 n 型半導体層、活性層および p 型半導体層の少なくとも 1 つの側面と接する、請求項 1 ～ 6 のいずれか 1 項に記載の半導体レーザ素子。

【請求項 8】

前記第 1 誘電膜は前記第 2 誘電膜よりも厚い、請求項 1 に記載の半導体レーザ素子。

【請求項 9】

前記第 1 誘電膜の面積は、前記第 2 誘電膜の面積よりも大きい、請求項 8 に記載の半導体レーザ素子。

【請求項 10】

前記第 1 光反射膜は、光反射側の共振器端面を覆う、請求項 1 ～ 9 のいずれか 1 項に記載の半導体レーザ素子。

【請求項 11】

前記第 1 光反射膜と同材料で構成され、前記共振器長方向に沿う別の側面に接する第 3 誘電膜を備える、請求項 1 ～ 10 のいずれか 1 項に記載の半導体レーザ素子。

【請求項 12】

前記窒化物半導体層を含む発光体を備え、

前記基体は、前記発光体がマウントされる側の面のほかに複数の面を有し、

前記複数の面には、法線方向が前記共振器長方向と平行であり、表面に前記第 1 光反射膜と同材料の誘電材が配された 1 つ以上の面と、法線方向が前記共振器長方向と直交し、表面に誘電材が形成されていない 1 以上の面とが含まれる、請求項 1 に記載の半導体レーザ素子。

【請求項 13】

前記窒化物半導体層を含む発光体を備え、

前記基体の前記発光体がマウントされる側の面に、前記第 1 光反射膜と同材料の誘電材が配されている、請求項 1 に記載の半導体レーザ素子。

【請求項 14】

前記基体の上部に切り欠き部が設けられ、

前記切り欠き部内に形成される 1 以上の面に、前記第 1 光反射膜と同材料の誘電材が配

10

20

30

40

50

されている、請求項 1 に記載の半導体レーザ素子。

【請求項 15】

前記窒化物半導体層を含む発光体を備え、

前記発光体は、前記窒化物半導体層と接する電極を備え、

前記基体の前記発光体がマウントされる側の面に、前記電極と電氣的に接続する導電パッドが配され、

前記導電パッド上に前記第 1 光反射膜と同材料の誘電材が配されている、請求項 1 に記載の半導体レーザ素子。

【請求項 16】

光共振器を含む窒化物半導体層および電極を備える発光体を準備する工程と、

前記発光体を基体の上方にマウントする工程と、

マウントされた前記発光体に対して、前記光共振器の一对の共振器端面の一方に接する第 1 光反射膜と、前記第 1 光反射膜と同材料で構成され、前記窒化物半導体層の共振器長方向に沿う側面に接する第 1 誘電膜とを形成する工程とを行い、

前記第 1 誘電膜が、共振器端面の一方に向けて供給される材料の回り込みによって形成される、半導体レーザ素子の製造方法。

【請求項 17】

請求項 16 に記載の各工程を行う、半導体レーザ素子の製造装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、発光素子に関する。

【背景技術】

【0002】

従来、半導体レーザおよび発光ダイオード等の発光素子が種々提案されている（例えば、特許文献 1 を参照）。

【先行技術文献】

【特許文献】

【0003】

【文献】日本国特開 2005-203588 号公報

【発明の概要】

【0004】

本開示の発光素子は、複数の半導体層を有し、第 1 端面、前記第 1 端面に対向する第 2 端面、前記第 1 端面と前記第 2 端面とを接続する一对の側面を含む積層体と、前記第 1 端面から、前記一对の側面のうちの少なくとも一方にわたって位置した第 1 絶縁膜と、を備える。

【図面の簡単な説明】

【0005】

【図 1】本開示の一実施形態の発光素子を示す斜視図である。

【図 2】図 1 の発光素子を示す側面図である。

【図 3】本開示の一実施形態の発光素子の変形例を示す側面図である。

【図 4】図 1 の発光素子が支持基体に搭載された状態を示す側面図である。

【図 5】図 4 の切断面線 V-V で切断した断面図である。

【図 6】本開示の他の実施形態の発光素子が支持基体に搭載された状態を示す側面図である。

【図 7】図 6 の切断面線 V I I-V I I で切断した断面図である。

【図 8】発光素子の製造方法におけるマスク形成工程を説明する断面図である。

【図 9】発光素子の製造方法における素子層形成工程を説明する断面図である。

【図 10】発光素子の製造方法における素子層形成工程を説明する断面図である。

【図 11】発光素子の製造方法における素子層形成工程を説明する断面図である。

10

20

30

40

50

【図 1 2】発光素子の製造方法における素子層形成工程を説明する断面図である。
【図 1 3】発光素子の製造方法における素子層分離工程を説明する断面図である。
【図 1 4】発光素子の製造方法における素子層分離工程を説明する断面図である。
【図 1 5】発光素子の製造方法における素子層分離工程を説明する断面図である。
【図 1 6】発光素子の製造方法における絶縁膜形成工程を説明する正面図である。
【図 1 7】半導体レーザ素子の一例の断面図である。
【図 1 8】半導体レーザ素子の一例の側面図である。
【図 1 9】半導体レーザ素子の製造方法の一例を示すフローチャートである。
【図 2 0】半導体レーザ素子の製造装置の構成を示すブロック図である。
【図 2 1】半導体レーザ素子の別例の断面図である。
【図 2 2】半導体レーザ素子の別例の側面図である。
【図 2 3】半導体レーザ素子の一例の斜視図である。
【図 2 4】半導体レーザ素子の一例の斜視図である。
【図 2 5】図 2 4 の半導体レーザ素子の側面図である。
【発明を実施するための形態】

【0006】

以下、図面を参照して、本開示の実施形態の発光素子について説明する。図 1 は、本開示の一実施形態の発光素子を示す斜視図であり、図 2 は、図 1 の発光素子を示す側面図であり、図 3 は、本開示の一実施形態の発光素子を示す側面図である。図 4 は、図 1 の発光素子が支持基体に搭載された状態を示す側面図であり、図 5 は、図 4 の切断面線 V-V で切断した断面図である。図 3 に示す側面図は、図 2 に示す側面図に対応する。図 4 では、第 1 絶縁膜および第 2 絶縁膜にハッチングを付している。図面は模式的なものであり、図面上の寸法比率等は現実のものとは必ずしも一致していない。本明細書において「上面」、「下面」などの名称は、説明の便宜上、記載している名称に過ぎず、動作時における発光素子の向きを特定するものではない。

【0007】

本実施形態の発光素子 1 は、積層体 2 と、第 1 絶縁膜 3 とを備える。

【0008】

積層体 2 は、第 1 端面 2 a、第 1 端面 2 a に対向する第 2 端面 2 b、および、第 1 端面 2 a と第 2 端面 2 b とを接続する一対の側面 2 c を含む。第 1 端面 2 a および第 2 端面 2 b は、発光素子 1 の共振器面（共振器端面）である。積層体 2 は、第 1 端面 2 a、第 2 端面 2 b および一対の側面 2 c に接続した第 1 主面 2 d および第 2 主面 2 e をさらに含む。

【0009】

積層体 2 は、例えば図 1、2 に示すように、その形状が、略直方体形状である。積層体 2 は、複数の半導体層を含む。複数の半導体層は、積層体 2 の長手方向と直交する方向（以下、積層方向ともいう）に積層されている。

【0010】

複数の半導体層は、例えば、n 型半導体層 2 1、活性層 2 2 および p 型半導体層 2 3 を含む。積層体 2 の第 1 端面 2 a、第 2 端面 2 b および一対の側面 2 c には、n 型半導体層 2 1、活性層 2 2 および p 型半導体層 2 3 が露出している。n 型半導体層 2 1 は、積層体 2 の第 1 主面 2 d を含み、p 型半導体層 2 3 は、積層体 2 の第 2 主面 2 e を含む。言い換えれば、第 1 主面 2 d は、n 型半導体層 2 1 の一方主面 2 1 a に対応し、第 2 主面 2 e は、p 型半導体層 2 3 の一方主面 2 3 a に対応する。

【0011】

積層体 2 は、長手方向の長さが、例えば、50～1500 μm であってもよい。積層体 2 は、積層方向の厚さが、例えば、5 μm 以上であってもよく、10 μm 以上であってもよい。

【0012】

n 型半導体層 2 1、活性層 2 2 および p 型半導体層 2 3 は、窒化ガリウム（Ga N）、窒化アルミニウムガリウム（Al Ga N）、窒化インジウムガリウム（In Ga N）、窒

10

20

30

40

50

化アルミニウムインジウムガリウム (AlInGa_N) 等の GaN 系半導体で構成される。ここで、「GaN 系半導体」とは、例えば、Al_xGa_yIn_zN ($0 \leq x \leq 1$; $0 \leq y \leq 1$; $0 \leq z \leq 1$; $x + y + z = 1$) によって構成されるものいう。

【0013】

n 型半導体層 21 は、n 型不純物がドーピングされた n 型 GaN 系半導体である。p 型半導体層 23 は、p 型不純物がドーピングされた p 型 GaN 系半導体である。n 型不純物としては、Si 等を用いることができる。p 型不純物としては、Mg 等を用いることができる。

【0014】

活性層 22 は、障壁層と井戸層とを交互に積層して成る多重量子井戸構造を有していてもよい。障壁層を構成する GaN 系半導体と、井戸層を構成する GaN 系半導体とは、組成または組成比が異なってもよい。

【0015】

積層体 2 の第 1 主面 2d には、第 1 電極 (n 型電極ともいう) 24 が配置されている。n 型電極 24 は、n 型半導体層 21 と接続されている。積層体 2 の第 2 主面 2e には、第 2 電極 (p 型電極ともいう) 25 が配置されている。p 型電極 25 は、p 型半導体層 23 と接続されている。n 型電極 24 は、Ti、Al、Au 等の単層構造であってもよく、これらを組み合わせた多層構造であってもよい。p 型電極 25 は、酸化インジウムスズ (ITO)、Ni、Au 等の単層構造であってもよく、これらを組み合わせた多層構造であってもよい。

【0016】

積層体 2 は、例えば図 1 に示すように、p 型半導体層 23 に設けられたリッジ導波路 26 を有していてもよい。リッジ導波路 26 は、積層体 2 の長手方向全体にわたって形成されていてもよい。積層体 2 がリッジ導波路 26 を有する場合、p 型電極 25 は、p 型半導体層 23 の下面における、積層方向に視てリッジ導波路 26 と重なる領域に配置される。また、p 型半導体層 23 の下面における、p 型電極 25 が配置されていない領域には、SiO₂ 等から成る絶縁層 27 が配置されている。

【0017】

第 1 端面 2a および第 2 端面 2b は、積層体 2 の共振器面である。発光素子 1 では、第 1 端面 2a が光の出射面とされ、第 2 端面 2b が光の反射面とされてもよいし、第 1 端面 2a が光の反射面とされ、第 2 端面 2b が光の出射面とされてもよい。第 1 端面 2a および第 2 端面 2b のうちの少なくとも一方は、積層体 2 前駆体を劈開することによって形成された劈開面であってもよい。また、第 1 端面 2a および第 2 端面 2b のうちの少なくとも一方は、(1-100) 面の結晶方位を有する結晶面を有していてもよい。言い換えれば、第 1 端面 2a および第 2 端面 2b のうちの少なくとも一方は、積層体 2 前駆体を劈開が容易な面で劈開して得られた面であってもよい。これにより、発光素子 1 の製造工程を簡素化することができる。また、積層体 2 の共振器面がエッチングによるダメージを受ける虞を低減することができる。

【0018】

第 1 端面 2a および第 2 端面 2b のうちの少なくとも一方は、積層体 2 前駆体に、誘導結合プラズマ反応性イオンエッチング等の気相エッチング、KOH 等の溶液を用いたウェットエッチング等を施すことによって形成されたエッチドミラー面であってもよい。これにより、積層体 2 前駆体の劈開が容易でない場合であっても、共振器面を容易に形成することが可能となる。

【0019】

第 1 絶縁膜 3 は、第 1 端面 2a から、一対の側面 2c のうちの少なくとも一方にわたって位置している。第 1 絶縁膜 3 は、一般式が Al_xSi_wO_yN_z で表される絶縁材料で構成されていてもよい。第 1 絶縁膜 3 は、Al₂O₃、AlN 等の単層膜であってもよい。第 1 絶縁膜 3 は、MgF₂、MgO、Nb₂O₅、SiO₂、Si₃N₄、TiO₂、Ta₂O₅、Y₂O₃、ZnO、ZrO₂ 等の単層膜またはこれらを組み合わせた多層膜であってもよい。第 1 絶縁膜 3 は、スパッタリング法、電子ビーム蒸着法等を用いて形成するこ

10

20

30

40

50

とができる。第1絶縁膜3は、積層体2の厚さが厚いほど、第1端面2aから一对の側面2cに回り込みやすくなる。第1端面2aに位置する第1絶縁膜3と、一对の側面2cのうちの少なくとも一方に位置する第1絶縁膜3とは、同一の膜構成であってもよく、異なる膜構成であってもよい。

【0020】

発光素子1は、第1絶縁膜3が第1端面2aに位置していることで、端面光学損傷を低減することができるため、信頼性に優れた高出力の発光素子となる。さらに、発光素子1は、第1絶縁膜3が、第1端面2aから一对の側面2cのうちの少なくとも一方にかけて位置していることで、n型電極24とp型電極25との間にリーク電流が発生する虞を低減できる。このため、発光素子1は、発光特性が変動しにくく、長期信頼性に優れた発光素子となる。

10

【0021】

発光素子1は、例えば図1、2に示すように、第2絶縁膜4を備えていてもよい。第2絶縁膜4は、第2端面2bから、一对の側面2cのうちの少なくとも一方にわたって位置してもよい。

【0022】

第2絶縁膜4は、 SiO_2 と TiO_2 とを交互に積層した多層膜であってもよい。第2絶縁膜4は、一般式が $\text{Al}_x\text{Si}_y\text{O}_z\text{N}_z$ で表される絶縁材料から成る単層膜であってもよい。第2絶縁膜4は、 Al_2O_3 または AlN から成る単層膜であってもよい。第2絶縁膜4は、 MgF_2 、 MgO 、 Nb_2O_5 、 SiO_2 、 Si_3N_4 、 TiO_2 、 Ta_2O_5 、 Y_2O_3 、 ZnO 、 ZrO_2 等の単層膜またはこれらを組み合わせた多層膜であってもよい。第2絶縁膜4は、スパッタリング法、電子ビーム蒸着法等を用いて形成することができる。第2端面2bに位置する第2絶縁膜4と、一对の側面2cのうちの少なくとも一方に位置する第2絶縁膜4とは、同一の構成であってもよく、異なる構成であってもよい。

20

【0023】

発光素子1は、第2絶縁膜4が第2端面2bに位置している場合、第2端面2bから光が漏れ出ることを低減できるため、発光効率に優れた発光素子となる。さらに、発光素子1は、第2絶縁膜4が第2端面2bから一对の側面2cのうちの少なくとも一方にかけて位置している場合、n型電極24とp型電極25との間にリーク電流が発生する虞を効果的に低減できる。このため、発光素子1は、発光特性が変動しにくく、長期信頼性に優れた発光素子となる。

30

【0024】

第2絶縁膜4に用いられる材料は、第1絶縁膜3に用いられる材料と異なってもよい。これにより、第1絶縁膜3の反射率と第2絶縁膜4の反射率とを互いに独立して設定することが可能となる。その結果、端面光学損傷を低減することができ、かつ第2端面2bから光が漏れ出ることを低減できるため、発光素子1を、発光効率に優れた高出力の発光素子とすることができる。

【0025】

積層体2の第1主面2dは、例えば図1に示すように、n型電極24が配置されていない非電極領域2d1を有していてもよい。この場合、第1絶縁膜3は、第1端面2aから非電極領域2d1にわたって位置していてもよい。第1絶縁膜3が、第1端面2aからn型電極24が配置されている第1主面2dにかけて位置していることで、n型電極24とp型電極25との間にリーク電流が発生する虞を効果的に低減できる。なお、第1絶縁膜3における一对の側面2cのうちの少なくとも一方に位置する部分と、第1絶縁膜3における非電極領域2d1に位置する部分とは、同一の膜構成であってもよく、異なる膜構成であってもよい。

40

【0026】

第1絶縁膜3は、例えば図1に示すように、一对の側面2cのうちの少なくとも一方に位置する部分の端部（第2端面2b寄りの端部）3aが、非電極領域2d1に位置する部分の端部（第2端面2b寄りの端部）3bよりも、第2端面2b側に位置していてもよい

50

。これにより、n型電極24における第1絶縁膜3で覆われる領域を小さく維持したまま（すなわち、n型電極24とp型電極25との間の導通性を維持したまま）、n型電極24とp型電極25との間にリーク電流が発生する虞を低減できる。

【0027】

第1絶縁膜3または第2絶縁膜4は、例えば図3に示すように、一对の側面2cのうちの少なくとも一方を覆っていてもよい。言い換えれば、第1絶縁膜3および第2絶縁膜4のうちの一方が、一对の側面2cのうちの少なくとも一方の全体を覆っていてもよい。これにより、n型電極24とp型電極25との間にリーク電流が発生する虞を効果的に低減できる。

【0028】

第1絶縁膜3および第2絶縁膜4は、第2絶縁膜4の反射率が第1絶縁膜3の反射率よりも大きくてもよい。これにより、端面光学損傷を低減することができ、かつ第2端面2bから光が漏れ出ることを低減できるため、発光素子1を、発光効率に優れた高出力の発光素子とすることができる。第1絶縁膜3の反射率は、例えば、5～99%であってもよい。第2絶縁膜4の反射率は、例えば、90～100%であってもよい。

【0029】

発光素子1は、例えば図4、5に示すように、支持基体（基体）5を含んで構成されていてもよい。支持基体5は、発光素子1をTO-CAN型パッケージ等の半導体パッケージに実装する際に、サブマウントとして使用されてもよい。支持基体5の一方主面5aには、n型電極パッド（図示せず）およびp型電極パッド（図示せず）が配置されている。n型電極24およびp型電極25は、n型電極パッドおよびp型電極パッドにそれぞれ電氣的に接続されている。n型電極24は、第1接合層51を介して、n型電極パッドに接続されている。p型電極25は、配線電極52を介して、p型電極パッドに接続されている。n型半導体層21、活性層22、p型半導体層23および第1接合層51と、配線電極52との間には、絶縁層53が配置されている。絶縁層53は、n型半導体層21、活性層22、p型半導体層23および第1接合層51と、配線電極52とを電氣的に絶縁している。

【0030】

第1絶縁膜3および第2絶縁膜4のうちの少なくとも一方は、例えば図4、5に示すように、支持基体5の一对の側面5cのうちの少なくとも一方に位置していてもよい。第1絶縁膜3および第2絶縁膜4は、支持基体5の他方主面5bに配置されていてもよく、配置されていなくてもよい。第1絶縁膜3および第2絶縁膜4は、絶縁層27と絶縁層27上に位置する配線電極52とを覆っていてもよく、覆っていなくてもよい。

【0031】

第1絶縁膜3または第2絶縁膜4は、例えば図4、5に示すように、一对の側面2cの双方にわたって位置していてもよい。第1絶縁膜3および第2絶縁膜4の一方が一对の側面2cの双方にわたって位置していることで、n型電極24とp型電極25との間にリーク電流が発生する虞を効果的に低減できる。その結果、発光素子1を、発光特性が変動しにくく、長期信頼性に優れた発光素子とすることができる。

【0032】

第1絶縁膜3または第2絶縁膜4は、例えば図4、5に示すように、第1端面2aまたは第2端面2bからp型電極25にわたって位置していてもよい。第1絶縁膜3または第2絶縁膜4がp型電極25に接触していることで、n型電極24とp型電極25との間にリーク電流が発生する虞を効果的に低減できる。発光素子1は、第1絶縁膜3が第1端面2aからp型電極25にわたって位置し、かつ第2絶縁膜4が第2端面2bからp型電極25にわたって位置していてもよい。この場合、n型電極24とp型電極25との間にリーク電流が発生する虞を一層効果的に低減できる。

【0033】

例えば図4に示すように、一对の側面2c上において、第2絶縁膜4が配された領域が、第1絶縁膜3が配された領域よりも大きくてもよい。

10

20

30

40

50

【0034】

また、第1絶縁膜3の厚みは、第2絶縁膜4の厚みよりも薄くてもよい。これにより、n型電極24とp型電極25との間にリーク電流が発生する虞を一層効果的に低減できる。

【0035】

例えば図4に示すように、一対の側面2c上において、第1絶縁膜3と第2絶縁膜4とが重なっていてもよい。これにより、n型電極24とp型電極25との間にリーク電流が発生する虞を一層効果的に低減できる。第1絶縁膜3および第2絶縁膜4は、第2絶縁膜4の一部が側面2cと第1絶縁膜3との間に位置するように構成されていてもよい。

【0036】

次に、本開示の他の実施形態の発光素子について説明する。図6は、本開示の他の実施形態の発光素子を示す側面図であり、図7は、図6の切断面線VⅠⅠ-VⅠⅠで切断した断面図である。図6では、第1絶縁膜および第2絶縁膜にハッチングを付している。本実施形態の発光素子は、上記実施形態の発光素子に対して、積層体の形状および第1電極の位置が異なり、その他については、同様の構成であるので、同様の構成には発光素子1と同じ参照符号を付して詳細な説明は省略する。

10

【0037】

本実施形態の発光素子1Aは、例えば図6、7に示すように、n型電極24およびp型電極25の双方が積層方向（図6、7における上下方向）の一方側に位置する片面電極構造とされている。積層体2は、p型半導体層23側からn型半導体層21が露出するまで除去されており、当該除去によって露出したn型半導体層21の表面にn型電極24が配置されている。

20

【0038】

片面電極構造の発光素子1Aでは、n型半導体層21におけるn型電極24と接続される面、および、p型半導体層23におけるp型電極25と接続される面を、GaN系半導体の（0001）面とすることが可能となる。このため、n型半導体層21とn型電極24との接触抵抗、および、p型半導体層23とp型電極25との接触抵抗を低減することができる。発光素子1Aによれば、発光素子を低消費電力化することが可能となる。

【0039】

発光素子1Aは、例えば図6、7に示すように、支持基体5を含んで構成されている。支持基体5は、発光素子1AをTO-CAN型パッケージ等の半導体パッケージに実装する際に、サブマウントとして使用されてもよい。支持基体5の一方主面5aには、n型電極パッド（図示せず）およびp型電極パッド（図示せず）が配置されている。n型電極24およびp型電極25は、n型電極パッドおよびp型電極パッドにそれぞれ電氣的に接続されている。n型電極24は、第3接合層54を介して、n型電極パッドに接続されている。p型電極25は、第4接合層55を介して、p型電極パッドに接続されている。

30

【0040】

第1絶縁膜3は、例えば図6、7に示すように、積層体2の第1端面2aから一対の側面2cのうちの少なくとも一方にかけて位置している。これにより、発光素子1Aは、端面光学損傷を低減することができるため、信頼性に優れた高出力の発光素子となる。さらに、第2絶縁膜4は、例えば図6、7に示すように、積層体2の第2端面2bから一対の側面2cのうちの少なくとも一方にかけて位置している。これにより、n型電極24とp型電極25との間にリーク電流が発生する虞を低減できるため、発光素子1Aは、発光特性が変動しにくく、長期信頼性に優れた発光素子となる。

40

【0041】

第1絶縁膜3および第2絶縁膜4のうちの少なくとも一方は、例えば図6、7に示すように、支持基体5の一対の側面5cのうちの少なくとも一方に位置していてもよい。第1絶縁膜3および第2絶縁膜4は、支持基体5の他方主面5bに配置されていてもよく、配置されていなくてもよい。第1絶縁膜3および第2絶縁膜4は、第3接合層54および第4接合層55のうちの少なくとも一方に接触していてもよい。

【0042】

50

次に、発光素子 1 の製造方法の一例について説明する。以下に説明する製造方法は、エピタキシャル横方向成長 (Epitaxial Lateral Overgrowth; ELO) 法を用いて、発光素子 1 を製造する方法であり、基板準備工程と、マスク形成工程と、素子層形成工程と、素子層分離工程と、誘電体膜形成工程とを含む。図 8 は、発光素子の製造方法におけるマスク形成工程を説明する断面図であり、図 9 ~ 12 は、発光素子の製造方法における素子層形成工程を説明する断面図であり、図 13 ~ 15 は、発光素子の製造方法における素子層分離工程を説明する断面図であり、図 16 は、発光素子の製造方法における絶縁膜形成工程を説明する正面図である。

【0043】

(基板準備工程)

基板準備工程は、下地基板 (以下、単に、基板ともいう) 10 を準備する工程である。基板 10 は、半導体素子層の成長起点を含む一方主面 10a を有する。基板 10 は、一方主面 10a を含む表面層が、窒化物半導体で構成されている。基板 10 は、例えば、窒化ガリウム (GaN) 単結晶インゴットから切り出した GaN 基板である。基板 10 には、n 型不純物または p 型不純物がドーピングされていてもよい。基板 10 としては、Si 基板、サファイア基板、SiC 基板等の表面に GaN 系半導体層を形成した基板が使用されてもよい。ここでいう「GaN 系半導体」とは、例えば、 $Al_xGa_yIn_zN$ ($0 \leq x \leq 1$; $0 \leq y \leq 1$; $0 \leq z \leq 1$; $x + y + z = 1$) によって構成されるものいう。

【0044】

(マスク形成工程)

マスク形成工程は、基板 10 の一方主面 10a 上に、半導体素子層の成長を低減するマスク 11 を所定のパターンに形成する工程である。マスク 11 は、例えば、SiO₂、SiN、Al₂O₃ 等から成り、フォトリソグラフィ技術およびエッチング技術を用いて形成することができる。

【0045】

マスク 11 は、例えば図 8 に示すように、第 1 方向 (図 8 における奥行方向) に延びる複数の帯状部 11a が、第 1 方向と交差する第 2 方向 (図 8 における左右方向) に周期的に配されたストライプ状パターンであってもよい。半導体素子層は、一方主面 10a におけるマスク 11 で覆われていない領域 (以下、成長領域ともいう) G から成長する。マスク 11 のパターンとしては、ストライプ状パターンのほか、複数の帯状部を互いに交差するように配した格子状であってもよい。

【0046】

(素子層形成工程)

素子層形成工程は、ELO 法を用いて、窒化物半導体から成る半導体素子層 (以下、単に、素子層ともいう) 12 を、基板 10 の成長領域 G からマスク 11 の帯状部 11a にかけて気相成長させる工程である。

【0047】

素子層形成工程では、III 族 (第 13 族元素) 原料に塩化物を用いるハイドライド気相成長 (Hydride Vapor Phase Epitaxy; HVPE) 法、III 族原料に有機金属を用いる有機金属気相成長 (Metal Organic Chemical Vapor Deposition; MOCVD) 法、または分子線気相成長 (Molecular Beam Epitaxy; MBE) 法等の気相成長法を用いることができる。

【0048】

素子層 12 を MOCVD 法で成長させる場合、先ず、マスク 11 がパターン形成された基板 10 を、エピタキシャル装置の反応室に挿入する。そして、水素ガス、窒素ガス、または水素および窒素の混合ガスと、アンモニア等の V 族原料 (第 15 族元素含有) ガスとを供給しながら、基板 10 を加熱して、所定の成長温度 (例えば 1050 ~ 1100 °C) まで、昇温させる。

【0049】

10

20

30

40

50

続いて、基板 10 の温度が安定してから、上記の混合ガスおよび V 族原料ガスの他に、トリメチルガリウム (TMG) 等の III 族 (第 13 族元素含有) 原料を供給して、成長領域 G から素子層 12 を気相成長させる。このとき、n 型または p 型の不純物を含む原料ガスを供給し、ドーパ量を調整することにより、所望の導電型の窒化物半導体層を成長させる。

【0050】

素子層 12 の成長は、隣り合う成長領域 G からそれぞれ成長する素子層 12 が、互いに接触または互いに重なる前に終了させる。これは、素子層 12 同士が接すると、その接触部分において、クラックまたは貫通転位等の結晶欠陥が生じやすくなるためである。素子層 12 の成長を終了させた後、基板 10 を気相成長装置から取り出す。このようにして、素子層 12 を、例えば図 9 に示すように、基板 10 側から n 型半導体層 121、活性層 122 および p 型半導体層 123 がこの順に積層されたものとすることができる。

【0051】

次に、例えば図 10 に示すように、p 型半導体層 123 を一方主面 (上面) 123a 側から部分的に除去してリッジ導波路 124 を形成する。続いて、例えば図 11 に示すように、リッジ導波路 124 の側面および p 型半導体層 123 の表面におけるリッジ導波路 124 の側方に位置する領域に、SiO₂ 等から成る絶縁層 125 を形成する。さらに、p 型半導体層 123 の上面 123a に ITO、Ni、Au 等から成る p 型電極 126 を形成する。リッジ導波路 124 は、フォトリソグラフィ技術およびエッチング技術を用いて形成することができる。絶縁層 125 は、プラズマ化学気相成長 (PCVD) 法を用いて形成することができる。p 型電極 126 は、スパッタリング法、電子ビーム蒸着法等を用いて形成することができる。

【0052】

続いて、成長させた素子層 12 の第 1 方向 (図 9 における奥行方向) における 2 箇所に劈開のためのスクライブラインを形成した後、素子層 12 に外力を加え、素子層 12 をスクライブラインに沿って破断させることによって、第 1 端面および第 2 端面を形成する。第 1 端面および第 2 端面のうちの少なくとも一方を、エッチドミラー面としてもよい。なお、第 1 端面および第 2 端面の形成は、絶縁膜形成工程を開始する前であれば、どの時点で行ってもよい。

【0053】

その後、素子層 12 を実質的に侵さないエッチャントを用いたエッチングを行って、マスク 11 を除去する。これにより、例えば図 12 に示すように、一方主面 10a 上に位置する接続部 20d によって基板 10 と接続された、発光素子前駆体 20 が得られる。

【0054】

(素子層分離工程)

素子層分離工程は、発光素子前駆体 20 を基板 10 から分離し、n 型電極 127 を形成する工程である。素子層分離工程では、先ず、一方主面 (下面) 30a に接着層 (図示せず) が配された支持基板 30 を準備する。接着層は、例えば、AuSn 等から成るはんだであってもよい。続いて、支持基板 30 の下面 30a を基板 10 の一方主面 10a に対向させる。続いて、支持基板 30 を基板 10 に向けて押圧し、接着層を加熱することによって、例えば図 13 に示すように、発光素子前駆体 20 を接着層に接着させる。その後、支持基板 30 と一体となった発光素子前駆体 20 を上方に引き剥がすように外力を加え、接続部 20d を破断させて、発光素子前駆体 20 を基板 10 の一方主面 10a から引き上げる。これにより、例えば図 14 に示すように、発光素子前駆体 20 を基板 10 から分離することができる。

【0055】

続いて、例えば図 15 に示すように、n 型半導体層 121 の一方主面 (上面) 121a に、Ti、Al、Au 等から成る n 型電極 127 を形成する。n 型電極は、上面 121a の一部のみ形成し、上面 121a が非電極領域 (すなわち、n 型電極 127 が配置されていない領域) を有するようにしてもよい。n 型電極 127 は、スパッタリング法、電子

ビーム蒸着法等を用いて形成することができる。

【0056】

（絶縁膜形成工程）

絶縁膜形成工程は、例えば図16に示すように、発光素子前駆体20の第1端面20aに第1絶縁膜3を形成する工程である。第1絶縁膜3は、前述した材料を用いて、スパッタリング法、電子ビーム蒸着法等によって形成することができる。その際、スパッタリング条件、蒸着条件を適宜選択して、第1絶縁膜3を、発光素子前駆体20における第1端面20aと第2端面20bとを接続する一対の側面20cのうちの少なくとも一方にも形成する。また、絶縁膜形成工程では、発光素子前駆体20における、第1端面20aに対向する第2端面20bに第2絶縁膜4を形成してもよい。

10

【0057】

以上のようにして、発光素子1を製造することができる。第1端面20aおよび第2端面20bは、発光素子1の共振器面である。支持基板30は、絶縁膜形成工程の終了後、発光素子1から取り外してもよく、発光素子1を半導体パッケージに実装する際のサブマウンドとして使用してもよい。

【0058】

図17は、半導体レーザ素子の一例の断面図である。図18は、半導体レーザ素子の一例の側面図である。図17および図18に示すように、半導体レーザ素子70は、基体5と、基体5の上方に位置し、光共振器39を含む窒化物半導体層38と、光共振器39の一対の共振器端面2a・2bの一方（2a）に接する第1光反射膜3rと、第1光反射膜3rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38Sに接する第1誘電膜（誘電体膜）3yとを備える。第1誘電膜3yが光反射性の積層膜であってもよい。基体5が、（窒化物半導体の成長用基板ではない）サブマウント基板（例えば、Si基板、SiC基板）であってもよい。共振器端面2aが光反射側の端面であり、共振器端面2bが光出射側の端面であってもよい。

20

【0059】

第1光反射膜3rは、 Al_2O_3 、 AlN 、 MgF_2 、 MgO 、 Nb_2O_5 、 SiO_2 、 Si_3N_4 、 TiO_2 、 Ta_2O_5 、 Y_2O_3 、 ZnO 、 ZrO_2 の少なくとも1つを含む誘電体材料で構成された誘電体膜（誘電膜）であってもよい。窒化物半導体層38は、例えば $Al_xGa_yIn_zN$ （ $0 \leq x \leq 1$ ； $0 \leq y \leq 1$ ； $0 \leq z \leq 1$ ； $x + y + z = 1$ ）で示される窒化物半導体（例えば、GaN系半導体）を含む半導体層である。窒化物半導体層38は、n型半導体層21、活性層22、およびp型半導体層23を含んでもよい。n型半導体層21およびp型半導体層23それぞれが、光ガイド層とクラッド層とを含んでもよい。p型半導体層23にリッジが設けられていてもよい。リッジの側面を覆うように絶縁層27が設けられていてもよい。第1誘電膜3yは、n型半導体層21、活性層22、およびp型半導体層23の少なくとも1つの側面と接していてもよい。n型半導体層21からの電子とp型半導体層23からの正孔とが活性層22で再結合することで生じた光は光共振器39によって増幅され、レーザ光として（例えば共振器端面2bから）出射する。第1誘電膜3yを形成することで、側面短絡が生じるおそれが低減する。また、窒化物半導体層38の側面劣化（例えば、活性層の側面劣化）が抑えられる。共振器長（共振器端面間の距離）が200〔 μm 〕以下であってもよい。

30

40

【0060】

半導体レーザ素子70は、基体5上に位置する接合層M1と、接合層M1と接合する電極25（例えば、アノード）とを含んでもよい。接合層M1が、Au、Sn等のはんだ材料を含むはんだ層であってもよい。窒化物半導体層38が、表面に接合層M1を有する基体5にマウントされていてもよい。第1誘電膜3yは、接合層M1の側面と接していてもよい。第1誘電膜3yは、電極25の側面と接していてもよく、絶縁層27と接していてもよい。第1誘電膜3yは、基体5の側面5cと接していてもよい。第1光反射膜3rおよび第1誘電膜3yが繋がり、第1絶縁膜3を構成してもよい。

【0061】

50

半導体レーザ素子70は、(i) 一对の共振器端面2a・2bの他方(2b)に接する第2光反射膜4rと、(ii) 第2光反射膜4rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38Sに接する第2誘電膜4yと、を備えてもよい。第2光反射膜4rおよび第2誘電膜4yが繋がり、第2絶縁膜4を構成してもよい。共振器端面2bが光出射側である場合、第1光反射膜3rは第2光反射膜4rよりも光反射率が大きくてもよく、第1誘電膜3yは第2誘電膜4yよりも厚くてもよい。第1誘電膜3yの面積が、第2誘電膜4yの面積よりも大きくてもよい。

【0062】

第1光反射膜3rは光反射側の共振器端面2aを覆っていてもよい。共振器端面2a・2bが窒化物半導体層38のm面({1-100}面)であってもよい。半導体レーザ素子70が、第1光反射膜3rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う別の側面38C(側面38Sと対となる側面)に接する第3誘電膜3zを備えてもよい。第3誘電膜3zは、第1光反射膜3rと繋がっていてもよい。第3誘電膜3zは、電極24(例えば、カソード)と接合する接合層M2の側面と接していてもよい。第3誘電膜3zは、電極24の側面と接していてもよい。第3誘電膜3zは、基体5の側面5cと接していてもよい。

【0063】

図19は、半導体レーザ素子の製造方法の一例を示すフローチャートである。図19では、光共振器39を含む窒化物半導体層38および電極24・25を備える発光体60を準備する工程S10と、発光体60を基体5の上方にマウントする工程S20と、マウントされた発光体60に対して、光共振器39の一对の共振器端面2a・2bの一方(2a)に接する第1光反射膜3rと、第1光反射膜3rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38Sに接する第1誘電膜3yとを形成する工程S30とを行う。工程S30には、スパッタリング法、電子ビーム蒸着法等を適用することができるが、共振器端面2aに第1光反射膜3rの材料(誘電体材料)を供給する過程においてその材料が側面38Sに回り込むことで第1誘電膜3yが形成されてもよい。同様に、図17・図18において、光出射側の共振器端面2bに第2光反射膜4rの材料を供給する過程においてその材料が側面38Sに回り込むことで第2誘電膜4yが形成されてもよい。第1誘電膜3yおよび第2誘電膜4yが接して(重畳して)いてもよい。第1光反射膜3rおよび第1誘電膜3yを形成した後に第2光反射膜4rおよび第2誘電膜4yを形成してもよいし、第2光反射膜4rおよび第2誘電膜4yを形成した後に第1光反射膜3rおよび第1誘電膜3yを形成してもよい。

【0064】

図20は、半導体レーザ素子の製造装置の一例を示すフローチャートである。半導体レーザ素子の製造装置90は、光共振器39を含む窒化物半導体層38および電極24・25を有する発光体60を準備する装置A1と、発光体60を基体5の上方にマウントする装置A2と、光共振器39の一对の共振器端面2a・2bの一方(2a)に接する第1光反射膜3rと、第1光反射膜3rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38Sに接する第1誘電膜3yとを形成する装置A3と、装置A1・A2・A3を制御する制御装置A4とを備える。

【0065】

図21は、半導体レーザ素子の別例の断面図である。図22は、半導体レーザ素子の一例の側面図である。図21および図22に示すように、半導体レーザ素子70は、基体5と、基体5の上方に位置し、光共振器39を含む窒化物半導体層38と、光共振器39の一对の共振器端面2a・2bの一方(2a)に接する第1光反射膜3rと、第1光反射膜3rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38Sに接する第1誘電膜3yとを備える。第1誘電膜3yは、n型半導体層21、活性層22、およびp型半導体層23の少なくとも1つの側面と接していてもよい。第1誘電膜3yを形成することで、側面短絡が生じるおそれが低減する。また、窒化物半導体層38の側面劣化が抑えられる。共振器端面2bが光出射側の端面であってもよい。

【0066】

半導体レーザ素子70は、基体5上に位置する接合層M3と、接合層M3と接合する電極24（例えば、カソード）とを含む。接合層M3が、Au、Sn等のはんだ材料を含むはんだ層であってもよい。第1誘電膜3yは、接合層M3の側面と接していてもよい。第1誘電膜3yは、電極24の側面と接していてもよい。第1誘電膜3yは、基体5の側面5cと接していてもよい。第1光反射膜3rおよび第1誘電膜3yが繋がり、第1絶縁膜3を構成してもよい。

【0067】

半導体レーザ素子70は、一对の共振器端面2a・2bの他方（2b）に接する第2光反射膜4rと、第2光反射膜4rと同材料で構成され、窒化物半導体層38の共振器長方向に沿う側面38sに接する第2誘電膜4yとを備えてもよい。第2光反射膜4rおよび第2誘電膜4yが繋がり、第2絶縁膜4を構成してもよい。共振器端面2bが光出射側である場合、第1光反射膜3rは第2光反射膜4rよりも光反射率が大きくてもよく、第1誘電膜3yは第2誘電膜4yよりも厚くてもよい。第1誘電膜3yの面積が、第2誘電膜4yの面積よりも大きくてもよい。

【0068】

第1光反射膜3rは光出射側の共振器端面2aを覆っていてもよい。半導体レーザ素子70が、窒化物半導体層38に対して第1誘電膜3yの反対側に位置する第4誘電膜3fを備え、第4誘電膜3fが第1光反射膜3rと同材料で構成されていてもよい。第4誘電膜3fは、第1光反射膜3rと繋がっていてもよい。電極25（例えば、アノード）と配線電極52とが電氣的に接続し、第4誘電膜3fが配線電極52を覆っていてもよい。第4誘電膜3fは、基体5の側面5cと接していてもよい。

【0069】

図23は、半導体レーザ素子の一例の斜視図である。図23に示すように、半導体レーザ素子70においては、基体5の上方に、それぞれが光共振器を含む複数の発光体60が、共振器長方向（D1方向）と直交する方向（D2方向）に並べられていてもよい。基体5の上方に複数の発光体60を、例えば転写法を用いてマウントした後に誘電材のコートを行うことで図23の半導体レーザ素子70を得ることができる。

【0070】

図24は、半導体レーザ素子の一例の斜視図である。図23の半導体レーザ素子70を、図24のように個片化してもよい。図25は、図24の半導体レーザ素子の側面図である。図24および図25に示す半導体レーザ素子70では、基体5は、発光体60がマウントされる側の面（上面）5jのほかに複数の面（5f等）を有し、これら複数の面に、以下のような面が含まれていてもよい。例えば、上記複数の面に、（i）表面に第1光反射膜3rと同材料の誘電材DZが配されている、法線方向がD1方向と平行な面5fと、（ii）表面に誘電材DZが配されていない、法線方向がD1方向と直交する面5cと、が含まれてもよい。面5fに設けられる誘電材DZは保護膜として機能しうる。一方、面5c（側面）に誘電材DZが形成されないことで放熱性を担保することができる。面5fと向かい合う面5gに誘電材DZが配される構成でもよい。共振器端面2b（例えば、レーザ出射面）側に位置する面5gの誘電材DZが、共振器端面2a側に位置する面5fの誘電材DZよりも薄くてもよい。面5cと向かい合う面5s（側面）に誘電材DZが配されない構成でもよい。基体5に、Si基板よりも熱伝導性が高いSiC（炭化シリコン）基板が含まれていてもよい。

【0071】

基体5の上部に、切り欠き部CA・CBがD1方向に向かい合うように設けられていてもよい。例えば直方体型の切り欠き部CA内に形成される、面5h（法線がD1方向に平行）、面5i（法線がD2方向に平行）、および面5k（法線がD3方向に平行）の少なくとも1つの表面に第1光反射膜3rと同材料の誘電材DZが配されていてもよい。特に、共振器端面2aに平行な面5hの表面に誘電材DZが配されていてもよい。共振器端面2b（光出射側）が切り欠き部CB上にはみ出すように発光体60がマウントされていても

10

20

30

40

50

よい。

【0072】

上面5jに第1光反射膜3rと同材料の誘電材DZが配されていてもよい。発光体60が、窒化物半導体層38と接する電極25を備えており、上面5jに、接合層M1を介して電極25と電氣的に接続する導電パッド5Pが配され、導電パッド5P上に第1光反射膜3rと同材料の誘電材DZが配されていてもよい。

【0073】

以上、本開示の実施形態について詳細に説明したが、本開示は上述の実施の形態に限定されるものではなく、本開示の要旨を逸脱しない範囲内において種々の変更、改良等が可能である。

【符号の説明】

【0074】

1, 1A 発光素子

2 積層体

2a 第1端面

2b 第2端面

2c 側面

2d 第1主面

2d1 非電極領域

2e 第2主面

21 n型半導体層

21a 一方主面

22 活性層

23 p型半導体層

23a 一方主面

24 第1電極（n型電極、カソード）

25 第2電極（p型電極、アノード）

26 リッジ導波路

27 絶縁層

3 第1絶縁膜

3a, 3b 端部

3r 第1光反射膜

3y 第1誘電膜

4 第2絶縁膜

4r 第2光反射膜

4y 第2誘電膜

5 支持基体（基体）

5a 一方主面

5b 他方主面

5c 側面

51 第1接合層

52 配線電極

53 絶縁層

54 第3接合層

55 第4接合層

10 下地基板

10a 一方主面

11 マスク

11a 帯状部

12 半導体素子層

10

20

30

40

50

- 1 2 1 n 型半導体層
- 1 2 1 a 一方主面（上面）
- 1 2 2 活性層
- 1 2 3 p 型半導体層
- 1 2 3 a 一方主面（上面）
- 1 2 4 リッジ導波路
- 1 2 5 絶縁層
- 1 2 6 p 型電極
- 1 2 7 n 型電極
- 2 0 発光素子前駆体
- 2 0 a 第 1 端面
- 2 0 b 第 2 端面
- 2 0 c 側面
- 2 0 d 接続部
- 3 0 支持基板
- 3 0 a 一方主面（下面）
- M 1 ~ M 3 接合層

10

【図面】

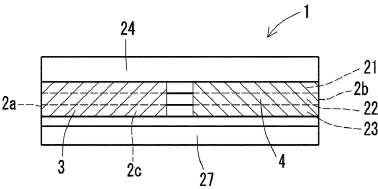
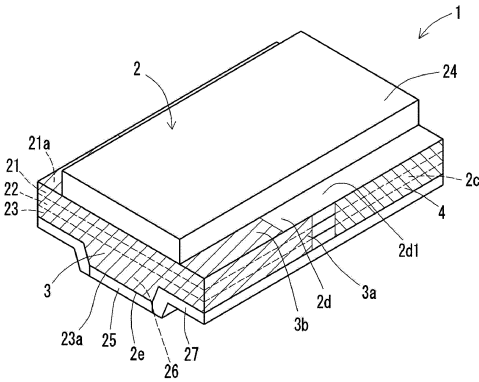
【図 1】

【図 2】

図 1

図 2

20

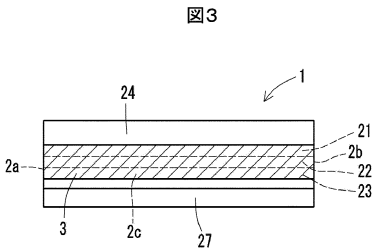


30

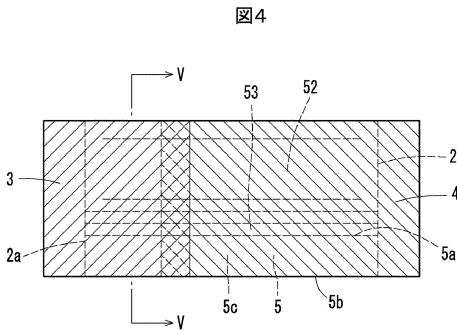
40

50

【図 3】

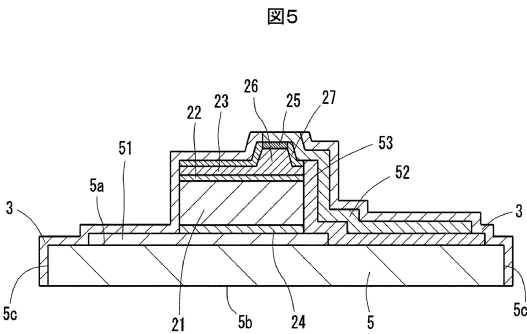


【図 4】

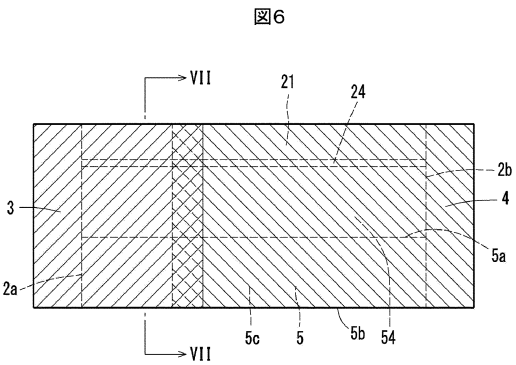


10

【図 5】

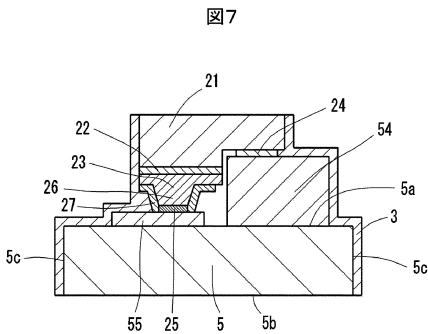


【図 6】

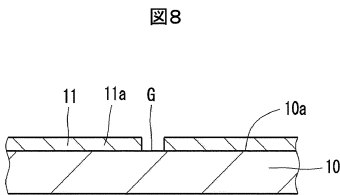


20

【図 7】



【図 8】

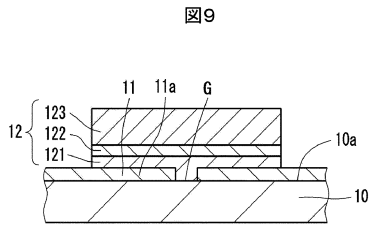


30

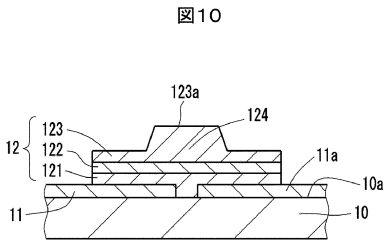
40

50

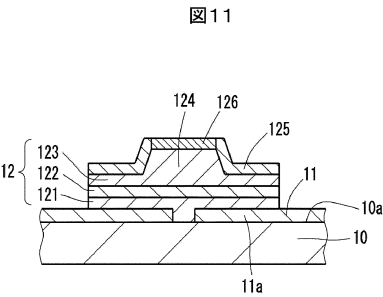
【図 9】



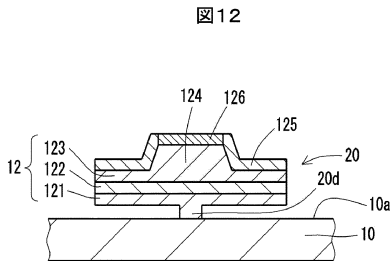
【図 10】



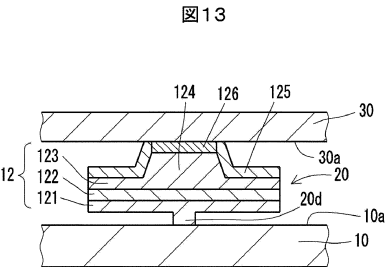
【図 11】



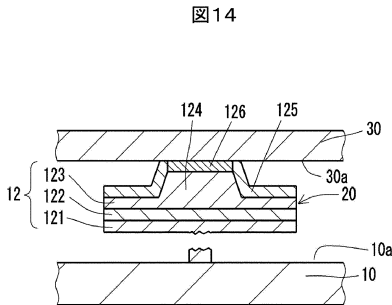
【図 12】



【図 13】



【図 14】



10

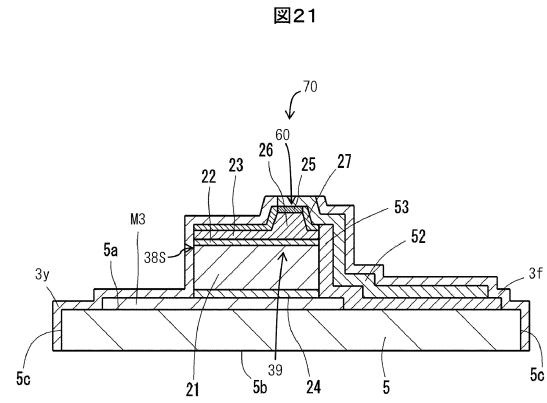
20

30

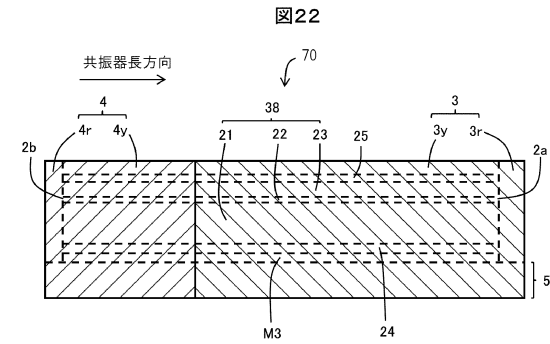
40

50

【図 2 1】

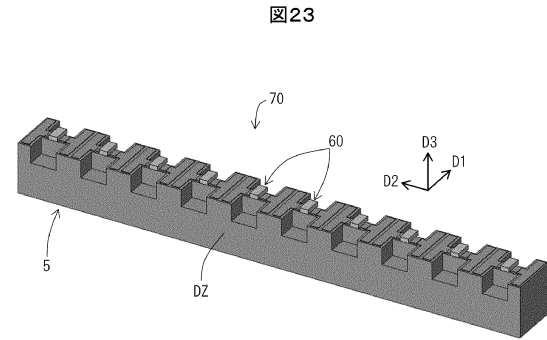


【図 2 2】

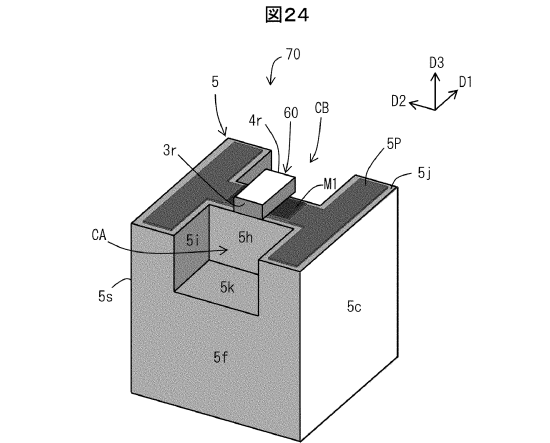


10

【図 2 3】

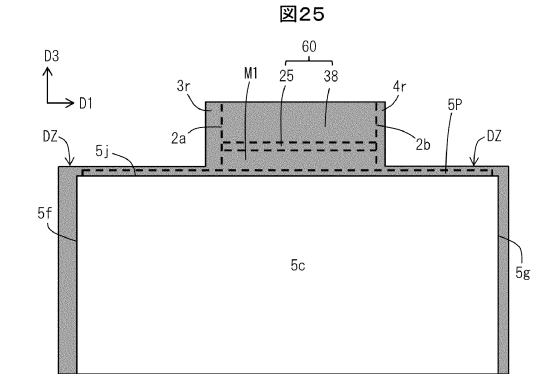


【図 2 4】



20

【図 2 5】



30

40

50

フロントページの続き

- (56)参考文献 特開 2020-123605 (JP, A)
特開 2019-201186 (JP, A)
特開 2009-277684 (JP, A)
特開 2013-042107 (JP, A)
特開 2010-258363 (JP, A)
特開 2009-164459 (JP, A)
特開 2008-227002 (JP, A)
特開 2009-099958 (JP, A)
国際公開第 2012/150647 (WO, A1)
特開 2012-142339 (JP, A)
特開 2011-035315 (JP, A)
特開 2018-098262 (JP, A)
米国特許出願公開第 2013/0230068 (US, A1)
- (58)調査した分野 (Int.Cl., DB名)
H01S 5/00 - 5/50
H01L 33/00 - 33/64