



(12) 发明专利

(10) 授权公告号 CN 108039351 B

(45) 授权公告日 2021.01.26

(21) 申请号 201711266313.1

(22) 申请日 2017.12.04

(65) 同一申请的已公布的文献号
申请公布号 CN 108039351 A

(43) 申请公布日 2018.05.15

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72) 发明人 顾鹏飞

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

H01L 27/12 (2006.01)

H01L 21/77 (2017.01)

(56) 对比文件

US 2016240598 A1, 2016.08.18

CN 102315278 A, 2012.01.11

CN 105280679 A, 2016.01.27

审查员 刘恋恋

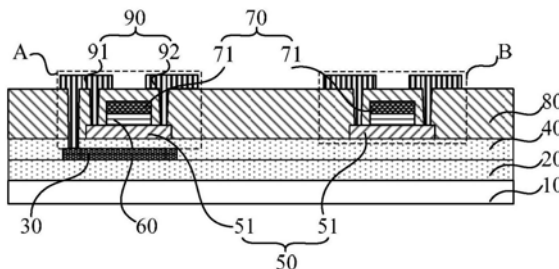
权利要求书2页 说明书8页 附图5页

(54) 发明名称

一种阵列基板及其制备方法、显示装置

(57) 摘要

本发明实施例提供一种阵列基板及其制备方法、显示装置,涉及显示技术领域,能够解决现有的阵列基板中多个薄膜晶体管由于应用需求不同所需要的含氧环境不同,难以同时平衡多个薄膜晶体管的工作的稳定性问题。包括衬底基板,还包括依次设置在衬底基板上的第一缓冲层、氧阻隔图案和第二缓冲层,以及设置在第二缓冲层上的第一薄膜晶体管和第二薄膜晶体管,第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。其中,第一缓冲层的含氧量高于第二缓冲层的含氧量。



1. 一种阵列基板,包括衬底基板,其特征在于:还包括依次设置在所述衬底基板上的第一缓冲层、氧阻隔图案和第二缓冲层,以及设置在所述第二缓冲层上的第一薄膜晶体管和第二薄膜晶体管,所述第一薄膜晶体管的沟道区在所述衬底基板上的正投影位于所述氧阻隔图案在所述衬底基板上的正投影的边界范围以内,所述第二薄膜晶体管的有源层未被所述氧阻隔图案遮挡;

其中,所述第一缓冲层的含氧量高于所述第二缓冲层的含氧量;所述氧阻隔图案用于阻挡所述第一缓冲层中的氧原子向所述第一薄膜晶体管的有源层中的扩散,所述第一缓冲层中的氧原子能够扩散至所述第二薄膜晶体管的有源层。

2. 根据权利要求1所述的阵列基板,其特征在于,在所述第二缓冲层上依次设置有氧化物半导体层、栅绝缘层、栅金属层、层间介电层和源漏金属层,其中,所述氧化物半导体层包含有源层图案,所述栅金属层包含栅极图案,所述源漏金属层包括源极图案和漏极图案,且所述源极图案和所述漏极图案分别与所述有源层图案电连接,以形成所述第一薄膜晶体管和所述第二薄膜晶体管。

3. 根据权利要求2所述的阵列基板,其特征在于,所述第一薄膜晶体管的有源层图案在所述衬底基板上的正投影位于所述氧阻隔图案在所述衬底基板上的正投影的边界范围以内。

4. 根据权利要求2所述的阵列基板,其特征在于,所述栅绝缘层和所述栅金属层在所述衬底基板上的正投影重叠。

5. 根据权利要求1所述的阵列基板,其特征在于,所述氧阻隔图案为不透光图案,所述氧阻隔图案包括层叠设置的至少两层。

6. 根据权利要求1或2所述的阵列基板,其特征在于,所述阵列基板为OLED显示装置中的阵列基板,所述第一薄膜晶体管为驱动薄膜晶体管,所述第二薄膜晶体管为开关薄膜晶体管。

7. 根据权利要求6所述的阵列基板,其特征在于,所述驱动薄膜晶体管的源极通过过孔与所述氧阻隔图案电连接。

8. 一种显示装置,其特征在于,包括权利要求1-7任一项所述的阵列基板。

9. 一种阵列基板的制备方法,其特征在于,包括:

在衬底基板上,依次形成第一缓冲层、氧阻隔图案和第二缓冲层;

在形成有所述第二缓冲层的衬底基板上,制作第一薄膜晶体管和第二薄膜晶体管;所述第一薄膜晶体管的沟道区在所述衬底基板上的正投影位于所述氧阻隔图案在所述衬底基板上的正投影的边界范围以内,所述第二薄膜晶体管的有源层未被所述氧阻隔图案遮挡;

其中,所述第一缓冲层的含氧量高于所述第二缓冲层的含氧量;所述氧阻隔图案用于阻挡所述第一缓冲层中的氧原子向所述第一薄膜晶体管的有源层中的扩散;所述第一缓冲层中的氧原子能够扩散至所述第二薄膜晶体管的有源层。

10. 根据权利要求9所述的阵列基板的制备方法,其特征在于,所述制备方法还包括:对所述阵列基板进行退火或加温工艺。

11. 根据权利要求9所述的阵列基板的制备方法,其特征在于,在形成有所述第二缓冲层的衬底基板上,制作第一薄膜晶体管和第二薄膜晶体管包括:

在所述第二缓冲层上形成氧化物半导体层,所述氧化物半导体层包含有源层图案;

在所述氧化物半导体层上依次形成绝缘薄膜和金属薄膜,并对所述绝缘薄膜和金属薄膜构图形成形状大小相同的栅绝缘层和栅金属层,其中对所述绝缘薄膜和金属薄膜构图的过程包含一次掩膜曝光工艺;

形成层间介电层,所述层间介电层上具有位于所述有源层图案上方的过孔;

形成源漏金属层,源漏金属层包含源极图案和漏极图案,所述源极图案和所述漏极图案分别通过所述过孔与所述有源层图案电连接,以得到所述第一薄膜晶体管和所述第二薄膜晶体管。

12. 根据权利要求11所述的阵列基板的制备方法,其特征在于,所述制备方法还包括:

在所述第二缓冲层上形成氧化物半导体层之后,进行退火或加温工艺;

和/或,所述形成栅绝缘层和栅金属层之后,进行退火或加温工艺;

和/或,所述得到所述第一薄膜晶体管和所述第二薄膜晶体管之后,进行退火或加温工艺。

一种阵列基板及其制备方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板及其制备方法、显示装置。

背景技术

[0002] 顶栅结构型氧化物薄膜晶体管与常规的背沟道刻蚀型(BCE)和刻蚀阻挡型(ESL)薄膜晶体管相比具体如下优点:显著降低了寄生电容,更有利于实现了良好的驱动效果;能够减小制作尺寸,更有利于实现高分辨率的显示需求;可以减薄栅极绝缘层的厚度,有利于进一步减薄整体的制作厚度;可以实现更稳定的薄膜晶体管电学特性,从而提高显示面板的信赖性。

[0003] 对于实现不同功能的驱动薄膜晶体管(Driving TFT)和开关薄膜晶体管(Switch TFT)而言,由于二者在显示面板中的应用需求不同,因此二者对外界环境的要求也不相同。驱动薄膜晶体管需要与其接触的膜层中氧含量较低,以便获得较好的正偏压温度稳定性(positive-bias temperature stress,简称PBTS),保证稳定的显示效果。但是,开关薄膜晶体管处于氧含量较低的环境中其负偏压光照温度稳定性(negative bias illumination temperature stress,简称NBITS)较差,容易产生严重的负偏导致开关薄膜晶体管关断异常。而若提高环境氧含量,能够使开关薄膜晶体管达到较好的光照稳定性,又容易导致驱动薄膜晶体管的PBTS劣化。因此,对于薄膜晶体管接触的膜层中氧含量的调整难以同时顾及驱动薄膜晶体管和开关薄膜晶体管的需求差异。

发明内容

[0004] 本发明实施例提供一种阵列基板及其制备方法、显示装置,能够解决现有的阵列基板中多个薄膜晶体管由于应用需求不同所需要的含氧环境不同,难以同时平衡多个薄膜晶体管的工作的稳定性的问题。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 本发明实施例的一方面,提供一种阵列基板,包括衬底基板,还包括依次设置在衬底基板上的第一缓冲层、氧阻隔图案和第二缓冲层,以及设置在第二缓冲层上的第一薄膜晶体管和第二薄膜晶体管,第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。其中,第一缓冲层的含氧量高于第二缓冲层的含氧量。

[0007] 优选的,在第二缓冲层上依次设置有氧化物半导体层、栅绝缘层、栅金属层、层间介电层和源漏金属层,其中,氧化物半导体层包含有源层图案,栅金属层包含栅极图案,源漏金属层包括源极图案和漏极图案,且源极图案和漏极图案分别与有源层图案电连接,以形成第一薄膜晶体管和第二薄膜晶体管。

[0008] 优选的,第一薄膜晶体管的有源层图案在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。

[0009] 优选的,栅绝缘层和栅金属层在衬底基板上的正投影重叠。

- [0010] 进一步的,氧阻隔图案为不透光图案,氧阻隔图案包括层叠设置的至少两层。
- [0011] 进一步的,阵列基板为OLED显示装置中的阵列基板,第一薄膜晶体管为驱动薄膜晶体管,第二薄膜晶体管为开关薄膜晶体管。
- [0012] 优选的,驱动薄膜晶体管的源极通过过孔与氧阻隔图案电连接。
- [0013] 本发明实施例的另一方面,提供一种显示装置,包括上述任一项的阵列基板。
- [0014] 本发明实施例的再一方面,提供一种阵列基板的制备方法,包括:在衬底基板上,依次形成第一缓冲层、氧阻隔图案和第二缓冲层,第一缓冲层的含氧量高于第二缓冲层的含氧量。在形成有第二缓冲层的衬底基板上,制作第一薄膜晶体管和第二薄膜晶体管;其中,第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。
- [0015] 进一步的,制备方法还包括:对阵列基板进行退火或加温工艺。
- [0016] 优选的,在形成有第二缓冲层的衬底基板上,制作第一薄膜晶体管和第二薄膜晶体管包括:在第二缓冲层上形成氧化物半导体层,氧化物半导体层包含有源层图案。在氧化物半导体层上依次形成绝缘薄膜和金属薄膜,并对绝缘薄膜和金属薄膜构图形成形状大小相同的栅绝缘层和栅金属层,其中对绝缘薄膜和金属薄膜构图的过程包含一次掩膜曝光工艺。形成层间介电层,层间介电层上具有位于有源层图案上方的过孔。形成源漏金属层,源漏金属层包含源极图案和漏极图案,源极图案和漏极图案分别通过过孔与有源层图案电连接,以得到第一薄膜晶体管和第二薄膜晶体管。
- [0017] 优选的,制备方法还包括:在第二缓冲层上形成氧化物半导体层之后,进行退火或加温工艺;和/或,形成栅绝缘层和栅金属层之后,进行退火或加温工艺;和/或,得到第一薄膜晶体管和第二薄膜晶体管之后,进行退火或加温工艺。
- [0018] 本发明实施例提供一种阵列基板及其制备方法、显示装置,包括衬底基板,还包括依次设置在衬底基板上的第一缓冲层、氧阻隔图案和第二缓冲层,以及设置在第二缓冲层上的第一薄膜晶体管和第二薄膜晶体管,第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。其中,第一缓冲层的含氧量高于第二缓冲层的含氧量。在第一缓冲层与第二缓冲层之间设置氧阻隔图案,在第二缓冲层上设置第一薄膜晶体管和第二薄膜晶体管,且第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内,能够使得当第一缓冲层的含氧量高于第二缓冲层的含氧量的情况下,第一缓冲层中较多的氧原子能够通过第二缓冲层扩散至第二薄膜晶体管的器件内部,提高第二薄膜晶体管的负偏压光照温度稳定性,同时由于氧阻隔图案对第一薄膜晶体管的阻挡作用,使得第一薄膜晶体管的器件内部仅能够获得第二缓冲层中较少的氧原子,从而保证第一薄膜晶体管正偏压温度稳定性,以达到使不同的薄膜晶体管上根据需要能够各自获得不同的氧含量的作用,提高薄膜晶体管器件的应用特性。

附图说明

- [0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以

根据这些附图获得其他的附图。

[0020] 图1为本发明实施例提供的一种阵列基板的结构示意图之一；

[0021] 图2为本发明实施例提供的一种阵列基板的结构示意图之二；

[0022] 图3为本发明实施例提供的一种阵列基板的结构示意图之三；

[0023] 图4为本发明实施例提供的一种阵列基板的像素电路结构示意图；

[0024] 图5为本发明实施例提供的一种阵列基板的制备方法的流程图之一；

[0025] 图6为本发明实施例提供的一种阵列基板的制备方法的流程图之二；

[0026] 图7为本发明实施例提供的一种阵列基板的制备方法的流程图之三；

[0027] 图8为本发明实施例提供的一种阵列基板的结构示意图之四；

[0028] 图9为本发明实施例提供的一种阵列基板的结构示意图之五；

[0029] 图10为本发明实施例提供的一种阵列基板的结构示意图之六；

[0030] 图11为本发明实施例提供的一种阵列基板的制备方法的流程图之四；

[0031] 图12为本发明实施例提供的一种阵列基板的制备方法的流程图之五；

[0032] 图13为本发明实施例提供的一种阵列基板的制备方法的流程图之六。

[0033] 附图标记：

[0034] 10-衬底基板；20-第一缓冲层；30-氧阻隔图案；40-第二缓冲层；50-氧化物半导体层；51-有源层图案；60-栅绝缘层；70-栅金属层；71-栅极图案；80-层间介电层；90-源漏金属层；91-源极图案；92-漏极图案；A-第一薄膜晶体管；B-第二薄膜晶体管。

具体实施方式

[0035] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0036] 本发明实施例提供一种阵列基板，如图1所示，包括衬底基板10，还包括依次设置在衬底基板10上的第一缓冲层20、氧阻隔图案30和第二缓冲层40，以及设置在第二缓冲层40上的第一薄膜晶体管A和第二薄膜晶体管B，第一薄膜晶体管A的沟道区在衬底基板10上的正投影位于氧阻隔图案30在衬底基板10上的正投影的边界范围以内。其中，第一缓冲层20的含氧量高于第二缓冲层40的含氧量。

[0037] 需要说明的是，第一，第一缓冲层20的含氧量高于第二缓冲层40的含氧量，第一缓冲层20中的氧原子会逐步向第二缓冲层40上扩散，并进一步向设置在第二缓冲层40上的薄膜晶体管的有源层中扩散，由于第一薄膜晶体管A的对应下方设置有氧阻隔图案30，氧阻隔图案30能够阻挡氧原子向第一薄膜晶体管A的有源层中的扩散，而第二薄膜晶体管B的有源层处没有遮挡，因此，第一缓冲层20上含量较高的氧原子能够进一步扩散至第二薄膜晶体管B的有源层中。

[0038] 第二，在显示面板中，通常会在阵列基板上根据需要设置多个可能用于实现不同功能的晶体管，多个晶体管由于在阵列基板上的设置位置，以及实现功能的不同，其要实现较好的使用效果所需的含氧量环境也可能不相同。以下以阵列基板上的驱动薄膜晶体管和开关薄膜晶体管为例进行说明。如图1所示，驱动薄膜晶体管需要与其接触的膜层中氧含量

较低,以便获得较好的正偏压温度稳定性,而开关薄膜晶体管需要环境氧含量较高,以达到较好的光照稳定性。这样一来,驱动薄膜晶体管和开关薄膜晶体管所需的氧含量环境不相同。因此,如图1所示,示例的,以第一薄膜晶体管A为驱动薄膜晶体管,第二薄膜晶体管B为开关薄膜晶体管为例,在第一薄膜晶体管A的投影下方设置氧阻隔图案30,且第一薄膜晶体管A的沟道区在衬底基板10上的正投影位于氧阻隔图案30在衬底基板10上的正投影的边界范围以内,即氧阻隔图案30的正投影将第一薄膜晶体管A的沟道区完全遮挡。在对应第一薄膜晶体管A的位置处,在第一缓冲层20上的含量较高的氧原子就不能够扩散至第二缓冲层40并进一步扩散至第一薄膜晶体管A内,从而在使得第二薄膜晶体管B获得较多的氧原子扩散的同时,还能够使得第一薄膜晶体管A处于氧含量较低的环境中。

[0039] 第三,本发明实施例中的阵列基板,衬底基板10可以为玻璃基板,制得的阵列基板为不可弯折的固定形态。或者,衬底基板10也可以是柔性基板,与之匹配的,本发明实施例的阵列基板即可制作为可弯折的柔性基板。

[0040] 上述仅为通过举例进行说明,本发明实施例不限于第一薄膜晶体管A为驱动薄膜晶体管,第二薄膜晶体管B为开关薄膜晶体管的情形,同样能够适用于阵列基板上其他的薄膜晶体管,对于需要接触环境的含氧量较低才能够保证较佳的电学特性或使用功能的薄膜晶体管,在其投影下方对应设置氧阻隔图案30以对氧原子的扩散进行阻挡即可。

[0041] 本发明实施例提供一种阵列基板及其制备方法、显示装置,包括衬底基板,还包括依次设置在衬底基板上的第一缓冲层、氧阻隔图案和第二缓冲层,以及设置在第二缓冲层上的第一薄膜晶体管和第二薄膜晶体管,第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内。其中,第一缓冲层的含氧量高于第二缓冲层的含氧量。在第一缓冲层与第二缓冲层之间设置氧阻隔图案,在第二缓冲层上设置第一薄膜晶体管和第二薄膜晶体管,且第一薄膜晶体管的沟道区在衬底基板上的正投影位于氧阻隔图案在衬底基板上的正投影的边界范围以内,能够使得当第一缓冲层的含氧量高于第二缓冲层的含氧量的情况下,第一缓冲层中较多的氧原子能够通过第二缓冲层扩散至第二薄膜晶体管的器件内部,提高第二薄膜晶体管的负偏压光照温度稳定性,同时由于氧阻隔图案对第一薄膜晶体管的阻挡作用,使得第一薄膜晶体管的器件内部仅能够获得第二缓冲层中较少的氧原子,从而保证第一薄膜晶体管正偏压温度稳定性,以达到使不同的薄膜晶体管上根据需要能够各自获得不同的氧含量的作用,提高薄膜晶体管器件的应用特性。

[0042] 优选的,如图2所示,在第二缓冲层40上依次设置有氧化物半导体层50、栅绝缘层60、栅金属层70、层间介电层80和源漏金属层90,其中,氧化物半导体层50包含有源层图案51,栅金属层70包含栅极图案71,源漏金属层90包括源极图案91和漏极图案92,且源极图案91和漏极图案92分别与有源层图案51电连接,以形成第一薄膜晶体管A和第二薄膜晶体管B。

[0043] 需要说明的是,第一,本领域技术人员应当知晓,薄膜晶体管根据其栅极与栅绝缘层之间的相对位置关系,可划分为顶栅型薄膜晶体管和底栅型薄膜晶体管两种类型。如图1所示,栅极位于栅绝缘层之下的结构为底栅型结构的薄膜晶体管,如图2所示,栅极位于栅绝缘层之上的结构为顶栅型结构的薄膜晶体管,其中,顶栅型结构的薄膜晶体管中,源极和漏极可以如图2中所示的,设置在顶层并通过过孔与有源层图案之间相连接,也可以设置在

底层直接与有源层图案之间相连接,或者还可以为其他的连接方式。本发明实施例中对于第一薄膜晶体管A和第二薄膜晶体管B为顶栅结构薄膜晶体管或者为底栅结构薄膜晶体管不做具体限定。

[0044] 由于顶栅结构型氧化物薄膜晶体管具有能够降低寄生电容、利于实现高分辨率的显示需求、能够减薄栅极绝缘层的厚度且能够实现较为稳定的薄膜晶体管电学特性等优点,在现有技术中,大多使用顶栅结构的薄膜晶体管,因此,如图2所示,以下以第一薄膜晶体管A和第二薄膜晶体管B均为顶栅结构的薄膜晶体管为例进行详细的说明。

[0045] 如图2所示,第一薄膜晶体管A和第二薄膜晶体管B均包含依次设置在第二缓冲层40上的有源层图案51、栅绝缘层60、栅极图案71、层间介电层80,以及包括同层设置的源极图案91和漏极图案92的源漏金属层90,其中,源极图案91和漏极图案92分别通过过孔与有源层图案51电连接。同样的,以第一薄膜晶体管A为驱动薄膜晶体管,第二薄膜晶体管B为开关薄膜晶体管为例进行说明。

[0046] 第二,在AMOLED的构架中,可使用非晶硅、多晶硅、氧化物半导体或有机薄膜晶体管驱动,现有技术中,氧化物半导体薄膜晶体管工作稳定、显示效果好,较常用于阵列基板中,本发明实施例中的薄膜晶体管均以氧化物半导体薄膜晶体管为例进行说明。氧化物半导体薄膜晶体管指的是采用氧化物半导体材料来形成有源层的薄膜晶体管,该半导体有源层采用的氧化物半导体材料可以包括例如:氧化锌(ZnO)、氧化镉(CdO)、三氧化二铝(Al₂O₃)或者铟镓锌氧化物(IGZO)中的一种或多种。对于氧化物半导体薄膜晶体管来说,有源层图案51所接触的环境含氧量的大小,对氧化物半导体薄膜晶体管的电学特性具有一定程度的影响。

[0047] 此外,本发明实施例中的所有薄膜晶体管可以均为N型晶体管,也可以均为P型晶体管。本发明对此不作限制,但都应当属于本发明的保护范围。

[0048] 优选的,如图2所示,第一薄膜晶体管A的有源层图案51在衬底基板10上的正投影位于氧阻隔图案30在衬底基板10上的正投影的边界范围以内。

[0049] 这样一来,如图2所示,即氧阻隔图案30至少完全将位于其正投影上方的第一薄膜晶体管A的有源层图案51完全遮挡,从而避免第一缓冲层20内的含量较高的氧原子扩散至第一薄膜晶体管A,影响第一薄膜晶体管A的低氧环境。而对于需要较高氧含量环境的第二薄膜晶体管B,氧含量较高的第一缓冲层20上的氧原子能够向第二缓冲层40上扩散,并进一步扩散至第二薄膜晶体管B。

[0050] 优选的,如图2所示,栅绝缘层60和栅金属层70在衬底基板10上的正投影重叠。

[0051] 如图2所示,在制作栅绝缘层60和栅金属层70的工艺过程中,以湿法刻蚀工艺过程为例,首先依次整层铺设栅绝缘层60和栅金属层70,然后通过掩膜版上制作的特定的图案,依次分别在掩膜版的遮挡下对栅金属层70和栅绝缘层60进行掩膜、曝光、刻蚀等工艺,最终形成栅极图案71以及栅绝缘层60的图案。栅绝缘层60和栅金属层70在衬底基板10上的正投影重叠,即使得栅极图案71与栅绝缘层60的图案相同,这样一来可以节省一张掩膜版,通过同一掩膜版遮挡对栅金属层70和栅绝缘层60进行掩膜并进行后续的曝光、刻蚀等工艺即可。

[0052] 进一步的,如图3所示,氧阻隔图案30为不透光图案,氧阻隔图案30包括层叠设置的至少两层。

[0053] 氧阻隔图案30为不透光图案,这样一来,氧阻隔图案30在阻挡氧原子扩散的同时,还能够阻挡由衬底基板10一侧透过并入射的光线对薄膜晶体管的影响。示例的,OLED显示器件为自发光显示器件,通过设置在阵列基板上的由阴极、阳极以及夹在阴极和阳极之间的有机薄膜层组成的发光层在外加电场的激发下发光。由于衬底基板10通常为可透光材质,由衬底基板10一侧透过并入射的光线直接照射在薄膜晶体管的氧化物半导体层,可能会影响到薄膜晶体管的工作性能,尤其是对于OLED显示器件上的驱动薄膜晶体管,需要较高的精确性和稳定性,入射光线的影响可能会进一步导致显示异常,因此,氧阻隔图案30设置为不透光图案,阻挡由衬底基板10一侧透过并入射的光线,避免其对驱动薄膜晶体管(如图3中所示的第一薄膜晶体管A)的工作稳定性造成不良影响。

[0054] 此外,本发明实施例中对于氧阻隔图案30的材质、厚度以及设置的层数不做具体限制,本领域技术人员可以根据实际需要进行相应的设置,能够达到阻隔氧原子通过氧阻隔图案30进一步扩散,以及遮挡氧阻隔图案30位置处的光线的目的即可。示例的,氧阻隔图案30可以为一层金属材料图案,例如,如图2所示,厚度为1000埃的钼(Mo)材料制作而成的氧阻隔图案30。

[0055] 由于通常在阵列基板上设置的氧阻隔图案30的膜层较薄,为了保证其遮光的效果,如图3所示,还可以将氧阻隔图案30设置至少两层。

[0056] 进一步的,阵列基板为OLED显示装置中的阵列基板,如图4所示,第一薄膜晶体管A为驱动薄膜晶体管,第二薄膜晶体管B为开关薄膜晶体管。

[0057] 如图4所示,阵列基板为OLED显示装置中的阵列基板,以像素电路中的驱动薄膜晶体管和开关薄膜晶体管为例,现有技术中,AMOLED像素电路通常采用2T1C电路,该2T1C电路包括两个TFT和一个电容,其中,因OLED为电流器件,电流不可稳定储存,而电压可以用电容暂时储存,所以需要有一个驱动薄膜晶体管(如图4中薄膜晶体管A)将储存的电压转换为电流,而薄膜晶体管A与OLED器件为串联结构,即薄膜晶体管A的电流也就是OLED工作时的电流。薄膜晶体管A的栅极电压为数据电压,来自于数据线,即图4中的DATA线,但是DATA线上有很多行的信号,所以还需要一个开关薄膜晶体管(如图4中的薄膜晶体管B),有选择性的将DATA信号接入到薄膜晶体管A的栅极,在SCAN为开启信号的时候,DATA进入薄膜晶体管A的栅极,当SCAN为关闭信号的时候,薄膜晶体管A的栅极电压与DATA无关,且此栅极电压被电容Cs保持,若无此Cs电容,薄膜晶体管A的栅极电压会很容易漂移。

[0058] 驱动薄膜晶体管需要与其接触的膜层中氧含量较低,以便使驱动薄膜晶体管获得较好的正偏压温度稳定性,保证稳定的显示效果,而开关薄膜晶体管需要与其接触的膜层中氧含量较高,以使开关薄膜晶体管达到较好的稳定性。因此,对于第一薄膜晶体管A为驱动薄膜晶体管,第二薄膜晶体管B为开关薄膜晶体管的情形,如图3所示,在第一薄膜晶体管A的正投影下方的第一缓冲层20和第二缓冲层40之间设置氧阻隔图案30,以使得在第二薄膜晶体管B能够处于氧含量较高的膜层环境的同时,通过氧阻隔图案30的遮挡,使得第一薄膜晶体管A能够出于氧含量较低的膜层环境中,从而同时满足驱动薄膜晶体管和开关薄膜晶体管实现较佳的工作性能时所需的氧含量膜层环境。

[0059] 优选的,如图3所示,驱动薄膜晶体管(第一薄膜晶体管A)的源极通过过孔与氧阻隔图案30电连接。

[0060] 为了提高驱动薄膜晶体管的电学性能,还需要将驱动薄膜晶体管(第一薄膜晶体

管A)的源极与氧阻隔图案30电连接,例如,如图3所示,通过过孔将驱动薄膜晶体管(第一薄膜晶体管A)的源极与氧阻隔图案30之间电连接。

[0061] 本发明实施例的另一方面,提供一种显示装置,包括上述任一项的阵列基板。

[0062] 本发明实施例的显示装置,可以是显示面板,也可以是包含显示面板的显示装置,如显示器、电视机、笔记本电脑、数码相框、手机、平板电脑、导航仪等任何具有显示功能的产品或者部件,作为示例,显示装置可以是OLED显示装置。

[0063] 本发明实施例的再一方面,提供一种阵列基板的制备方法,如图5所示,包括:

[0064] S101、在衬底基板10上,依次形成第一缓冲层20、氧阻隔图案30和第二缓冲层40,第一缓冲层20的含氧量高于第二缓冲层40的含氧量。

[0065] S102、在形成有第二缓冲层40的衬底基板10上,制作第一薄膜晶体管A和第二薄膜晶体管B;其中,第一薄膜晶体管A的沟道区在衬底基板10上的正投影位于氧阻隔图案30在衬底基板10上的正投影的边界范围以内。

[0066] 如图2所示,首先在衬底基板10上依次形成第一缓冲层20、氧阻隔图案30和第二缓冲层40,然后在形成有第二缓冲层40的衬底基板10上,制作第一薄膜晶体管A和第二薄膜晶体管B,其中,将氧阻隔图案30设置在对应第一薄膜晶体管A的位置处,且氧阻隔图案30的正投影大于或等于第一薄膜晶体管A的沟道区的正投影,这样一来,氧阻隔图案30能够完全将第一薄膜晶体管A进行遮挡。当第一缓冲层20的含氧量高于第二缓冲层40的含氧量时,第一缓冲层20中含量较多的氧原子会逐渐向含氧量较低的第二缓冲层40中扩散,而在对应于第一薄膜晶体管A的位置处,由于有氧阻隔图案30的遮挡,第一薄膜晶体管A仍然能够处于含氧量较低的膜层环境中,从而实现了根据需要对第一薄膜晶体管A和第二薄膜晶体管B设置不同的含氧量膜层环境,以使得第一薄膜晶体管A和第二薄膜晶体管B均获得较好的电学特性。

[0067] 其中,本发明实施例中对于第一缓冲层20和第二缓冲层40中的含氧量比例不做具体限定,本领域技术人员可以根据需要在合理范围内进行设计和制作。

[0068] 进一步的,如图6所示,制备方法还包括:

[0069] S201、对阵列基板进行退火或加温工艺。

[0070] 为了进一步提高氧原子由含氧量较高的第一缓冲层20向含氧量较低的第二缓冲层40扩散,并进一步扩散至第二薄膜晶体管B内的扩散效率,制备方法还包括对阵列基板进行退火或加温工艺。通过对阵列基板进行退火或加温工艺,能够有效的提高氧原子的扩散速度和扩散效率,从而能够使得第二薄膜晶体管B尽快处于含氧量较高的膜层环境中。

[0071] 优选的,如图7所示,在形成有第二缓冲层40的衬底基板10上,制作第一薄膜晶体管A和第二薄膜晶体管B包括:

[0072] S1021、在第二缓冲层40上形成氧化物半导体层50,氧化物半导体层50包含有源层图案51。

[0073] S1022、在氧化物半导体层50上依次形成绝缘薄膜和金属薄膜,并对绝缘薄膜和金属薄膜构图形成形状大小相同的栅绝缘层60和栅金属层70,其中对绝缘薄膜和金属薄膜构图的过程包含一次掩膜曝光工艺。

[0074] S1023、形成层间介电层80,层间介电层80上具有位于有源层图案51上方的过孔。

[0075] S1024、形成源漏金属层90,源漏金属层90包含源极图案91和漏极图案92,源极图

案91和漏极图案92分别通过过孔与有源层图案51电连接,以得到第一薄膜晶体管A和第二薄膜晶体管B。

[0076] 首先,如图8所示,在第二缓冲层40上形成氧化物半导体层50,氧化物半导体层50包含有源层图案51。示例的,可以为在形成的氧化物半导体薄膜上通过一次构图工艺包括成膜、曝光、显影等工艺步骤以形成包含有源层图案51的氧化物半导体层50。

[0077] 然后,如图9所示,在氧化物半导体层50上依次形成绝缘薄膜和金属薄膜,对绝缘薄膜和金属薄膜构图形成形状大小相同的栅绝缘层60和栅金属层70,构图过程包含一次掩膜曝光工艺,即栅绝缘层60与栅金属层70层叠设置,这样能够节省一次掩膜曝光工艺,减少工序,提高产率。

[0078] 其次,如图10所示,在形成有上述结构的阵列基板上,形成层间介电层80,层间介电层80上具有位于有源层图案51上方的过孔。

[0079] 最后,如图2所示,再形成源漏金属层90,源漏金属层90包含源极图案91和漏极图案92,源极图案91和漏极图案92分别通过过孔与有源层图案51之间电连接,以得到制作完成的第一薄膜晶体管A和第二薄膜晶体管B。

[0080] 上述制备方法制作的薄膜晶体管均为顶栅型薄膜晶体管,在上述对阵列基板的工作原理和工作过程的说明中,已经对于其中薄膜晶体管进行了详细的说明,此处不再赘述。

[0081] 优选的,如图11所示,制备方法还包括:

[0082] S2011、在第二缓冲层40上形成氧化物半导体层50之后,进行退火或加温工艺。

[0083] 和/或,如图12所示,S2012、形成栅绝缘层60和栅金属层70之后,进行退火或加温工艺。

[0084] 和/或,如图13所示,S2013、得到第一薄膜晶体管A和第二薄膜晶体管B之后,进行退火或加温工艺。

[0085] 如图11所示,可以在第二缓冲层40上形成氧化物半导体层50之后进行退火或加温工艺,以使得第一缓冲层20上的含量较高的氧原子在退火或加温工艺过程中快速的向第二缓冲层40并进一步向氧化物半导体层50上的有源层图案51上扩散,以提高如图8中所示的预形成的第二薄膜晶体管B的氧含量。

[0086] 和/或,如图12所示,还可以在形成栅绝缘层60和栅金属层70之后进行退火或加温工艺,进一步提高氧原子的扩散速率和扩散效率。

[0087] 和/或,如图13所示,得到制备完成的第一薄膜晶体管A和第二薄膜晶体管B之后,还可以再进行退火或加温工艺。上述的退火或加温工艺可以仅进行一次,也可以第一薄膜晶体管A和第二薄膜晶体管B的三个制备阶段中均进行,以进一步提高氧原子的扩散速率和扩散效果。

[0088] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

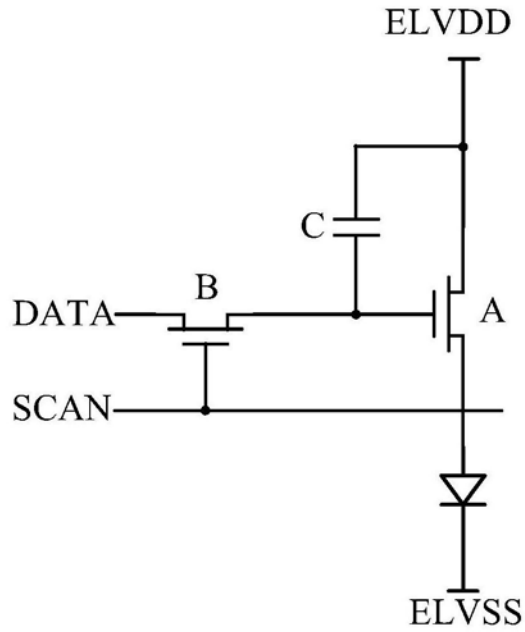


图4

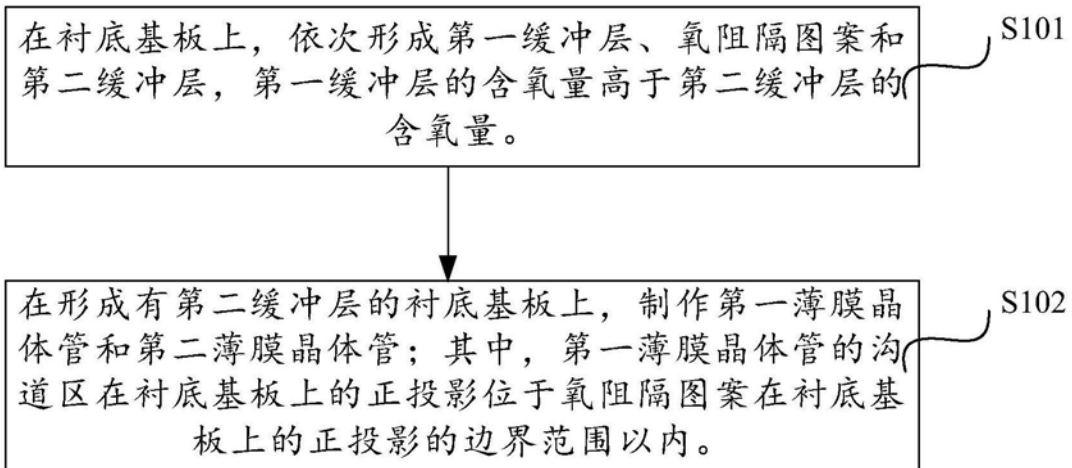


图5

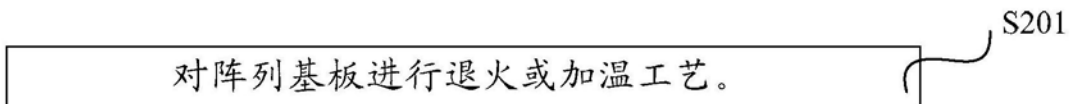


图6

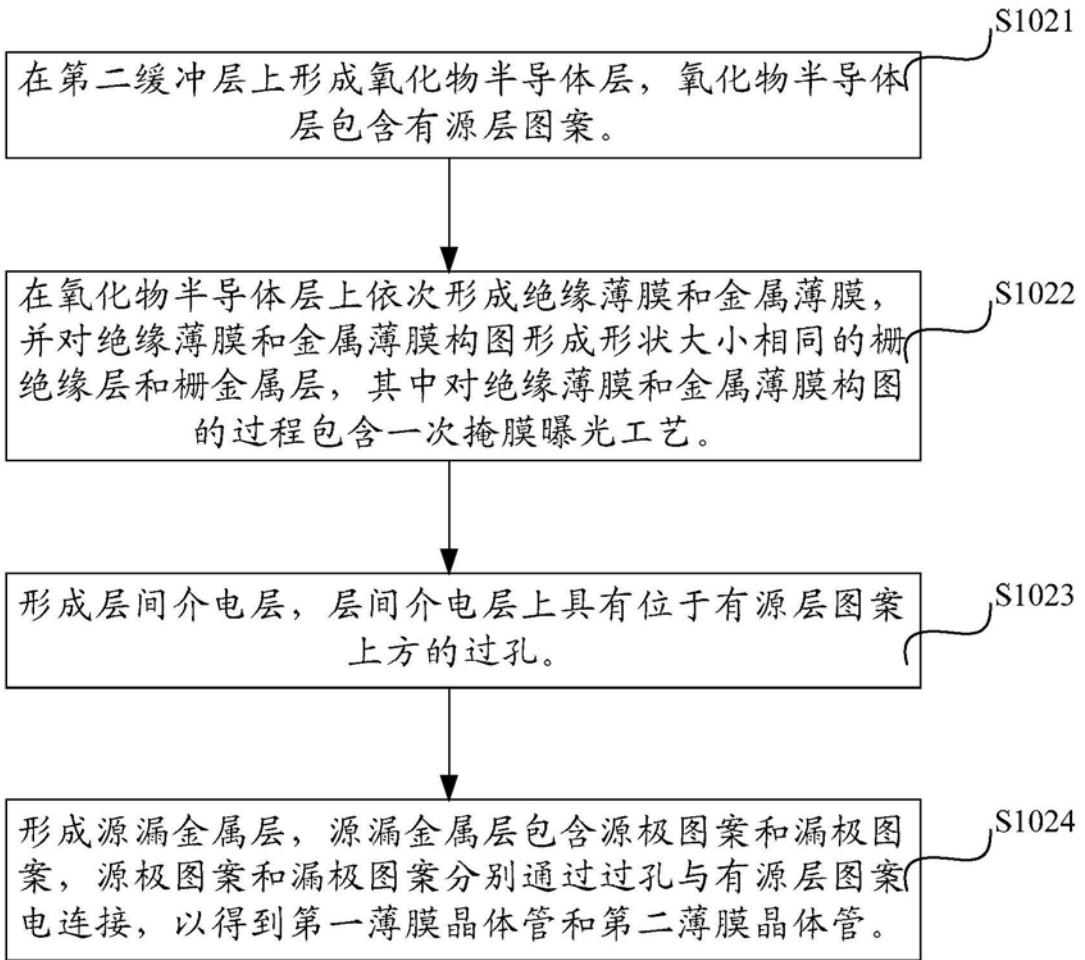


图7

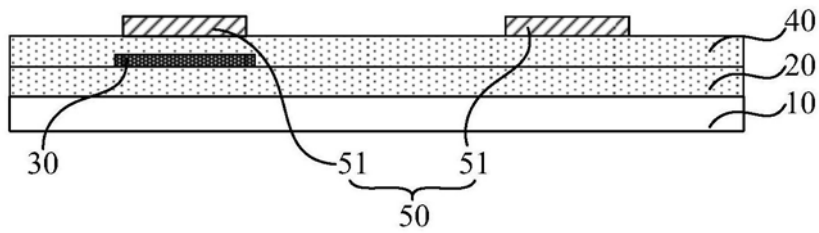


图8

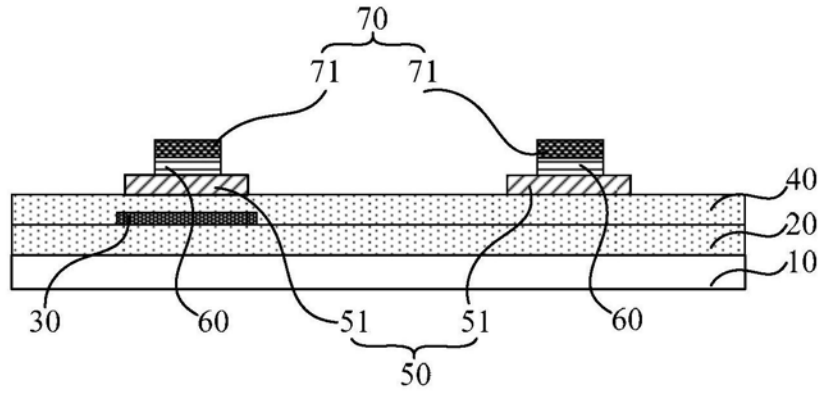


图9

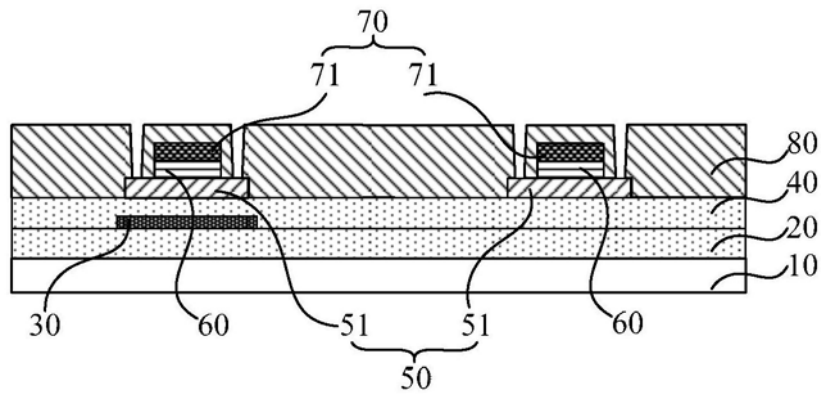


图10

S2011
在第二缓冲层上形成氧化物半导体层之后，进行退火或加温工艺。

图11

S2012
形成栅绝缘层和栅金属层之后，进行退火或加温工艺。

图12

得到第一薄膜晶体管和第二薄膜晶体管之后，进行退火或加温工艺。

S2013

图13