

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年12月24日(24.12.2020)



(10) 国際公開番号

WO 2020/255799 A1

(51) 国際特許分類:
H04N 5/232 (2006.01) *H04N 21/236* (2011.01)

区 新宿 1 丁目 1 5 番 9 号 さ わ だ ビ
ル 3 階 Tokyo (JP).

(21) 国際出願番号: PCT/JP2020/022712

(22) 国際出願日: 2020年6月9日(09.06.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-112495 2019年6月18日(18.06.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).

(72) 発明者: 小澤 美穂(OZAWA, Miho); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

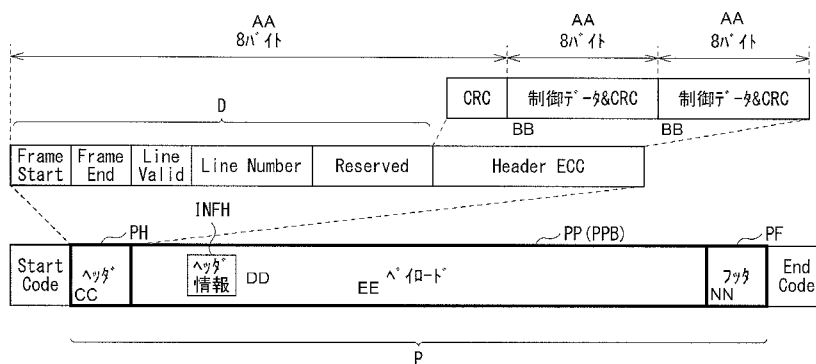
(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,

(54) Title: TRANSMITTER, RECEIVER, AND COMMUNICATION SYSTEM

(54) 発明の名称: 送信装置、受信装置、および通信システム



AA 8 byte
BB Control data & CRC
CC Header
DD Header information
NN Footer

(57) Abstract: A transmitter according to the present disclosure comprises: a data generation unit capable of generating image data including, as image information, pixel value information obtained by image pickup pixels and control information; and a transmission unit capable of transmitting the image data.

(57) 要約: 本開示の送信装置は、撮像素素により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能なデータ生成部と、画像データを送信可能な送信部とを備える。

[続葉有]

SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：送信装置、受信装置、および通信システム

技術分野

[0001] 本開示は、画像データを送信する送信装置、画像データを受信する受信装置、および画像データを送受信する通信システムに関する。

背景技術

[0002] 通信システムには、画像データを送受信するものがある。特許文献1には、制御情報を含むヘッダと、1ライン分の画像データを含むペイロードとを有するパケットを生成し、このパケットを用いて画像データを送受信する通信システムが開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2012-120158号公報

発明の概要

[0004] ところで、通信システムでは、通信が正しく行われているかどうかを確認しやすいことが望まれている。

[0005] 通信が正しく行われているかどうかを確認することができる送信装置、受信装置、および通信システムを提供することが望ましい。

[0006] 本開示の一実施の形態における送信装置は、データ生成部と、送信部とを備えている。データ生成部は、撮像素素により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能に構成される。送信部は、画像データを送信可能に構成される。

[0007] 本開示の一実施の形態における受信装置は、受信部と、解析部とを備えている。受信部は、撮像素素により得られた画素値情報と、制御情報とを、画像情報として含む画像データを受信可能に構成される。解析部は、画像データに含まれる制御情報に基づいて解析処理を行うことが可能に構成される。

[0008] 本開示の一実施の形態における第1の通信システムは、送信装置と、受信

装置とを備えている。送信装置は、データ生成部と、送信部とを有している。データ生成部は、撮像素素により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能に構成される。送信部は、画像データを送信可能に構成される。受信装置は、受信部と、解析部とを有している。受信部は、送信装置から送信された画像データを受信可能に構成される。解析部は、画像データに含まれる制御情報に基づいて解析処理を行うことが可能に構成される。

[0009] 本開示の一実施の形態における第2の通信システムは、送信装置と、受信装置とを備えている。送信装置は、データ生成部と、送信部と、制御情報送信部とを有している。データ生成部は、撮像素素により得られた画素値情報を画像情報として含む画像データを生成可能に構成される。送信部は、画像データを送信可能に構成される。制御情報送信部は、制御情報を送信可能に構成される。受信装置は、受信部と、制御情報受信部と、解析部とを有している。受信部は、送信装置から送信された画像データを受信可能に構成される。制御情報受信部は、送信装置から送信された制御情報を受信可能に構成される。解析部は、制御情報に基づいて解析処理を行うことが可能に構成される。

[0010] 本開示の一実施の形態における送信装置、受信装置、第1の通信システムでは、画像データが生成され、生成された画像データが送信される。この画像データは、撮像素素により得られた画素値情報と、制御情報とを、画像情報として含んでいる。

[0011] 本開示の一実施の形態における第2の通信システムでは、画像データが生成され、生成された画像データが送信されるとともに、制御情報が送信される。この画像データは、撮像素素により得られた画素値情報を画像情報として含んでいる。

図面の簡単な説明

[0012] [図1]本開示の一実施の形態に係る通信システムの一構成例を表すブロック図である。

[図2]図 1 に示した通信システムにおける伝送フォーマットの一例を表す説明図である。

[図3]通常モードにおけるパケットの一構成例を表す説明図である。

[図4]テストモードにおけるパケットの一構成例を表す説明図である。

[図5]図 1 に示した撮像装置の一構成例を表すブロック図である。

[図6]図 1 に示した処理装置の一構成例を表すブロック図である。

[図7]画像領域における、ヘッダ情報が配置される領域の一例を表す説明図である。

[図8]変形例に係る撮像装置の一構成例を表すブロック図である。

[図9]変形例に係るパケットの一構成例を表す説明図である。

[図10]他の変形例に係る通信システムの一構成例を表すブロック図である。

[図11]図 1 0 に示した処理装置の一構成例を表すブロック図である。

[図12]他の変形例に係る通信システムの一構成例を表すブロック図である。

[図13]図 1 2 に示した撮像装置の一構成例を表すブロック図である。

[図14]図 1 2 に示した処理装置の一構成例を表すブロック図である。

発明を実施するための形態

[0013] 以下、本開示の実施の形態について、図面を参照して詳細に説明する。

[0014] [構成例]

図 1 は、一実施の形態に係る通信システム（通信システム 1）の一構成例を表すものである。通信システム 1 は、画像データを送受信するように構成される。通信システム 1 は、撮像装置 1 0 と、処理装置 2 0 とを備えている。撮像装置 1 0 および処理装置 2 0 は、例えば、デジタルカメラや携帯電話機など電子機器に設けられ、その電子機器内において、画像データを送受信するようになっている。

[0015] 撮像装置 1 0 は、例えば CMOS（complementary metal oxide semiconductor）イメージセンサを用いて構成され、撮像動作を行うように構成される。撮像装置 1 0 は、撮像部 1 1 と、送信部 1 2 とを有している。

[0016] 撮像部 1 1 は、撮像動作を行うことにより画像データを生成するように構

成される。撮像部 11 は、複数の撮像素子を有している。各撮像素子は、レンズを介して受光した光を、光電変換により電気信号（画素値情報）に変換する。このようにして、撮像部 11 は、画像データを生成するように構成される。

[0017] 送信部 12 は、撮像部 11 から供給された画像データを、処理装置 20 に対して送信するように構成される。具体的には、送信部 12 は、複数の伝送レーン L（この例では 8 つの伝送レーン L0～L7）を用いて、画像データを処理装置 20 に対して送信する。この例では、各伝送レーン L は、差動の伝送路により構成される。

[0018] 処理装置 20 は、例えばデジタルシグナルプロセッサを用いて構成され、撮像装置 10 から送信された画像データに対して画像処理を行うように構成される。処理装置 20 は、受信部 21 と、画像処理部 22 とを有している。

[0019] 受信部 21 は、撮像装置 10 から、複数の伝送レーン L を介して送信された画像データを受信するように構成される。

[0020] 画像処理部 22 は、受信部 21 が受信した画像データに基づいて、様々な画像処理を行うように構成される。例えば、画像データは、RAW データであり、画像処理部 22 は、例えば、画像データの圧縮処理、画像の表示処理、記録媒体に対する画像データの記録処理などの様々な処理を行うようになっている。

[0021] 撮像装置 10 は、通常モード MA と、テストモード MB とを有している。通常モード MA では、撮像装置 10 は、撮像部 11 の撮像素子により得られた画素値情報を画像情報として含む画像データを生成し、この画像データを処理装置 20 に対して送信する。テストモード MB では、撮像装置 10 は、撮像部 11 の撮像素子により得られた画素値情報と、制御情報（後述するヘッダ情報 INFH）とを、画像情報として含む画像データを生成し、この画像データを処理装置 20 に対して送信するようになっている。

[0022] 撮像装置 10 の送信部 12 は、8 つの伝送レーン L0～L7 を介してパケット P をそれぞれ送信することにより、画像データを送信する。

[0023] 図2は、パケットPを用いて1フレーム分の画像情報を含む画像データ（フレームデータF）を送信する際の伝送フォーマットの一例を表すものであり、（A）はパケットPを示し、（B）は伝送フォーマットを示す。

[0024] 図2（A）に示したように、パケットPは、ヘッダPHと、ペイロードPPと、フッタPFとを有している。ヘッダPH、ペイロードPP、およびフッタPFは、パケットPにおいてこの順に配置される。ヘッダPHは、制御情報を含んでいる。ヘッダPHの制御情報については、後述する。ペイロードPPは、1ライン分の画像情報を含んでいる。フッタPFは、制御情報を含んでいる。この例では、フッタPFの制御情報は、例えば1ライン分の画像情報についての巡回冗長検査（CRC；Cyclic Redundancy Check）のための符号（CRC符号）を含んでいる。なお、この例では、フッタPFを設けたが、フッタPFを設けなくてもよい。パケットPの前には、制御コード（この例では“Start Code”）が配置され、パケットPの後ろには、制御コード（この例では“End Code”）が配置される。

[0025] 送信部12は、図2（B）に示したように、画像データ領域Aに含まれる画像情報を送信する。画像データ領域Aは、有効画素領域A1と、マージン領域A2と、ダミー領域A3、A4とを含んでいる。有効画素領域A1は、撮像部11における、いわゆる有効画素が配置された領域に対応する画像領域である。マージン領域A2は、有効画素領域A1の左に配置される。この例では、マージン領域A2における上下方向（垂直方向）の画素数は、有効画素領域A1における上下方向の画素数と同じである。ダミー領域A3は、有効画素領域A1の上に配置される。この例では、ダミー領域A3における左右方向（水平方向）の画素数は、有効画素領域A1における左右方向の画素数と、マージン領域A2における左右方向の画素数との和と同じである。この例では、ダミー領域A3には、“Embedded Data”が挿入されている。この“Embedded Data”は、シャッタスピード、絞り値、ゲインなどの、撮像部11における撮像動作の設定値についての情報を含んでいる。ダミー領域A4は、有効画素領域A1の下に配置される。この例では、ダミー領域A4に

おける左右方向（水平方向）の画素数は、有効画素領域 A 1 における左右方向の画素数と、マージン領域 A 2 における左右方向の画素数との和と同じである。この例では、ダミー領域 A 3 に “Embedded Data” を挿入したが、これに限定されるものではなく、例えば、ダミー領域 A 4 に “Embedded Data” を挿入してもよい。

[0026] 1つのパケット P は、画像データ領域 A における 1 ライン分の画像情報を含む。よって、送信部 1 2 は、画像データ領域 A における上下方向の画素数と同数のパケット P を用いて、画像データ領域 A における画像情報を送信することができる。このように、通信システム 1 では、1 フレーム分の画像情報をラインごとに送信する。これにより、通信システム 1 では、ヘッダ P H、フッタ P F 等の付加的な情報や、“Start Code”、“End Code” などの制御コードを、撮像動作における水平ブランキング期間に送信することができるようになっている。

[0027] 図 3 は、通常モード M A におけるパケット P の一構成例を表すものである。パケット P は、ヘッダ P H と、ペイロード P P（ペイロード P P A）と、フッタ P F とを有している。

[0028] パケット P のヘッダ P H は、制御情報を含んでいる。制御情報は、“Frame Start” と、“Frame End” と、“Line Valid” と、“Line Number” と、“Reserved” と、“Header ECC” とを含んでいる。“Frame Start”、“Frame End”、“Line Valid”、“Line Number”、および “Reserved” は、制御データ D を構成する。

[0029] “Frame Start” は、フレームの開始を示す 1 ビットのフラグ情報である。図 2 に示したように、画像データ領域 A における最初のラインに対応するパケット P のヘッダ P H では、“Frame Start” は “1” に設定され、画像データ領域 A におけるそれ以外の各ラインに対応するパケット P のヘッダ P H では、“Frame Start” は “0” に設定される。

[0030] “Frame End” は、フレームの終了を示す 1 ビットのフラグ情報である。図 2 に示したように、有効画素領域 A 1 における最終ラインに対応するパケッ

トPのヘッダPHでは、“Frame End”は“1”に設定され、画像データ領域Aにおけるそれ以外の各ラインに対応するパケットPのヘッダPHでは、“Frame End”は“0”に設定される。

[0031] “Line Valid”は、ペイロードPPに含まれる1ライン分の画像情報が有効画素領域A1における画像情報であるかどうかを示す1ビットのフラグ情報である。図2に示したように、有効画素領域A1における各ラインに対応するパケットPのヘッダPHでは、“Line Valid”は“1”に設定され、画像データ領域Aにおけるそれ以外の各ラインに対応するパケットPのヘッダPHでは、“Line Valid”は“0”に設定される。

[0032] “Line Number”は、ペイロードPPに含まれる1ライン分の画像情報が、画像データ領域Aにおける何ライン目の画像情報であるかを示す13ビットの情報である。

[0033] “Reserved”は、機能を拡張するために使用可能な32ビットの情報である。

[0034] 制御データDは、これらの“Frame Start”、“Frame End”、“Line Valid”、“Line Number”、および“Reserved”を用いて構成される。この制御データDの情報量は6バイトである。

[0035] “Header ECC”は、この制御データDの誤り訂正符号(ECC; Error Collection Code)である。“Header ECC”の情報量は18バイトである。“Header ECC”は、“CRC”を含んでいる。“CRC”は、制御データDについての巡回冗長検査のための符号(CRC符号)である。“CRC”の情報量は2バイトである。すなわち、制御データDおよび“CRC”の情報量の合計は8バイトである。“Header ECC”は、さらに、この制御データDおよびCRC符号を、2セット分含んでいる。このように、ヘッダPHには、制御データDおよびCRC符号を、3セット分含んでいる。

[0036] ペイロードPPAは、1ライン分の画像情報を含んでいる。この通常モードMAでは、このペイロードPPAは、撮像素子により得られた画素値情報を、画像情報として含んでいる。

[0037] 図4は、テストモードMBにおけるパケットPの一構成例を表すものである。パケットPは、ヘッダPHと、ペイロードPP（ペイロードPPB）と、フッタPFとを有している。

[0038] ペイロードPPBは、1ライン分の画像情報を含んでいる。このテストモードMBでは、このペイロードPPBは、撮像素子により得られた画素値情報と、ヘッダ情報INFHとを、画像情報として含んでいる。ヘッダ情報INFHは、ヘッダPHに含まれる情報の一部またはすべてを含んでいる。この例では、ヘッダ情報INFHは、ヘッダPHに含まれる制御データDと同じ情報を含んでいる。ヘッダ情報INFHは、ペイロードPPBにおける、有効画素領域A1の画像情報に対応する位置に配置される。

[0039] これにより、通信システム1では、撮像装置10は、通常モードMAにおいて、撮像素子により得られた画素値情報を画像情報として含む画像データ（フレームデータF）を、処理装置20に対して送信する。処理装置20の画像処理部22は、この画像データに基づいて画像処理を行う。

[0040] また、通信システム1では、撮像装置10は、テストモードMBにおいて、撮像素子により得られた画素値情報と、ヘッダ情報INFHとを、画像情報として含む画像データ（フレームデータF）を、処理装置20に対して送信する。処理装置20の画像処理部22は、この画像データに基づいて画像処理を行う。その際、画像処理部22は、画像データに含まれるヘッダ情報INFHに基づいて、例えば、通信が正しく行われているかどうかを解析することができるようになっている。

[0041] （撮像装置10）

図5は、撮像装置10の一構成例を表すものである。この図5は、撮像装置10における、アプリケーションレイヤLA、リンクレイヤLL、物理レイヤLPの構成を示している。

[0042] 撮像装置10は、アプリケーションレイヤLAにおいて、システム制御部111と、フレームデータ生成部112と、レジスタ114とを有している。システム制御部111、フレームデータ生成部112、およびレジスタ1

14は、この例では、撮像部11により実現される。

[0043] システム制御部111は、送信部12のLINK-TXプロトコル管理部121（後述）に対して、フレームフォーマットについての情報などの、通信システム1における通信に必要な様々な情報を供給することにより、通信システム1における通信を制御するように構成される。

[0044] フレームデータ生成部112は、撮像部11の撮像素子により得られた画素値情報に基づいて、画像データ（フレームデータF）を生成するように構成される。フレームデータ生成部112は、ヘッダ情報生成部113を有している。ヘッダ情報生成部113は、テストモードMBにおいて、ヘッダ情報INHを生成するように構成される。

[0045] このフレームデータ生成部112は、通常モードMAでは、撮像部11の撮像素子により得られた画素値情報を画像情報として含むフレームデータFを生成する。また、フレームデータ生成部112は、テストモードMBでは、撮像部11の撮像素子により得られた画素値情報と、ヘッダ情報生成部113が生成したヘッダ情報INHとを、画像情報として含むフレームデータFを生成する。フレームデータ生成部112は、このヘッダ情報INHを、有効画素領域A1の画像情報に対応する位置に配置することにより、フレームデータFを生成する。

[0046] レジスタ114は、例えば、Pixel to Byte変換部122（後述）において行われるPixel to Byte変換のビット数についての情報や、複数の伝送レーンLのうちの使用する伝送レーンLについての情報など、画像データの送信に関する各種設定値を記憶している。また、レジスタ114は、撮像装置10の動作モードが、通常モードMAおよびテストモードMBのうちのどちらであるかを示す情報を記憶している。送信部12は、このレジスタ114に記憶された情報に基づいて、フレームデータFの送信処理を行うようになっている。

[0047] 送信部12は、リンクレイヤLLにおいて、LINK-TXプロトコル管理部121と、Pixel to Byte変換部122と、ペイロードECC挿入部12

3と、パケット生成部124、およびレーン分配部125とを有している。
LINK-TXプロトコル管理部121は、状態制御部131と、ヘッダ生成部132と、データ挿入部133と、フッタ生成部134とを有している。

[0048] LINK-TXプロトコル管理部121の状態制御部131は、送信部12におけるリンクレイヤLLの動作状態を管理するように構成される。

[0049] ヘッダ生成部132は、ペイロードPPに付加されるヘッダPHを生成し、生成したヘッダPHをパケット生成部124に供給するように構成される。具体的には、ヘッダ生成部132は、図3、4に示したように、制御データDと、制御データDの誤り訂正符号である“Header ECC”とを含むヘッダPHを生成するようになっている。

[0050] データ挿入部133は、スタッフィング(stuffing)に用いられるペイロードスタッフィングデータおよびレーンスタッフィングデータを生成するように構成される。ペイロードスタッフィングデータは、ペイロードPPのデータ量を調節する際に使用される。レーンスタッフィングデータは、伝送レーンLにより伝送されるデータ量を伝送レーンL間で調節する際に使用される。そして、データ挿入部133は、生成したペイロードスタッフィングデータをPixel to Byte変換部122に供給するとともに、生成したレーンスタッフィングデータをレーン分配部125に供給するようになっている。

[0051] フッタ生成部134は、ペイロードPPに付加されるフッタPFを生成し、生成したフッタPFをパケット生成部124に供給するように構成される。具体的には、フッタ生成部134は、ペイロードPPに含まれる1ライン分の画像情報についての巡回冗長検査のための符号(CRC符号)を含むフッタPFを生成するようになっている。

[0052] Pixel to Byte変換部122は、フレームデータ生成部112により生成されたフレームデータに含まれる画像情報を、1バイト単位のデータに変換するPixel to Byte変換を行うように構成される。画像情報は、例えば、8ビット単位、10ビット単位、12ビット単位、14ビット単位、16ビット単

位などで表される。Pixel to Byte変換部122は、このような画像情報を1バイト単位のデータに変換するようになっている。

[0053] また、Pixel to Byte変換部122は、データ挿入部133から供給されたペイロードスタッフィングデータを用いて、ペイロードPPに含まれるべきデータのデータ量を調節する処理をも行う。このようにして、Pixel to Byte変換部122は、ペイロードPPを生成するようになっている。

[0054] ペイロードECC挿入部123は、Pixel to Byte変換部122が生成したペイロードPPの誤り訂正符号を算出し、この誤り訂正符号をペイロードPPに挿入し、誤り訂正符号が挿入されたペイロードPPをパケット生成部124に供給するように構成される。なお、ペイロードECC挿入部123は、この誤り訂正符号のペイロードPPへの挿入を、行わなくてもよい。この場合には、ペイロードECC挿入部123は、Pixel to Byte変換部122が生成したペイロードPPを、そのままパケット生成部124に供給する。

[0055] パケット生成部124は、ヘッダ生成部132から供給されたヘッダPHをペイロードPPの前に付加するとともに、フッタ生成部134から供給されたフッタPFをペイロードPPの後に付加することにより、パケットPを生成するように構成される。

[0056] レーン分配部125は、パケット生成部124により生成されたパケットPを、伝送レーンL0～L7のうちの使用する伝送レーンLに所定の順番で割り当てるように構成される。また、レーン分配部125は、データ挿入部133から供給されたレーンスタッフィングデータを用いて、伝送レーンLにより伝送されるデータ量を伝送レーンL間で調節する処理をも行う。そして、レーン分配部125は、パケットPを、8つの送信処理部TX（後述）のうちの割り当てた伝送レーンLに対応する送信処理部TXに供給するようになっている。

[0057] 送信部12は、物理レイヤLPにおいて、PHY-TX状態制御部126と、クロック生成部127と、8つの送信処理部TX（送信処理部TX0～TX7）とを有している。8つの送信処理部TXは、8つの伝送レーンLに

それぞれ対応して設けられる。8つの送信処理部TXのそれぞれは、制御コード挿入部141と、8B10Bシンボルエンコーダ142と、同期部143と、ドライバ144とを有している。

[0058] PHY-TX状態制御部126は、8つの送信処理部TXの処理を制御するように構成される。具体的には、例えば、PHY-TX状態制御部126は、8つの送信処理部TXにおける処理のタイミングを制御するようになっている。

[0059] クロック生成部127は、クロック信号を生成し、そのクロック信号を8つの送信処理部TXの同期部143に供給するように構成される。

[0060] 8つの送信処理部TXのそれぞれにおいて、制御コード挿入部141は、レーン分配部125から供給されたパケットPを含むデータに対して、例えば、“Idle Code”、“Start Code”、“End Code”、“Pad Code”、“Sync Code”、“Deskew Code”、“Standby Code”などの制御コードを挿入するように構成される。“Idle Code”は、パケットPを送信しない期間において繰り返し用いられる制御コードである。“Start Code”は、パケットPの開始を示す制御コードであり、図2（A）に示したように、パケットPの前に付加される。“End Code”は、パケットPの終了を示す制御コードであり、図2（A）に示したように、パケットPの後に付加される。“Pad Code”は、撮像部11から供給されるデータの伝送レートと、送信部12が送信するデータの伝送レートとの差を埋めるためにペイロードPPの内部に挿入される制御コードである。“Sync Code”は、通信におけるビット同期やシンボル同期を実現するために用いられる制御コードである。“Deskew Code”は、受信部21が複数の伝送レーンLを介して受信したデータの受信タイミングのずれを補正するために用いられる制御コードである。“Standby Code”は、送信部12がパケットPの送信を終了しスタンバイ状態になることを送信部12に通知するために用いられる制御コードである。制御コード挿入部141は、レーン分配部125から供給されたパケットPを含むデータに対して、このような制御コードを挿入するようになっている。

[0061] 8 B 1 0 Bシンボルエンコーダ 1 4 2 は、制御コード挿入部 1 4 1 において制御コードが挿入されたデータに基づいて 8 B 1 0 B変換を行うことにより、8ビット単位のデータを10ビット単位のデータに変換するように構成される。

[0062] 同期部 1 4 3 は、8 B 1 0 B変換が行われたデータの各ビットを、クロック生成部 1 2 7 から供給されたクロック信号に基づいてドライバ 1 4 4 に供給するように構成される。

[0063] ドライバ 1 4 4 は、同期部 1 4 3 から供給されたデータを、そのドライバ 1 4 4 を含む送信処理部 T X に対応する伝送レーン L を介して、処理装置 2 0 に対して送信するように構成される。

[0064] (処理装置 2 0)

図 6 は、処理装置 2 0 の一構成例を表すものである。この図 6 は、処理装置 2 0 における、アプリケーションレイヤ L A、リンクレイヤ L L、物理レイヤ L P の構成を示している。

[0065] 処理装置 2 0 は、アプリケーションレイヤ L A において、システム制御部 2 2 1 と、フレームデータ受信部 2 2 2 と、解析部 2 2 3 と、レジスタ 2 2 4 とを有している。システム制御部 2 2 1、フレームデータ受信部 2 2 2、解析部 2 2 3、およびレジスタ 2 2 4 は、この例では、画像処理部 2 2 により実現される。

[0066] システム制御部 2 2 1 は、受信部 2 1 の L I N K - R X プロトコル管理部 2 1 2 (後述) における、モードチェンジなどのシーケンスなどを制御するように構成される。

[0067] フレームデータ受信部 2 2 2 は、受信部 2 1 から供給された各ラインの画像情報に基づいて1フレーム分の画像情報を含む画像データ(フレームデータ F)を生成するように構成される。画像処理部 2 2 は、このフレームデータ F に基づいて、様々な画像処理を行う。

[0068] 解析部 2 2 3 は、テストモード M B において、フレームデータ受信部 2 2 2 が生成したフレームデータ F に含まれるヘッダ情報 I N F H に基づいて、

通信が正しく行われているかどうかを解析するように構成される。

[0069] レジスタ224は、例えば、Byte to Pixel変換部216（後述）において行われるByte to Pixel変換のビット数や、複数の伝送レーンLのうちの使用する伝送レーンLについての情報など、画像データの受信に関する各種設定値を記憶している。受信部21は、このレジスタ224に記憶された情報に基づいて、フレームデータFの受信処理を行うようになっている。

[0070] 処理装置20の受信部21は、物理レイヤLPにおいて、PHY-RX状態制御部211と、8つの受信処理部RX（受信処理部RX0～RX7）とを有している。8つの受信処理部RXは、8つの伝送レーンLにそれぞれ対応して設けられる。8つの受信処理部RXのそれぞれは、レシーバ241と、クロック生成部242と、同期部243と、シンボル同期部244と、10B8Bシンボルデコーダ245と、スキュー補正部246と、制御コード除去部247とを有している。

[0071] PHY-RX状態制御部211は、8つの受信処理部RXの処理を制御するように構成される。

[0072] 8つの受信処理部RXのそれぞれにおいて、レシーバ241は、撮像装置10から、そのレシーバ241を含む受信処理部RXに対応する伝送レーンLを介して送信されたデータを受信するように構成される。

[0073] クロック生成部242は、レシーバ241が受信したデータの遷移を検出することによりビット同期を行うとともに、その遷移の検出周期に基づいてクロック信号を生成するように構成される。

[0074] 同期部243は、クロック生成部242が生成したクロック信号に基づいて、レシーバ241が受信したデータをサンプリングするように構成される。クロック生成部242および同期部243により、CDR（Clock and Data Recovery）の機能が実現される。

[0075] シンボル同期部244は、同期部243によりサンプリングされたデータに含まれる制御コードを検出することにより、シンボル同期を行うように構成される。具体的には、シンボル同期部244は、例えば、“Start Code”

，“End Code”，“Deskew Code”，“Sync Code”を検出することにより、シンボル同期を行うことができるようになっている。

[0076] 10B8Bシンボルデコーダ245は、シンボル同期部244においてシンボル同期が行われたデータに基づいて10B8B変換を行うことにより、10ビット単位のデータを8ビット単位のデータに変換するように構成される。

[0077] スキュー補正部246は、10B8B変換が行われたデータに含まれる“Deskew Code”を検出し、“Deskew Code”のタイミングを、PHY-RX状態制御部211から指示されるタイミングに合わせることで、伝送レーン間のスキューを補正するように構成される。具体的には、スキュー補正部246は、PHY-RX状態制御部211からの指示に基づいて、“Deskew Code”のタイミングを、8つの受信処理部RXにおける“Deskew Code”の検出タイミングのうち一番遅い検出タイミングに合わせることで、スキューを補正するようになっている。

[0078] 制御コード除去部247は、スキュー補正部246によりスキューが補正されたデータから、制御コードを除去し、そのデータのうちの“Start Code”と“End Code”で挟まれた部分を、パケットPとして、レーン統合部213に供給するように構成される。

[0079] 受信部21は、リンクレイヤLLにおいて、LINK-RXプロトコル管理部212と、レーン統合部213と、パケット分離部214と、ペイロードエラー訂正部215と、Byte to Pixel変換部216とを有している。LINK-RXプロトコル管理部212は、状態制御部231と、ヘッダエラー訂正部232と、データ除去部233と、フッタエラー検出部234とを有している。

[0080] LINK-RXプロトコル管理部212の状態制御部231は、受信部21におけるリンクレイヤLLの動作状態を管理するように構成される。

[0081] ヘッダエラー訂正部232は、パケット分離部214により分離されたヘッダPHに基づいて、制御データDおよびCRC符号を、3セット取得し、

各セットにおいて、制御データDについての誤り検出演算を行うように構成される。そして、ヘッダエラー訂正部232は、その3セットのうち、エラーがないセットに係る制御データDをレジスタ224に供給し、この制御データDをレジスタ224に記憶させるようになっている。

[0082] データ除去部233は、レーン統合部213がレーンスタッフィングデータを除去するようにレーン統合部213の動作を制御するとともに、Byte to Pixel変換部216がペイロードスタッフィングデータを除去するようにByte to Pixel変換部216の動作を制御するように構成される。

[0083] フッタエラー検出部234は、パケット分離部214により分離されたフッタPFに含まれるCRC符号を用いて誤り検出演算を行い、この演算結果に基づいてペイロードPPのエラーを検出する。フッタエラー検出部234は、この誤り検出結果をレジスタ224に供給し、この誤り検出結果をレジスタ224に記憶させるようになっている。

[0084] レーン統合部213は、8つの受信処理部RXから供給された複数のパケットPを、レーン分配部125が分配した順番とは逆の順番で並べるように構成される。また、レーン統合部213は、データ除去部233からの指示に基づいて、レーンスタッフィングデータを除去する処理をも行う。そして、レーン統合部213は、処理されたパケットPを、パケット分離部214に順次供給するようになっている。

[0085] パケット分離部214は、レーン統合部213から供給されたパケットPに含まれる、ヘッダPH、ペイロードPP、およびフッタPFを分離するように構成される。パケット分離部214は、ヘッダPHをヘッダエラー訂正部232に供給するとともに、フッタPFをフッタエラー検出部234に供給するようになっている。

[0086] ペイロードエラー訂正部215は、パケット分離部214により分離されたペイロードPPに、誤り訂正符号が挿入されている場合に、この誤り訂正符号に基づいて誤り訂正演算を行うことにより、ペイロードPPのエラーを検出し、検出したエラーの訂正を行うように構成される。そして、ペイロー

ドエラー訂正部215は、処理されたペイロードPPを、Byte to Pixel変換部216に供給する。また、ペイロードエラー訂正部215は、ペイロードPPに誤り訂正符号が挿入されていない場合には、そのペイロードPPをそのままByte to Pixel変換部216に供給するようになっている。

[0087] Byte to Pixel変換部216は、ペイロードエラー訂正部215から供給されたペイロードPPから、ペイロードスタッフィングデータを除去し、ペイロードスタッフィングデータが除去されたデータを、画像情報に変換するByte to Pixel変換を行うように構成される。このByte to Pixel変換は、送信部12のPixel to Byte変換部122が行ったPixel to Byte変換の逆変換である。これにより、例えば、8ビット単位、10ビット単位、12ビット単位、14ビット単位、16ビット単位などの画像情報が生成される。

[0088] 画像処理部22において、フレームデータ受信部222は、レジスタ224に記憶された制御データDに含まれる“Line Valid”に基づいて、Byte to Pixel変換部216から供給された画像情報のうちの有効画素領域A1に対応する複数のラインの画像情報を特定し、制御データDに含まれる“Line Number”に応じた順番で、各ラインの画像情報を並べることにより、1フレーム分の画像データ（フレームデータF）を生成するようになっている。

[0089] ここで、撮像装置10は、本開示における「送信装置」の一具体例に対応する。フレームデータ生成部112は、本開示における「データ生成部」の一具体例に対応する。送信部12は、本開示における「送信部」の一具体例に対応する。フレームデータFは、本開示における「画像データ」の一具体例に対応する。ヘッダ情報INHは、本開示における「制御情報」の一具体例に対応する。制御データDは、本開示における「制御データ」の一具体例に対応する。テストモードMBは、本開示における「第1のモード」の一具体例に対応する。通常モードMAは、本開示における「第2のモード」の一具体例に対応する。

[0090] 処理装置20は、本開示における「受信装置」の一具体例に対応する。受信部21は、本開示における「受信部」の一具体例に対応する。解析部22

3は、本開示における「解析部」の一具体例に対応する。

[0091] [動作および作用]

続いて、本実施の形態の通信システム1の動作および作用について説明する。

[0092] (全体動作概要)

まず、図1を参照して、通信システム1の全体動作概要を説明する。撮像装置10は、撮像動作を行うことにより画像データを生成する。具体的には、撮像装置10は、通常モードMAにおいて、撮像画素により得られた画素値情報を画像情報として含む画像データ（フレームデータF）を生成する。また、撮像装置10は、テストモードMBにおいて、撮像画素により得られた画素値情報と、ヘッダ情報INHとを、画像情報として含む画像データ（フレームデータF）を生成する。そして、撮像装置10は、この画像データを、複数の伝送レーンLを介して処理装置20に対して送信する。

[0093] 処理装置20は、撮像装置10から、複数の伝送レーンLを介して送信された画像データを受信し、この画像データに基づいて、様々な画像処理を行う。また、処理装置20は、テストモードMBにおいて、画像データ（フレームデータF）に含まれるヘッダ情報INHに基づいて、通信が正しく行われているかどうかを解析する。

[0094] (詳細動作)

次に、通信システム1の動作について詳細に説明する。

[0095] 撮像装置10（図5）では、フレームデータ生成部112は、通常モードMAでは、撮像部11の撮像画素により得られた画素値情報を画像情報として含むフレームデータFを生成する。また、フレームデータ生成部112は、テストモードMBでは、撮像部11の撮像画素により得られた画素値情報と、ヘッダ情報生成部113が生成したヘッダ情報INHとを、画像情報として含むフレームデータFを生成する。フレームデータ生成部112は、ヘッダ情報INHを、有効画素領域A1の画像情報に対応する位置に配置することにより、フレームデータFを生成する。

- [0096] Pixel to Byte変換部122は、フレームデータ生成部112により生成されたフレームデータに含まれる画像情報を、1バイト単位のデータに変換するPixel to Byte変換を行う。また、Pixel to Byte変換部122は、データ挿入部133から供給されたペイロードスタッフィングデータを用いて、ペイロードPPに含まれるべきデータのデータ量を調節する処理をも行う。このようにして、Pixel to Byte変換部122は、ペイロードPPを生成する。
- [0097] ペイロードECC挿入部123は、Pixel to Byte変換部122が生成したペイロードPPの誤り訂正符号を算出し、この誤り訂正符号をペイロードPPに挿入し、誤り訂正符号が挿入されたペイロードPPをパケット生成部124に供給する。
- [0098] パケット生成部124は、ヘッダ生成部132から供給されたヘッダPHをペイロードPPの前に付加するとともに、フッタ生成部134から供給されたフッタPFをペイロードPPの後に付加することにより、パケットPを生成する。
- [0099] 通常モードMAでは、パケットPは、図3に示したように構成される。このパケットPのペイロードPPAは、撮像素子により得られた画素値情報を、画像情報として含んでいる。
- [0100] テストモードMBでは、パケットPは、図4に示したように構成される。このパケットPのペイロードPPBは、撮像素子により得られた画素値情報と、ヘッダ情報INFHとを、画像情報として含んでいる。ヘッダ情報INFHは、ペイロードPPBにおける、有効画素領域A1の画像情報に対応する位置に配置される。
- [0101] レーン分配部125は、パケット生成部124により生成されたパケットPを、伝送レーンL0～L7のうちの使用する伝送レーンLに所定の順番で割り当てる。また、レーン分配部125は、データ挿入部133から供給されたレーンスタッフィングデータを用いて、伝送レーンLにより伝送されるデータ量を伝送レーンL間で調節する。そして、レーン分配部125は、パケットPを、8つの送信処理部TXのうちの割り当てた伝送レーンLに対応

する送信処理部TXに供給する。

[0102] 8つの送信処理部TXのそれぞれにおいて、制御コード挿入部141は、レーン分配部125から供給されたパケットPを含むデータに対して、例えば、“Idle Code”、“Start Code”、“End Code”、“Pad Code”、“Sync Code”、“Deskew Code”、“Standby Code”などの制御コードを挿入する。8B10Bシンボルエンコーダ142は、制御コード挿入部141において制御コードが挿入されたデータに基づいて8B10B変換を行うことにより、8ビット単位のデータを10ビット単位のデータに変換する。同期部143は、8B10B変換が行われたデータの各ビットを、クロック生成部127から供給されたクロック信号に基づいてドライバ144に供給する。ドライバ144は、同期部143から供給されたデータを、そのドライバ144を含む送信処理部TXに対応する伝送レーンLを介して、処理装置20に対して送信する。

[0103] 処理装置20（図6）では、8つの受信処理部RXのそれぞれにおいて、レシーバ241は、撮像装置10から、そのレシーバ241を含む受信処理部RXに対応する伝送レーンLを介して送信されたデータを受信する。クロック生成部242は、レシーバ241が受信したデータの遷移を検出することによりビット同期を行うとともに、その遷移の検出周期に基づいてクロック信号を生成する。同期部243は、クロック生成部242が生成したクロック信号に基づいて、レシーバ241が受信したデータをサンプリングする。シンボル同期部244は、同期部243によりサンプリングされたデータに含まれる制御コードを検出することにより、シンボル同期を行う。10B8Bシンボルデコーダ245は、シンボル同期部244においてシンボル同期が行われたデータに基づいて10B8B変換を行うことにより、10ビット単位のデータを8ビット単位のデータに変換する。スキュー補正部246は、10B8B変換が行われたデータに含まれる“Deskew Code”を検出し、“Deskew Code”のタイミングを、PHY-RX状態制御部211から指示されるタイミングに合わせることにより、伝送レーンL間のスキューを補正する。

。制御コード除去部247は、スキュー補正部246によりスキューが補正されたデータから、制御コードを除去し、そのデータのうちの“Start Code”と“End Code”で挟まれた部分を、パケットPとして、レーン統合部213に供給する。

[0104] レーン統合部213は、8つの受信処理部RXから供給された複数のパケットPを、レーン分配部125が分配した順番とは逆の順番で並べるとともに、データ除去部233からの指示に基づいて、レーンスタッフィングデータを除去する。そして、レーン統合部213は、処理されたパケットPを、パケット分離部214に順次供給する。

[0105] パケット分離部214は、レーン統合部213から供給されたパケットPに含まれる、ヘッダPH、ペイロードPP、およびフッタPFを分離する。そして、パケット分離部214は、ヘッダPHをヘッダエラー訂正部232に供給するとともに、フッタPFをフッタエラー検出部234に供給する。

[0106] ヘッダエラー訂正部232は、パケット分離部214により分離されたヘッダPHに基づいて、制御データDおよびCRC符号を、3セット取得し、各セットにおいて、制御データDについての誤り検出演算を行う。そして、ヘッダエラー訂正部232は、その3セットのうち、エラーがないセットに係る制御データDをレジスタ224に供給し、この制御データDをレジスタ224に記憶させる。

[0107] フッタエラー検出部234は、パケット分離部214により分離されたフッタPFに含まれるCRC符号を用いて誤り検出演算を行い、この演算結果に基づいてペイロードPPのエラーを検出する。そして、フッタエラー検出部234は、この誤り検出結果をレジスタ224に供給し、この誤り検出結果をレジスタ224に記憶させる。

[0108] ペイロードエラー訂正部215は、パケット分離部214により分離されたペイロードPPに、誤り訂正符号が挿入されている場合に、この誤り訂正符号に基づいて誤り訂正演算を行うことにより、ペイロードPPのエラーを検出し、検出したエラーの訂正を行う。そして、ペイロードエラー訂正部2

15は、処理されたペイロードPPを、Byte to Pixel変換部216に供給する。

[0109] Byte to Pixel変換部216は、ペイロードエラー訂正部215から供給されたペイロードPPから、ペイロードスタッフィングデータを除去し、ペイロードスタッフィングデータが除去されたデータを、画像情報に変換するByte to Pixel変換を行う。

[0110] 画像処理部22において、フレームデータ受信部222は、レジスタ224に記憶された制御データDに含まれる“Line Valid”に基づいて、Byte to Pixel変換部216から供給された画像情報のうちの有効画素領域A1に対応する複数のラインの画像情報を特定し、制御データDに含まれる“Line Number”に応じた順番で、各ラインの画像情報を並べることにより、1フレーム分の画像データ（フレームデータF）を生成する。画像処理部22は、このフレームデータFに基づいて、様々な画像処理を行う。具体的には、画像処理部22は、例えば、画像データの圧縮処理、画像の表示処理、記録媒体に対する画像データの記録処理などの様々な処理を行う。

[0111] 解析部223は、テストモードMBにおいて、フレームデータ受信部222が生成したフレームデータFに含まれるヘッダ情報INHに基づいて、通信が正しく行われているかどうかを解析する。

[0112] 図7は、テストモードMBでの、フレームデータ受信部222が生成したフレームデータFが示す画像領域Wにおける、ヘッダ情報INHが配置された位置を表すものである。画像領域Wは、有効画素領域A1に対応する。この例では、ヘッダ情報INHは、画像領域Wの領域内における左の領域W1に配置される。

[0113] このように、通信システム1では、テストモードMBにおいて、撮像装置10のフレームデータ生成部112は、撮像部11の撮像素素により得られた画素値情報と、ヘッダ情報生成部113が生成したヘッダ情報INHとを、画像情報として含むフレームデータFを生成するようにした。そして、送信部12は、撮像部11の撮像素素により得られた画素値情報と、ヘッダ

情報 I N F H とを、画像情報として含むペイロード P P B を生成するようにした。これにより、このフレームデータ F を受信する処理装置 2 0 において、通信が正しく行われているかどうかを解析することができる。

[0114] すなわち、撮像装置 1 0 のフレームデータ生成部 1 1 2 は、例えば通常モード M A において、撮像部 1 1 の撮像素子により得られた画素値情報を画像情報として含むフレームデータ F を生成する。そして、送信部 1 2 は、このフレームデータ F に基づいてペイロード P P を生成し、ペイロード P P にヘッダ P H およびフッタ P F を付加することによりパケット P を生成する。処理装置 2 0 の受信部 2 1 では、パケット分離部 2 1 4 がこのパケット P に含まれるヘッダ P H、ペイロード P P、およびフッタ P F を分離し、ペイロードエラー訂正部 2 1 5 および Byte to Pixel 変換部 2 1 6 は、このペイロード P P に基づいて処理を続ける。そして、フレームデータ受信部 2 2 2 は、この Byte to Pixel 変換部 2 1 6 から供給された画像情報、およびレジスタ 2 2 4 に記憶された制御データ D に基づいてフレームデータ F を生成する。このようにして生成されたフレームデータ F は、ヘッダ P H についての情報を含んでいないので、例えばフレームデータ F に基づいて、受信処理が正しく行われたかどうかを解析することが難しい。

[0115] そこで、通信システム 1 では、テストモード M B を設け、このテストモード M B において、撮像装置 1 0 のフレームデータ生成部 1 1 2 が、撮像部 1 1 の撮像素子により得られた画素値情報と、ヘッダ情報生成部 1 1 3 が生成したヘッダ情報 I N F H とを、画像情報として含むフレームデータ F を生成するようにした。これにより、処理装置 2 0 のフレームデータ受信部 2 2 2 が生成するフレームデータ F もまた、ヘッダ情報 I N F H を含むので、解析部 2 2 3 は、このヘッダ情報 I N F H を用いて、受信部 2 1 における受信処理が正しく行われたかどうかを解析することができる。

[0116] [効果]

以上のように本実施の形態では、テストモードにおいて、撮像素子により得られた画素値情報と、ヘッダ情報とを、画像情報として含むフレームデー

タを生成するようにしたので、通信が正しく行われているかどうかを解析することができる。

[0117] [変形例 1]

上記実施の形態では、テストモードMBにおいて、撮像素素により得られた画素値情報と、ヘッダPHに含まれる情報と同じ情報を含むヘッダ情報INFHとを、画像情報として含むフレームデータFを生成したが、これに限定されるものではない。これに代えて、例えば、テストモードMBにおいて、撮像素素により得られた画素値情報と、フッタPFに含まれる情報と同じ情報を含むフッタ情報INFFとを、画像情報として含むフレームデータFを生成してもよい。以下に、本変形例に係る通信システム1Aについて詳細に説明する。

[0118] 通信システム1Aは、上記実施の形態に係る通信システム1（図1）と同様に、撮像装置10Aと、処理装置20Aとを備えている。

[0119] 図8は、撮像装置10Aの一構成例を表すものである。撮像装置10Aは、撮像部11Aを有している。撮像部11Aは、フレームデータ生成部112Aを有している。フレームデータ生成部112Aは、フッタ情報生成部113Aを有している。フッタ情報生成部113Aは、テストモードMBにおいて、フッタ情報INFFを生成するように構成される。フッタ情報INFFは、フッタPFに含まれる情報の一部またはすべてを含んでいる。具体的には、フッタ情報INFFは、例えば1ライン分の画像情報についてのCRC符号を含んでいる。

[0120] このフレームデータ生成部112Aは、通常モードMAでは、撮像部11の撮像素素により得られた画素値情報を画像情報として含むフレームデータFを生成する。また、フレームデータ生成部112Aは、テストモードMBでは、撮像部11の撮像素素により得られた画素値情報と、フッタ情報生成部113Aが生成したフッタ情報INFFとを、画像情報として含むフレームデータFを生成する。フレームデータ生成部112Aは、このフッタ情報INFFを、有効画素領域A1の画像情報に対応する位置に配置することに

より、フレームデータFを生成する。

[0121] 図9は、テストモードMBにおけるパケットPの一構成例を表すものである。パケットPは、ヘッダPHと、ペイロードPP（ペイロードPPB）と、フッタPFとを有している。ペイロードPPBは、1ライン分の画像情報を含んでいる。このテストモードMBでは、このペイロードPPBは、撮像画素により得られた画素値情報と、フッタ情報INFFとを、画像情報として含んでいる。フッタ情報INFFは、ペイロードPPBにおける、有効画素領域A1の画像情報に対応する位置に配置される。

[0122] 処理装置20Aは、上記実施の形態に係る処理装置20（図1，6）と同様に、画像処理部22Aを有している。画像処理部22Aは、解析部223Aを有している。解析部223Aは、テストモードMBにおいて、フレームデータ受信部222が生成したフレームデータFに含まれるフッタ情報INFFに基づいて、通信が正しく行われているかどうかを解析する。

[0123] なお、この例では、テストモードMBにおいて、撮像画素により得られた画素値情報と、フッタ情報INFFとを、画像情報として含むフレームデータFを生成したが、これに限定されるものではない。例えば、テストモードMBにおいて、撮像画素により得られた画素値情報と、ヘッダ情報INFHと、フッタ情報INFFとを、画像情報として含むフレームデータFを生成してもよい。この場合には、ペイロードPPBは、撮像画素により得られた画素値情報と、ヘッダ情報INFHと、フッタ情報INFFとを、画像情報として含む。

[0124] [変形例2]

上記実施の形態では、テストモードMBにおいて、撮像画素により得られた画素値情報と、ヘッダ情報INFHとを、画像情報として含むフレームデータFを生成したが、これに限定されるものではなく、例えば、画素値情報およびヘッダ情報INFHに加え、さらに、ダミー領域A3に含まれる“Embedded Data”を、画像情報として含むフレームデータFを生成してもよい。この場合には、ペイロードPPBは、撮像画素により得られた画素値情報と

、ヘッダ情報 I N F H と、“Embedded Data” とを、画像情報として含む。

[0125] [変形例 3]

上記実施の形態では、ペイロード P P に設けられるヘッダ情報 I N F H は、制御データ D を含むようにしたが、これに限定されるものではない。これに代えて、例えば、ヘッダ情報 I N F H は、制御データ D およびこの制御データ D の誤り訂正符号である “Header ECC” を含むようにしてもよい。

[0126] [変形例 4]

上記実施の形態では、通常モード M A およびテストモード M B を設けたが、送信部 1 2 のヘッダ生成部 1 3 2 は、通常モード M A およびテストモード M B のうちのどちらのモードであることを示すフラグ情報を含むヘッダ P H を生成してもよい。例えば、ヘッダ P H の制御データ D における “Reserved” が、このフラグ情報を含むことができる。これにより、例えば、処理装置 2 0 のシステム制御部 2 2 1 は、レジスタ 2 2 4 に記憶された制御データ D に基づいて、撮像装置 1 0 の動作モードが、通常モード M A およびテストモード M B のうちのどちらであることを把握することができる。

[0127] なお、これに限定されるものではなく、例えば、通信システム 1 に、8 つの伝送レーン L 0 ~ L 7 とは別に、制御信号のやりとりを行う制御線を設け、レジスタ 1 1 4 に記憶された撮像装置 1 0 の動作モードについての情報を処理装置 2 0 に通知してもよい。

[0128] [変形例 5]

上記実施の形態では、通常モード M A およびテストモード M B を設けたが、これに限定されるものではない。例えばこれらの動作モードを設けず、フレームデータ生成部 1 1 2 が、常に、撮像画素により得られた画素値情報と、ヘッダ P H に含まれる情報と同じ情報を含むヘッダ情報 I N F H とを、画像情報として含むフレームデータ F を生成してもよい。この場合、処理装置 2 0 の解析部 2 2 3 は、常に、フレームデータ受信部 2 2 2 が生成したフレームデータ F に含まれるフッタ情報 I N F F に基づいて、通信が正しく行われているかどうかを解析することができる。

[0129] [変形例 6]

また、受信部 21 が、ヘッダ PH が示す情報と、ペイロード PP に含まれるヘッダ情報 INFH とを比較し、ヘッダ PH が示す情報およびヘッダ情報 INFH が一致するかどうかを確認することにより、ヘッダ情報 INFH が正しいものであることを確認する確認処理を行うようにしてもよい。具体的には、受信部 21 の PHY-RX 状態制御部 211 がこの確認処理を行ってもよいし、LINK-RX プロトコル管理部 212 がこの確認処理を行ってもよい。

[0130] [変形例 7]

上記実施の形態では、フレームデータ生成部 112 は、テストモード MB において、撮像部 11 の撮像素子により得られた画素値情報と、ヘッダ情報生成部 113 が生成したヘッダ情報 INFH とを、画像情報として含むフレームデータ F を生成したが、これに限定されるものではない。これに代えて、フレームデータ生成部 112 は、テストモード MB において、LINK-TX プロトコル管理部 121 のヘッダ生成部 132 が生成したヘッダ情報 INFH を取得し、撮像部 11 の撮像素子により得られた画素値情報と、このヘッダ情報 INFH とを、画像情報として含むフレームデータ F を生成してもよい。

[0131] 同様に、変形例 1 に係る撮像装置 10A では、フレームデータ生成部 112A は、テストモード MB において、撮像部 11 の撮像素子により得られた画素値情報と、フッタ情報生成部 113A が生成したフッタ情報 INF_F とを、画像情報として含むフレームデータ F を生成したが、これに限定されるものではない。これに代えて、フレームデータ生成部 112A は、テストモード MB において、LINK-TX プロトコル管理部 121 のフッタ生成部 134 が生成したフッタ情報 INF_F を取得し、撮像部 11 の撮像素子により得られた画素値情報と、このフッタ情報 INF_F とを、画像情報として含むフレームデータ F を生成してもよい。

[0132] [変形例 8]

上記実施の形態では、処理装置 20C の画像処理部 22C に解析部 223 を設け、この解析部 223 が、通信が正しく行われているかどうかを解析するようにしたたがこれに限定されるものではない。これに代えて、例えば、図 10、11 に示す通信システム 1B のように、処理装置とは別の装置が、通信が正しく行われているかどうかを解析するようにしてもよい。通信システム 1B は、処理装置 20B と、解析装置 30B とを備えている。処理装置 20B は、画像処理部 22B を有している。画像処理部 22B は、図 11 に示したように、上記実施の形態に係る画像処理部 22 から、解析部 223 を省いたものである。解析装置 30B は、テストモード MB において、画像処理部 22B のフレームデータ受信部 222 が生成したフレームデータ F に含まれるヘッダ情報 INFH に基づいて、通信が正しく行われているかどうかを解析するように構成される。解析装置 30B は、例えば、パーソナルコンピュータを用いて構成してもよいし、通信が正しく行われているかどうかを解析する専用の装置であってもよい。

[0133] [変形例 9]

上記実施の形態では、撮像素子により得られた画素値情報と、ヘッダ PH に含まれる情報と同じ情報を含むヘッダ情報 INFH とを、画像情報として含むフレームデータ F を、処理装置 20 に対して送信するようにしたが、これに限定されるものではない。これに代えて、例えば、撮像素子により得られた画素値情報を画像情報として含むフレームデータ F と、ヘッダ情報 INFH とを、別々に処理装置 20 に対して送信してもよい。以下に、本変形例に係る通信システム 1C について詳細に説明する。

[0134] 図 12 は、通信システム 1C の一構成例を表すものである。通信システム 1C は、撮像装置 10C と、処理装置 20C とを備えている。撮像装置 10C は、撮像部 11C と、通信部 13C とを有している。

[0135] 図 13 は、撮像装置 10C の一構成例を表すものである。撮像部 11C は、フレームデータ生成部 112C を有している。フレームデータ生成部 112C は、通常モード MA およびテストモード MB の両方において、撮像部 1

1の撮像素素により得られた画素値情報を画像情報として含むフレームデータFを生成する。送信部12は、8つの伝送レーンL0～L7を介してパケットPをそれぞれ送信することにより、画像データを送信する。

[0136] 通信部13Cは、処理装置20Cとの間で、制御信号のやりとりを行うように構成される。通信部13Cは、テストモードMBにおいて、ヘッダ情報INHを処理装置20Cに対して送信するようになっている。

[0137] 処理装置20Cは、通信部23Cと、画像処理部22Cとを有している。通信部23Bは、撮像装置10Cとの間で、制御信号のやりとりを行うように構成される。通信部23Cは、テストモードMBにおいて、撮像装置10Cから送信されたヘッダ情報INHを受信するようになっている。

[0138] 図14は、処理装置20Cの一構成例を表すものである。画像処理部22Cは、解析部223Cを有している。解析部223Cは、テストモードMBにおいて、通信部23Cが受信したヘッダ情報INHに基づいて、通信が正しく行われているかどうかを解析するように構成される。

[0139] ここで、撮像装置10Cは、本開示における「送信装置」の一具体例に対応する。フレームデータ生成部112Cは、本開示における「データ生成部」の一具体例に対応する。通信部13Cは、本開示における「制御情報送信部」の一具体例に対応する。処理装置20Cは、本開示における「受信装置」の一具体例に対応する。通信部23Cは、本開示における「制御情報受信部」の一具体例に対応する。処解析部223Cは、本開示における「解析部」の一具体例に対応する。

[0140] この例では、撮像装置10Cの通信部13Cがヘッダ情報INHを送信し、処理装置20Cの通信部23Cがこのヘッダ情報INHを受信したが、これに限定されるものではない。これに代えて、例えば、上記変形例1に記載の通信システム1Aの場合と同様に、撮像装置10Cの通信部13Cがフッタ情報INFを送信し、処理装置20Cの通信部23Cがこのフッタ情報INFを受信してもよい。

[0141] [その他の変形例]

また、これらの変形例のうちの2以上を組み合わせてもよい。

[0142] 以上、実施の形態およびいくつかの変形例を挙げて本技術を説明したが、本技術はこれらの実施の形態等には限定されず、種々の変形が可能である。

[0143] 例えば、上記の実施の形態等では、撮像装置10に1つの送信部12を設けるとともに、処理装置20に1つの受信部21を設け、送信部12が受信部21に対して画像データを送信したが、これに限定されるものではない。これに代えて、例えば、撮像装置に複数の送信部を設けるとともに、処理装置に複数の受信部を設け、複数の送信部が、複数の受信部に対して画像データを送信してもよい。送信部は、その送信部に対応する受信部に対して、例えば、複数の伝送レーンLを用いて、画像データを送信することができる。

[0144] また、上記の実施の形態等では、1つの撮像装置10が、1つの処理装置20に対して画像データを送信したが、これに限定されるものではない。これに代えて、例えば、複数の撮像装置が、1つの処理装置に対して画像データを送信してもよい。

[0145] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0146] なお、本技術は以下のような構成とすることができる。以下の構成の本技術によれば、通信が正しく行われているかどうかを確認することができる。

[0147] (1) 撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能なデータ生成部と、

前記画像データを送信可能な送信部と
を備えた送信装置。

(2) 前記送信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である

前記(1)に記載の送信装置。

(3) 前記ペイロードは、前記画像データにおける1ライン分の前記画像情報を含み、

前記制御情報は、前記 1 ライン分の前記画像情報についての情報を含む
前記（２）に記載の送信装置。

（４）前記制御情報は、制御データを含み、

前記ヘッダは、前記制御データに加え、前記制御データの誤り訂正符号を
さらに含む

前記（２）または（３）に記載の送信装置。

（５）前記制御情報は、制御データと、前記制御データの誤り訂正符号とを
含む

前記（２）または（３）に記載の送信装置。

（６）前記送信装置は、第 1 のモードおよび第 2 のモードを有し、

前記データ生成部は、

前記第 1 のモードにおいて、前記画素値情報および前記制御情報を前記画
像情報として含む前記画像データを生成可能であり、

前記第 2 のモードにおいて、前記画素値情報を前記画像情報として含む前
記画像データを生成可能である

前記（１）から（５）のいずれかに記載の送信装置。

（７）前記送信部は、前記制御情報を含むヘッダと前記画像データを含むペ
イロードとを有するパケットを生成可能であり、前記パケットを送信するこ
とにより前記画像データを送信可能であり、

前記制御情報は、前記第 1 のモードにおいて第 1 の値を有し、前記第 2 の
モードにおいて第 2 の値を有するフラグ情報を含む

前記（６）に記載の送信装置。

（８）前記送信部は、前記画像情報を含むペイロードと前記制御情報を含む
フッタとを有するパケットを生成可能であり、前記パケットを送信すること
により前記画像データを送信可能である

前記（１）に記載の送信装置。

（９）前記ペイロードは、前記画像データにおける 1 ライン分の前記画像情
報を含み、

前記制御情報は、前記１ライン分の前記画像情報についての誤り訂正符号を含む

前記（８）に記載の送信装置。

（１０）前記画像データは、有効画素領域に対応する画像を示す

前記（１）から（９）のいずれかに記載の送信装置。

（１１）撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを受信可能な受信部と、

前記画像データに含まれる前記制御情報に基づいて解析処理を行うことが可能な解析部と

を備えた受信装置。

（１２）前記受信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを受信することにより前記画像データを受信可能である

前記（１１）に記載の受信装置。

（１３）前記受信部は、前記ヘッダに含まれる前記制御情報と、前記ペイロードに含まれる前記制御情報とを比較することにより前記画像データを検証可能な検証部をさらに有する

前記（１２）に記載の受信装置。

（１４）前記受信部は、前記画像情報を含むペイロードと前記制御情報を含むフッタとを有するパケットを受信することにより前記画像データを受信可能である

前記（１１）に記載の受信装置。

（１５）送信装置と、

受信装置と

を備え、

前記送信装置は、

撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能なデータ生成部と、

前記画像データを送信可能な送信部と
を有し、
前記受信装置は、
前記送信装置から送信された前記画像データを受信可能な受信部と、
前記画像データに含まれる前記制御情報に基づいて解析処理を行うことが
可能な解析部と
を有する
通信システム。

(16) 送信装置と、
受信装置と
を備え、
前記送信装置は、
撮像素子により得られた画素値情報を画像情報として含む画像データを生成可能なデータ生成部と、
前記画像データを送信可能な送信部と、
制御情報を送信可能な制御情報送信部と
を有し、
前記受信装置は、
前記送信装置から送信された前記画像データを受信可能な受信部と、
前記送信装置から送信された前記制御情報を受信可能な制御情報受信部と
、
前記制御情報に基づいて解析処理を行うことが可能な解析部と
を有する
通信システム。

(17) 前記送信装置は、第1のモードおよび第2のモードを有し、
前記制御情報送信部は、前記第1のモードにおいて、前記制御情報を送信
可能である
前記(16)に記載の通信システム。

(18) 前記送信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である

前記(16)または(17)に記載の通信システム。

(19) 前記送信部は、前記画像情報を含むペイロードと前記制御情報を含むフッタとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である

前記(16)から(18)のいずれかに記載の通信システム。

[0148] 本出願は、日本国特許庁において2019年6月18日に出願された日本特許出願番号2019-112495号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0149] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能なデータ生成部と、
前記画像データを送信可能な送信部と
を備えた送信装置。
- [請求項2] 前記送信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である
請求項1に記載の送信装置。
- [請求項3] 前記ペイロードは、前記画像データにおける1ライン分の前記画像情報を含み、
前記制御情報は、前記1ライン分の前記画像情報についての情報を含む
請求項2に記載の送信装置。
- [請求項4] 前記制御情報は、制御データを含み、
前記ヘッダは、前記制御データに加え、前記制御データの誤り訂正符号をさらに含む
請求項2に記載の送信装置。
- [請求項5] 前記制御情報は、制御データと、前記制御データの誤り訂正符号とを含む
請求項2に記載の送信装置。
- [請求項6] 前記送信装置は、第1のモードおよび第2のモードを有し、
前記データ生成部は、
前記第1のモードにおいて、前記画素値情報および前記制御情報を前記画像情報として含む前記画像データを生成可能であり、
前記第2のモードにおいて、前記画素値情報を前記画像情報として含む前記画像データを生成可能である
請求項1に記載の送信装置。

- [請求項7] 前記送信部は、前記制御情報を含むヘッダと前記画像データを含むペイロードとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能であり、
- 前記制御情報は、前記第1のモードにおいて第1の値を有し、前記第2のモードにおいて第2の値を有するフラグ情報を含む
- 請求項6に記載の送信装置。
- [請求項8] 前記送信部は、前記画像情報を含むペイロードと前記制御情報を含むフッタとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である
- 請求項1に記載の送信装置。
- [請求項9] 前記ペイロードは、前記画像データにおける1ライン分の前記画像情報を含み、
- 前記制御情報は、前記1ライン分の前記画像情報についての誤り訂正符号を含む
- 請求項8に記載の送信装置。
- [請求項10] 前記画像データは、有効画素領域に対応する画像を示す
- 請求項1に記載の送信装置。
- [請求項11] 撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを受信可能な受信部と、
- 前記画像データに含まれる前記制御情報に基づいて解析処理を行うことが可能な解析部と
- を備えた受信装置。
- [請求項12] 前記受信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを受信することにより前記画像データを受信可能である
- 請求項11に記載の受信装置。
- [請求項13] 前記受信部は、前記ヘッダに含まれる前記制御情報と、前記ペイロードに含まれる前記制御情報とを比較することにより前記画像データ

を検証可能な検証部をさらに有する

請求項 1 2 に記載の受信装置。

[請求項14] 前記受信部は、前記画像情報を含むペイロードと前記制御情報を含むフッタとを有するパケットを受信することにより前記画像データを受信可能である

請求項 1 1 に記載の受信装置。

[請求項15] 送信装置と、
受信装置と
を備え、
前記送信装置は、
撮像素子により得られた画素値情報と、制御情報とを、画像情報として含む画像データを生成可能なデータ生成部と、
前記画像データを送信可能な送信部と
を有し、
前記受信装置は、
前記送信装置から送信された前記画像データを受信可能な受信部と、
前記画像データに含まれる前記制御情報に基づいて解析処理を行うことが可能な解析部と
を有する
通信システム。

[請求項16] 送信装置と、
受信装置と
を備え、
前記送信装置は、
撮像素子により得られた画素値情報を画像情報として含む画像データを生成可能なデータ生成部と、
前記画像データを送信可能な送信部と、

制御情報を送信可能な制御情報送信部と
を有し、
前記受信装置は、
前記送信装置から送信された前記画像データを受信可能な受信部と
、
前記送信装置から送信された前記制御情報を受信可能な制御情報受信部と、
前記制御情報に基づいて解析処理を行うことが可能な解析部と
を有する
通信システム。

[請求項17] 前記送信装置は、第1のモードおよび第2のモードを有し、
前記制御情報送信部は、前記第1のモードにおいて、前記制御情報を送信可能である

請求項16に記載の通信システム。

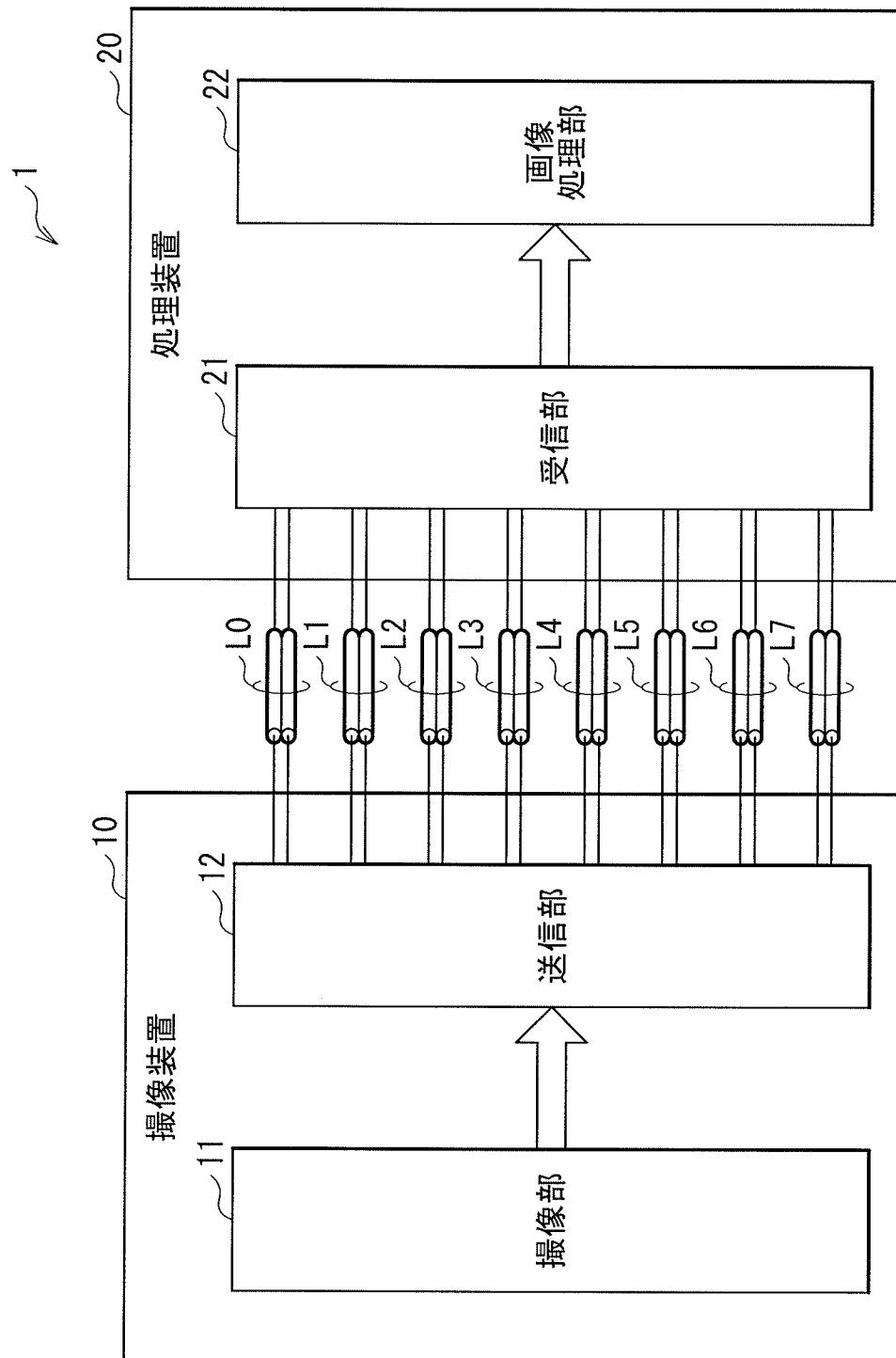
[請求項18] 前記送信部は、前記制御情報を含むヘッダと前記画像情報を含むペイロードとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である

請求項16に記載の通信システム。

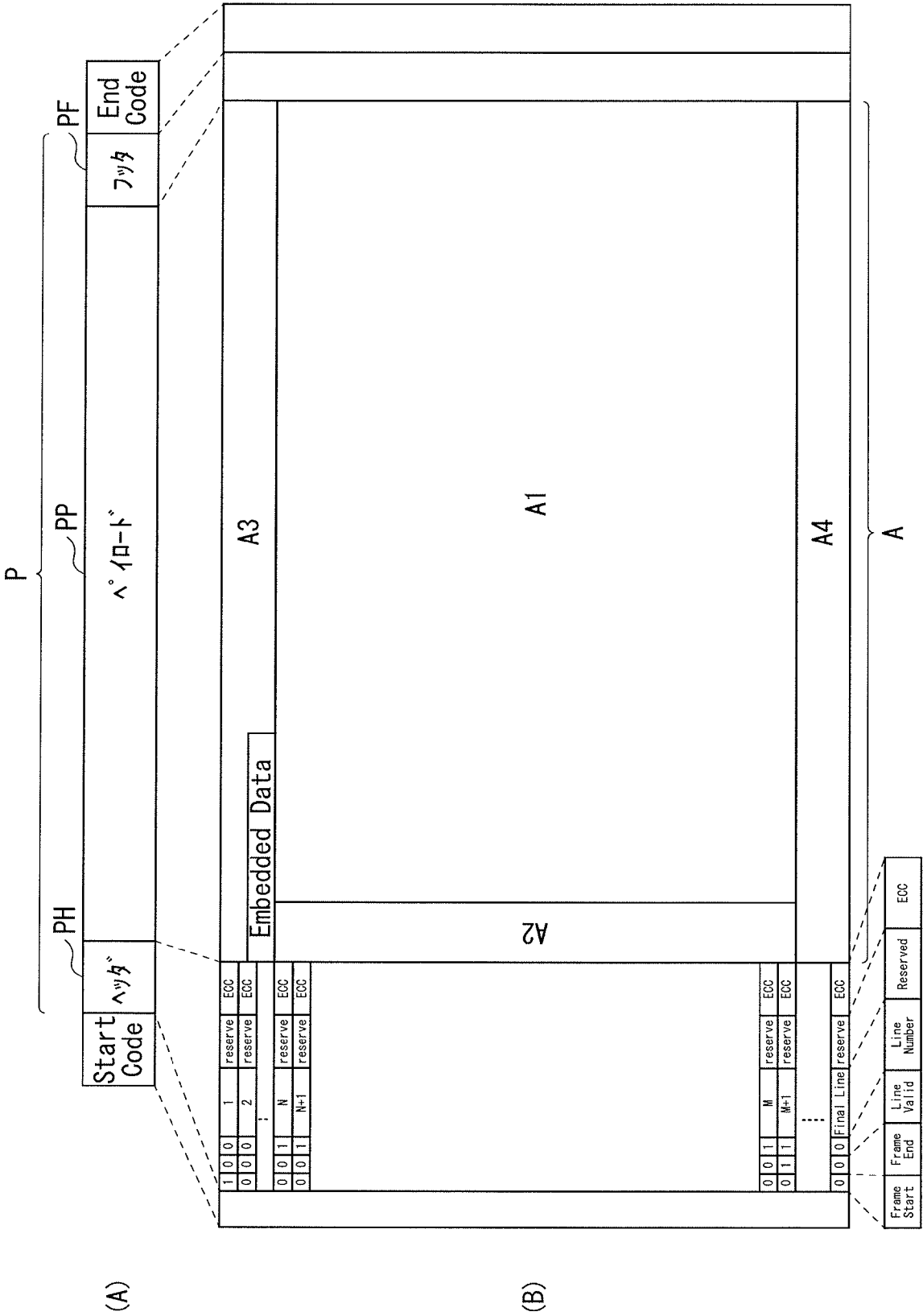
[請求項19] 前記送信部は、前記画像情報を含むペイロードと前記制御情報を含むフッタとを有するパケットを生成可能であり、前記パケットを送信することにより前記画像データを送信可能である

請求項16に記載の通信システム。

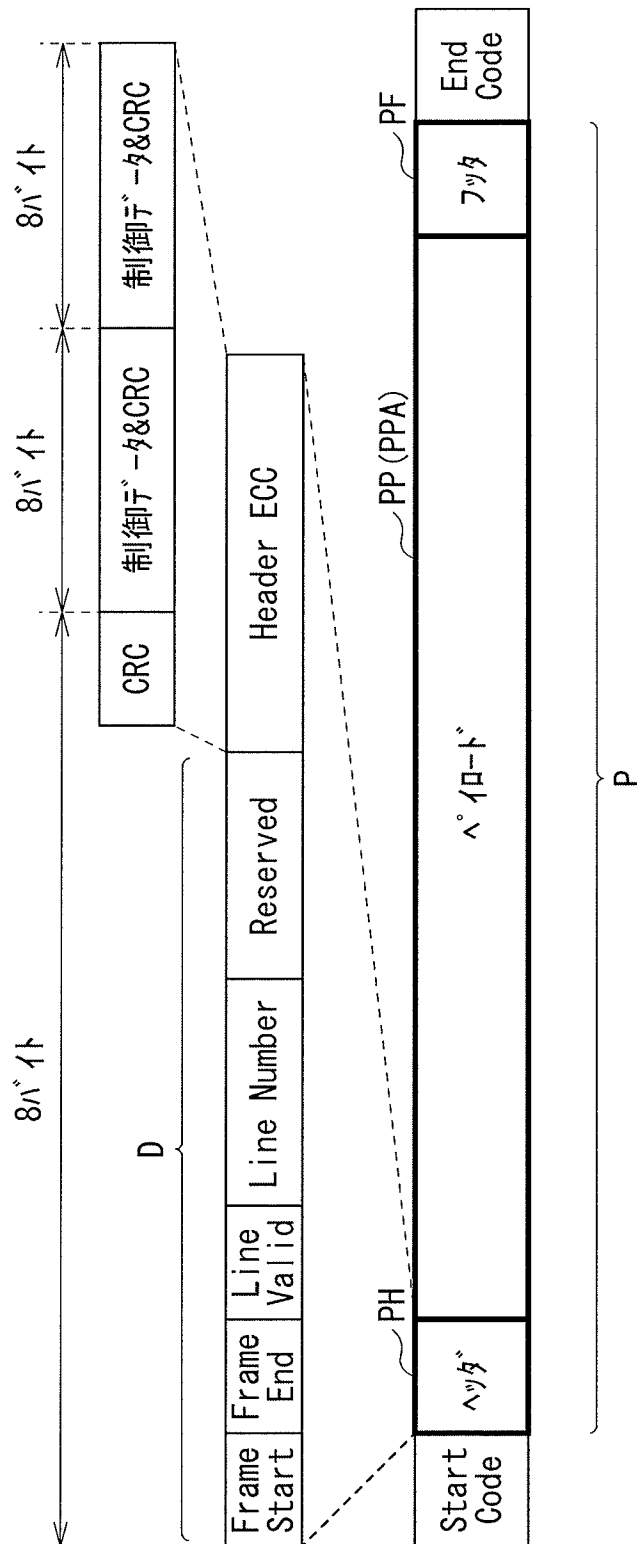
[図1]



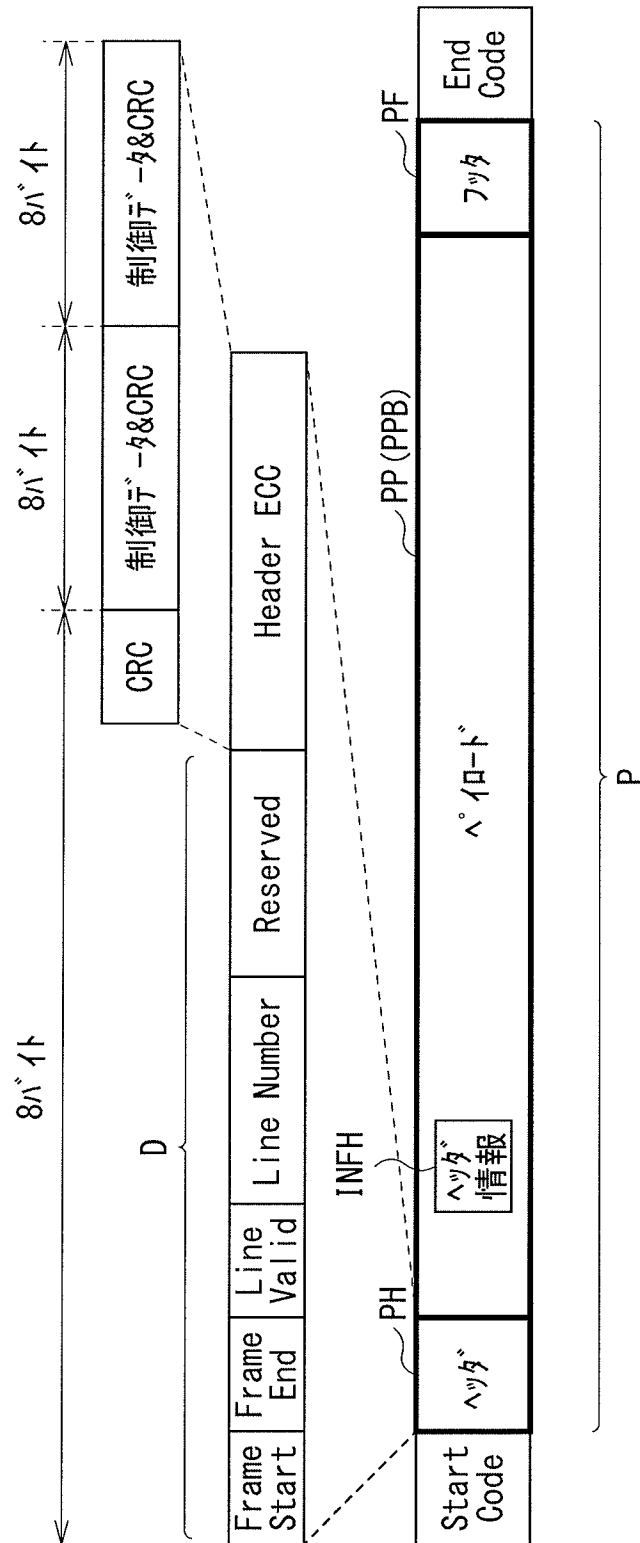
[図2]



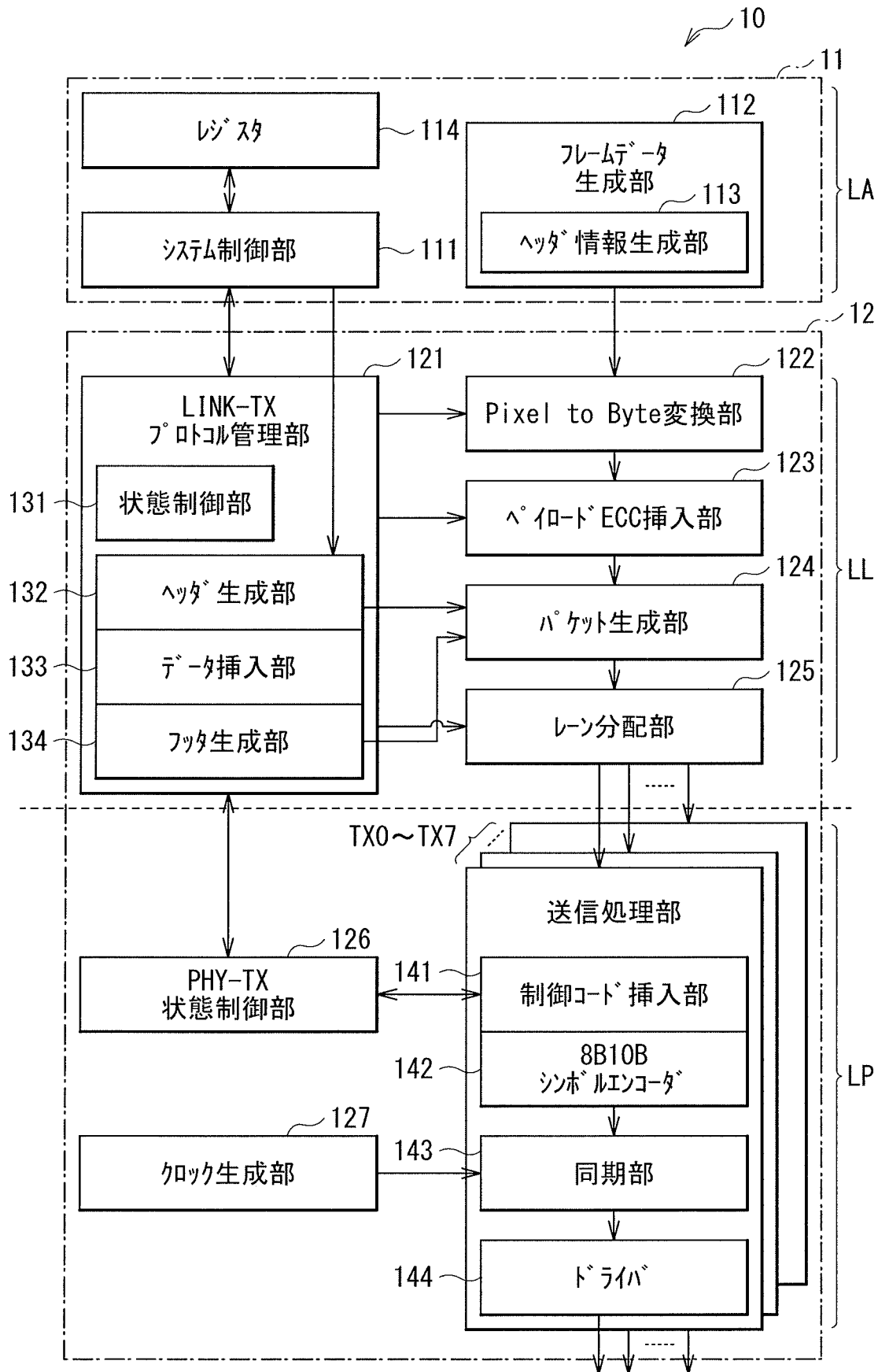
[図3]



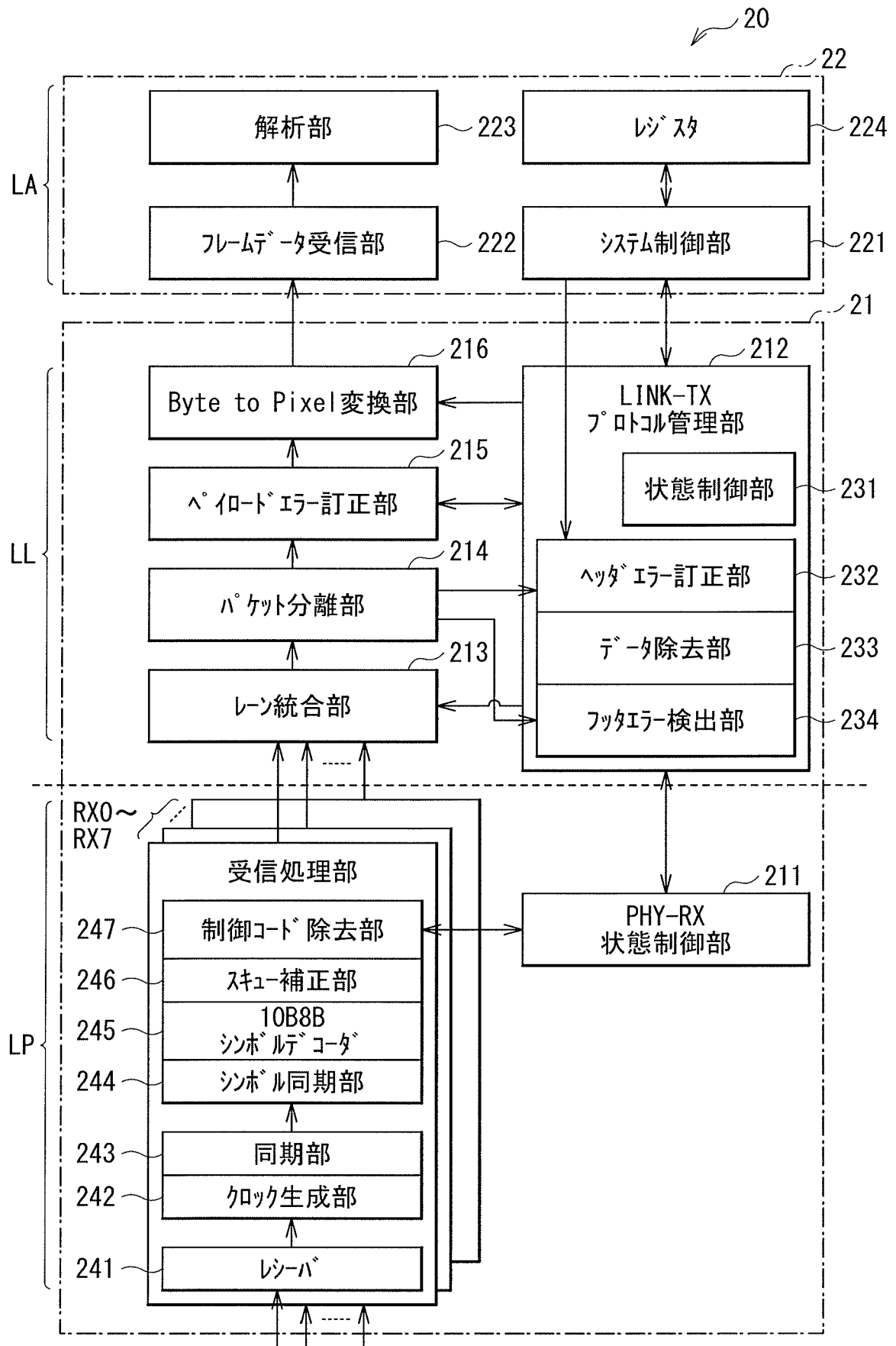
[図4]



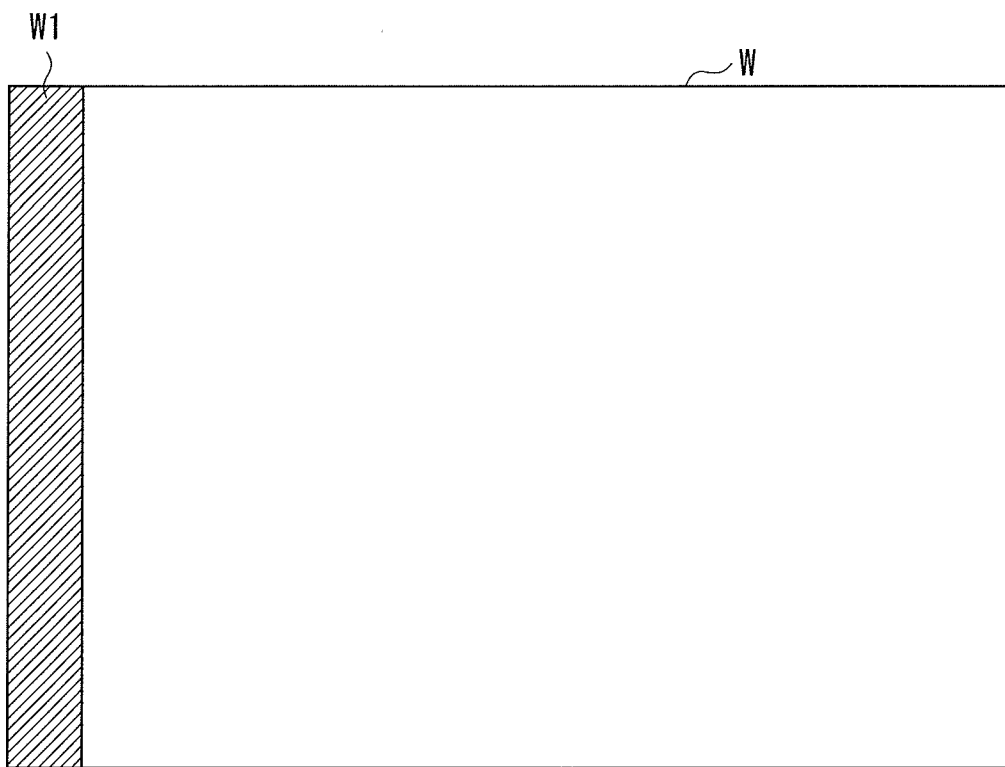
[図5]



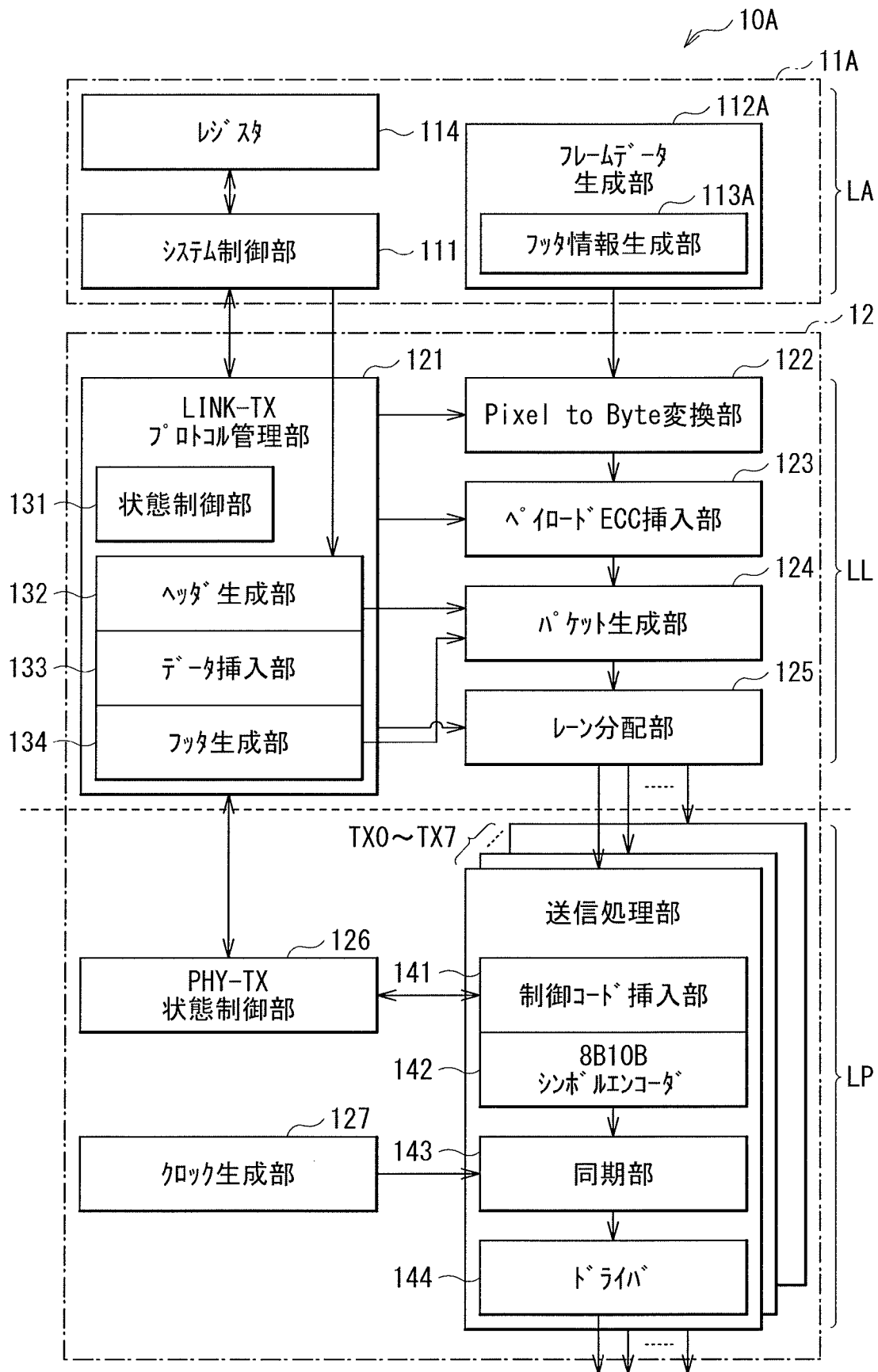
[図6]



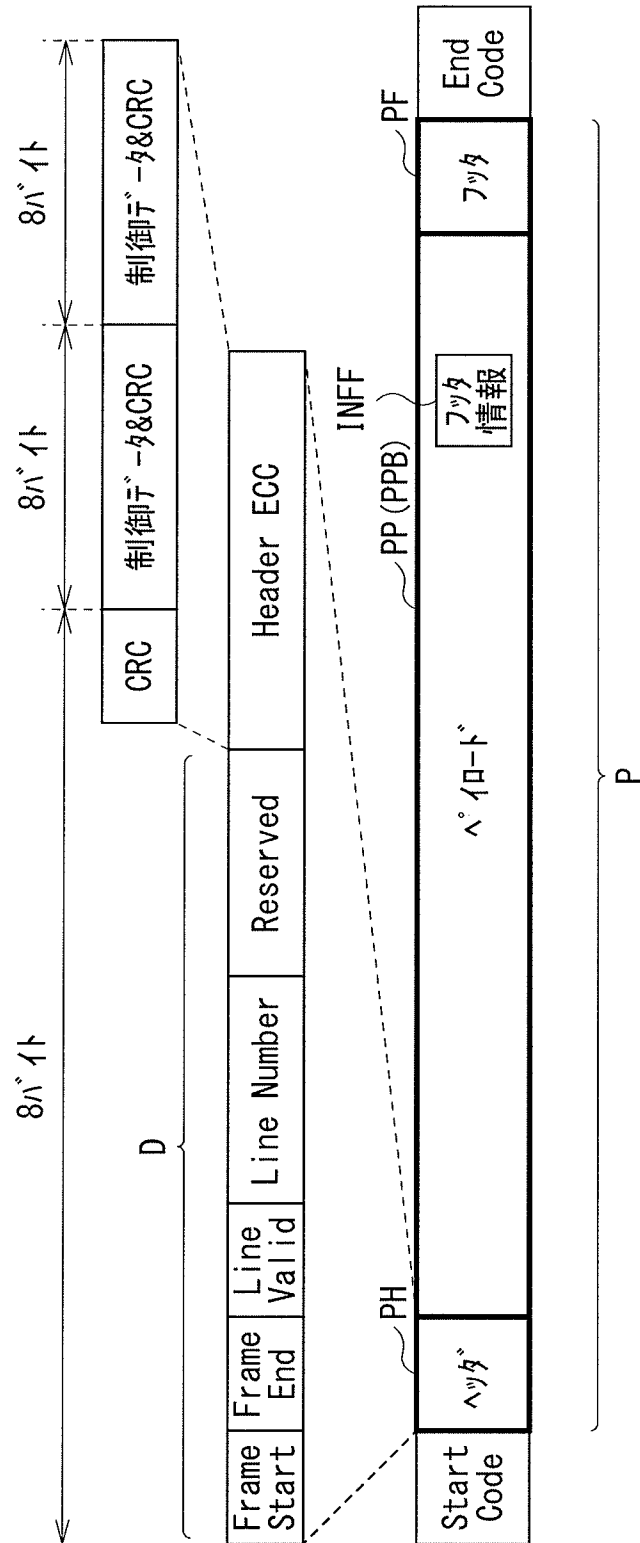
[図7]



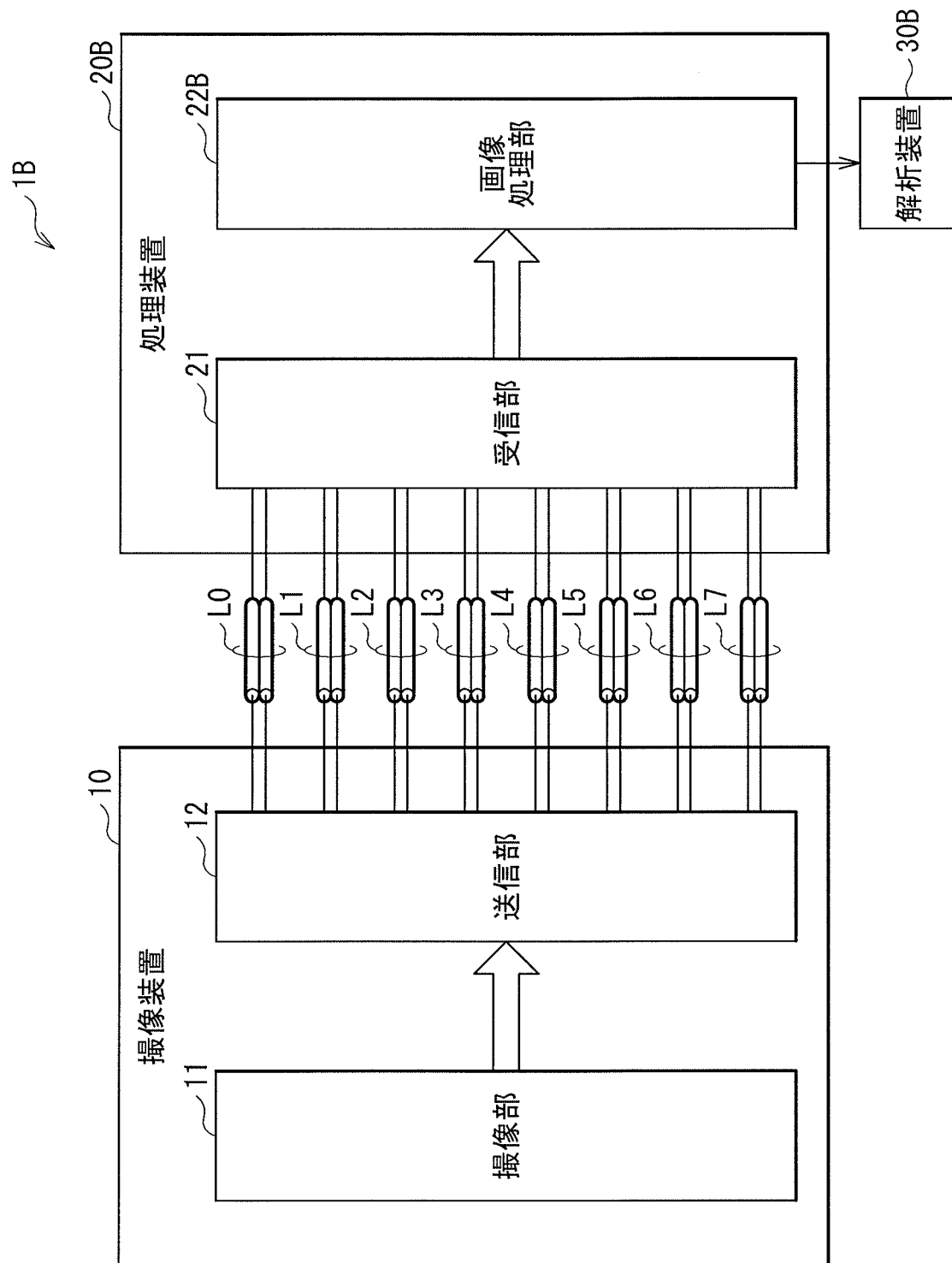
[図8]



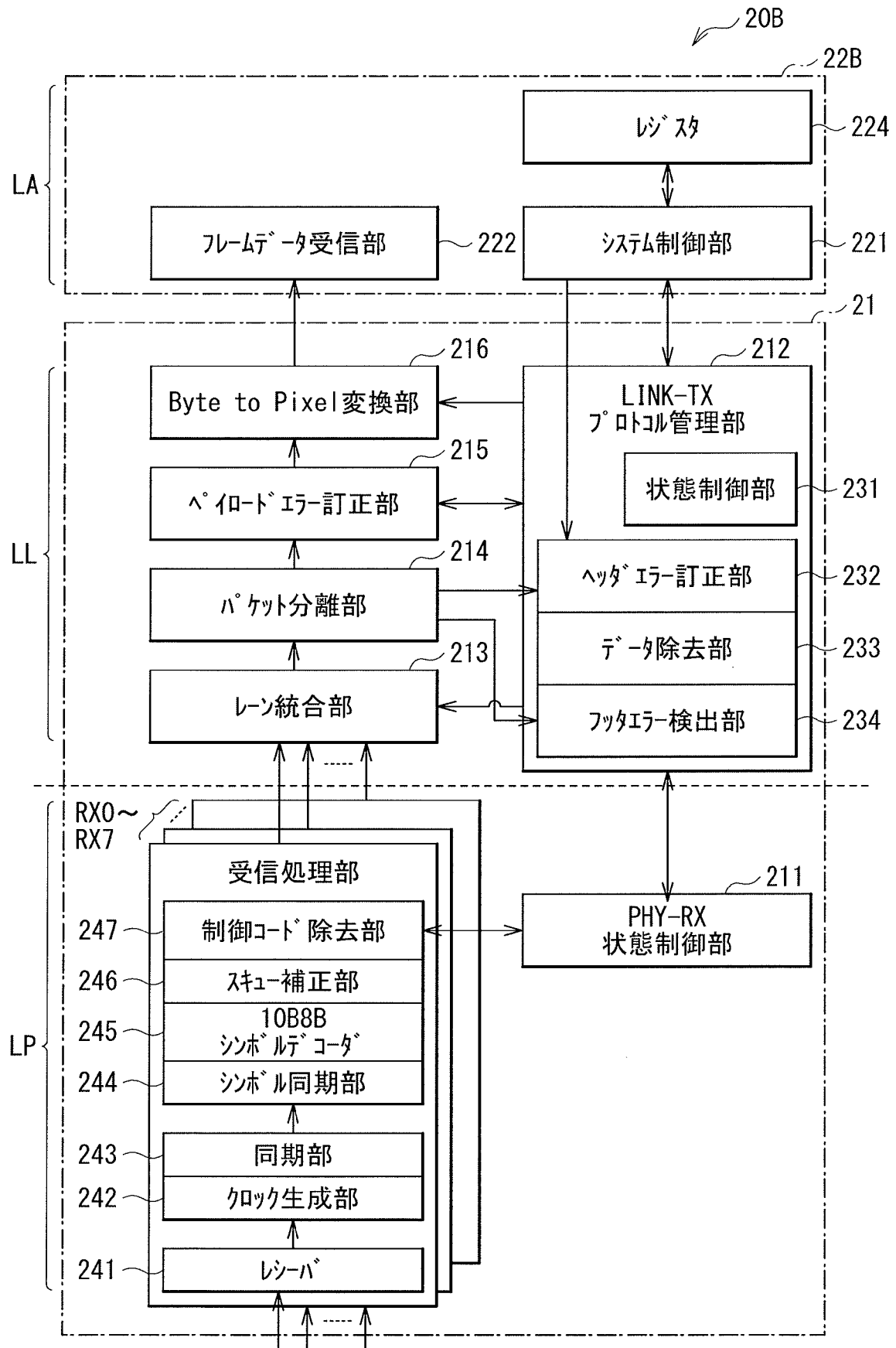
[図9]



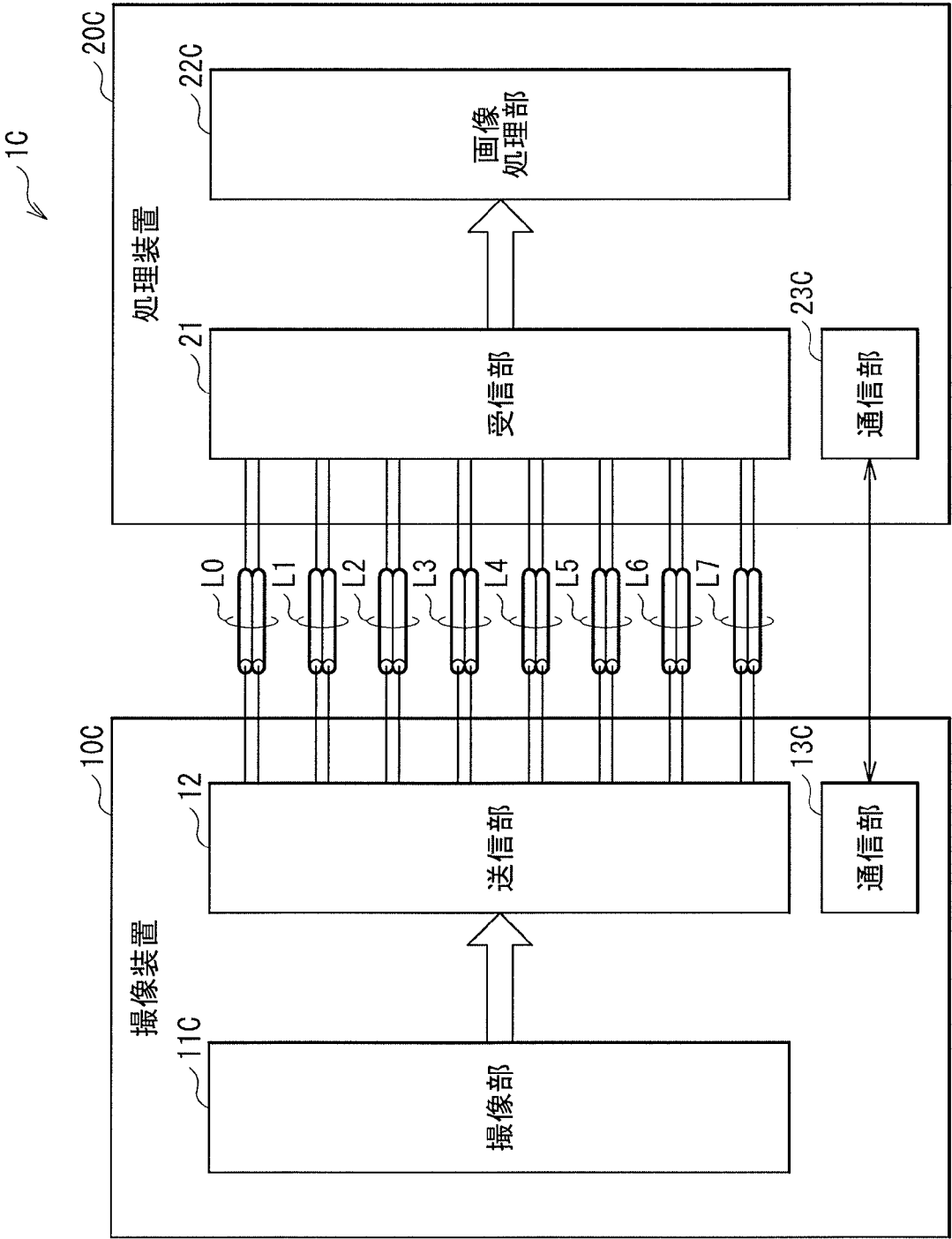
[図10]



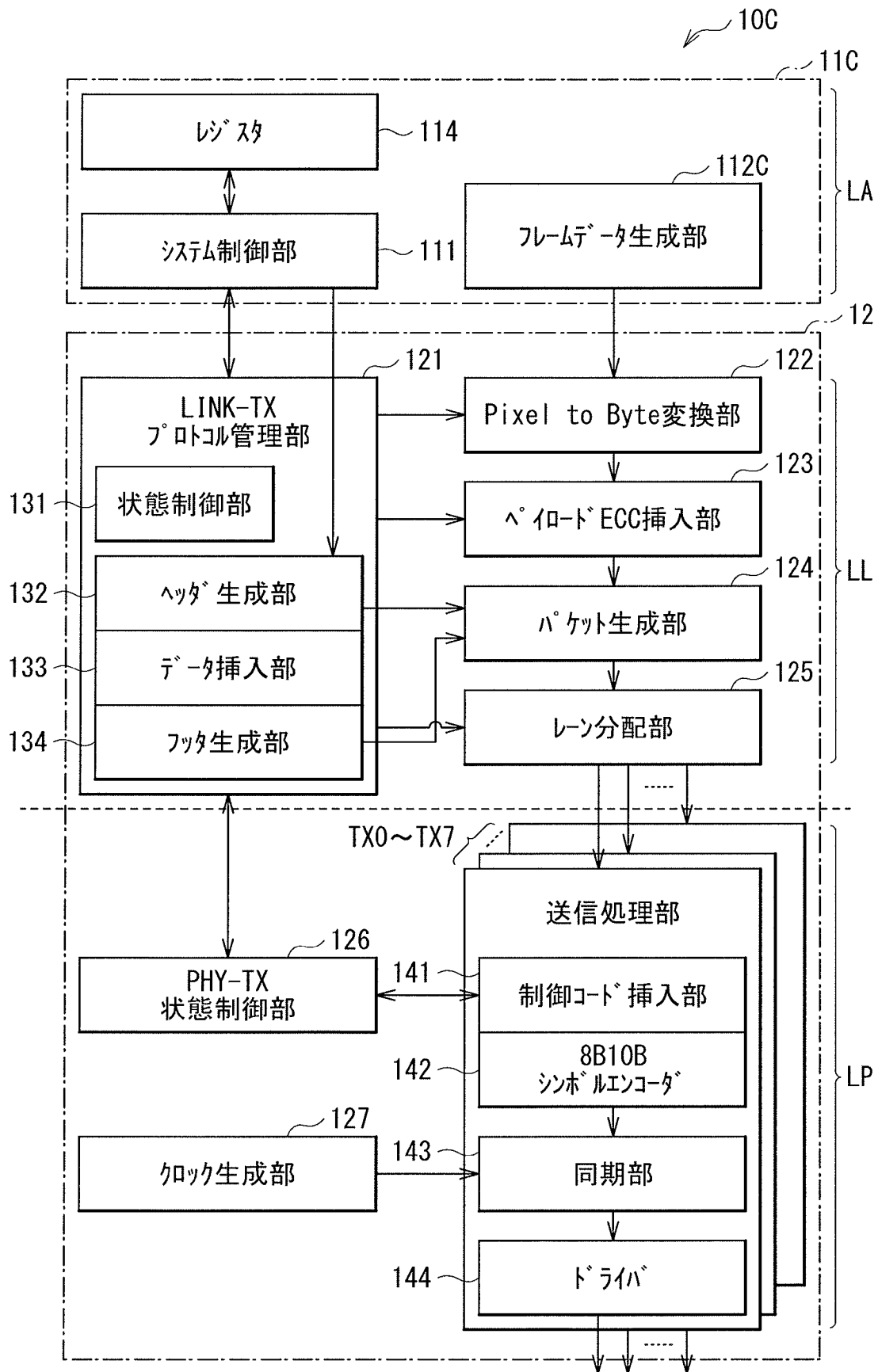
[図11]



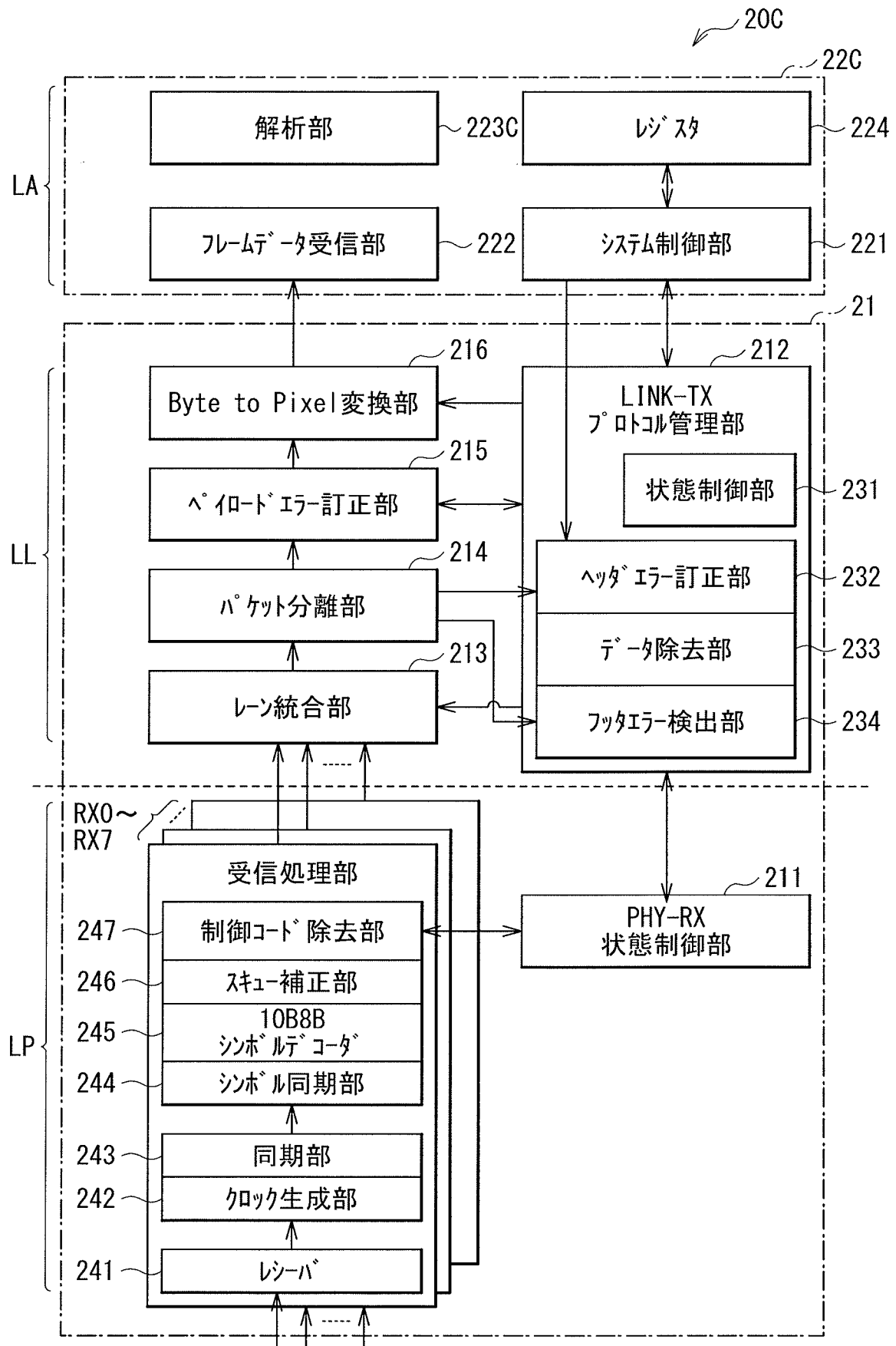
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/022712

A. CLASSIFICATION OF SUBJECT MATTER

H04N 5/232 (2006.01) i; H04N 21/236 (2011.01) i
FI: H04N21/236; H04N5/232 300

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/232; H04N21/236

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2012-120158 A (SONY CORP.) 21.06.2012 (2012-06-21) paragraphs [0044]-[0048], [0069]-[0078], [0087]-[0098], [0138], [0231]-[0239], [0302]-[0306], fig. 1, 4, 6, 30-32	1-19

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	---

Date of the actual completion of the international search
31 August 2020 (31.08.2020)

Date of mailing of the international search report
08 September 2020 (08.09.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/022712

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2012-120158 A	21 Jun. 2012	EP 2640055 A1 paragraphs [0044]- [0048], [0069]- [0078], [0087]- [0098], [0138], [0231]-[0239], [0302]-[0301], fig. 1, 4, 6, 30-32 CN 102469277 A US 2012/0120289 A1 WO 2012/063949 A1	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 5/232(2006.01)i; H04N 21/236(2011.01)i FI: H04N21/236; H04N5/232 300										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04N5/232; H04N21/236 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2020年									
日本国実用新案登録公報	1996 - 2020年									
日本国登録実用新案公報	1994 - 2020年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2012-120158 A（ソニー株式会社）21.06.2012（2012 - 06 - 21） 0044-0048, 0069-0078, 0087-0098, 0138, 0231-0239, 0302-0306段落、図1, 4, 6, 30-32	1-19								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。 * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 31.08.2020		国際調査報告の発送日 08.09.2020								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 後藤 嘉宏 5C 3660 電話番号 03-3581-1101 内線 3541								

PCT/JP2020/022712

様式 PCT/ISA/210 (パテントファミリー用別紙) (2015年1月)