

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 1 区分
 【発行日】平成 17 年 7 月 14 日 (2005.7.14)

【公開番号】特開 2002-243805 (P2002-243805A)
 【公開日】平成 14 年 8 月 28 日 (2002.8.28)
 【出願番号】特願 2001-348717 (P2001-348717)
 【国際特許分類第 7 版】

G 0 1 R 31/28

G 0 6 F 11/22

【F I】

G 0 1 R 31/28 V

G 0 6 F 11/22 3 6 0 P

G 0 1 R 31/28 G

G 0 1 R 31/28 E

【手続補正書】

【提出日】平成 16 年 11 月 15 日 (2004.11.15)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力スキャンデータを受信するスキャンデータ入力 (S D I) ポートと、

試験クロック信号にのみ呼応して前記入力スキャンデータを受信及びシフト移動することにより疑似ランダムスキャンデータのストリームを生成することが可能な第一の線形フィードバックレジスタと、

前記入力スキャンデータ又は前記疑似ランダムスキャンデータのいずれか一方を、個別のスキャンアウト信号を各々に生成する複数のスキャンパスへと結合するスキャンインセクタと、

前記個別のスキャンアウト信号を受信するように結合し、前記個別のスキャンアウト信号の機能に対応する個別のシグニチャを生成する複数入力 of シグニチャレジスタと、

スキャンデータ出力 (S D O) ポートと、

前記スキャンアウト信号、又は前記シグニチャのいずれか一方を前記 S D O ポートへと結合する出力セクタと

を具備したデジタル回路を試験する試験装置。

【請求項 2】

前記複数のスキャンパスを通じ、プログラム可能なサイクル数にわたってデータをシフトするようにプログラムすることが出来るシフトカウンタを更に含む請求項 1 に記載の試験装置。

【請求項 3】

前記デジタル回路をプログラム可能な実行サイクル数にわたってステップさせるステップカウンタを更に含む請求項 1 又は 2 に記載の試験装置。

【請求項 4】

前記シグニチャの生成の際、前記入力スキャンアウト信号のいずれのビットの組み合わせも無視することが出来るように、前記複数入力 of シグニチャレジスタがマスク可能であることを特徴とする請求項 1 又は 2 又は 3 に記載の試験装置。

【請求項 5】

前記複数のスキャンパスを通じてデータをシフトするように、及び／又は前記デジタル回路をシフト及び／又は実行サイクルのプログラム可能なシーケンスのステップを生じさせるようにプログラムすることが出来るステップ／シフトコントローラを含む請求項 1 に記載の試験装置。

【請求項 6】

前記ステップ／シフトコントローラが、複数のビットを第一の端部から第二の端部までシフトさせるシフトレジスタを含み、前記ビットの各々が第一の状態又は第二の状態のいずれか一方の状態にあり、前記第二の端部において前記第一の状態にあるビット出力の各々は、前記複数のスキャンパスを通じて 1 回以上のシフトサイクルにわたるデータのシフトを生じさせるものであり、そして前記第二の端部において第二の状態にあるビット出力の各々は、前記デジタル回路に 1 回以上の実行サイクルを生じさせるものであることを特徴とする請求項 5 に記載の試験装置。

【請求項 7】

入力スキャンデータを受信するスキャンデータ入力 (SDI) ポートと、

試験クロック信号にのみ呼応して前記入力スキャン種データを受信及びシフト移動することにより疑似ランダムスキャンデータのストリームを生成することが可能な第一の線形フィードバックレジスタと、

前記入力スキャンデータ又は前記シフトされた入力スキャンデータのいずれか一方を、個別のスキャンアウト信号を各々に生成する複数のスキャンパスへと結合するスキャンインセクタと、

前記個別のスキャンアウト信号を受信するように結合し、前記個別のスキャンアウト信号の機能に対応する、個別のシグニチャを生成する複数入力のシグニチャレジスタと、スキャンデータ出力 (SDO) ポートと、

そして前記スキャンアウト信号、又は前記シグニチャのいずれか一方を前記 SDO ポートへと結合する出力セクタとを具備した集積回路の試験を可能とする方法であって、

前記入力スキャンデータ又は前記シフトされた入力スキャンデータのいずれか一方を前記複数のスキャンパスへと結合するように前記スキャンインセクタをプログラムするステップと、

前記スキャンアウト信号又は前記シグニチャのいずれか一方を前記 SDO ポートへと結合するように前記出力セクタをプログラムするステップと

を含む方法。

【請求項 8】

前記シフトカウンタを、プログラム可能なシフトサイクル数にわたってシフトを行うようにプログラムするステップと、

前記複数のスキャンパスを通じ、前記プログラム可能なシフトサイクル数にわたってデータをシフトするステップと

を含む請求項 7 に記載の方法。

【請求項 9】

プログラム可能な実行サイクル数にわたってステップを生じるように前記ステップカウンタをプログラムするステップと、

前記プログラム可能な実行サイクル数にわたるステップを実行するステップと

を含む請求項 7 又は 8 に記載の方法。