(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H01L 21/00

(45) 공고일자 2003년12월06일
(11) 등록번호 10-0403690
(24) 등록일자 2003년10월17일

(21) 출원번호 10-1996-0002396
(22) 출원일자 1996년02월01일

(65) 공개번호 특1996-0032576
(43) 공개일자 1996년09월17일

(30) 우선권주장 95-37655 1995년02월02일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 마쓰시타 다케시
일본국 도쿄도 시나가와구 기다시나가와 6쵸메 7반 35고 소니 가부시기가이샤내

다야나카 히로시
일본국 도쿄도 시나가와구 기다시나가와 6쵸메 7반 35고 소니 가부시기가이샤내

(74) 대리인 박종길

심사관 : 김교홍

(54) 기체로부터소자형성층을분리하는방법

요약

고변환효율의 박막태양전지 등의 고성능의 박막소자를 저코스트로 제조할 수 있는 기체(基體)로부터 소자형성층을 분리하는 방법을 제공한다.
단결정 Si기판(1)상에 다공질 Si층(2)을 형성하고, 그 위에 태양전지층으로 될 p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)을 형성한다. n^+형 Si층(5)상에 보호막(6)을 형성한 후, 단결정 Si기판(1)의 배면을 지그(10)에 접착하는 동시에, 보호막(6)의 표면에 지그(12)를 접착한다. 다음에, 지그(10),(12)를 서로 반대방향으로 인장함으로써 다공질 Si층(2)을 기계적으로 파단하여, 태양전지층을 단결정 Si기판(1)으로부터 분리한다. 이 태양전지층을 2매의 플라스틱기판의 사이에 협지하여 플렉시블한 박막태양전지를 제조한다.

대표도

도 1

명세서

도면의 간단한 설명

제1도 제10도는 본 발명의 제1 실시예에 의한 박막태양전지의 제조방법을 설명하기 위한 단면도.
제11도는 본 발명의 제2 실시예에 의한 박막태양전지의 제조방법을 설명하기 위한 단면도.
제12도는 본 발명의 제3 실시예에 의한 박막태양전지의 제조방법을 설명하기 위한 단면도.
제13도는 본 발명의 제6 실시예에 의한 박막태양전지의 제조방법을 설명하기 위한 단면도.
제14도 제16도는 본 발명의 제7 실시예에 의한 CMOS형 반도체장치의 제조방법을 설명하기 위한 단면도.

제17도는 본 발명의 제8 실시예에 의한 반도체레이저의 제조방법을 설명하기 위한 단면도.
* 도면의 주요부분에 대한 부호의 설명
(1) : 단결정 Si기판, (2) : 다공질 Si층, (3) : p^+ 형 Si층, (4),(41) : p형 Si층, (5) : n^+ 형 Si층, (6),(23) : 보호막, (7) : 산화막, (9),(11),(15),(19),(21) : 접착제, (10),(12) : 지그, (14) : 유리기판, (16) : 수광면전극, (18),(22) : 플라스틱기판.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 기체(基體)로부터 소자형성층을 분리하는 방법에 관한 것이며, 예를 들면 박막태양전지의 제조에 적용하여 적합한 것이다.
태양전지가 발명되고나서 약 40년이 경과하였다. 태양전지는 일부 실용화되어는 있지만, 본격적으로 사용되기 위해서는, 특히 저코스트화가 중요하다. 또, 지구환경의 온난화를 방지한다는 의미에 있어서는, 에너지회수년수가 예를 들면 1년 이하로 될 필요가 있다. 따라서, 태양전지의 제조에 요하는 에너지를 극력 저감하기 위하여, 제조에 많은 에너지를 요하는 후막(厚膜)태양전지보다 박막태양전지의 쪽이 바람직한 것으로 된다.
한편, 박막태양전지는 어느 정도 절곡하는 것이 가능하므로, 예를 들면 자동차의 보디의 곡면부나 포터블전기제품의 외부의 곡면부에 탑재하여 발전을 행할 수 있다. 또는, 이 박막태양전지를 솔라충전기에 응용한 경우에는, 박막태양전지를 사용할 때는 펴고, 사용하지 않을 때는 접어 둔다는 것도 가능하게 된다.
종래, 이와 같은 박막태양전지로서, 플라스틱기판상에 형성한 아모르퍼스실리콘태양전지가 있다. 그런데, 이 아모르퍼스실리콘태양전지는 광전(光電)변환의 변환효율이 낮은데다가 사용중에 변환효율이 저하한다는 문제가 있다. 그러므로, 아모르퍼스실리콘에 비하여 변환효율이 높은 단결정실리콘 또는 다결정실리콘을 사용한 박막태양전지의 실현이 요망되고 있었다.
그러나, 단결정실리콘 또는 다결정실리콘을 형성하는 프로세스온도는 상당히 높으므로, 플라스틱기판이나 유리기판상에 형성하는 것은 곤란하였다.
본 발명은 종래기술이 가지는 전술한 문제를 해결하는 것이다.
즉, 본 발명의 목적은 고변환효율의 박막태양전지 등의 고성능의 박막소자를 저코스트로 제조할 수 있는 기체로부터 소자형성층을 분리하는 방법을 제공하는 것에 있다.
상기 목적을 달성하기 위하여, 본 발명에 의한 기체로부터 소자형성층을 분리하는 방법은, 기체상에 분리층을 개재하여 소자형성층을 형성하고, 그 후 분리층의 내부 및 또는 분리층과 소자형성층 및 기체와의 계면에서 기계적으로 파단을 일으킴으로써 기체로부터 소자형성층을 분리하도록 한 것을 특징으로 하는 것이다.
이 발명에 있어서, 전형적으로는, 분리층의 기계적 강도는 기체 및 소자형성층의 기계적 감도보다 약하다.
이 발명에 있어서, 분리층은, 예를 들면 다공질, 다결정 또는 비정질이다.
이 발명에 있어서, 전형적으로는, 분리층은 반도체로 이루어진다. 이 반도체는 원소반도체라도, 화합물반도체라도 된다. 전자의 일예는 실리콘(Si)이고, 후자의 일예는 비화갈륨(GaAs)이다.
이 발명에 있어서, 적합하게는, 기체는 단결정이지만, 다결정이라도 된다.
이 발명에 있어서, 적합하게는, 기체는 단결정실리콘으로 이루어지지만 예를 들면 캐스트다결정실리콘으로 이루어지는 것이라도 된다.
이 발명에 있어서, 전형적으로는 소자형성층은 반도체로 이루어진다. 이 경우, 소자는 반도체소자이다.
이 발명의 적합한 일실시형태에 있어서는, 소자형성층은 단결정실리콘으로 이루어진다.
이 발명에 있어서는, 전형적으로는 기체와 소자형성층과를 서로 반대방향으로 인장함으로써 분리층의 내부 및 또는 분리층과 소자형성층 및 기체와의 계면에서 기계적으로 파단을 일으킨다. 보다 실제적으로는, 기체의 분리층과 반대측의 주면을 제1의 지그에 접착하는 동시에, 소자형성층의 분리층과 반대측의 주면을 제2의 지그에 접착하고, 제1의 지그 및 제2의 지그를 서로 반대방향으로 인장함으로써 분리층의 내부 및 또는 분리층과 소자형성층 및 기체와의 계면에서 기계적으로 파단을 일으킨다.
이 발명의 전형적인 일실시형태에 있어서는, 단결정실리콘으로 이루어지는 기체를 양극화성(陽極化成)함으로써 다공질실리콘으로 이루어지는 분리층을 형성하고, 분리층 상에 단결정실리콘으로 이루어지는 소자형성층을 형성한다.
이 발명에 있어서는, 전형적으로는 분리층의 기계적 파단을 행한 후에 기체상에 남은 분리층은 연마 및 또는 에칭에 의하여 제거하고, 소자형성층의 배면에 남은 분리층도 마찬가지로 연마 및 또는 에칭에 의하여 제거한다. 이와 같이 하여 분리된 기체는 다시 사용된다. 여기서, 예를 들면 양극화성 등과 같은 기체의 두께가 감소하는 프로세스를 이용하여 분리층을 형성하는 경우에는, 그 두께의 감소를 보충하기 위하여, 기체상에 이 기체와 동일한 물질을 성정시켜서 원래의 두께로 복원하도록 하면 된다.
이 발명에 있어서, 소자형성층은 각종의 소자에 사용되는 것이면 되고, 그 일예를 들면, 박막태양전지에 있어서의 태양전지층이다.

전술과 같이 구성된 이 발명에 의하면, 분리층의 내부 및 또는 분리층과 소자형성 층 및 기체와의 계면에서 기계적으로 파단을 일으킴으로써 기체로부터 소자형성층을 분리하도록 하고 있으므로, 이 소자형성층을 박막으로 형성하여 둠으로써, 이 박막의 소자형성층을 사용하여 박막소자, 예를 들면 박막태양전지를 제조할 수 있다. 이 경우, 소자형성층이 박막이라는 것이나, 소자형성층을 분리하기 위하여 기체의 연마나 에칭 등을 행하지 않으므로 기체를 반복 사용할 수 있다는 것 등에 의하여, 박막소자, 예를 들면 박막태양전지를 저코스트로 제조할 수 있다. 또한, 소자형성층을 단결정 또는 다결정으로 형성함으로써, 고성능의 박막소자, 특히 박막태양전지에 있어서는 고변환효율의 것을 얻을 수 있다. 또, 이 박막소자, 예를 들면 박막태양전지는 어느 정도 절곡하는 것이 가능하므로, 플렉시블한 박막소자, 예를 들면 플렉시블한 박막태양전지를 얻을 수 있다.

다음에, 본 발명의 실시예에 대하여 도면을 참조하면서 설명한다. 그리고, 실시예의 전도면에 있어서, 동일 또는 대응하는 부분에는 동일한 부호를 붙인다.

제1도 제10도는 본 발명의 제1 실시예에 의한 박막태양전지의 제조방법을 공정순으로 나타낸 단면도이다.

이 제1 실시예에 의한 박막태양전지의 제조방법에 있어서는, 먼저 제1도에 나타낸 바와 같이, 단결정 Si기판(1)을 양극화성 (양극산화)함으로써 다공질 Si층(2)을 형성한다. 이 양극화성법에 의한 다공질 Si층(2)의 형성방법은 잘 알려져 있으며 (예를 들면, 일본국 응용물리 제57권, 제11호, 제1710페이지(1988)) 예를 들면, 전류밀도를 30mA로 하고, 양극화성용액으로서 $HF : H_2O : C_2H_5OH = 1 : 1 : 1$을 사용한 경우, 얻어지는 다공질 Si층(2)의 두께는 5 50㎛, 다공도(porosity)는 10 50%이다. 이 다공질 Si층(2)의 두께는 단결정 Si기판(1)을 반복사용하는 관점에서는, 이 단결정 Si 기판(1)의 두께의 감소를 적게 하고, 사용가능회수를 많게 하기 위하여, 가능한 한 얇게 하는 것이 바람직하고, 적합하게는 5 15㎛, 예를 들면 약 10㎛로 선정된다. 또, 단결정 Si기판(1)은 양극화성에 의하여 그 위에 다공질 Si층(2)을 형성하는 관점에서는 p형인 것이 바람직하지만, n형이라도, 조건설정에 따라서는 다공질 Si층(2)을 형성하는 것이 가능하다.

다음에, 제2도에 나타낸 바와 같이, 다공질 Si층(2)상에 예를 들면 CVD법에 의하여 예를 들면 700 1100℃의 온도에서 p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)을 순차 에피택셜성장시킨 후, n^+형 Si층(5)상에 예를 들면 CVD법에 의하여 예를 들면 단층의 SiO_2막이나 SiN막 또는 그들의 적층막으로 이루어지는 보호막(6)을 형성한다. 여기서, p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)은 태양전지층을 구성하고, 그들의 합계의 두께는 전형적으로는 1 50㎛, 예를 들면 5㎛이다. 또, 이 경우, 태양전지층을 구성하는 이들의 p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)의 결정성을 양호하게 하기 위하여, 그들의 에피택셜성장 전에, 다공질 Si층(2)을 예를 들면 400 600℃의 온도에서 단시간 산화함으로써 그 내부의 구멍의 내벽에 얇은 산화막을 형성하여 그 강도를 높이는 동시에, 예를 들면 진공중에 있어서 예를 들면 950 1000℃의 온도에서 H_2어닐함으로써 다공질 Si층(2)의 표면의 구멍을 극력 메워놓아, 에피택셜성장이 양호하게 행하여지도록 하는 것이 바람직하다. 이와 같이 함으로써, 단결정의 p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)을 얻을 수 있다 (예를 들면, 일본국 닛케이(日經)마이크로디바이스, 1994년 7월호, 제76페이지).

다음에, 제3도에 나타낸 바와 같이, 전술과 같이 다공질 Si층(2), p^+형 Si층(3), p형 Si층(4), n^+형 Si층(5) 및 보호막(6)이 형성된 단결정 Si기판(1)의 전체를 일산화함으로써, 그 표면 전체에 예를 들면 막두께가 50 500nm의 SiO_2막으로 이루어지는 산화막(7)을 형성한다. 이 열산화시에는, 다공질 Si층(2)의 산화속도가 단결정 Si기판(1)의 산화속도보다 빠르고, 또 다공질 Si층(2)의 체적이 팽창하므로, 에지부에 있어서의 다공질 Si층(2)과 p^+형 Si층(3)과의 계면에 산화막(7)이 버즈비크형으로 형성되어, 에지부에 있어서의 p^+형 Si층(3), p형 Si층(4), n^+형 Si층(5) 및 보호막(6)의 전체가 들어올려진 구조로 된다.

다음에, 산화막(7)을 에칭제거한다. 이로써, 제4도에 나타낸 바와 같이, 에 지부에 있어서의 다공질 Si층(2)과 p^+형 Si층(3)과의 사이에 쐐기형의 간극(8)이 형성된다. 이 쐐기형의 간극(8)은 후공정에서 다공질 Si층(2)의 인장에 의한 파단을 용이하게 행할 수 있도록 하기 위한 것이다.

다음에, 제5도에 나타낸 바와 같이, 단결정 Si기판(1)의 배면을 접착제(9)에 의하여 지그(10)에 접착하는 동시에, 보호막(6)의 표면에 접착제(1)에 의하여 또 하나의 지그(12)를 접착한다. 이들의 지그(10),(12)는 후공정에서 행해지는 인장에 견딜 수 있을 만큼의 충분한 강도를 가지는 것이 사용되고, 예를 들면 금속이나 석영 등으로 이루어지는 것이 사용된다. 또, 접착제(9),(11)는 후공정에서 행해지는 인장에 견딜 수 있을 만큼의 충분한 접착강도를 가지는 것이 사용되고, 예를 들면 순간접착제 등이 사용된다. 또한, 이 경우, 후공정에서 다공질 Si층(2)의 인장에 의한 파단을 보다 용이하게 행할 수 있도록 하기 위하여, 다공질 Si층(2)의 에지부의 측벽에 미리 상흔(13)을 내어둔다. 이 상흔(13)은 기계적 방법으로 낼 수 있는 외에, 레이저빔의 조사(照射) 등에 의하여 낼 수도 있다.

다음에, 제5도에 나타낸 바와 같이, 지그(10),(12)에 충분히 큰 외력 P을 가하여 인장시킨다. 이 때, 이 외력 P은 단결정 Si기판(1)의 중심으로부터 다공질 Si층(2)의 상흔(13)이 나있는 에지부측으로 어긋난 위치에 가하여, 다공질 Si층(2)의 에지부에 응력집중이 일어나도록 한다. 이 결과, 다공질 Si층(2)은 그 자체 기계적 강도가 낮은 것에 더하여, 다공질 Si층(2)의 에지부의 측벽에 미리 상흔(13)이 나있는 것이나 에지부에 있어서의 다공질 Si층(2)과 p^+형 Si층(3)과의 사이에 쐐기형 의 간극(8)이 형성되어 있음으로써 이들의 장소에서 응력집중이 매우 현저하게 일어나고, 제6도에 나타낸 바와 같이, 다공질 Si층(2)의 내부나 다공질 Si층(2)과 p^+형 Si층(3)과의 계면에서 과단이 일어난다. 이로써, 단결정 Si기판(1)과, p^+형 Si층(3), p형 Si층(4), n^+형 Si층(5) 및 보호막(6)이 서로 분리된다.

다음에, 제7도에 나타낸 바와 같이, 전술한 파단 후에 단결정 Si기판(1)의 표면 및 p^+형 Si층(3)의 표면에 각각 남은 다공질 Si층(2)을 예를 들면 HF/H_2O_2와 같은 에칭액을 사용하여 에칭제거한다. 단결정 Si기판(1)은 접착제(9)를 제거하고, 지그(10)를 떼어낸 후, 그 표면을 연마하여 다시 박막태양전지제조용의 기판으로서 사용된다. 여기서, 예를 들면 다공질 Si층(2)의 두께를 10㎛, 단결정 Si기판(1)을 재사용하기 위한 연마에 의하여 제거되는 두께가 3㎛ 정도라고 하면, 박막태양전지의 제조의 1사이클에서 감소하는 단결정 Si기판(1)의 두께는 13㎛이다. 따라서, 단결정 Si기

판(1)을 10회 사용해도, 단결정 Si기판(1)의 두께의 감소는 130㎛에 불과하므로, 통상은 단결정 Si기판(1)을 최소한 10회는 사용하는 것이 가능하다.
다음에, 제8도에 나타낸 바와 같이, p^+ 형 Si층(3)의 노출된 표면을 예를 들면 유리 기판(14)의 표면에 접착제(15)에 의하여 접착한다. 이 접착제(15)로서는 예를 들면 에폭시수지계의 것이 사용된다.
다음에, 접착제(11)를 제거하여 보호막(6)으로부터 지그(12)를 떼어낸 후, 제9도에 나타낸 바와 같이, 보호막(6)의 소정부분을 에칭제거하여 개구(6a)를 형성 하고, 이 개구(6a)를 통하여 n^+ 형 Si층(5)상에 수광면전극(16)을 형성한다. 이 수광면전극(6)은, 예를 들면 인쇄법에 의하여 형성한다. 이 후, 이 수광면전극(16)에 대응하는 부분에 이 수광면전극(16)과 동일 형상의 금속층(16)이 미리 형성된 플라스틱기판(18)을 준비하고, 이들의 수광면전극(16) 및 금속층(17)끼리를 접속한다. 이 때, 보호막(6)과 플라스틱기판(18)과의 사이에는 간극이 형성되므로, 이 간극에 예를 들면 에폭시수지계의 투명한 접착제(19)를 충전하여 보호막(6)과 플라스틱기판(18)과를 접착한다.
다음에, 접착제(15)를 제거하여 p^+ 형 Si층(3)으로부터 유리기판(14)을 떼어낸 후, 제10도에 나타낸 바와 같이, 예를 들면 인쇄법에 의하여 p^+ 형 Si층(3)상에 배면전극(20)을 형성하고, 이 배면전극(20)에 접착제(21)에 의하여 플라스틱기판(22)을 접착한다. 여기서, 이 배면전극(20)은 박막태양전지에 대한 입사광의 반사판으로도 되어, 고변환효율화에 기여한다.
이상에 의하여, 태양전지층을 구성하는 p^+ 형 Si층(3), p형 Si층(4) 및 n^+ 형 Si층(5)과 보호막(6)이 2매의 플라스틱기판(18),(22) 사이에 협지된 구조의 목적으로 하는 박막태양전지가 완성된다.
이상과 같이, 이 제1 실시예에 의하면, 단결정 Si기판(1)상에 다공질 Si층(2)을 통하여 태양전지층을 구성하는 단결정의 p^+ 형 Si층(3), p형 Si층(4) 및 n^+ 형 Si층(5)을 순차 에피택셜성장시킨 후, 다공질 Si층(2)을 인장에 의하여 기계적으로 파단하여 이 태양전지층을 단결정 Si기판(1)으로부터 분리하고, 이 태양전지층을 2매의 플라스틱기판(18),(22) 사이에 협지함으로써 박막태양전지를 제조하고 있다. 이 경우, 태양전지층이 단결정이므로, 이 박막태양전지는 고변환효율이고, 신뢰성도 우수하다. 또, 단결정 Si기판(1)을 반복사용할 수 있는 것, 단결정 Si기판(1)으로부터의 태양전지층의 분리에 기계적 방법을 사용하고 있는 것, 염가의 플라스틱기판(18),(22)을 사용하고 있는 것 등에 의하여, 이 박막태양전지는 저코스트로 제조할 수 있다. 또, 이 박막태양전지는 태양전지층이 얇아서 그 자체 어느 정도 구부러질 수 있는 것이나 플렉시블한 플라스틱기판(18),(22)을 사용하고 있는 것 등에 의하여, 전체로서 어느 정도 절곡가능하므로, 예를 들면 자동차의 보디의 곡면부나 포터블전기제품의 외부의 곡면부에 탑재할 수 있으며, 응용범위가 넓다.
즉, 이 제1 실시예에 의하면, 고변환효율 또한 고신뢰성의 플렉시블한 박막태양전지를 저코스트로 제조할 수 있다.
다음에, 본 발명의 제2 실시예에 대하여 설명한다.
전술한 제1 실시예에 의한 박막태양전지의 제조방법에 있어서는, 다공질 Si층(2)의 파단에 의하여 단결정 Si기판(1)과 p^+ 형 Si층(3), p형 Si층(4), n^+ 형 Si층(5) 및 절연 막(6)과를 분리할 때에 지그(10),(12)에 제5도에 나타낸 바와 같이 외력 P을 가한 것에 대하여, 이 제2 실시예에 의한 박막태양전지의 제조방법에 있어서는, 제11도에 나타낸 바와 같이 지그(10),(12)에 외력 P을 가함으로써 다공 질 Si층(2)의 파단을 행하고, 단 결정 Si기판(1)과 p^+ 형 Si층(3), p형 Si층(4), n^+ 형 Si층(5) 및 절연막(6)과를 분리한다. 이 제2 실시예에 의한 박막태양전지의 제조방법의 그 밖의 것은 제1 실시예에 의한 박막태양전지의 제조방법과 동일하므로, 설명을 생략한다.
이 제2 실시예에 의해서도, 제1 실시예와 마찬가지로, 고변환효율 또한 고신뢰성의 플렉시블한 박막태양전지를 저코스트로 제조할 수 있다.
다음에, 본 발명의 제3 실시예에 대하여 설명한다.
전술한 제1 실시예에 의한 박막태양전지의 제조방법에 있어서는, 제10도에 나타낸 바와 같이, p^+ 형 Si층(3)의 전체면이 배면전극(20)과 접촉하고 있으므로, 이 p^+ 형 Si층(3)과 배면전극(20)과의 계면에 있어서 광입사에 의하여 발생한 전자 - 정공쌍(正孔雙)의 재결합이 일어나기 쉽고, 그것이 변환효율을 저하시킬 우려가 있다. 그래서 이 제3 실시예에 의한 박막태양전지의 제조방법에 있어서는, 제12도에 나타낸 바와 같이, p^+ 형 Si층(3)상에 단층의 SiO_2 막이나 SiN막 또는 그들의 적층막으로 이루어지는 보호막(23)을 형성하고, 이 절연막(23)에 개구(23a)를 형성하고, 이 개구(23a)를 통하여 예를 들면 인쇄법에 의하여 배면전극(24)을 형성하고, 이 배면전극(24)을 플라스틱기판(22) 상에 미리 형성된 금속층(25)과 접속한다. 이 때, 보호막(23)과 금속층(25)과의 사이에는 간극이 형성되므로, 이 간극에 예를 들면 에폭시수지계의 투명한 접착제(26)를 충전하여 보호막(23)과 금속층(25)과를 접 착한다. 이 제3 실시예에 의한 박막태양전지의 제조방법의 그 밖의 것은 제1 실시예에 의한 박막태양전지의 제조방법과 동일하므로, 설명을 생략한다.
이 제3 실시예에 의하면, p^+ 형 Si층(3)과 배면전극(24)과의 계면에 있어서의 전자 - 정공쌍의 재결합을 대폭 감소시킬 수 있으므로, 박막태양전지의 변환효율을 제1 실시예에 비하여 보다 높게 할 수 있는 외에, 제1 실시예와 동일한 이점이 있다.
다음에, 본 발명의 제4 실시예에 대하여 설명한다.
전술한 제1 실시예에 의한 박막태양전지의 제조방법에 있어서는, 제8도에 나타낸 공정에 있어서 일단 태양전지층의 배면을 유리기판(14)에 접착하고, 그 후 유리기판(14)을 떼어내고나서, 제10도에 나타낸 공정에 있어서 이 태양전지층을 플라스틱기판(22)에 접착하도록 하고 있으나, 이 제4 실시예에 의한 박막태양전지의 제조방법에 있어서는, 태양전지층을 유리기판(14)에 접착하지 않고, p^+ 형 Si층(3)에 인쇄법에 의하여 직접 배면전극(20)을 형성하고, 이 배면전극(20)을 접착제(21)에 의하여 플라스틱기판(22)에 접착한다. 이 후, 접착제(11)를 제거하여 지그(12)를 떼어내고, 보호막(6)에 개구(6a)를 형성하는 동시에, 수광면전극(16)을 형성하고, 이 수광면전극(16)과 플라스틱기판(18)상의 금속층(17)과를 접속하고, 다시 보호막(6)과 플라스틱기판(18)과의 사이의 간극에 접착제(19)를 충전하여 접착한다.
이 제4 실시예에 의한 박막태양전지의 제조방법의 그 밖의 것은 제1 실시예에 의한 박막태양전지의 제조방법과 동일

하므로, 설명을 생략한다.
이 제4 실시예에 의하면, 제1 실시예에 비하여 제조공정의 간략화를 도모할 수 있고, 따라서 보다 저코스트로 박막태양전지를 제조할 수 있다는 이점이 있다.
다음에, 본 발명의 제5 실시예에 대하여 설명한다.
전술한 제1 실시예에 의한 박막태양전지의 제조방법에 있어서는, 제9도에 나타낸 공정에 있어서 수광면전극(16)을 형성하였으나, 이 제5실시예에 의한 박막태양전지의 제조방법에 있어서는, 제3도에 나타낸 공정에 있어서 보호막(6)에 개구(6a)를 형성하는 동시에, 수광면전극(16)을 형성한다. 이 제5 실시예에 의한 박막태양전지의 제조방법의 그 밖의 것은 제1 실시예에 의한 박막태양전지의 제조방법과 동일하므로, 설명을 생략한다.
이 제5 실시예에 의해서도, 제1 실시예와 동일한 이점을 얻을 수 있다.
다음에, 본 발명의 제6 실시예에 대하여 설명한다.
이 제6 실시예에 의한 박막태양전지의 제조방법에 있어서는, 태양전지층을 더블헤테로구조로 한다. 즉, 이 제6 실시예에 있어서는, 제13도에 나타낸 바와 같이, 다공질 Si층(2)상에 p^+형 Si층(31), p형 $Si_{1-x}Ge_x$ 그레이디드층(32), 예를 들면 언도프의 $Si_{1-y}Ge_y$ 층(33), n형 $Si_{1-x}Ge_x$ 그레이디드층(34) 및 n^+형 Si층(35)을 순차 에피택셜 성장시켜서, 더블헤테로구조의 태양전지층을 형성한다. 이 경우, p형 $Si_{1-x}Ge_x$ 그레이디드 층(32)의 Ge조성비 x는 이 p형 $Si_{1-x}Ge_x$ 그레이디드층(32)의 두께방향으 로, p^+형 Si층(31)과 이 p형 $Si_{1-x}Ge_x$ 그레이디드층(32)과의 계면에 있어서의 0의 값으로부터 $Si_{1-y}Ge_y$ 층(33)과 이 p형 $Si_{1-x}Ge_x$ 그레이디드층(32)과의 계면에 있어서의 y의 값까지 단조(單調)로 증가하고 있다. 또, n형 $Si_{1-x}Ge_x$ 그레이디드층(34)의 Ge조성비 x는 이 n형 $Si_{1-x}Ge_x$ 그레이디드층(34)의 두께방향으로, n^+형 Si층(35)과 이 n형 $Si_{1-x}Ge_x$ 그레이디드층(34)과의 계면에 있어서의 0의 값으로부터 $Si_{1-y}Ge_y$ 층(33)과 이 p형 $Si_{1-x}Ge_x$ 그레이디드층(34)과의 계면에 있어서의 y의 값까지 단조로 증가하고 있다. 이로써, 이들의 p^+형 Si층(31), p형 $Si_{1-x}Ge_x$ 그레이디드층(32), $Si_{1-y}Ge_y$ 층(33), n형 $Si_{1-x}Ge_x$ 그레이디드층(34) 및 n^+형 Si층(35)간의 각 계면에 있어서 격자가 정합하므로, 양호한 결정성을 얻을 수 있다. 이 제6 실시예에 의한 박막태양전지의 제조방법의 그 밖의 것은 제1 실시예에 의한 박막태양전지의 제조방법과 동일하므로, 설명을 생략한다.
이 제6 실시예에 의하면, 태양전지층이 더블헤테로구조이고, 그 중앙의 $Si_{1-y}Ge_y$ 층(33)에 캐리어 및 광을 유효하게 폐입(閉入)할 수 있는 것에 의하여 높은 변환효율을 얻을 수 있는 외에 제1 실시예와 동일한 여러가지의 이점이 있다.
다음에, 본 발명의 제7 실시예에 대하여 설명한다. 이 제7 실시예는 CMOS형 반도체장치의 제조에 본 발명을 적용한 실시예이다.
이 제7 실시예에 의한 CMOS형 반도체장치의 제조방법에 있어서는, 먼저 제14도에 나타낸 바와 같이, 단결정 Si기판(1)상에 다공질 Si층(2)을 형성한 후, 이 다공질 Si층(2)상에 예를 들면 CVD법에 의하여 단결정의 p형 Si층(41)을 에피택셜성장시킨다. 이 p형 Si층(41)의 두께는 필요에 따라서 선정되지만, 예를 들면 5㎛로 한다. 또, 이 p형 Si층(41)의 불순물 농도는 예를 들면 $10^{15}\ cm^{-3}$ 정도로 한다.
다음에, 제15도에 나타낸 바와 같이, 이 p형 Si층(41)중에 이온주입법이나 열확산 법에 의하여 n형 불순물을 선택적으로 도프하여 n웰(42)을 형성한다. 다음에, p형 Si층(41)상에 예를 들면 열산화법에 의하여 예를 들면 SiO_2 막과 같은 게이트절연막(43)을 형성한 후, 이 게이트절연막(43)상에 게이트전극(44),(45)을 형성한다. 여기서, 이들의 게이트전극(44),(45)은, 예를 들면 게이트절연막(43)상에 예를 들면 CVD법에 의하여 다결정 Si막을 형성하고, 이 다결정 Si막에 불순물을 도프하여 저저항화한 후 이 불순물이 도프된 다결정 Si막을 에칭에 의하여 패터닝함으로써 형성한다.
다음에, n웰(42)의 부분의 표면을 마스크로 덮은 상태에서 게이트전극(44)을 마스크로 하여 p형 Si층(41)중에 n형 불순물을 이온주입함으로써, 소스영역 또는 드레인영역으로서 사용되는 n^+형 영역(46),(47)을 게이트전극(44)에 대하여 자체정합적으로 형성한다. 다음에, 이 n형 불순물의 이온주입에 사용한 마스크를 제거한 후, n웰(42)의 부분을 제외한 부분의 표면을 덮는 별개의 마스크를 형성한 상태에서, 게이트전극(45)을 마스크로 하여 n웰(42)중에 p형 불순물을 이온주입함으로써, 소스영역 또는 드레인 영역으로서 사용되는 p^+형 영역(48),(49)을 게이트전극(45)에 대하여 자체정합적으로 형성한다.
다음에, 예를 들면 CVD법에 의하여 전체면에 예를 들면 SiO_2 막과 같은 층간절연막(50)을 형성한 후, 이 층간절연막(50)의 소정부분을 에칭제거하여 콘택트홀(50a),(50b),(50c),(50d)을 형성한다. 다음에, 예를 들면 스퍼터링법이나 진공증착법에 의하여 전체면에 예를 들면 Al막을 형성한 후, 이 Al막을 에칭에 의하여 패터닝하여 전극(51),(52),(53),(54)을 형성한다. 이 경우, 게이트전극(44)과 n^+형 영역(46),(47)에 의하여 n채널 MOS 트랜지스터가 형성되고, 게이트전극(45)과 p^+형 영역(48),(49)에 의하여 p채널 MOS 트랜지스터가 형성된다. 그리고, 이들의 n채널 MOS 트랜지스터 및 p채널 MOS 트랜지스터에 의하여 CMOS가 형성된다.
다음에, 제1 실시예의 제5도에 나타낸 것과 동일하게 하여, 단결정 Si기판(1)의 배면을 접착제(9)에 의하여 지그(10)에 접착하는 동시에, CMOS형 반도체장치의 표면에 접착제(11)에 의하여 지그(12)를 접착한다. 다음에, 이들의 지그(10),(12)에 외력 P을 가하여 서로 반대방향으로 인장함으로써 다공질 Si층(2)의 파단을 행하고, 단결정 Si기판(1)으로부터 CMOS형 반도체장치를 분리한다.
다음에, p형 Si층(41)의 배면으로부터 나머지의 다공질 Si층(2)을 제거하고, 다시 지그(10),(12)를 떼어낸 후, 제16도에 나타낸 바와 같이, 이 p형 Si층(41)의 배면을 예를 들면 은페이스트 등에 의하여 금속으로 이루어지는 히트싱크(55)와 맞 붙인다. 이후, 필요에 따라서 칩화(펠레타이즈)를 행한다.
이상에 의하여, p형 Si층(41)의 배면에 히트싱크(55)를 가지는 CMOS형 반도체장치가 제조된다.

이 제7실시예에 의하면, 활성층을 구성하는 p형 Si층(41)이 단결정인 것에 의하여 벌크 Si에 의한 CMOS에 필적하는 높은 성능을 가지는 CMOS형 반도체장치를 저코스트로 제조할 수 있다. 또, 이 CMOS형 반도체장치의 p형 Si층(41)의 배면에는 히트싱크(55)가 배설되어 있으므로, 동작시의 온도상승을 적게 할 수 있고, 온도상승에 따른 성능열화나 불량을 방지할 수 있다.

다음에, 본 발명의 제8 실시예에 대하여 설명한다. 이 제8 실시예는 더블헤테로구조의 반도체레이저의 제조에 본 발명을 적용한 실시예이다.

이 제8 실시예에 의한 반도체레이저의 제조방법에 있어서는, 제17도에 나타낸 바와 같이 먼저 단결정 GaAs기판(61)상에 다공질 GaAs층(62)을 형성한다. 다음에, 이 다공질 GaAs층(62)상에 n형 GaAs층(63)을 에피택셜성장시키고, 이 n형 GaAs층(63)상에 n형 클래드층으로서의 n형 AlGaAs층(64), GaAs로 이루어지는 활성층(65) 및 p형 클래드층으로서의 p형 AlGaAs층(66)을 순차 에피택셜성장시켜서 레이저구조를 형성한다. 그리고, n형 GaAs층(63)의 두께는 필요에 따라서 선정되지만, 예를 들면 5㎛로 한다.

다음에, 제1 실시예의 제5도에 나타낸 것과 동일하게 하여, 단결정 GaAs기판(61)의 배면을 접착제(9)에 의하여 지그(10)에 접착하는 동시에, p형 AlGaAs층(66)의 표면에 접착제(11)에 의하여 지그(12)를 접착한다. 다음에, 이들의 지그(10),(12)에 외력 P을 가하여 서로 반대방향으로 인장함으로써 다공질 GaAs층(62)의 파단을 행하고, 단결정 GaAs기판(61)으로부터 n형 GaAs층(63), n형 AlGaAs층(64), 활성층(65) 및 p형 AlGaAs층(66)을 분리한다.

다음에, n형 GaAs층(63)의 배면에 남은 다공질 GaAs층(62)을 제거하고, 다시 지그(10),(12)를 떼어낸 후, 도시는 생략하였으나, 이 n형 GaAs층(63)의 배면에 n측 전극을 형성하는 동시에, p형 AlGsAs층(66)상에 p측 전극을 형성하여, 목적으로 하는 더블헤테로구조의 반도체레이저를 제조한다.

이 제8 실시예에 의하면, 더블헤테로구조의 반도체레이저를 저코스트로 제조할 수 있다. 또, 이 반도체레이저에 있어서는, n형 GaAs층(63)이 기판의 역할을 행하지만, 이 n형 GaAs층(63)은 반도체레이저에 있어서 통상 사용되는 n형 GaAs기판에 비하여 매우 얇으므로, 기판에 의한 직렬저항을 매우 작게 할 수 있고, 그만큼 반도체레이저의 동작전압의 저감을 도모할 수 있다.

이상, 본 발명의 실시예에 대하여 구체적으로 설명하였으나, 본 발명은 전술한 실시예에 한정되는 것은 아니고, 본 발명의 기술적 사상에 따라서 각종의 변형이 가능하다.

예를 들면, 전술한 제1 실시예에 있어서는, 다공질 Si층(2)상에 CVD법에 의하여 p^+형 Si층(3), p형 Si층(4) 및 n^+형 Si층(5)을 에피택셜성장시키고 있으나, 다공질 Si층(2)상에 플라즈마 CVD법 등에 의하여 비정질 Si층을 형성하고, 그 후 예를 들면 600 800℃의 온도로 어닐을 행함으로써 이 비정질 Si층을 고상(固相)성장 시켜서 결정화시키도록 해도 된다. 이 경우, 다공질 Si층(2)이 종결정(種結晶)으로 됨으로써, 고품질의 고상에피택셜층의 형성이 가능하다.

또, 전술한 제6 실시예에 있어서의 $Si_{1-y}Ge_y$층(33)의 대신에, Ge층을 사용해도 된다.

또한, 본 발명은, 예를 들면 SOI (silicon on insulator)기판의 제조에 적용하는 것도 가능하다.

이상 설명한 바와 같이, 본 발명에 의하면, 분리층의 내부 및 또는 분리층과 소자 형성층 및 기체와의 계면에서 기계적으로 파단을 일으킴으로써 기체로부터 소자형성층을 분리하도록 하고 있으므로, 예를 들면 고변환효율의 박막태양전지 등의 고성능의 박막소자를 저코스트로 제조할 수 있다.

(57) 청구의 범위

청구항 1.

기체(基體) 상에 분리층을 형성하는 단계,
상기 분리층 상에 소자형성층을 형성하는 단계, 및
상기 분리층의 내부 및/또는 상기 분리층과 상기 소자형성층 및 상기 기체와의 계면에서 기계적으로 파단을 일으킴으로써 상기 기체로부터 상기 소자형성층을 분리하는 단계를 포함하는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 2.

제1항에 있어서,
상기 분리층의 기계적 강도는 상기 기체 및 상기 소자형성층의 기계적 강도 보다 약한 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 3.

제1항에 있어서,
상기 분리층은 다공질인 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 4.

제1항에 있어서,
상기 분리층은 다결정인 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 5.

제1항에 있어서,
상기 분리층은 비정질인 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 6.

제1항에 있어서,
상기 분리층은 반도체로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 7.
제1항에 있어서,
상기 분리층은 실리콘으로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 8.
제1항에 있어서,
상기 기체는 단결정인 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 9.
제1항에 있어서,
상기 기체는 다결정인 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 10.
제1항에 있어서,
상기 기체는 단결정실리콘으로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 11.
제1항에 있어서,
상기 기체는 캐스트다결정실리콘으로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 12.
제1항에 있어서,
상기 소자형성층은 반도체로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 13.
제1항에 있어서,
상기 소자형성층은 단결정실리콘으로 이루어지는 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

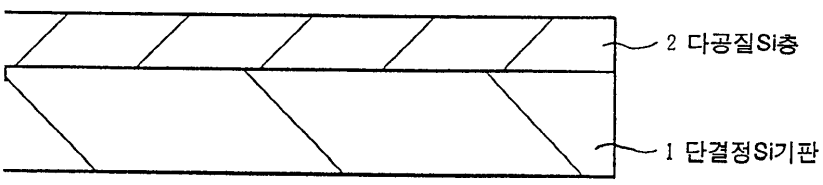
청구항 14.
제1항에 있어서,
상기 기체와 상기 소자형성층과를 서로 반대방향으로 인장함으로써 상기 분리층의 내부 및/또는 상기 분리층과 상기 소자형성층 및 상기 기체와의 계면에서 기계적으로 파단을 일으키도록 한 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

청구항 15.
제1항에 있어서,
상기 기체의 상기 분리층과 반대측의 주면을 제1의 지그에 접착하는 동시에, 상기 소자형성층의 상기 분리층과 반대측의 주면을 제2의 지그에 접착하고, 상기 제1의 지그 및 상기 제2의 지그를 서로 반대방향으로 인장함으로써 상기 분리층의 내부 및/또는 상기 분리층과 상기 소자형성층 및 상기 기체와의 계면에서 기계적으로 파단을 일으키도록 한 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

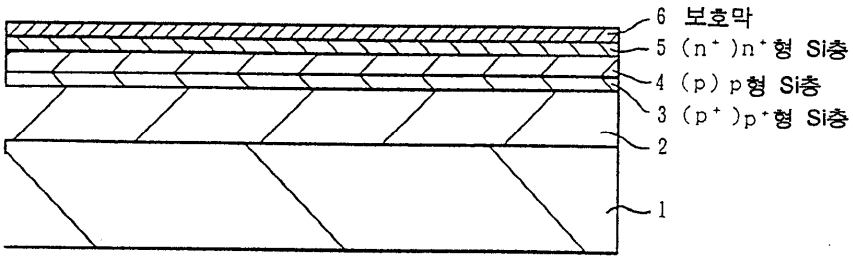
청구항 16.
제1항에 있어서,
단결정실리콘으로 이루어지는 상기 기체를 양극화성(陽極化成)함으로써 다공질실리콘으로 이루어지는 상기 분리층을 형성하고, 상기 분리층 상에 단결정실리콘으로 이루어지는 상기 소자형성층을 형성하도록 한 것을 특징으로 하는 기체로부터 소자형성층을 분리하는 방법.

도면

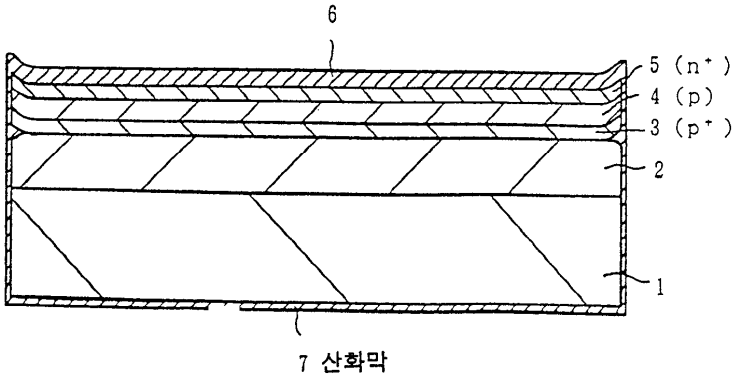
도면1



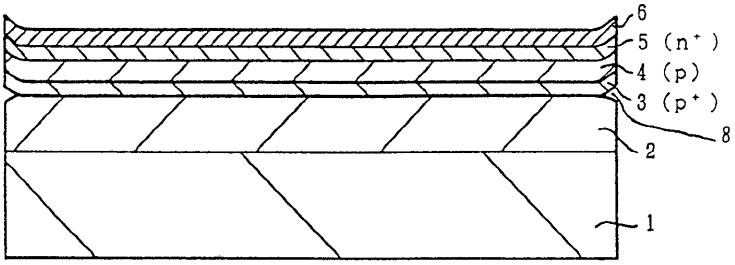
도면2



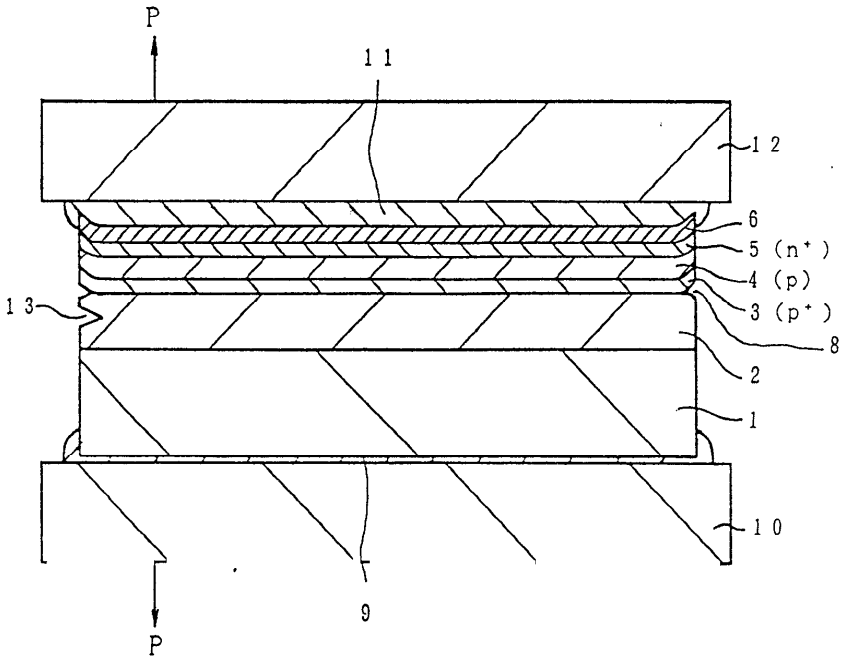
도면3



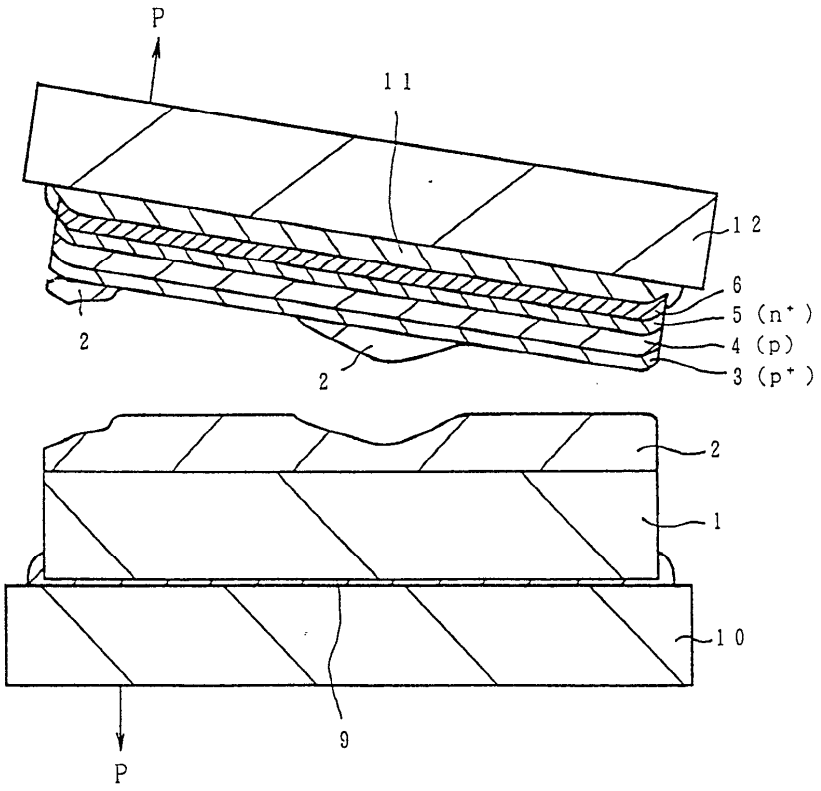
도면4



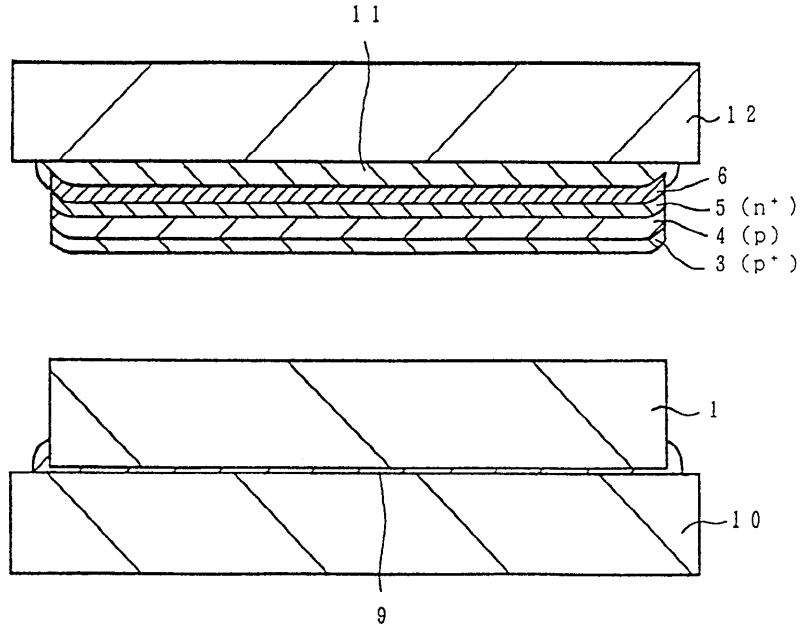
도면5



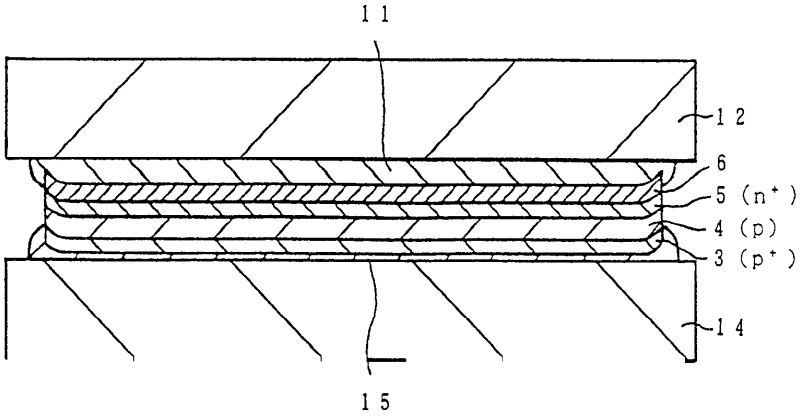
도면6



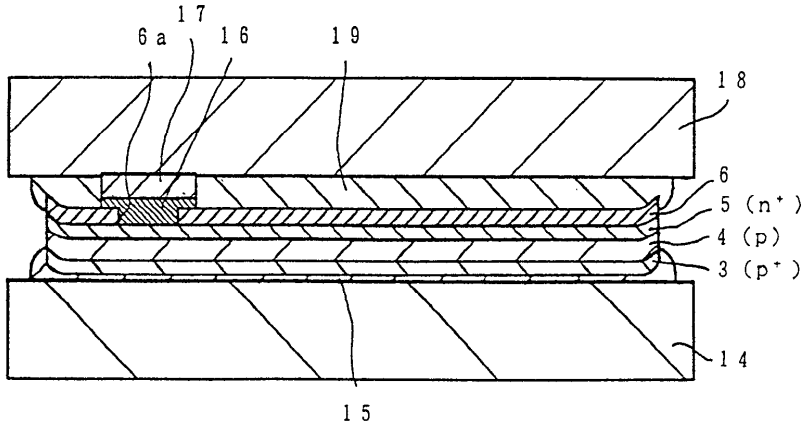
도면7



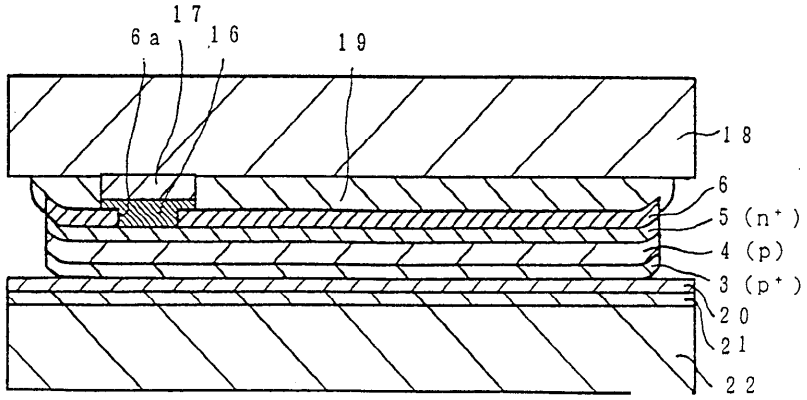
도면8


11
12
6
5 (n+)
4 (p)
3 (p+)
14
15

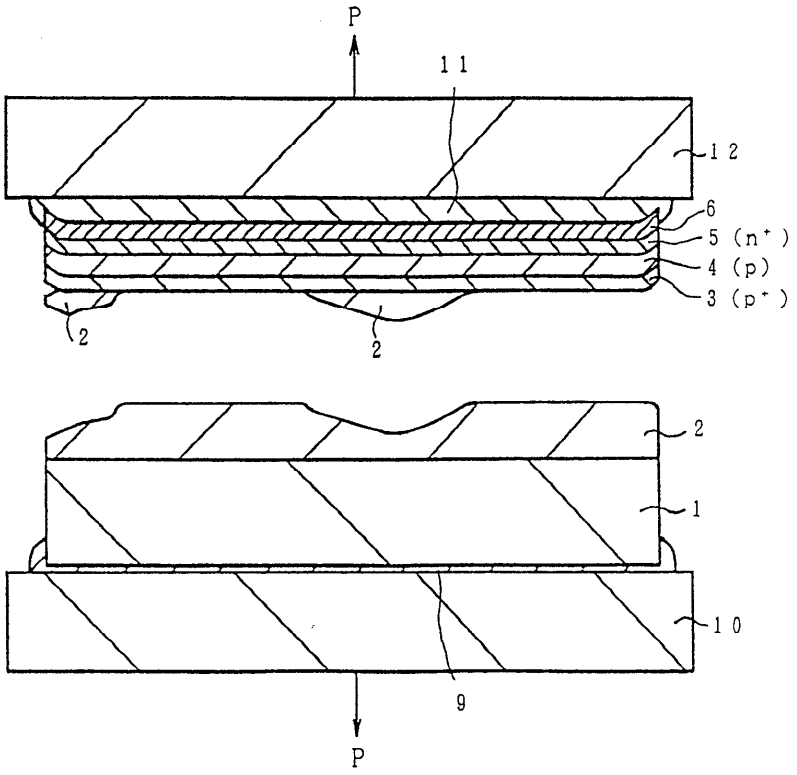
도면9


17
6a
16
19
18
6
5 (n+)
4 (p)
3 (p+)
14
15

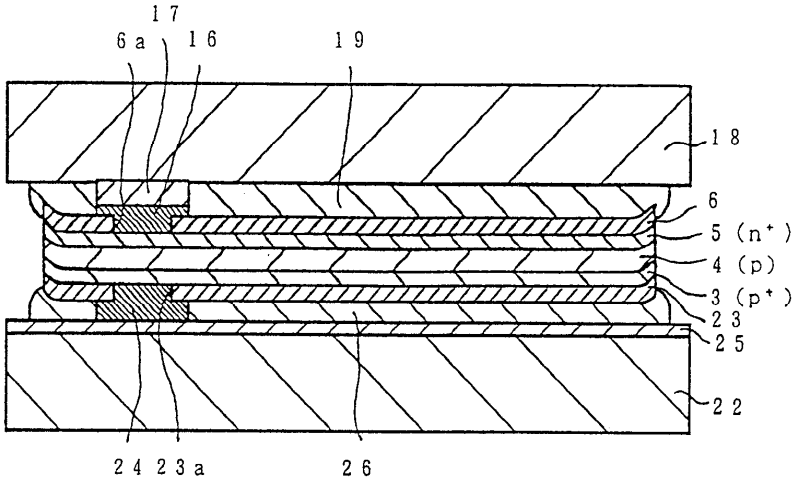
도면10


17
6a
16
19
18
6
5 (n+)
4 (p)
3 (p+)
20
21
22

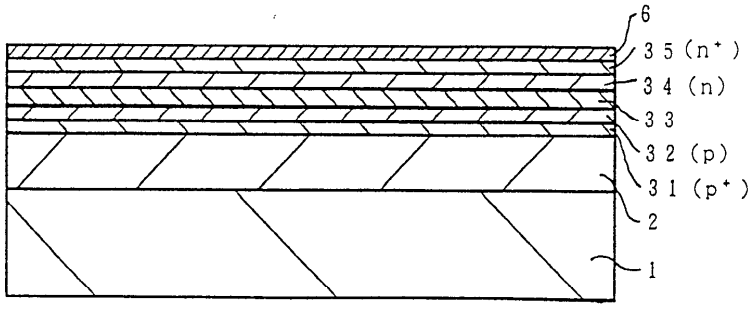
도면11



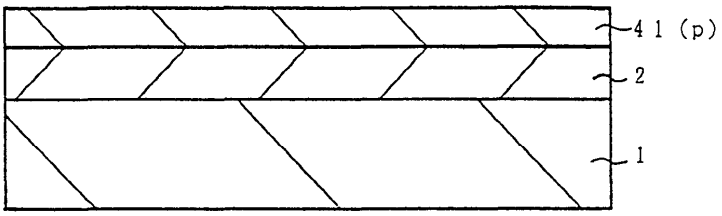
도면12



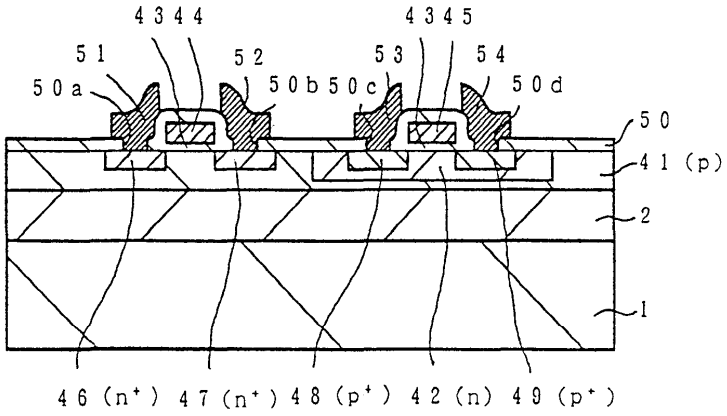
도면13



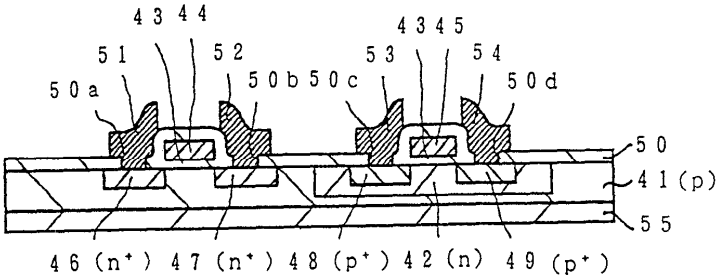
도면14



도면15



도면16



도면17

