

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公开说明书

[21] 申请号 200480026871.5

H01L 21/28 (2006.01)

H01L 29/417 (2006.01)

H01L 29/423 (2006.01)

H01L 29/49 (2006.01)

H01L 29/78 (2006.01)

[43] 公开日 2006 年 10 月 25 日

[11] 公开号 CN 1853259A

[22] 申请日 2004.9.1

[21] 申请号 200480026871.5

[30] 优先权

[32] 2003.9.19 [33] JP [31] 328226/2003

[86] 国际申请 PCT/JP2004/012647 2004.9.1

[87] 国际公布 WO2005/029562 日 2005.3.31

[85] 进入国家阶段日期 2006.3.17

[71] 申请人 东京毅力科创株式会社

地址 日本东京

[72] 发明人 小林保男 桥本毅

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 龙 淳

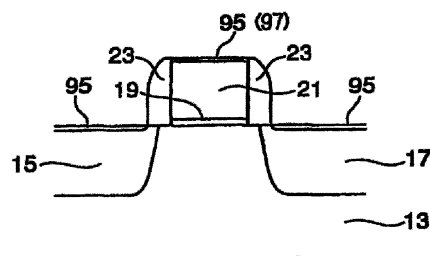
权利要求书 3 页 说明书 6 页 附图 3 页

[54] 发明名称

基板处理方法和基板处理装置

[57] 摘要

在本发明的基板处理方法和基板处理装置中，用被活化的 NF_3 气体除去在 MOSFET (11) 的栅极 (21)、源极 (15) 和漏极 (17) 的表层上形成的自然氧化膜，在已除去该自然氧化膜的栅极 (21)、源极 (15) 和漏极 (17) 的表面上形成 Co 膜 (91)，对该 MOSFET 进行低温退火，以使该 Co 膜 (91) 与栅极 (21)、源极 (15) 和漏极 (17) 的硅化合物反应，从而在该硅化合物的表层上形成金属硅化物层。因此，能够提供一种不需要受热历程会对基板中杂质的分布产生不利影响的高温退火的处理方法。



1. 一种基板处理方法，其特征在于，包括：
用被活化的反应气体除去在硅化合物的表层上形成的氧化膜的工
序；
5 在已除去该氧化膜的硅化合物的表面上形成金属膜的工序；
使该成膜的金属与硅化合物反应，在所述硅化合物的表层上形成
金属硅化物的工序。
2. 如权利要求 1 所述的基板处理方法，其特征在于：
10 同时进行所述在硅化合物的表面上形成金属膜的工序和所述形成
金属硅化物的工序。
3. 如权利要求 1 所述的基板处理方法，其特征在于：
所述成膜的金属与硅化合物的反应通过退火进行，并且所述成膜
15 的金属与硅化合物的反应在所述在硅化合物的表面上形成金属膜的工
序之后进行。
4. 如权利要求 1 所述的基板处理方法，其特征在于：
所述反应气体是 NF_3 。
20
5. 如权利要求 1 所述的基板处理方法，其特征在于：
所述活化通过将反应气体添加到被等离子体活化的活化气体中来
进行。
- 25 6. 如权利要求 5 所述的基板处理方法，其特征在于：
所述活化气体是 N_2 和 H_2 的混合气体。
7. 如权利要求 1 所述的基板处理方法，其特征在于：
所述成膜的金属是 Co。
30
8. 如权利要求 1 所述的基板处理方法，其特征在于：

所述成膜的金属是 Ni。

9. 如权利要求 1 所述的基板处理方法，其特征在于：

在所述在硅化合物的表面上形成金属膜的工序和所述形成金属硅
5 化物的工序之间，包括在已形成的金属膜上形成防氧化膜的工序。

10. 如权利要求 9 所述的基板处理方法，其特征在于：

所述防氧化膜是 TiN 膜。

10 11. 一种基板处理方法，用于在栅极与源极、漏极区域之间具有侧
壁的 MOS 晶体管，其特征在于，包括：

用被活化的反应气体除去在所述栅极、源极、漏极区域的表层上
形成的氧化膜的工序；

在已除去该氧化膜的所述栅极、源极、漏极区域的表面上形成金
15 属膜的工序；和

对已形成该金属膜的所述栅极、源极、漏极区域进行退火，在所
述栅极、源极、漏极区域的表层上形成金属硅化物的工序。

12. 一种基板处理装置，其特征在于，具有：

20 用被活化的反应气体除去在硅化合物的表层上形成的氧化膜的氧
化膜除去室；

在已除去该氧化膜的硅化合物的表面上形成金属膜的金属成膜
室；和

与所述氧化膜除去室和所述金属成膜室连接，具有在所述氧化膜
25 除去室和所述金属成膜室之间搬送被处理体的搬送装置的搬送室。

13. 一种基板处理装置，其特征在于，具有：

使被活化的反应气体与在硅化合物的表层上形成的氧化膜反应，
形成生成膜的生成膜形成室；

30 对已形成该生成膜的硅化合物进行加热，使所述生成膜气化而除
去的生成膜除去室；

在已除去所述生成膜的硅化合物的表面上形成金属膜的金属成膜室；和

- 与所述生成膜形成室、所述生成膜除去室和所述金属成膜室连接，具有在非反应性气氛中、在所述生成膜形成室、生成膜除去室和金属
- 5 成膜室之间搬送被处理体的搬送装置的搬送室。

基板处理方法和基板处理装置

技术领域

本发明涉及在 Si 系材料层的表层上形成金属硅化物层的基板处理方法
5 和处理装置。

背景技术

伴随着半导体装置的高度集成化，例如在 MOSFET 中，降低作为杂质扩散层的源极、漏极的电阻变得更加重要。

10 作为降低该杂质扩散层的电阻的方法，已开发出了在杂质扩散层的表面上形成电阻低的金属硅化物层的硅化物化方法（silicidation method）。硅化物化方法，是在 Si 系材料层的整个表面上堆积能够硅化物化的薄金属膜，实施热处理（硅化物化退火）以使在金属膜与 Si 系材料层接触的部分进行硅化物化反应，从而形成金属硅化物的方法。

15 为了进行该硅化物化工序，在其工序之前，必须除去在 Si 系材料层的表面上形成的自然氧化膜。以往，作为除去该自然氧化膜的方法，采用使用 DHF（HF/H₂O）等的湿法清洗。

此外，关于现有技术，有特开 2000-315662 号公报、特开平 10-335316 号公报。

20 可是，在采用 DHF 清洗的方法中，为了充分降低金属硅化物层的电阻值，在退火工序中必须加热到 550℃ 以上。图 6 是表示该情况的图，可以看出，在采用 DHF 清洗的情况下，为了将硅化钴（cobalt silicide）的电阻值抑制在 60ohm/sq 左右，必须加热到 550℃ 以上。这是由于即使进行 DHF 清洗也会在 Si 系材料层的表面上残留少量的氧化膜，因此，
25 为了硅化物化，需要更多的能量。

但是，提高加热温度时，存在由于该高温退火所引起的受热历程（thermal history）会对基板中的杂质分布产生不利影响的问题。

本发明是为了解决上述问题而做出的，其目的在于提供一种用于形成金属硅化物而不需要高温处理的基板处理方法和基板处理装置。

发明内容

为了达到上述目的，在第一方面中记载的发明，其特征在于，包括：用被活化的反应气体除去在硅化合物的表层上形成的氧化膜的工序；在已除去该氧化膜的硅化合物的表面上形成金属膜的工序；使该成膜的金属与硅化合物反应，在上述硅化合物的表层上形成金属硅化物的工序。从而，能够提供一种不需要进行受热历程会对基板中杂质的分布产生不利影响的高温退火的处理方法。

在第二方面中记载的发明，其特征在于：同时进行上述在硅化合物的表面上形成金属膜的工序和上述形成金属硅化物的工序。

10 在第三方面中记载的发明，其特征在于：上述成膜的金属与硅化合物的反应通过退火进行，并且上述成膜的金属与硅化合物的反应在上述在硅化合物的表面上形成金属膜的工序之后进行。

在第四方面中记载的发明，其特征在于：上述反应气体是 NF_3 。

15 在第五方面中记载的发明，其特征在于：上述活化通过将反应气体添加到被等离子体活化的活化气体中进行。

在第六方面中记载的发明，其特征在于：上述活化气体是 N_2 和 H_2 的混合气体。

在第七方面中记载的发明，其特征在于：上述成膜的金属是 Co。

在第八方面中记载的发明，其特征在于：上述成膜的金属是 Ni。

20 在第九方面中记载的发明，其特征在于：在上述在硅化合物的表面上形成金属膜的工序和上述形成金属硅化物的工序之间，包括在已形成的金属膜上形成防氧化膜的工序。

在第十方面中记载的发明，其特征在于：上述防氧化膜是 TiN 膜。

25 在第十一方面中记载的发明，用于在栅极与源极、漏极区域之间具有侧壁的 MOS 晶体管，其特征在于，包括：用被活化的反应气体除去在上述栅极、源极、漏极区域的表层上形成的氧化膜的工序；在已除去该氧化膜的上述栅极、源极、漏极区域的表面上形成金属膜的工序；和对已形成该金属膜的上述栅极、源极、漏极区域进行退火，在上述栅极、源极、漏极区域的表层上形成金属硅化物的工序。

30 在第十二方面中记载的发明，其特征在于，具有：用被活化的反应气体除去在硅化合物的表层上形成的氧化膜的氧化膜除去室；在已

除去该氧化膜的硅化合物的表面上形成金属膜的金属成膜室；和与上述氧化膜除去室和上述金属成膜室连接，具有在上述氧化膜除去室和上述金属成膜室之间搬送被处理体的搬送装置的搬送室。

在第十三方面中记载的发明，其特征在于，具有：使被活化的反应气体与在硅化合物的表层上形成的氧化膜反应，形成生成膜的生成膜形成室；对已形成该生成膜的硅化合物进行加热，使上述生成膜气化而除去的生成膜除去室；在已除去上述生成膜的硅化合物的表面上形成金属膜的金属成膜室；和与上述生成膜形成室、上述生成膜除去室和上述金属成膜室连接，具有在非反应性气氛中、在上述生成膜形成室、生成膜除去室和金属成膜室之间搬送被处理体的搬送装置的搬送室。

附图说明

图 1 为表示用本发明的实施方式的基板处理方法处理 MOSFET 时的第一步骤的截面图。

图 2 为表示用本发明的实施方式的基板处理方法处理 MOSFET 时的第二步骤的截面图。

图 3 为表示用本发明的实施方式的基板处理方法处理 MOSFET 时的第三步骤的截面图。

图 4 为表示本发明的实施方式的基板处理装置的平面图。

图 5 为表示在本发明的实施方式中进行低温处理的低温处理室的截面图。

图 6 为表示实施 DHF 清洗的情况下和实施 NOR 清洗的情况下，退火温度与硅化钴的电阻的关系的图。

具体实施方式

下面，参照图 1 至图 6，说明本发明的基板处理方法和基板处理装置的实施方式。

图 1 为表示应用本发明的处理方法的 MOSFET 的截面图。在该图中，符号 13 表示 Si 基板。在该 Si 基板 13 的两侧设有作为杂质扩散层的源极 15 和漏极 17。在 Si 基板在该源极 15 和漏极 17 之间露出的

部分, 经由栅极氧化膜 19 设有由多晶硅构成的栅极 21。然后, 在该栅极 21 的两侧设有侧壁 (side wall) 23。

这样的 MOSFET 11 用图 4 所示的基板处理装置 41 进行处理。该基板处理装置 41 在中央部具有搬送室 43。在该搬送室 43 中, 设有搬送晶片用的搬送装置。在该搬送室 43 的内部, 形成非反应性气氛、例如真空, 能够抑制在搬送晶片 W 的过程中在晶片 W 上产生自然氧化膜。该搬送室 43 与用于将未处理晶片 W 搬入搬送室 43 的负载锁定室 45 连接。

在该负载锁定室 45 的相反侧, 设有与搬送室 43 连接的低温处理室 47。

如图 5 所示, 该低温处理室 47 具有能够抽成真空的处理容器 49, 在该处理容器 49 内设有载置被处理晶片 W 的载置台 51。另一方面, 在该处理容器 49 的顶板壁上设有等离子体形成管 53, 被等离子体活化的 N_2 气体和 H_2 气体通过该等离子体形成管 53 被供给到处理容器 49 内。该等离子体形成管 53 的下端与向下方展开成伞状的覆盖部件 55 连接, 能够使气体有效地流向载置台 51 上的晶片 W。

另外, 在覆盖部件 55 的内周侧, 设置有具有多个气孔 57 的环状喷头 59, 该喷头 59 与连通管 61 连接。 NF_3 气体经由该连通管 61 被供给到喷头 59, 并从多个气孔 57 被供给到覆盖部件 55 内。这样, 在该覆盖部件 55 内, NF_3 气体与 N_2 、 H_2 的活性气体种碰撞, NF_3 气体也活化。然后, 该活化的 NF_3 气体与在晶片 W 上的 MOSFET 的表面上形成的自然氧化膜反应, 形成生成膜。

在低温处理室 47 的旁边, 设有与搬送室 43 连接的加热室 71。晶片 W 从低温处理室 47 经由搬送室 43 被搬入到该加热室 71 中。在此, 通过在低温处理室 47 中对在晶片 W 上的 MOSFET 的表面上形成的生成膜进行加热, 使其气化, 从而将晶片表面洗净。

在上述低温处理室 47 的与加热室 71 相反一侧, 设有与搬送室 43 连接的 Co 溅射室 81, 在该 Co 溅射室的旁边, 设有同样与搬送室 43 相连接的 TiN 溅射室 83。在该 Co 溅射室 81 中, 通过溅射在已洗净的 MOSFET 的表面上形成 Co 膜。然后, 在旁边的 TiN 溅射室 83 中, 通过溅射进一步在该 Co 膜上形成 TiN 膜。

在 TiN 溅射室 83 的旁边, 设有与搬送室 43 相连接的退火室 85。
该退火室 85 是对已形成 Co 膜的晶片 W 实施退火工序的场所。

此外, 在加热室 71 的旁边, 设有与搬送室 43 相连接的冷却室 87。
在此, 通过将经过处理和加热的晶片 W 冷却, 即使晶片返回到反应性
5 气氛中, 也不会再发生反应。

接着, 参照图 1 至图 3 说明使用上述的基板处理室 41 对 MOSFET 进行硅化物化处理的方法。

首先, 将图 1 所示的 MOSFET 搬入到图 4 所示的低温处理室 47 中。然后, 使被活化的 NF_3 与自然氧化膜在其中反应形成生成膜。

10 接着, 将该 MOSFET 搬入到加热室 71 中进行加热, 使生成膜气化以进行清洗 (以下, 将该清洗方法称为 NOR 清洗)。

首先, 将表面这样被洗净的 MOSFET 搬入到 Co 溅射室 81 中, 如图 2 所示, 在表面上形成 Co 膜 91, 再将其搬入到 TiN 溅射室 83 中, 在其表面上形成 TiN 膜 93。该 TiN 膜 93 用于防止 Co 膜 91 被氧化。

15 接着, 将该 MOSFET 搬入到退火室 85 中。然后, 在其中在低温 ($450\sim 550^\circ\text{C}$) 下进行退火, 在源极 15、漏极 17、栅极 21 的表面上形成 CoSi 层 95。该 CoSi 层 95 与后述的 CoSi_2 层不同, 在随后进行的清洗时作为掩模起作用。

在此, 能够进行低温 ($450\sim 550^\circ\text{C}$) 退火是由于以下的理由。

20 即, 如图 6 所示, 采用 NOR 清洗时, 在退火温度 $450\sim 550^\circ\text{C}$ 下, 能够使硅化钴的电阻达到 60ohm/sq 。因此, 根据该基板处理方法, 能够在远低于采用 DHF 清洗时的温度下进行退火, 所以能够防止由于高温退火所引起的受热历程对基板中的杂质分布带来的不利影响。

接着, 经过搬送室 43 和负载锁定室 45, 将该 MOSFET 搬出, 并
25 将其搬入金属清洗室 (未图示)。然后, 在其中进行 SPM 清洗, 除去残留的 Co 膜和 TiN 膜。在此, 由于先前形成的 CoSi 层 95 即使进行 SPM 清洗也不会溶解, 所以, 如图 3 所示, CoSi 层 95 在栅极 21、源极 15、漏极 17 的表层上露出。

此后, 将该 MOSFET 从金属清洗室中搬出并搬入到第二退火室 (未
30 图示) 中, 在 650°C 以上再次进行退火。由此, 使在源极 15、漏极 17、栅极 21 的表面上形成的 CoSi 层 95 转变为 CoSi_2 层 97, 从而形成低电

阻的 Co 硅化物层。

这样，根据上述基板处理方法，用被活化的 NF_3 气体除去在 MOSFET11 的栅极 21、源极 15 和漏极 17 的表层上形成的自然氧化膜；在已除去该自然氧化膜的栅极 21、源极 15 和漏极 17 的表面上形成 Co 膜 91；对该 MOSFET 进行低温退火（450~550℃），以使该 Co 膜 91 与栅极 21、源极 15 和漏极 17 的硅化合物反应，从而在该硅化合物的表层上形成金属硅化物层。因此，与采用 DHF 清洗除去自然氧化膜的情况相比，能够在更低的温度下进行退火工序，从而能够防止由于高温退火所引起的受热历程对基板中杂质的分布带来不利影响。

另外，由于在 Co 膜 91 的表面上形成 TiN 膜 93，所以，在 Co 膜形成后，能够防止 Co 膜被氧化。

另外，上述基板处理装置 41 具有：使被活化的反应气体与在硅化合物的表层上形成的氧化膜反应、形成生成膜的低温处理室 47；对已形成该生成膜的硅化合物进行加热，使上述生成膜气化从而将其除去的加热室 71；在上述已除去生成膜的硅化合物的表面上形成金属膜的 Co 溅射室 81；和与上述低温处理室 47、上述加热室 71 和 Co 溅射室 81 相连接，具有在非反应性气氛中、在低温处理室 47、加热室 71 和 Co 溅射室 81 之间搬送晶片的搬送装置的搬送室 43，所以，能够更有效地进行氧化膜除去、Co 膜形成、Co 硅化物层形成，同时，能够防止在这些工序中发生不必要的氧化。

此外，在上述实施方式中，在 MOSFET 的栅极、源极、和漏极的表面上形成 Co 膜的工序后，进行形成 Co 硅化物的工序，但不必局限于此，也可以同时进行在栅极、源极、和漏极的表面上形成 Co 膜的工序和形成 Co 硅化物的工序。这样，能够缩短工序，提高生产能力。

另外，在上述实施方式中，在 MOSFET 的栅极、源极、和漏极的表面上形成 Co 膜，但不必局限于此，也可以形成 Ni 膜。

此外，在上述实施方式中，对在 MOSFET 的栅极、源极、和漏极的表面上形成 Co 硅化物的情况进行了说明，但不必局限于此，也可以应用于在表层上形成有氧化膜的硅化合物中、除去该氧化膜后形成金属硅化物的情况，例如，当然可以应用于高架源极（elevated source）、高架漏极（elevated drain）等。

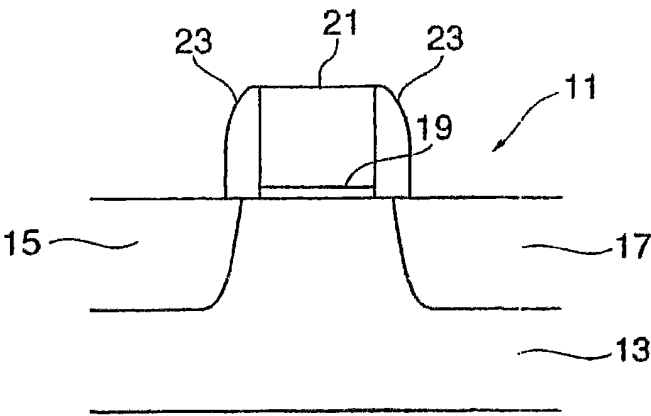


图1

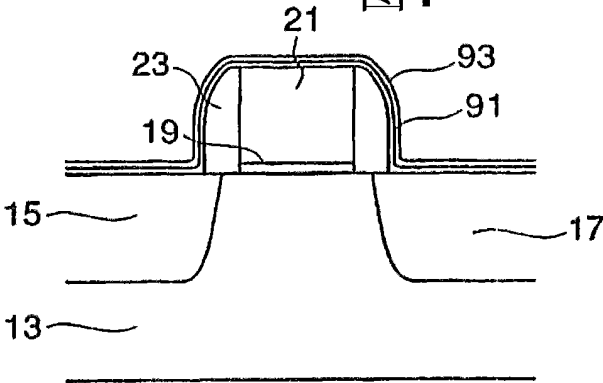


图2

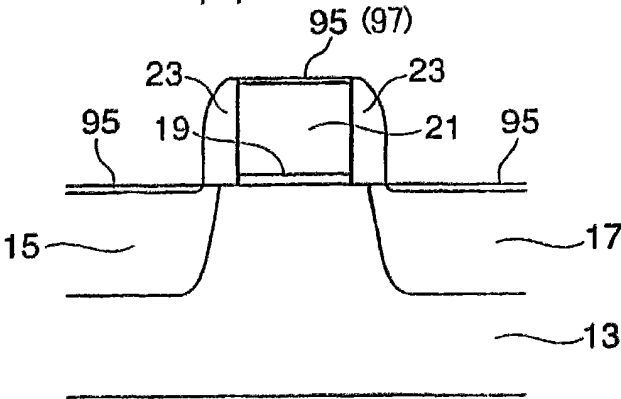


图3

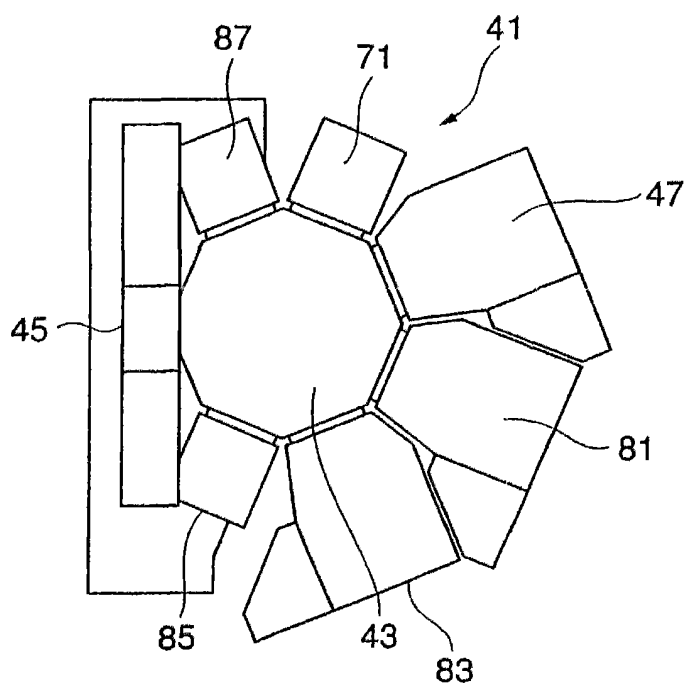


图4

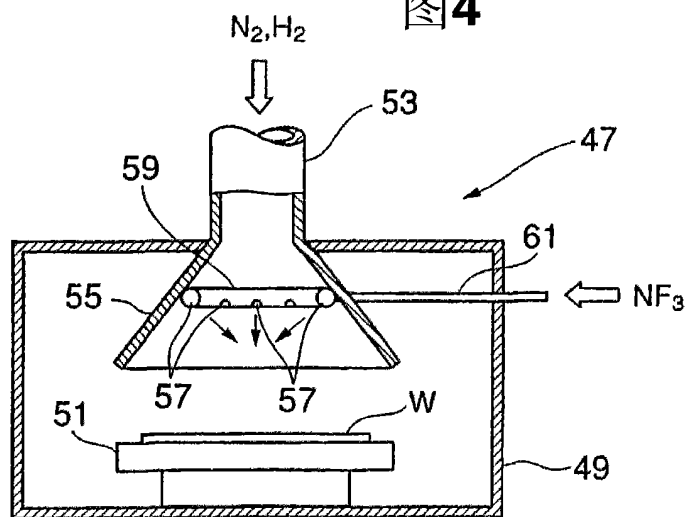


图5

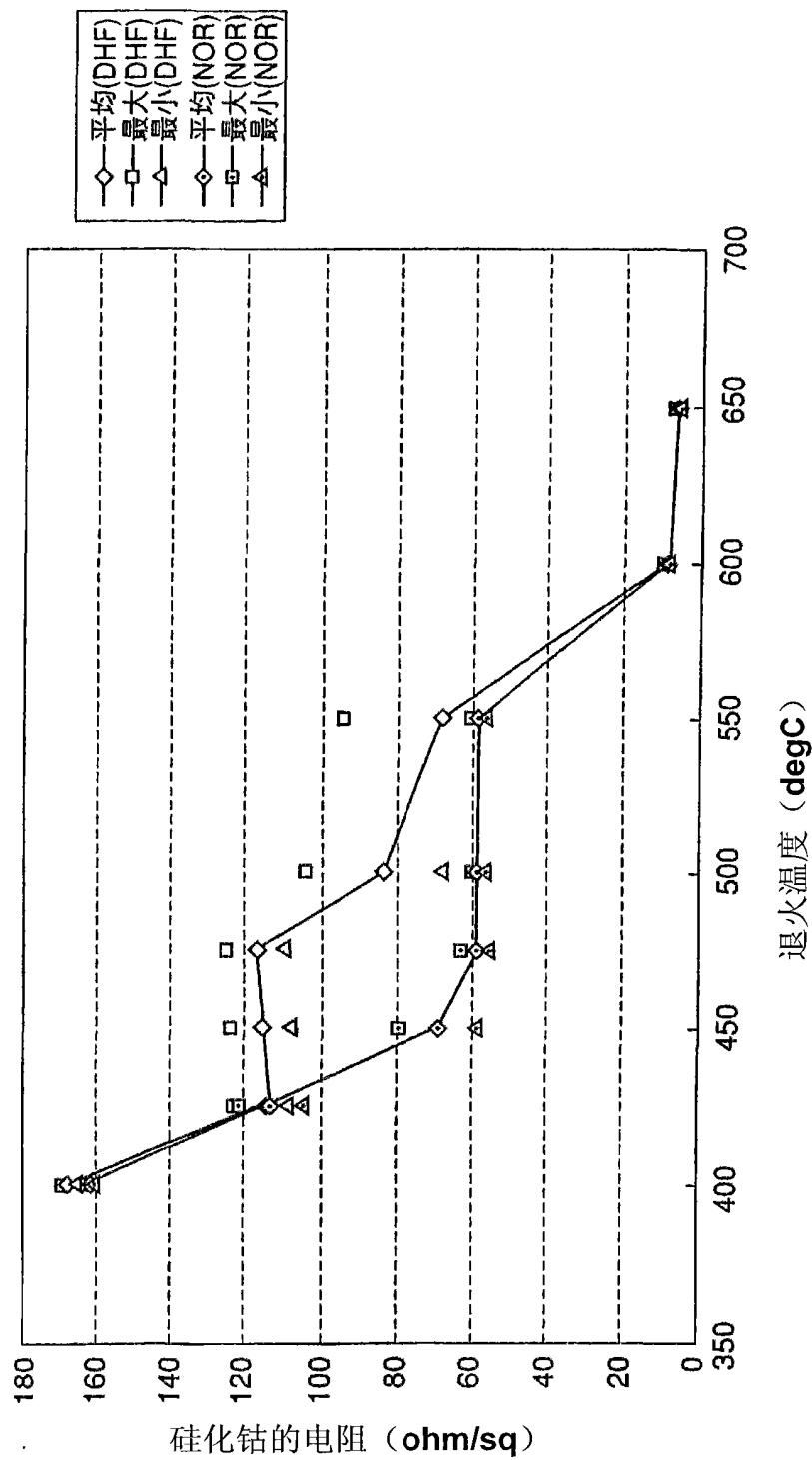


图6