

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和1年6月27日(2019.6.27)

【公開番号】特開2018-7128(P2018-7128A)

【公開日】平成30年1月11日(2018.1.11)

【年通号数】公開・登録公報2018-001

【出願番号】特願2016-133925(P2016-133925)

【国際特許分類】

H 03M 1/38 (2006.01)

【F I】

H 03M 1/38

【手続補正書】

【提出日】令和1年5月23日(2019.5.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0078

【補正方法】変更

【補正の内容】

【0078】

図9は、上限値レジスター53、下限値レジスター54、拡張コードレジスターの動作を説明する図である。図9に示したように、制御回路50は、前回のA/D変換結果データに対して、片側変換範囲初期値を加算したデータを上限値として上限値レジスター53に保存し、前回のA/D変換結果データから、片側変換範囲初期値を減算したデータを下限値として下限値レジスター54に保存する。ここでの片側変換範囲初期値とは、上記所定の範囲の幅の1/2の大きさに対応する値である。すなわち、図9に示した初期化により、変換範囲の初期値を、前回のA/D変換結果データを中心とする所定の範囲とすることが可能になる。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0129

【補正方法】変更

【補正の内容】

【0129】

制御回路50は、ステップS305の冗長コードの更新の後、冗長コード=0であり、且つ、微小信号判定回路90からの微小信号フラグSFLAGがハイレベルであるかを判定する(ステップS306)。なお、微小信号フラグSFLAGとは、微小信号判定回路90により、アナログ入力信号VINと、D/A変換回路DACからの出力信号DQとの差が所与の閾値よりも小さい、すなわち微小信号であると判定されたか否かを表すフラグである。ここでは微小信号と判定された場合にSFLAG=Hとなる例を示したが、この点は種々の変形実施が可能である。

【手続補正3】

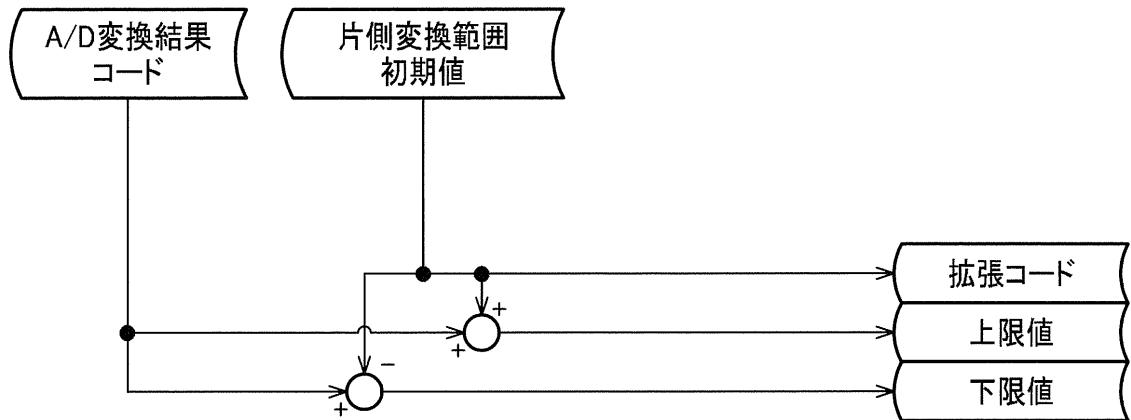
【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】変更

【補正の内容】

【図 9】



【手続補正4】

【補正対象書類名】図面

【補正対象項目名】図13

【補正方法】変更

【補正の内容】

【図13】

