



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

214 109

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 06. 05. 1980
(21) PV 3160 -80

(51) Int. Cl.³ H 04 J 13/00
H 04 J 15/00

(40) Zveřejněno 15. 09. 1981
(45) Vydáno 01 07 84

(75)

Autor vynálezu Tauš Viktor ing. CSc., Průcha Josef, PRAHA

(54) Zapojení číslicového koncového stupně s definovanou vnitřní impedancí v zařízeních systémů s pulsně kódovou modulací

1

Vynález se týká zapojení číslicového koncového stupně s definovanou vnitřní impedancí určeného pro výstupní obvody zařízení systémů s pulsně kódovou modulací PCM.

Úkolem koncových obvodů u těchto zařízení, jako jsou například PCM multiplexní zařízení, linková zakončení a opakovací, je převést časově i amplitudově určený digitální signál, který je obvykle v unipolárním tvaru, na výstupní kódový signál. Podle definic rozhraní, ať už rozhraní muldexů nebo rozhraní linkových, jsou definovány výstupní kódové signály obvykle v bipolárním tvaru. Používají se kódové bipolární signály s pravidelným střídáním vysílaných symbolů 1 do kladných a záporných polarit o stejné amplitudě, přitom symboly 0 mají na výstupu nulovou amplitudu. Dále se používají upravené bipolární signály, u nichž nastává porušení bipolarity podle předem stanoveného pravidla nebo se používají víceúrovňové bipolární signály. Podle definic rozhraní jsou dále určeny tvary impulsů, počet párů v každém směru přenosu, zatěžovací odpor atd. Úkolem koncových obvodů je provést i galvanické oddělení vnitřních obvodů od propojovacích nebo linkových kabelů a na to se obvykle používají výstupní transformátory.

Znamé zapojení obsahuje dva tranzistory, jejichž emitory jsou připojeny přímo na výstupy budících číslicových integrovaných obvodů s řídicími průběhy. Báze obou tranzistorů jsou připojeny přes společný předpětový odpor ke zdroji stejnosměrného napětí. Kolektory tranzistorů, mezi nimiž je zapojen odpor, jsou připojeny každý na jeden konec primárního vinutí výstupního

transformátoru, jehož střed je připojen přes napájecí odpor ke zdroji stejnosměrného napětí. Zatěžovací odpor je připojen na svorky sekundárního vinutí výstupního transformátoru a je na něm možno podle definice rozhraní změřit požadované průběhy výstupních kódových signálů.

V uvedeném známém zapojení tvoří odpor zapojený mezi kolektory tranzistorů základní hodnotu vnitřní impedance, která se uplatňuje v časových okamžicích, kdy jsou tranzistory uzavřeny. V časových okamžicích, kdy jednotlivé tranzistory jsou otvírány, se k výstupnímu transformátoru paralelně připojují impedance sepnutých tranzistorů, které se blíží nule, takže i vnitřní impedance koncového stupně se v těchto okamžicích blíží nule. Určitým stabilizačním prvkem z hlediska vnitřní impedance je napájecí odpor, který v případě, že není blokován kapacitou ve středu primárního vinutí výstupního transformátoru, je spínán s jednotlivými tranzistory do série, takže jejich vliv při sepnutí je menší.

Nevýhodou známého zapojení koncového stupně je, že nemá ve všech režimech stejnou vnitřní impedanci, která má být obvykle rovna zatěžovací impedanci. Požadavek na takto definovanou vnitřní impedanci vychází z nutnosti přesného přizpůsobení na přilehlé propojovací kabely a to nejen na přijímacích, ale i na vysílacích stranách zařízení. Při špatném přizpůsobení vznikají odrazy, které podstatně zhoršují přeslechové poměry a způsobují zhoršení četnosti chyb v přenášeném digitálním signálu.

Výše uvedené nedostatky odstraňuje zapojení číslicového koncového stupně s definovanou vnitřní impedancí v zařízeních systémech s pulzně kódovou modulací podle vynálezu. Báze čtyř tranzistorů, pracujících jako spínače v zapojení se společným emitorem, jsou připojeny na budicí číslicové integrované obvody. Kolektor prvního tranzistoru je přes první odpor připojen na první konec primárního vinutí výstupního transformátoru. Kolektor druhého tranzistoru je přes druhý odpor připojen na tentýž první konec primárního vinutí výstupního transformátoru. Kolektor třetího tranzistoru je přes třetí odpor připojen na druhý konec primárního vinutí výstupního transformátoru. Kolektor čtvrtého tranzistoru je přes čtvrtý odpor připojen na tentýž druhý konec primárního vinutí výstupního transformátoru. Střed primárního vinutí výstupního transformátoru je připojen ke zdroji stejnosměrného napětí. Výhodou zapojení podle vynálezu je, že je zajištěna stejná velikost vnitřní impedance koncového stupně ve všech jeho spínacích režimech, čímž se docílí optimálního přizpůsobení na navazující kabely. Další výhodou je umožnění všeobecného použití integrovaných obvodů.

Příklady zapojení podle vynálezu jsou dále popsány pomocí výkresů, kde na obr. 1 je první příklad zapojení, na obr. 2 jsou časové průběhy napětí na jeho vstupních a výstupních svorkách, na obr. 3 je druhý příklad zapojení a na obr. 4 jsou časové průběhy napětí na jeho vstupních a výstupních svorkách.

V zapojení na obr. 1 jsou čtyři tranzistory T1, T2, T3, T4 pracující jako spínače v zapojení se společným emitorem. Jejich vstupy 1, 2, 3, 4 jsou připojeny na budicí číslicové integrované obvody s řídicími napěťovými průběhy. Kolektory prvního a druhého tranzistoru T1, T2 jsou přes první a druhý odpor R1, R2 připojeny na první konec 1 primárního vinutí výstupního transformátoru Tr. Kolektory třetího a čtvrtého tranzistoru T3, T4 jsou přes třetí a čtvrtý odpor R3, R4 připojeny na druhý konec 2 primárního vinutí výstupního transformátoru Tr. Střed 8 primárního vinutí výstupního transformátoru Tr je připojen na neznázorněný

zdroj kladného stejnosměrného napětí. Zatěžovací odpor R_5 je připojen na svorky $\underline{5}$, $\underline{6}$ sekundárního vinutí výstupního transformátoru $\underline{Tr}$.

Na obr. 2 znázorňuje průběh $\underline{U_v}$ příklad požadovaného výstupního bipolárního signálu na svorkách $\underline{5}$, $\underline{6}$ výstupního transformátoru $\underline{Tr}$ se zatěžovacím odporem $\underline{R_5}$. $\underline{U_1}$ je průběh řídicího napětí na vstupní svorce $\underline{1}$, $\underline{U_2}$ je průběh řídicího napětí na vstupní svorce $\underline{2}$, $\underline{U_3}$ je průběh řídicího napětí na vstupní svorce $\underline{3}$ a $\underline{U_4}$ je průběh řídicího napětí na vstupní svorce $\underline{4}$. V příkladu je požadovaná vnitřní impedance $\underline{Z_v}$ rovna zatěžovacímu odporu $\underline{R_5}$ a je volen transformátor $\underline{Tr}$ s poměrem závitů 1+1 na primární straně ku 1 na sekundární straně. Velikost odporů je volena $\underline{R_1} = \underline{R_2} = \underline{R_3} = \underline{R_4} = 2 \times \underline{R_5}$. V časových okamžicích kladné amplitudy výstupního bipolárního signálu $\underline{U_v}$ jsou podle vstupních řídicích průběhů $\underline{U_1}$, $\underline{U_2}$ na vstupních svorkách $\underline{1}$, $\underline{2}$ současně sepnuty tranzistory $\underline{T_1}$ a $\underline{T_2}$. Odpory $\underline{R_1}$, $\underline{R_2}$ jsou připojeny k zemi. Jelikož jsou zapojeny paralelně, je v souladu se zvoleným poměrem závitů na výstupním transformátoru $\underline{Tr}$ vnitřní impedance $\underline{Z_v}$ rovna polovině hodnoty odporu $\underline{R_1}$ respektive $\underline{R_2}$ a tudíž rovna hodnotě zatěžovacího odporu $\underline{R_5}$. V časových okamžicích záporné amplitudy výstupního bipolárního signálu $\underline{U_v}$ jsou podle vstupních řídicích průběhů $\underline{U_3}$, $\underline{U_4}$ na svorkách $\underline{3}$, $\underline{4}$ současně sepnuty tranzistory $\underline{T_3}$ a $\underline{T_4}$. Obdobně jsou odpory $\underline{R_3}$, $\underline{R_4}$ připojeny k zemi a vnitřní impedance $\underline{Z_v}$ je opět rovna polovině hodnoty odporu $\underline{R_3}$, respektive $\underline{R_4}$ a tudíž rovna hodnotě zatěžovacího odporu $\underline{R_5}$. V časových okamžicích nulové amplitudy výstupního bipolárního signálu $\underline{U_v}$ jsou podle vstupních řídicích průběhů $\underline{U_2}$, $\underline{U_4}$ sepnuty současně tranzistory $\underline{T_2}$, $\underline{T_4}$. Proudby tranzistorů $\underline{T_2}$, $\underline{T_4}$ se kompensují vzhledem k zapojení obou částí primárního vinutí výstupního transformátoru $\underline{Tr}$. Odpory $\underline{R_2}$, $\underline{R_4}$ jsou sepnutými tranzistory $\underline{T_2}$, $\underline{T_4}$ připojeny k zemi. Jelikož jsou takto propojeny přes celé primární vinutí výstupního transformátoru $\underline{Tr}$ přes zem do série, je vnitřní impedance $\underline{Z_v}$ rovna čtvrtině součtu odporů $\underline{R_2}$ a $\underline{R_4}$, což je opět hodnota zatěžovacího odporu $\underline{R_5}$.

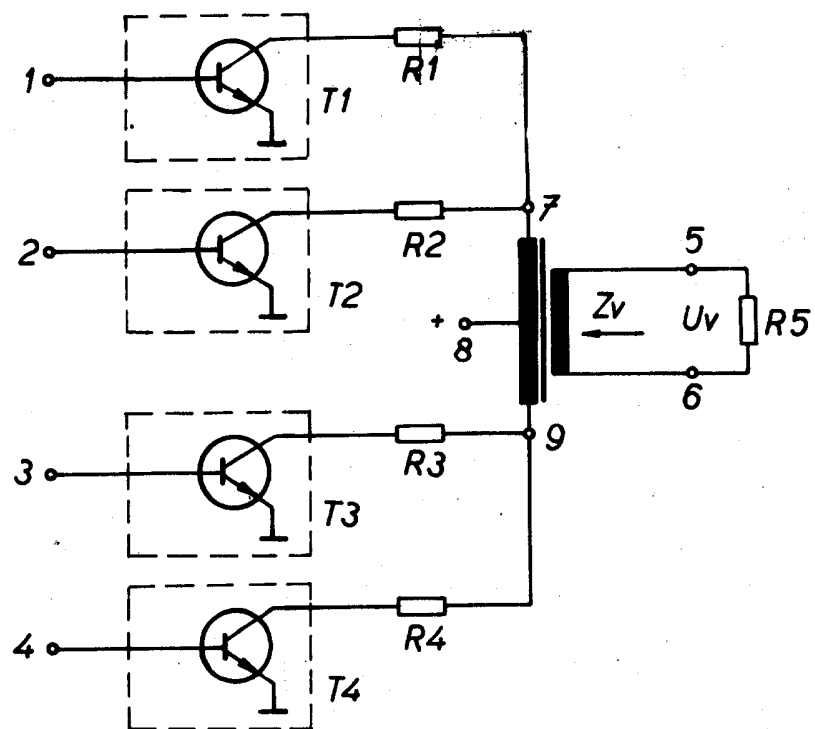
Jiný příklad zapojení podle vynálezu je na obr. 3. Ve funkci tranzistorových spínačů jsou použity koncové tranzistory pozitivních oddělovacích a budicích obvodů $\underline{B_1}$, $\underline{B_2}$, $\underline{B_3}$, $\underline{B_4}$ s otevřeným kolektorovým výstupem z řady logických integrovaných obvodů TTL. Budicími obvody jsou pozitivní dvouvstupné logické členy EXCLUSIVE-OR $\underline{E_1}$, $\underline{E_2}$, $\underline{E_3}$, $\underline{E_4}$. Průběhy řídicích napětí $\underline{U_a}$, $\underline{U_b}$ na vstupních svorkách $\underline{A}$, $\underline{B}$ jsou zakresleny na obr. 4. Dále je na obr. 4 nakreslen požadovaný průběh výstupního bipolárního signálu $\underline{U_v}$ a průběhy řídicích napětí $\underline{U_1}$, $\underline{U_2}$, $\underline{U_3}$, $\underline{U_4}$ na svorkách $\underline{1}$, $\underline{2}$, $\underline{3}$, $\underline{4}$. Funkce zapojení je stejná jako v prvním příkladě. Budicí obvody $\underline{E_1}$, $\underline{E_2}$, $\underline{E_3}$, $\underline{E_4}$ jsou zapojeny tak, aby průběhy řídicích napětí $\underline{U_1}$, $\underline{U_2}$, $\underline{U_3}$, $\underline{U_4}$ byly bez vzájemného časového zpoždění. Časová zpoždění jednotlivých členů $\underline{E_1}$, $\underline{E_2}$, $\underline{E_3}$, $\underline{E_4}$ a $\underline{B_1}$, $\underline{B_2}$, $\underline{B_3}$, $\underline{B_4}$ nejsou na obr. 4 zobrazena.

P Ř E D M Ě T V Y N Á L E Z U

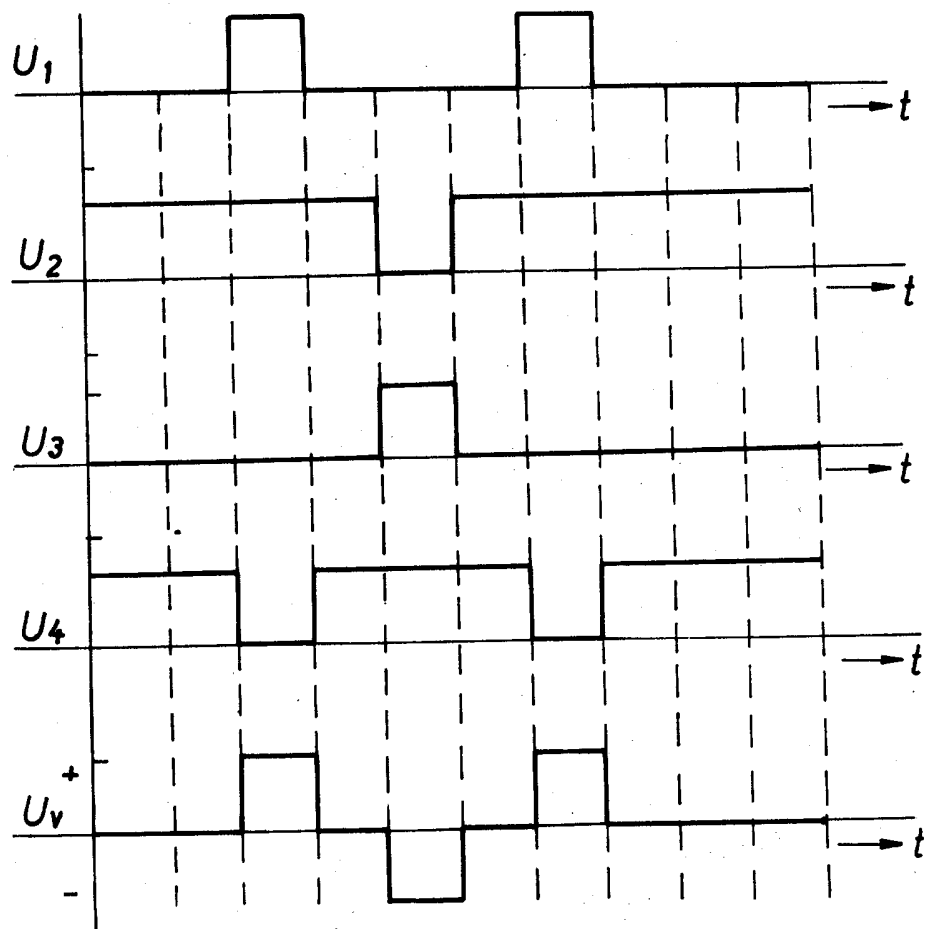
Zapojení číslicového koncového stupně s definovanou vnitřní impedancí v zařízeních systémů s pulsně kódovou modulací PCM, s výstupním transformátorem, vyznačené tím, že kolektor prvního tranzistoru ($\underline{T_1}$) je přes první odpor ($\underline{R_1}$) připojen na první konec ($\underline{7}$) primárního vinutí výstupního transformátoru ($\underline{Tr}$), kolektor druhého tranzistoru ($\underline{T_2}$) je přes

druhý odpor (R2) připojen na první konec (7) primárního vinutí výstupního transformátoru (Tr), kolektor třetího tranzistoru (T3) je přes třetí odpor (R3) připojen na druhý konec (9) primárního vinutí výstupního transformátoru (Tr), kolektor čtvrtého tranzistoru (T4) je přes čtvrtý odpor (R4) připojen na druhý konec (9) primárního vinutí výstupního transformátoru (Tr), a střed (8) primárního vinutí výstupního transformátoru (Tr) je připojen ke zdroji stejnosměrného napětí.

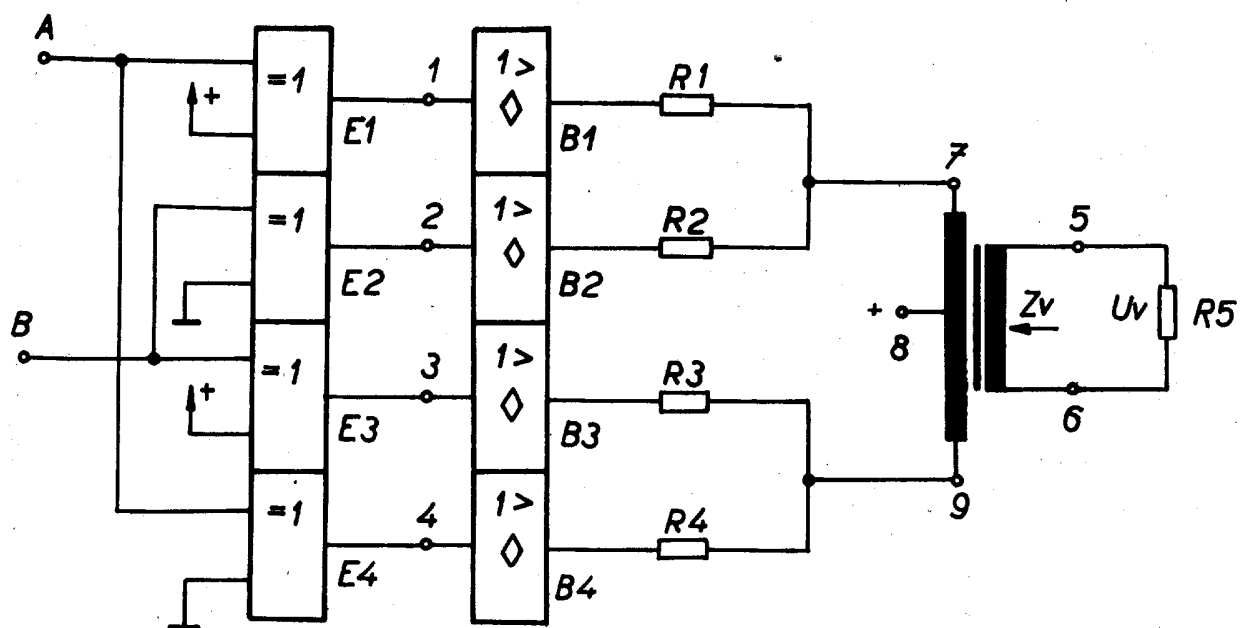
3 výkresy



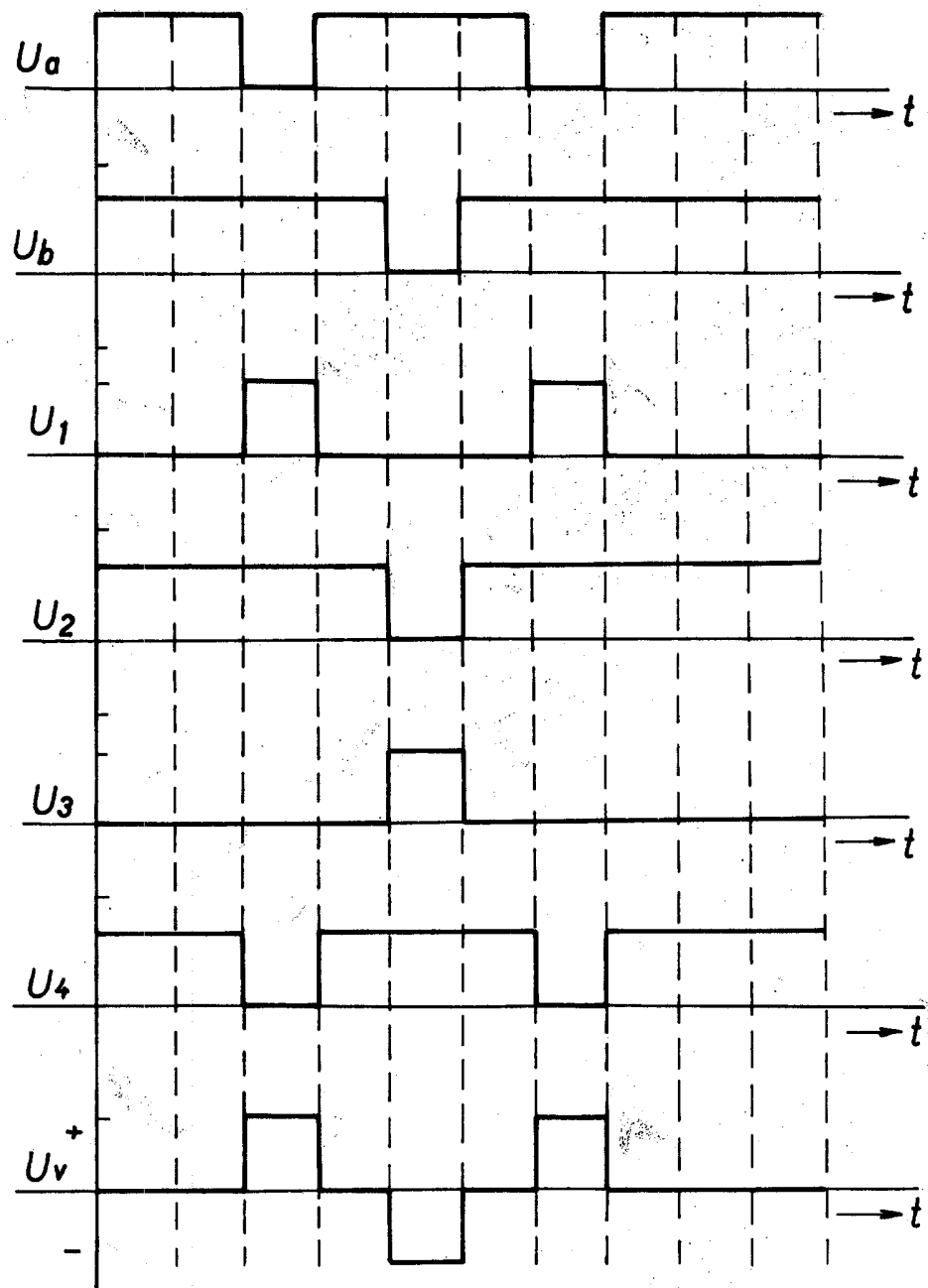
Obr. 1



Obr. 2



Obr. 3



Obr. 4