

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94123768

※ 申請日期：94.7.13

※IPC 分類：H01L 29/761, 21/265

一、發明名稱：(中文/英文)

互補式金屬-氧化物-半導體場效電晶體結構

COMPLEMENTARY METAL-OXIDE-SEMICONDUCTOR FIELD
EFFECT TRANSISTOR STRUCTURE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商飛思卡爾半導體公司

FREESCALE SEMICONDUCTOR, INC.

代表人：(中文/英文)

珍妮佛 B 伍艾梅特

WUAMETT, JENNIFER B.

住居所或營業所地址：(中文/英文)

美國德州奧斯丁市西帕莫路7700號

7700 WEST PARMER LANE, AUSTIN, TEXAS 78729, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓 名：(中文/英文)

瑪西雅斯 派司雷克

PASSLACK, MATTHIAS

國 籍：(中文/英文)

德國 GERMANY

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004年07月30日；10/903,784

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係關於一種互補式金屬-氧化物-半導體場效電晶體結構(100)，其在兩個互補式元件之僅一個中包括離子植入物(126、128)。該電晶體結構(100)通常包括一化合物半導體基板(102)及一磊晶層結構(104)，該磊晶層結構包括一或多個為該磊晶層結構建立一電導型式之施體層。離子植入物於互補式元件中之一個元件中起作用以使該磊晶層結構(104)之電導型式"反轉"或"逆轉"。在例示性實施例中，於p通道元件(122)中利用p型受體植入物，而n通道元件(120)保持無植入物。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

100	電晶體結構
102	化合物半導體基板
104	磊晶層結構
106	閘極氧化層
108	歐姆接觸
110	歐姆接觸
112	歐姆接觸
114	歐姆接觸
116	閘極
118	閘極
120	n通道元件
122	p通道元件
124	氧植入物
126	離子植入物
128	離子植入物
130	緩衝層
132	通道層
134	分隔層
136	施體層
138	施體層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明通常係關於半導體元件，且更明確地說，係關於互補式金屬-氧化物-半導體場效電晶體。

【先前技術】

先前技術中充滿不同互補式金屬-氧化物-半導體場效電晶體(MOSFET)技術。例如，化合物半導體上之增強型金屬-氧化物-半導體場效電晶體(EMOSFET)可使用金屬功量為約4.6 eV之標準難熔金屬閘極，未經摻雜之通道以提供增強型操作(n通道元件與p通道元件分別為正臨限電壓與負臨限電壓)，及自對準離子植入物以形成低電阻源極與汲極延伸及歐姆接觸區域。然而，過去在化合物半導體GaAs上僅成功製造p通道EMOSFET。對於GaAs上之n通道EMOSFET而言， $>700^{\circ}\text{C}$ 之供體植入物活化溫度與 Ga_2O_3 -GaAs介面穩定性不相容。在供體植入物之活化退火過程中， Ga_2O_3 -GaAs介面僅可保存於溫度 $\leq 700^{\circ}\text{C}$ ，且該介面在溫度高於 700°C 時受到完全破壞。

先前技術亦包括化合物EMOSFET技術，該技術使用金屬功量為約4.3至4.6 eV之標準金屬閘極，經摻雜通道藉由離子植入物成為相反電導型式以提供增強型操作(例如n通道元件之正臨限電壓)及離子植入物以形成低電阻源極與汲極延伸及歐姆接觸區域電導型式。因為n型植入物在閘極氧化物沈積之前退火，所以氧化物-GaAs介面在植入物活化過程中不受高溫影響。然而，隨後的閘極氧化物沈積不可避

避免地在經曝露半導體表面上進行，其會導致氧化物-半導體介面處的高缺陷密度。該高缺陷密度僅使得可製造約1%之具有預期效能之元件，致使該等元件大體上無用。

因此，需要與閘極氧化物技術相容之高效能互補式半導體FET技術。此外，本發明之其他所需特徵及特性將自隨後詳細的描述與附加之申請專利範圍，結合附隨圖式及前述技術領域與背景技術而變得明顯。

【發明內容】

根據一實際實施例，互補式金屬-氧化物-半導體場效電晶體FET結構對僅一種類型之元件(n通道元件或p通道元件)使用離子植入物。使用該結構，可在實際熱預算內實現100歐姆/平方及更低之薄片電阻率，其可產生高效能元件，尤其是在短閘極長度下。

本發明之某些態樣可藉由互補式金屬-氧化物-化合物半導體場效電晶體結構以一種形態進行，該電晶體結構具有一化合物半導體基板、一形成於該基板上之n通道元件、一形成於該基板上之p通道元件、及位於該等元件中之僅一個元件中之離子植入物。

【實施方式】

下列詳細描述實際上僅僅係例示性的，且並非用以限制本發明及本發明之應用或用途。此外，無意受先前技術領域、背景技術、發明內容或下列實施方式中提出之任何明確或暗含理論之約束。

圖1係根據本發明之例示性實施例組態的互補式金屬-氧

化物-化合物半導體場效電晶體結構100之截面圖。電晶體結構100通常包括一半導體基板102，一形成於半導體基板102上之磊晶層結構104、一閘極氧化層106、歐姆接觸(由參考數字108、110、112及114識別)及閘極(由參考數字116及118識別)。在本發明之一個實施例中，半導體基板102為一化合物半導體基板。電晶體結構100包括兩個互補式元件：一形成於半導體基板102上之n通道元件120及一形成於半導體基板102上之p通道元件122。使用已知技術可實現元件隔離，例如經由氧植入物124。電晶體結構100利用兩個元件中之僅一個元件中，意即在n通道元件120或p通道元件122中的離子植入物，但並非兩個元件中的離子植入物。在說明性實施例中，離子植入物(藉由參考數字126及128識別)位於p通道元件122中，而n通道元件120保持無植入物。

更特定言之，半導體基板102係形成於化合物III-V材料，例如GaAs。III-V材料於半導體元件製造中之用途已為吾人所熟知，因此，該等材料之屬性及其特性將不在此作詳細描述。磊晶層結構104係層-層生長於化合物半導體基板102上以在該等元件所在處上形成化合物半導體晶圓結構。在說明性實施例中，磊晶層結構104包括一形成於化合物半導體基板102上之緩衝層130、一形成於緩衝層130上之通道層132及一形成於通道層132上之分隔層134。在實際實施例中，閘極氧化層106係沈積於分隔層134上，且可使用習知技術形成於任何適宜材料，例如 Ga_2O_3 。閘極氧化層106之上表面係晶圓結構之上表面。雖然圖1中展示典型磊晶層結

構104，但是實務上可使用替代性配置。

磊晶層結構104之每個獨立層係使用已知技術及方法磊晶生長。就此而言，緩衝層130(其可形成於任何適宜III-V材料，例如GaAs)係磊晶生長於化合物半導體基板102上；通道層132(其可形成於任何適宜III-V材料，例如 $\text{In}_x\text{Ga}_{1-x}\text{As}$)係磊晶生長於緩衝層130上，且分隔層134(其可形成於任何適宜III-V材料，例如 $\text{Al}_x\text{Ga}_{1-x}\text{As}$)係磊晶生長於通道層132上。根據所要的元件特性選擇每層之厚度，因此，其可自一種應用變化至另一種應用。

電晶體結構100亦包括至少一個形成於磊晶層結構104內之摻雜層。該摻雜層可包括施體原子(提供n型電導性)或受體原子(提供p型電導性)。對於化合物半導體實施例而言，施體原子係較佳。圖1描述形成於緩衝層130內之第一施體層136及形成於分隔層134內之第二施體層138。實務上，可在通道層132之上、之下及/或之內實現施體層(典型元件利用一或兩個施體層，且施體層位於通道層132內係不常見)。每個施體層136/138係在化合物半導體基板102上生長之矽單層。簡言之，一部分緩衝層130生長，施體層136生長於該第一部分上，接著另一部分緩衝層130生長於施體層136上。類似技術用以使分隔層134及施體層138生長。至少一個施體層為磊晶層結構104建立一天然電導型式。在例示性實施例中，施體層136/138為磊晶層結構104建立n型電導型式。

如上所述，將離子植入物126/128引入兩互補式元件之僅

一個元件中。在例示性實施例中，認為離子植入物126/128為位於p通道元件122中之p型受體植入物，而n通道元件120保持無植入物。替代實施例(未圖示)可將受體原子用於施體層136/138，施體植入物位於n通道元件中，而p通道元件保持無植入物。離子植入物126/128用以使磊晶層結構104之天然電導型式"反轉"或"逆轉"。例如，在受體植入物的情況下，該電導性發生反轉是因為離子植入物126/128之離子化受體濃度超過由施體層136/138所提供之離子化施體濃度。在該實例中，離子植入物126/128使磊晶層結構104之n型電導性反轉形成p通道元件122。如圖1所示，離子植入物126/128較佳位於各自歐姆接觸112/114之下，也位於源極與汲極延伸中，且無需採用通道植入物。在替代實施例中，通道植入物可作為調整元件之臨限電壓的手段來實施。

閘極116/118形成於閘極氧化層106之上以提供該等元件之電閘極接觸。在較佳實施例中，閘極116係形成於具有高功量之金屬材料。高功量閘極116之適宜材料包括(但不限於)鉑及鈱。歐姆接觸108/110/112/114亦沈積於化合物半導體晶圓結構的上表面之上以提供該等元件之適當源極與汲極接觸。如一實際實例中，若電晶體結構100代表反轉電路，則歐姆接觸108將為n型元件120之源極接觸，歐姆接觸110將為n型元件120之汲極接觸，歐姆接觸112將為p型元件122之源極接觸，且歐姆接觸114將為p型元件122之汲極接觸。歐姆接觸108/110/112/114之適宜材料為先前技術中所熟知。

在一實際實施例中，n通道元件120之臨限電壓為正，且該臨限電壓可藉由適當設計磊晶層結構104及藉由選擇閘極116之適宜材料(具有特殊功量)來調整。p型元件122之臨限電壓為負，且該臨限電壓可藉由選擇閘極118之適宜材料來調整。根據一實際實施例，當將相同閘極金屬用於兩通道元件時，若將n通道元件120之臨限電壓調整至0.3伏特，則p通道元件122之臨限電壓為約0.3伏特減去通道層132之能帶隙。若電晶體結構100使用能帶隙為1.2 eV之 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 通道層132，則p通道元件122獲得-0.9伏特之臨限電壓。p通道元件122之進一步臨限電壓調整係揭示於以下有關圖2所述之本發明之另一實施例中。

電晶體結構100具有幾項優勢，可參照習知元件結構對其作出最佳解釋。一些習知結構包括化合物半導體增強型金屬-氧化物-半導體場效電晶體，其利用金屬功量為約4.6 eV之標準難熔金屬閘極用於n通道元件與p通道元件兩者，利用未經摻雜通道從而為n通道元件提供正臨限電壓及為p通道元件提供負臨限電壓，且利用自對準離子植入物以形成低電阻源極與汲極延伸及歐姆接觸區域用於p通道元件與n通道元件兩者。電晶體結構100優於該等結構之優勢如下。藉由n通道元件120中之磊晶施體層136/138替代n型離子植入物會降低熱預算且允許製造功能性n通道MOSFET，從而又製造功能性互補式技術。根據本發明組態之元件最高加工溫度係由位於p通道元件122中之p型離子植入物126/128之所需活化溫度支配。例如Mg之受體植入物在退火溫度低

至 600°C 時提供高達 10^{14} cm^{-2} 及以上之薄片載體濃度，超過對於 p-通道元件 122 之接取區域之薄片電阻要求。因此，該最高加工溫度降至低於最高溫度多達 100°C 用於保存 Ga_2O_3 -GaAs 介面。

活性受體離子植入物 126/128 過度補償由 p 通道元件 122 接取區域中之施體層 136/138 引入的負電荷。另外，n 通道元件 120 中不存在離子植入物使得可在 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 分隔層 134 中使用較高莫耳分率之 Al，歸因於不存在 DX 中心(其通常發生於 $x > 0.2$ 之 n-經摻雜 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中)所以可將其插入閘極氧化層 106 與通道層 132 之間。分隔層 134 中較高莫耳分率 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 之使用是有利的，因為它會降低邊緣阱之效應，該等邊緣阱位於接近氧化物-磊晶層介面之閘極氧化層 106 中。分隔層 134 中較高莫耳分率 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 之使用是進一步有利的，因為它分別在 n 通道元件 120 及 p 通道元件 122 中提供較好電子及電洞限制。另一個優勢為由於使用淺磊晶施體層 136/138 因而可達成高縱橫比，其使得電晶體結構 100 適宜於深次微米技術。

圖 2 係根據本發明之例示性實施例組態之金屬-氧化物-半導體場效電晶體結構 200 的簡化截面圖。電晶體結構 200 之許多特性及特徵與電晶體結構 100 相同、類似或相當，因此，亦可將部分以上描述之電晶體結構 100 應用於電晶體結構 200。電晶體結構 200 通常包括一化合物半導體基板 202、一形成於化合物半導體基板 202 上之磊晶層結構 204、一閘極氧化層 206、歐姆接觸(由參考數字 208 與 210 識別)及一閘

極212。在一實施例中，電晶體結構200包括形成於化合物半導體基板202上之p通道元件214，且利用位於p通道元件214中之離子植入物。

化合物半導體基板202係形成於III-V材料(例如GaAs)，且磊晶層結構204包括一形成於化合物半導體基板202上之緩衝層216、一形成於緩衝層216上之通道層218，及一形成於通道層218上之分隔層220。電晶體結構200亦包括至少一個形成於磊晶層結構204內之施體層。圖2描述一形成於緩衝層216內之第一施體層222及一形成於分隔層220內之第二施體層224。如上所述，施體層為磊晶層結構204建立天然電導型式(例如n型電導性)且離子植入物使電導型式反轉或逆轉。就此而言，電晶體結構200使用如圖2中所示之離子植入物226。

在例示性實施例中，認為離子植入物226為位於p通道元件214中之p型受體植入物。離子植入物226用來使磊晶層結構204之天然電導型式"反轉"或"逆轉"。該電導性發生反轉是因為植入物之離子化受體濃度超過由施體層提供的離子化施體濃度。在該實例中，離子植入物226使磊晶層結構204之n型電導性反轉形成p通道元件214。如圖2中所示，離子植入物226較佳係位於各自歐姆接觸208/210之下及源極與汲極延伸中。另外，電晶體結構200包括用於臨限電壓調整之通道植入物228。

如上關於電晶體結構100所述，p通道元件214之臨限電壓可經由閘極212之材料的功量調整。另外，p通道元件214之

臨限電壓可經由閘極212之凹陷深度及受體通道植入物228之劑量來調整。例如，p通道臨限電壓可藉由改變閘極212之凹陷深度及/或藉由改變受體通道植入物228之劑量易於調整至(例如)-0.3伏特。當閘極212凹陷時，p通道元件214之效能亦得到增強。

儘管在前面實施方式中已提出至少一個例示性實施例，然應瞭解存在大量變化。亦應瞭解該或該等例示性實施例僅為實例，且並非用以以任何方式限制本發明之範圍、適用性或組態。相反，前面實施方式將給熟習該項技術者提供便利路圖以實施該或該等例示性實施例。應理解在不違反如附加之申請專利範圍及其法律均等物所述本發明之範疇的情況下元件之功能及排列可產生許多變化。

【圖式簡單說明】

圖1係互補式金屬-氧化物-化合物半導體場效電晶體結構之簡化截面圖；且

圖2係金屬-氧化物-化合物半導體場效電晶體之簡化截面圖。

【主要元件符號說明】

100	電晶體結構
102	化合物半導體基板
104	磊晶層結構
106	閘極氧化層
108	歐姆接觸
110	歐姆接觸

1 12	歐姆接觸
1 14	歐姆接觸
1 16	閘極
1 18	閘極
1 20	n通道元件
1 22	p通道元件
1 24	氧植入物
1 26	離子植入物
1 28	離子植入物
1 30	緩衝層
1 32	通道層
1 34	分隔層
1 36	施體層
1 38	施體層
2 00	電晶體結構
2 02	化合物半導體基板
2 04	磊晶層結構
2 06	閘極氧化層
2 08	歐姆接觸
2 10	歐姆接觸
2 12	閘極
2 14	p通道元件
2 16	緩衝層
2 18	通道層

- 220 分 隔 層
- 222 施 體 層
- 224 施 體 層
- 226 離 子 植 入 物
- 228 通 道 植 入 物

十、申請專利範圍：

1. 一種互補式金屬-氧化物-半導體場效電晶體結構，其包含：

- 一 GaAs 半導體基板；

- 一形成於該 GaAs 半導體基板上之磊晶層結構，該磊晶層結構包含一形成於該 GaAs 半導體基板上之緩衝層、一形成於該緩衝層上之通道層，及一形成於該通道層上之分隔層，該分隔層包含 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ；

- 至少一個形成於該磊晶層結構內之摻雜層，該至少一個摻雜層為該磊晶層結構建立一電導型式；

- 一形成於該半導體基板上之 n 通道元件；

- 一形成於該半導體基板上之 p 通道元件；及

- 僅位於該 p 通道元件之離子植入物，藉由植入至少一受體植入物，該等離子植入物使該磊晶層結構之該電導型式反轉，該離子植入物亦位於各別之源極與汲極接觸下方作為用於該 p 通道元件之源極/汲極延伸植入物。

2. 如請求項 1 之互補式金屬-氧化物-半導體場效電晶體結構，其中該至少一個摻雜層係形成於該緩衝層內。
3. 如請求項 1 之互補式金屬-氧化物-半導體場效電晶體結構，其中該至少一個摻雜層係形成於該分隔層內。
4. 如請求項 1 之互補式金屬-氧化物-半導體場效電晶體結構，其中該至少一個摻雜層包含一形成於該緩衝層內之第一施體層及一形成於該分隔層內之第二施體層。

十一、圖式：

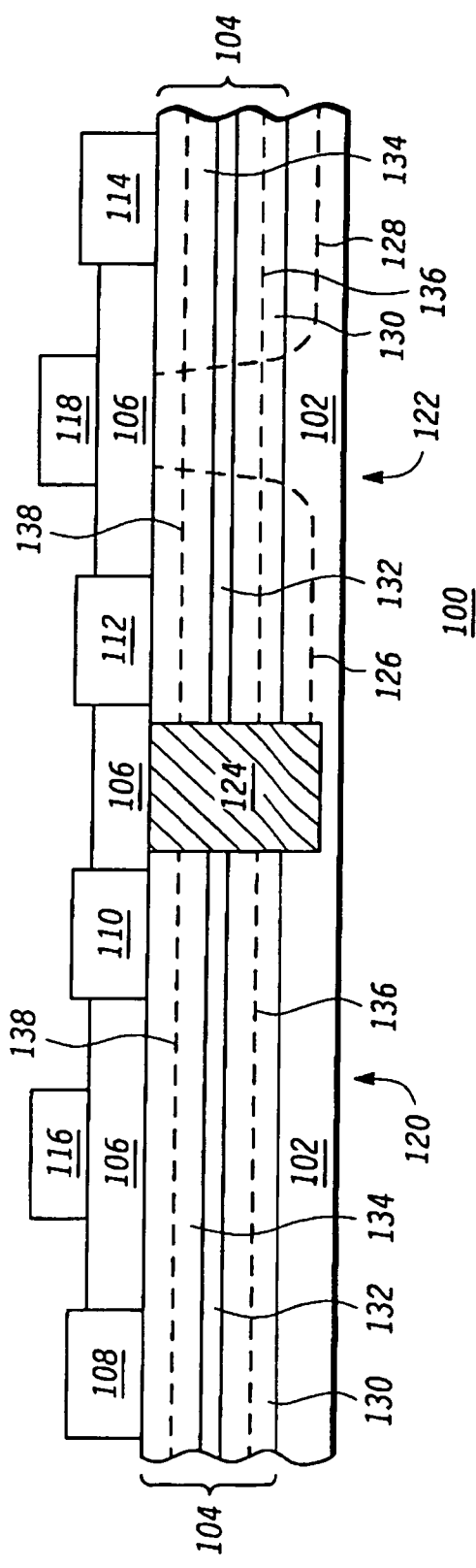


圖 1

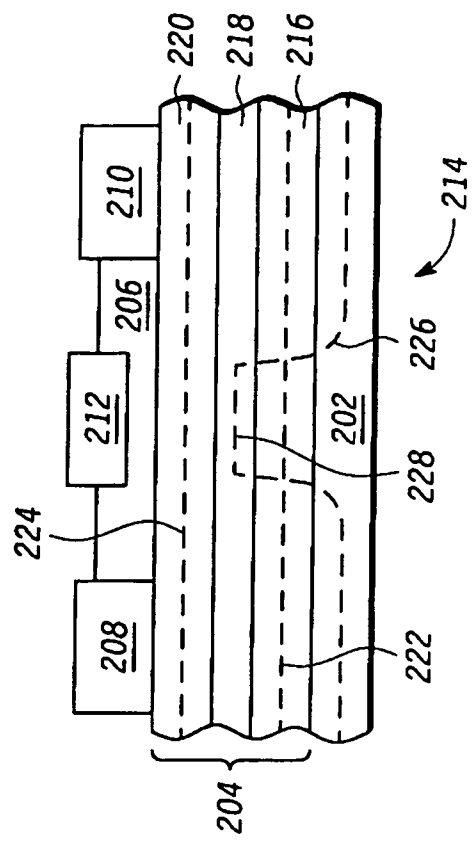


圖 2