



(12) 发明专利

(10) 授权公告号 CN 102403256 B

(45) 授权公告日 2014. 02. 26

(21) 申请号 201010275532. 8

(22) 申请日 2010. 09. 08

(73) 专利权人 上海华虹宏力半导体制造有限公司

地址 201203 上海市浦东新区张江高科技园
区祖冲之路 1399 号

(72) 发明人 刘冬华 钱文生

(74) 专利代理机构 上海浦一知识产权代理有限公司 31211

代理人 丁纪铁

(51) Int. Cl.

H01L 21/74(2006. 01)

H01L 21/768(2006. 01)

H01L 21/324(2006. 01)

H01L 23/498(2006. 01)

H01L 29/737(2006. 01)

H01L 29/06(2006. 01)

H01L 29/45(2006. 01)

(56) 对比文件

US 2010/0006929 A1, 2010. 01. 14, 说明书第
47-59 段, 图 3A-5B.

US 2010/0006929 A1, 2010. 01. 14, 说明书第
47-59 段, 图 3A-5B.

US 6770952 B2, 2004. 08. 03, 说明书第
29-30, 图 2A.

US 2008/0054326 A1, 2008. 03. 06, 说明书第
28-32 段.

US 2006/0071217 A1, 2006. 04. 06, 全文.

审查员 周文龙

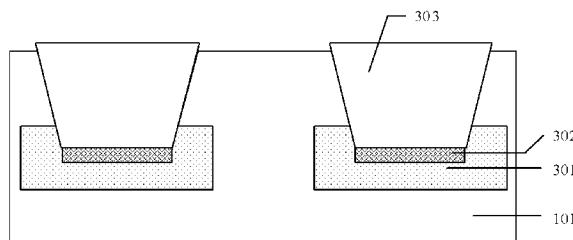
权利要求书2页 说明书4页 附图3页

(54) 发明名称

赝埋层及制造方法、深孔接触及三极管

(57) 摘要

本发明公开了一种赝埋层的制造方法,包括如下步骤:在硅衬底上刻蚀形成有源区和浅沟槽;在浅沟槽底部表面进行磷离子注入形成磷杂质区;在所述浅沟槽底部表面进行砷离子注入形成砷杂质区;进行热退火。本发明还公开了一种赝埋层。本发明还公开一种深孔接触;本发明还公开一种三极管。本发明方法的赝埋层注入通过采用具有快速热扩散特性的磷注入和具有慢速热扩散特性的砷注入,能提高赝埋层表面的杂质浓度、能减少赝埋层的方块电阻、能使赝埋层和深孔接触形成良好的欧姆接触并减少接触电阻,还能提高三极管器件的频率特性和电流输出能力。



1. 一种赝埋层的制造方法,其特征在于,包括如下步骤:

步骤一、采用浅沟槽隔离工艺在硅衬底上刻蚀形成有源区和浅沟槽,其中所述有源区由所述浅沟槽隔离出来的所述硅衬底组成,所述浅沟槽为所述浅沟槽隔离工艺中的浅沟槽场氧的填充区域;

步骤二、在所述浅沟槽底部表面进行磷离子注入形成磷杂质区;所述磷离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$;

步骤三、在所述浅沟槽底部表面进行砷离子注入形成砷杂质区;所述砷离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$;

步骤四、对所述磷杂质区和砷杂质区进行热退火,由热退火后的所述磷杂质区和所述砷杂质区组成赝埋层,步骤二中的所述磷离子注入的注入剂量和注入能量以及步骤三中的所述砷离子注入的注入剂量和注入能量的工艺条件使所述赝埋层为导电层并和金属形成欧姆接触。

2. 如权利要求1所述的方法,其特征在于:步骤四的热退火过程中所述磷离子扩散速率大于所述砷离子的扩散速率,热退火后,所述磷杂质区的区域范围大于所述砷杂质区的区域范围,所述砷杂质区保留在所述浅沟槽底部表面处,所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中,且所述砷杂质区的浓度大于所述磷杂质区的浓度。

3. 一种赝埋层,其特征在于:形成于浅沟槽底部的硅衬底中,有源区由所述浅沟槽隔离出来的所述硅衬底组成,所述浅沟槽采用浅沟槽隔离工艺形成,所述浅沟槽为所述浅沟槽隔离工艺中的浅沟槽场氧的填充区域;所述赝埋层包括一磷杂质区和一砷杂质区;所述磷杂质区的区域范围大于所述砷杂质区的区域范围,所述砷杂质区处于所述浅沟槽底部表面处,所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中,且所述砷杂质区的浓度大于所述磷杂质区的浓度;所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$;所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

4. 如权利要求3所述的赝埋层,其特征在于:所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成,所述砷杂质区通过在所述浅沟槽底部进行砷离子注入并进行热退火形成。

5. 一种深孔接触,其特征在于:所述深孔接触由形成于赝埋层顶部的浅沟槽场氧的深孔中并和所述赝埋层相接触的金属组成;所述赝埋层形成于浅沟槽底部的硅衬底中,有源区由所述浅沟槽隔离出来的所述硅衬底组成,所述浅沟槽场氧由填充于所述浅沟槽中的氧化硅组成;所述赝埋层包括一磷杂质区和一砷杂质区;所述磷杂质区的区域范围大于所述砷杂质区的区域范围,所述砷杂质区处于所述浅沟槽底部表面处,所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中,且所述砷杂质区的浓度大于所述磷杂质区的浓度;所述深孔接触的金属和所述砷杂质区形成欧姆接触;所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$;所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

6. 如权利要求5所述的深孔接触,其特征在于:所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成,所述砷杂质区通过在所述浅沟槽底部进行砷离子注入

并进行热退火形成。

7. 如权利要求 5 所述的深孔接触,其特征在于:所述深孔接触的金属包括形成于所述深孔内壁和底部的钛 / 氮化钛阻挡金属层、以及形成于所述钛 / 氮化钛阻挡金属层上并填满所述深孔的钨。

8. 一种三极管,其特征在于:所述三极管的 N 型区形成于硅衬底上的有源区中,有源区由浅沟槽隔离出来的所述硅衬底组成,由填充于所述浅沟槽中的氧化硅组成浅沟槽场氧;所述 N 型区和一赝埋层相连并通过一深孔接触引出;所述赝埋层形成于和所述有源区相邻的浅沟槽底部的硅衬底中,所述赝埋层包括一磷杂质区和一砷杂质区;所述磷杂质区的区域范围大于所述砷杂质区的区域范围,所述砷杂质区处于所述浅沟槽底部表面处,所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中,且所述砷杂质区的浓度大于所述磷杂质区的浓度;所述 N 型区和所述磷杂质区相连接;所述深孔接触由形成于所述赝埋层顶部的浅沟槽场氧的深孔中并和所述赝埋层相接触的金属组成;所述深孔接触的金属和所述砷杂质区形成欧姆接触;所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$;所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

9. 如权利要求 8 所述的三极管,其特征在于:所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成,所述砷杂质区通过在所述浅沟槽底部进行砷离子注入并进行热退火形成。

10. 如权利要求 8 所述的三极管,其特征在于:所述三极管为锗硅 NPN 异质结三极管,所述锗硅 NPN 异质结三极管的集电区为所述 N 型区。

11. 如权利要求 8 所述的三极管,其特征在于:所述三极管为锗硅工艺中的寄生 PNP 三极管,所述寄生 PNP 三极管的基区为所述 N 型区。

赝埋层及制造方法、深孔接触及三极管

技术领域

[0001] 本发明涉及半导体集成电路制造领域,特别是涉及一种锗硅双极 CMOS 工艺中的赝埋层的制造方法;本发明还涉及一种赝埋层;本发明还涉及一种深孔接触;本发明还涉及一种三极管。

背景技术

[0002] 在锗硅双极 CMOS(SiGe BiCMOS) 工艺中采用深孔接触工艺和赝埋层 (Pseudo Buried Layer),能使得器件具有面积小、成本低等特点。如图 1 所示,为现有 N 型赝埋层的结构示意图。在硅衬底上形成有浅沟槽隔离(STI) 和有源区,所述浅沟槽隔离也即为浅沟槽场氧是通过在硅衬底上刻蚀出浅沟槽并填入氧化硅形成;现有 N 型赝埋层由形成于所述浅沟槽隔离的底部硅衬底中磷杂质区组成,所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成。通过热退火,所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中。

[0003] 现有深孔接触是通过在现有赝埋层顶部的浅沟槽场氧即所述浅沟槽隔离中开一深孔并在所述深孔中淀积钛 / 氮化钛阻挡金属层后、再填入钨形成。现有深孔接触的特点的金属是直接与所述浅沟槽底部的硅即赝埋层接触,无法引入金属硅化物工艺。同时现有锗硅双极 CMOS(SiGe BiCMOS) 工艺中,为了满足异质结双极晶体管(HBT, hetero junction bipolar transistor) 的性能需求,现有 N 型赝埋层必须要具有一定量的横向和纵向扩散,因此现有 N 型赝埋层的注入杂质必须使用具有快速横向扩散特性的磷。由于现有 N 型赝埋层的注入发生在工艺流程的开始阶段,基本上承受了所有的热过程,这样虽然达到了现有 N 型赝埋层的横向扩散的要求,但也造成了现有 N 型赝埋层表面的杂质浓度过低,从而使得现有 N 型赝埋层与深接触孔的接触电阻过大,某些情况下甚至无法形成有效的欧姆接触;浓度的降低也会造成现有 N 型赝埋层本身方块电阻增加。

发明内容

[0004] 本发明所要解决的技术问题是提供一种赝埋层的制造方法,能提高赝埋层表面的杂质浓度、能减少赝埋层的方块电阻、能使赝埋层和深孔接触形成良好的欧姆接触并减少接触电阻;为此,本发明还提供一种赝埋层;本发明还提供一种深孔接触;本发明还提供一种三极管,能提高器件的频率特性和电流输出能力。

[0005] 为解决上述技术问题,本发明提供的赝埋层的制造方法包括如下步骤:

[0006] 步骤一、在硅衬底上刻蚀形成有源区和浅沟槽。

[0007] 步骤二、在所述浅沟槽底部表面进行磷离子注入形成磷杂质区。所述磷离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$ 。

[0008] 步骤三、在所述浅沟槽底部表面进行砷离子注入形成砷杂质区。所述砷离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

[0009] 步骤四、对所述磷杂质区和砷杂质区进行热退火。由于磷离子具有快速热扩散特

性，而砷离子具有慢速热扩散特性，热退火过程中所述磷离子扩散速率会远大于所述砷离子的扩散速率，热退火后，所述磷杂质区的区域范围大于所述砷杂质区的区域范围，所述砷杂质区保留在所述浅沟槽底部表面处，所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中，且所述砷杂质区的浓度大于所述磷杂质区的浓度。

[0010] 为解决上述技术问题，本发明提供一种赝埋层，所述赝埋层形成于浅沟槽底部的硅衬底中，包括一磷杂质区和一砷杂质区。所述磷杂质区的区域范围大于所述砷杂质区的区域范围，所述砷杂质区处于所述浅沟槽底部表面处，所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中，且所述砷杂质区的浓度大于所述磷杂质区的浓度。所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成，所述砷杂质区通过在所述浅沟槽底部进行砷离子注入并进行热退火形成。所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$ ；所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

[0011] 为解决上述技术问题，本发明提供一种深孔接触，所述深孔接触由形成于赝埋层顶部的浅沟槽场氧的深孔中并和所述赝埋层相接触的金属组成，所述深孔接触的金属包括形成于所述深孔内壁和底部的钛 / 氮化钛阻挡金属层、以及形成于所述钛 / 氮化钛阻挡金属层上并填满所述深孔的钨。所述赝埋层形成于浅沟槽底部的硅衬底中，所述赝埋层包括一磷杂质区和一砷杂质区；所述磷杂质区的区域范围大于所述砷杂质区的区域范围，所述砷杂质区处于所述浅沟槽底部表面处，所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中，且所述砷杂质区的浓度大于所述磷杂质区的浓度；所述深孔接触的金属和所述砷杂质区形成欧姆接触。所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成，所述砷杂质区通过在所述浅沟槽底部进行砷离子注入并进行热退火形成。所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$ ；所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

[0012] 为解决上述技术问题，本发明提供一种三极管，所述三极管的 N 型区形成于硅衬底上的有源区中，所述 N 型区和一赝埋层相连并通过一深孔接触引出。所述赝埋层形成于和所述有源区相邻的浅沟槽底部的硅衬底中，所述赝埋层包括一磷杂质区和一砷杂质区。所述磷杂质区的区域范围大于所述砷杂质区的区域范围，所述砷杂质区处于所述浅沟槽底部表面处，所述磷杂质区横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底中，且所述砷杂质区的浓度大于所述磷杂质区的浓度。所述 N 型区和所述磷杂质区相连接。所述深孔接触由形成于所述赝埋层顶部的浅沟槽场氧的深孔中并和所述赝埋层相接触的金属组成；所述深孔接触的金属和所述砷杂质区形成欧姆接触。所述磷杂质区通过在所述浅沟槽底部进行磷离子注入并进行热退火形成，所述砷杂质区通过在所述浅沟槽底部进行砷离子注入并进行热退火形成。所述磷杂质离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$ ；所述砷杂质离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。

[0013] 其中，所述三极管能为锗硅 NPN 异质结三极管，所述 NPN 锗硅异质结三极管的集电区为所述 N 型区。或者，所述三极管为锗硅工艺中的寄生 PNP 三极管，所述锗硅工艺中的寄生 PNP 三极管的基区为所述 N 型区。

[0014] 本发明赝埋层的制造方法能提高赝埋层表面的杂质浓度、能减少赝埋层的方块电阻、能使赝埋层和深孔接触形成良好的欧姆接触并减少接触电阻。本发明三极管能保证在器件的电流增益系数不受影响的条件下,提高器件的频率特性和改善器件的电流输出能力,也能提高器件的功率增益。

附图说明

[0015] 下面结合附图和具体实施方式对本发明作进一步详细的说明:

[0016] 图 1 是现有 N 型赝埋层的结构示意图;

[0017] 图 2- 图 4 是本发明实施例赝埋层的制造方法中的器件结构示意图;

[0018] 图 5 是本发明实施例三极管的器件结构示意图;

[0019] 图 6 是现有 N 型赝埋层和本发明赝埋层的杂质分布图。

具体实施方式

[0020] 如图 2 至图 4 所示,是本发明实施例赝埋层的制造方法中的器件结构示意图。本发明实施例赝埋层的制造方法包括如下步骤:

[0021] 步骤一、如图 2 所示,在硅衬底 101 上刻蚀形成有源区和浅沟槽。在所述有源区表面形成第一层氧化硅层 102、第二层氮化硅层 103、第三层氧化硅层 104;同时在所述浅沟槽侧壁和底部分布形成侧壁氧化硅层 105 和底部氧化硅层 106。各氧化硅层和氮化硅层用以在后续的浅沟槽底部的离子注入时作为所述有源区的保护层,防止离子注入到所述有源区中。

[0022] 步骤二、如图 2 所示,在所述浅沟槽底部表面进行磷离子注入形成磷杂质区 301。所述磷离子注入的注入剂量为 $1e14\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $3\text{keV} \sim 30\text{keV}$ 。

[0023] 步骤三、如图 3 所示,在所述浅沟槽底部表面进行砷离子注入形成砷杂质区 302。所述砷离子注入的注入剂量为 $1e15\text{cm}^{-2} \sim 1e16\text{cm}^{-2}$ 、注入能量为 $5\text{keV} \sim 30\text{keV}$ 。如图 4 所示,去除所述有源区表面的第一层氧化硅层 102、第二层氮化硅层 103、第三层氧化硅层 104 和所述浅沟槽表面的侧壁氧化硅层 105 和底部氧化硅层 106。

[0024] 步骤四、如图 4 所示,在所述浅沟槽中填入氧化硅形成浅沟槽场氧也即浅沟槽隔离 303。对所述磷杂质区 301 和砷杂质区 302 进行热退火。所述热退火可以单独进行,也可以利用后续工艺中本身的热过程进行。由于磷离子具有快速热扩散特性,而砷离子具有慢速热扩散特性,热退火过程中所述磷离子扩散速率会远大于所述砷离子的扩散速率,热退火后,所述磷杂质区 301 的区域范围大于所述砷杂质区 302 的区域范围,所述砷杂质区 302 保留在所述浅沟槽底部表面处,所述磷杂质区 301 横向和纵向扩散进入所述有源区和远离所述浅沟槽底部表面的硅衬底 101 中,且所述砷杂质区 301 的浓度大于所述磷杂质区 302 的浓度。

[0025] 经过上述步骤后最后形成本发明实施例赝埋层。

[0026] 如图 5 所示,是本发明实施例三极管的器件结构示意图。本发明实施例三极管为锗硅 NPN 异质结三极管。在上述四个步骤的基础上,采用现有的锗硅双极 CMOS 工艺流程能够形成如图 5 所示的锗硅 NPN 异质结三极管。本发明实施例三极管的集电区 401 形成于所述有源区中,所述集电区 401 和扩散进入所述有源区中的所述磷杂质区 302 形成接触连

接。所述集电区 401 通过和所述赝埋层相连接的深孔接触 408 引出。所述深孔接触 408 由形成于所述赝埋层顶部的浅沟槽场氧即所述浅沟槽隔离 303 的深孔中并和所述赝埋层相接触的金属组成。所述深孔接触 408 的金属和所述砷杂质区 302 形成欧姆接触。所述深孔接触 408 的金属包括形成于所述深孔内壁和底部的钛 / 氮化钛阻挡金属层、以及形成于所述钛 / 氮化钛阻挡金属层上并填满所述深孔的钨。

[0027] 如图 5 所示,本发明实施例三极管还包括一基区 403 和一发射区 406。所述基区 403 由形成于所述有源区上的 P 型外延层组成,所述基区 403 和所述集电区 401 形成接触。所述基区 403 还和外基区 404 相连,通过金属接触 409 和所述外基区 404 相连引出所述基区 403,所述外基区 404 和所述浅沟槽隔离 303 间隔有基区隔离场氧 402。所述发射区 406 由形成在所述基区 403 上的 N 型多晶硅组成。所述发射区 406 和所述基区 403 形成接触。所述发射区 406 的上部区域往外延伸,所述发射区 406 的延伸部分和所述基区 403 间通过所述发射极多晶硅隔离氧化物 405 进行隔离。所述发射区 406 通过金属接触 409 引出。各金属接触 409、深孔接触 408 最后和金属连线 410 相连实现器件的互连。

[0028] 如图 6 所示,是现有 N 型赝埋层和本发明赝埋层的杂质分布图。图 6 中的横坐标表示所述赝埋层的纵向深度坐标,即从所述浅沟槽隔离底部表面处开始向所述硅衬底底面方向的纵向深度坐标,其中 0.35 微米表示所述浅沟槽隔离底部表面处的深度坐标。图 6 中的纵坐标为杂质浓度,所述杂质浓度表示所述赝埋层的各位置处的杂质浓度。如图 6 可知,本发明赝埋层的在处于所述浅沟槽隔离底部表面位置处的浓度得到了大幅度的提高。这个高浓度对于减小赝埋层本身的方块电阻和使其与深接触孔形成良好的欧姆接触提供良好的工艺保证。

[0029] 以上通过具体实施例对本发明进行了详细的说明,但这些并非构成对本发明的限制。在不脱离本发明原理的情况下,本领域的技术人员还可做出许多变形和改进,这些也应视为本发明的保护范围。

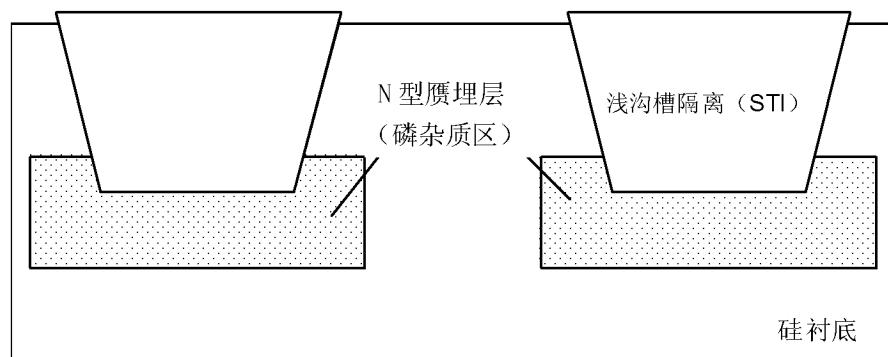


图 1

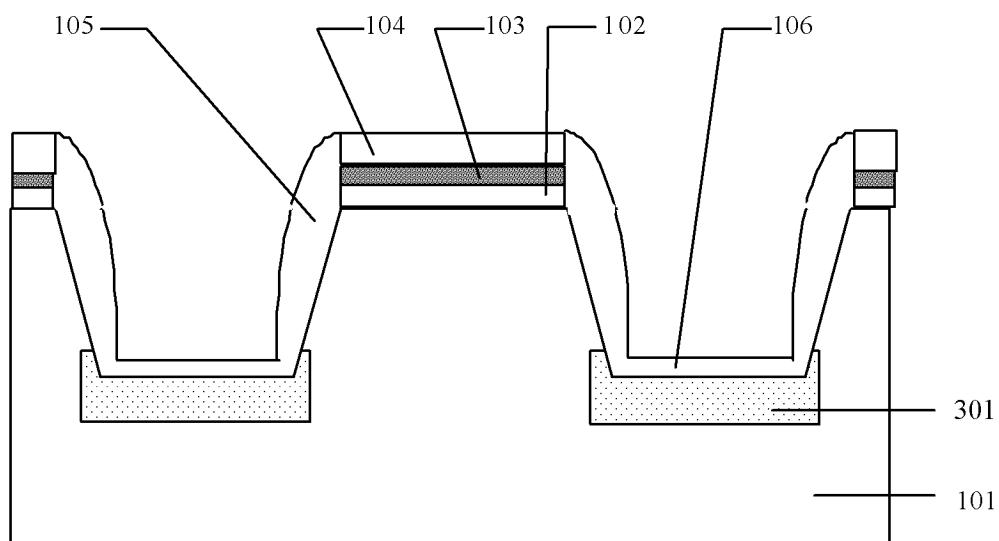


图 2

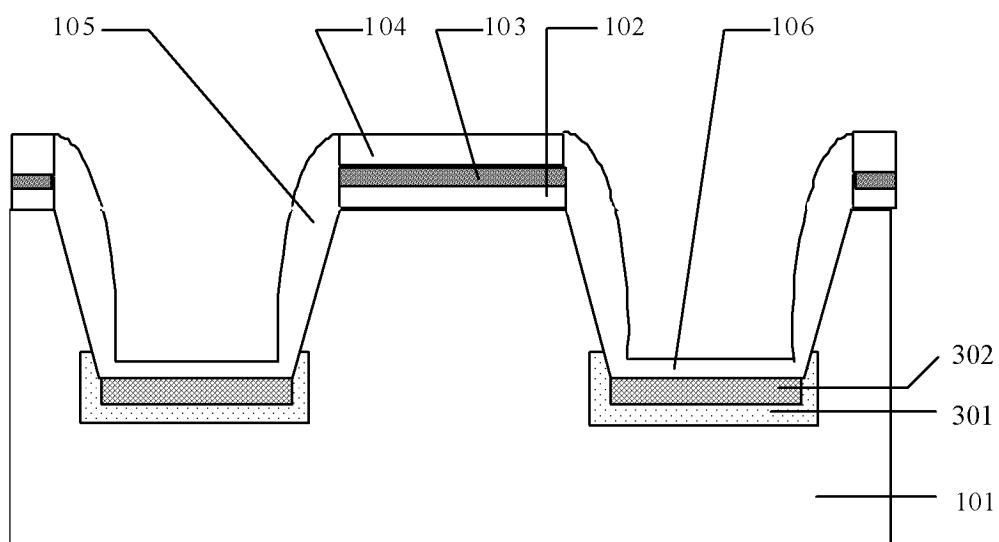


图 3

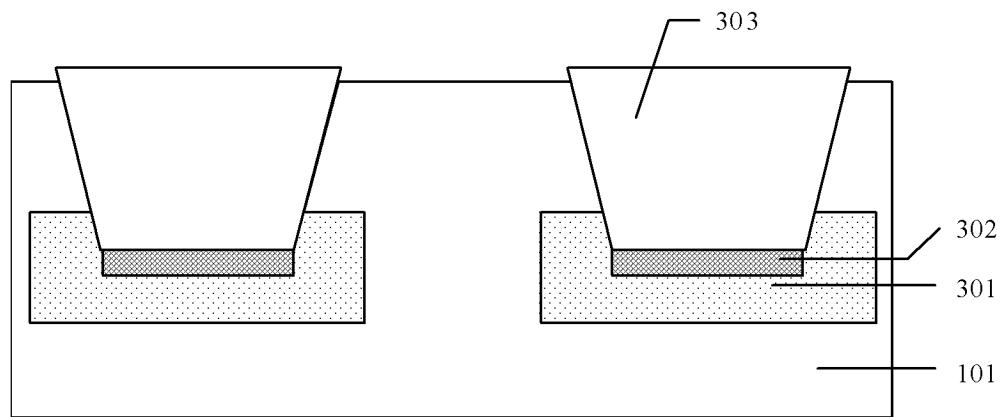


图 4

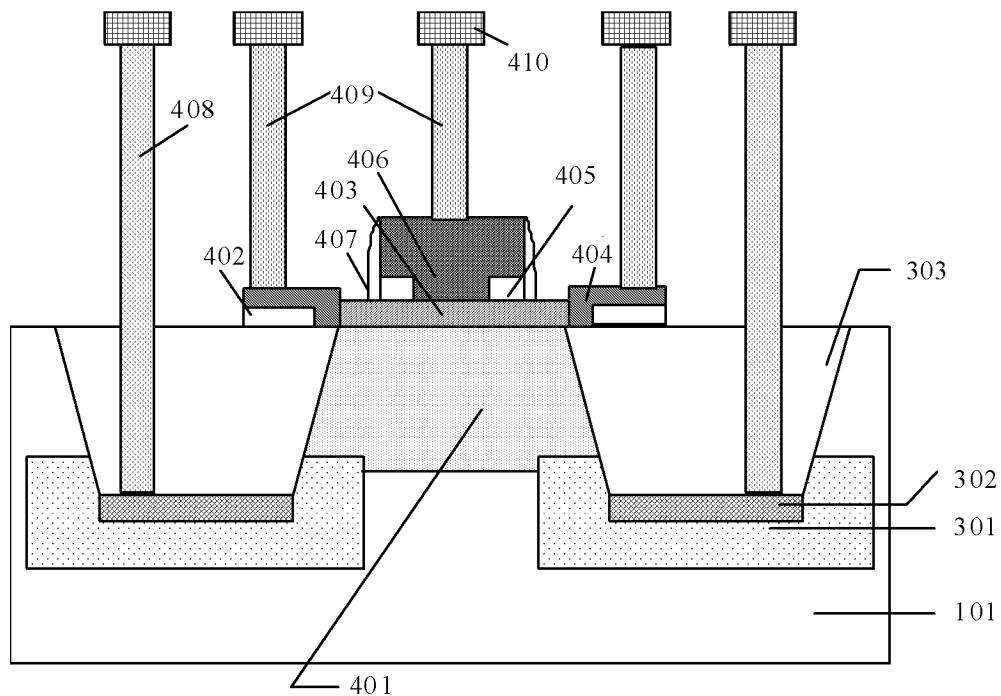


图 5

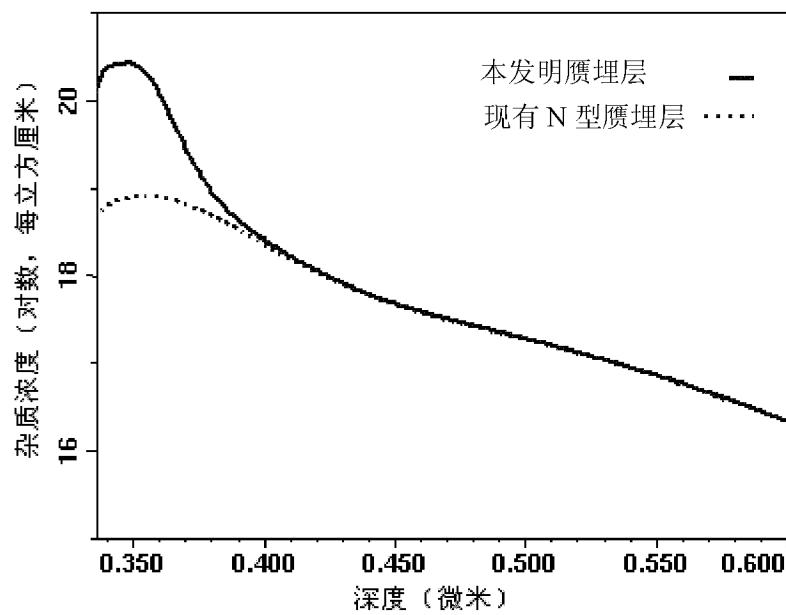


图 6