(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
24 janvier 2002 (24.01.2002)

PCT

(10) Numéro de publication internationale
WO 02/07324 A1

(51) Classification internationale des brevets[7] : H03M 13/27

(21) Numéro de la demande internationale : PCT/FR01/02243

(22) Date de dépôt international : 11 juillet 2001 (11.07.2001)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
00/09409 18 juillet 2000 (18.07.2000) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **STMICROELECTRONICS SA** [FR/FR]; 29, boulevard Romain Rolland, F-92120 Montrouge (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **MAZZONI, Simone** [FR/FR]; 2, Place Des Tilleuls, F-38000 Grenoble (FR). **CAME, Hélène** [FR/FR]; 30, rue Humbert II, F-38000 Grenoble (FR).

(74) Mandataire : **BUREAU D.A.CASALONGA JOSSE**; 8, avenue Percier, F-75008 Paris (FR).

(81) États désignés *(national)* : JP, US.

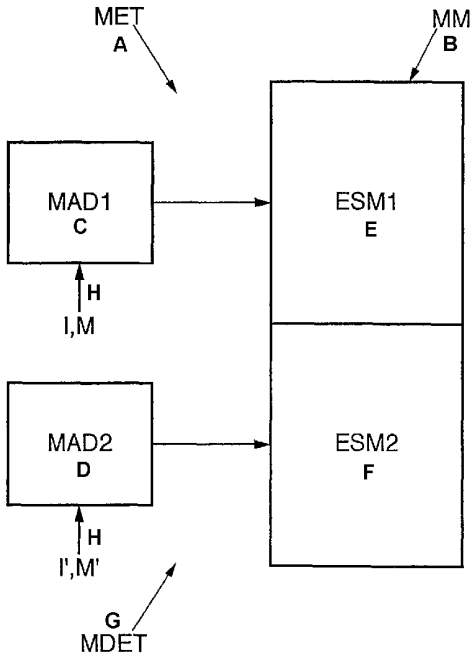
(84) États désignés *(régional)* : brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Publiée :
— *avec rapport de recherche internationale*

[Suite sur la page suivante]

(54) Title: DEVICE FOR TRANSMITTING/RECEIVING DIGITAL DATA CAPABLE OF VARIABLE-RATE PROCESSING, IN PARTICULAR ON A VDSL ENVIRONMENT

(54) Titre : DISPOSITIF D'EMISSION/RECEPTION DE DONNEES NUMERIQUES CAPABLE DE TRAITER DES DEBITS DIFFERENTS, EN PARTICULIER DANS UN ENVIRONNEMENT VDSL



A...INTERLEAVING MEANS
B...STORAGE UNIT
C...ADRESSING MEANS 1
D...ADRESSING MEANS 2
E...MEMORY WORKSPACE 1
F...MEMORY WORKSPACE 2
G...DEINTERLEAVING MEANS
H...PARAMETERS

(57) Abstract: The invention concerns a digital data transmitting/receiving device capable of processing different rates selected from a group of predetermined rates. It comprises a coding/decoding stage including interleaving means (MET) and deinterleaving means (MDET) comprising a storage (MM) whereof the minimum size is fixed in accordance with the maximum rate of said group, and having a first memory workspace (ESM1) allocated to the interleaving means and second memory workspace (ESM2) allocated to deinterleaving means. The size of each of said two memory workspaces are parameter-adaptive according to the rate being actually processed by the device.

(57) Abrégé : Le dispositif d'émission/réception de données numériques est capable de traiter des débits différents pris parmi un groupe de débits prédéterminés. Il comprend un étage de codage/décodage de canal comportant des moyens d'entrelacement (MET) et des moyens de désentrelacement (MDET) incluant une mémoire (MM) dont la taille minimale est fixée en fonction du débit maximal dudit groupe, et possédant un premier espace-mémoire (ESM1) alloué aux moyens d'entrelacement et un deuxième espace-mémoire (ESM2) alloué aux moyens de désentrelacement. La taille de chacun de ces deux espaces-mémoire est paramétrable en fonction du débit effectivement traité par le dispositif.

WO 02/07324 A1

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

Dispositif d'émission/réception de données numériques capable de traiter des débits différents, en particulier dans un environnement VDSL.

L'invention concerne d'une façon générale l'émission et la réception de données numériques pouvant présenter des débits différents, et plus particulièrement le dimensionnement des moyens de mémoire utilisés dans les traitements d'entrelacement et de désentrelacement effectués au sein de ces dispositifs d'émission/réception capables de traiter ces débits différents.

L'invention s'applique avantageusement et non limitativement à un environnement de lignes d'abonnés numériques à très haut débit encore dénommé par l'homme du métier, "environnement ou système de communication VDSL" (Very High Rate Digital Subscriber Line en langue anglaise), qui est un système de communication numérique entre un opérateur et des utilisateurs par l'intermédiaire de lignes de transmission à très haut débit.

L'invention s'applique ainsi plus particulièrement aux dispositifs d'émission/réception, encore couramment dénommé "Modem", disposés du côté opérateur et du côté utilisateur aux extrémités de la ligne de transmission.

L'homme du métier sait qu'un système de communication VDSL est capable de délivrer des services dits "symétriques" et des services dits "asymétriques". Un service est dit "symétrique" lorsque les débits d'information échangés entre l'opérateur et l'utilisateur sont identiques dans un sens de transmission et dans l'autre (c'est-à-dire de l'opérateur vers l'utilisateur et de l'utilisateur vers l'opérateur).

Un service est dit "asymétrique" lorsque le débit des informations dans un sens de transmission est différent du débit des

informations dans l'autre sens de transmission.

Les traitements d'entrelacement et de désentrelacement des données émises et reçues par un modem nécessitent l'utilisation de mémoires qui doivent être dimensionnées, pour un modem destiné à fonctionner selon un débit prédéterminé, en fonction dudit débit.

L'invention vise à proposer une architecture de dispositif d'émission/réception (modem) qui puisse s'adapter côté opérateur ou côté utilisateur (en d'autres termes, un tel modem est alors parfaitement interchangeable entre l'émission et la réception), et qui soit capable, notamment au niveau de la mémoire des moyens d'entrelacement et de désentrelacement, de s'adapter à un certain nombre de débits différents pris parmi un groupe prédéterminé de débits, tout en offrant une réduction de la taille-mémoire.

L'invention propose ainsi notamment d'utiliser des moyens de mémoire dont la taille est optimisée à partir d'un débit global (émission+réception), qui puissent être partagés entre les moyens d'entrelacement et les moyens de désentrelacement, et qui soient reconfigurables au niveau des allocations mémoire, en fonction du débit effectivement traité par le dispositif d'émission/réception (modem).

L'invention propose donc un dispositif d'émission/réception de données numériques, capable de traiter des débits différents pris parmi un groupe de débits prédéterminés (par exemple tous les services symétriques ou asymétriques proposés par le système de communication VDSL).

Le dispositif selon l'invention comprend un étage de codage/décodage (généralement dénommés par l'homme du métier "étage de codage/décodage de canal") comportant des moyen d'entrelacement et des moyens de désentrelacement. Ces moyens d'entrelacement et de désentrelacement incluent une mémoire dont la taille minimale est fixée en fonction du débit maximal dudit groupe (par exemple le plus grand débit asymétrique dans le cas d'un système VDSL). Par ailleurs, cette mémoire possède un premier espace-mémoire alloué aux moyens d'entrelacement et un deuxième espace-mémoire alloué aux moyens de désentrelacement. La taille de chacun des deux espaces-mémoire est paramétrable en fonction du débit effectivement traité par le dispositif.

Au sens de la présente invention, le terme "débit" associé à un dimensionnement de mémoire ou d'espace-mémoire s'entend comme étant un débit global, c'est-à-dire la somme des débits en réception et en émission.

Il est ainsi possible de réduire considérablement la taille des moyens de mémoire requis pour les moyens d'entrelacement et de désentrelacement lorsque ces moyens sont réalisés au sein d'un modem capable d'être disposé au choix côté opérateur ou côté utilisateur, et capable de pouvoir traiter au choix plusieurs débits différents symétriques ou asymétriques.

Généralement, le flot de transmission de données est protégé vis-à-vis des bruits du canal de transmission par un algorithme de codage du type Reed-Solomon, bien connu de l'homme du métier. Afin d'augmenter l'efficacité du codage de Reed-Solomon, celui-ci est couplé aux moyens d'entrelacement afin de répartir dans le temps les erreurs introduites par le canal de transmission, qui se produisent souvent en rafale affectant plusieurs octets successifs, pouvant ainsi réduire la capacité de correction du codage Reed-Solomon seul (en général huit octets par paquet). Les moyens d'entrelacement procèdent alors à un entrelacement temporel des octets en modifiant leur ordre de transmission, ce qui permet d'obtenir ladite répartition temporelle des erreurs.

Plus précisément, selon un mode de réalisation de l'invention, l'étage de codage/décodage de canal comporte des moyens de codage et de décodage de Reed-Solomon de longueur N (N étant par exemple égal à 240 octets). Les moyens d'entrelacement sont alors aptes à mettre en oeuvre un entrelacement triangulaire convolutif à I branches de i-1 blocs de M octets. Les moyens de désentrelacement sont quant à eux aptes à mettre en oeuvre un désentrelacement convolutif triangulaire à I' branches de i'-1 blocs de M' octets. I et I' sont des sous-multiples de N et i et i' désignent les indices relatifs courants des branches. Par ailleurs, la taille en octets du premier espace-mémoire est égale à Ix(I-1)xM/2, tandis que la taille en octets du deuxième espace-mémoire est égale à I'x(I'-1)xM'/2. Et, la taille de ces deux espaces-mémoire est paramétrable par I, I', M et M'.

L'utilisation d'un entrelacement triangulaire convolutif (et par

conséquent d'un désentrelacement triangulaire convolutif) au lieu d'un autre type d'entrelacement classique, est particulièrement intéressant car il permet de diminuer la latence engendrée par la mémoire. En effet, un entrelacement triangulaire convolutif nécessite un espace-mémoire moins important, ce qui permet une diminution de la latence. Et, cette latence est un critère primordial et décisif pour un système de communication VDSL.

Selon un mode de réalisation particulièrement simple, la mémoire est une mémoire vive, par exemple à double accès. Les moyens d'entrelacement et de désentrelacement comprennent respectivement des premier et deuxième moyens d'adressage. Chacun de ces premier et deuxième moyens d'adressage comprennent :

- un premier compteur définissant l'indice relatif i ou i' d'une branche,
- un deuxième compteur définissant le nombre d'octets dans un bloc, ce deuxième compteur étant incrémenté à chaque fois que le premier compteur a atteint sa valeur limite de comptage,
- un troisième compteur définissant l'indice courant d'un bloc dans la branche d'indice i ou i', ce troisième compteur étant incrémenté à chaque fois qu'un bloc contient M ou M' octets, et
- des moyens de calcul intermédiaires, calculant l'adresse de chaque branche dans ladite mémoire à partir du contenu du premier compteur, c'est-à-dire à partir de l'indice relatif i ou i'.

Par ailleurs, les premiers moyens d'adressage (relatifs aux moyens d'entrelacement) comportent en outre des premiers moyens de détermination d'adresse, aptes à déterminer les adresses successives de lecture et d'écriture dans la mémoire des données successivement délivrées au moyen d'entrelacement. Ces premiers moyens de détermination d'adresse déterminent lesdites adresses à partir des valeurs fournies par les moyens de calcul intermédiaires, les deuxième et troisième compteurs, et à partir du paramètre M.

Par ailleurs, les deuxièmes moyens d'adressage (c'est-à-dire ceux relatifs aux moyens de désentrelacement) comportent en outre des deuxièmes moyens de détermination d'adresse, aptes à déterminer les adresses successives de lecture et d'écriture dans ladite mémoire des

données successivement délivrées aux moyens de désentrelacement. Ces deuxièmes moyens de détermination d'adresse déterminent lesdites adresses à partir des valeurs fournies par les moyens de calcul intermédiaires, les deuxième et troisièmes compteurs, et à partir du paramètre M', et de la taille du premier espace-mémoire (ce qui permet ainsi de déterminer la première adresse non occupée dans la mémoire).

D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de réalisation, nullement limitatifs, et des dessins annexés, sur lesquels :

- la figure 1 illustre très schématiquement un système de communication entre deux dispositifs d'émission/réception, selon l'invention;
- la figure 2 illustre plus en détail mais toujours schématiquement, l'architecture interne d'un dispositif d'émission/ réception, selon l'invention;
- la figure 3 illustre schématiquement mais plus en détail l'architecture interne d'un étage de codage/décodage du dispositif de la figure 2;
- les figures 4 et 5 illustrent schématiquement les principes de mise en oeuvre d'un entrelacement et d'un désentrelacement triangulaires convolutifs;
- la figure 6 illustre plus en détail, mais toujours schématiquement, l'architecture interne des moyens d'entrelacement et de désentrelacement d'un dispositif d'émission/réception, selon l'invention;
- la figure 7 illustre schématiquement un mode de réalisation des premiers moyens d'adressage associés aux moyens d'entrelacement; et
- la figure 8 illustre schématiquement un exemple de réalisation des deuxièmes moyens d'adressage associés aux moyens de désentrelacement.

On va maintenant décrire une application de l'invention à un système de communication VDSL, bien que l'invention n'y soit pas limitée.

Ainsi, sur la figure 1, les références TO et TU désignent deux dispositifs d'émission/réception selon l'invention, encore désignés plus simplement terminaux ou modem. L'un de ces terminaux, par exemple le

terminal TO, est situé côté opérateur, tandis que l'autre terminal TU est situé côté utilisateur. Ces deux modems sont reliés par une ligne de communication LH à très haut débit.

Ainsi, à titre indicatif, le système de communication VDSL permet à l'opérateur d'offrir des services symétriques, typiquement six services symétriques S1-S6, c'est-à-dire des services dont les débits d'informations dans un sens de transmission ou dans l'autre (de l'opérateur vers l'utilisateur ou de l'utilisateur vers l'opérateur) sont identiques. A titre d'exemple, le service S1 qui présente le plus faible débit a un débit de 32x64 kbits/seconde, tandis que le service symétrique le plus rapide S6 a un débit de 362x64 kbits/seconde.

Avec le système VDSL, l'opérateur peut également fournir des services dits "asymétriques" A1-A6, c'est-à-dire présentant des débits d'informations différents dans le sens utilisateur-opérateur (sens montant) et dans le sens opérateur-utilisateur (sens descendant).

Ainsi, à titre indicatif, le premier service asymétrique A1 offert possède un débit dans le sens montant de 32x64 kbits/seconde et un débit dans le sens descendant de 100x64 kbits/seconde.

Le service asymétrique possédant le plus grand débit global d'informations (débit montant + débit descendant) est le service A6 dont le débit dans le sens montant est égal à 32x64 kbits/seconde et dont le débit dans le sens descendant est égal à 832x64 kbits/seconde.

Le dispositif d'émission/réception selon l'invention, va ainsi pouvoir être disposé côté utilisateur ou côté opérateur et va être capable de traiter tous ces services moyennant, comme on va le voir plus en détail ci-après, un dimensionnement de la mémoire affectée aux moyens d'entrelacement/désentrelacement en fonction du débit maximum parmi les services proposés, en l'espèce le débit du plus grand service asymétrique (service A6), et moyennant un paramétrage de l'espace-mémoire de cette mémoire en fonction du service effectivement traité par le dispositif.

On va maintenant décrire plus en détail l'architecture interne de l'un des terminaux de la figure 1 (en l'espèce le terminal opérateur TO), étant bien entendu que tout ce qui va être décrit ci-après est valable pour le terminal TU.

Le terminal TO comporte (figure 2) une chaîne d'émission et une chaîne de réception, toutes les deux reliées à la ligne de transmission LH.

L'un des constituants du terminal TO est un étage ETC de codage/décodage de canal comportant, au niveau de la chaîne d'émission un bloc de codage de canal CC et au niveau de la chaîne de réception un bloc de décodage de canal DCC.

Le bloc de codage de canal CC comporte notamment des moyens de codage de Reed-Solomon, dont la structure et la fonction sont bien connues de l'homme du métier. Ces moyens de codage de Reed-Solomon sont associés à des moyens d'entrelacement.

Plus précisément, le codage de Reed-Solomon permet avec l'entrelacement qui le suit, la correction des erreurs en rafale introduites par le canal de transmission. Le codage de Reed-Solomon s'applique individuellement à chacun des paquets de données délivrés en entrée du bloc de codage CC. Le codage de Reed-Solomon ajoute un certain nombre d'octets de parité aux octets des paquets reçus et permet ainsi de corriger un certain nombre d'octets erronés. On suppose ici, à titre d'exemple, que le codage de Reed-Solomon réalisé est un codage RS (240, 224) avec un pouvoir correcteur de 8. Ceci signifie que les moyens de codage de Reed-Solomon s'appliquent sur des paquets de 224 octets et y rajoutent 16 octets de parité, de façon à former un mot codé de Reed-Solomon dont la longueur est de 240 octets. Et, il est possible ainsi de corriger jusqu'à 8 octets erronés.

Puis, afin de répartir dans le temps les erreurs introduites par le canal qui se produisent souvent en rafale affectant plusieurs octets successifs, pouvant ainsi excéder la capacité de correction du codage de Reed-Solomon seule, on procède, afin d'augmenter l'efficacité de ce codage de Reed-Solomon, à un entrelacement temporel des octets en modifiant leur ordre de transmission.

Les informations délivrées à la sortie de l'étage de codage de canal ETC, sont délivrées à un bloc de modulation BM de structure classique et connue en soi, qui peut par exemple effectuer une modulation en quadrature. Puis, après différents traitements classiques effectués dans un bloc d'émission EM comportant notamment une interface avec la ligne de transmission LH, le signal modulé est transmis sur cette ligne de

transmission LH.

D'une façon analogue, la chaîne de réception du terminal TO comporte en tête un bloc de réception ER comportant notamment une interface de réception avec la ligne de transmission LH et effectuant des traitements classiques. Le signal modulé délivré à la sortie du bloc de réception ER est démodulé dans un bloc de démodulation BDM, puis le signal démodulé est délivré au bloc de décodage de canal DCC. Celui-ci comporte ainsi notamment des moyens de désentrelacement et des moyens de décodage de Reed-Solomon.

On se réfère maintenant plus particulièrement aux figures 3 et suivantes, pour décrire plus en détail l'architecture interne et le fonctionnement des moyens d'entrelacement et de désentrelacement.

Comme illustré sur la figure 3 et déjà expliqué plus haut, les moyens d'entrelacement MET font suite à des moyens de codage de Reed-Solomon CRS, tandis que les moyens de désentrelacement MDET précèdent des moyens de décodage DCRS de Reed-Solomon.

Comme illustré schématiquement sur les figures 4 et 5, l'entrelacement et le désentrelacement réalisés sont un entrelacement et un désentrelacement triangulaires convolutifs à I branches de i-1 blocs de M octets en ce qui concerne l'entrelacement, et à I' branches de i'-1 blocs de M' octets, en ce qui concerne le désentrelacement.

Comme on le verra plus en détail ci-après, les paramètres I et M d'une part, et I' et M' d'autre part, sont modifiables par exemple par logiciel, et sont délivrés par des moyens de commande MCD (figure 3) qui peuvent être des moyens logiciels. Ces paramètres définissent les tailles des espaces-mémoire qui vont être respectivement allouées aux moyens d'entrelacement et aux moyens de désentrelacement en fonction du débit des informations émises par le terminal TO (paramètres I et M) et du débit des informations reçues par le terminal TO (paramètres I' et M').

Sur la figure 4, I a été choisi à titre d'exemple égal à 7. Les moyens d'entrelacement comportent donc I branches parallèles BRi (numérotées par exemple de 0 à I-1) qui sont réalisées avec un incrément de retard de M par branche (M représente le nombre maximal d'octets d'un bloc BKj d'indice j). Chaque branche peut être considérée comme une ligne à retard, la longueur de la branche d'indice i avec i variant de 0 à I-1,

étant égale à ixM octets.

Ainsi, le premier bloc (ayant par exemple l'indice 0) de M octets n'est pas entrelacé et est délivré tel quel en sortie des moyens d'entrelacement. Le bloc suivant (ayant l'indice 1) de M octets est délivré à l'entrée de la branche BR1 et ainsi de suite jusqu'à ce que le septième bloc de M octets (ayant l'indice 6) soit délivré à la branche BR6. Puis, le cycle recommence avec les blocs d'octets d'indices 7 à 13, les blocs d'octets précédents étant soit délivrés en sortie des moyens d'entrelacement, soit progressant d'un bloc BKj dans la branche considérée.

Les moyens de désentrelacement associés à ces moyens d'entrelacement MET, et qui sont par conséquent incorporés dans le terminal utilisateur TU, ont une structure analogue à celle qui vient d'être décrite pour les moyens d'entrelacement, mais les indices de branches sont inversés de telle sorte que le plus grand retard d'entrelacement corresponde au plus petit retard de désentrelacement.

En ce qui concerne les moyens de désentrelacement MDET incorporés dans le terminal de l'opérateur TO, ils comprennent I' branches, la branche d'indice i' ayant une longueur égale à i'xM' octets.

Sur la figure 5, on a représenté à des fins de simplification I'=I, mais bien entendu, si le service est un service asymétrique, I et I' sont généralement différents, de même que M et M'.

Matériellement, comme illustré schématiquement sur la figure 6, les moyens d'entrelacement et les moyens de désentrelacement comprennent des moyens de mémoire communs MM, formés par exemple d'une mémoire vive à double accès. L'espace-mémoire de cette mémoire MM se décompose alors en un premier espace-mémoire ESM1 alloué aux moyens d'entrelacement MET et en un deuxième espace-mémoire ESM2 alloué aux moyens de désentrelacement MDET.

Les moyens d'entrelacement comportent par ailleurs des premiers moyens d'adressage MAD1 recevant les paramètres I et M, tandis que les moyens de désentrelacement comportent des deuxièmes moyens d'adressage MAD2 recevant les paramètres I' et M'. La structure de ces moyens d'adressage sera décrite plus en détail ci-après en référence aux figures 7 et 8.

La taille minimale de la mémoire MM est fixée en fonction du débit maximal pouvant être traité par le dispositif d'émission/réception. Par débit maximal, on entend bien entendu la somme du débit montant et du débit descendant.

En l'espèce, le débit maximal est fourni ici par le plus grand service asymétrique A6.

On va maintenant donner, à titre d'exemple non limitatif, un exemple de dimensionnement de la mémoire MM et du choix des paramètres I, M, I' et M' pour un service asymétrique A6 et un codage de Reed-Solomon RS (240, 224) avec un pouvoir de correction de 8 octets/mot et en faisant l'hypothèse que les lignes de transmission sont perturbées par un bruit impulsif de 0,250 ms.

Dans le sens descendant, le débit maximum est égal à 832x64 kbits/seconde.

Le nombre de bits bruités est par conséquent égal au produit de ce débit par la durée du bruit impulsif, ce qui fournit un nombre de bits bruités égal à 13312 (1664 octets). Compte tenu du pouvoir correcteur du codage de Reed-Solomon (ici 8), le nombre nrs de mots de Reed-Solomon nécessaires pour corriger 1664 octets bruités est égal à 1664/8, soit 208.

La taille de l'espace-mémoire pour stocker un tel débit maximum est alors égale à N.nrs/2 où N est la taille du codage de Reed-Solomon (ici 240).

Il en résulte donc une taille de l'espace-mémoire correspondant égale à 24960 octets.

Le débit dans le sens montant est égal à 32x64 kbits/seconde. Un calcul analogue montre que le nombre de bits bruités est égal à 512 et que nrs=8. Il en résulte alors une taille d'espace-mémoire à prévoir pour le sens montant égale à 1920 octets. La taille minimale de la mémoire MM est donc de 26880 octets.

Compte tenu de ces tailles, il est possible de déterminer les paramètres I, I', M et M'. Plus précisément, la taille du premier espace-mémoire nécessaire pour mettre en oeuvre un entrelacement convolutif triangulaire à I branches de i-1 blocs de M octets est égale à Ix(I-1)xM/2.

De même, la taille du deuxième espace-mémoire ESM2 destiné à supporter le débit montant est égale à I'x(I'-1)xM'/2.

Par ailleurs, I et I' doivent être des sous-multiples de la taille N du codage de Reed-Solomon.

Puisque Ix(I-1)xM/2 doit être égale à 24960, il est possible de choisir I=40 et M=32. De même, puisque I'x(I'-1)xM'/2 doit être au moins égale à 1920, il est possible de choisir (moyennant une légère augmentation de cette taille pour atteindre 1932 afin de faciliter l'implémentation) I'=24 et M'=7.

La taille définitive de la mémoire MM est donc égale à 26892 octets.

Le calcul de I, M, I' et M', qui vient d'être fait pour le service asymétrique A6, peut être fait d'une façon analogue pour les autres services du système VDSL. On peut ainsi mémoriser dans l'étage de codage/décodage une table de valeurs pour les paramètres I, M, I' et M'. Lors de l'installation du modem en bout de ligne et en fonction du service effectivement fourni par l'opérateur, les moyens de contrôle MCD vont extraire de cette table mémorisée les valeurs correspondantes de I, M, I' et M', et les délivrer aux moyens d'adressage MAD1 et MAD2 dont la structure va maintenant être décrite plus en détail en se référant aux figures 7 et 8.

Sur la figure 7, on voit que les premiers moyens d'adressage comprennent un premier compteur CT1 délivrant, au rythme d'un signal d'horloge, l'indice relatif i d'une branche BRi. Cet indice i est délivré à des moyens de calcul intermédiaires MCI qui déterminent l'adresse adbs de la branche BRi dans le premier espace-mémoire. Plus précisément, cette adresse adbs est égale à ix(i-1)/2. La structure de ces moyens MCI peut être aisément formée de multiplieur, diviseur et soustracteur.

Le premier compteur CT1 a une plage de comptage égale à I et compte ainsi par exemple de 0 à I-1.

Les moyens MD1 comportent par ailleurs un deuxième compteur CT2 qui délivre une valeur courante m égale au nombre courant d'octets dans chaque bloque BKj d'une branche BRi. La plage de comptage de ce compteur CT2 est égale à M. En d'autres termes, m peut varier par exemple de 0 à M-1.

Le deuxième compteur CT2 est incrémenté d'une unité à chaque fois que i=I-1.

Les moyens MDA1 comportent également un troisième compteur CT3, qui délivre l'indice j du bloc BKj de la branche d'indice i. La plage de comptage de ce compteur CT3 est égale à i. En d'autres termes, j varie par exemple de 0 à i-1. Ce troisième compteur CT3 est incrémenté à chaque fois qu'un bloc contient M octets, c'est-à-dire en l'espèce à chaque fois par exemple que le compteur CT2 atteint la valeur M.

Les moyens MDA1 comportent également des premiers moyens de détermination d'adresse MD1, qui déterminent l'adresse de lecture ar dans la mémoire et l'adresse d'écriture aw dans la mémoire.

Plus précisément, l'adresse de lecture ar est égale à (adbs + j)xM + m.

L'adresse d'écriture aw est alors tout simplement égale à l'adresse de lecture, mais retardée d'un cycle du signal d'horloge.

Là encore, les moyens MD1 peuvent être aisément réalisables à partir d'additionneurs et de multiplieurs.

Par ailleurs, à titre d'exemple non limitatif, il est possible d'utiliser, pour stocker la valeur de l'indice j délivrée par le troisième compteur CT3, qui est incrémenté tous les M cycles d'horloge, une petite mémoire auxiliaire double accès dont la taille serait égale à (I-1)xM bits. Tous les M cycles d'horloge, la valeur du j correspond à la ième branche dans la mémoire auxiliaire, puis le compteur CT3 est incrémenté et la nouvelle valeur est réécrite à la même adresse.

La structure des deuxièmes moyens d'adresse MDA2 qui vont délivrer les adresses de lecture ar' et d'écriture aw' dans le deuxième espace-mémoire de la mémoire MM, ont une structure sensiblement analogue à celle qui vient d'être décrite pour les premiers moyens d'adresse MDA1. On va décrire ici que la différence entre les moyens MDA1 et les moyens MDA2.

Le premier compteur CT10 délivre l'indice relatif i' d'une branche. i' varie cette fois-ci de I'-1 à 0. Les moyens de calcul intermédiaires MCI délivrent l'adresse de chaque branche adbs' en utilisant une formule analogue à celle utilisée pour le calcul de l'adresse, mais en remplaçant i par i'.

Le deuxième compteur CT20 définit le nombre m' d'octets dans un bloc et est incrémenté à chaque fois que le compteur CT10 atteint sa

valeur limite de comptage, en l'espèce lorsque i' atteint la valeur 0. Le deuxième compteur CT20 varie ici de 0 à M'-1.

Le troisième compteur CT30 définit l'indice courant j' d'un bloc dans la branche d'indice i'. Il varie de 0 à i'-1 et est incrémenté à chaque fois qu'un bloc contient M' octets, c'est-à-dire lorsque le deuxième compteur CT20 a atteint la valeur M'.

Les deuxièmes moyens d'adressage MDA2 comportent des deuxièmes moyens de détermination d'adresse MD2 qui déterminent les adresses d'écriture aw' et ar'. Cependant, cette fois-ci, les moyens MD2 doivent tenir compte de la taille du premier espace-mémoire ESM1, cette taille OF est définie par la formule (1) ci-dessous :

$$OF = Ix(I-1)xM/2 \qquad (1)$$

et est par exemple stockée dans un registre. En effet, pour l'entrelacement dans le sens montant, les adresses de la mémoire MM variaient de 0 à OF-1.

La première adresse non occupée dans la mémoire MM vaut donc OF.

Les moyens MD2 calculent alors l'adresse de lecture ar' selon la formule (2) ci-dessous :

$$ar' = OF + M'x(adbs' + j') + m' \qquad (2)$$

L'adresse d'écriture aw' est égale à l'adresse de lecture et est disponible au coup d'horloge suivant.

Bien entendu, tout ce qui vient d'être décrit ici pour le terminal TO s'applique au terminal TU avec des moyens de désentrelacement à I branches et des moyens d'entrelacement à I' branches. Il convient alors de remplacer, en ce qui concerne le terminal utilisateur TU, I par I' et vice versa, et M par M' et vice versa, dans tout ce qui précède.

En outre, il serait également possible d'utiliser une mémoire simple accès à la place d'une mémoire double accès, en adoptant un signal d'horloge de fréquence double.

REVENDICATIONS

1. Dispositif d'émission/réception de données numériques, capable de traiter des débits différents pris parmi un groupe de débits prédéterminés, comprenant un étage de codage/décodage de canal comportant des moyens d'entrelacement (MET) et des moyens de désentrelacement (MDET) incluant une mémoire (MM) dont la taille minimale est fixée en fonction du débit maximal dudit groupe, et possédant un premier espace-mémoire (ESM1) alloué aux moyens d'entrelacement et un deuxième espace-mémoire (ESM2) alloué aux moyens de désentrelacement, la taille de chacun de ces deux espaces-mémoire étant paramétrable en fonction du débit effectivement traité par le dispositif.

2. Dispositif selon la revendication 1, caractérisé par le fait que l'étage de codage/décodage de canal comportent des moyens de codage/ décodage de Reed-Solomon (CRS, DCRS) de longueur N, par le fait que les moyens d'entrelacement (MET) sont aptes à mettre en oeuvre un entrelacement convolutif à I branches de i-1 blocs de M octets, et les moyens de désentrelacement sont aptes à mettre en oeuvre un désentrelacement convolutif à I' branches de i'-1 blocs de M' octets, I et I' étant des sous-multiples de N et i et i' les indices relatifs courants des branches, par le fait que la taille en octets du premier espace-mémoire est égal à Ix(I-1)xM/2 et la taille en octets du deuxième espace-mémoire est égal à I'x(I'-1)xM'/2, et par le fait que les tailles de ces deux espaces-mémoire sont paramétrables par I, I', M et M'.

3. Dispositif selon la revendication 2, caractérisé par le fait que la mémoire (MM) est une mémoire vive en particulier à double accès, par le fait que les moyens d'entrelacement et de désentrelacement comprennent respectivement des premiers (MDA1) et des deuxièmes (MDA2) moyens d'adressage comportant chacun

un premier compteur (CT1, CT10) définissant l'indice relatif i ou i' d'une branche,

un deuxième compteur (CT2, CT20) définissant le nombre d'octets dans un bloc et incrémenté à chaque fois que le premier compteur atteint sa valeur limite de comptage,

un troisième compteur (CT3, CT30) définissant l'indice courant d'un bloc dans la branche d'indice i ou i', et incrémenté à chaque fois qu'un bloc contient M ou M' octets,

des moyens de calcul intermédiaires (MCI) calculant l'adresse (adbs, adbs') de chaque branche dans ladite mémoire à partir du contenu du premier compteur,

par le fait que les premiers moyens d'adressage (MDA1) comportent en outre des premiers moyens de détermination d'adresse (MD1) aptes à déterminer les adresses successives de lecture et d'écriture dans ladite mémoire, des données successivement délivrées aux moyens d'entrelacement, ces moyens (MD1) déterminant lesdites adresses à partir des valeurs fournies par les moyens de calcul intermédiaires (MCI), les deuxième et troisième compteurs (CT2, CT3), et à partir du paramètre M,

et par le fait que les deuxièmes moyens d'adressage(MDA2) comportent en outre des deuxièmes moyens de détermination d'adresse (MD2) aptes à déterminer les adresses successives de lecture et d'écriture dans ladite mémoire, des données successivement délivrées aux moyens de désentrelacement, ces moyens (MD2) déterminant lesdites adresses à partir des valeurs fournies par les moyens de calcul intermédiaires (MCI), les deuxième et troisième compteurs (CT20, CT30), à partir du paramètre M' et de la taille (OF) du premier espace-mémoire.

FIG.1

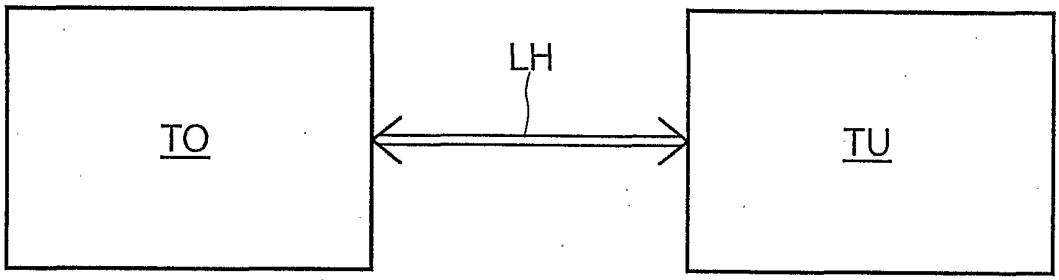


FIG.2

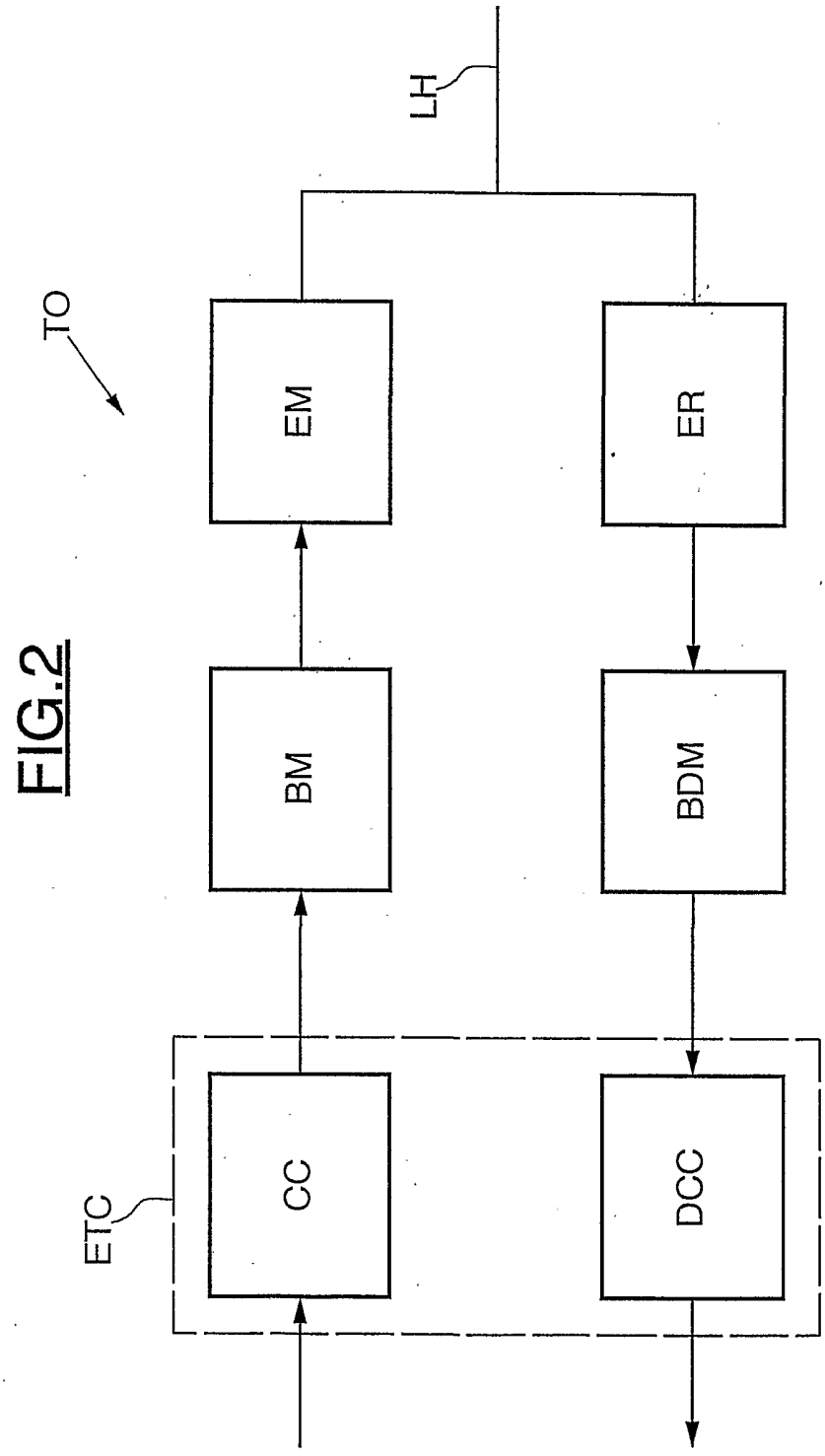


FIG.3

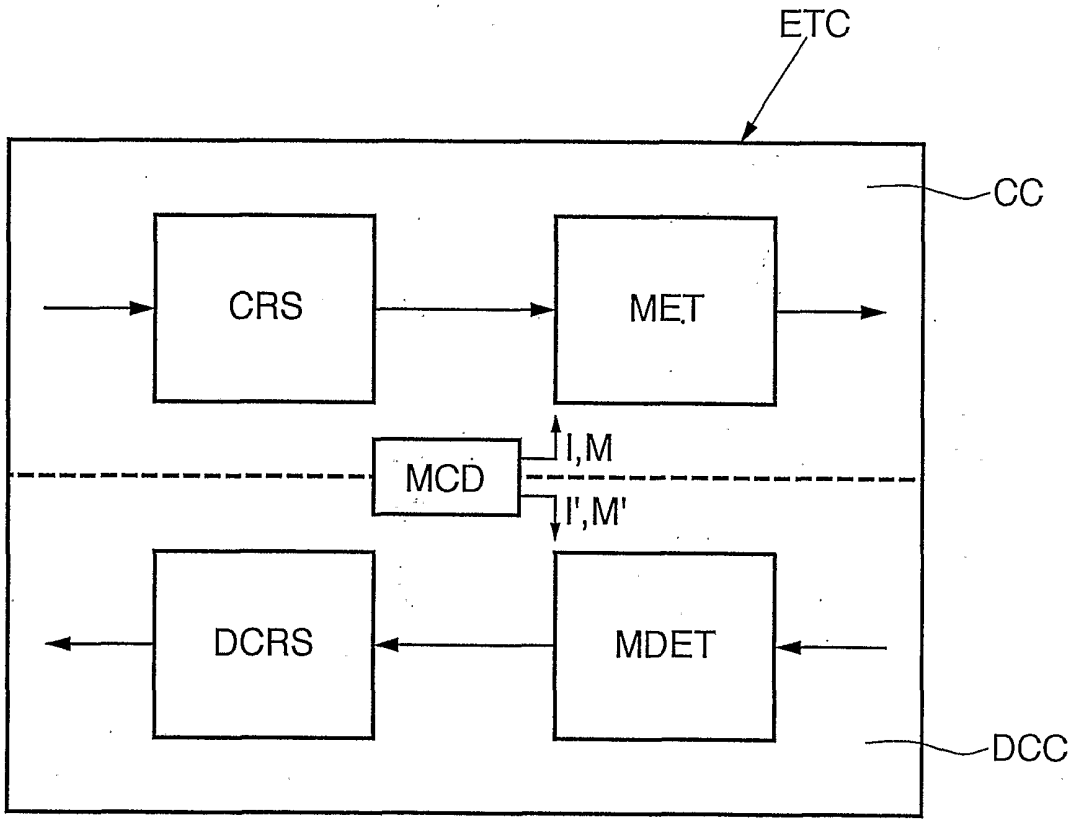


FIG.5

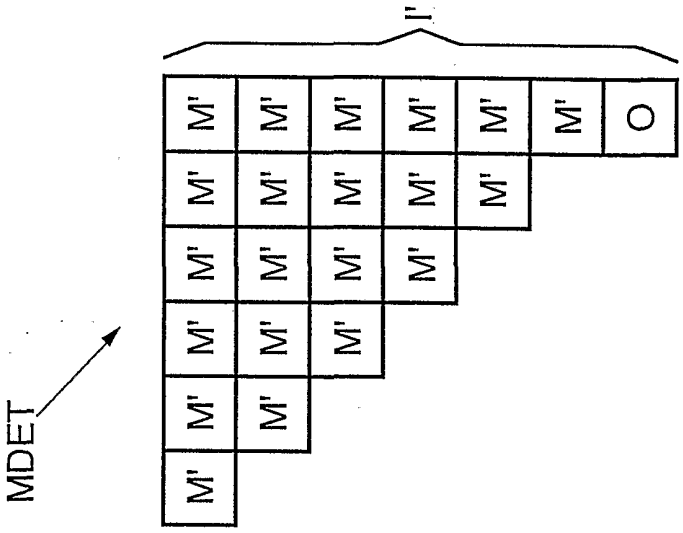


FIG.4

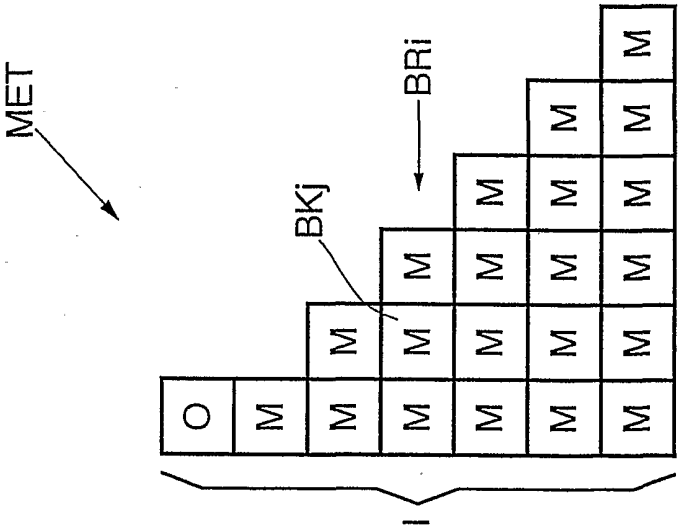


FIG.6

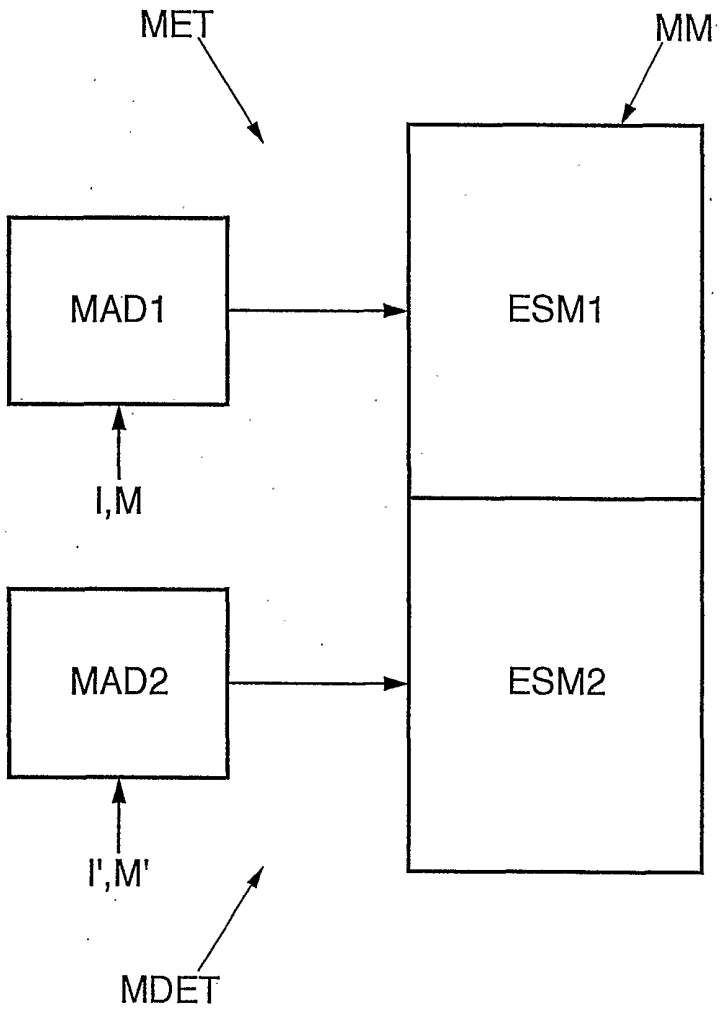


FIG.7

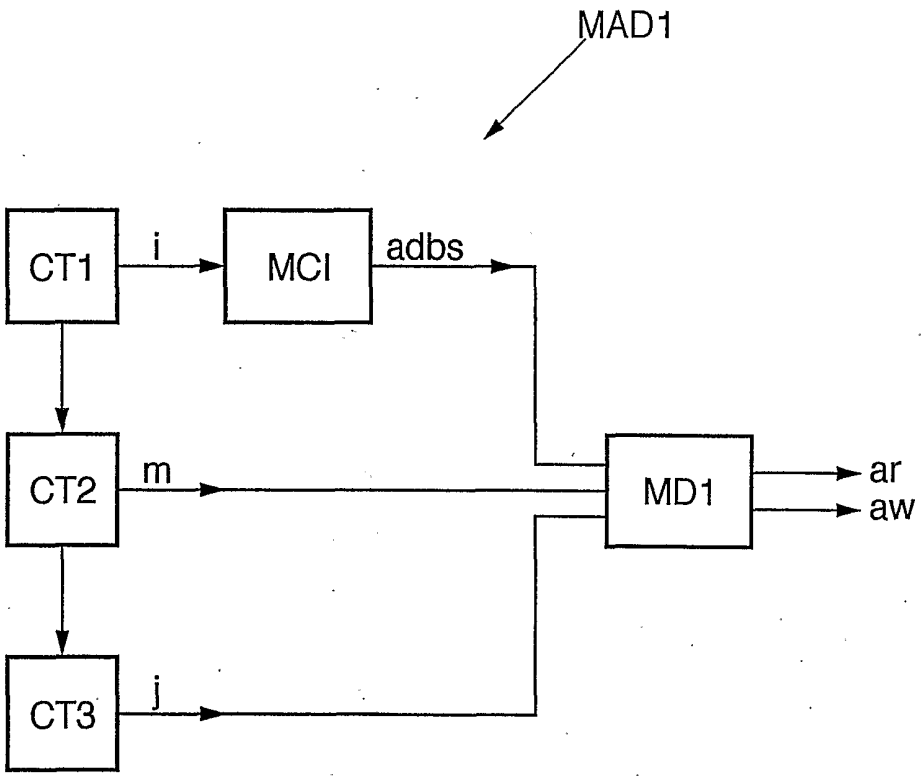
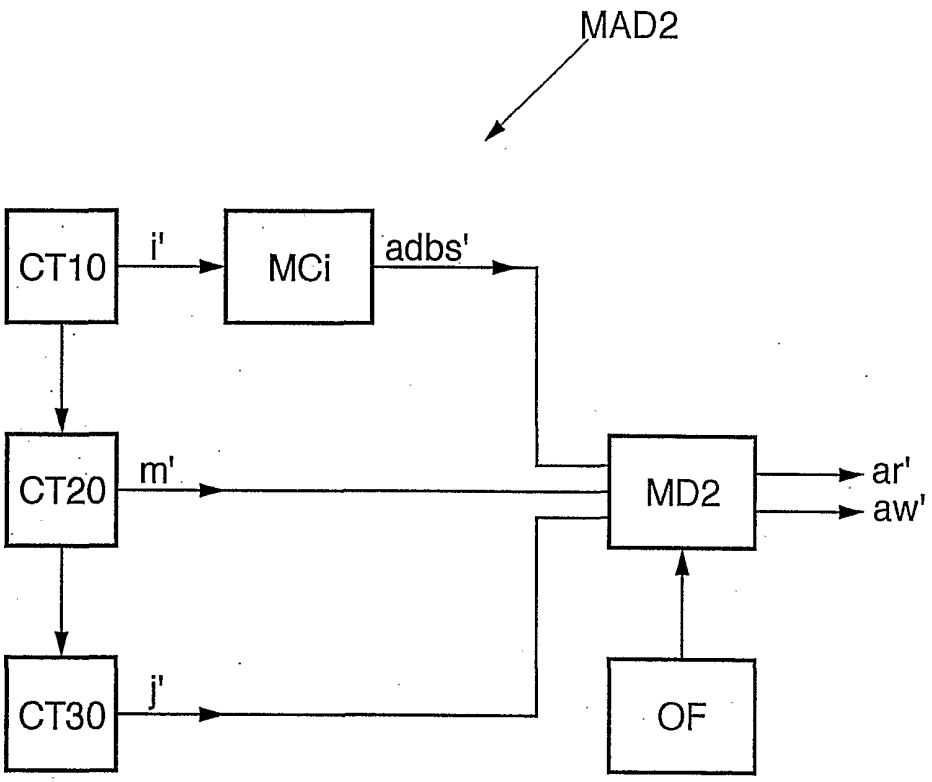


FIG.8



INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR 01/02243

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H03M13/27

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H03M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	VEITHEN D ET AL: "A 70MB/S VARIABLE-RATE DMT-BASED MODEM FOR VDSL" IEEE INTERNATIONAL SOLID STATE CIRCUITS CONFERENCE,IEEE INC. NEW YORK,US, vol. 42, February 1999 (1999-02), pages 248-249, XP000862325 ISSN: 0193-6530 the whole document ---	1,2
Y	US 5 751 741 A (HOEKSTRA GEORGE ET AL) 12 May 1998 (1998-05-12) column 3, line 55 - line 65 column 4, line 29 - line 40 column 5, line 64 -column 6, line 4 --- -/--	1,2

[X] Further documents are listed in the continuation of box C.

[X] Patent family members are listed in annex.

° Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
25 September 2001	01/10/2001

Name and mailing address of the ISA	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016	Ogor, M

1

INTERNATIONAL SEARCH REPORT

International Application No
PCT/FR 01/02243

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication,where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 856 949 A (ALSTHOM CGE ALCATEL) 5 August 1998 (1998-08-05) column 2, line 10 -column 3, line 21 column 7, line 22 -column 14, line 31 figures 5,6	1-3
A	US 5 912 898 A (KHOURY GEORGE) 15 June 1999 (1999-06-15) column 3, line 23 - line 60	1,2
A	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 02, 28 February 1997 (1997-02-28) & JP 08 265177 A (TOSHIBA CORP), 11 October 1996 (1996-10-11) abstract	1

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/FR 01/02243

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5751741 A	12-05-1998	NONE	
EP 0856949 A	05-08-1998	EP 0856949 A1	05-08-1998
		AU 726761 B2	23-11-2000
		AU 5273098 A	06-08-1998
		CA 2225058 A1	31-07-1998
		JP 10224236 A	21-08-1998
		US 6151690 A	21-11-2000
US 5912898 A	15-06-1999	NONE	
JP 08265177 A	11-10-1996	NONE	

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No
PCT/FR 01/02243

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 H03M13/27

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
CIB 7 H03M

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)
EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie °	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	VEITHEN D ET AL: "A 70MB/S VARIABLE-RATE DMT-BASED MODEM FOR VDSL" IEEE INTERNATIONAL SOLID STATE CIRCUITS CONFERENCE,IEEE INC. NEW YORK,US, vol. 42, février 1999 (1999-02), pages 248-249, XP000862325 ISSN: 0193-6530 le document en entier	1,2
Y	US 5 751 741 A (HOEKSTRA GEORGE ET AL) 12 mai 1998 (1998-05-12) colonne 3, ligne 55 - ligne 65 colonne 4, ligne 29 - ligne 40 colonne 5, ligne 64 -colonne 6, ligne 4	1,2

-/--

[X] Voir la suite du cadre C pour la fin de la liste des documents

[X] Les documents de familles de brevets sont indiqués en annexe

° Catégories spéciales de documents cités:

"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent
"E" document antérieur, mais publié à la date de dépôt international ou après cette date
"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée
"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
"X" document particulièrement pertinent; l'inven tion revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
"Y" document particulièrement pertinent; l'inven tion revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
"&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale
25 septembre 2001	01/10/2001

Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31–70) 340–2040, Tx. 31 651 epo nl, Fax: (+31–70) 340–3016	Ogor, M

1

RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No
PCT/FR 01/02243

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie °	Identification des documents cités, avec,le cas échéant, l'indicationdes passages pertinents	no. des revendications visées
A	EP 0 856 949 A (ALSTHOM CGE ALCATEL) 5 août 1998 (1998-08-05) colonne 2, ligne 10 -colonne 3, ligne 21 colonne 7, ligne 22 -colonne 14, ligne 31 figures 5,6	1-3
A	US 5 912 898 A (KHOURY GEORGE) 15 juin 1999 (1999-06-15) colonne 3, ligne 23 - ligne 60	1,2
A	PATENT ABSTRACTS OF JAPAN vol. 1997, no. 02, 28 février 1997 (1997-02-28) & JP 08 265177 A (TOSHIBA CORP), 11 octobre 1996 (1996-10-11) abrégé	1

1

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No
PCT/FR 01/02243

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)		Date de publication
US 5751741	A	12-05-1998	AUCUN		
EP 0856949	A	05-08-1998	EP	0856949 A1	05-08-1998
			AU	726761 B2	23-11-2000
			AU	5273098 A	06-08-1998
			CA	2225058 A1	31-07-1998
			JP	10224236 A	21-08-1998
			US	6151690 A	21-11-2000
US 5912898	A	15-06-1999	AUCUN		
JP 08265177	A	11-10-1996	AUCUN		