

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4326734号
(P4326734)

(45) 発行日 平成21年9月9日(2009.9.9)

(24) 登録日 平成21年6月19日(2009.6.19)

(51) Int.CI.

H01L 21/20 (2006.01)

F 1

H01L 21/20

請求項の数 4 (全 20 頁)

(21) 出願番号 特願2001-351808 (P2001-351808)
 (22) 出願日 平成13年11月16日 (2001.11.16)
 (65) 公開番号 特開2003-151905 (P2003-151905A)
 (43) 公開日 平成15年5月23日 (2003.5.23)
 審査請求日 平成16年11月15日 (2004.11.15)

前置審査

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 前川 慎志
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 萩原 周治

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

凹凸形状を有する非晶質半導体膜を形成する第1の工程と、
 前記非晶質半導体膜上に 3×10^9 dynes/cm² 以上の引張応力を有する絶縁膜
 を成膜し、開口部を設けてマスク絶縁膜を形成する第2の工程と、

前記非晶質半導体膜の選択的領域にニッケルを添加する第3の工程と、

500～650 の第1の加熱処理を行い、結晶質半導体膜を形成する第4の工程と、
 前記マスク絶縁膜を除去し、前記結晶質半導体膜上にバリア層を形成する第5の工程と、

前記バリア層上に希ガス元素を含む半導体膜を形成する第6の工程と、

第2の加熱処理を行い、前記結晶質半導体膜に含まれるニッケルを前記希ガス元素を含む半導体膜に移動させる第7の工程と、
 を含むことを特徴とする半導体装置の作製方法。

【請求項2】

基板上にゲート線を形成する工程と、

前記ゲート線を覆うように絶縁膜を形成する工程と、

前記絶縁膜上に凹凸形状を有する非晶質半導体膜を形成する工程と、

前記非晶質半導体膜上に 3×10^9 dynes/cm² 以上の引張応力を有する絶縁膜
 を成膜し、開口部を設けてマスク絶縁膜を形成する工程と、

前記マスク絶縁膜を用いて前記非晶質半導体膜に選択的にニッケルを添加し、

500～650

10

20

650 の第1の加熱処理を行い、前記非晶質半導体膜を結晶化させ結晶質半導体膜にする工程と、

前記結晶質半導体膜にレーザ照射を行う工程と、

前記マスク絶縁膜を除去し、前記結晶質半導体膜上にバリア層を形成する工程と、

前記バリア層上に希ガス元素を含む半導体膜を形成する工程と、

第2の加熱処理を行い、前記結晶質半導体膜中のニッケルを前記希ガス元素を含む半導体膜に移動させ、前記結晶質半導体膜に含まれるニッケルの濃度を $1 \times 10^{-8} / \text{cm}^3$ 以下にする工程と、

前記バリア層をエッチングストッパーとして前記希ガス元素を含む半導体膜を除去する工程と、

前記バリア層を除去する工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項3】

請求項1または2において、前記希ガス元素は、アルゴン(Ar)、ヘリウム(He)、ネオン(Ne)、キセノン(Xe)、クリプトン(Kr)から選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項4】

請求項1乃至3のいずれか一項において、前記 $3 \times 10^9 \text{ dynes/cm}^2$ 以上の引張応力を有する絶縁膜は窒化酸化シリコン膜であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、良質な結晶質半導体膜を形成する方法に関する。また、良好な結晶質半導体膜を用いて作製された薄膜トランジスタ(Thin Film Transistor:以下、TFTという)を駆動回路やスイッチング素子に用いて作製される半導体装置(例えば、液晶表示装置、またこれらの表示装置を表示部に適用した電気器具)の作製方法に関する。

【0002】

【従来技術】

フラットパネルディスプレイが本格的に一般家庭に進出してきている。これまでには、ガラス基板上に形成された非晶質シリコン膜を用いたTFTをスイッチング素子に用いた液晶表示装置がパソコン用(个人用)のモニターに用いられるという使用方法が中心であったが、ガラス基板上に良質な結晶性を有する結晶質半導体膜を作製する方法の技術開発が進み、このような結晶質半導体膜を用いたTFTを駆動回路や画素部のスイッチング素子に用いた液晶表示装置をテレビジョンやその他多くの電気器具の表示部に適用できるようになってきている。

【0003】

さらに、一枚の基板上に画素および駆動回路だけでなく、システム(画像プロセッサ、ビデオコントローラ、RAM等)が組み込まれた「システムオンパネル」の開発も進められている。

【0004】

ガラス基板のように融点が低い基板に形成しようとすると、この基板上に良好な半導体膜を形成するための加熱処理のプロセス温度は、600℃以下にしなければならない。しかし、低温プロセスには、プロセスにかかる時間の長時間化、スループットの問題を招いてしまう。また、1枚のガラス基板にシステムを作り込むためには、ガラス基板上に応答速度などの特性が単結晶シリコンと同等もしくはそれ以上の特性を得られる良質な結晶質半導体膜を作製する方法を確立しなければならない。

【0005】

そこで本出願人は、特開平7-130652号公報で開示されたような非晶質シリコン膜に触媒元素を添加し加熱処理することにより結晶の配向性が高く良質な結晶質半導体膜を

10

20

30

40

50

形成する技術に関する研究開発を続けている。非晶質半導体膜に触媒元素を添加して加熱処理すると、触媒元素の作用により結晶化のための加熱処理温度を50～100℃も引き下げることが可能であり、結晶化処理のための加熱処理時間も1/5～1/10程度にまで短縮することを可能にした。

【0006】

【発明が解決しようとする課題】

しかし、上記の結晶化方法において、結晶化させようとする半導体膜が、凹凸を有する下地膜上に形成され、下地の影響を受け凹凸形状を有する場合、また、結晶化工程後、結晶質半導体膜中の欠陥を減少させる熱酸化処理を行うために初期の半導体膜の膜厚を厚くするプロセスの場合、触媒元素の添加濃度を高くしないと（例えば、通常の3倍の濃度）、非晶質半導体膜を十分に結晶化できないという問題が発生した。10

【0007】

半導体膜に添加する触媒元素の濃度を高くしてしまうと、結晶化工程後に素子領域となる領域から不純物元素が添加され触媒元素が移動していくゲッタリング領域に触媒元素を移動させるゲッタリング工程にかかる時間が長くなってしまうという問題がある。また、ゲッタリング領域において触媒元素が飽和状態になってしまい、それ以上の触媒元素をゲッタリングできない、すなわち素子領域に触媒元素が残留してしまうという問題が考えられる。

【0008】

触媒元素は、半導体膜の結晶化の工程では必要であるが、その後、触媒元素が高濃度に残留した状態の半導体膜を用いてTFTを作製すると、触媒元素が深い準位で偏析してしまい、この偏析によって微少な電流の漏れ（リーク電流）が発生する可能性が高くなってしまう。20

【0009】

従って、非晶質半導体膜に添加する触媒元素の濃度を上げずに、さらに結晶化工程を複雑化させずに良好な結晶質半導体膜を作製する方法を提供することを課題とする。

【0010】

【課題を解決するための手段】

そこで、本発明は、結晶化しにくい非晶質半導体膜（例えば、膜厚の厚い非晶質半導体膜や、凹凸形状を有する非晶質半導体膜）を触媒元素の添加濃度を高くすることなく完全に結晶質半導体膜を形成する方法を提供するものである。30

【0011】

本発明は、絶縁体上に非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜上に絶対値が 3×10^9 (dynes/cm²)以上の応力を有する絶縁膜を形成し、前記絶縁膜に開口部を設けてマスク絶縁膜を形成する第2の工程と、前記非晶質半導体膜に選択的に触媒元素を添加する第3の工程と、加熱処理により結晶質半導体膜を形成する第4の工程と、を含むことを特徴としている。

【0012】

また、本発明は、絶縁体上に非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜の一方の表面から、絶対値が 3×10^9 dynes/cm²以上の応力を加える第2の工程と、前記非晶質半導体膜に触媒元素を添加する第3の工程と、加熱処理を行い、結晶質半導体膜を形成する第4の工程と、を含むことを特徴としている。40

【0013】

なお、触媒元素を添加する方法としては、触媒元素を含む水溶液をスピンドルコート法により塗布する方法以外に、スパッタ法や蒸着法を用いて触媒元素を添加することも可能である。

【0014】

また、本発明は、絶縁体上に非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜上に絶対値が 3×10^9 (dynes/cm²)以上の応力を有する絶縁膜を成膜し、開口部を設けてマスク絶縁膜を形成する第2の工程と、前記非晶質半導体膜の選択的領域に触媒元素を含むことを特徴としている。50

を含む水溶液を塗布する第3の工程と、第1の加熱処理を行い、結晶質半導体膜を形成する第4の工程と、前記結晶質半導体膜に前記マスク絶縁膜開口部から選択的に不純物元素を添加して加熱処理を施し、前記不純物元素が添加された領域に触媒元素を移動させる第5の工程と、を含むことを特徴としている。

【0015】

また、本発明は、絶縁体上に非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜上に絶対値が 3×10^9 (dynes/cm²) 以上の応力を有する絶縁膜を成膜し、開口部を設けてマスク絶縁膜を形成する第2の工程と、前記非晶質半導体膜の選択的領域に触媒元素を含む水溶液を塗布する第3の工程と、第1の加熱処理を行い、結晶質半導体膜を形成する第4の工程と、

10

前記マスク絶縁膜を除去し、前記結晶質半導体膜上にバリア層を形成する第5の工程と、前記バリア層上に希ガス元素を含む半導体膜を形成する第6の工程と、第2の加熱処理を行い、前記結晶質半導体膜に含まれる触媒元素を前記半導体膜に移動させる第7の工程と、を含むことを特徴としている。

【0016】

また上記発明において、前記バリア層は、前記結晶質半導体膜にオゾン水を塗布することにより作製されたケミカルオキサイド膜であることを特徴としている。

【0017】

また上記発明において、前記バリア層は、前記結晶質半導体膜表面にプラズマ処理を行い、酸化させて作製される膜であることを特徴としている。

20

【0018】

また上記発明において、前記バリア層は、膜厚1~10nmで、多孔質であることを特徴としている。

【0019】

また上記発明において、前記希ガス元素は、アルゴン(Ar)、ヘリウム(He)、ネオン(Ne)、キセノン(Xe)、クリプトン(Kr)から選ばれた一種または複数種であることを特徴としている。

【0020】

また上記発明において、前記絶縁膜の応力は、引張応力であることを特徴としている。

【0021】

また上記発明において、前記絶縁膜の応力は、圧縮応力であることを特徴としている。

30

【0022】

また上記発明において、前記触媒元素は、ニッケル、鉄、コバルト、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素であることを特徴としている。

【0023】

なお、本明細書において、応力とは、「基板上に形成された薄膜が伸張しようとするときに基板が押し縮められ、薄膜を外側にして変形するような圧縮応力」および「基板に対して薄膜が収縮しようとするときに基板がそれを妨げる方向に引っ張り、薄膜を内側にして変形するような引張応力」どちらも含むこととする。また、応力値を数値で示す場合、負の記号が付いた数値は圧縮応力を、記号がない正の数値は引張応力を示していることにする。

40

【0024】

本発明のように、応力を有するマスク絶縁膜を用いると応力によって結晶核の発生が制御され、さらにマスク絶縁膜の開口部から半導体膜の選択的領域に触媒元素が添加され加熱処理されることにより、結晶核の発生が制御され、加熱処理による熱エネルギーにより、結晶成長を進めることができる。以上により、触媒元素の添加濃度を高くすることなく、十分に結晶化させることができる。

【0025】

【発明の実施の形態】

50

応力が結晶化に与える影響を調査するために、様々な応力を有する絶縁膜を非晶質シリコン膜上に形成し、絶縁膜に開口部を形成してマスク絶縁膜とした後、非晶質シリコン膜に触媒元素を添加して加熱処理を行って、結晶化の様子を調べた。なお、非晶質シリコン膜と結晶質シリコン膜とは、光の吸収係数が異なるため、光学顕微鏡で観察すると結晶化した領域（結晶質シリコン領域）と結晶化していない領域（非晶質シリコン領域）とで色が異なるため、簡単に結晶化の可否を判断することができる。

【0026】

本実施例では、発明者が経験的に触媒元素濃度を高くしないと結晶化が難しいと判断した凹凸形状を有する非晶質半導体膜上に、応力を有する絶縁膜を形成し、開口部を形成してマスク絶縁膜とし半導体膜に選択的に触媒元素を添加して加熱処理を行い、結晶化の様子を調査した。その実験について、以下で説明する。10

【0027】

まず基板10上に、凸部11を形成する。凸部11は、膜厚100～200nm程度の膜を形成し、エッチングにより形成すればよい。凸部11は半導体装置において、半導体膜より基板側に形成されるゲート配線や、信号線、もしくは容量素子が形成されて半導体膜が凹凸形状となる場合を想定して形成されるものであり、ここでは絶縁膜、導電膜のいずれを用いて形成してもよい。

【0028】

続いて、下地絶縁膜12を形成する。下地絶縁膜としては、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜のいずれかを用いればよい。続いて下地絶縁膜上に非晶質半導体膜として、非晶質シリコン膜13を形成する（図1（A））。なお、下地絶縁膜と非晶質シリコン膜は大気解放せずに形成することができる。20

【0029】

続いて、非晶質シリコン膜上にさまざまな応力を有する絶縁膜を形成し、この絶縁膜に開口部を形成して、マスク絶縁膜14を形成する。なお、それぞれの絶縁膜が有する応力および成膜条件は、表1に示す通りである。マスク絶縁膜14の開口部のサイズ等は、実施者が適宜決定すればよいが、本実施形態では、 $6.0 \times 7.6 (\mu\text{m}^2)$ の開口部をほぼ20μm毎にマトリクス状に形成した。

【0030】

【表1】

30

膜の種類 (応力(dynes/cm ²))	LTO 8.00×10^8	SiON(A) -4.70×10^9	SiON(B) -8.80×10^8	SiON(C) -6.90×10^8	SiNO 8.00×10^9
成膜温度(°C)	400	400	325	325	400
成膜速度(nm/min)	4	48	320	270	48
ガス流量 SiH ₄ (SCCM)	40	4	27	27	10
N ₂ O	400	400	900	900	20
NH ₃	—	—	—	—	100
圧力(Pa)	2.66×10^2	0.399×10^2	0.399×10^2	1.596×10^2	0.399×10^2
RFパワー密度(W/cm ²)		0.41	0.15	0.1	0.41
電源周波数(MHz)		60	13.56	13.56	60
電極間距離(mm)		30	20	20	30

40

それぞれの応力を有するマスク絶縁膜の成膜条件

【0031】

続いて、非晶質シリコン膜13に触媒元素として、ニッケルを添加し、ニッケル含有層15を形成する（図1（B））。なお、本実施形態においては、触媒元素を5、10、15ppmの濃度で含む水溶液（酢酸ニッケル水溶液）をスピンドル法により塗布して触媒元素を添加したが、この方法以外に、スパッタ法や蒸着法を用いて触媒元素を添加することも可能である。以上のようにして、触媒元素が添加された15種類の試料に対して加50

熱処理を行う。この加熱処理の前に、非晶質シリコン膜13中の含有水素濃度を低減させるために、水素出しの加熱処理を行ってもよい。本実施形態では、450、1時間の加熱処理を行い、続いて結晶化のための加熱処理を炉を用いて570で14時間行い結晶質シリコン膜を形成した(図1(C))。

【0032】

以上の加熱処理後、試料毎に結晶化の様子を観察した様子を表2にまとめた。また、表2の結果をグラフ化したものを図2に示す。マスク絶縁膜14として用いるために形成された絶縁膜の圧縮応力または引張応力ともに、応力値が高い試料ほど、低い触媒元素濃度で結晶化していることがわかる。

【0033】

【表2】

10

膜の種類 (応力(dynes/cm ²))	LTO 8.00×10^8	SiON(A) -4.70×10^9	SiON(B) -8.80×10^8	SiON(C) -6.90×10^8	SiNO 8.00×10^9
5ppm	△	△	△	△	◎
10ppm	△	◎	△	△	◎
15ppm	◎	◎	△	△	◎

◎ 完全に結晶化
△ 若干のa-Si残り有り

20

【0034】

本発明者は、以上の実験結果により、高い応力を有する絶縁膜がマスク絶縁膜14として用いられた試料では、触媒元素(本実施例ではニッケル)が添加され、触媒元素含有層15が形成される開口部において、開口部毎に結晶核16が発生して(図1(B))熱エネルギーにより結晶化が促進され、添加された触媒元素の濃度が低くても凹凸形状を有する非晶質半導体膜(本実施形態では、非晶質シリコン膜)を十分に結晶化することができる、ある値以上の応力を有する絶縁膜をマスク絶縁膜14に用いて触媒元素を添加し、加熱処理を行うことにより、触媒元素の濃度を高くしなくても十分に結晶化することができると考えた。

30

【0035】

以上、圧縮応力、引張応力にかかわらず、応力が大きなマスク絶縁膜を用いて結晶化させた試料ほど、触媒元素の添加濃度が低くても十分結晶化することができる、図2により、非晶質シリコン膜上に絶対値が 3×10^9 dynes/cm²以上の応力を有するマスク絶縁膜を形成すると、応力により結晶核の発生を制御することができ、添加する触媒元素の濃度を15ppm以下(好ましくは、10ppm以下)に抑えても結晶化させることができと言える。

40

【0036】

本発明を適用することにより、結晶化を促進する触媒元素の添加濃度を低減することができ、これにより、後のゲッタリング工程にかかる時間を短縮化できる。また、添加する触媒元素の濃度が低く抑えられるため、素子領域に触媒元素が残留してしまうという問題も解決することができ、より良好な結晶性半導体膜を形成することができる。

【0037】

(実施形態2)

実施形態1で作製された結晶質シリコン膜の素子領域となる領域に含まれる触媒元素の濃度を低減するためのゲッタリング工程について図3を用いて説明する。

【0038】

実施形態1で作製された結晶質シリコン膜16上に形成されているマスク絶縁膜14を

50

除去せずそのままにして、結晶質シリコン膜16に不純物元素を添加してゲッタリング領域20を形成する。不純物元素としては、周期表の15族に属する不純物元素（例えば、P）および周期表の14族に属する不純物元素（例えば、B）、または、周期表の18族に属する不純物元素（例えば、Ar）を $1 \times 10^{19} \sim 2 \times 10^{22} / \text{cm}^3$ の濃度で添加する。

【0039】

続いて、加熱処理を行って、触媒元素をゲッタリング領域20に移動させ、後に結晶質半導体膜の素子領域となる領域に含まれる触媒元素の濃度を低減させる。

【0040】

このようにして、触媒元素を移動させることにより、触媒元素の濃度が低減され、十分に結晶化された良好な結晶質シリコン膜を作製することができる。10

【0041】

(実施形態3)

実施形態1で作製された結晶質シリコン膜の素子領域となる領域に含まれる触媒元素の濃度を低減するためのゲッタリング工程について図4を用いて説明する。

【0042】

実施形態1で作製された結晶質シリコン膜16上に形成されているマスク絶縁膜14を除去し、結晶質シリコン16上にバリア層21を形成する。バリア層21は結晶質シリコン膜16表面に、オゾン含有水溶液（代表的にはオゾン水）で酸化膜（ケミカルオキサイドと呼ばれる）を形成して合計 $1 \sim 10 \text{ nm}$ の酸化膜を形成し、この酸化膜をバリア層21とする。続いて、バリア層21上に希ガス元素を含む半導体膜（ゲッタリング領域ともいう）22を形成する（図4）。バリア層21は、後の工程で半導体膜（ゲッタリング領域）22のみを選択的に除去する際にエッチングストッパーとして機能する膜であるため、バリア層と呼ぶ。また、オゾン含有水溶液に代えて、硫酸、塩酸、硝酸などと過酸化水素水を混合させた水溶液で処理しても同様にケミカルオキサイドを形成することができる。また、酸素雰囲気下の紫外線の照射でオゾンを発生させて前記結晶構造を有する半導体膜の表面を酸化して形成してもよい。また、プラズマCVD法やスパッタ法や蒸着法などで $1 \sim 10 \text{ nm}$ 程度の酸化膜を堆積してバリア層としても良い。また、クリーンオーブンを用い、 $200 \sim 350$ 程度に加熱して薄い酸化膜を形成しても良い。以上のようにして、後のゲッタリングで結晶質シリコン膜16中のニッケルがゲッタリング領域22に移動可能な膜質または膜厚のバリア層21を形成する。20

【0043】

希ガス元素を含む半導体膜22は、スパッタ法にて形成する。希ガス元素としてはヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、クリプトン（Kr）、キセノン（Xe）から選ばれた一種または複数種を用いる。中でも安価なガスであるアルゴン（Ar）が好ましい。ここでは希ガス元素を含む雰囲気でシリコンからなるターゲットを用い、ゲッタリング領域22を形成する。また、一導電型の不純物元素であるリンを含むターゲットを用いてゲッタリング領域を形成した場合、希ガス元素によるゲッタリングに加え、リンのクーロン力をを利用してゲッタリングを行うこともできる。なお、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、ゲッタリング領域22に含まれる酸素濃度は、結晶質シリコン16に含まれる酸素濃度より高い濃度、例えば $5 \times 10^{18} / \text{cm}^3$ 以上とすることが望ましい。40

【0044】

加熱処理を行い、結晶質シリコン膜16中に残留する触媒元素（ニッケル）をゲッタリング領域22に移動させ、濃度を低減、あるいは除去するゲッタリングを行う。ゲッタリングを行う加熱処理としては、強光を照射する処理または加熱処理を行い、結晶質シリコン膜16に含まれるニッケルがほとんど存在しない、即ち膜中のニッケル濃度が $1 \times 10^{18} / \text{cm}^3$ 以下、望ましくは $1 \times 10^{17} / \text{cm}^3$ 以下になるように十分ゲッタリングする。

【0045】

次いで、バリア層21をエッチングストッパーとして、ゲッタリング領域22のみをエッ50

チングして選択的に除去した後、フッ酸等を用いて酸化膜からなるバリア層 21 を除去する。

【0046】

以上のようにして、実施形態 1 で非晶質シリコン膜の結晶化に用いた触媒元素を結晶質シリコン膜から除去し、良好な結晶質シリコン膜を形成することができる。

【0047】

【実施例】

(実施例 1)

本実施例では、実施形態で示した結晶化の方法を用いてアクティブマトリクス基板を形成する工程について説明する。なお、本明細書において、アクティブマトリクス基板とは、
n チャネル型 TFT および p チャネル型 TFT を有する駆動回路と、画素 TFT および保持容量を有する画素部が同一基板上に設けられている基板のことをいう。
10

【0048】

基板 100 は、石英基板、ガラス基板、セラミック基板などを用いることができる。また、シリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成した基板を用いてもよい。なお、ガラス基板を用いる場合には、ガラス歪み点よりも 10 ~ 20 低い温度であらかじめ加熱処理しておいてもよい。

【0049】

基板 100 上にポリシリコン膜、WSi 膜を成膜し、これらの膜に対してパターニングを施し、下部遮光膜 101 を形成する。下部遮光膜 101 としては、ポリシリコン膜や WSi_x (X = 2.0 ~ 2.8) 膜、Al、Ta、W、Cr、Mo 等の導電性材料からなる膜及びその積層構造を用いることができる。本実施例では、WSi_x (膜厚 : 100 nm) 膜 101b / ポリシリコン膜 (膜厚 : 50 nm) 101a の積層構造の高い遮光性を持つ導電性材料により所定の間隔で下部遮光膜 101 を形成した。なお、下部遮光膜 101 はゲート線としての機能を有しているため、以下、下部遮光膜にあたる部分はゲート線と称する。
20

【0050】

ゲート線 101 を覆うように 600 ~ 700 nm 程度の膜厚を有する下地絶縁膜 102 を形成する (図 5 (A))。下地絶縁膜 102 は、プラズマ CVD 法、またはスパッタ法等で形成されるシリコンを含む絶縁膜を用い、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜に形成しても良い。
30

【0051】

次いで、下地絶縁膜 102 上に、減圧 CVD 法により非晶質半導体膜 103 を形成する。非晶質半導体膜 103 の材料に特に限定はないが、好ましくはシリコンまたはシリコングルマニウム (Si_xGe_{1-x} : 0 < x < 1 、代表的には、x = 0.001 ~ 0.05) 合金などで形成するとよい。なお、本実施例では非晶質半導体膜として、膜厚 70 nm 程度の非晶質シリコン膜 103 を形成した。非晶質シリコン膜 103 は、ゲート配線 101 の影響を受け、凹凸形状を有している (図 5 (B))。

【0052】

次いで、非晶質シリコン膜 103 上に絶対値が 3×10^9 dynes/cm² 以上の応力を有する絶縁膜 104 を形成する。本実施例では、絶縁膜 104 として実施形態 1 で SiNO として示した応力 8.00×10^9 (dynes/cm²) を有する窒化酸化シリコン膜を用いる。成膜条件としては、SiH₄、N₂O および NH₃ を材料ガスに用いて、CVD 法によりガス流量比 SiH₄ : N₂O : NH₃ = 10 : 20 : 100 (sccm) 、成膜圧力 0.3 (Torr) 39.9966 Pa 、RF パワー密度 0.41 W/cm² 、電源周波数 6.0 MHz 、電極間距離 30 mm とする。続いて、絶縁膜 104 に開口部 105 を形成し、マスク絶縁膜 106 を形成する (図 6)。
40

【0053】

続いて、マスク絶縁膜 106 を用いて、非晶質シリコン膜 103 に触媒元素を添加する。触媒元素の添加方法としては、重量換算で 10 ppm の濃度の触媒元素 (本実施例ではニッケル) を用いて、マスク絶縁膜 106 上に添加する。
50

ケル)を含む酢酸ニッケル水溶液をスピンドルコート法で塗布して、非晶質シリコン膜103に選択的にニッケルを添加する。なお、ここで、触媒元素として使用可能な金属元素は、ニッケル以外に、鉄(Fe)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)、金(Au)から選ばれた一種または複数種の元素である。なお、スピンドルコート法で塗布する以外にも蒸着法やスパッタ法などにより触媒元素からなる薄膜を形成する手段をとってもよい。

【0054】

続いて、結晶化のための第1の加熱処理に先立ち、400～500で1時間程度の加熱処理工程を行い、水素を非晶質シリコン膜103中から脱離させた後、

500～650で第1の加熱処理を行う。第1の加熱処理は、電熱炉を用いるファーネスアニール法や、熱源としてハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプまたは加熱された不活性気体を用いる瞬間熱アニール(Rapid Thermal Annealing)法(以下、RTA法と記す)を採用することができる。炉を用いる場合、570で14時間、熱源にランプを用いるRTA法では、760で4分、熱源に加熱された不活性気体を用いるRTA法では、660、8分の加熱処理を行えばよい。生産性を考慮すると、RTA法を採用することが好ましいと考えられる。

【0055】

本発明のように高い応力値(具体的には、絶対値が 3×10^9 dynes/cm²以上)の応力を有する絶縁膜104を用いてマスク絶縁膜106を形成して触媒元素を添加し、加熱処理を行うことにより、本実施例のように半導体膜の下層にゲート線が形成されていて、半導体膜に段差が生じてしまう場合でも、非晶質シリコンが残留することなく良好な結晶性を有する結晶質半導体膜107を得ることができる。

【0056】

なお、触媒元素を添加して加熱処理する結晶化工程の後、得られた結晶質シリコン膜107にレーザ光照射を行って、結晶質シリコン膜107の結晶性をさらに向上させてもよい。レーザとしては、連続発振またはパルス発振の気体レーザもしくは固体レーザを用いることができる。気体レーザとしては、エキシマレーザ、Arレーザ、Krレーザなどがあり、固体レーザとしては、YAGレーザ、YVO₄レーザ、YLFレーザ、YAlO₃レーザ、ガラスレーザ、ルビーレーザ、アレキサンドライドレーザ、Ti:サファイアレーザなどが挙げられる。

【0057】

次いで、結晶化工程で用いた触媒元素を結晶質シリコン膜107から移動させ含有される触媒元素濃度を低減するために第2の加熱処理を行う。なお、触媒元素を結晶質シリコン膜の素子領域(特に、チャネル形成領域やチャネル形成領域とソース領域またはドレン領域との接合部)からゲッタリング領域に移動させるための処理をゲッタリング処理という。

【0058】

触媒元素を移動するゲッタリング領域を形成するために、結晶質シリコン膜107上に形成されているマスク絶縁膜106を除去し、結晶質シリコン膜107表面にバリア層108を形成する。バリア層108は結晶質シリコン膜107表面に、オゾン含有水溶液(代表的にはオゾン水)で酸化膜(ケミカルオキサイドと呼ばれる)を形成して合計1～10nmの酸化膜を形成し、この酸化膜をバリア層21とする。続いて、バリア層108上に希ガス元素を含む半導体膜(ゲッタリング領域ともいう)109を形成する(図7)。バリア層108は、後の工程で半導体膜(ゲッタリング領域)109のみを選択的に除去するため、結晶質シリコン膜107のエッチングストッパーとして機能する膜である。また、オゾン含有水溶液に代えて、硫酸、塩酸、硝酸などと過酸化水素水を混合させた水溶液で処理しても同様にケミカルオキサイドを形成することができる。また、酸素雰囲気下の紫外線の照射でオゾンを発生させて前記結晶構造を有する半導体膜の表面を酸化して形成してもよい。また、プラズマCVD法やスパッタ法や蒸着法などで1～10nm程度の

10

20

30

40

50

酸化膜を堆積してバリア層としても良い。また、クリーンオーブンを用い、200～350程度に加熱して薄い酸化膜を形成しても良い。以上のようにして、後のゲッタリングで結晶質シリコン膜107中のニッケルがゲッタリング領域109に移動可能な膜質または膜厚のバリア層108を形成する。

【0059】

希ガス元素を含む半導体膜109は、スパッタ法にて形成する。希ガス元素としてはヘリウム(He)、ネオン(Ne)、アルゴン(Arg)、クリプトン(Kr)、キセノン(Xe)から選ばれた一種または複数種を用いる。中でも安価なガスであるアルゴン(Arg)が好ましい。ここでは希ガス元素を含む雰囲気でシリコンからなるターゲットを用い、ゲッタリング領域22を形成する。また、一導電型の不純物元素であるリンを含むターゲットを用いてゲッタリング領域を形成した場合、希ガス元素によるゲッタリングに加え、リンのケーロン力をを利用してゲッタリングを行うこともできる。なお、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、ゲッタリング領域109に含まれる酸素濃度は、結晶質シリコン膜107に含まれる酸素濃度より高い濃度、例えば $5 \times 10^{18} / \text{cm}^3$ 以上とすることが望ましい。
10

【0060】

加熱処理を行い、結晶質シリコン膜107中に残留する触媒元素(ニッケル)をゲッタリング領域109に移動させ、濃度を低減、あるいは除去するゲッタリングを行う。ゲッタリングを行う加熱処理としては、強光を照射する処理または加熱処理を行い、結晶質シリコン膜107に含まれるニッケルがほとんど存在しない、即ち膜中のニッケル濃度が $1 \times 10^{18} / \text{cm}^3$ 以下、望ましくは $1 \times 10^{17} / \text{cm}^3$ 以下になるように十分ゲッタリングする。
20

【0061】

次いで、バリア層108をエッチングストッパーとして、ゲッタリング領域109のみをエッチングして選択的に除去した後、フッ酸等を用いて酸化膜からなるバリア層108を除去する。

【0062】

次いで、結晶質シリコン膜107の結晶性を向上させることを目的として、熱酸化処理を行う。まず、熱酸化処理を行う前に減圧CVD装置で20nm厚の酸化シリコン膜(以下、HTO膜という)を成膜する。続いて、950で熱酸化処理を行い結晶質シリコン膜107を酸化して、結晶質シリコン膜107表面にシリコンと酸素とを結合させ酸化シリコン膜を形成する。表面から約35nmの深さまでの結晶質シリコン膜が酸化されるように加熱処理を行い、約2倍の厚さの酸化シリコン膜(SiO₂)が形成される。以上の熱酸化処理工程により、HTO膜/酸化シリコン膜(シリコン膜が酸化した部分)=20:70(nm)の比率で結晶質シリコン膜107上に熱酸化膜(図示せず)が形成される。
30

【0063】

次いで、熱酸化膜をエッチングして除去した後、熱酸化処理によって膜厚が35nm厚になった結晶質シリコン膜をエッチングして、所望の形状の半導体層110a～dを形成する。

【0064】

次いで、半導体層110a～dを覆って、ゲート絶縁膜111を形成する。なお、ゲート絶縁膜111を形成する前に、保持容量204となる領域の半導体層110dに導電性を持たせ保持容量の下部電極するために、半導体層110dにリンを添加してもよい。また、ゲート絶縁膜111を形成した後、半導体層110d上のゲート絶縁膜111を選択的に除去して、半導体層110dに不純物元素を添加してもよい。
40

【0065】

半導体層110a～dを形成した後、TFTのしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピングを行ってもよい。この不純物添加工程は、半導体膜の結晶化工程の前、半導体膜の結晶化工程の後、または、ゲート絶縁膜111を形成する工程の後のいずれかに行えばよい。

【0066】

この後、下地絶縁膜 102 およびゲート絶縁膜 111 に選択的なエッチングを行って、ゲート線 101 に到達するコンタクトホールを形成する。次いで、ゲート絶縁膜 111 上に導電膜を形成し、パターニングして各画素のチャネル形成領域上にゲート電極 112～114、容量配線（保持容量の上部電極）115 を形成する。ゲート電極 114 は、ゲート線 101 とコンタクトホールを通じて電気的に接続されている。

【0067】

ゲート電極および容量配線を形成するための導電膜は、導電型を付与する不純物元素が添加されたポリシリコン膜や WSi_x 膜 ($x = 2.0 \sim 2.8$)、Al、Ta、W、Cr、Mo 等の導電性材料およびその積層構造により 300 nm 程度の膜厚で形成しているが、上記の導電性材料の単層でもよい。

10

【0068】

ここで、半導体層 110a～d を活性層（チャネル形成領域およびソース領域またはドレイン領域を有する半導体層）とする TFT を形成するため、半導体層に選択的に n 型または p 型を付与する不純物元素（以下、n 型不純物元素または p 型不純物元素という）を添加して、低抵抗のソース領域およびドレイン領域、さらに、LDD 領域を形成する。この LDD 領域はソース領域及びドレイン領域と同様に不純物元素が添加されている。こうして半導体層 111a～d にソース領域とドレイン領域とに挟まれたチャネル形成領域が形成される。

【0069】

次いで、ゲート電極 112～114 および容量配線 115 を覆う第 1 の層間絶縁膜 120 を形成する。この第 1 の層間絶縁膜 120 は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、有機絶縁物材料膜、またはこれらの膜を組み合わせた積層膜で形成してもよい。

20

【0070】

次いで、ゲート絶縁膜 111、第 1 の層間絶縁膜 120 に、半導体層 110a～d に通じるコンタクトホールを形成する。そして第 1 の層間絶縁膜 120 上にコンタクトホールを通じて半導体層 110a～d に接する導電膜を形成し、所望の形状にパターニングすることでそれぞれの TFT を電気的に接続するための接続配線およびソース線 121～125 を形成する。これらの配線を形成するための導電膜は Al、W、Ti、TiN を主成分とする膜、またはそれらの積層構造（本実施例では、Ti を含む Al 膜を Ti で挟み込んだ 3 層構造としている）を有する導電膜を厚さ 500 nm となるように形成し、パターニングしている。なお、ソース線 124 は保持容量上部を通って、半導体層 110c と電気的に接続されている。

30

【0071】

図 9 は、ここまで形成された状態の上面図を示したものであり、図中の A-A' 線に沿った概略断面図が図 8 (A) の A-A' 線部分に相当し、B-B' 線に沿った概略断面図が図 8 (A) の B-B' 線部分に相当する。

【0072】

次いで、接続配線を覆う第 2 の層間絶縁膜 126 をアクリル等の有機絶縁膜から 1000 nm 厚に形成する。第 2 の層間絶縁膜 126 上に Al、Ti、W、Cr、または黒色樹脂等の高い遮光性を持つ膜を所定の形状にエッチングして遮光膜 127 を形成する。この遮光膜 127 は画素の開口部以外を遮光するように網目状に配置する。さらに、この遮光膜 127 を覆うように第 2 の層間絶縁膜 126 と同じ材料からなる第 3 の層間絶縁膜 128 を形成し、接続配線 125 に通じるコンタクトホールを第 2 の層間絶縁膜 126 および第 3 の層間絶縁膜 128 に形成する。

40

【0073】

次いで、ITO 等の透明導電膜を 100 nm 厚形成し、所定の形状にエッチングすることで画素電極 129 を形成する。

【0074】

こうして形成されたアクティブマトリクス基板に液晶層を配向させる配向膜を形成し、公

50

知のセル組み技術を用いて対向電極および配向膜が形成された対向基板とアクティブマトリクス基板とを貼り合わせた後、液晶を注入して、封止することでアクティブマトリクス型液晶表示装置を完成させることができる。

【0075】

(実施例2)

本実施例では、結晶化処理の際に非晶質シリコン膜に添加された触媒元素を素子領域（特に、チャネル形成領域もしくはチャネル形成領域とソース領域またはドレイン領域との接合部）からゲッタリング領域に移動させるゲッタリング処理の他の例について、実施例1とは異なる例について図6を用いて説明する。

【0076】

実施形態に従い、ガラス基板上に結晶質シリコン膜107を形成する。

10

【0077】

続いて、結晶質シリコン膜107において、後に素子領域となる領域に含まれる触媒元素の濃度を低減するためのゲッタリングを行う。

【0078】

結晶質シリコン膜107上のマスク絶縁膜106を除去せずに、開口部105から結晶質シリコン膜107に選択的に希ガス元素を添加してゲッタリング領域（触媒元素が移動していく領域）を形成する。希ガス元素としてはヘリウム(He)、ネオン(Ne)、アルゴン(Arg)、クリプトン(Kr)、キセノン(Xe)から選ばれた一種または複数種を用いればよい。また、開口部に周期表の15族に属する元素（例えば、リン）を併せて添加してもよい。

20

【0079】

希ガス元素を添加してゲッタリング領域107を形成した後、ゲッタリングを確実に成し遂げるために加熱処理を行う。加熱処理の一例として、ロータリーポンプ（ポンプの排気量： $40\text{ m}^3/\text{hr.}$ ）およびメカニカルブースターポンプ（ポンプの排気量： $250\text{ m}^3/\text{hr.}$ ）で真空引きを行い $1.33 \times 10^{-1}\text{ Pa}$ とした後、窒素を流して炉内の酸素濃度を下げ、処理温度700で12時間の第2の加熱処理を行うと、結晶質シリコン膜107中のニッケルがゲッタリング領域へ移動し、後に素子領域となる領域の触媒元素濃度を低減させることができる。

【0080】

30

また、その他の加熱処理の例としては、RTA法で加熱処理を行ってもよい。RTA法を用いる場合には、加熱用のランプ光源を1~60秒、好ましくは30~60秒点灯させ、それを1~10回、好ましくは2~6回繰り返す。また、加熱された不活性気体を熱源として用いてもよい。ランプ光源の発光強度および加熱された不活性気体の温度は任意なものとするが、半導体膜が瞬間的には600~1000、好ましくは700~750程度にまで加熱され、かつ、ガラス基板に熱が伝わって歪んだりしないような温度になるようにする。

【0081】

ゲッタリングは、結晶質半導体膜中に含まれる触媒元素が熱エネルギーにより放出され、拡散によってゲッタリング領域に移動する現象である。従って、ゲッタリングは処理温度に依存し、より高温であるほど短時間でゲッタリングが進むことになる。

40

【0082】

こうして触媒元素の濃度が $1 \times 10^{17}/\text{cm}^3$ 以下にまで低減された結晶質半導体膜を得ることができる。

本実施例は、実施例1に組み合わせて用いることができる。

【0083】

(実施例3)

本発明は、液晶表示装置だけでなく、電極間に発光性材料を挟んだ素子を有する発光装置にも適用することができる。その例を図10に示す。

【0084】

50

図10はアクティブマトリクス駆動方式の発光装置の構造を示す一例である。ここで示す駆動回路部650のnチャネル型TFT652、pチャネル型TFT653、及び画素部651のスイッチング用TFT654、電流制御用TFT655は、本発明を用いて、実施例1と同様にして作製されるものである。

【0085】

ゲート電極608～611の上層には、窒化シリコン、酸化窒化シリコンからなる第1の層間絶縁膜618が形成されている。続いて、第2の層間絶縁膜619が形成される。

【0086】

第2の層間絶縁膜619上には、窒化シリコンなどの無機絶縁材料から成る第3の層間絶縁膜620を形成している。10 第2の層間絶縁膜を形成している有機樹脂材料は吸湿性があり、H₂Oを吸収する性質を持っている。そのH₂Oが再放出されると有機化合物に酸素を供給し、有機発光素子を劣化させる原因となるので、H₂Oの吸収及び再放出を防ぐために、第2の層間絶縁膜619の上に窒化シリコンまたは酸化窒化シリコンから成る第3の層間絶縁膜620を形成する。

【0087】

続いて、第3の層間絶縁膜620上に、ITO(酸化インジウム・スズ)などの透明導電性材料で形成する陽極621を形成し、続いて、第3の層間絶縁膜620に開口部を形成し、開口部の底面に、半導体層に達するコンタクトホールを形成して、各TFTを電気的に接続する配線612～617を形成する。

【0088】

次いで、配線612～617および陽極621を覆う絶縁膜として窒化シリコン膜をスパッタ法により形成する。その後、有機発光素子625を形成する領域の窒化シリコン膜を除去して、バンク622を形成する。続いて、正孔注入層、正孔輸送層、発光層などを有する有機化合物層623、MgAgやLiFなどのアルカリ金属またはアルカリ土類金属などの材料を用いて形成する陰極624とから成っている。なお、有機化合物層623の詳細な構造は任意なものとする。

【0089】

陰極624は、仕事関数の小さいマグネシウム(Mg)、リチウム(Li)若しくはカルシウム(Ca)を含む材料を用いる。好ましくはMgAg(MgとAgをMg:Ag=1:1で混合した材料)でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFA1電極が挙げられる。さらにその上層には、窒化シリコンまたは、DLC膜で第4の絶縁膜626を2～30nm、好ましくは5～10nmの厚さで形成する。DLC膜はプラズマCVD法で形成可能であり、100以下の温度で形成することができる。DLC膜の内部応力は、酸素や窒素を微量に混入させることで緩和することができる。保護膜として用いることが可能である。そして、DLC膜は酸素をはじめ、CO、CO₂、H₂Oなどのガスバリア性が高いことが知られている。第4の絶縁膜626は、陰極624を形成した後、大気開放しないで連続的に形成することが望ましい。陰極624と有機化合物層623との界面状態は有機発光素子の発光効率に大きく影響するからである。

【0090】

駆動回路部650は、nチャネル型TFT652及びpチャネル型TFT653を有し、配線612、613が接続されている。これらのTFTを用いてシフトレジスタやラッチ回路、バッファ回路などを形成している。

【0091】

画素部651では、データ配線614がスイッチング用TFT654のソース側に接続し、ドレイン側の配線615は電流制御用TFT655のゲート電極611と接続している。また、電流制御用TFT655のソース側は電源供給配線617と接続し、ドレイン側の電極616が発光素子の陽極621と接続している。

【0092】

図10ではスイッチング用TFT654をマルチゲート構造とし、電流制御用TFT65

10

20

30

40

50

5にはゲート電極とオーバーラップする低濃度ドレイン（LDD）を設けている。多結晶シリコンを用いたTFTは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、画素内において機能に応じて構造の異なるTFT（オフ電流の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFT）を形成することは、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）表示装置を作製する上で非常に有効である。

【0093】

図10で示すように、TFT654、655を形成する半導体膜の下層側（基板601側）には、下地絶縁膜602が形成されている。その反対の上層側には第1の層間絶縁膜618が形成されている。一方、有機発光素子625の下層側には第3の層間絶縁膜620が形成されている。陰極624上には第4の絶縁膜626が形成されている。TFT654、655が最も嫌うナトリウムなどのアルカリ金属は、汚染源として基板601や有機発光素子625が考えられるが、下地絶縁膜602と第1の層間絶縁膜618で囲むことによりプロッキングしている。一方、有機発光素子625は酸素やH₂Oを最も嫌うため、それをプロッキングするために第3の層間絶縁膜620および第4の絶縁膜626が形成されている。これらは有機発光素子625が有するアルカリ金属元素を外に出さないための機能も有している。

【0094】

図10で示すような構造の有機発光装置において、効率的な作製方法の一例は、ITOに代表される透明導電膜で作製される陽極621をスパッタ法により連続成膜する工程を採用できる。有機絶縁膜からなる第2の層間絶縁膜619の表面に著しいダメージを与えることなく、緻密な窒化シリコン膜または酸化窒化シリコン膜を形成するにはスパッタ法は適している。

【0095】

以上のように、本発明を適用して形成されたTFTと有機発光装置を組み合わせて画素部を形成し、発光装置を完成させることができる。このような発光装置はTFTを用いて駆動回路を同一基板上に形成することもできる。

【0096】

（実施例4）

本発明を実施して形成されたCMOS回路や画素部はアクティブマトリクス型液晶表示装置に用いることができる。特に、本発明により作製された結晶質半導体膜は、十分に結晶化された結晶質半導体膜であって、さらに、触媒元素を必要以上に高濃度で添加されることはないと、このように結晶質半導体膜を用いてTFTを作製すれば、オフ電流が突発的に上昇することなく、良好な特性を有するTFTを実現することができ、さらにこのようなTFTを用いて作製された表示装置を表示部に組み込んだ良好な電気器具を実現することができる。

【0097】

その様な電気器具としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、パソコン用コンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図11、図12及び図13に示す。

【0098】

図11（A）はパソコン用コンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0099】

図11（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0100】

図11（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。

10

20

30

40

50

【0101】

図11(D)はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。

【0102】

図11(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を行い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0103】

図11(F)はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部(図示しない)等を含む。

【0104】

図12(A)はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。

【0105】

図12(B)はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。

【0106】

なお、図12(C)は、図12(A)及び図12(B)中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804~2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図12(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0107】

また、図12(D)は、図12(C)中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図12(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0108】

ただし、図12に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の液晶表示装置の適用例は図示していない。

【0109】

図13(A)は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度は、任意に変えることができる。

さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有している。

【0110】

図13(B)は携帯書籍(電子書籍)であり、本体3101、表示部3102、3103、記憶媒体3104、操作スイッチ3105、アンテナ3106等を含む。

【0111】

図13(C)はディスプレイであり、本体3201、支持台3202、表示部3203等

10

20

30

40

50

を含む。本発明のディスプレイは特に大画面化した場合において有利であり、対角 10 インチ以上（特に 30 インチ以上）のディスプレイには有利である。

【0112】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に適用することが可能である。また、本実施例の電気器具は実施形態 1～3、実施例 1～3 を組み合わせて作製された表示装置を適用して実現することができる。

【0113】

【発明の効果】

本発明で示した通り、非晶質半導体膜上に 3×10^9 dynes/cm² 以上、 - 3×10^9 dynes/cm² 以下の応力を有する絶縁膜を形成し、この絶縁膜に開口部を形成してマスク絶縁膜として用いることにより、前記非晶質半導体膜に添加する触媒元素の濃度を高くすることなく、結晶化しにくい形状（例えば、膜厚が厚い、凹凸形状を有している等）の半導体膜でも十分に結晶化することができる。10

【0114】

触媒元素の添加量を少なくすれば、結晶質半導体膜から触媒元素をするためのゲッタリング工程にかかる時間も短縮化することができ、またゲッタリング工程後まで触媒元素が残留してしまい、TFT の特性に悪影響を及ぼすという可能性を低減することができる。

【0115】

また、上記のような本発明を適用して得られた良質な結晶質半導体膜を適用した TFT は、オフ電流の突発的な上昇等の問題が解決されているため、このような TFT を表示装置の画素におけるスイッチング TFT に用いれば、信号電荷を十分に保持でき、表示ムラのない良好な表示を可能にする表示装置を実現することができる。20

【図面の簡単な説明】

【図 1】 本発明の実施の一例を示す図。

【図 2】 マスク絶縁膜の応力と結晶化の関係を示す図。

【図 3】 本発明の実施の一例を示す図。

【図 4】 本発明の実施の一例を示す図。

【図 5】 本発明を用いて液晶表示装置を作製する工程を示す図。

【図 6】 本発明を用いて液晶表示装置を作製する工程を示す図。

【図 7】 本発明を用いて液晶表示装置を作製する工程を示す図。

【図 8】 本発明を用いて液晶表示装置を作製する工程を示す図。

【図 9】 本発明を用いて液晶表示装置を作製する工程を示す図。

【図 10】 本発明を用いて作製される発光装置の一例を示す図。

【図 11】 電気器具の一例を示す図。

【図 12】 電気器具の一例を示す図。

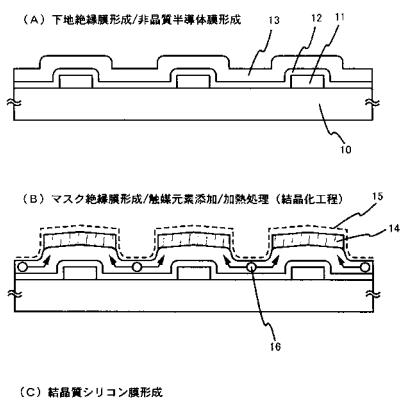
【図 13】 電気器具の一例を示す図。

10

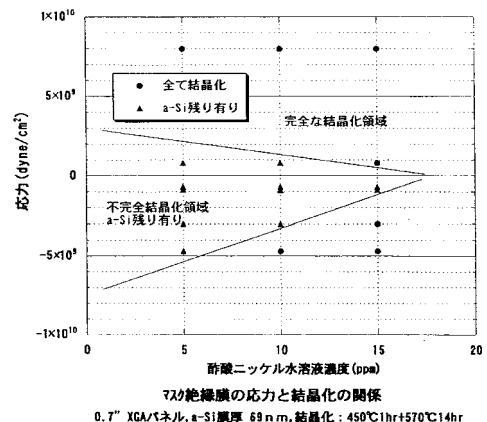
20

30

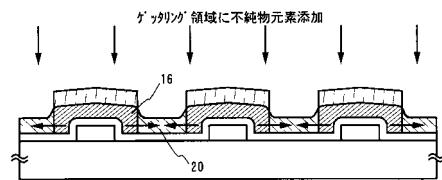
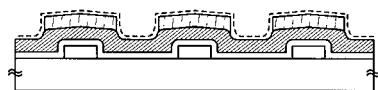
【図1】



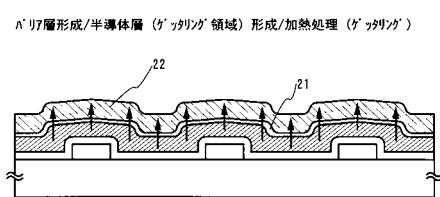
【図2】



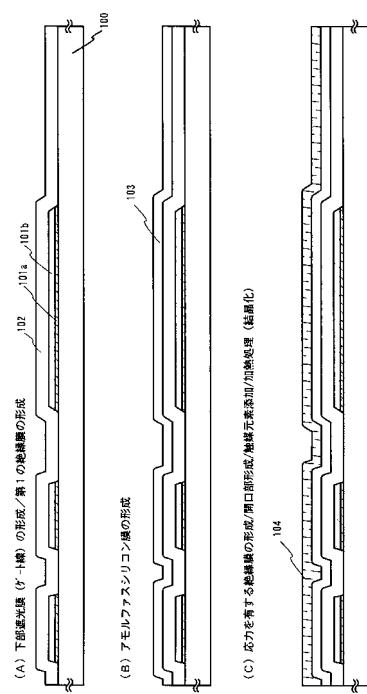
【図3】



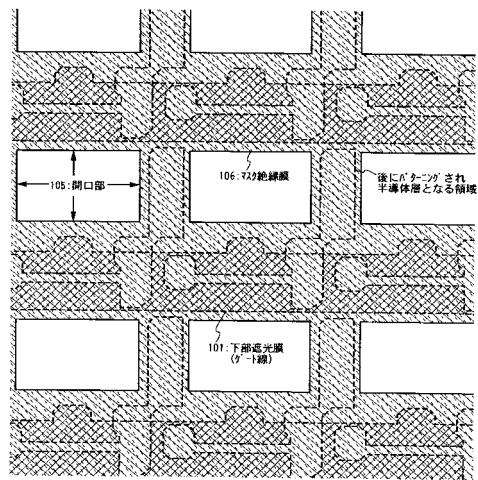
【図4】



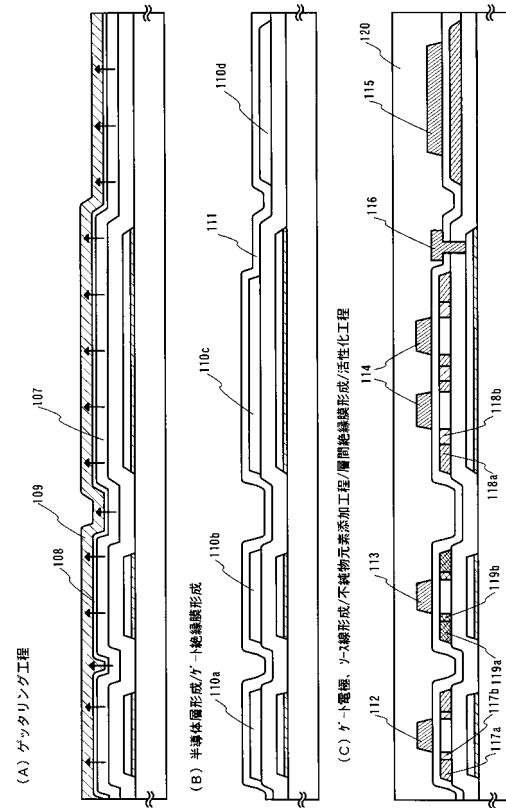
【図5】



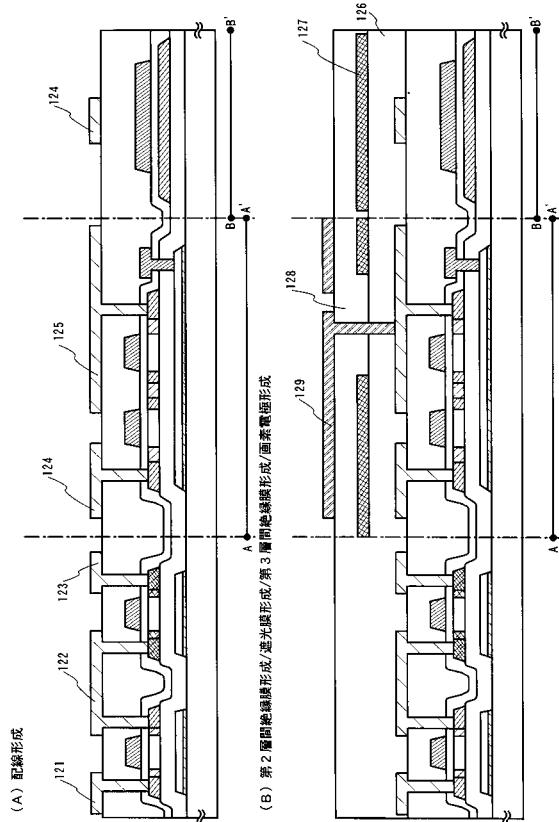
【図6】



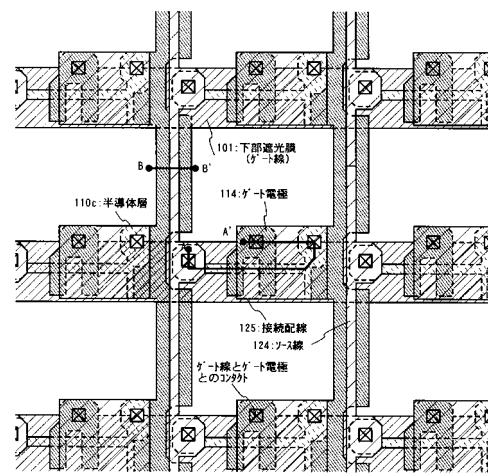
【図7】



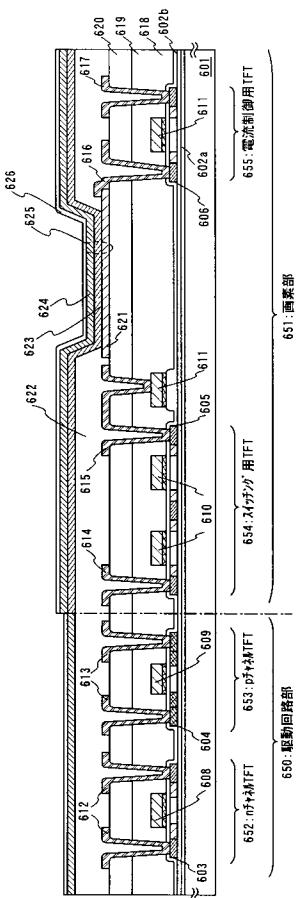
【図8】



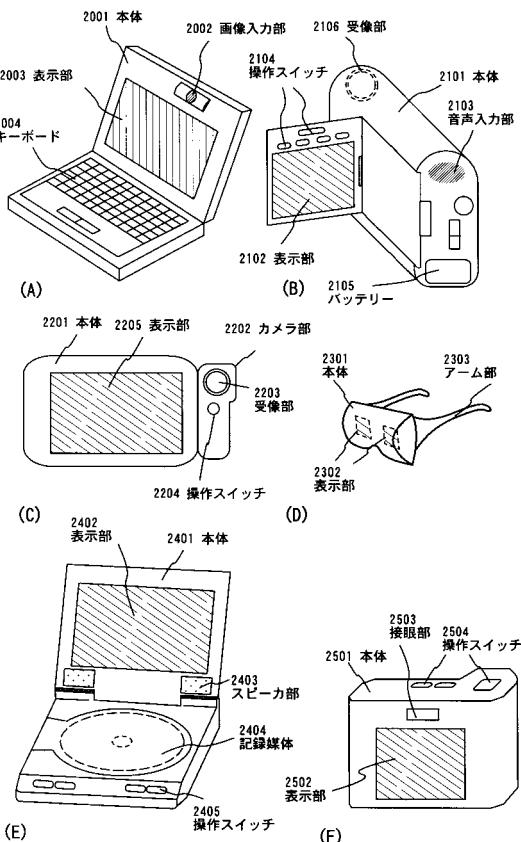
【図9】



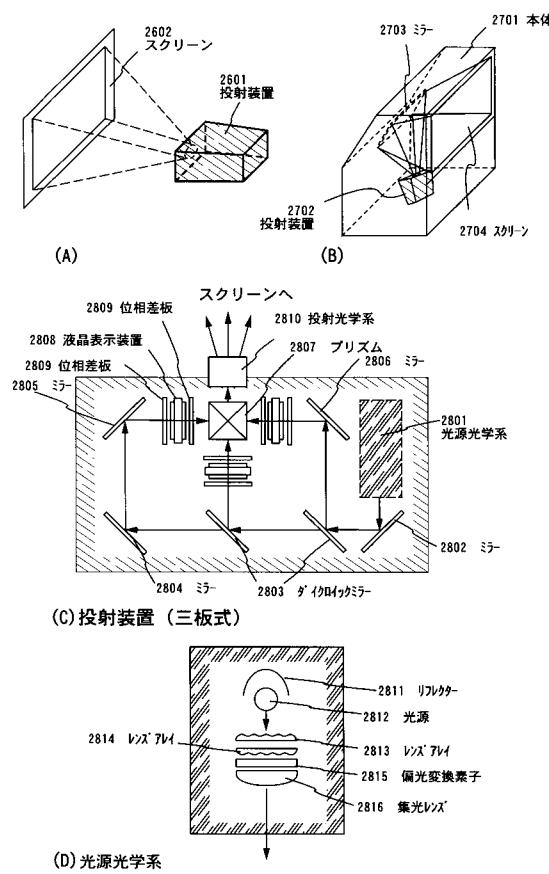
【図10】



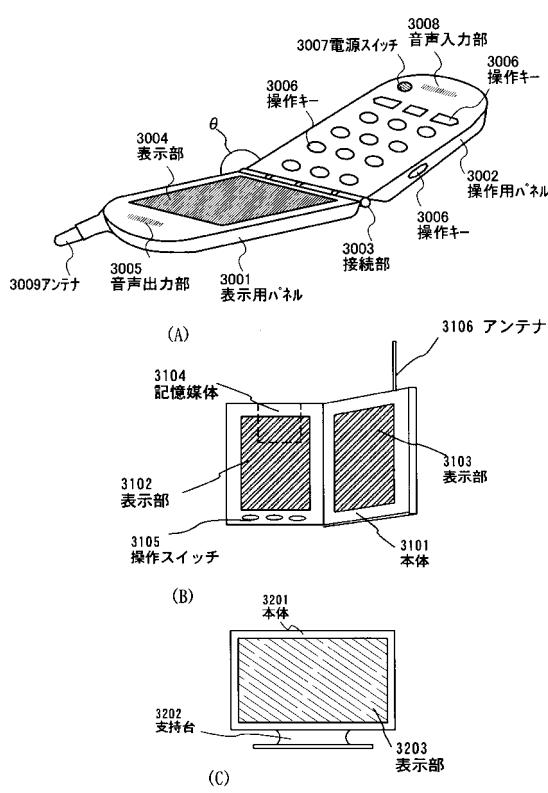
【図11】



【図12】



【図13】



フロントページの続き

(56)参考文献 特開2000-340798(JP,A)
特開平07-130652(JP,A)
特開平11-031660(JP,A)
国際公開第01/048797(WO,A1)
前田 和夫, VLSIとCVD, 日本, 権書店, 1997年 7月31日, p. 209

(58)調査した分野(Int.Cl., DB名)

H01L 21/20
H01L 21/322
H01L 21/336
H01L 29/786