



(12) 发明专利

(10) 授权公告号 CN 102681276 B

(45) 授权公告日 2014. 07. 09

(21) 申请号 201210048847. 8

(22) 申请日 2012. 02. 28

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 宋泳锡 惠官宝 刘圣烈 崔承镇
张锋

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/1343 (2006. 01)

H01L 27/12 (2006. 01)

H01L 21/77 (2006. 01)

(56) 对比文件

CN 101750821 A, 2010. 06. 23,

CN 101750821 A, 2010. 06. 23,

CN 102227678 A, 2011. 10. 26,

CN 1369731 A, 2002. 09. 18,

US 2009152555 A1, 2009. 06. 18,

审查员 焦丽宁

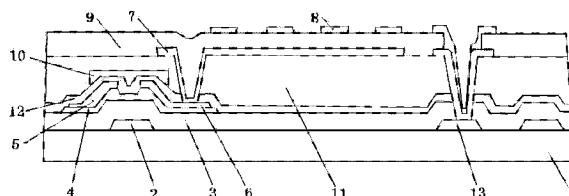
权利要求书1页 说明书6页 附图3页

(54) 发明名称

阵列基板及其制造方法以及包括该阵列基板的显示装置

(57) 摘要

本发明涉及阵列基板及其制造方法以及包括该阵列基板的显示装置,属于显示技术领域。为克服目前液晶面板对比度过低的问题,本发明提供一种阵列基板,包括限定像素区域的栅线和数据线,像素区域包括薄膜晶体管区域及像素电极图形区域,薄膜晶体管区域形成有栅极、栅绝缘层、有源层、源极、漏极及钝化层;像素电极图形区域中形成栅绝缘层、像素电极、钝化层及公共电极,公共电极和像素电极构成了多维电场;其中,在栅绝缘层与像素电极之间形成有彩色树脂层。该技术方案在薄膜晶体管的栅绝缘层上方形成彩色树脂层,有利于使像素区域内部的结构平坦化,可以防止液晶在反射区域的不规则排列,可以防止漏光并提高对比度。



1. 一种阵列基板,包括限定了像素区域的栅线和数据线,所述像素区域包括薄膜晶体管区域以及像素电极图形区域,所述薄膜晶体管区域中形成有栅极、栅绝缘层、有源层、源极、漏极以及钝化层;所述像素电极图形区域中形成所述栅绝缘层、像素电极、所述钝化层以及公共电极,其中,所述公共电极和像素电极构成了多维电场;

其特征在于,在所述栅绝缘层与像素电极之间形成有彩色树脂层;

其中,在所述像素电极图形区域内还设置有以栅金属材料形成的存贮电容底电极,所述存贮电容底电极上方形成有绝缘层过孔,所述公共电极通过所述绝缘层过孔与存贮电容底电极相连。

2. 如权利要求 1 所述的阵列基板,其特征在于,

在基板上像素电极图形区域对应的位置处设置有以栅金属材料形成的反射区域图案,所述栅绝缘层形成于所述反射区域图案上;

在所述栅绝缘层上对应所述反射区域图案的位置处设置有以源 / 漏金属材料形成的反射区域金属电极层。

3. 如权利要求 1 所述的阵列基板,其特征在于,在源极、漏极以及栅绝缘层的上方还形成有绝缘材料的保护层,在所述保护层上对应薄膜晶体管区域的位置形成黑矩阵层。

4. 一种阵列基板的制造方法,包括形成像素区域的过程,所述像素区域包括薄膜晶体管区域以及像素电极图形区域,在所述薄膜晶体管区域中形成栅极、栅绝缘层、有源层、源极、漏极以及钝化层;在所述像素电极图形区域中形成所述栅绝缘层、像素电极、所述钝化层以及公共电极,所述公共电极和像素电极构成了多维电场;

其特征在于,在形成栅绝缘层之后、形成像素电极之前,在栅绝缘层上方形成彩色树脂层;

其中,在形成栅极的过程中,还在所述像素电极图形区域内设置以栅金属材料形成的存贮电容底电极;

在形成像素电极之前,先在所述存贮电容底电极上方形成绝缘层过孔,以使在形成像素电极之后,所述公共电极通过所述绝缘层过孔与存贮电容底电极相连。

5. 如权利要求 4 所述的阵列基板的制造方法,其特征在于,

在形成栅极的过程中,还在基板上像素电极图形区域对应的位置处设置以栅金属材料形成的反射区域图案;

在形成源极、漏极的过程中,还在所述栅绝缘层上对应所述反射区域图案的位置处设置以源 / 漏金属材料形成的反射区域金属电极层。

6. 如权利要求 4 所述的阵列基板的制造方法,其特征在于,在形成了源极、漏极之后的基板上,形成绝缘材料的保护层,然后在所述保护层上对应薄膜晶体管区域的位置形成黑矩阵层。

7. 一种包括如权利要求 1-3 任一项所述阵列基板的显示装置。

阵列基板及其制造方法以及包括该阵列基板的显示装置

技术领域

[0001] 本发明涉及显示技术领域,具体涉及一种阵列基板及其制造方法以及包括该阵列基板的显示装置。

背景技术

[0002] 薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, 简称 TFT-LCD) 具有体积小、功耗低、无辐射等特点,在平板显示器市场占据了主导地位。随着技术的进步,消费者对移动性产品的显示效果提出了更高的要求,普通的 TN(Twisted Nematic, 扭曲向列) 型液晶显示器的显示效果已经不能满足市场的需求。目前,各大厂商正逐渐将显示效果更优良的各种广视角技术应用于移动性产品中,比如 IPS(In-Plane Switching, 共面转换)、VA(Vertical Alignment, 垂直配向)、AD-SDS(Advanced-Super Dimensional Switching, 高级超维场开关, 简称为 ADS) 等广视角技术。在 ADS 模式下,通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。由此,ADS 技术可以提高 TFT-LCD 画面品质,具有高透过率、宽视角、高开口率、低色差、低响应时间、无挤压水波纹 (Push Mura) 等优点。

[0003] 同时,近几年来,液晶显示器在手机、PDA(Personal Digital Assistant, 个人数字助理)、平板电脑市场的应用逐步扩大,液晶显示器件被越来越多地应用在户外的移动性产品上。但是普通的液晶显示器件在户外太阳光下使用时,对比度较差,使得屏幕的可读性不佳,而半反半透式液晶显示器通过增加面板的反光率,增加显示器件在室外显示时的对比度,使得显示器在室外也可以保持优良的可读性能。所以,具备优秀显示效果、并且能在户外保持良好可读性能的广视角半透半反式 TFT-LCD 液晶显示器是移动性产品的发展方向。

[0004] 如图 1 所示,为现有的 ADS 模式下的 TFT 阵列基板结构,其中,最底层为基板 1,然后至基板 1 向上依次为栅极 2、绝缘层 3、有源层 4,在有源层 4 上方形成有漏极 5 和源极 6,在光线传播的方向上,该漏极 5 和源极 6 的相关区域构成像素区域中的薄膜晶体管区域,而与之相对应的用作显示的区域部分形成有像素电极 7(可视为板状电极)与漏极 6 相接触,在漏极 5、源极 6 及像素电极 7 上覆盖有钝化层 9,在钝化层 9 上沉积公共电极 8(可视为狭缝电极),由此在光线传播的方向上,像素电极 7 与公共电极 8 的相关区域则构成了像素电极图形区域(也可以称之为显示区域)。该结构为一般的液晶显示装置,除了 TFT-LCD 阵列基板之外,还设有彩膜基板和背光源。通常情况下,TFT-LCD 阵列基板和彩膜基板分开制备,然后通过封装(Cell)工艺将阵列基板和彩膜基板对合在一起形成显示面板,最终通过模组(Mould)工艺形成显示装置。为了降低成本,减少工艺步骤,各大厂商正逐渐采用将彩膜制备在阵列基板上的工艺(Color Filter On Array, COA)。

[0005] 但是,由于在目前的像素结构中,TFT 区域厚度不同(图 1 中钝化层 9 在 TFT 处有明显凸起)影响了对盒后液晶分子填充的均匀度,液晶分子在反射区域存在不规则排列的

情况；且由于像素结构内部像素电极距离数据线较近，受数据线电压的影响，像素区域在各层之间存在段差，这样的构造并不利于 ADS 模式的水平驱动，非常容易因非正常性的液晶驱动 (Disclination) 使得液晶分子偏转角度不足而导致漏光，由于漏光使得背光源发出的光未能在显示区域得到充分利用，从而导致面板的对比度过低，影响正常使用。

发明内容

[0006] (一) 要解决的技术问题

[0007] 本发明要解决的技术问题是如何提高液晶面板对比度的问题。

[0008] (二) 技术方案

[0009] 为解决上述问题，本发明提供一种阵列基板，包括限定了像素区域的栅线和数据线，所述像素区域包括薄膜晶体管区域以及像素电极图形区域，所述薄膜晶体管区域中形成有栅极、栅绝缘层、有源层、源极、漏极以及钝化层；所述像素电极图形区域中形成所述栅绝缘层、像素电极、所述钝化层以及公共电极，其中，所述公共电极和像素电极构成了多维电场；在所述栅绝缘层与像素电极之间形成有彩色树脂层。

[0010] 其中，在基板上像素电极图形区域对应的位置处设置有以栅金属材料形成的反射区域图案，所述栅绝缘层形成于所述反射区域图案上；在所述栅绝缘层上对应所述反射区域图案的位置处设置有以源 / 漏金属材料形成的反射区域金属电极层。

[0011] 其中，在所述像素电极图形区域内还设置有以栅金属材料形成的存储电容底电极，所述存储电容底电极上方形成有绝缘层过孔，所述公共电极通过所述绝缘层过孔与存储电容底电极相连。

[0012] 其中，在源极、漏极以及栅绝缘层的上方还形成有绝缘材料的保护层，在所述保护层上对应薄膜晶体管区域的位置形成黑矩阵层。

[0013] 此外，本发明还提供一种阵列基板的制造方法，包括形成像素区域的过程，所述像素区域包括薄膜晶体管区域以及像素电极图形区域，在所述薄膜晶体管区域中形成栅极、栅绝缘层、有源层、源极、漏极以及钝化层；在所述像素电极图形区域中形成所述栅绝缘层、像素电极、所述钝化层以及公共电极，所述公共电极和像素电极构成了多维电场；其中，在形成栅绝缘层之后、形成像素电极之前，在栅绝缘层上方形成彩色树脂层。

[0014] 其中，在形成栅极的过程中，还在基板上像素电极图形区域对应的位置处设置以栅金属材料形成的反射区域图案；在形成源极、漏极的过程中，还在所述栅绝缘层上对应所述反射区域图案的位置处设置以源 / 漏金属材料形成的反射区域金属电极层。

[0015] 其中，在形成栅极的过程中，还在所述像素电极图形区域内设置以栅金属材料形成的存储电容底电极；在形成像素电极之前，先在所述存储电容底电极上方形成绝缘层过孔，以使在形成像素电极之后，所述公共电极通过所述绝缘层过孔与存储电容底电极相连。

[0016] 其中，在形成了源极、漏极之后的基板上，形成绝缘材料的保护层，然后在所述保护层上对应薄膜晶体管区域的位置形成黑矩阵层。

[0017] 此外，本发明还提供一种包括所述阵列基板的显示装置。

[0018] (三) 有益效果

[0019] 本发明技术方案对比现有技术，存在如下几点特征：

[0020] (1) 由于在薄膜晶体管的栅绝缘层上方形成彩色树脂层，增大了像素电极与数据

线、栅线间的距离（即增大了层间厚度），这有利于使像素区域内部的结构平坦化，避免像素电极受数据线、栅线电压的影响，可以防止液晶在反射区域的不规则排列，有利于水平驱动的 ADS 模式，保证了液晶分子的适度偏转，可以防止漏光并提高对比度。

[0021] (2) 进一步地，通过采用栅极金属材料形成反射区域的图案，采用源、漏极金属材料形成反射区域金属电极层，且彩色树脂层制备在反射区域金属电极层之上，同样增大了像素电极与反射区域电极间的距离，这样也可以避免液晶分子在反射区域的不规则排列所导致的漏光；此外，反射区域的设置（即半透半反方式）使得液晶面板可以利用外界光线增强在强光下的显示，提高产品品质，并且可以节约材料投入，降低制造成本。

[0022] (3) 更进一步地，由于无需将阵列基板与另外的彩膜基板进行对盒，直接将液晶填充在阵列基板与一层玻璃基板之间即可，减少了对盒控制，同时由于公共电极通过绝缘层过孔与存贮电容底电极相连，形成高开口率的结构，可以有效提高透过率。

附图说明

[0023] 图 1 为现有技术中 ADS 模式下阵列基板的侧视示意图；

[0024] 图 2 为本发明实施例 1 的阵列基板的侧视示意图；

[0025] 图 3a 及图 3b 为本发明实施例 1 的阵列基板的制作流程图；

[0026] 图 4 为本发明实施例 2 在阵列基板的侧视示意图；

[0027] 其中，1：基板、2：栅极、3：栅绝缘层、4：有源层、5：源极、6：漏极、7：像素电极、8：公共电极、9：钝化层、10：黑矩阵层、11：彩色树脂层、12：保护层、13：存贮电容底电极、14：反射区域图案、15：反射区域金属电极层。

具体实施方式

[0028] 为使本发明的目的、内容和优点更加清楚，下面结合附图和实施例，对本发明的具体实施方式作进一步详细描述。

[0029] 实施例 1

[0030] 本实施例具体提供一种阵列基板，其可以应用于 ADS 驱动模式下，如图 2 所示，其包括限定了像素区域的栅线和数据线，所述像素区域包括薄膜晶体管区域以及像素电极图形区域，所述薄膜晶体管区域中形成有栅极 2、栅绝缘层 3、有源层 4、源极 5、漏极 6 以及钝化层 9；所述像素电极图形区域中形成所述栅绝缘层 3、像素电极 7、所述钝化层 9 以及公共电极 8，其中，所述公共电极 8 和像素电极 7 构成了多维电场；在所述栅绝缘层 3 和源极 / 漏极上方可以选择覆盖保护层 12 然后在源极 / 漏极和 TFT 沟道上方形成黑矩阵层 10，或者无需覆盖保护层 12 而直接在源极 / 漏极和 TFT 沟道上方形成黑矩阵层 10。

[0031] 当选择覆盖保护层 12 时，在所述保护层 12 上对应薄膜晶体管的位置处形成黑矩阵层 10，在所述保护层 12 及黑矩阵层 10 所形成的表面与像素电极 7 之间形成有彩色树脂层 11；当选择直接在栅绝缘层 3 上对应薄膜晶体管的位置处形成黑矩阵层 10 时，则在所述栅绝缘层 3 及黑矩阵层 10 所形成的表面与像素电极 7 之间形成彩色树脂层 11。所述保护层 12 的形成有利于像素区域内部的结构更加平坦化。

[0032] 其中，在所述像素电极图形区域内还设置有以栅金属材料形成的存贮电容底电极 13，所述存贮电容底电极 13 上方形成有绝缘层过孔，该绝缘层过孔贯穿钝化层 9、彩色树脂

层 11、保护层 12 和栅绝缘层 3, 所述公共电极 8 通过所述绝缘层过孔与存储电容底电极 13 相连。

[0033] 在本实施例中, 上述存储电容底电极 13 可以是公共电极 8 提供恒定电压的公共电极线 (Cst on common), 也可以是栅线的一部分 (Cst on Gate)。

[0034] 此外, 本实施例还提供一种阵列基板的制造方法, 如图 3a 及图 3b 所示, 该工艺可以概括为首先形成包括栅线、栅极 2、栅绝缘层 3、有源层 4、源极 5、漏极 6、数据线的图形, 从而构成出薄膜晶体管区域; 然后形成包括彩色树脂层 11 的图形; 最后形成包括像素电极 7、钝化层 9、公共电极 8 的图形, 构成像素电极图形区域。其具备如下步骤:

[0035] 步骤 S1: 首先在基板 1 上形成包括栅线、栅极 2、栅绝缘层 3、有源层 4、源极 5、漏极 6、数据线的图形, 从而构成出薄膜晶体管区域, 然后在所形成的基板上形成绝缘材料的保护层 12; 该步骤对应于步骤 S101、S102 及 S103, 具体为:

[0036] 步骤 S101: 在基板 1 上沉积导电性好的第一金属层, 利用第一掩膜工艺刻蚀出栅线、栅极 2 及像素电极图形区域内的存储电容底电极 13;

[0037] 步骤 S102: 在所形成的基板上依次沉积采用 SiNx 或 SiON 等材料的栅绝缘层 3、采用 a-Si 等材料的半导体有源层 4; 在所形成的基板上沉积导电性好的第二金属层, 利用半色调掩膜 (Halftone Mask) 的第二掩膜工艺描绘出源极 5、漏极 6 以及薄膜晶体管沟道部的图案, 然后利用连续刻蚀工艺和灰化工艺刻蚀出源极 5、漏极 6, 从而构成薄膜晶体管区域; 并刻蚀掉包含上述沟道部不纯物质的半导体层;

[0038] 步骤 S103: 为了保护上述基板的薄膜晶体管部分以及像素部分, 在所形成的基板上形成 SiNx 等绝缘材料的保护层 12;

[0039] 步骤 S2: 在步骤 S1 形成的基板上方沉积不透明树脂层, 并利用第三掩膜工艺在薄膜晶体管区域对应的位置上刻蚀出黑矩阵层 10;

[0040] 步骤 S3: 形成包括彩色树脂层 11 的图形; 该步骤对应步骤 S301 及 S302, 具体为:

[0041] 步骤 S301: 在步骤 2 形成的基板上首先沉积 R (Red, 红色) 树脂层, 同时利用第四掩膜工艺进行刻蚀, 再在刻蚀完成的基板上以与 R 树脂层相似的方式来沉积并利用第五、第六刻蚀工艺来刻蚀 G (Green, 绿色) 树脂层以及 B (Blue, 蓝色) 树脂层, 从而形成出彩色树脂层 11, 最后, 刻蚀掉存储电容底电极 13 上方的彩色树脂层 11, 使存储电容底电极 13 暴露出来;

[0042] 步骤 S302: 利用第七掩膜工艺刻蚀掉存储电容底电极 13 上方的栅绝缘层 3 及保护层 12, 使存储电容底电极 13 暴露出来, 形成开口朝上的绝缘层过孔;

[0043] 在接下来的步骤 S4 及 S5 中将形成包括像素电极 7、钝化层 9、公共电极 8 的图形, 具体为:

[0044] 步骤 S4: 在步骤 S3 形成的基板上沉积第一透明导电层, 利用第八掩膜工艺刻蚀出像素电极 7;

[0045] 步骤 S5: 形成钝化层 9 及公共电极 8, 其中, 公共电极 8 通过上述步骤 S302 中形成的绝缘层过孔与存储电容底电极 13 相连; 其对应于步骤 S501 及 S502, 具体为:

[0046] 步骤 S501: 在步骤 S4 形成的基板上沉积透明树脂材料层, 并利用第九掩膜工艺刻蚀出钝化层 9;

[0047] 步骤 S502: 在步骤 S501 形成的基板上沉积第二透明导电层, 利用第十掩膜工艺刻

蚀出公共电极 8。

[0048] 其中,所述不透明树脂层所采用的材料优选为面电阻大于 $10^{12} \Omega/\text{sq}$,厚度为 $0.5 \mu\text{m} \sim 2 \mu\text{m}$,光密度 (Optical density, OP) 为 4 以上的材料。

[0049] 其中,所述 RGB 树脂层的材料,优选为其介电常数范围为 $3 \sim 5\text{F/m}$,厚度为 $1 \mu\text{m} \sim 4 \mu\text{m}$ 。

[0050] 其中,所述第一透明导电层及第二透明导电层所采用的材料优选为可与布线金属 (比如 Mo、Al、Ti、Cu 等导电性好的金属或其合金) 进行选择湿法刻蚀 (Wet Etch) 的材料,比如 ITO (Indium Tin Oxide, 纳米铟锡金属氧化物), IZO (Indium Zinc Oxide, 氧化铟锌) 等,这样的材料经过 TCO (Transparent Conducting Oxide, 透明导电氧化) 处理成为透明性良好的材料。

[0051] 其中,所述构成钝化层 9 的透明树脂材料层材料优选为树脂介电常数在 $3 \sim 5\text{F/m}$ 之间,厚度为 $1 \mu\text{m} \sim 4 \mu\text{m}$ 的材料。

[0052] 实施例 2

[0053] 本实施例提供另一种阵列基板,鉴于上述实施例 1 已给出了详细说明,因此某些重复的内容将在本实施例中给予省略,在此仅主要对区别之处进行详细说明。

[0054] 本实施例所提供的阵列基板,其可以应用于 ADS 驱动模式下,如图 4 所示,其包括限定了像素区域的栅线 and 数据线,所述像素区域包括薄膜晶体管区域以及像素电极图形区域,所述薄膜晶体管区域中形成有栅极 2、栅绝缘层 3、有源层 4、源极 5、漏极 6 以及钝化层 9;所述像素电极图形区域中形成所述栅绝缘层 3、像素电极 7、所述钝化层 9 以及公共电极 8,其中,所述公共电极 8 和像素电极 7 构成了多维电场。

[0055] 其中,在基板 1 上像素电极图形区域对应的位置处设置有以栅金属材料形成的反射区域图案 14,所述栅绝缘层 3 形成于所述反射区域图案 14 上。在所述栅绝缘层 3 上对应所述反射区域图案 14 的位置处设置有以源/漏金属材料形成的反射区域金属电极层 15。由此,形成了一种半透半反式的阵列基板结构,可以适用于在户外等强光环境下的阅读显示。

[0056] 关于该阵列基板的制造方法,说明如下:

[0057] 该方法具体包括:

[0058] 步骤 1:利用第一金属材料来制备栅线、栅极 2 及存储电容底电极 (未图示),并在像素电极图形区域对应的位置保留部分栅金属材料的图案,从而利用栅金属形成一些凹凸图案,用来形成反射区域图案 14,所使用的第一金属材料优选为 Al、AlNd、Mo 等;

[0059] 在本实施例中,上述存储电容底电极可以是公共电极提供恒定电压的公共电极线 (Cst on common),也可以是栅线的一部分 (Cst on Gate)。

[0060] 步骤 2:形成栅绝缘层 3,并利用半导体材料制备半导体硅岛层,形成有源层 4,材料优选为 a-si、p-Si、IGZO 等;

[0061] 步骤 3:利用第二金属材料来制备数据线和源极 5、漏极 6,并在栅金属凹凸的反射区域图案 14 对应的栅绝缘层 3 上部保留部分源、漏极金属材料,形成反射区域金属电极层 15,用来实现金属反射层的功能,第二金属材料优选为 Al、AlNd、Mo 等;

[0062] 步骤 4 ~ 6:首先沉积 R 树脂层,同时利用掩膜工艺进行刻蚀,再在刻蚀完成的基板上以与 R 树脂层相似的方式来沉积并刻蚀 G 树脂层以及 B 树脂层,从而形成出彩色树脂层 11;

[0063] 步骤 7:利用透明导电材料来制备与漏极 6 相连的像素电极 7,透明导电材料优选为 IT0、IZO 等;

[0064] 步骤 8:通过无机绝缘材料来制备钝化层 9,无机绝缘材料优选为 SiNx、SiOx 等;

[0065] 步骤 9:利用透明导电材料来制备公共电极 8,公共电极 8 通过过孔与所述存贮电容底电极相连(未图示),透明导电材料优选为 IT0、IZO 等;

[0066] 进一步地,之后在所形成的基板的薄膜晶体管区域可以再利用不透明树脂层来形成黑矩阵层。

[0067] 本领域技术人员应该可以理解,像素电极可以为板状或者狭缝状,公共电极也是如此,像素电极和公共电极的上下顺序可颠倒,但是在上的电极必须是狭缝状的,在下的电极是板状的。

[0068] 同时,本发明还提供一种显示装置,所述显示装置包括上述实施例中任一种的阵列基板,所述显示装置可以为:液晶面板、电子纸、OLED 面板、液晶电视、液晶显示器、数码相框、手机、平板电脑等具有任何显示功能的产品或部件。

[0069] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和变形,这些改进和变形也应视为本发明的保护范围。

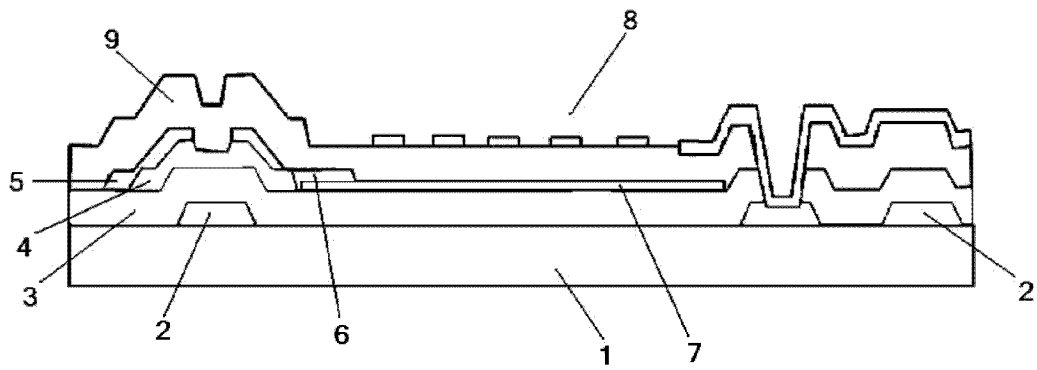


图 1

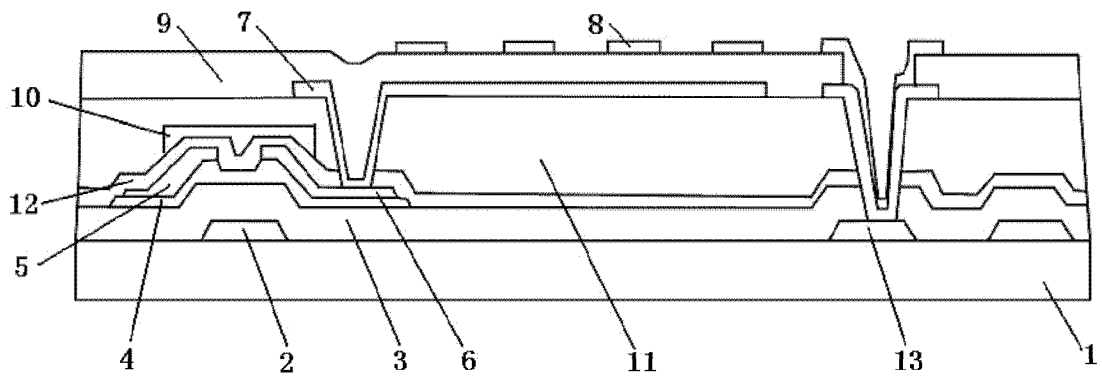


图 2

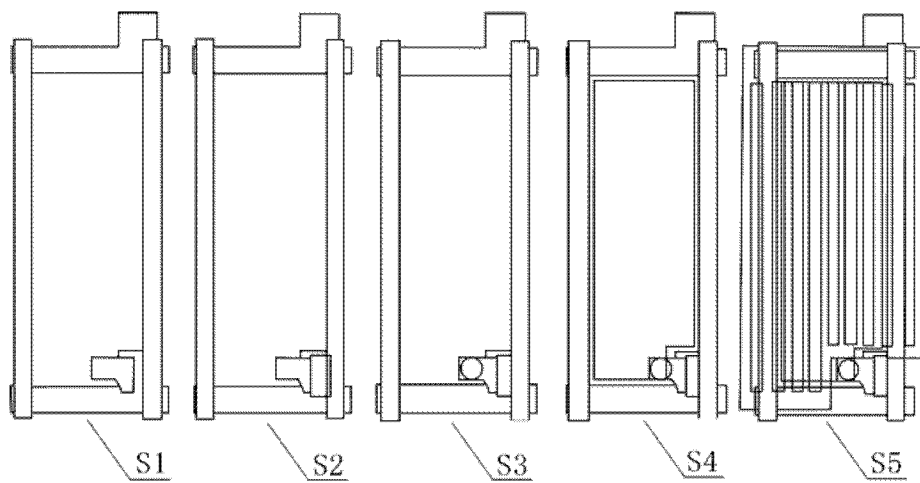


图 3a

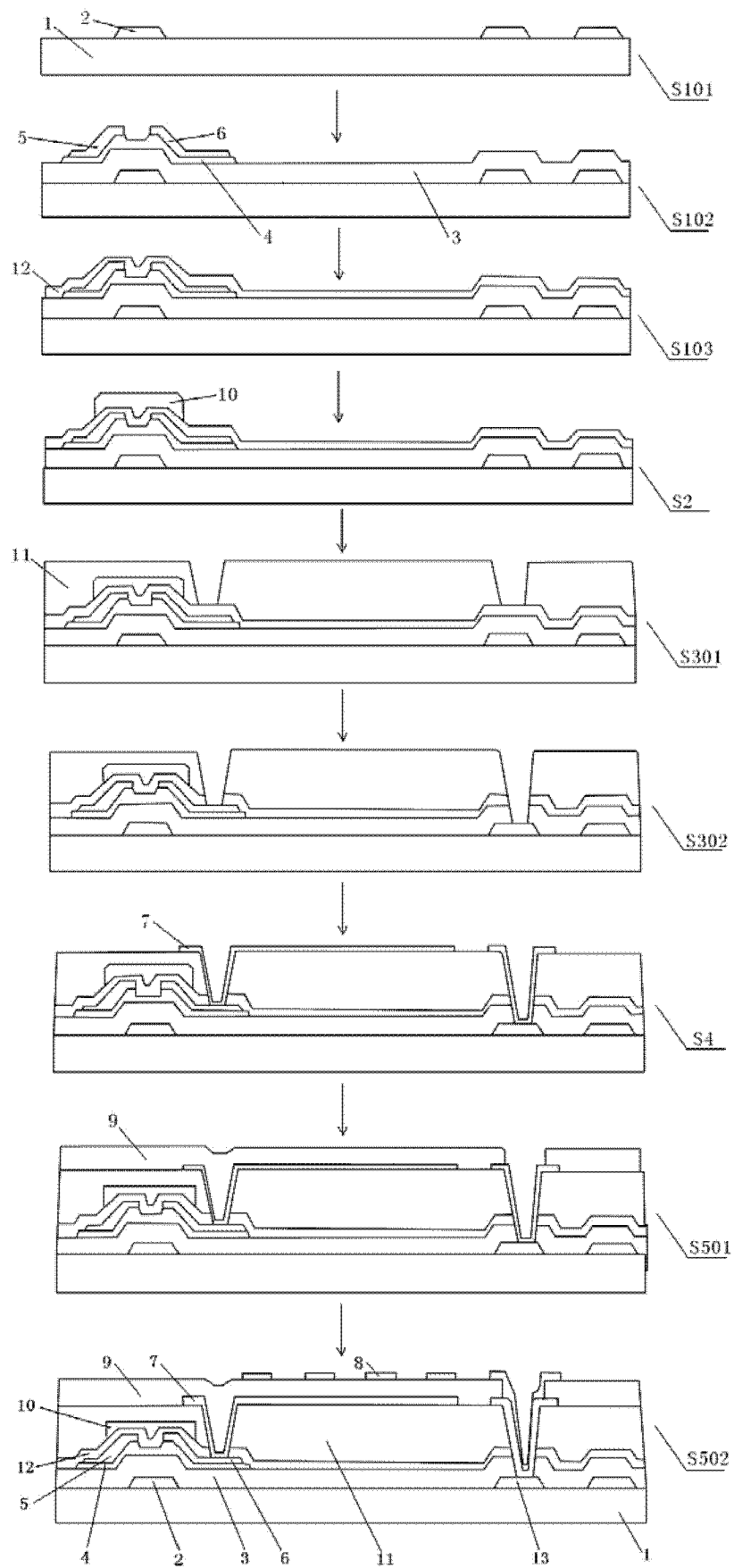


图 3b

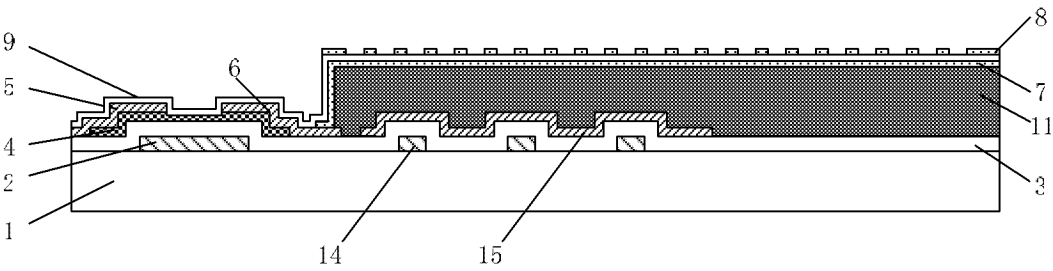


图 4