



ÚŘAD PRO VYNÁLEZY

A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

224 732

(11)

(B1)

(61)

(23) Výstavní priorita

(22) Přihlášeno 05 05 82

(21) PV 3225-82

(51) Int. Cl. G 06 F 11/22

(40) Zveřejněno 25 02 83

(45) Vydáno 01 08 85

(75)

Autor vynálezu SMÍŠEK JIŘÍ ing., PRAHA

(54) Zapojení pro testování mikropočítačového systému v režimu přerušení

1

Předmětem vynálezu je zapojení, které řeší možnost testování mikropočítačového systému v režimu přerušení bez nutnosti použití periferních zařízení.

V mikropočítačovém systému je často využíván režim přerušení, který umožňuje efektivním způsobem řídit procesory v periferních zařízeních včetně komunikace s jiným počítačovým systémem. V praxi existují různé struktury počítačových systémů. Uvažujme systém orientovaný na společnou obousměrnou komunikační sběrnici, na kterou jsou paralelně připojeny mikroprocesor, operační paměť a jednotlivá periferní zařízení. Styk mikroprocesoru s periferními zařízeními se uskutečňuje prostřednictvím adresovatelných registrů určených pro dočasné uchování například přenášeného datového nebo stavového slova. Ukončení operace nebo žádost o obsluhu se hlásí signálem na společné lince žádostí o přerušení. Z periferních zařízení jsou uvedené registry ovládané signály ohlašujícími provedení příslušné operace. Pro testování mikropočítačového systému v režimu přerušení není zpravidla nutný přenos různě definovaných vzorků dat. Z tohoto hlediska je proto zbytečně nákladné připojovat k systému pro účely testování plnohodnotná periferní zařízení.

Materiálově úspornější řešení uvedeného problému nabízí zapojení pro testování mikropočítačového systému v režimu přerušení podle vynálezu, jehož podstata spočívá v tom, že pátý konektor je volitelně spojen s druhým konektorem, přičemž třetí svorka druhého konektoru je spojena s první svorkou pátého konektoru, čtvrtá svorka druhého konektoru je spoje-

na s druhou svorkou pátého konektoru, třetí svorka pátého konektoru, třetí svorka pátého konektoru je spojena s výstupem druhého monostabilního klopného obvodu, jehož spouštěcí vstup je spojen s výstupem prvního zpožďovacího členu a jehož nulovací vstup je spojen s výstupem derivačního členu, čtvrtá svorka pátého konektoru je spojena se vstupem prvního zpožďovacího členu a se vstupem derivačního členu a dále šestý konektor je volitelně spojen s prvním konektorem, přičemž pátá svorka prvního konektoru je spojena s první svorkou šestého konektoru, šestá svorka prvního konektoru je spojena s druhou svorkou šestého konektoru a třetí svorka šestého konektoru je spojena s výstupem druhého zpožďovacího členu, jehož vstup je spojen se čtvrtou svorkou šestého konektoru. Výhodou uvedeného zapojení je možnost testování mikropočítačového systému v režimu přerušení bez nutnosti použití periferních zařízení. Při výrobním testování se potom dosáhne zvýšení produktivity vzhledem k nízké materiálové náročnosti zapojení. Další výhodou pro dlouhodobé testování je odstranění nežádoucího hluku, který způsobují mechaniky některých periferních zařízení. Rovněž lze vhodnou volbou prvků ve zpožďovacích členech měnit frekvenci žádostí o přerušení.

Na obr. 1 je zapojení mikropočítačového systému, kde je uvedeno vzájemné propojení jednotlivých bloků společně s jejich označením.

Je na něm znázorněna situace při normálním provozu, kdy jsou ke konektorům 15 a 18 připojeny konektory 16 a 19 periferních zařízení 17 a 20. Linka 1 žádostí o přerušení komunikační sběrnice 4 je spojena se vstupem 290 bloku 29 pro zpracování přerušení v mikroprocesoru 5, s výstupem 101 prvního obvodu 10 pro generaci žádosti o přerušení a s výstupem 131 druhého obvodu 13 pro generaci žádosti o přerušení. Adresní linky 2 komunikační sběrnice 4 jsou spojeny s adresním výstupem 50 mikroprocesoru 5, se vstupem 270 prvního adresního dekodéru 27, se vstupem 280 druhého adresního dekodéru 28, s adresním vstupem 61 zapisovatelné paměti 6 a s adresním vstupem 70 permanentní paměti 7. Datové linky 3 komunikační sběrnice 4 jsou spojeny s datovou svorkou 51 mikroprocesoru 5, s datovou svorkou 60 zapisovatelné paměti 6, s datovým výstupem 71 permanentní paměti 7 a se vstupem 120 datového registru 12, přičemž nejnižší váhová linka datová linka je navíc spojena s prvním vstupem 111 prvního stavového registru 11. Výstup 271 prvního adresního dekodéru 27 je spojen se třetím vstupem 115 prvního stavového registru 11, jehož druhý vstup 113 je spojen s druhou svorkou 151 prvního konektoru 15, jehož první výstup 110 je spojen se vstupem 100 prvního obvodu 10, pro generaci žádosti o přerušení, jehož druhý výstup 112 je spojen s první svorkou 150 prvního konektoru 15 a jehož třetí výstup 114 je spojen se třetí svorkou 152 prvního konektoru 15. Výstup 281 druhého adresního dekodéru 28 je spojen se zapisovacím vstupem 121 datového registru 12 a s hodinovým vstupem 140 druhého stavového registru 14, jehož výstup 141 je spojen s druhou svorkou 181 druhého konektoru 18 a jehož nulovací vstup 142 je spojen s výstupem 81 prvního monostabilního klopného obvodu 8. Vstup 130 druhého obvodu 13 pro generaci žádosti o přerušení je spojen se spouštěcím vstupem 80 prvního monostabilního klopného obvodu 8 a s první svorkou 180 druhého konektoru 18, jehož pátá svorka 184 je spojena s výstupem 122 datového registru 12. Čtvrtá svorka 153 prvního konektoru 15 je spojena s první svorkou 160 třetího konektoru 16 prvního periferního zařízení 17. Pátá svorka 154 prvního konektoru 15 je spojena s druhou svorkou 161 třetího konektoru

16. Šestá svorka 155 prvního konektoru 15 je spojena se třetí svorkou 162 třetího konektoru 16. Třetí svorka 182 druhého konektoru 18 je spojena s první svorkou 190 čtvrtého konektoru 19 druhého periferního zařízení 20. Čtvrtá svorka 183 druhého konektoru 18 je spojena s druhou svorkou 191 čtvrtého konektoru 19 a šestá svorka 185 druhého konektoru 18 je spojena se třetí svorkou 192 čtvrtého konektoru 19. Funkce zapojení je následující: Mikroprocesor 5 adresuje prostřednictvím adresních linek 2 jednotlivé instrukce řídicího programu uloženého v permanentní paměti 7. Instrukce se šíří po datových linkách 3. Pokud instrukce předepisuje spolupráci mikroprocesoru 5 s prvním periferním zařízením 17, objeví se na adresních linkách 2 adresa, kterou dekóduje první adresní dekodér 27 jako vlastní a signálem z výstupu 271 se aktivuje první stavový registr 11. Při instrukci typu čtení se jme mikroprocesor 5 obsah tohoto registru přes datové linky 3 (toto spojení není zakresleno). Při instrukci typu zápis vysílá navíc mikroprocesor 5 aktivní signál na nejnižší váhovou linku z datových linek 3 a na třetím výstupu 114 se objeví signál, který se přenesse přes svorky 152, 155 a 162 jako startovací povel do prvního periferního zařízení 17. Jedná-li se například o snímač děrné pásky, se jme se jeden znak a indikační signál o provedení operace se pošle z druhé svorky 161 třetího konektoru 16. Tento signál se přenesse přes svorky 154 a 151 na druhý vstup 113 a způsobí neaktivní hladinu na třetím výstupu 114 a aktivní hladinu na prvním výstupu 110 a na druhém výstupu 112. Z druhého výstupu 112 se vysílá přes svorky 150, 153 a 160 stopovací signál pro mechaniku snímače a na výstupu 101 se objeví signál žádosti o přerušení probíhajícího programu. Tato žádost se přes linku 1 žádostí o přerušení dostane na vstup 290 a vyhodnotí se v bloku 29 pro zpracování přerušení v mikroprocesoru 5. Po akceptování žádosti přejde mikroprocesor 5 na podprogram obsluhy žádajícího periferního zařízení a v rámci něho se jme obsah vnitřního datového registru prvního periferního zařízení 17 (toto spojení není zakresleno) a uloží jej do zapisovatelné paměti 6. Pokud instrukce předepisuje spolupráci mikroprocesoru 5 s druhým periferním zařízením 20, vysílá se na adresních linkách 2 adresa, kterou pozná jako vlastní druhý adresní dekodér 28. Spojení naznačené na obrázku 1 umožňuje přenos dat i směrem z mikropočítačového systému do druhého periferního zařízení 20 a může sloužit jako příklad obousměrného připojení k jinému počítači. Po aktivaci druhého adresního dekodéru 28 se zapíše datové slovo s datových linek 3 do datového registru 12 a výstup 141 druhého stavového registru 14 se nastaví do aktivního stavu. Připojený počítač (ve funkci druhého periferního zařízení 20) testuje stav výstupu 141 přes svorky 181, 183 a 191 prostřednictvím přerušení v rámci tohoto počítače. Po akceptování této informace se se jme přes svorky 184, 185 a 192 stav výstupu 122 datového registru 12. V případě, že druhý počítač posílá data do mikropočítačového systému (datová cesta není zakreslena), vysílá aktivní signál z první svorky 190 čtvrtého konektoru 19. Tento signál se šíří přes svorky 182 a 180 na spouštěcí vstup 80 a vygeneruje se z výstupu 81 nulovací impuls pro druhý stavový registr 14. Současně se na výstupu 131 generuje žádost o přerušení probíhajícího programu v mikropočítačovém systému. Po akceptování žádosti přejde mikroprocesor 5 na obslužný podprogram a v rámci něho se jme obsah datového registru na interfejsové desce připojeného počítače.

Na obr. 2 je zapojení podle předmětu vynálezu, kde je znázorněna situace při testová-

ní režimu přerušení.

Periferní zařízení 17 a 20 jsou odpojená a do systémových konektorů 15 a 18 jsou zasunuty konektory 26 a 24, jejichž prostřednictvím se připojí obvody simulace. Třetí svorka 182 druhého konektoru 18 je spojena s první svorkou 240 pátého konektoru 24. Čtvrtá svorka 183 druhého konektoru 18 je spojena s druhou svorkou 241 pátého konektoru 24. Třetí svorka 242 pátého konektoru 24 je spojena s výstupem 220 druhého monostabilního klopného obvodu 22, jehož spouštěcí vstup 221 je spojen s výstupem 211 prvního zpožďovacího členu 21 a jehož nulovací vstup 222 je spojen s výstupem 231 derivačního členu 23. Čtvrtá svorka 243 pátého konektoru 24 je spojena se vstupem 210 prvního zpožďovacího členu 21 a se vstupem 230 derivačního členu 23. Pátá svorka 154 prvního konektoru 15 je spojena s první svorkou 260 šestého konektoru 26. Šestá svorka 155 prvního konektoru 15 je spojena s druhou svorkou 261 šestého konektoru 26. Třetí svorka 262 šestého konektoru 26 je spojena s výstupem 251 druhého zpožďovacího členu 25, jehož vstup 250 je spojen se čtvrtou svorkou 263 šestého konektoru 26. Funkce zapojení je následující: Startovací signál se šíří na šestou svorku 155 prvního konektoru 15 (viz popis funkce zapojení na obrázku 1) a dále přes druhou svorku 261 a přes čtvrtou svorku 263 šestého konektoru 26 na vstup 250 druhého zpožďovacího členu 25. Se zpožděním daným časovou konstantou druhého zpožďovacího členu 25 se objeví aktivní hladina signálu na výstupu 251 a jako indikační signál o provedení operace se šíří přes svorky 262 a 260 šestého konektoru 26 na pátou svorku 154 prvního konektoru 15. Pokud je aktivován signál na čtvrté svorce 183 druhého konektoru 18, pak se tento signál šíří přes svorky 241 a 243 pátého konektoru 24 na vstupy 210 a 230. Na výstupu 231 se vygeneruje nulovací impuls pro druhý monostabilní klopný obvod 22 a jeho výstup 220 je neaktivní. Se zpožděním definovaným časovou konstantou prvního zpožďovacího členu 21 se generuje spouštěcí signál na vstupu 221 a na výstupu 220 vznikne aktivní impuls, který se šíří přes svorky 242 a 240 pátého konektoru 24 na třetí svorku 182 druhého konektoru 18. Trvání impulsu je dáno časovou konstantou u prvního monostabilního klopného obvodu 22. Časová konstanta je zvolena tak, aby během aktivní úrovně impulsu na výstupu 220 byla spolehlivě akceptována žádost o přerušení v mikroprocesoru 5. Jeho aktivní hladina končí příchodem dalšího nulovacího impulsu na vstup 222. Chybové stavy jsou zobrazovány na signalizačním zařízení, které je připojeno ke komunikační sběrnici mikroprocesorového systému (není zakresleno).

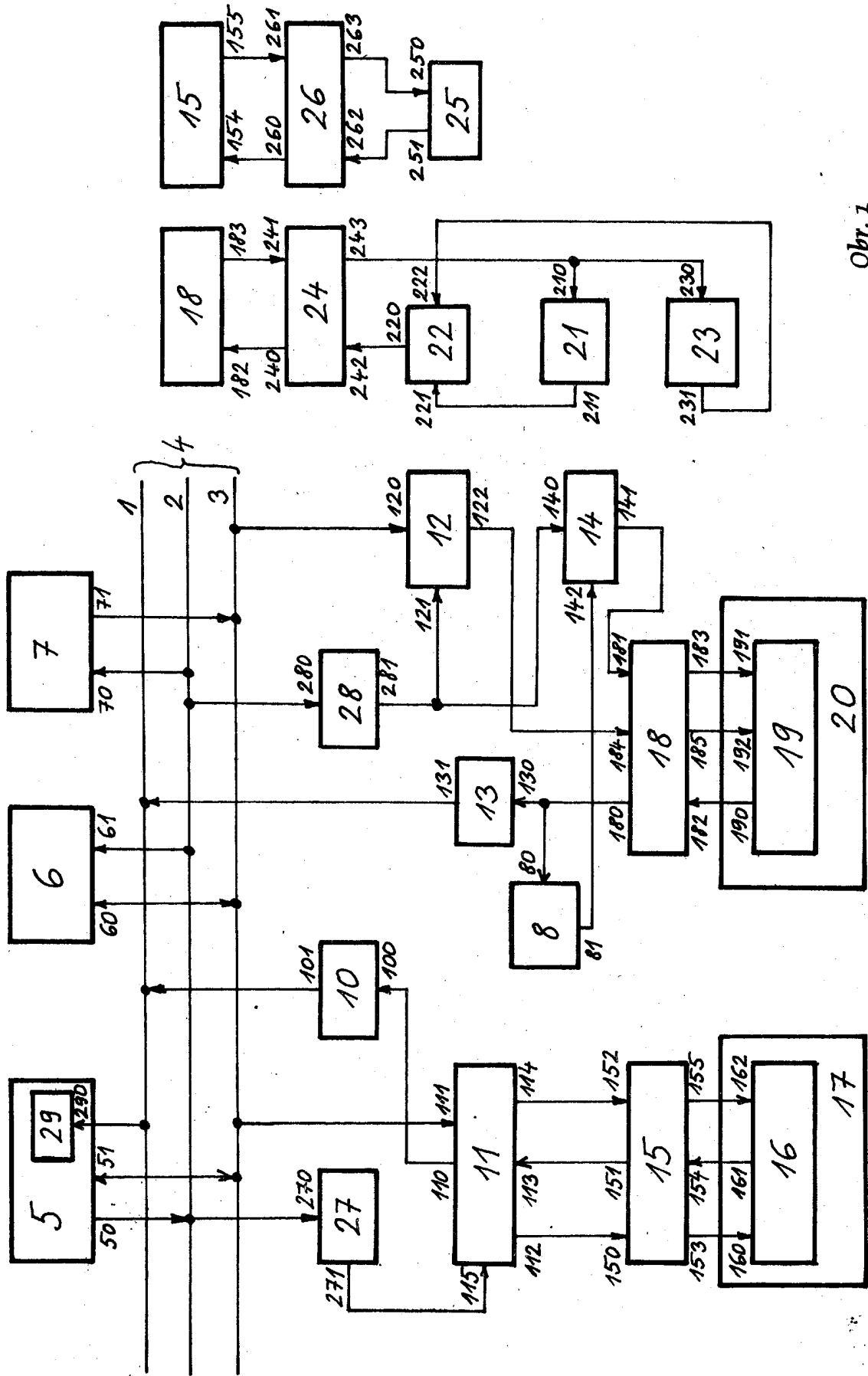
Možnost použití uvedeného zapojení je pro testování mikropočítačového systému v režimu přerušení ve všech případech, kde jsou periferní zařízení připojena popsáním způsobem.

P R Ě D M Ě T V Y N Á L E Z U

Zapojení pro testování mikropočítačového systému v režimu přerušení v y z n a ě u - j í c í s e t í m , že pátý konektor (24) je volitelně spojen s druhým konektorem (18), přičemž třetí svorka (182) druhého konektoru (18) je spojena s první svorkou (240) pátého konektoru (24), čtvrtá svorka (183) druhého konektoru (18) je spojena s druhou svorkou (241) pátého konektoru (24), třetí svorka (242) pátého konektoru (24) je spojena s výstupem (220) druhého monostabilního klopného obvodu (22), jehož spouštěcí vstup (221) je spojen s výstu-

pem (211) prvního zpoždovacího členu (21) a jehož nulovací vstup (222) je spojen s výstupem (231) derivačního členu (23), čtvrtá svorka (243) pátého konektoru (24) je spojena se vstupem (210) prvního zpoždovacího členu (21) a se vstupem (230) derivačního členu (23) a dále šestý konektor (26) je volitelně spojen s prvním konektorem (15), přičemž pátá svorka (154) prvního konektoru (15) je spojena s první svorkou (260) šestého konektoru (26), šestá svorka (155) prvního konektoru (15) je spojena s druhou svorkou (261) šestého konektoru (26) a třetí svorka (262) šestého konektoru (26) je spojena s výstupem (251) druhého zpoždovacího členu (25), jehož vstup (250) je spojen se čtvrtou svorkou (263) šestého konektoru (26).

1 výkres



Obr. 1

Obr. 2