

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月18日(18.06.2020)



(10) 国際公開番号

WO 2020/121724 A1

(51) 国際特許分類:
H04N 9/07 (2006.01) *H04N 5/3745* (2011.01)
H04N 5/355 (2011.01)

(21) 国際出願番号: PCT/JP2019/044650

(22) 国際出願日: 2019年11月14日(14.11.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-232003 2018年12月11日(11.12.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 飯田 聡子(IIDA, Satoko); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内

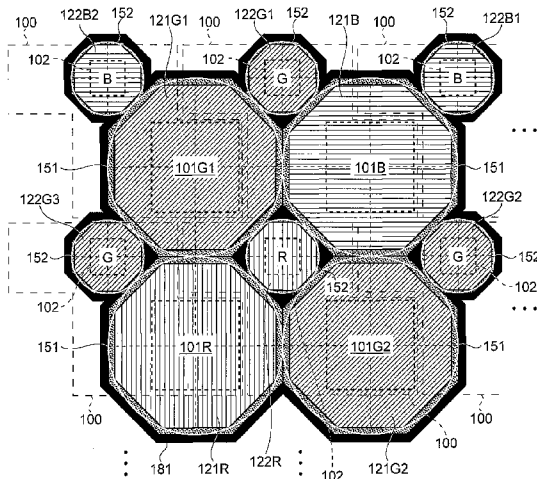
Kanagawa (JP). 鈴木 敦史(SUZUKI, Atsushi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 坂野 頼人(SAKANO, Yorito); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: SOLID-STATE IMAGING DEVICE AND ELECTRONIC INSTRUMENT

(54) 発明の名称: 固体撮像装置及び電子機器



(57) Abstract: The present invention suppresses a reduction in image quality. A solid-state imaging device according to an embodiment is equipped with: a plurality of first photoelectric conversion elements (101) provided with a first sensitivity; a plurality of second photoelectric conversion elements (102) provided with a second sensitivity which is lower than is the first sensitivity; a plurality of charge-storing regions (111, 113) for storing the electric charge produced in each of the plurality of second photoelectric conversion elements; a plurality of first color filters (121), one of which is provided on each of the light-receiving surfaces of the plurality of first photoelectric conversion elements; and a plurality of second color filters (122), one of which is provided on each of the light-receiving surfaces of the plurality of second photoelectric conversion elements. The second color filter provided on the light-receiving surface of the second photoelectric conversion element included in the charge-storing region nearest each of the plurality of first photoelectric conversion elements transmits the same wavelength component as does the first color filter provided on the light-receiving surface of the first photoelectric conversion element nearest said charge-storing region.

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：画質の低下を抑制する。実施形態に係る固体撮像装置は、第1の感度を備える複数の第1光電変換素子（101）と、前記第1の感度よりも低い第2の感度を備える複数の第2光電変換素子（102）と、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域（111、113）と、前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタ（121）と、前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタ（122）とを備え、前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の波長成分を透過させる。

明 細 書

発明の名称： 固体撮像装置及び電子機器

技術分野

[0001] 本開示は、固体撮像装置及び電子機器に関する。

背景技術

[0002] 光電変換素子を備えた撮像装置では、例えば、照度が低い場合には光電変換素子の感度が高いことが望ましく、一方、照度が高い場合には光電変換素子が飽和し難いことが望ましい。

[0003] そこで、例えば特許文献1には、単位画素内に面積の異なる大小2つの光電変換素子を配置すると共に、小面積の光電変換素子には減光部を設けることで、面積の異なる2つの光電変換素子に面積差以上の感度差を持たせる技術が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2017-163010号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、上記従来技術のように、感度の異なる光電変換素子を設けた場合、感度の高い大面積の光電変換素子が飽和した後に更に光が照射され続けると、先に飽和した大面積の光電変換素子から未だ飽和していない小面積の光電変換素子へ電荷が漏れ出す、ブルーミングという現象が発生する。ブルーミングにより小面積の光電変換素子に流れ込んだ電荷は、この光電変換素子から読み出した出力信号にノイズとして現れる。その結果、PRNU (Photo Response Non-Uniformity) が悪化して、画質が低下してしまうという問題が発生する。

[0006] そこで本開示では、画質の低下を抑制することが可能な固体撮像装置及び電子機器を提案する。

課題を解決するための手段

[0007] 上記の課題を解決するために、本開示に係る一形態の固体撮像装置は、それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタとを備え、前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の波長成分を透過させる。

図面の簡単な説明

[0008] [図1]第1の実施形態に係るCMOSイメージセンサの概略構成例を示すブロック図である。

[図2]第1の実施形態に係る単位画素の概略構成例を示す回路図である。

[図3]第1の実施形態に係る単位画素の平面レイアウト例を示す模式図である。

[図4]第1の実施形態に係る単位画素の平面レイアウト例を示す模式図であって、シリコン基板の第2面における平面レイアウトと、第1面における平面レイアウトを重畳した模式図である。

[図5]第1の実施形態に係る単位画素の平面レイアウト例を示す模式図であって、図4から、第1面における第1光電変換素子、第2光電変換素子、第1オンチップレンズ及び第2オンチップレンズの平面レイアウトを抽出した図である。

[図6]第1の実施形態に係る単位画素の平面レイアウト例を示す模式図であって、図5に示す第1面における第1光電変換素子、第2光電変換素子、第1オンチップレンズ及び第2オンチップレンズに加え、単位画素の第1面において各画素間に設けられた画素間遮光部の平面レイアウトを抽出した図である。

[図7]第1の実施形態に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図8]第1の実施形態に係るベイヤー配列の一例を示す図である。

[図9]第1の実施形態に係るX-T r a n s型のカラーフィルタ配列の一例を示す図である。

[図10]第1の実施形態に係るクワッドベイヤー配列の一例を示す図である。

[図11]第1の実施形態に係るホワイトR G B g a t aのカラーフィルタ配列の一例を示す図である。

[図12]第1の実施形態に係る単位画素において大画素からの漏れ電流の流出先を説明するための図である。

[図13]第1の実施形態に係る電荷蓄積部の概略構成例を示す断面図である。

[図14]第2の実施形態に係る単位画素の平面レイアウト例を示す模式図である。

[図15]第3の実施形態に係る単位画素の平面レイアウト例を示す模式図である。

[図16]第4の実施形態に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図17]第5の実施形態の第1例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図18]第5の実施形態の第2例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図19]第5の実施形態の第3例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図20]第5の実施形態の第4例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図21]第5の実施形態の第5例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図22]第5の実施形態の第6例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図23]第5の実施形態の第7例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図24]第5の実施形態の第8例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図25]第5の実施形態の第9例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図26]第5の実施形態の第10例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図27]第5の実施形態の第11例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図28]第5の実施形態の第12例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図29]第5の実施形態の第13例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図30]第5の実施形態の第14例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図31]第5の実施形態の第15例に係るカラーフィルタ配列の平面レイアウト例を示す平面図である。

[図32]車両制御システムの概略的な構成の一例を示すブロック図である。

[図33]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0009] 以下に、本開示の一実施形態について図面に基づいて詳細に説明する。な

お、以下の実施形態において、同一の部位には同一の符号を付することにより重複する説明を省略する。

[0010] また、以下に示す項目順序に従って本開示を説明する。

1. 第1の実施形態

1. 1 CMOSイメージセンサ

1. 2 単位画素

1. 3 単位画素の平面レイアウト

1. 3. 1 第2面の平面レイアウト

1. 3. 2 第1面及び第2面の平面レイアウト

1. 4 カラーフィルタの平面レイアウト

1. 4. 1 大画素に対するカラーフィルタの平面レイアウト

1. 4. 2 小画素に対するカラーフィルタの平面レイアウト

1. 4. 2. 1 大画素からの漏れ電流の流出先

1. 4. 2. 2 大画素と小画素との組合せ

1. 5 作用・効果

2. 第2の実施形態

2. 1 作用・効果

3. 第3の実施形態

3. 1 作用・効果

4. 第4の実施形態

4. 1 カラーフィルタ配列の例

4. 2 作用・効果

5. 第5の実施形態

5. 1 第1例

5. 2 第2例

5. 3 第3例

5. 4 第4例

5. 5 第5例

- 5. 6 第6例
- 5. 7 第7例
- 5. 8 第8例
- 5. 9 第9例
- 5. 10 第10例
- 5. 11 第11例
- 5. 12 第12例
- 5. 13 第13例
- 5. 14 第14例
- 5. 15 第15例
- 5. 16 作用・効果

6. 第6の実施形態

7. 移動体への応用例

[0011] 1. 第1の実施形態

まず、第1の実施形態に係る固体撮像装置及び電子機器について、図面を参照して詳細に説明する。

[0012] 1. 1 CMOSイメージセンサ

図1は、第1の実施形態に係るCMOS (Complementary Metal-Oxide-Semiconductor) 型の固体撮像装置（以下、単にCMOSイメージセンサという）の概略構成例を示すブロック図である。ここで、CMOSイメージセンサとは、CMOSプロセスを応用して、または、部分的に使用して作成されたイメージセンサである。例えば、本実施形態に係るCMOSイメージセンサ10は、裏面照射型のCMOSイメージセンサで構成されている。

[0013] 本実施形態に係るCMOSイメージセンサ10は、例えば、画素アレイ部11が形成された半導体チップと、周辺回路が形成された半導体チップとが積層されたスタック構造を有する。周辺回路には、例えば、垂直駆動回路12、カラム処理回路13、水平駆動回路14及びシステム制御部15が含まれ得る。

- [0014] CMOSイメージセンサ10は更に、信号処理部18及びデータ格納部19を備えている。信号処理部18及びデータ格納部19は、周辺回路と同じ半導体チップに設けられてもよいし、別の半導体チップに設けられてもよい。
- [0015] 画素アレイ部11は、受光した光量に応じた電荷を生成しかつ蓄積する光電変換素子を有する単位画素（以下、単に「画素」と記述する場合もある）が行方向及び列方向に、すなわち、行列状に2次元格子状に配置された構成を有する。ここで、行方向とは画素行の画素の配列方向（すなわち、水平方向）を言い、列方向とは画素列の画素の配列方向（すなわち、垂直方向）を言う。単位画素の具体的な回路構成や画素構造の詳細については後述する。
- [0016] 画素アレイ部11では、行列状の画素配列に対し、画素行ごとに画素駆動線LDが行方向に沿って配線され、画素列ごとに垂直信号線VSLが列方向に沿って配線されている。画素駆動線LDは、画素から信号を読み出す際の駆動を行うための駆動信号を伝送する。図1では、画素駆動線LDについて1本の配線として示しているが、1本に限られるものではない。画素駆動線LDの一端は、垂直駆動回路12の各行に対応した出力端に接続されている。
- [0017] 垂直駆動回路12は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部11の各画素を全画素同時あるいは行単位等で駆動する。すなわち、垂直駆動回路12は、当該垂直駆動回路12を制御するシステム制御部15と共に、画素アレイ部11の各画素の動作を制御する駆動部を構成している。この垂直駆動回路12はその具体的な構成については図示を省略するが、一般的に、読出し走査系と掃出し走査系との2つの走査系を備えている。
- [0018] 読出し走査系は、単位画素から信号を読み出すために、画素アレイ部11の単位画素を行単位で順に選択走査する。単位画素から読み出される信号はアナログ信号である。掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対して、その読出し走査よりも露光時間分だけ先行して

掃出し走査を行う。

[0019] この掃出し走査系による掃出し走査により、読出し行の単位画素の光電変換素子から不要な電荷が掃き出されることによって当該光電変換素子がリセットされる。そして、この掃出し走査系で不要電荷を掃き出す（リセットすることにより、所謂電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換素子の電荷を捨てて、新たに露光を開始する（電荷の蓄積を開始する）動作のことを言う。

[0020] 読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作または電子シャッタ動作以降に受光した光量に対応している。そして、直前の読出し動作による読出しタイミングまたは電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミングまでの期間が、単位画素における電荷の蓄積期間（露光期間ともいう）となる。

[0021] 垂直駆動回路 1 2 によって選択走査された画素行の各単位画素から出力される信号は、画素列ごとに垂直信号線 V S L の各々を通してカラム処理回路 1 3 に入力される。カラム処理回路 1 3 は、画素アレイ部 1 1 の画素列ごとに、選択行の各画素から垂直信号線 V S L を通して出力される信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

[0022] 具体的には、カラム処理回路 1 3 は、信号処理として少なくとも、ノイズ除去処理、例えば C D S (Correlated Double Sampling: 相関二重サンプリング) 処理や、D D S (Double Data Sampling) 処理を行う。例えば、C D S 処理により、リセットノイズや画素内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去される。カラム処理回路 1 3 は、その他にも、例えば、A D (アナログーデジタル) 変換機能を備え、光電変換素子から読み出され得たアナログの画素信号をデジタル信号に変換して出力する。

[0023] 水平駆動回路 1 4 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理回路 1 3 の画素列に対応する読出し回路（以下、画素回

路という)を順番に選択する。この水平駆動回路14による選択走査により、カラム処理回路13において画素回路ごとに信号処理された画素信号が順番に出力される。

[0024] システム制御部15は、各種のタイミング信号を生成するタイミングジェネレータなどによって構成され、当該タイミングジェネレータで生成された各種のタイミングを基に、垂直駆動回路12、カラム処理回路13、及び、水平駆動回路14などの駆動制御を行う。

[0025] 信号処理部18は、少なくとも演算処理機能を有し、カラム処理回路13から出力される画素信号に対して演算処理等の種々の信号処理を行う。データ格納部19は、信号処理部18での信号処理に当たって、その処理に必要なデータを一時的に格納する。

[0026] なお、信号処理部18から出力された出力画像は、例えば、CMOSイメージセンサ10を搭載する電子機器におけるアプリケーションプロセッサ等において所定の処理が実行されたり、所定のネットワークを介して外部装置へ送信されたりしてもよい。

[0027] 1. 2 単位画素

図2は、本実施形態に係る単位画素の概略構成例を示す回路図である。図2に示すように、単位画素100は、第1光電変換素子101、第2光電変換素子102、第1転送トランジスタ103、第2転送トランジスタ104、第3転送トランジスタ105、第4転送トランジスタ106、FD(フローティングディフュージョン)部107、リセットトランジスタ108、増幅トランジスタ109、及び、選択トランジスタ110を備える。第1転送トランジスタ103は、例えば、請求の範囲における第1転送ゲートに相当し、第2～第4転送トランジスタ104～106の少なくとも1つは、例えば、請求の範囲における第2転送ゲートに相当する。また、増幅トランジスタ109は、例えば、請求の範囲における増幅ゲートに相当し、選択トランジスタ110は、例えば、請求の範囲における選択ゲートに相当し、リセットトランジスタ108は、例えば、請求の範囲におけるリセットゲートに相

当する。

[0028] 第1転送トランジスタ103、第2転送トランジスタ104、第3転送トランジスタ105、第4転送トランジスタ106、リセットトランジスタ108、増幅トランジスタ109及び選択トランジスタ110は、例えば、n型のMOSトランジスタ（以下、NMOSトランジスタという）で構成される。

[0029] 以下の説明において、第1転送トランジスタ103、第2転送トランジスタ104、第3転送トランジスタ105、第4転送トランジスタ106、リセットトランジスタ108、増幅トランジスタ109及び選択トランジスタ110は、単に画素トランジスタとも称される。

[0030] リセットトランジスタ108及び増幅トランジスタ109は、電源VDDに接続される。第1光電変換素子101は、シリコン半導体基板に形成されたp型不純物領域の内部に、n型不純物領域が形成された、いわゆる埋め込み型のフォトダイオードを含む。同様に、第2光電変換素子102は、埋め込み型のフォトダイオードを含む。第1光電変換素子101及び第2光電変換素子102は、受光した光量に応じた電荷を生成し、生成した電荷を一定量まで蓄積する。

[0031] また、単位画素100は、電荷蓄積部111をさらに備える。電荷蓄積部111は、例えばMOS（Metal-Oxide-Semiconductor）容量やMIS（Metal-Insulator-Semiconductor）容量である。

[0032] 図2において、第1光電変換素子101と第2光電変換素子102との間には、第1転送トランジスタ103、第2転送トランジスタ104、第3転送トランジスタ105及び第4転送トランジスタ106が直列に接続されている。第1転送トランジスタ103と第2転送トランジスタ104との間に接続された浮遊拡散層は、FD部107となる。FD部107には、寄生容量C10が備わる。

[0033] 第2転送トランジスタ104と第3転送トランジスタ105との間に接続された浮遊拡散層は、ノード112となる。ノード112には、寄生容量C

11が備わる。第3転送トランジスタ105と第4転送トランジスタ106との間に接続された浮遊拡散層は、ノード113となる。ノード113には、電荷蓄積部111が接続されている。

[0034] 図2に例示する単位画素100に対しては、図1において説明した画素駆動線LDとして、複数の駆動線が、例えば画素行毎に接続される。そして、垂直駆動回路12から複数の駆動線を介して、各種の駆動信号TGL、FDG、FCG、TGS、RST及びSELが供給される。なお、各駆動信号TGL、FDG、FCG、TGS、RST及びSELは、例えば、高レベル（例えば、電源電圧VDD）の状態がアクティブ状態となり、低レベルの状態（例えば、設置電位又は負電位）が非アクティブ状態となるパルス信号であってよい。

[0035] 第1転送トランジスタ103のゲート電極には、駆動信号TGLが印加される。駆動信号TGLがアクティブ状態になると、第1転送トランジスタ103が導通状態になり、第1光電変換素子101に蓄積されている電荷が、第1転送トランジスタ103を介してFD部107へ転送される。

[0036] 第2転送トランジスタ104のゲート電極には、駆動信号FDGが印加される。駆動信号FDGがアクティブ状態となって第2転送トランジスタ104が導通状態になると、これによりFD部107とノード112のポテンシャルが結合して、1つの電荷蓄積領域となる。

[0037] 第3転送トランジスタ105のゲート電極には、駆動信号FCGが印加される。駆動信号FDGと駆動信号FCGがアクティブ状態となって第2転送トランジスタ104と第3転送トランジスタ105とが導通状態になると、FD部107から電荷蓄積部111までのポテンシャルが結合して、1つの電荷蓄積領域となる。

[0038] 第4転送トランジスタ106のゲート電極には、駆動信号TGSが印加される。駆動信号TGSがアクティブ状態になると、第4転送トランジスタ106が導通状態になり、第2光電変換素子102に蓄積されている電荷が、第4転送トランジスタ106を介して、電荷蓄積部111へ転送される。第

4 転送トランジスタ 106、第3転送トランジスタ 105 及び第2転送トランジスタ 104 がアクティブ状態の場合、電荷蓄積部 111 から FD 部 107 までのポテンシャルが結合し、この結合した電荷蓄積領域へ、第2光電変換素子 102 に蓄積されている電荷が転送される。

[0039] さらに、第4転送トランジスタ 106 のゲート電極の下部のチャネル領域は、例えば、第1転送トランジスタ 103、第2転送トランジスタ 104 又は第3転送トランジスタ 105 のゲート電極の下部のチャネル領域よりも、ポテンシャルが若干プラスの方向にシフトしており（換言すれば、ポテンシャルが若干深くなっており）、これにより電荷のオーバーフローパスが形成されている。第2光電変換素子 102 における光電変換の結果、第2光電変換素子 102 の飽和電荷量を超える電荷が発生した場合には、飽和電荷量を超えた電荷が、上記オーバーフローパスを介して、第2光電変換素子 102 から電荷蓄積部 111 へとオーバーフローする（溢れ出す）。オーバーフローした電荷は、電荷蓄積部 111 に蓄積される。

[0040] なお、以下の説明では、第4転送トランジスタ 106 のゲート電極の下部のチャネル領域に形成されているオーバーフローパスを、単に第4転送トランジスタ 106 のオーバーフローパスと称する。

[0041] 図2において、電荷蓄積部 111 が有する2つの電極のうち、第1電極は、第3転送トランジスタ 105 と第4転送トランジスタ 106 との間のノード 113 へ接続された、ノード電極である。電荷蓄積部 111 が有する2つの電極のうち、第2電極は、接地された、接地電極である。

[0042] なお、第2電極は、変形例として、接地電位以外の特定電位、例えば電源電位に接続されてもよい。

[0043] 電荷蓄積部 111 が MOS 容量または MIS 容量である場合、一例として、第2電極は、シリコン基板に形成された不純物領域であり、容量を形成する誘電膜は、シリコン基板上に形成された酸化膜や窒化膜である。第1電極は、第2電極及び誘電膜の上方において、導電性を有する材料、例えばポリシリコンや金属で形成された電極である。

- [0044] 第2電極を接地電位にする場合、第2電極は、第1光電変換素子101又は第2光電変換素子102に備わるp型不純物領域と電氣的に接続されたp型不純物領域であってもよい。第2電極を、接地電位以外の特定電位にする場合、第2電極は、p型不純物領域内に形成されたn型不純物領域であってもよい。
- [0045] ノード112には、第2転送トランジスタ104の他に、リセットトランジスタ108も接続される。リセットトランジスタの先には、特定電位、例えば電源VDDが接続される。リセットトランジスタ108のゲート電極には、駆動信号RSTが印加される。駆動信号RSTがアクティブ状態になると、リセットトランジスタ108が導通状態になり、ノード112の電位が電圧VDDのレベルにリセットされる。
- [0046] 駆動信号RSTをアクティブ状態にする際に、第2転送トランジスタ104の駆動信号FDGと第3転送トランジスタ105の駆動信号FCGとをアクティブ状態にすると、ポテンシャルが結合したノード112とFD部107と電荷蓄積部111の電位が、電圧VDDのレベルにリセットされる。
- [0047] なお、駆動信号FDGと駆動信号FCGを個別に制御することで、FD部107と電荷蓄積部111との電位を、それぞれ単独で（独立して）電圧VDDのレベルにリセットすることができる。
- [0048] 浮遊拡散層であるFD部107は、電荷を電圧に変換する機能を備えている。すなわち、FD部107に電荷が転送されると、転送された電荷の量に応じて、FD部107の電位が変化する。
- [0049] 増幅トランジスタ109は、そのソース側に垂直信号線VSLの一端に接続された電流源131が接続され、ドレイン側に電源VDDが接続され、これらとともにソースフォロワ回路を構成する。増幅トランジスタ109のゲート電極には、FD部107が接続され、これがソースフォロワ回路の入力となる。
- [0050] 選択トランジスタ110は、増幅トランジスタ109のソースと垂直信号線VSLとの間に接続される。選択トランジスタ110のゲート電極には、

駆動信号SELが印加される。駆動信号SELがアクティブ状態になると、選択トランジスタ110が導通状態になり、単位画素100が選択状態となる。

[0051] FD部107に電荷が転送されると、FD部107の電位が、転送された電荷の量に応じた電位となり、その電位が、上記したソースフォロフ回路へ入力される。駆動信号SELがアクティブ状態になると、この電荷の量に応じたFD部107の電位が、ソースフォロフ回路の出力として、選択トランジスタ110を介して垂直信号線VSLに出力される。

[0052] 第1光電変換素子101の受光面は、第2光電変換素子102のそれよりも広い。すなわち、本実施形態では、第1光電変換素子101が大面積であり、第2光電変換素子102が小面積である。その場合、同一の照度と同一の露光時間との条件の下で撮影した場合、第1光電変換素子101において発生する電荷は、第2光電変換素子102において発生する電荷よりも多い。そのため、第1光電変換素子101で発生した電荷をFD部107へ転送する前後での電圧変化は、第2光電変換素子102で発生した電荷をFD部107へ転送する前後での電圧変化よりも大きくなる。これは、第1光電変換素子101と第2光電変換素子102を比較すると、第1光電変換素子101は、第2光電変換素子102よりも感度が高いことを示している。

[0053] 一方、第2光電変換素子102は、高い照度の光が入射して第2光電変換素子102の飽和電荷量を超える電荷が発生した場合でも、飽和電荷量を超えて発生した電荷を電荷蓄積部111へ蓄積することができるため、第2光電変換素子102で生じた電荷を電荷—電圧変換する際に、第2光電変換素子102内に蓄積した電荷と、電荷蓄積部111に蓄積した電荷の双方を加えた上で、電荷—電圧変換することができる。

[0054] これにより、第2光電変換素子102は、第1光電変換素子101よりも、階調性を備えた画像を、広い照度範囲に渡って撮影することができる、換言すれば、ダイナミックレンジの広い画像を撮影することができる。

[0055] 第1光電変換素子101を用いて撮影された、感度の高い画像と、第2光

電変換素子 102 を用いて撮影された、ダイナミックレンジの広い画像との 2 枚の画像は、例えば、CMOS イメージセンサ 10 の内部に備わる画像信号処理回路、または、CMOS イメージセンサ 10 の外部に接続された画像信号処理装置において、2 枚の画像から 1 枚の画像を合成するワイドダイナミックレンジ画像合成処理を経て、1 枚の画像へと合成される。

[0056] 1. 3 単位画素の平面レイアウト

つづいて、図 2 に例示した単位画素 100 の平面レイアウトについて説明する。

[0057] 1. 3. 1 第 2 面の平面レイアウト

図 3 は、本実施形態に係る単位画素の平面レイアウト例を示す模式図である。なお、図 3 では、単位画素 100 が、いわゆる裏面照射型の CMOS イメージセンサである場合が例示されている。

[0058] 裏面照射型の CMOS イメージセンサ 10 では、第 1 光電変換素子 101 と第 2 光電変換素子 102 とが形成されたシリコン基板は、フォトダイオードへの光の入射面となる第 1 面と、第 1 面に対向する第 2 面とを備える。図 3 には、単位画素 100 に関わる、シリコン基板の第 2 面における平面レイアウトであって、単位画素 100 に備わる活性領域、光電変換素子、画素トランジスタ、電荷蓄積部、及び、これらの間を接続する配線の平面レイアウトが示されている。

[0059] 図 3 に示すように、第 1 光電変換素子 101、第 1 転送トランジスタ 103、FD 部 107、第 2 転送トランジスタ 104、ノード 112 の一部、リセットトランジスタ 108、及び、電源 VDD への接続部は、連続した第 1 活性領域上に形成されている。

[0060] 一方、第 2 光電変換素子 102、第 4 転送トランジスタ 106、ノード 113、第 3 転送トランジスタ 105、及び、ノード 112 の別の一部は、第 1 活性領域とは異なる、連続した第 2 活性領域上に形成されている。

[0061] また、垂直信号線 VSL への接続部、選択トランジスタ 110、増幅トランジスタ 109、及び、電源 VDD への接続部は、第 1 及び第 2 活性領域と

は異なる、連続した第3活性領域上に形成されている。

[0062] さらに、電荷蓄積部111は、上記第1～第3活性領域とは異なる、第4活性領域（不図示）上に形成されている。電荷蓄積部111の下部電極となる不純物領域が形成される第4活性領域は、その上に誘電膜が配置され、さらにその上に上部電極が配置されるため、図3においては、上部電極だけが図示されている。この上部電極の下に、下部電極が形成される第4活性領域が配置されている。

[0063] 図3において、FD部107と、増幅トランジスタ109のゲート電極との間は、ゲート電極よりも上層に配置された配線によって接続されている。また、第1活性領域に形成されるノード112の一部と、第2活性領域に形成されるノード112の別の一部との間も、各ゲート電極よりも上層に配置された配線によって接続されている。さらに、ノード113と、電荷蓄積部111の上部電極との間も、各ゲート電極と電荷蓄積部111の上部電極よりも上層に配置された配線によって接続されている。

[0064] なお、図3において点線で囲まれた領域は、図2に示した単位画素100の1つ分の領域に相当する。したがって、単位画素100が2次元格子状に配列することで、第1光電変換素子101が2次元格子状に配列することとなる。第2光電変換素子102は、第1光電変換素子101の間それぞれに配置されることで、2次元格子状に配列している。

[0065] 1. 3. 2 第1面及び第2面の平面レイアウト

図4は、本実施形態に係る単位画素の平面レイアウト例を示す模式図であって、シリコン基板の第2面における平面レイアウトと、第1面における平面レイアウトを重畳した模式図である。すなわち、図4には、図3に例示した第2面の平面レイアウトに加え、第1面に形成された光電変換素子およびオンチップレンズの平面レイアウトが記載されている。なお、図4において点線で囲まれた領域が、図2に示した単位画素100の1つ分の領域に相当する。

[0066] 図4に示すように、第1光電変換素子101及び第2光電変換素子102

は、第2面と第1面とにおいて、それぞれ同じ領域に位置している。

[0067] 第1光電変換素子101へ入射させる光を集光する第1オンチップレンズ151は、第1光電変換素子101を覆うように配置されている。同様に、第2光電変換素子102へ入射させる光を集光する第2オンチップレンズ152は、第2光電変換素子102を覆うように配置されている。

[0068] 第1オンチップレンズ151と第2オンチップレンズ152とをどの程度の大きさにするかは、例えば、第1面において、どの範囲の光を集光して光電変換素子へ入射させるかということや、第2面において、光電変換素子、画素トランジスタ及び電荷蓄積部がどれほどの大きさになり、それによって1画素の大きさや、画素をアレイ状に配置した場合の画素ピッチがどれほどの大きさになるかということなど、画素設計上の要因によって適宜設定することができる。

[0069] 例えば、オンチップレンズが大き過ぎる場合には、撮像装置の解像度の低下や、第2面において単位画素の構成要素が配置されない無駄な領域が発生するなどのデメリットが生じる。一方、オンチップレンズが小さ過ぎる場合には、光電変換素子へ入射する光が減少して感度が低下するなどのデメリットが生じる。このため、第1面におけるオンチップレンズの大きさと、第2面における単位画素の各構成要素の大きさとは、感度と解像度とのリバランスを図りつつ、適正に設計されることが好ましい。

[0070] 図4には、画素設計の結果、第1オンチップレンズ151の直径が画素ピッチと等しくされ、かつ、第1オンチップレンズ151が上下左右に2次元格子状に配列され、第1オンチップレンズ151間の隙間の領域内に第2オンチップレンズ152が収まるように、第2オンチップレンズ152の直径が設計された場合が例示されている。

[0071] この場合、ある第1の画素に備わる第1オンチップレンズ151の中心aから第1の画素に隣接する第2の画素に備わる第1オンチップレンズ151の中心bまで距離abと、第1の画素に備わる第1オンチップレンズ151の中心aから第3の画素に備わる第2オンチップレンズ152の中心cまで

の距離 $a c$ と、第 2 の画素に備わる第 1 オンチップレンズ 1 5 1 の中心 b から第 3 の画素に備わる第 2 オンチップレンズ 1 5 2 の中心 c までの距離 $b c$ と、各画素に備わる第 1 オンチップレンズ 1 5 1 の半径 $r 1$ と、各画素に備わる第 2 オンチップレンズ 1 5 2 の半径 $r 2$ とは、以下の式 (1) ~ 式 (3) に示す関係となる。

$$\text{距離 } a b = r 1 \times 2 \quad (1)$$

$$\text{距離 } a c = \text{距離 } b c = \text{距離 } a b \times \sqrt{2} / 2 \quad (2)$$

$$r 2 \leq r 1 \times (\sqrt{2} - 1) \quad (3)$$

[0072] 式 (1) より、距離 $a b$ は、第 1 オンチップレンズ 1 5 1 の半径 $r 1$ の 2 倍となり、その距離は、第 1 オンチップレンズ 1 5 1 の直径と同等となる。また、式 (2) より、距離 $a c$ と距離 $b c$ とは同じ距離となり、距離 $a b$ にルート 2 を乗算した値を 2 で除算した値となる。すなわち、距離 $a c$ (距離 $b c$) は、第 1 オンチップレンズ 1 5 1 の半径 $r 1$ にルート 2 を乗算した値となる。式 (3) より、第 2 オンチップレンズ 1 5 2 の半径 $r 2$ は、式 (1) と式 (2) から導き出すことができ、ルート 2 から 1 を減算した値に半径 $r 1$ を乗算した値以下となる。

[0073] 図 5 は、本実施形態に係る単位画素の平面レイアウト例を示す模式図であって、図 4 から、第 1 面における第 1 光電変換素子 1 0 1、第 2 光電変換素子 1 0 2、第 1 オンチップレンズ 1 5 1 及び第 2 オンチップレンズ 1 5 2 の平面レイアウトを抽出した図である。なお、図 5 において点線で囲まれた領域は、図 2 に示した単位画素 1 0 0 の 1 つ分の領域に相当する。

[0074] 図 5 には、図 4 と同様に、第 1 オンチップレンズ 1 5 1 の直径が画素ピッチと等しくされ、かつ、第 1 オンチップレンズ 1 5 1 が上下左右に 2 次元格子状に配列され、第 1 オンチップレンズ 1 5 1 間の隙間の領域内に第 2 オンチップレンズ 1 5 2 が収まるように、第 2 オンチップレンズ 1 5 2 の直径が設計された場合が例示されている。

[0075] 図 6 は、本実施形態に係る単位画素の平面レイアウト例を示す模式図であって、図 5 に示す第 1 面における第 1 光電変換素子 1 0 1、第 2 光電変換素子 1 0 2、第 1 オンチップレンズ 1 5 1 及び第 2 オンチップレンズ 1 5 2 の平面レイアウトを抽出した図である。なお、図 6 において点線で囲まれた領域は、図 2 に示した単位画素 1 0 0 の 1 つ分の領域に相当する。

子102、第1オンチップレンズ151及び第2オンチップレンズ152に加え、単位画素100の第1面において各画素間に設けられた画素間遮光部181の平面レイアウトを抽出した図である。

[0076] 図6に示すように、画素間遮光部181は、隣接する画素への光の漏れ込みを防ぐために設けられている。画素間遮光部181は、ある画素の第1オンチップレンズ151とこれに隣接する画素の第1オンチップレンズ151とが最も近接する部分においては、これら2つのオンチップレンズの内側方向へ、それぞれ同じ幅を持って配置される。

[0077] また、画素間遮光部181は、第1オンチップレンズ151と第2オンチップレンズ152とが最も近接する部分においては、これら2つのオンチップレンズの内側方向へ、それぞれ同じ幅を持って配置されている。

[0078] 1. 4 カラーフィルタの平面レイアウト

図7は、本実施形態に係るカラーフィルタ配列の平面レイアウト例を示す平面図であって、図6に示す第1面における第1光電変換素子101、第2光電変換素子102、第1オンチップレンズ151、第2オンチップレンズ152及び画素間遮光部181の平面レイアウトに加えて、単位画素100の第1面において各画素に設けられた第1カラーフィルタ121R、121G1、121G2及び121B、並びに、第2カラーフィルタ122R、122G1～122G3、122B1及び122B2の平面レイアウトを抽出した図である。なお、以下の説明において、第1カラーフィルタを区別しない場合、その符号を121とする。同様に、第2カラーフィルタを区別しない場合、その符号を122とする。

[0079] 第1カラーフィルタ121は、大画素を構成する第1光電変換素子101に対して設けられるカラーフィルタであり、例えば、各画素における第1オンチップレンズ151と第1光電変換素子101との間に配置される。

[0080] 第2カラーフィルタ122は、小画素を構成する第2光電変換素子102に対して設けられるカラーフィルタであり、例えば、各画素における第2オンチップレンズと第2光電変換素子102との間に配置される。

[0081] 1. 4. 1 大画素に対するカラーフィルタの平面レイアウト

大画素に対する第1カラーフィルタ121は、図7に示すように、例えば、ベイヤー配列の規則に従って第1面に配列している。したがって、ベイヤー配列の繰返しの単位となる 2×2 画素の計4つの大画素では、緑色（G）の波長成分を透過する2つの第1カラーフィルタ121G1及び121G2が対角に位置し、これと交差するように、青色（B）の波長成分を透過する第1カラーフィルタ121Bと赤色（R）の波長成分を透過する第1カラーフィルタ121Rとが対角に位置するように配列している。

[0082] ただし、第1カラーフィルタ121の配列は、図8に示すような、繰返しの単位が 2×2 画素の計4つの画素よりなるベイヤー配列に限定されない。例えば、図9に例示するような、繰返しの単位が 3×3 画素の計9つの画素よりなるX-T r a n s（登録商標）型のカラーフィルタ配列や、図10に例示するような、繰返しの単位が 4×4 画素の計16の画素よりなるクワッドベイヤー配列や、図11に例示するような、可視光に対してブロードな光透過特性を持つカラーフィルタを含み、繰返しの単位が 4×4 画素の計16の画素よりなるホワイトRGB型のカラーフィルタ配列など、種々のカラーフィルタ配列を適用することが可能である。

[0083] なお、図8～図11において、‘R’は赤色（R）の波長成分を透過するカラーフィルタを示し、‘G’、‘G r’及び‘G b’は緑色（G）の波長成分を透過するカラーフィルタを示し、‘B’は青色（B）の波長成分を透過するカラーフィルタを示す。また、‘W’は可視光に対してブロードな光透過特性を持つカラーフィルタを示す。

[0084] また、図8～図11において、破線で囲まれた領域は、それぞれのカラーフィルタ配列における繰返しの単位となるパターンである。

[0085] 1. 4. 2 小画素に対するカラーフィルタの平面レイアウト

本実施形態において、小画素に対して設けられる第2カラーフィルタ122は、基本的には、大画素に対して設けられる第1カラーフィルタ121と同様に、ベイヤー配列やX-T r a n s（登録商標）型の配列やクワッドベ

イヤー配列やホワイトRGB配列などのカラーフィルタ配列と同じ波長成分を透過するカラーフィルタの組合せで構成される。例えば、第2カラーフィルタ122に対してベイヤー配列を適用した場合には、配列の繰返しの単位が、緑色（G）の波長成分を透過する2つの第2カラーフィルタ122G1及び122G2と、赤色（R）の波長成分を透過する1つの第2カラーフィルタ122Rと、青色（B）の波長成分を透過する1つの第2カラーフィルタ122Bとで構成される。

[0086] ただし、本実施形態では、第2カラーフィルタ122の配列が、ベイヤー配列やX-Trans（登録商標）型の配列やクワッドベイヤー配列やホワイトRGB配列などの特定のカラーフィルタ配列に限定されない。すなわち、本実施形態では、後述するように、大画素それぞれの飽和のし易さに応じて、各大画素から漏れ出した漏れ電流の流出先となる小画素に対して設ける第2カラーフィルタ122が透過する波長成分が適宜選択される。

[0087] 1. 4. 2. 1 大画素からの漏れ電流の流出先

ここで、大画素である第1光電変換素子101から漏れ出した電荷の流出先について説明する。上述したように、第1光電変換素子101が大面積であり、第2光電変換素子102が小面積であることから、第1光電変換素子101は、第2光電変換素子102よりも感度が高い。そのため、第1光電変換素子101と第2光電変換素子102とでは、第1光電変換素子101の方が先に飽和することとなる。

[0088] そこで、例えば、大画素に対する第1カラーフィルタ121のカラーフィルタ配列をベイヤー配列とした場合、図12に例示するように、赤色（R）の波長成分を透過する第1カラーフィルタ121Rが設けられた第1光電変換素子101（この第1光電変換素子101の符号を101Rとする）と、緑色（G）の波長成分を透過する第1カラーフィルタ121G1及び121G2が設けられた第1光電変換素子101（この第1光電変換素子101の符号を101G1及び101G2とする）と、青色（B）の波長成分を透過する第1カラーフィルタ121Bが設けられた第1光電変換素子101（こ

の第1光電変換素子101の符号を101Bとする)とでは、緑色(G)の波長成分を透過する第1カラーフィルタ121G1及び121G2が設けられた第1光電変換素子101G1及び101G2が最も感度が高い。

[0089] すなわち、例えば、第1光電変換素子101R、101G1及び101G2並びに101Bに対して可視光域においてブロードな光強度の白色光が入射した場合に単位時間あたりに発生させる電荷の量は、第1光電変換素子101G1及び101G2が最も多い。

[0090] これは、第1光電変換素子101R、101G1、101G2及び101Bの中では、第1光電変換素子101G1及び101G2が最もブルーミングし易く、最も早く飽和して漏れ電流の発生源となり易いことを意味している。

[0091] 第1光電変換素子101から漏れ出した漏れ電流は、この第1光電変換素子101に隣接する4つの小画素のうち、電荷蓄積領域が近接する小画素に、相対的に最も多く流れ込む。

[0092] ここで、本実施形態において、大画素の電荷蓄積領域は、第1光電変換素子101に相当し、小画素の電荷蓄積領域は、第2光電変換素子102と、電荷蓄積部111と、これらを接続するノード113とを含む構成に相当する。なお、電荷蓄積部111は、例えば、絶縁膜を用いたC1容量であり、図13に例示するように、半導体基板であるシリコン基板140上に形成されたポリシリコン電極148を、電荷を蓄積する層(電荷蓄積層)とする構造を備える。

[0093] なお、図13において、シリコン基板140の表面側の上層に形成されたN⁺拡散領域145は、電荷蓄積部111の他方の電極として機能する。N⁺拡散領域145とポリシリコン電極148との間には、誘電体であるシリコン酸化膜147が形成されている。

[0094] また、P⁻拡散領域143とP⁻拡散領域146とに囲まれたN⁺拡散領域142及びN⁻拡散領域141は、例えば、第2光電変換素子102を形成する。電荷蓄積部111と第2光電変換素子102とは、P⁺拡散領域144により

電氣的に分離されている。さらに、第2光電変換素子102のN拡散領域142には、シリコン基板140の上面側からN拡散領域142にまで達する第4転送トランジスタ106のゲート電極1061が形成されている。

[0095] 図12に示す例では、図面中左上の第1光電変換素子101G1に最も近接する小画素の電荷蓄積領域は、この第1光電変換素子101G1に対して右上に位置するノード113を含む小画素の電荷蓄積領域である。したがって、この第1光電変換素子101G1から漏れ出した漏れ電流は、図12中、矢印A1で示されるように、この第1光電変換素子101G1に対して右上に位置する小画素に、ノード113を介して最も多く流れ込む。

[0096] なお、例えば、第1光電変換素子101G1から漏れ出した漏れ電流は、図12中、矢印A2で示されるように、この第1光電変換素子101G1に対して右下に位置する電荷蓄積部111を含む小画素にも流れ込むが、漏れ電流の大部分は、第1光電変換素子101G1に対して右上に位置する小画素に流れ込むため（矢印A1）、相対的に、右下に位置する小画素に流れ込む電流量（矢印A2）は小さくなる。

[0097] また、図12中左上の小画素と第1光電変換素子101G1との間、及び、同図中左下の小画素と第1光電変換素子101G1との間には、それぞれ画素トランジスタが存在するため、第1光電変換素子101G1から左上の小画素への漏れ電流の流入、及び、第1光電変換素子101G1から左下の小画素への漏れ電流の流入は、無視できる程度に小さい。

[0098] 以上の説明は、他の第1光電変換素子101R、101G2及び101Bについても同様である。なお、本説明では、明確化のため、大画素から漏れ出した漏れ電流が最も多く流れ込む小画素を、「大画素からの漏れ電流の流出先となる小画素」と称する。

[0099] 1. 4. 2. 2 大画素と小画素との組合せ

そこで本実施形態では、大画素からの漏れ電流の流出先となる小画素（本例では、大画素に対して右上に位置する小画素）の第2カラーフィルタ122を、大画素の第1カラーフィルタ121と同じ波長成分を透過する第2カ

ラーフィルタ 1 2 2 とする。すなわち、大画素と、この大画素からの漏れ電流の流出先となる小画素とに対して、同じ波長成分を透過するカラーフィルタを設けることとする。

[0100] 例えば、図 7 及び図 1 2 に示す例では、図 1 2 に示すように、緑色（G）の波長成分を透過する第 1 カラーフィルタ 1 2 1 G 1 又は 1 2 1 G 2 が設けられた第 1 光電変換素子 1 0 1 G 1 又は 1 0 1 G 2 の漏れ電流の流出先となる小画素の第 2 光電変換素子 1 0 2 に対しては、図 7 に示すように、同じく緑色（G）の波長成分を透過する第 2 カラーフィルタ 1 2 2 G 1 又は 1 2 2 G 2 を設ける。

[0101] 同様に、図 1 2 に示すように、赤色（R）の波長成分を透過する第 1 カラーフィルタ 1 2 1 R が設けられた第 1 光電変換素子 1 0 1 R の漏れ電流の流出先となる小画素の第 2 光電変換素子 1 0 2 に対しては、図 7 に示すように、同じく赤色（R）の波長成分を透過する第 2 カラーフィルタ 1 2 2 R を設け、図 1 2 に示すように、青色（B）の波長成分を透過する第 1 カラーフィルタ 1 2 1 B が設けられた第 1 光電変換素子 1 0 1 B の漏れ電流の流出先となる小画素の第 2 光電変換素子 1 0 2 に対しては、図 7 に示すように、同じく青色（B）の波長成分を透過する第 2 カラーフィルタ 1 2 2 B を設ける。

[0102] 1. 5 作用・効果

以上のように、本実施形態によれば、大画素からの漏れ電流の流出先となる小画素の第 2 光電変換素子 1 0 2 に、大画素の第 1 光電変換素子 1 0 1 に設けられた第 1 カラーフィルタ 1 2 1 と同じ波長成分を透過する第 2 カラーフィルタ 1 2 2 が設けられる。これにより、大画素から漏れ出した漏れ電流がこの大画素と同じ波長成分の光に基づいて電荷を発生させる小画素に流入することとなるため、異なる波長成分の光により発生した電荷が小画素に流入することを低減することができる。それにより、小画素における漏れ電流による影響が低減されるため、小画素から読み出した画像データにおけるノイズ比（S/N 比）を向上することが可能となる。

[0103] なお、上述では、第 1 カラーフィルタ 1 2 1 及び第 2 カラーフィルタ 1 2

2にRGB三原色の波長成分を選択的に透過するカラーフィルタを採用した場合を例示したが、これに限定されず、RGB三原色に対して補色の関係にある色の波長成分を選択的に透過するカラーフィルタを採用することも可能である。

[0104] 2. 第2の実施形態

次に、第2の実施形態について、図面を参照して詳細に説明する。上述した第1の実施形態では、大画素からの漏れ電流の流出先となる小画素が1つである場合を例示した。ただし、大画素からの漏れ電流の流出先となる小画素が1つであるとは限らない。

[0105] 例えば、図14に例示する単位画素200の配列のように、第1光電変換素子101に最も近接する第2光電変換素子102が2つ以上（図14では2つ）存在する場合もあり得る。

[0106] そのような場合、第1光電変換素子101から漏れ出した漏れ電流は、流出先の候補となる第2光電変換素子102のうち、最も低電位に帯電している画素トランジスタが近傍に存在する第2光電変換素子102に多く流れ込む。

[0107] これは、ポテンシャル障壁を乗り越えて第1光電変換素子101から漏れ出した漏れ電流の流出先が、高電位の領域となるためである。

[0108] 例えば、図14に示す例では、図面中右下の第1光電変換素子101G2に最も近接する小画素の電荷蓄積領域としては、この第1光電変換素子101G2に対して右上に位置する第2光電変換素子102Gと、右下に存在する第2光電変換素子102Rと2つが存在する。

[0109] ここで、右上の第2光電変換素子102Gに近接する画素トランジスタは、選択トランジスタ110であり、右下の第2光電変換素子102Rに近接する画素トランジスタは、増幅トランジスタ109である。

[0110] 蓄積期間中、増幅トランジスタ109のドレインには、電源電圧VDDが印加される。したがって、増幅トランジスタ109のドレイン電圧は、高電位となる。一方、蓄積期間中、選択トランジスタ110のソース電圧は、ク

リップ電圧で低電位となっている。

[0111] そこで例えば、増幅トランジスタ 109 側（以下、高電位側という）に流れ出した漏れ電流の量と、選択トランジスタ 110 側（以下、低電位側という）に流れ出した漏れ電流の量とが同じであると仮定すると、高電位側に流れ出した漏れ電流の多くは、増幅トランジスタ 109 のドレインに流れ込み、それにより、増幅トランジスタ 109 の近傍に存在する第 2 光電変換素子 102 R に流れ込む漏れ電流が相対的に小さくなる。

[0112] 一方で、低電位側に流れ出した漏れ電流のうち、選択トランジスタ 110 のソースに流れ込む量は、増幅トランジスタ 109 のドレインに流れ込む漏れ電流の量よりも小さい。そのため、選択トランジスタ 110 の近傍に存在する第 2 光電変換素子 102 G に流れ込む漏れ電流の量は、増幅トランジスタ 109 の近傍に存在する第 2 光電変換素子 102 R に流れ込む漏れ電流の量よりも結果的に大きくなる。

[0113] そこで本実施形態では、低電位側である選択トランジスタ 110 に近接する第 2 光電変換素子 102 G に配置する第 2 カラーフィルタ 122 を、第 1 光電変換素子 101 G に配置された第 1 カラーフィルタ 121 G と同じ緑色（G）の波長成分を透過する第 2 カラーフィルタ 122 G とする。

[0114] また、他の小画素についても同様に、低電位側である選択トランジスタ 110 に近接する第 2 光電変換素子 102 に配置する第 2 カラーフィルタ 122 を、漏れ電流の発生源である第 1 光電変換素子 101 に配置された第 1 カラーフィルタ 121 と同じ波長成分を透過する第 2 カラーフィルタ 122 とする。

[0115] なお、本実施形態において、大画素の電荷蓄積領域は、第 1 光電変換素子 101 に相当し、小画素の電荷蓄積領域は、第 2 光電変換素子 102 に相当する。

[0116] 2. 1 作用・効果

以上のように、本実施形態によれば、大画素からの漏れ電流の流出先となる小画素が 2 つ以上存在する場合、流出先候補に近接する画素トランジスタ

のうちで最も低電位の画素トランジスタに近接する小画素に、漏れ電流の発生源である大画素の第1カラーフィルタ121と同じ波長成分を透過する第2カラーフィルタ122が設けられる。これにより、第1の実施形態と同様に、大画素から漏れ出した漏れ電流がこの大画素と同じ波長成分の光に基づいて電荷を発生させる小画素に流入することとなるため、異なる波長成分の光により発生した電荷が小画素に流入することを低減することができる。それにより、小画素における漏れ電流による影響が低減されるため、小画素から読み出した画像データにおけるノイズ比（S/N比）を向上することが可能となる。

[0117] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0118] 3. 第3の実施形態

また、第2の実施形態では、大画素からの漏れ電流の流出先となる小画素が2つ以上存在する場合について例示したが、逆に、大画素からの漏れ電流の流出先となる小画素が1つも存在しない場合もあり得る。

[0119] 例えば、図15に例示する単位画素300の配列のように、第1光電変換素子101が画素トランジスタで囲まれているレイアウトでは、第1光電変換素子101に隣接する小画素が存在しない。この場合、大画素からの漏れ電流の流出先となる小画素の候補が存在しないこととなる。

[0120] そのような場合でも、第2の実施形態と同様に、周囲の画素トランジスタのうち、蓄積期間中の電位が最も低電位となる画素トランジスタの近傍に位置する小画素の第2カラーフィルタ122を、大画素の第1カラーフィルタ121と同じ波長成分を透過する第2カラーフィルタ122とする。

[0121] 例えば、図15に示す例では、大画素である第1光電変換素子101G2を囲む第1転送トランジスタ103、第2転送トランジスタ104、第3転送トランジスタ105、リセットトランジスタ108、増幅トランジスタ109及び選択トランジスタ110のうち、クリップ電圧で最も低電位となっている選択トランジスタ110の近傍に位置する第2光電変換素子102G

に配置する第2カラーフィルタ122を、第1光电変換素子101G2に配置された第1カラーフィルタ121G2と同じ波長成分を透過する第2カラーフィルタ122Gとする。

[0122] なお、本実施形態において、大画素の電荷蓄積領域は、第1光电変換素子101に相当し、小画素の電荷蓄積領域は、第2光电変換素子102に相当する。

[0123] 3. 1 作用・効果

以上のように、本実施形態によれば、大画素からの漏れ電流の流出先となる小画素が存在しない場合、大画素の周囲に配置された画素トランジスタのうちで最も低電位の画素トランジスタに近接する小画素に、漏れ電流の発生源である大画素の第1カラーフィルタ121と同じ波長成分を透過する第2カラーフィルタ122が設けられる。これにより、上述した実施形態と同様に、大画素から漏れ出した漏れ電流がこの大画素と同じ波長成分の光に基づいて電荷を発生させる小画素に流入することとなるため、異なる波長成分の光により発生した電荷が小画素に流入することを低減することができる。それにより、小画素における漏れ電流による影響が低減されるため、小画素から読み出した画像データにおけるノイズ比（S/N比）を向上することが可能となる。

[0124] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0125] 4. 第4の実施形態

上述した実施形態では、大画素に対して設けられる第1カラーフィルタ121の繰返しの単位を構成する要素と、小画素に対して設けられる第2カラーフィルタ122の繰返しの単位を構成する要素とが同じである場合を例示した。例えば、カラーフィルタ配列にベイヤー配列を採用した場合には、大画素に対して設けられる第1カラーフィルタ121の繰返しの単位を構成する要素として、赤色（R）の波長成分を透過する1つの第1カラーフィルタ121Rと、緑色（G）の波長成分を透過する2つの第1カラーフィルタ1

2 1 Gと、青色（B）の波長成分を透過する1つの第1カラーフィルタ1 2 1 Bとが含まれ、同様に、小画素に対して設けられる第2カラーフィルタ1 2 2の繰返しの単位を構成する要素として、赤色（R）の波長成分を透過する1つの第2カラーフィルタ1 2 2 Rと、緑色（G）の波長成分を透過する2つの第2カラーフィルタ1 2 2 Gと、青色（B）の波長成分を透過する1つの第2カラーフィルタ1 2 2 Bとが含まれる場合を例示した。

[0126] ただし、大画素に対して設けられる第1カラーフィルタ1 2 1の繰返しの単位を構成する要素と、小画素に対して設けられる第2カラーフィルタ1 2 2の繰返しの単位を構成する要素とは、必ずしも一致している必要はない。すなわち、大画素に対して設けられる第1カラーフィルタ1 2 1の繰返しの単位を構成する要素と、小画素に対して設けられる第2カラーフィルタ1 2 2の繰返しの単位を構成する要素とは、独立して適宜選択することが可能である。

[0127] ただし、そのような場合、大画素からの漏れ電流の流出先となる小画素の第2カラーフィルタ1 2 2が、大画素の第1カラーフィルタ1 2 1と同じ波長成分を透過する第2カラーフィルタ1 2 2とはならない場合が存在する。

[0128] そこで本実施形態では、大画素のうちで最も感度が高い、言い換えれば、最も早く飽和してブルーミングし易い大画素からの漏れ電流の流出先となる小画素に対しては、小画素のうちで最も感度の高い小画素を選択し、2番目に感度が高い大画素に対しては、残りの小画素のうちで最も感度が高い小画素を選択するというように、感度の高さ順に、大画素と小画素とを組み合わせる。

[0129] これにより、小画素における漏れ電流による影響を最小限に抑えることが可能となるため、小画素から読み出した画像データにおけるノイズ比（S／N比）を向上することが可能となる。

[0130] 4. 1 カラーフィルタ配列の例

以下に、大画素に適用するカラーフィルタ配列と、小画素に適用するカラーフィルタ配列とについて、例を挙げて説明する。なお、以下の説明では、

単位画素の平面レイアウトとして、第1の実施形態において図3～図6を用いて説明した平面レイアウトを引用するが、これに限定されず、例えば、第2の実施形態において図14を用いて説明した単位画素の平面レイアウトや、第3の実施形態において図15を用いて説明した単位画素の平面レイアウトなど、種々変形することが可能である。

[0131] 図16は、本実施形態に係る単位画素の平面レイアウト例を示す図である。ただし、図16には、第1面における第1光電変換素子101、第2光電変換素子102、第1オンチップレンズ151、第2オンチップレンズ152、画素間遮光部181の平面レイアウトに加えて、単位画素100の第1面において各画素に設けられた第1カラーフィルタ121及び第2カラーフィルタ122の平面レイアウトも示されている。

[0132] 図16に示すように、第1例では、大画素の繰返しの単位を構成する要素が、R C C B（赤色、クリア（ホワイト）、クリア（ホワイト）、青色）の組合せとされ、小画素の繰返しの単位を構成する要素が、ベイヤー配列のR G G B（赤色、緑色、緑色、青色）の組合せとされている。なお、クリア（C）は、ホワイト（W）とも称され、可視光に対してブロードな光透過特性を持つカラーフィルタが配置された画素である。

[0133] クリア（C）の画素の感度は、例えば、緑色（G）の画素の感度よりも高い。したがって、第1例では、最も感度の高いクリア（C）の第1カラーフィルタ121Cが配置された大画素である第1光電変換素子101Cからの漏れ電流の流出先となる小画素に、小画素のうちで最も感度が高い緑色（G）の波長成分を透過する第2カラーフィルタ122Gが設けられた第2光電変換素子102Gを含む小画素が割り当てられる。

[0134] なお、赤色（R）の波長成分を透過する第1カラーフィルタ121Rが配置された大画素である第1光電変換素子101Rからの漏れ電流の流出先となる小画素には、同じく赤色（R）の波長成分を透過する第2カラーフィルタ122Rが設けられた第2光電変換素子102Rを含む小画素が割り当てられてよい。同様に、青色（B）の波長成分を透過する第1カラーフィルタ

1 2 1 Bが配置された大画素である第1光電変換素子1 0 1 Bからの漏れ電流の流出先となる小画素には、同じく青色（B）の波長成分を透過する第2カラーフィルタ1 2 2 Bが設けられた第2光電変換素子1 0 2 Bを含む小画素が割り当てられてよい。

[0135] 4. 2 作用・効果

以上のように、本実施形態によれば、大画素のうちで最も感度が高い大画素からの漏れ電流の流出先となる小画素に対して、小画素のうちで最も感度の高い小画素が配置され、2番目に感度が高い大画素に対しては、残りの小画素のうちで最も感度が高い小画素が選択されるというように、感度の高さ順に、大画素と小画素とが組み合わせられる。これにより、小画素における漏れ電流による影響を最小限に抑えることが可能となるため、小画素から読み出した画像データにおけるノイズ比（S/N比）を向上することが可能となる。

[0136] なお、本実施形態では、大画素に対して設けられる第1カラーフィルタ1 2 1の繰返しの単位を構成する要素と、小画素に対して設けられる第2カラーフィルタ1 2 2の繰返しの単位を構成する要素とが異なる場合を例示したが、これに限定されず、大画素に対して設けられる第1カラーフィルタ1 2 1の繰返しの単位を構成する要素と、小画素に対して設けられる第2カラーフィルタ1 2 2の繰返しの単位を構成する要素とが一致する場合にも、本実施形態を適用することは可能である。

[0137] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0138] 5. 第5の実施形態

上述した第1～第3の実施形態では、大画素及び小画素に対して設定されるカラーフィルタ配列をR G G Bのベイヤー配列とした場合を例示したが、本実施形態では、その他のカラーフィルタ配列を適用した場合について、幾つか例を挙げて説明する。

[0139] なお、以下の説明では、単位画素の平面レイアウトとして、第1の実施形

態において図3～図6を用いて説明した平面レイアウトを引用するが、これに限定されず、例えば、第2の実施形態において図14を用いて説明した単位画素の平面レイアウトや、第3の実施形態において図15を用いて説明した単位画素の平面レイアウトなど、種々変形することが可能である。

[0140] また、以下の説明で使用する各図面には、図16と同様に、第1面における第1光電変換素子101、第2光電変換素子102、第1オンチップレンズ151、第2オンチップレンズ152、画素間遮光部181の平面レイアウトに加えて、単位画素100の第1面において各画素に設けられた第1カラーフィルタ121及び第2カラーフィルタ122の平面レイアウトも示されている。

[0141] 5. 1 第1例

図17は、本実施形態の第1例に係る単位画素の平面レイアウト例を示す図である。図17に示すように、第1例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がRYYCy（赤色、黄色、黄色、シアン）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0142] なお、図17において、第1カラーフィルタ121Rは、赤色（R）の波長成分を透過するカラーフィルタであり、第1カラーフィルタ121Yは、黄色（Y）の波長成分を透過するカラーフィルタであり、第1カラーフィルタ121Cyは、RGB三原色に対して補色の関係にあるシアン（Cy）の波長成分を透過するカラーフィルタである。同様に、第2カラーフィルタ122Rは、赤色（R）の波長成分を透過するカラーフィルタであり、第2カラーフィルタ122Yは、黄色（Y）の波長成分を透過するカラーフィルタであり、第2カラーフィルタ122Cyは、シアン（Cy）の波長成分を透過するカラーフィルタである。

[0143] また、第1光電変換素子101Rは、第1カラーフィルタ121Rを透過した赤色（R）の波長成分の光を光電変換する光電変換素子であり、第1光電変換素子101Yは、第1カラーフィルタ121Yを透過した黄色（Y）

の波長成分の光を光電変換する光電変換素子であり、第1光電変換素子101Cyは、第1カラーフィルタ121Cyを透過したシアン（Cy）の波長成分の光を光電変換する光電変換素子である。同様に、第2光電変換素子102Rは、第2カラーフィルタ122Rを透過した赤色（R）の波長成分の光を光電変換する光電変換素子であり、第2光電変換素子102Yは、第2カラーフィルタ122Yを透過した黄色（Y）の波長成分の光を光電変換する光電変換素子であり、第2光電変換素子102Cyは、第2カラーフィルタ122Cyを透過したシアン（Cy）の波長成分の光を光電変換する光電変換素子である。

[0144] 5. 2 第2例

図18は、本実施形態の第2例に係る単位画素の平面レイアウト例を示す図である。図18に示すように、第2例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がRCCC（赤色、シアン、シアン、シアン）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0145] 5. 3 第3例

図19は、本実施形態の第3例に係る単位画素の平面レイアウト例を示す図である。図19に示すように、第3例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がRCCB（赤色、クリア、クリア、青色）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0146] 5. 4 第4例

図20は、本実施形態の第4例に係る単位画素の平面レイアウト例を示す図である。図20に示すように、第4例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がRGBGrY（赤色、緑色、青色、グレイ）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0147] なお、図20において、第1カラーフィルタ121GrY及び第2カラー

フィルタ 1 2 2 G r y は、可視光に対してブロードな光透過特性を持つが、クリア（C）のカラーフィルタよりも低い光透過特性（例えば、可視光の 80%以下を透過する光透過特性）を備えるカラーフィルタである。また、第 1 光電変換素子 1 0 1 G r y は、第 1 カラーフィルタ 1 2 1 G r y を透過した光を光電変換する光電変換素子であり、第 2 光電変換素子 1 0 2 G r y は、第 2 カラーフィルタ 1 2 2 G r y を透過した光を光電変換する光電変換素子である。

[0148] 5. 5 第 5 例

図 2 1 は、本実施形態の第 5 例に係る単位画素の平面レイアウト例を示す図である。図 2 1 に示すように、第 5 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R G r y Y C y（赤色、グレイ、黄色、シアン）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0149] 5. 6 第 6 例

図 2 2 は、本実施形態の第 6 例に係る単位画素の平面レイアウト例を示す図である。図 2 2 に示すように、第 6 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R G r y C C（赤色、グレイ、クリア、クリア）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0150] 5. 7 第 7 例

図 2 3 は、本実施形態の第 7 例に係る単位画素の平面レイアウト例を示す図である。図 2 3 に示すように、第 7 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R G r y C B（赤色、グレイ、クリア、青色）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0151] 5. 8 第 8 例

図 2 4 は、本実施形態の第 8 例に係る単位画素の平面レイアウト例を示す図である。図 2 4 に示すように、第 8 例では、大画素と小画素とのそれぞれ

に、繰返しの単位を構成する要素が G B R B I（緑色、青色、赤色、黒色）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0152] なお、図 24 において、第 1 カラーフィルタ 1 2 1 B I 及び第 2 カラーフィルタ 1 2 2 B I は、遮光膜に相当する。したがって、第 1 光電変換素子 1 0 1 B I 及び第 2 光電変換素子 1 0 2 B I は、黒レベルの画素信号を読み出すための光電変換素子として使用される。

[0153] 5. 9 第 9 例

図 25 は、本実施形態の第 9 例に係る単位画素の平面レイアウト例を示す図である。図 25 に示すように、第 9 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R B I Y C y（赤色、黒色、黄色、シアン）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0154] 5. 10 第 10 例

図 26 は、本実施形態の第 10 例に係る単位画素の平面レイアウト例を示す図である。図 26 に示すように、第 10 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R B I C C（赤色、黒色、クリア、クリア）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0155] 5. 11 第 11 例

図 27 は、本実施形態の第 11 例に係る単位画素の平面レイアウト例を示す図である。図 27 に示すように、第 11 例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素が R B I C B（赤色、黒色、クリア、青色）の 2×2 画素の計 4 つの画素の組合せであるカラーフィルタ配列が適用されている。

[0156] 5. 12 第 12 例

図 28 は、本実施形態の第 12 例に係る単位画素の平面レイアウト例を示す図である。図 28 に示すように、第 12 例では、大画素と小画素とのそれ

ぞれに、繰返しの単位を構成する要素がGBIRG（緑色、青色、赤外、緑色）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0157] なお、図28において、第1カラーフィルタ121IR及び第2カラーフィルタ122IRは、赤外光を透過するカラーフィルタである。また、第1光電変換素子101IRは、第1カラーフィルタ121IRを透過した赤外光を光電変換する光電変換素子であり、第2光電変換素子102IRは、第2カラーフィルタ122IRを透過した赤外光を光電変換する光電変換素子である。

[0158] 5. 13 第13例

図29は、本実施形態の第13例に係る単位画素の平面レイアウト例を示す図である。図29に示すように、第13例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がGYMCy（緑色、黄色、マゼンタ、シアン）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0159] なお、図29において、第1カラーフィルタ121M及び第2カラーフィルタ122Mは、RGB三原色に対して補色の関係にあるマゼンダの波長成分を透過するカラーフィルタである。また、第1光電変換素子101Mは、第1カラーフィルタ121Mを透過した光を光電変換する光電変換素子であり、第2光電変換素子102Mは、第2カラーフィルタ122Mを透過した赤外光を光電変換する光電変換素子である。

[0160] 5. 14 第14例

図30は、本実施形態の第14例に係る単位画素の平面レイアウト例を示す図である。図30に示すように、第14例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がIRCCC（赤外、クリア、クリア、クリア）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0161] 5. 15 第15例

図31は、本実施形態の第15例に係る単位画素の平面レイアウト例を示す図である。図31に示すように、第15例では、大画素と小画素とのそれぞれに、繰返しの単位を構成する要素がIRCCB（赤外、クリア、クリア、青色）の2×2画素の計4つの画素の組合せであるカラーフィルタ配列が適用されている。

[0162] 5. 16 作用・効果

以上で例示したようなカラーフィルタ配列を採用した場合でも、大画素からの漏れ電流の流出先となる小画素の第2光電変換素子102に、大画素の第1光電変換素子101に設けられた第1カラーフィルタ121と同じ波長成分を透過する第2カラーフィルタ122を設けることで、大画素から漏れ出した漏れ電流がこの大画素と同じ波長成分の光に基づいて電荷を発生させる小画素に流入することとなるため、異なる波長成分の光により発生した電荷が小画素に流入することを低減することができる。それにより、小画素における漏れ電流による影響が低減されるため、小画素から読み出した画像データにおけるノイズ比（S/N比）を向上することが可能となる。

[0163] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0164] 6. 第6の実施形態

上述した実施形態では、入射光に対する入射面の面積差により、感度の高い大画素と、感度の低い小画素とを設け、感度の高い大画素に対して感度の低い小画素を組み合わせる場合を例示したが、画素に対して感度差を設定する方法は、面積差による方法に限定されない。

[0165] 例えば、光電変換素子の不純物濃度に差を設けることで、感度の高い画素（大画素の代替）と感度の低い画素（小画素の代替）とを設けることも可能である。具体的には、第1光電変換素子101の不純物濃度を高く、第2光電変換素子102の不純物濃度を低くすることで、感度の異なる2つの画素を設けることも可能である。

[0166] また、一方の画素の入射面に対して遮光膜を設けることで、実質的に光が

入射する領域に面積差を設定することでも、感度の高い画素（遮光面積無し又は小）と感度の低い画素（遮光面積大）とを設けることが可能である。

[0167] さらに、各画素に配置するオンチップレンズ（例えば、第1オンチップレンズ151及び第2オンチップレンズ152）の光軸や焦点距離等に差を設けることでも、感度の高い画素と感度の低い画素とを設けることが可能である。

[0168] これらのような場合でも、大画素からの漏れ電流の流出先となる小画素の第2光電変換素子102に、大画素の第1光電変換素子101に設けられた第1カラーフィルタ121と同じ波長成分を透過する第2カラーフィルタ122を設けることで、大画素から漏れ出した漏れ電流がこの大画素と同じ波長成分の光に基づいて電荷を発生させる小画素に流入することとなるため、異なる波長成分の光により発生した電荷が小画素に流入することを低減することができる。それにより、小画素における漏れ電流による影響が低減されるため、小画素から読み出した画像データにおけるノイズ比（S/N比）を向上することが可能となる。

[0169] その他の構成、動作及び効果は、上述した実施形態と同様であってよいため、ここでは詳細な説明を省略する。

[0170] 7. 移動体への応用例

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0171] 図32は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0172] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図32に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユ

ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（Interface）１２０５３が図示されている。

[0173] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0174] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0175] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0176] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出

力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であってもよいし、赤外線等の非可視光であってもよい。

[0177] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0178] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）の機能実現を目的とした協調制御を行うことができる。

[0179] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0180] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向

車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0181] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 32 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0182] 図 33 は、撮像部 12031 の設置位置の例を示す図である。

[0183] 図 33 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0184] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0185] なお、図 33 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112、12113 は、それぞれサイドミラーに設けられた撮像部 12102、12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像

部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0186] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよい、位相差検出用の画素を有する撮像素子であってもよい。

[0187] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的变化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0188] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 1 2 0 5 1 は、車両 1 2 1 0 0 の周辺の障害物を、車両 1 2 1 0 0 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 1 2 0 5 1 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 1 2 0 6 1 や表示部 1 2 0 6 2 を介してドライバに警報を出力することや、駆動系制御ユニット 1 2 0 1 0 を介して強制減速や回

避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0189] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0190] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 12031 や運転者状態検出部 12041 等に適用され得る。

[0191] 以上、本開示の実施形態について説明したが、本開示の技術的範囲は、上述の実施形態そのままに限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。また、異なる実施形態及び変形例にわたる構成要素を適宜組み合わせてもよい。

[0192] また、本明細書に記載された各実施形態における効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0193] なお、本技術は以下のような構成も取ることができる。

(1)

それぞれ第 1 の感度を備え、2 次元格子状に配列する複数の第 1 光電変換素子と、

それぞれ前記第 1 の感度よりも低い第 2 の感度を備え、前記複数の第 1 光

電変換素子の間それぞれに配置されて２次元格子状に配列する複数の第２光電変換素子と、

それぞれ前記複数の第２光電変換素子のうちの１つを含み、前記複数の第２光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第１光電変換素子それぞれの受光面に対して一対一に設けられた複数の第１カラーフィルタと、

前記複数の第２光電変換素子それぞれの受光面に対して一対一に設けられた複数の第２カラーフィルタと、

を備え、

前記複数の第１光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第２光電変換素子の前記受光面に対して設けられた前記第２カラーフィルタは、当該電荷蓄積領域に最も近接する前記第１光電変換素子の前記受光面に対して設けられた前記第１カラーフィルタと同一の波長成分を透過させる

固体撮像装置。

(２)

前記複数の第１光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域が２つ以上存在する場合、当該２つ以上の電荷蓄積領域それぞれに近接するトランジスタのうち、前記第１及び第２光電変換素子に電荷を発生させる蓄積期間中に与えられる電位が最も低電位であるトランジスタに近接する前記電荷蓄積領域に含まれる前記第２光電変換素子の前記受光面に対して設けられた前記第２カラーフィルタは、当該電荷蓄積領域に最も近接する前記第１光電変換素子の前記受光面に対して設けられた前記第１カラーフィルタと同一の前記波長成分を透過させる前記(１)に記載の固体撮像装置。

(３)

前記複数の第１光電変換素子それぞれに対して前記複数の電荷蓄積領域が隣接していない場合、前記複数の第１光電変換素子それぞれの周囲に存在するトランジスタのうち、前記第１及び第２光電変換素子に電荷を発生させる

蓄積期間中に与えられる電位が最も低電位であるトランジスタに近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の前記波長成分を透過させる前記(1)に記載の固体撮像装置。

(4)

前記複数の電荷蓄積領域それぞれは、前記複数の第2光電変換素子のうちの1つに加え、当該第2光電変換素子で発生した電荷を蓄積する電荷蓄積部と、当該第2光電変換素子と当該電荷蓄積部とを接続するノードとを含む前記(1)～(3)の何れか1項に記載の固体撮像装置。

(5)

前記電荷蓄積部は、第1面側に前記第1及び第2光電変換素子が形成された半導体基板における前記第1面とは反対側の第2面上に形成されたポリシリコン電極を電荷蓄積層とする構造を備える前記(4)に記載の固体撮像装置。

(6)

前記複数の第1光電変換素子それぞれの前記受光面は、第1の面積を有し、

前記複数の第2光電変換素子それぞれの前記受光面は、前記第1の面積よりも小さい第2の面積を有する

前記(1)～(5)の何れか1項に記載の固体撮像装置。

(7)

前記複数の第1光電変換素子それぞれは、所定の不純物が第1の濃度で拡散された領域よりなり、

前記複数の第2光電変換素子それぞれは、前記所定の不純物が前記第1の濃度よりも低い第2の濃度で拡散された領域よりなる

前記(1)～(5)の何れか1項に記載の固体撮像装置。

(8)

前記複数の第1カラーフィルタは、ベイヤー配列、X-T r a n s（登録商標）型配列、クワッドベイヤー配列及びホワイトRGB型配列のうちの1つに従って配列している前記（1）～（7）の何れか1項に記載の固体撮像装置。

（9）

前記複数の第1カラーフィルタは、可視光に対してブロードな光透過特性を備えるカラーフィルタを含む前記（1）～（8）の何れか1項に記載の固体撮像装置。

（10）

前記複数の第1カラーフィルタは、可視光に対してブロードな光透過特性を備え、且つ、可視光の80%（パーセント）以下を透過するカラーフィルタを含む前記（1）～（9）の何れか1項に記載の固体撮像装置。

（11）

前記複数の第1カラーフィルタは、RGB三原色に対して補色の関係にある色の波長成分を透過させるカラーフィルタを含む前記（1）～（10）の何れか1項に記載の固体撮像装置。

（12）

前記複数の第1カラーフィルタのうちの少なくとも1つは、遮光膜である前記（1）～（11）の何れか1項に記載の固体撮像装置。

（13）

前記複数の第1カラーフィルタは、赤外光を透過するカラーフィルタを含む前記（1）～（12）の何れか1項に記載の固体撮像装置。

（14）

電荷を蓄積する浮遊拡散領域と、

前記第1光電変換素子に発生した電荷を前記浮遊拡散領域へ転送する第1転送ゲートと、

前記電荷蓄積領域に蓄積されている電荷を前記浮遊拡散領域へ転送する第2転送ゲートと、

前記浮遊拡散領域に蓄積している電荷の量に応じた電圧値の電圧信号を信号線に発生させる増幅ゲートと、

前記増幅ゲートと前記信号線との接続を制御する選択ゲートと、

前記浮遊拡散領域に蓄積されている電荷の放出を制御するリセットゲートと、

を備える前記（１）～（１３）の何れか１項に記載の固体撮像装置。

（１５）

それぞれ第１の感度を備え、２次元格子状に配列する複数の第１光電変換素子と、

それぞれ前記第１の感度よりも低い第２の感度を備え、前記複数の第１光電変換素子の間それぞれに配置されて２次元格子状に配列する複数の第２光電変換素子と、

それぞれ前記複数の第２光電変換素子のうちの１つを含み、前記複数の第２光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第１光電変換素子それぞれの受光面に対して一対一に設けられた複数の第１カラーフィルタと、

前記複数の第２光電変換素子それぞれの受光面に対して一対一に設けられた複数の第２カラーフィルタと、

を備え、

前記複数の第１カラーフィルタは、第１の波長成分を透過する第３カラーフィルタと、前記第１の波長成分とは異なる第２の波長成分を透過する第４カラーフィルタとを含み、

前記複数の第２カラーフィルタは、第３の波長成分を透過する第５カラーフィルタと、前記第３の波長成分とは異なる第４の波長成分を透過する第６カラーフィルタとを含み、

可視光域においてブロードな光強度の白色光が入射した場合に前記受光面に前記第３カラーフィルタが設けられた前記第１光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前

記第4カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記白色光が入射した場合に前記受光面に前記第5カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第6カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面には、前記第5カラーフィルタが設けられている

固体撮像装置。

(16)

複数の単位画素が行列方向に配列した画素アレイ部と、

前記複数の単位画素における読出し対象の単位画素を駆動する駆動回路と

前記駆動回路により駆動された前記読出し対象の単位画素から画素信号を読み出す処理回路と、

前記駆動回路及び前記処理回路を制御する制御部と、

を備え、

前記画素アレイ部は、

それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、

それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、

それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と

前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、

前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、

を含み、

前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の波長成分を透過させる

電子機器。

(17)

複数の単位画素が行列方向に配列した画素アレイ部と、

前記複数の単位画素における読出し対象の単位画素を駆動する駆動回路と、

前記駆動回路により駆動された前記読出し対象の単位画素から画素信号を読み出す処理回路と、

前記駆動回路及び前記処理回路を制御する制御部と、

を備え、

前記画素アレイ部は、

それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、

それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、

それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、

前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、

を含み、

前記複数の第1カラーフィルタは、第1の波長成分を透過する第3カラーフィルタと、前記第1の波長成分とは異なる第2の波長成分を透過する第4カラーフィルタとを含み、

前記複数の第2カラーフィルタは、第3の波長成分を透過する第5カラーフィルタと、前記第3の波長成分とは異なる第4の波長成分を透過する第6カラーフィルタとを含み、

可視光域においてブロードな光強度の白色光が入射した場合に前記受光面に前記第3カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記白色光が入射した場合に前記受光面に前記第5カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第6カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面には、前記第5カラーフィルタが設けられている

電子機器。

符号の説明

[0194] 10 CMOSイメージセンサ

11 画素アレイ部

1 2 垂直駆動回路

1 3 カラム処理回路

1 4 水平駆動回路

1 5 システム制御部

1 8 信号処理部

1 9 データ格納部

1 0 0、2 0 0、3 0 0 単位画素

1 0 1、1 0 1 B、1 0 1 B I、1 0 1 C、1 0 1 C y、1 0 1 G、1 0
1 G 1、1 0 1 G 2、1 0 1 G r y、1 0 1 I R、1 0 1 R、1 0 1 Y 第
1 光電変換素子

1 0 2 第2光電変換素子

1 0 3 第1転送トランジスタ

1 0 4 第2転送トランジスタ

1 0 5 第3転送トランジスタ

1 0 6 第4転送トランジスタ

1 0 6 1 ゲート電極

1 0 7 F D 部

1 0 8 リセットトランジスタ

1 0 9 増幅トランジスタ

1 1 0 選択トランジスタ

1 1 1 電荷蓄積部

1 1 2、1 1 3 ノード

1 2 1、1 2 1 B、1 2 1 B I、1 2 1 C、1 2 1 C y、1 2 1 G、1 2
1 G 1、1 2 1 G 2、1 2 1 G r y、1 2 1 I R、1 2 1 R、1 2 1 Y 第
1 カラーフィルタ

1 2 2、1 2 2 B、1 2 2 B 1、1 2 2 B 2、1 2 2 B I、1 2 2 C、1
2 2 C y、1 2 2 G、1 2 2 G 1、1 2 2 G 2、1 2 2 G 3、1 2 2 G r y
、1 2 2 I R、1 2 2 R、1 2 2 Y 第2カラーフィルタ

- 1 3 1 電流源
- 1 4 0 シリコン基板
- 1 4 1 N-拡散領域
- 1 4 2 N拡散領域
- 1 4 3 P-拡散領域
- 1 4 4 P+拡散領域
- 1 4 5 N+拡散領域
- 1 4 6 P拡散領域
- 1 4 7 シリコン酸化膜
- 1 4 8 ポリシリコン電極
- 1 5 1 第1 オンチップレンズ
- 1 5 2 第2 オンチップレンズ
- 1 8 1 画素間遮光部
- L D 画素駆動線
- V S L 垂直信号線

請求の範囲

- [請求項1] それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、
- それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、
- それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、
- 前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、
- 前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、
- を備え、
- 前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の波長成分を透過させる
- 固体撮像装置。
- [請求項2] 前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域が2つ以上存在する場合、当該2つ以上の電荷蓄積領域それぞれに近接するトランジスタのうち、前記第1及び第2光電変換素子に電荷を発生させる蓄積期間中に与えられる電位が最も低電位であるトランジスタに近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の前記波長成分

を透過させる請求項 1 に記載の固体撮像装置。

[請求項3] 前記複数の第 1 光電変換素子それぞれに対して前記複数の電荷蓄積領域が隣接していない場合、前記複数の第 1 光電変換素子それぞれの周囲に存在するトランジスタのうち、前記第 1 及び第 2 光電変換素子に電荷を発生させる蓄積期間中に与えられる電位が最も低電位であるトランジスタに近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面に対して設けられた前記第 2 カラーフィルタは、当該電荷蓄積領域に最も近接する前記第 1 光電変換素子の前記受光面に対して設けられた前記第 1 カラーフィルタと同一の前記波長成分を透過させる請求項 1 に記載の固体撮像装置。

[請求項4] 前記複数の電荷蓄積領域それぞれは、前記複数の第 2 光電変換素子のうちの 1 つに加え、当該第 2 光電変換素子で発生した電荷を蓄積する電荷蓄積部と、当該第 2 光電変換素子と当該電荷蓄積部とを接続するノードとを含む請求項 1 に記載の固体撮像装置。

[請求項5] 前記電荷蓄積部は、第 1 面側に前記第 1 及び第 2 光電変換素子が形成された半導体基板における前記第 1 面とは反対側の第 2 面上に形成されたポリシリコン電極を電荷蓄積層とする構造を備える請求項 4 に記載の固体撮像装置。

[請求項6] 前記複数の第 1 光電変換素子それぞれの前記受光面は、第 1 の面積を有し、

前記複数の第 2 光電変換素子それぞれの前記受光面は、前記第 1 の面積よりも小さい第 2 の面積を有する

請求項 1 に記載の固体撮像装置。

[請求項7] 前記複数の第 1 光電変換素子それぞれは、所定の不純物が第 1 の濃度で拡散された領域よりなり、

前記複数の第 2 光電変換素子それぞれは、前記所定の不純物が前記第 1 の濃度よりも低い第 2 の濃度で拡散された領域よりなる

請求項 1 に記載の固体撮像装置。

- [請求項8] 前記複数の第1カラーフィルタは、ベイヤー配列、X-T r a n s（登録商標）型配列、クワッドベイヤー配列及びホワイトRGB型配列のうちの1つに従って配列している請求項1に記載の固体撮像装置。
- [請求項9] 前記複数の第1カラーフィルタは、可視光に対してブロードな光透過特性を備えるカラーフィルタを含む請求項1に記載の固体撮像装置。
- [請求項10] 前記複数の第1カラーフィルタは、可視光に対してブロードな光透過特性を備え、且つ、可視光の80%（パーセント）以下を透過するカラーフィルタを含む請求項1に記載の固体撮像装置。
- [請求項11] 前記複数の第1カラーフィルタは、RGB三原色に対して補色の関係にある色の波長成分を透過させるカラーフィルタを含む請求項1に記載の固体撮像装置。
- [請求項12] 前記複数の第1カラーフィルタのうちの少なくとも1つは、遮光膜である請求項1に記載の固体撮像装置。
- [請求項13] 前記複数の第1カラーフィルタは、赤外光を透過するカラーフィルタを含む請求項1に記載の固体撮像装置。
- [請求項14] 電荷を蓄積する浮遊拡散領域と、
前記第1光電変換素子に発生した電荷を前記浮遊拡散領域へ転送する第1転送ゲートと、
前記電荷蓄積領域に蓄積されている電荷を前記浮遊拡散領域へ転送する第2転送ゲートと、
前記浮遊拡散領域に蓄積している電荷の量に応じた電圧値の電圧信号を信号線に発生させる増幅ゲートと、
前記増幅ゲートと前記信号線との接続を制御する選択ゲートと、
前記浮遊拡散領域に蓄積されている電荷の放出を制御するリセットゲートと、
を備える請求項1に記載の固体撮像装置。

[請求項15] それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、

それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、

それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、

前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、

を備え、

前記複数の第1カラーフィルタは、第1の波長成分を透過する第3カラーフィルタと、前記第1の波長成分とは異なる第2の波長成分を透過する第4カラーフィルタとを含み、

前記複数の第2カラーフィルタは、第3の波長成分を透過する第5カラーフィルタと、前記第3の波長成分とは異なる第4の波長成分を透過する第6カラーフィルタとを含み、

可視光域においてブロードな光強度の白色光が入射した場合に前記受光面に前記第3カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記白色光が入射した場合に前記受光面に前記第5カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第6カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生

させる電荷の量よりも多く、

前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面には、前記第5カラーフィルタが設けられている固体撮像装置。

[請求項16]

複数の単位画素が行列方向に配列した画素アレイ部と、

前記複数の単位画素における読出し対象の単位画素を駆動する駆動回路と、

前記駆動回路により駆動された前記読出し対象の単位画素から画素信号を読み出す処理回路と、

前記駆動回路及び前記処理回路を制御する制御部と、

を備え、

前記画素アレイ部は、

それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、

それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、

それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、

前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、

を含み、

前記複数の第1光電変換素子それぞれにおいて最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面に対して設

けられた前記第2カラーフィルタは、当該電荷蓄積領域に最も近接する前記第1光電変換素子の前記受光面に対して設けられた前記第1カラーフィルタと同一の波長成分を透過させる

電子機器。

[請求項17]

複数の単位画素が行列方向に配列した画素アレイ部と、

前記複数の単位画素における読出し対象の単位画素を駆動する駆動回路と、

前記駆動回路により駆動された前記読出し対象の単位画素から画素信号を読み出す処理回路と、

前記駆動回路及び前記処理回路を制御する制御部と、

を備え、

前記画素アレイ部は、

それぞれ第1の感度を備え、2次元格子状に配列する複数の第1光電変換素子と、

それぞれ前記第1の感度よりも低い第2の感度を備え、前記複数の第1光電変換素子の間それぞれに配置されて2次元格子状に配列する複数の第2光電変換素子と、

それぞれ前記複数の第2光電変換素子のうちの1つを含み、前記複数の第2光電変換素子それぞれで発生した電荷を蓄積する複数の電荷蓄積領域と、

前記複数の第1光電変換素子それぞれの受光面に対して一対一に設けられた複数の第1カラーフィルタと、

前記複数の第2光電変換素子それぞれの受光面に対して一対一に設けられた複数の第2カラーフィルタと、

を含み、

前記複数の第1カラーフィルタは、第1の波長成分を透過する第3カラーフィルタと、前記第1の波長成分とは異なる第2の波長成分を透過する第4カラーフィルタとを含み、

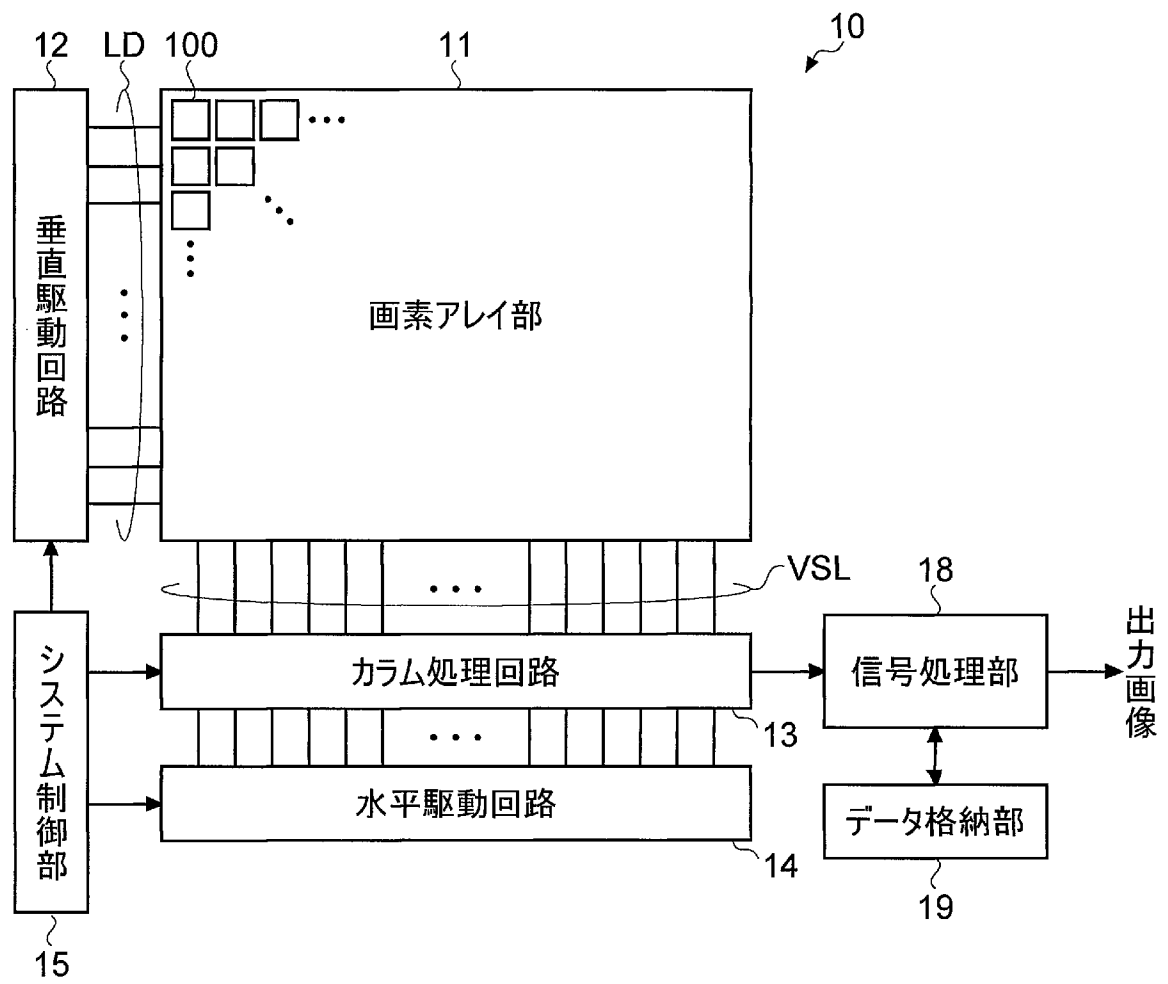
前記複数の第2カラーフィルタは、第3の波長成分を透過する第5カラーフィルタと、前記第3の波長成分とは異なる第4の波長成分を透過する第6カラーフィルタとを含み、

可視光域においてブロードな光強度の白色光が入射した場合に前記受光面に前記第3カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

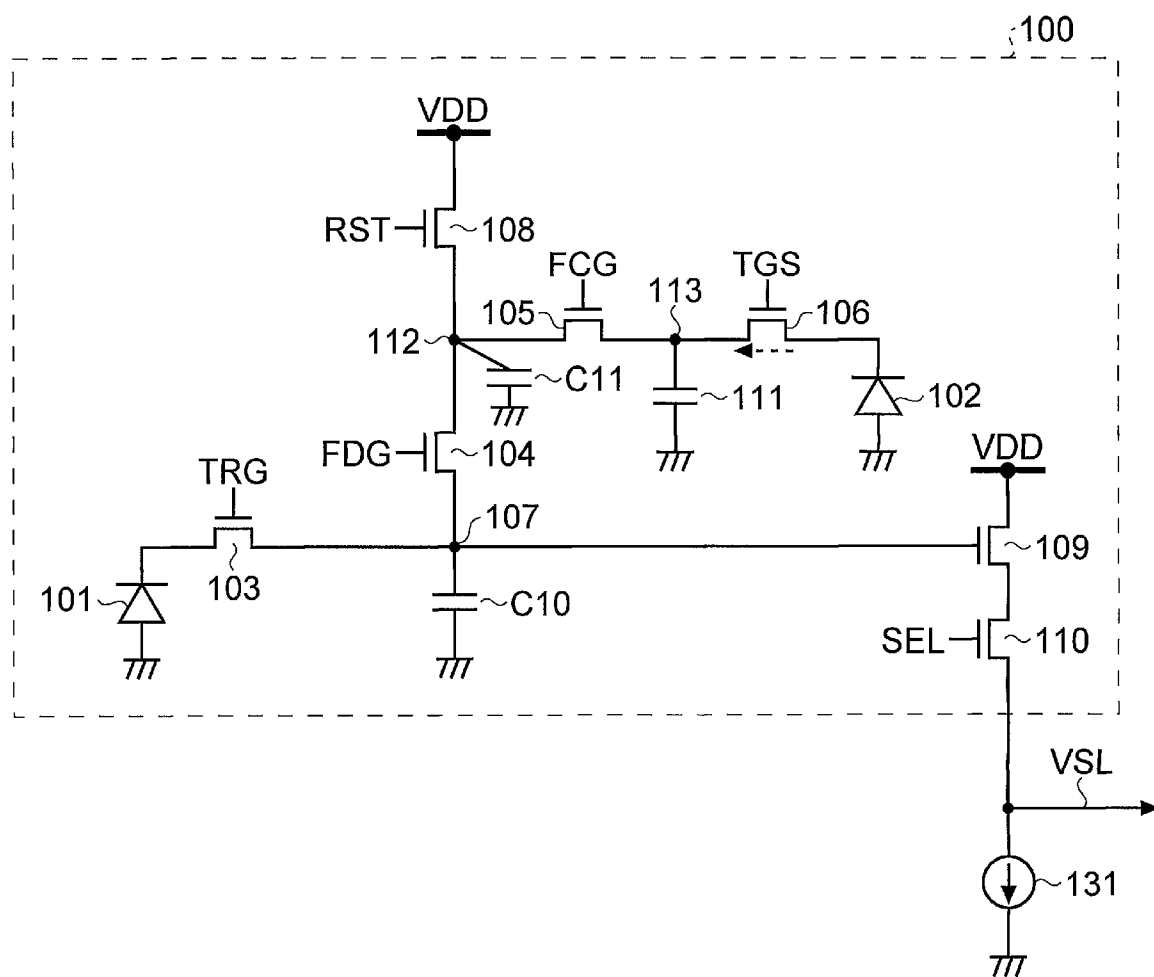
前記白色光が入射した場合に前記受光面に前記第5カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量は、前記白色光が入射した場合に前記受光面に前記第6カラーフィルタが設けられた前記第2光電変換素子が単位時間あたりに発生させる電荷の量よりも多く、

前記受光面に前記第4カラーフィルタが設けられた前記第1光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第2光電変換素子の前記受光面には、前記第5カラーフィルタが設けられている電子機器。

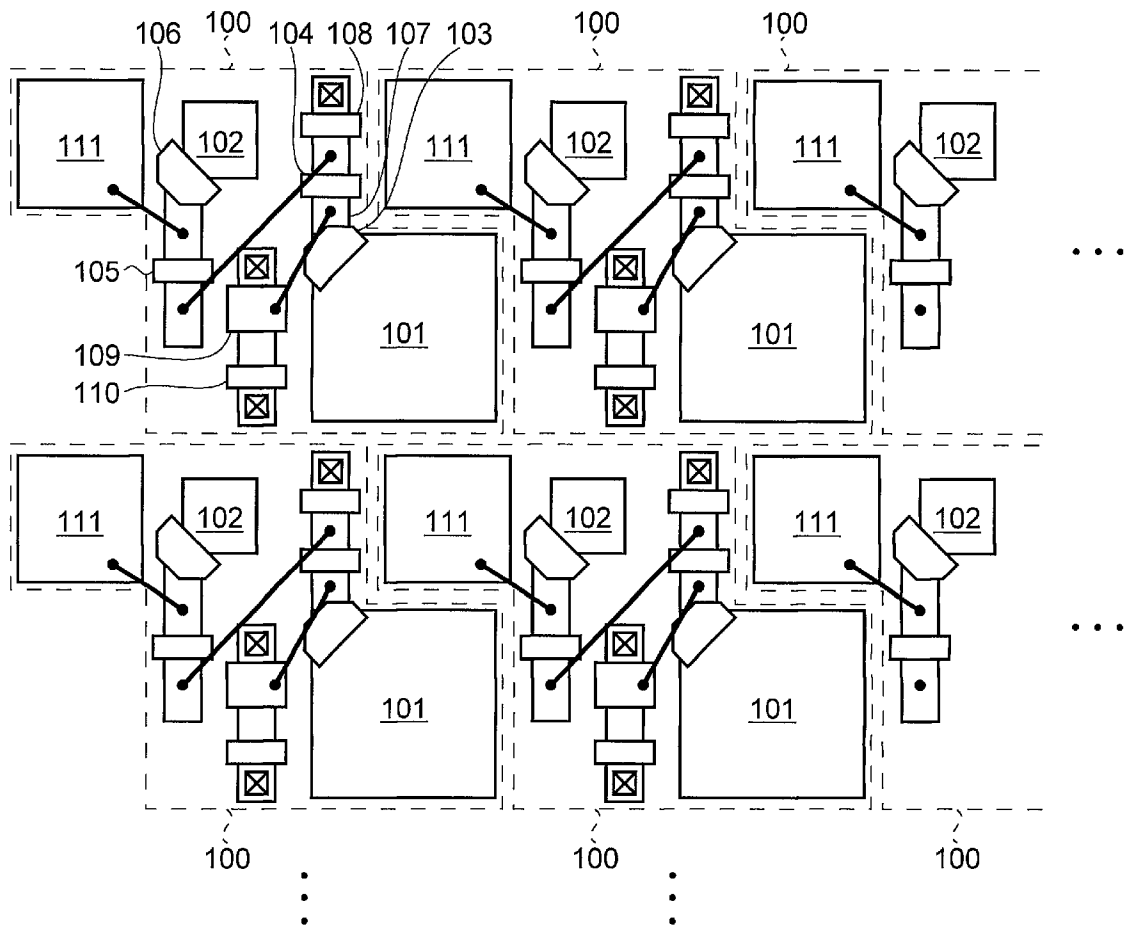
[図1]



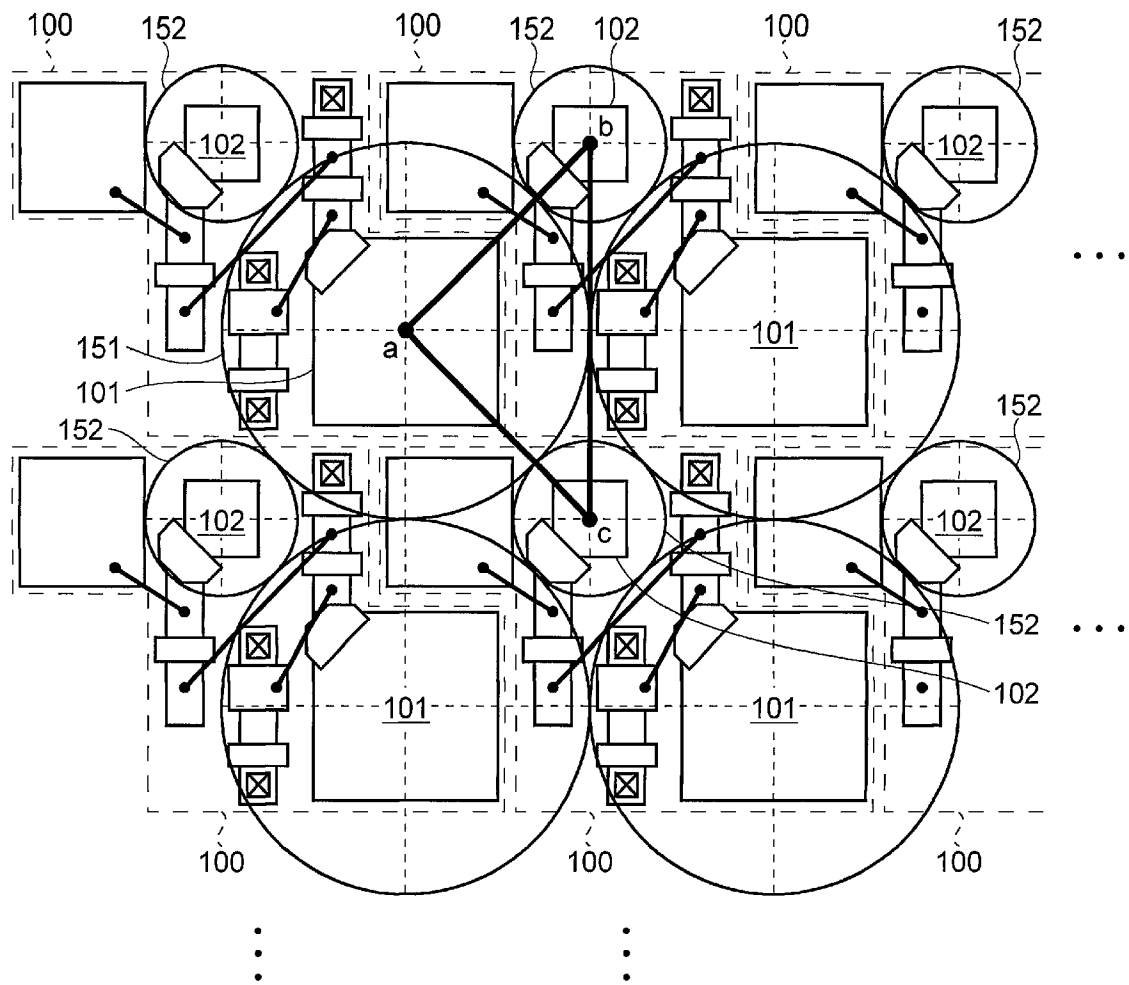
[図2]



[図3]



[図4]



[図5]

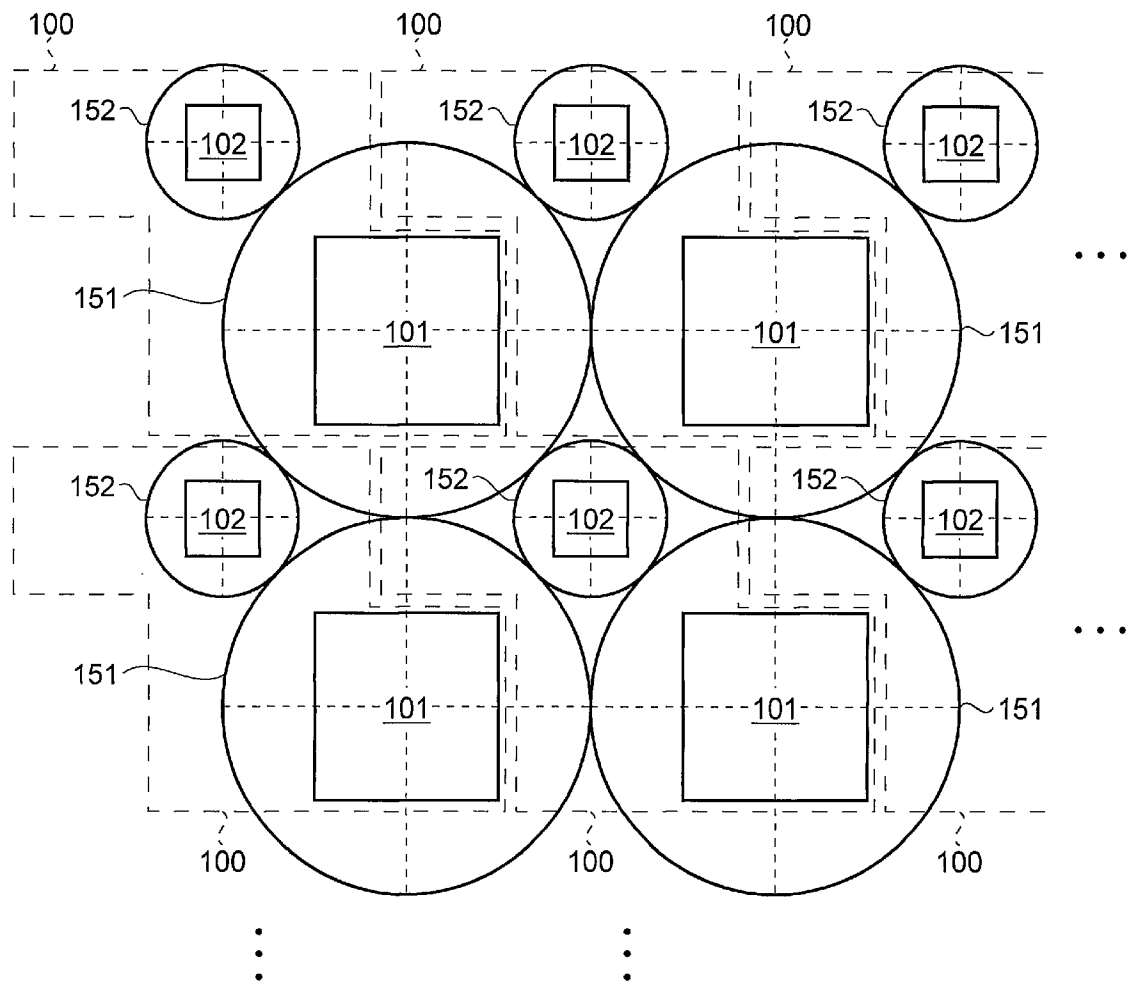
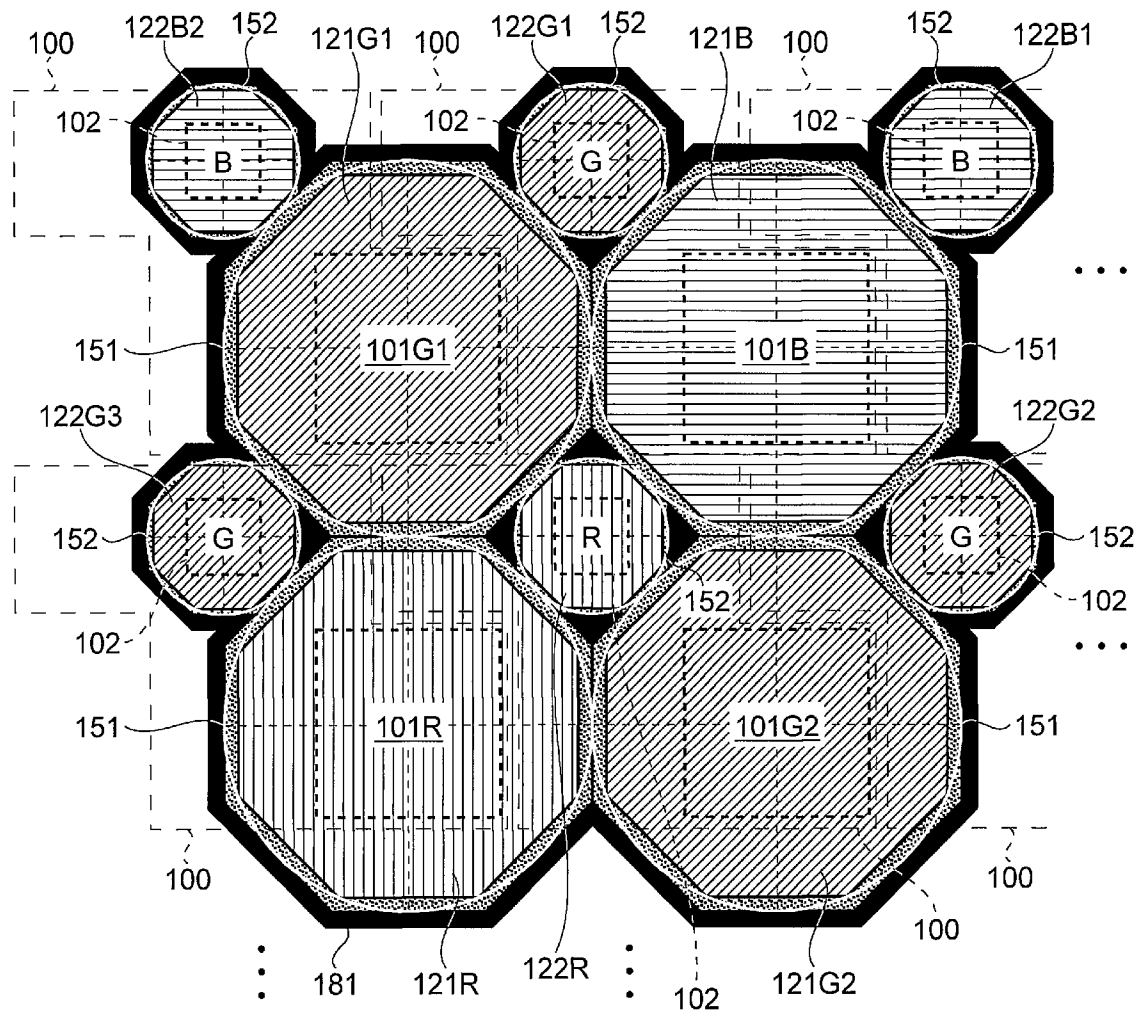


Figure 1 is a schematic diagram of a periodic structure 100. The structure is composed of a grid of square cells 101, each surrounded by a thick black border 151. The corners of the border 151 are rounded, forming circular regions 102. The regions 102 are arranged in a hexagonal pattern. The diagram is labeled with 100, 101, 102, 151, and 152. Ellipses indicate the structure is periodic.

[図7]



[図8]

R	Gr	R	Gr	...
Gb	B	Gb	B	...
R	Gr	R	Gr	...
Gb	B	Gb	B	...
⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	⋮

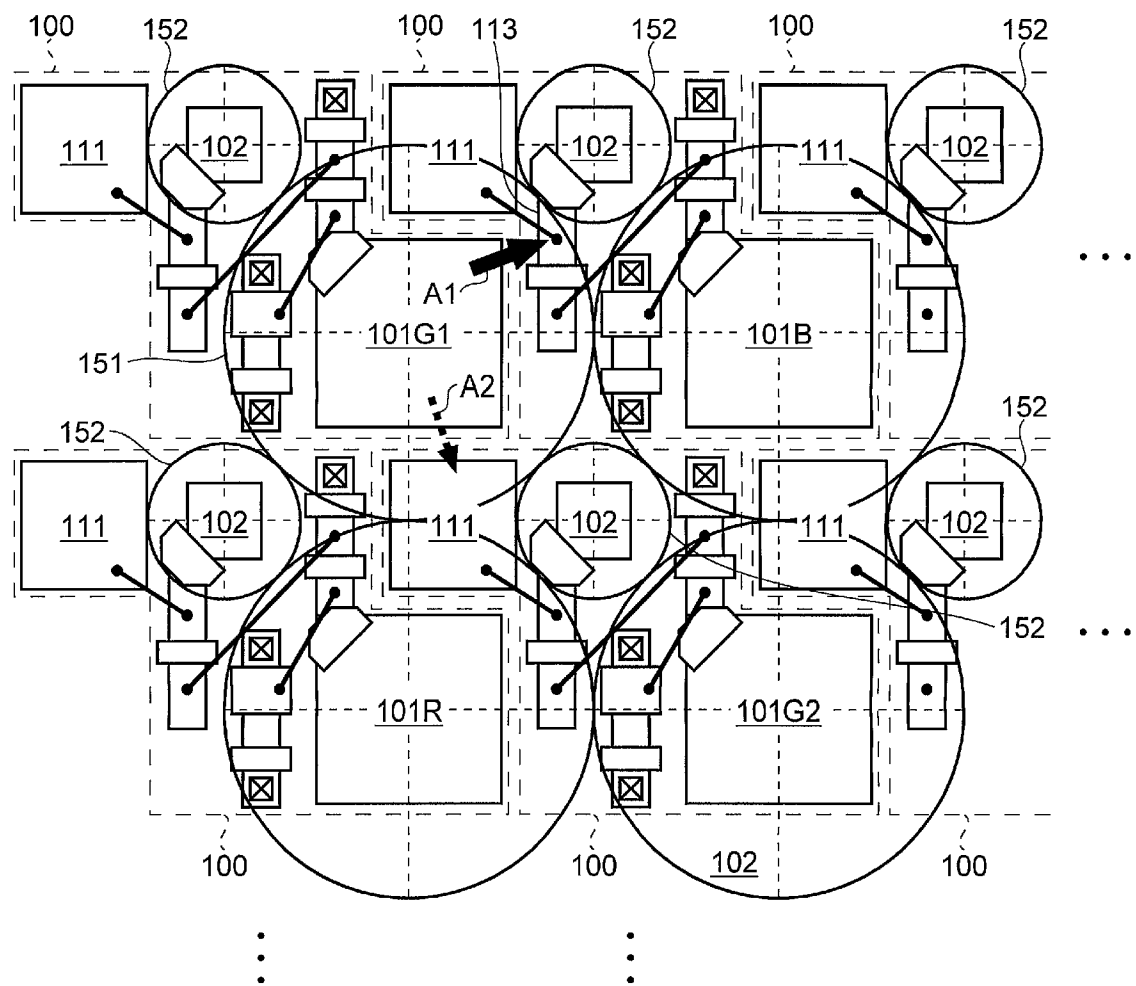
[図9]

G	B	G	G	R	G	...
R	G	R	B	G	B	...
G	B	G	G	R	G	...
G	R	G	G	B	G	...
B	G	B	R	G	R	...
G	R	G	G	B	G	...
⋮	⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	⋮	⋮	⋮

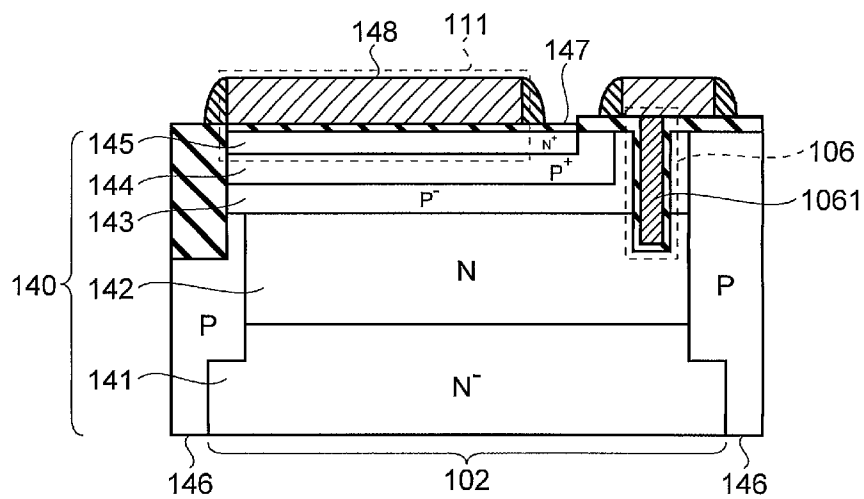
[illegible]

B	W	R	W
W	G	W	G
R	W	B	W
W	G	W	G
B	W	R	W
W	G	W	G
R	W	B	W
W	G	W	G

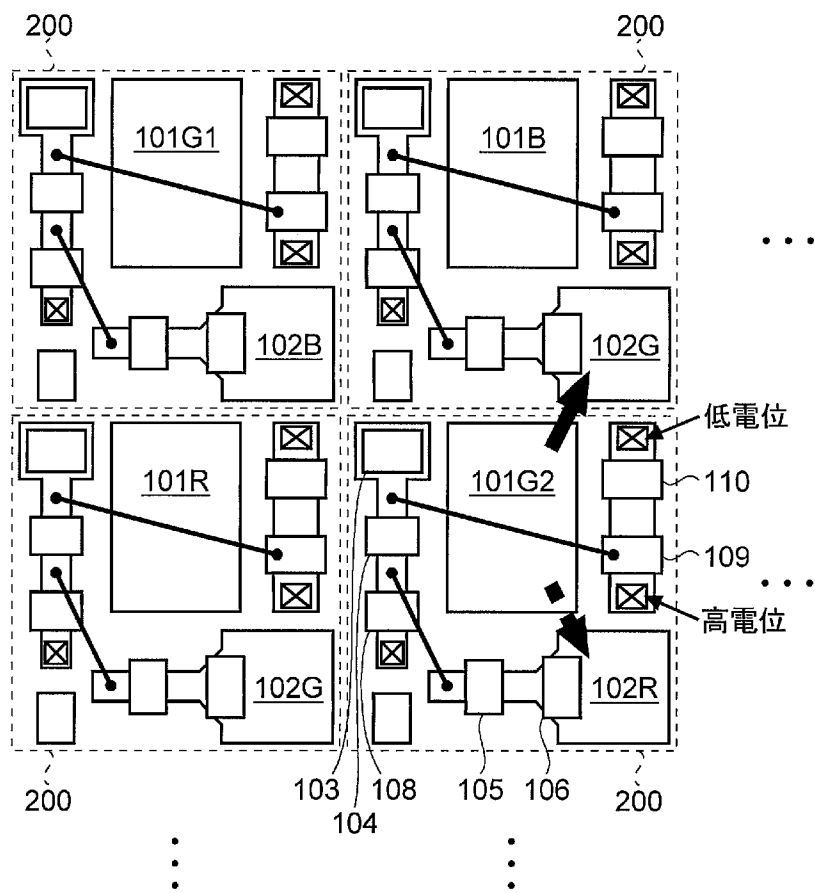
[図12]



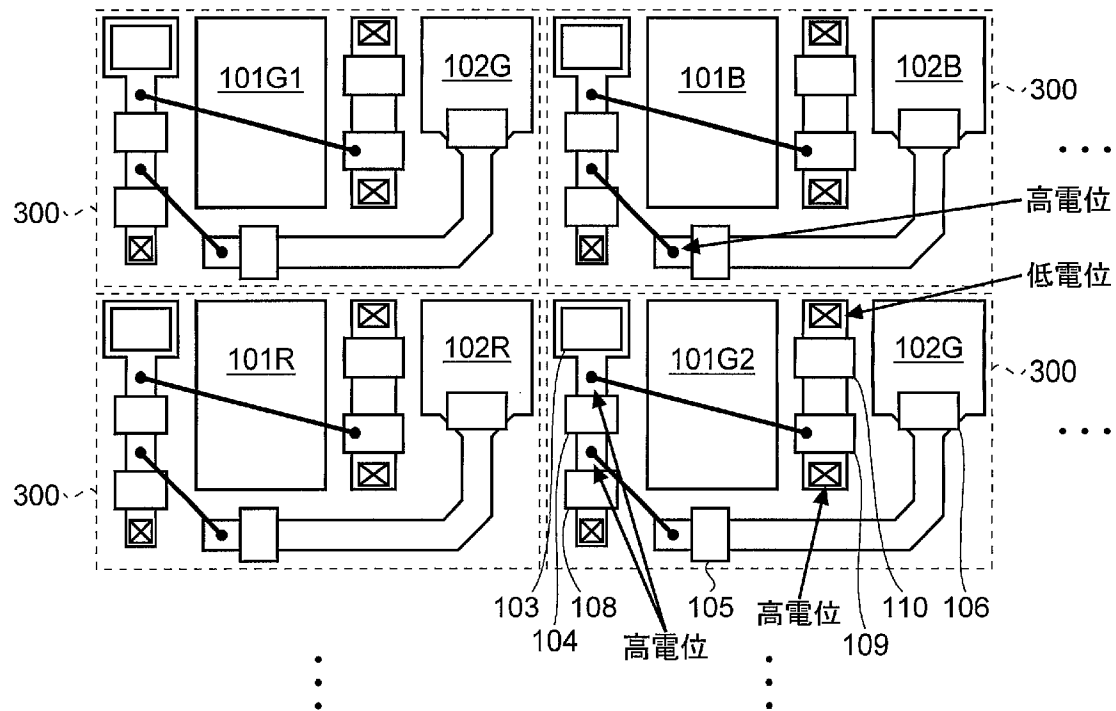
[図13]



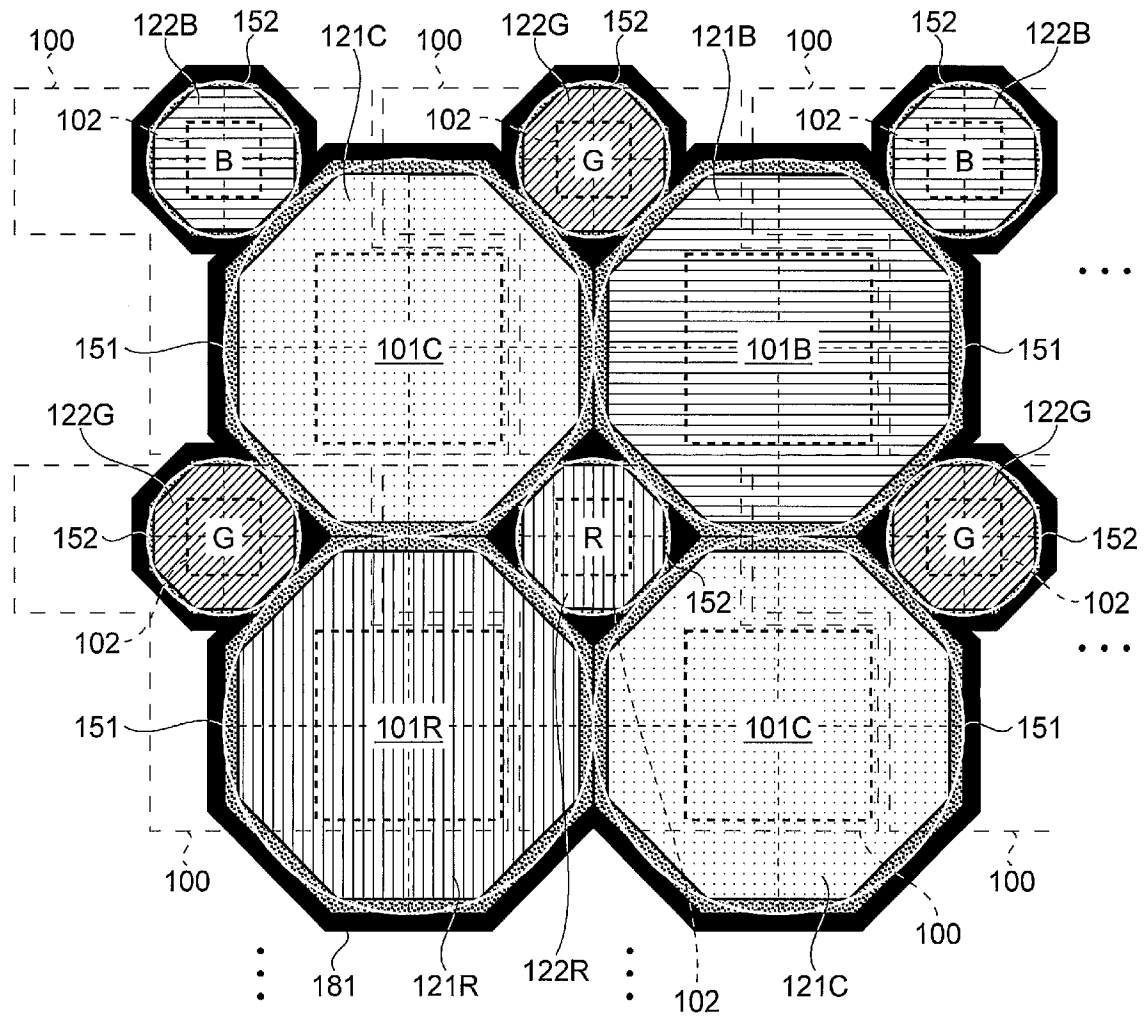
[図14]



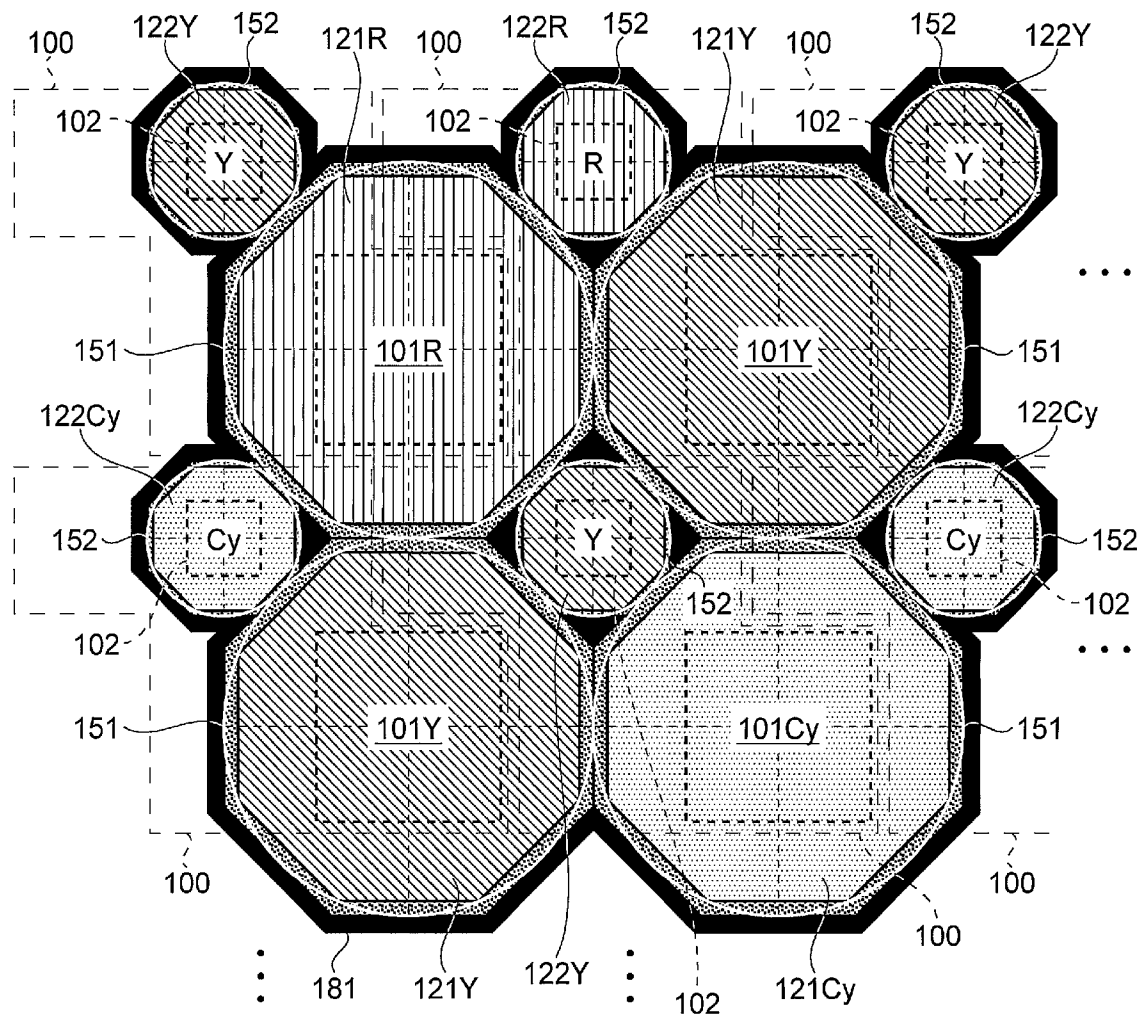
[図15]



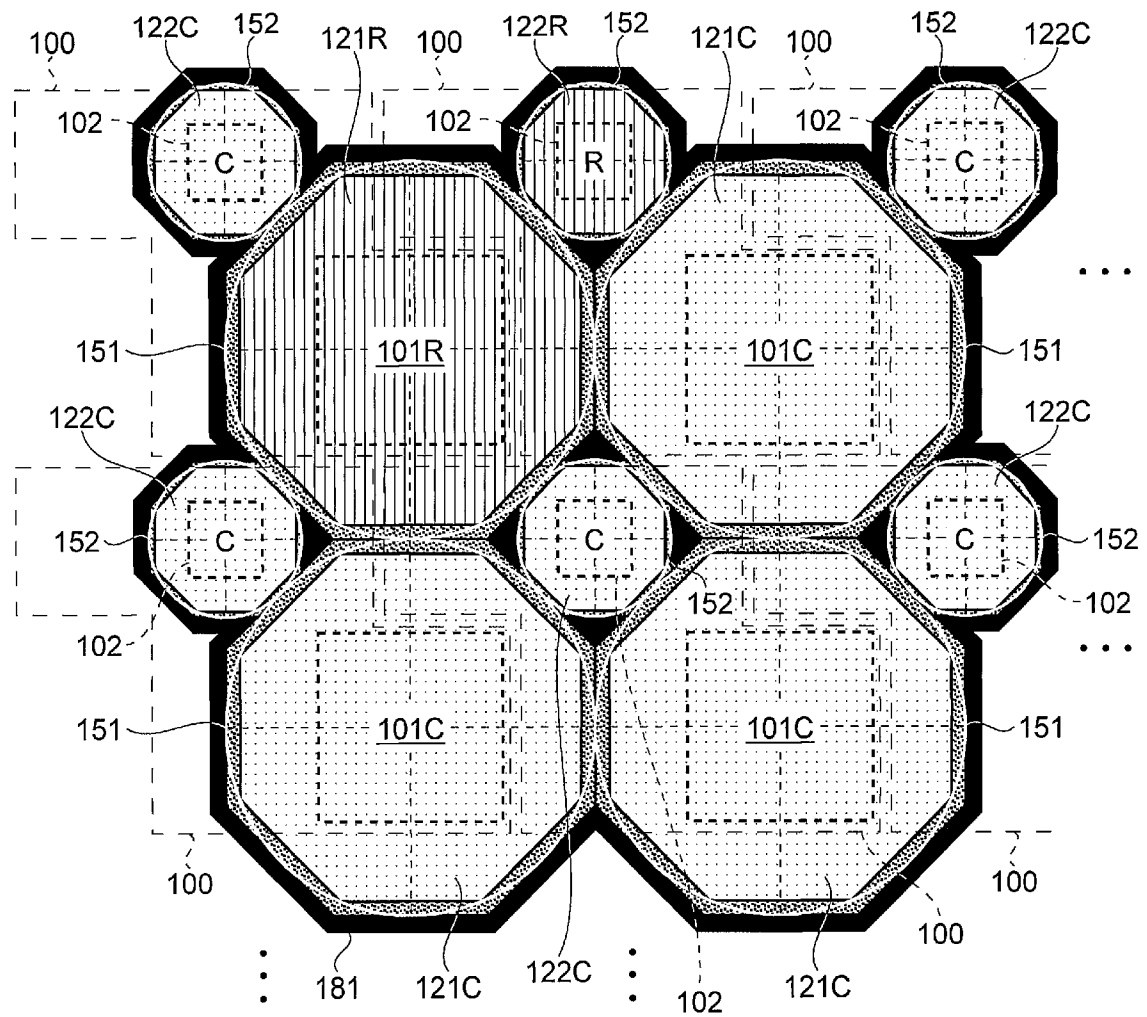
[図16]



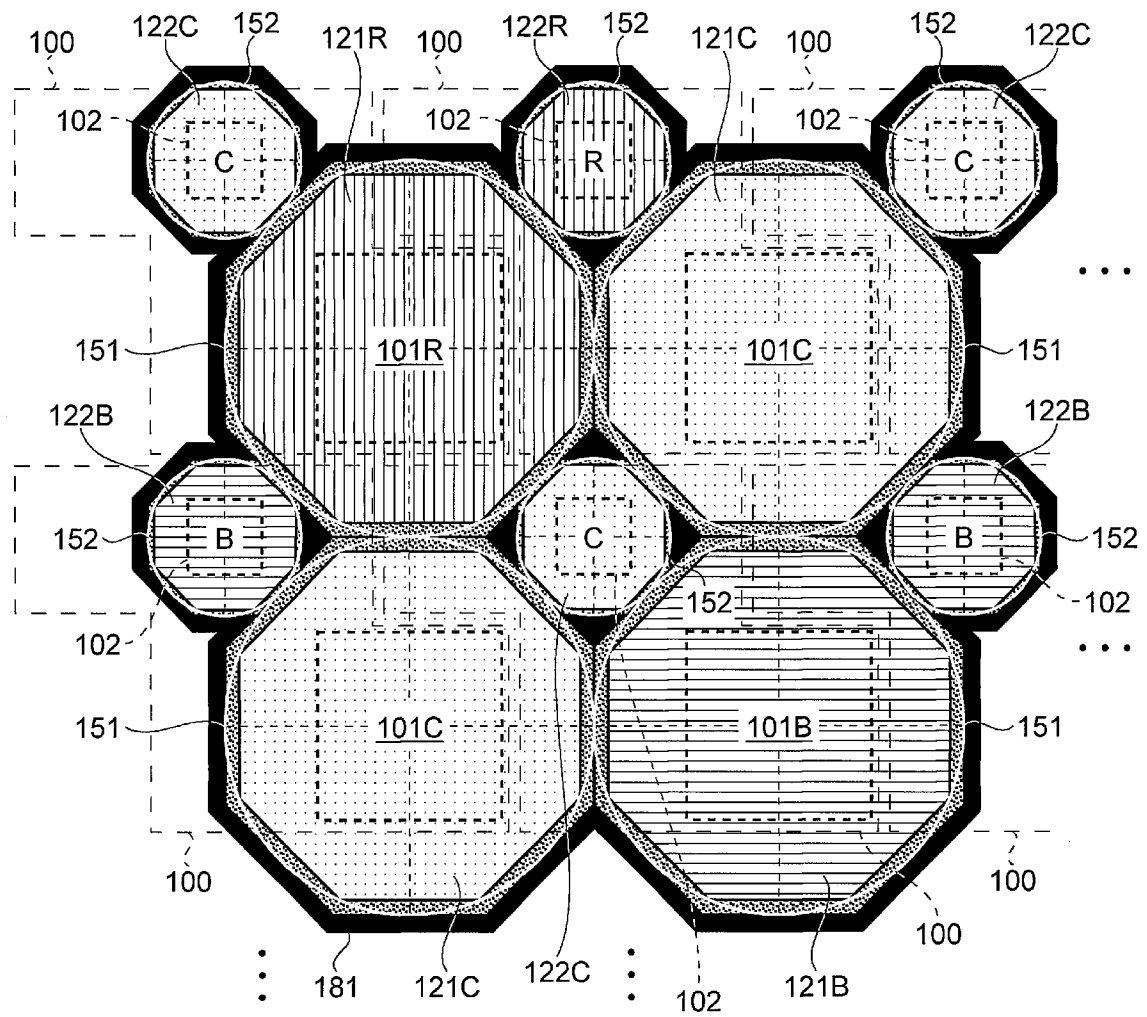
[図17]



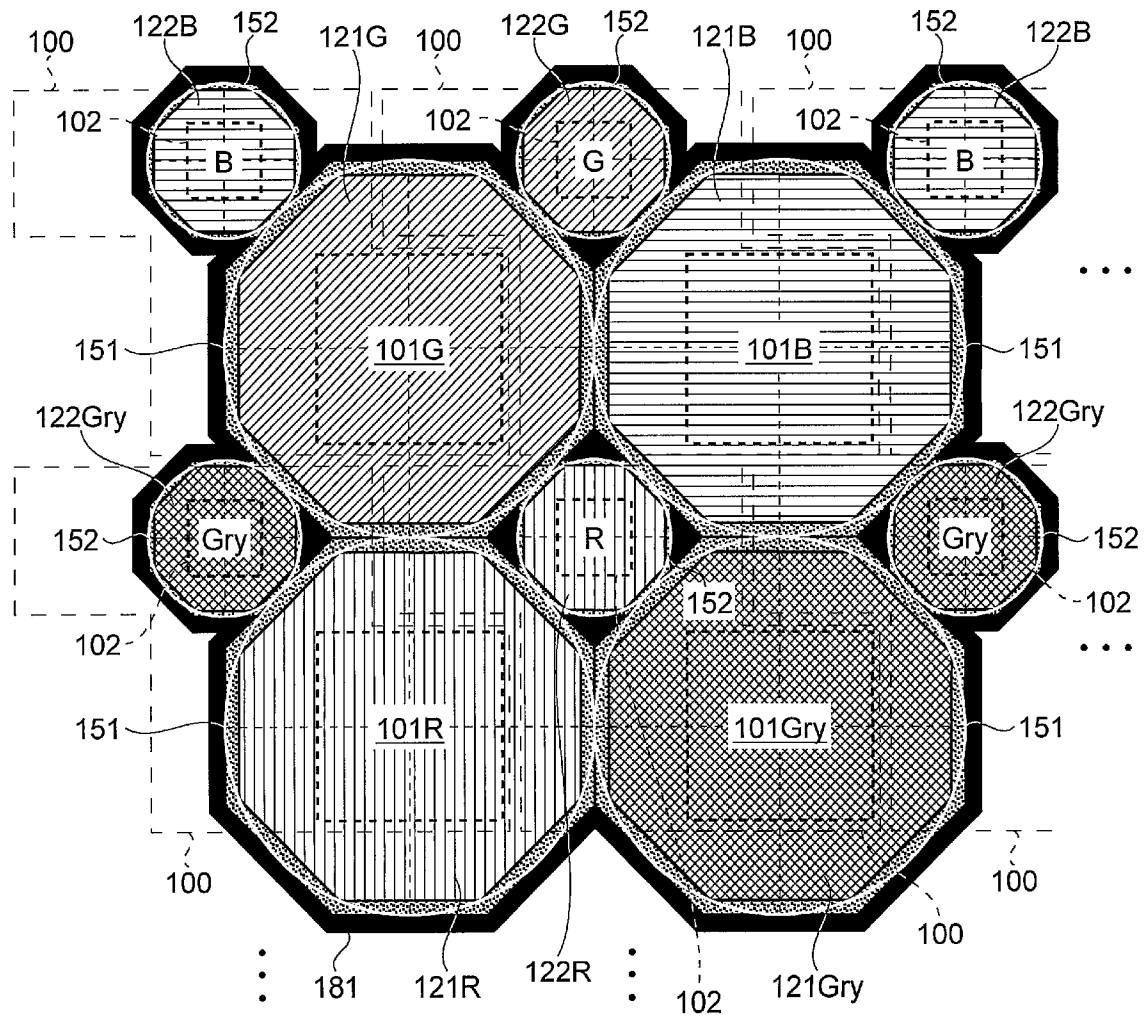
[図18]



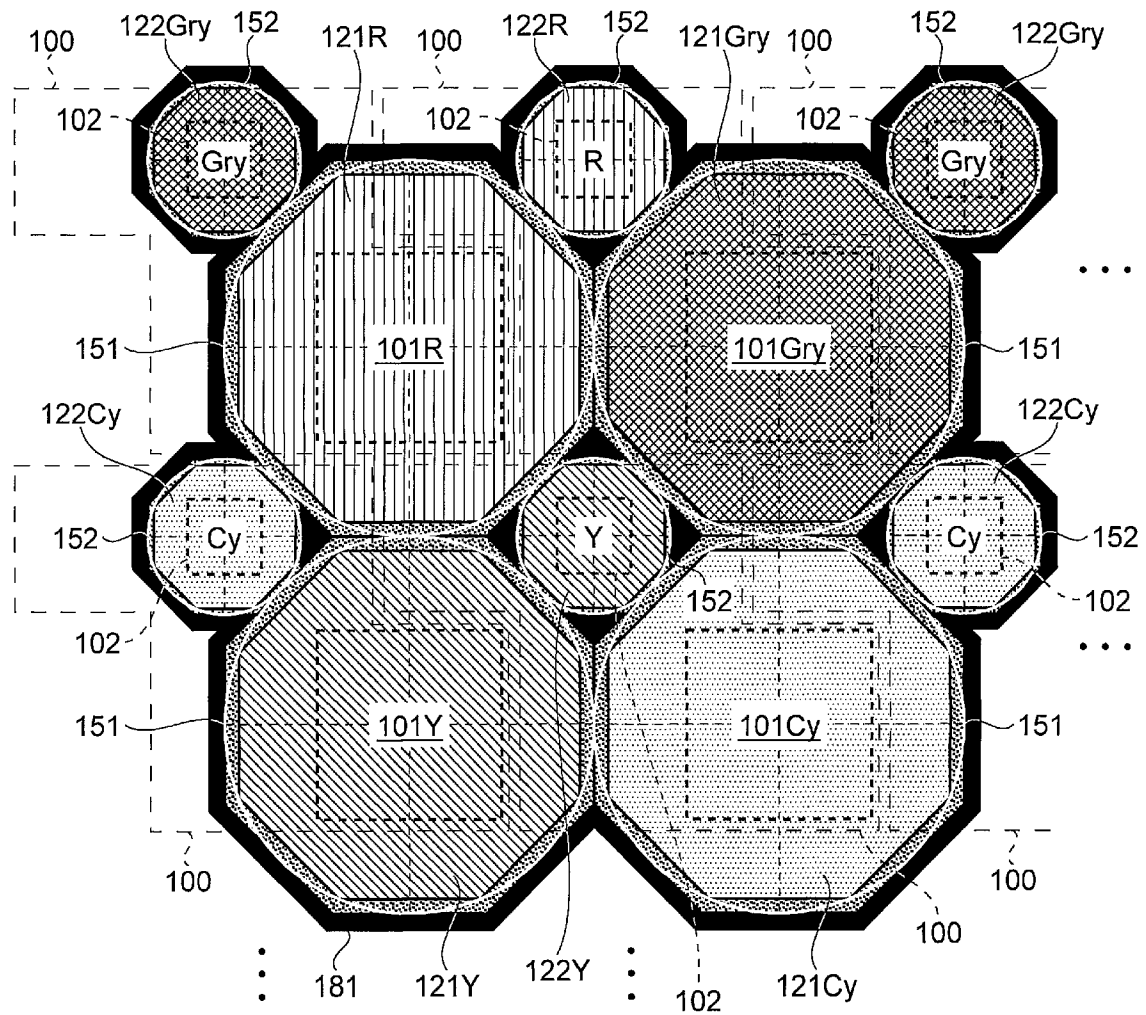
[図19]



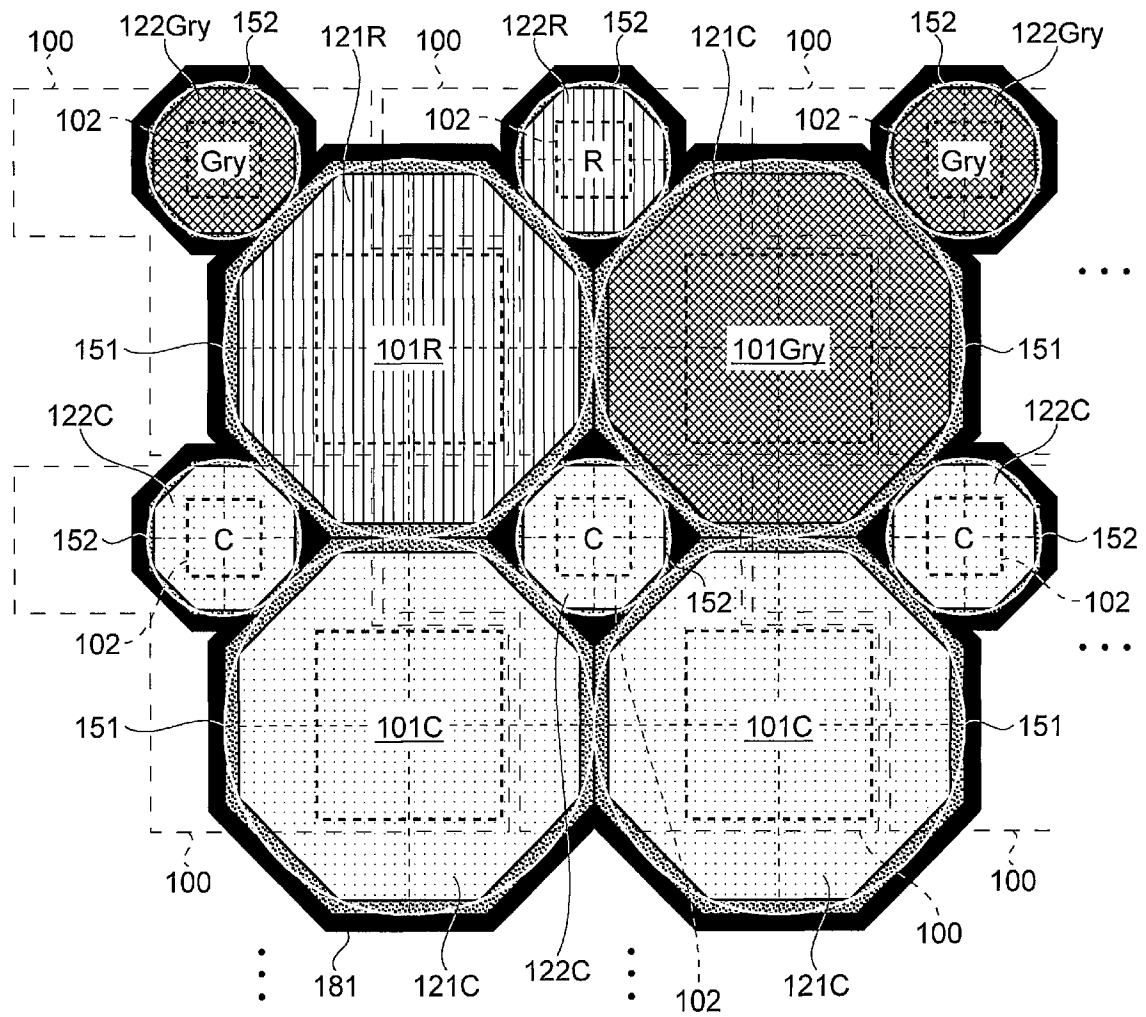
[図20]



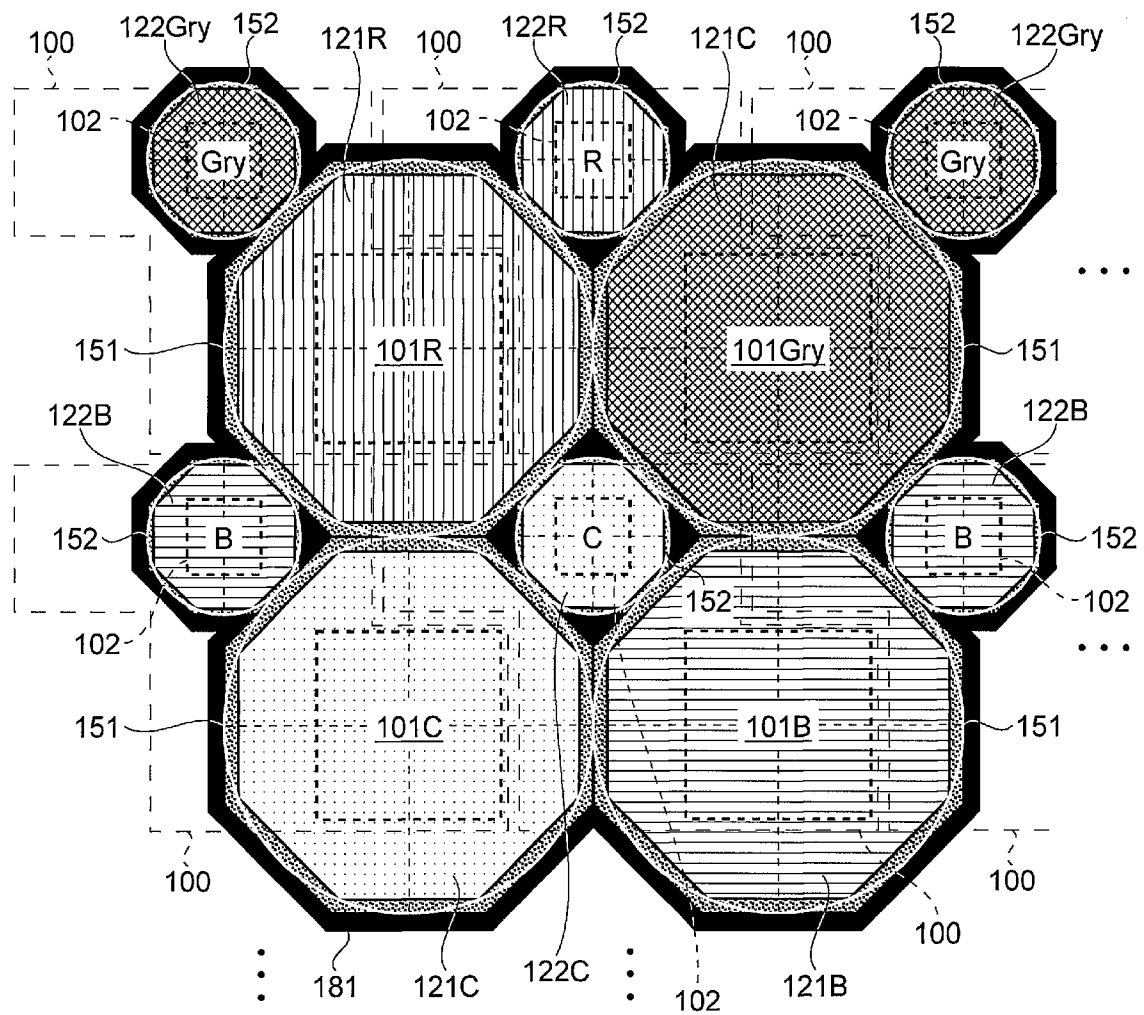
[図21]



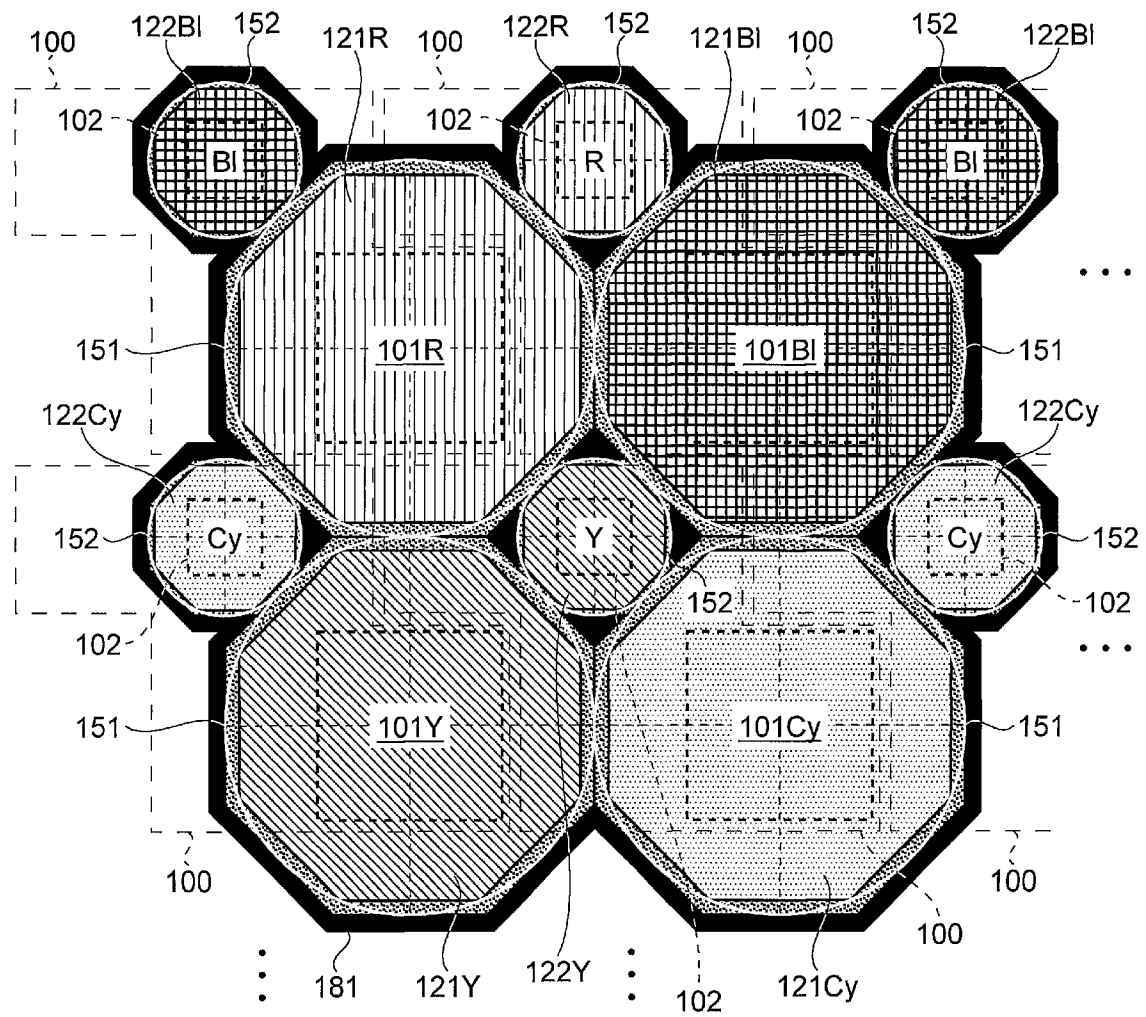
[図22]



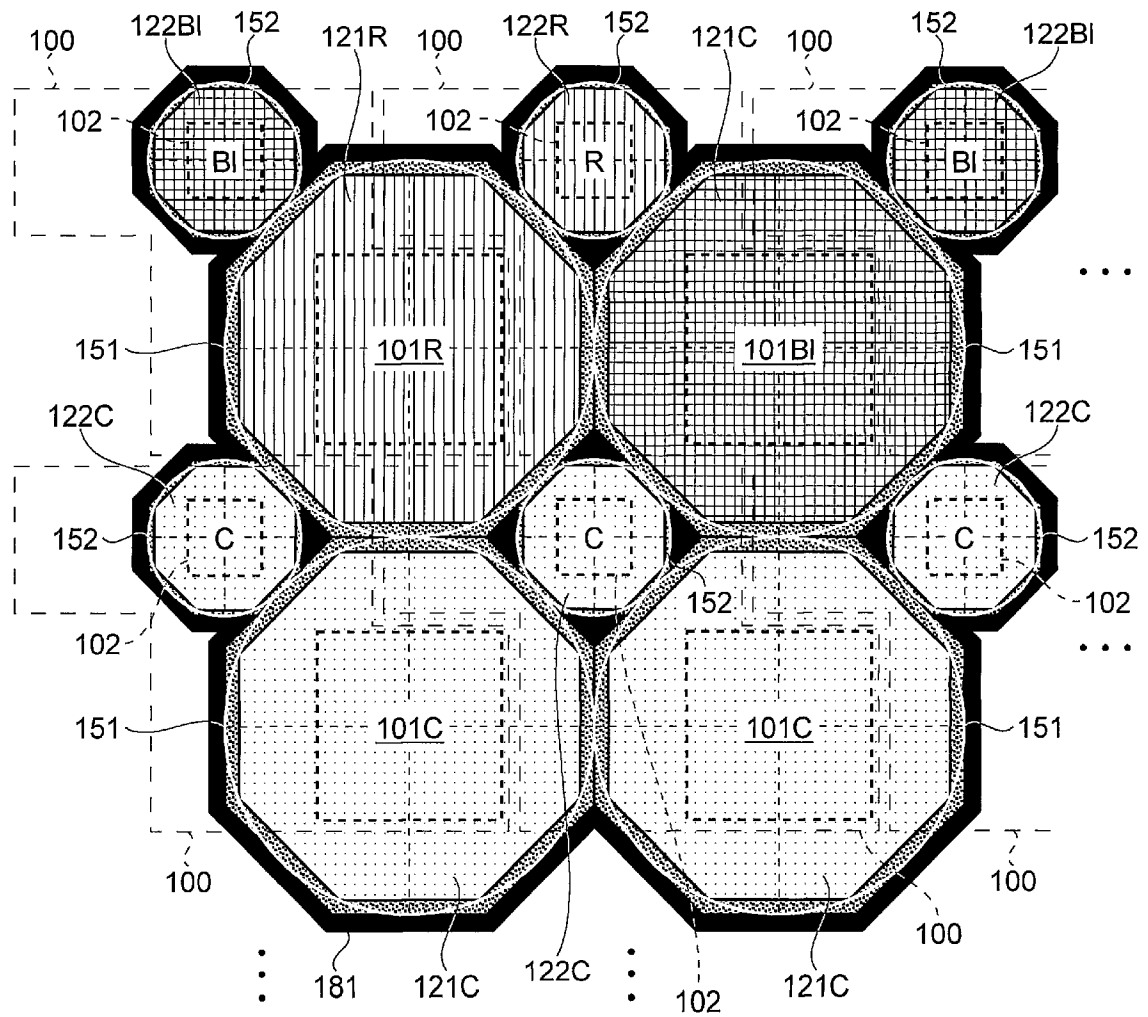
[図23]



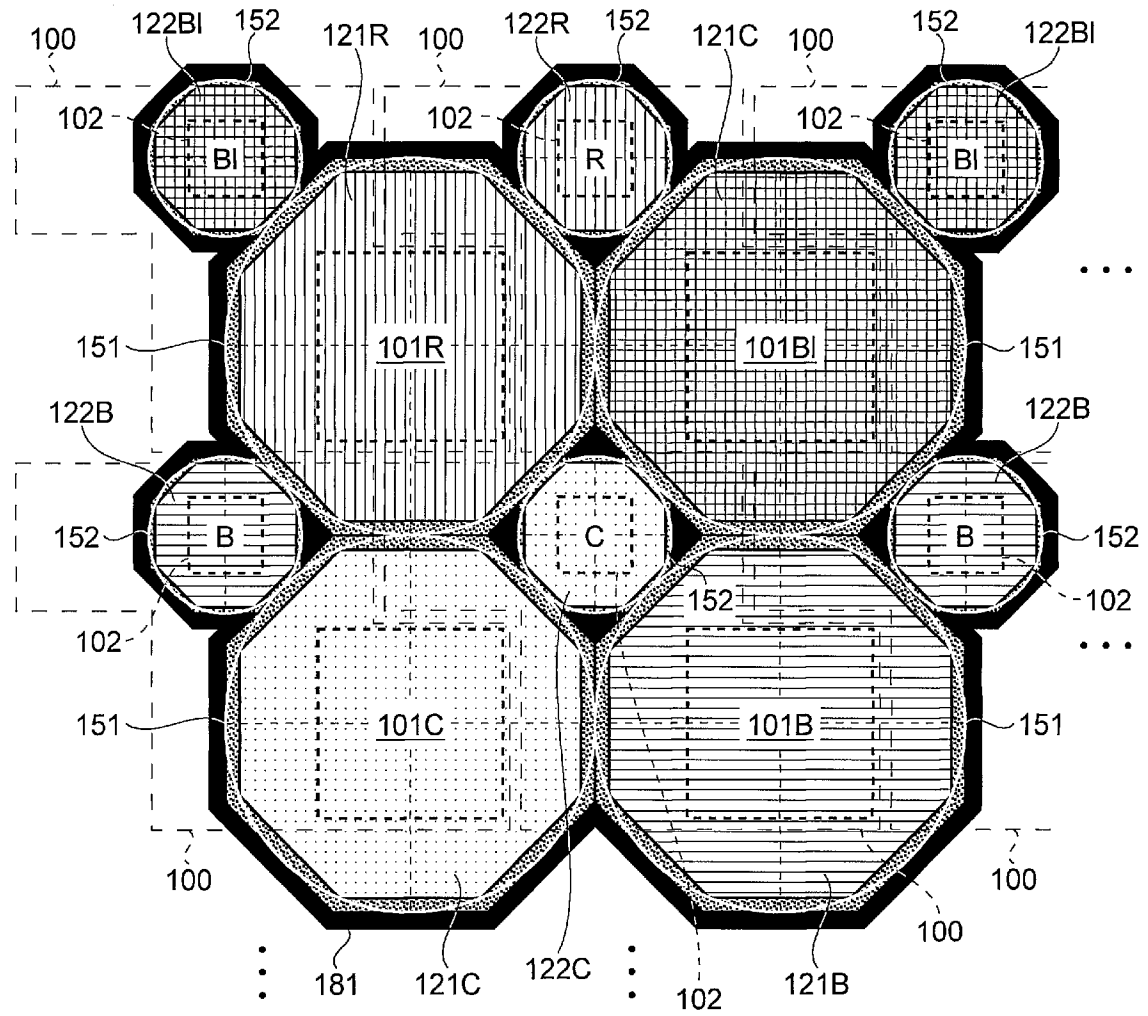
[図25]



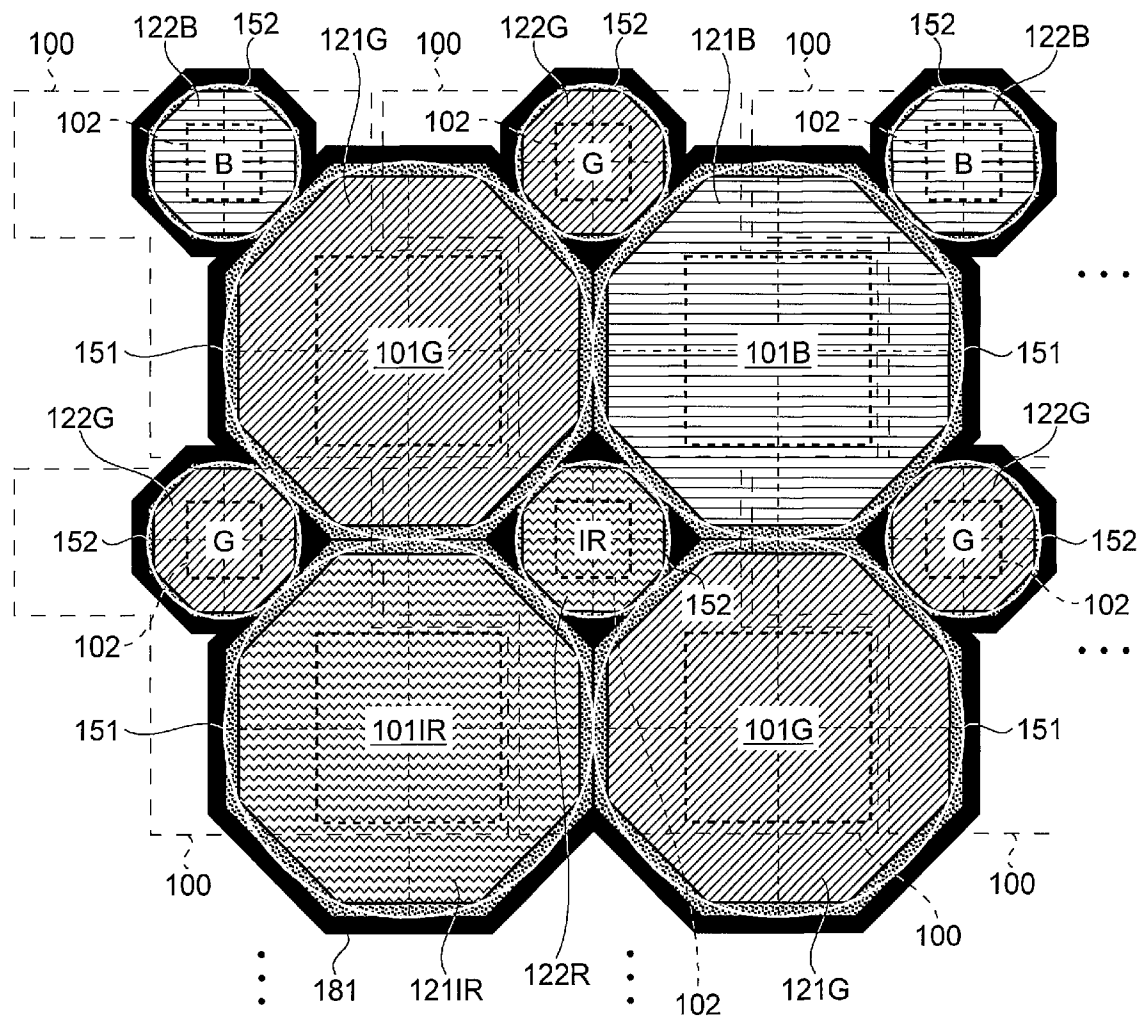
[図26]



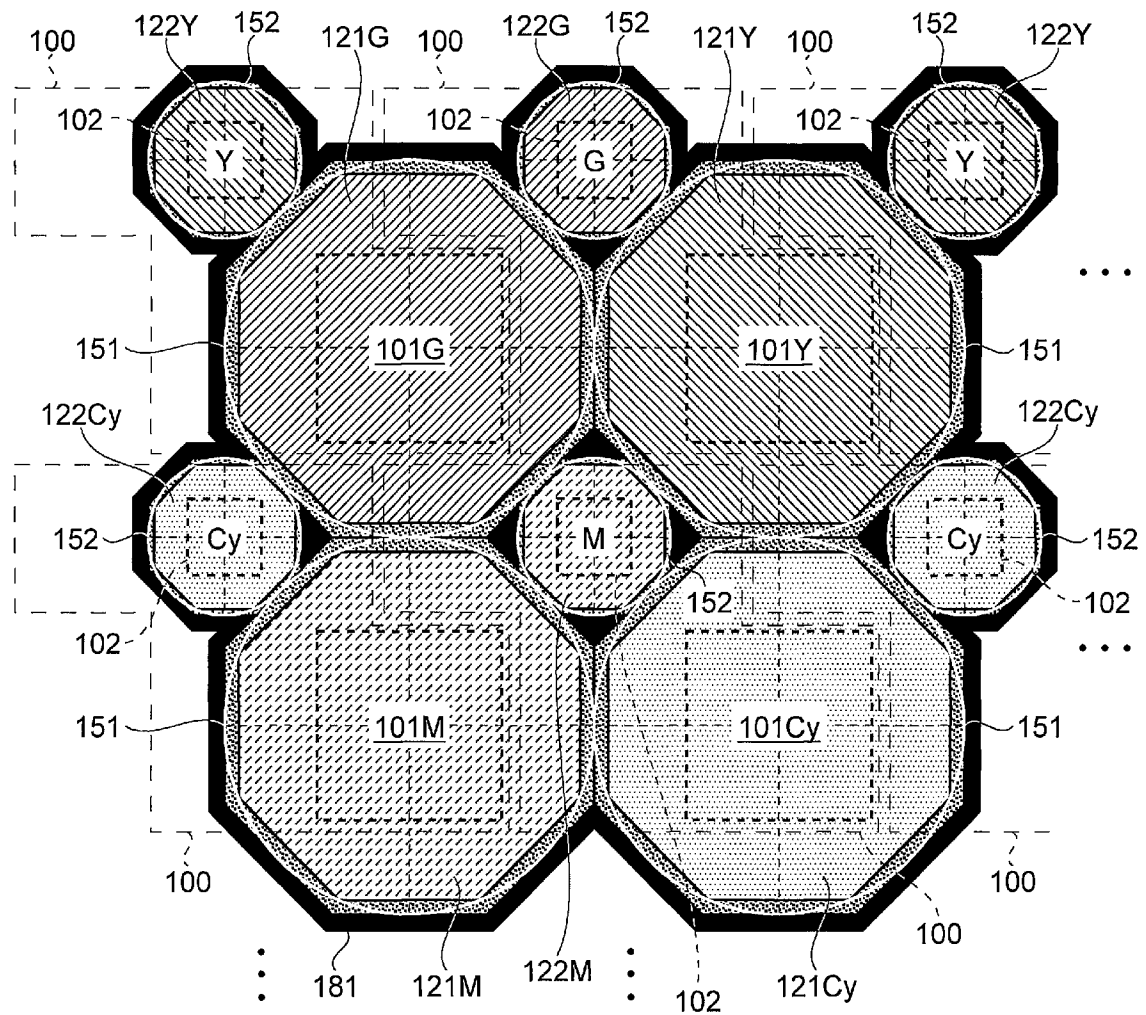
[図27]



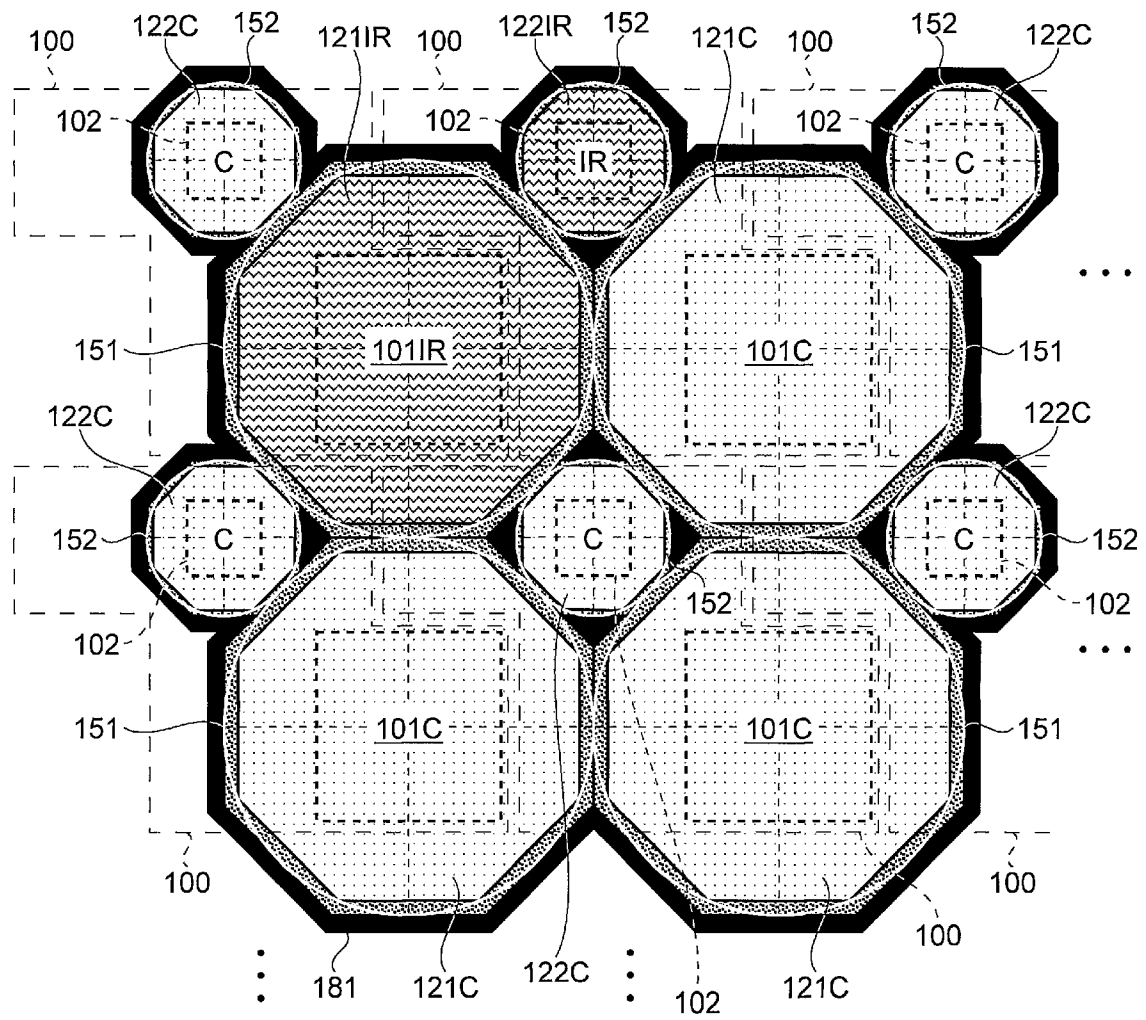
[図28]

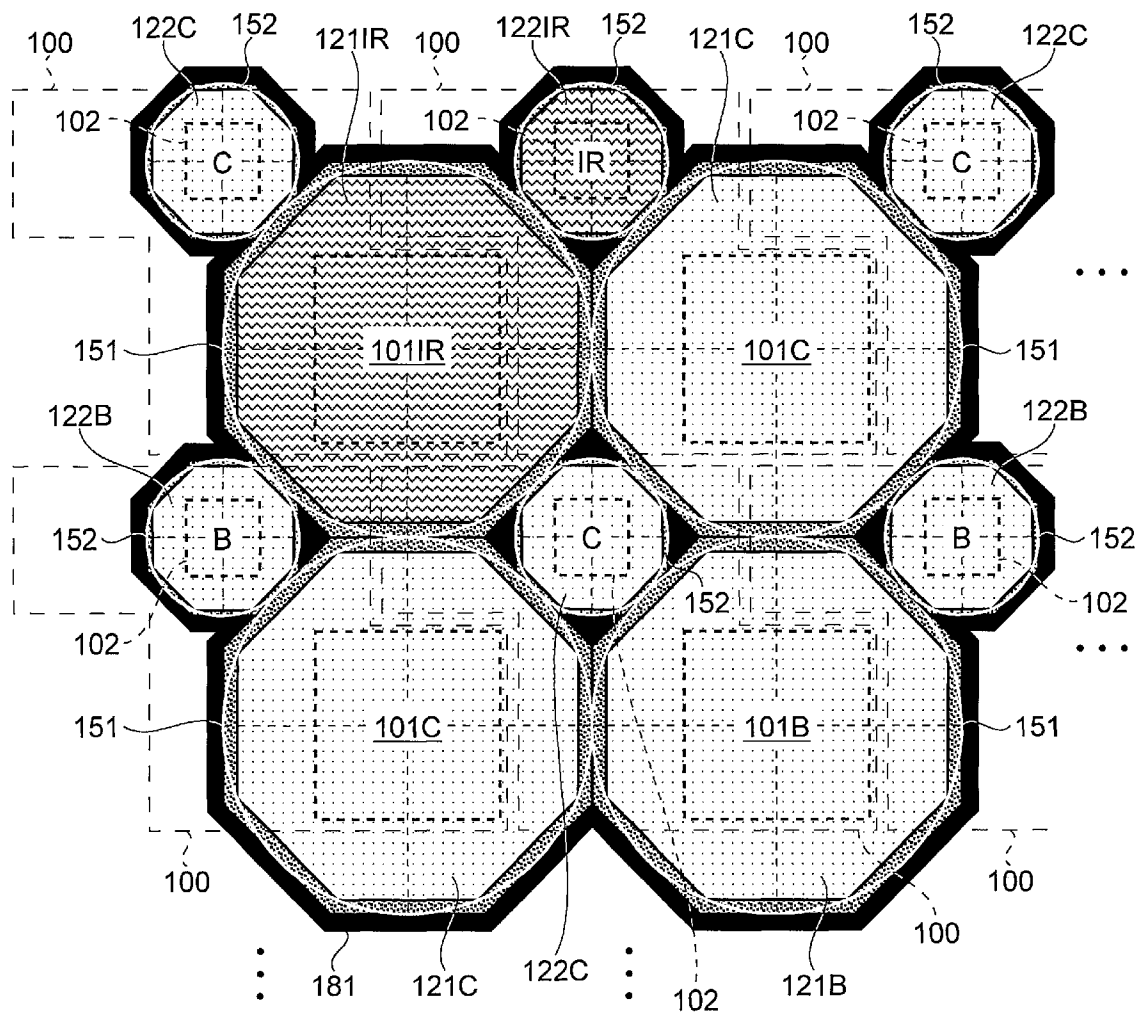


[図29]

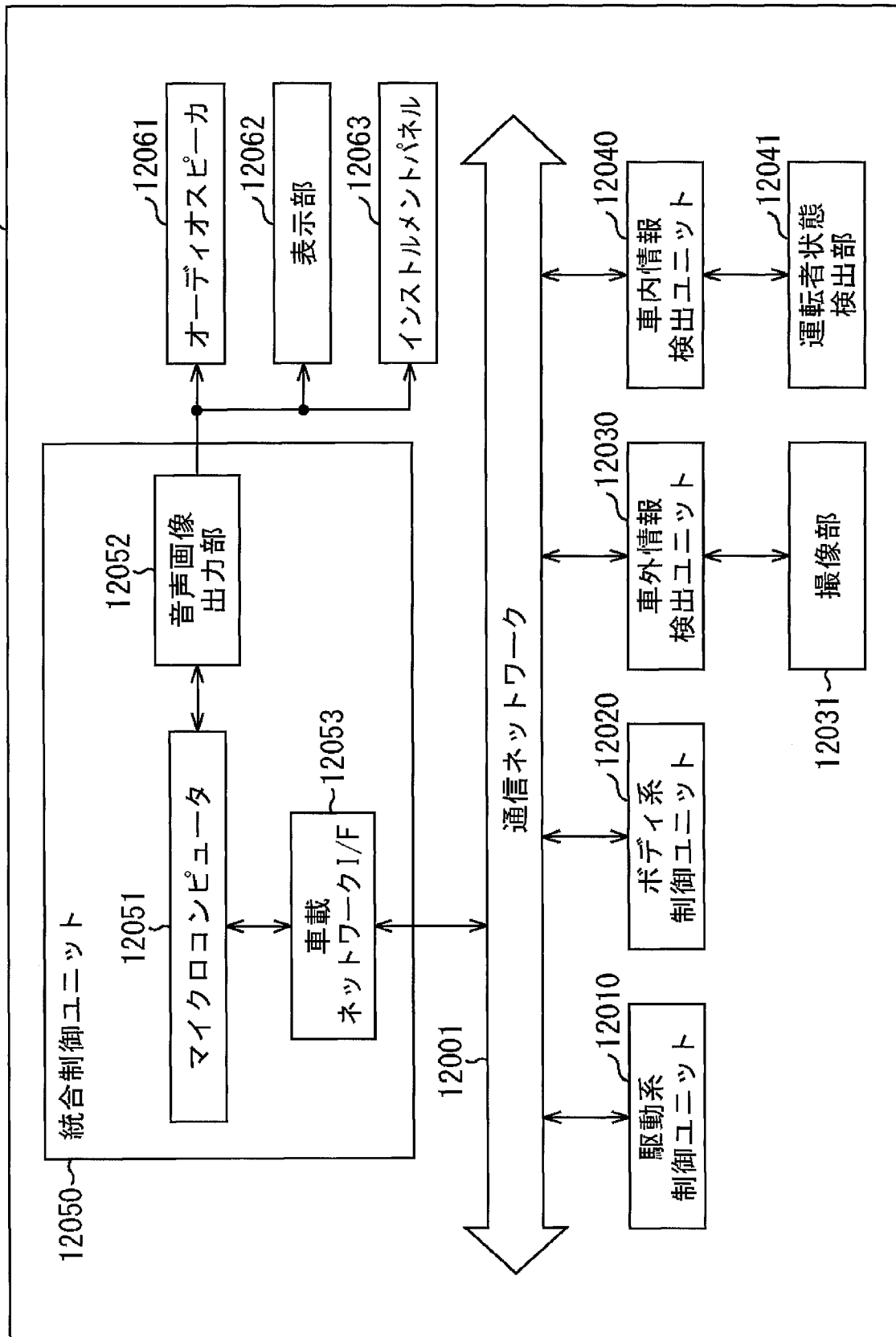


[図30]

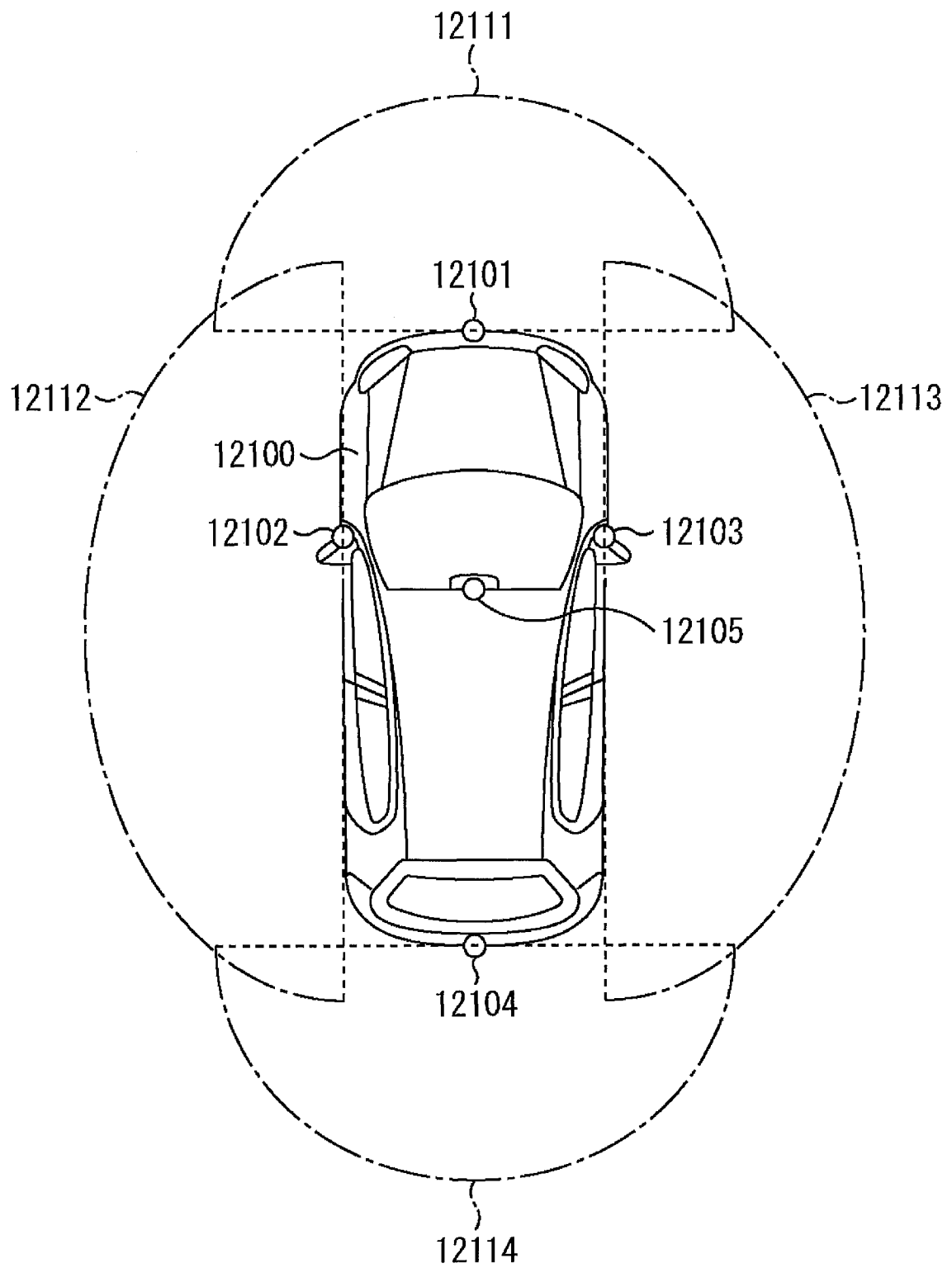




[図32]



[図33]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044650

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H04N9/07 (2006.01) i, H04N5/355 (2011.01) i, H04N5/3745 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H04N9/07, H04N5/355, H04N5/3745

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-130022 A (TOSHIBA CORP.) 30 June 2011, paragraphs [0018], [0041]-[0045], [0058], fig. 1 &	1, 4, 6-10, 15-17
Y	US 2011/0140182 A1, paragraphs [0024], [0047]-	11-13
A	[0051], [0067], fig. 1 & CN 102098456 A & TW 201123872 A	2, 3, 5, 14
X	JP 2011-15219 A (TOSHIBA CORP.) 20 January 2011, paragraphs [0022]-[0026], fig. 2 & US 2011/0001861	1, 4, 6-8, 16 11-13
Y	A1, paragraphs [0024]-[0029], fig. 2 & CN	2, 3, 5, 9,
A	101945225 A & TW 201112748 A	10, 14, 15, 17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
13.12.2019

Date of mailing of the international search report
24.12.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044650

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/096955 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 31 May 2018, paragraphs [0104]–	1, 4–10, 14–17
Y	[0121], [0159]–[0166], fig. 7, 9 & JP 2018-93480	11–13
A	A, paragraphs [0104]–[0121], [0159]–[0166], fig. 7, 9	2, 3
Y	JP 2013-207035 A (SONY CORP.) 07 October 2013, paragraphs [0116], [0152] (Family: none)	11–13
A	JP 2009-130574 A (FUJIFILM CORP.) 11 June 2009, fig. 3 (Family: none)	1–17
A	JP 2009-27289 A (FUJIFILM CORP.) 05 February 2009, fig. 7, 9 (Family: none)	1–17
A	JP 2005-286565 A (FUJI PHOTO FILM CO., LTD.) 13 October 2005, fig. 8, 13 & US 2005/0212939 A1, fig. 8, 13	1–17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/044650

Scope of search

•Specific scope of the search

The feature described in claims 15 and 17, which is "the fifth color filter is provided to the light-receiving surface of the second photoelectric conversion element included in the charge accumulation region in closest proximity to the first photoelectric conversion element where the fourth color filter is provided to the light-receiving surface" is understood as "the fifth color filter is provided to the light-receiving surface of the second photoelectric conversion element included in the charge accumulation region in closest proximity to the first photoelectric conversion element where the third color filter is provided to the light-receiving surface."

•Specific reasons for anticipating the scope of the search

The description neither discloses nor suggests the feature described in claim 15, which is "the fifth color filter is provided to the light-receiving surface of the second photoelectric conversion element included in the charge accumulation region in closest proximity to the first photoelectric conversion element where the fourth color filter is provided to the light-receiving surface," The claims do not meet the requirement stipulated in PCT Article 6 that there be full support from the description.

The description does, however, indicate that "the fifth color filter is provided to the light-receiving surface of the second photoelectric conversion element included in the charge accumulation region in closest proximity to the first photoelectric conversion element where the third color filter is provided to the light-receiving surface" (in particular, see "4. Fourth embodiment"). It would be reasonable to anticipate correction of the above language to "the third color filter ... to the light-receiving surface," and therefore claim 15 is not regarded as subject to exclusion.

The same is also true of the invention in claim 17.

As such, the search as regards claims 15 and 17 was conducted assuming that the wording is "the fifth color filter is provided to the light-receiving surface of the second photoelectric conversion element included in the charge accumulation region in closest proximity to the first photoelectric conversion element where the third color filter is provided to the light-receiving surface."

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N9/07(2006.01)i, H04N5/355(2011.01)i, H04N5/3745(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N9/07, H04N5/355, H04N5/3745

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-130022 A（株式会社東芝）2011.06.30, 段落[0018], [0041]-[0045], [0058], [図1] & US 2011/0140182 A1, paragraphs [0024], [0047]-[0051], [0067], fig.1 & CN 102098456 A & TW 201123872 A	1, 4, 6-10, 15-17
Y		11-13
A		2, 3, 5, 14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13.12.2019

国際調査報告の発送日

24.12.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

豊田 好一

5 V

3568

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2011-15219 A (株式会社東芝) 2011. 01. 20, 段落[0022]-[0026], [図 2]	1, 4, 6-8, 16
Y	& US 2011/0001861 A1, paragraphs [0024]-[0029], fig. 2	11-13
A	& CN 101945225 A & TW 201112748 A	2, 3, 5, 9, 10, 14, 15, 17
X	WO 2018/096955 A1 (ソニーセミコンダクタソリューションズ株式会 社) 2018. 05. 31, 段落[0104]-[0121], [0159]-[0166], [図 7], [図 9]	1, 4-10, 14-17
Y	& JP 2018-93480 A, 段落[0104]-[0121], [0159]-[0166], [図 7], [図 9]	11-13
A		2, 3
Y	JP 2013-207035 A (ソニー株式会社) 2013. 10. 07, 段落[0116], [0152] (ファミリーなし)	11-13
A	JP 2009-130574 A (富士フイルム株式会社) 2009. 06. 11, [図 3] (ファミリーなし)	1-17
A	JP 2009-27289 A (富士フイルム株式会社) 2009. 02. 05, [図 7], [図 9] (ファミリーなし)	1-17
A	JP 2005-286565 A (富士フイルムマイクロデバイス株式会社) 2005. 10. 13, [図 8], [図 13] & US 2005/0212939 A1, figs. 8, 13	1-17

「調査の対象について」

・ 調査対象の具体的な範囲

請求項 15,17 に記載された「前記受光面に前記第 4 カラーフィルタが設けられた前記第 1 光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面には、前記第 5 カラーフィルタが設けられている」を、「前記受光面に前記第 3 カラーフィルタが設けられた前記第 1 光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面には、前記第 5 カラーフィルタが設けられている」とする。

・ 調査対象を予測した具体的な理由

請求項 15 に記載された「前記受光面に前記第 4 カラーフィルタが設けられた前記第 1 光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面には、前記第 5 カラーフィルタが設けられている」ことは、明細書に記載も示唆もされておらず、請求の範囲は、明細書により十分な裏付けがされていなければならないとする PCT 第 6 条に規定される要件を満たしていない。

しかしながら、「前記受光面に前記第 3 カラーフィルタが設けられた前記第 1 光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面には、前記第 5 カラーフィルタが設けられている」ことは、明細書に開示されているから（特に「4. 第 4 の実施形態」参照。）、上記の記載は「前記受光面に前記第 3 カラーフィルタが・・・」と補正されることが合理的に予測されるので、請求項 15 を除外対象とはしない。

また、請求項 17 に係る発明についても同様である。

したがって、請求項 15,17 は「前記受光面に前記第 3 カラーフィルタが設けられた前記第 1 光電変換素子に最も近接する前記電荷蓄積領域に含まれる前記第 2 光電変換素子の前記受光面には、前記第 5 カラーフィルタが設けられている」なる記載に基づき、当該請求項についての調査を行った。