



등록특허 10-2625859



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년01월17일  
(11) 등록번호 10-2625859  
(24) 등록일자 2024년01월11일

- (51) 국제특허분류(Int. Cl.)  
*G04G 9/00* (2006.01) *A44C 5/14* (2006.01)  
*G04G 17/02* (2006.01) *G04G 21/08* (2010.01)  
*G04G 9/06* (2006.01) *G04G 9/12* (2006.01)  
*G06F 3/041* (2006.01) *G06F 3/044* (2006.01)

- (52) CPC특허분류  
*G04G 9/0035* (2013.01)  
*A44C 5/14* (2013.01)
- (21) 출원번호 10-2016-0047788  
(22) 출원일자 2016년04월19일  
심사청구일자 2021년03월10일  
(65) 공개번호 10-2017-0119794  
(43) 공개일자 2017년10월30일  
(56) 선행기술조사문헌  
JP01010723 U\*  
(뒷면에 계속)

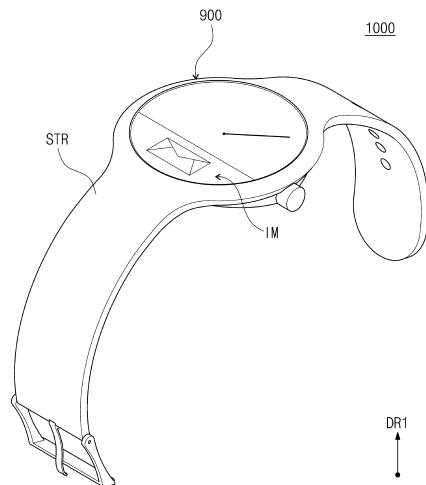
전체 청구항 수 : 총 32 항

심사관 : 이정엽

(54) 발명의 명칭 표시 모듈, 이를 포함하는 전자 시계, 및 이를 포함하는 전자 장치

**(57) 요 약**

표시 모듈은 제1 두께를 갖는 제1 윈도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 윈도우 영역을 포함하는 윈도우 부재; 및 상기 제1 윈도우 영역과 두께 방향으로 중첩되며 제1 발광 화소를 구비하는 제1 표시 영역 및 상기 제2 윈도우 영역과 상기 두께 방향으로 중첩되며 제2 발광 화소를 구비하는 제2 표시 영역을 포함하는 표시 패널을 포함한다. 상기 제2 발광 화소의 제2 면적은 상기 제1 발광 화소의 제1 면적보다 작다.

**대 표 도** - 도1

(52) CPC특허분류

*G04B 37/1486* (2013.01)

*G04G 17/02* (2013.01)

*G04G 21/08* (2013.01)

*G04G 9/06* (2013.01)

*G04G 9/12* (2013.01)

*G06F 3/0416* (2021.08)

*G06F 3/044* (2021.08)

*G09G 2300/0426* (2013.01)

*G09G 2320/0233* (2013.01)

(72) 발명자

**서영석**

서울특별시 관악구 남부순환로168길 42-3, 1층(신  
림동)

**손지원**

서울특별시 용산구 백범로90길 74, 101동 15층 오  
피스텔1503호 (문배동, 이안용산)

**이도영**

경기도 의왕시 내손로 13, 106동 903호(포일자이아  
파트)

(56) 선행기술조사문현

KR1020060001334 A\*

KR1020130074778 A\*

KR1020150057841 A\*

KR1020160020037 A\*

\*는 심사관에 의하여 인용된 문현

## 명세서

### 청구범위

#### 청구항 1

제1 두께를 갖는 제1 원도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 원도우 영역을 포함하는 원도우 부재; 및

상기 제1 원도우 영역과 두께 방향으로 중첩되며 제1 발광 화소들을 구비하는 제1 표시 영역 및 상기 제2 원도우 영역과 상기 두께 방향으로 중첩되며 제2 발광 화소들을 구비하는 제2 표시 영역을 포함하는 표시 패널을 포함하고,

상기 제1 표시 영역은 비접힘부 및 상기 비접힘부로부터 연장되는 접힘부를 포함하고, 상기 접힘부는 상기 비접힘부가 상기 원도우 부재 및 상기 접힘부 사이에 개재되도록 접하고,

상기 제2 발광 화소의 제2 면적은 상기 제1 발광 화소의 제1 면적보다 작고, 상기 제1 발광 화소들 각각의 면적은 동일하고, 상기 제2 발광 화소들 각각의 면적은 동일한 표시 모듈.

#### 청구항 2

제1 항에 있어서,

상기 원도우 부재는 상기 제2 두께보다 두꺼운 제3 두께를 갖는 제3 원도우 영역을 더 포함하고,

상기 표시 패널은 상기 제3 원도우 영역과 상기 두께 방향으로 중첩되며 제3 발광 화소를 구비하는 제3 표시 영역을 더 포함하고, 상기 제2 면적은 상기 제3 발광 화소의 제3 면적보다 큰 것을 특징으로 하는 표시 모듈.

#### 청구항 3

제2 항에 있어서,

평면상으로 볼 때, 상기 제2 표시 영역은 상기 제1 및 제3 표시 영역들 사이에 배치되어 상기 제1 표시 영역을 상기 제3 표시 영역과 연결시키는 것을 특징으로 하는 표시 모듈.

#### 청구항 4

제1 두께를 갖는 제1 원도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 원도우 영역을 포함하는 원도우 부재; 및

상기 제1 원도우 영역과 두께 방향으로 중첩되며 제1 발광 화소를 구비하는 제1 표시 영역 및 상기 제2 원도우 영역과 상기 두께 방향으로 중첩되며 제2 발광 화소를 구비하는 제2 표시 영역을 포함하는 표시 패널을 포함하고,

상기 제2 발광 화소의 제2 면적은 상기 제1 발광 화소의 제1 면적보다 작고,

$$\frac{ES1}{PS1} < \frac{ES2}{PS2}$$
이며,

상기 PS1은 상기 제1 면적이고, 상기 ES1은 상기 제1 발광 화소의 제1 발광 영역의 면적이며, 상기 PS2는 상기 제2 면적이고, 상기 ES2는 상기 제2 발광 화소의 제2 발광 영역의 면적인 것을 특징으로 하는 표시 모듈.

#### 청구항 5

제4 항에 있어서,

상기 표시 패널은 상기 제1 발광 화소와 상기 두께 방향으로 중첩되고, 상기 제1 발광 영역을 정의하는 제1 블랙 매트릭스 및 상기 제2 발광 화소와 상기 두께 방향으로 중첩되고 상기 제2 발광 영역을 정의하는 제2 블랙 매트릭스를 더 포함하고,

상기 제1 블랙 매트릭스의 면적은 상기 제2 블랙 매트릭스의 면적보다 큰 것을 특징으로 하는 표시 모듈.

### 청구항 6

제4 항에 있어서,

상기 표시 패널은 상기 제1 발광 화소의 하부 전극을 상기 제1 발광 영역에 대응하도록 노출시키는 제1 발광 화소 정의막 및 상기 제2 발광 화소의 하부 전극을 상기 제2 발광 영역에 대응하도록 노출시키는 제2 발광 화소 정의막을 더 포함하는 것을 특징으로 하는 표시 모듈.

### 청구항 7

제1 항에 있어서,

평면상으로 볼 때, 상기 원도우 부재는 원형 또는 타원형 형상을 가지며,

평면상으로 볼 때, 상기 제1 표시 영역은 상기 제2 표시 영역보다 외측에 정의되고, 상기 제1 및 제2 표시 영역들의 경계는 상기 원형 또는 타원형 형상을 갖는 것을 특징으로 하는 표시 모듈.

### 청구항 8

제7 항에 있어서,

상기 제1 및 제2 발광 화소들 각각은 복수로 제공되며,

복수의 상기 제1 및 제2 발광 화소들은 원통 좌표계의 반지름 방향( $\hat{\rho}$ ) 및 접선 방향( $\hat{\varphi}$ )을 따라 매트릭스 형태로 배열되는 것을 특징으로 하는 표시 모듈.

### 청구항 9

제8 항에 있어서,

상기 표시 패널은 상기 제1 발광 화소와 상기 두께 방향으로 중첩되고, 상기 제1 발광 영역을 정의하는 제1 블랙 매트릭스 및 상기 제2 발광 화소와 상기 두께 방향으로 중첩되고 상기 제2 발광 영역을 정의하는 제2 블랙 매트릭스를 더 포함하고,

상기 제1 블랙 매트릭스의 상기 접선 방향( $\hat{\varphi}$ )의 폭은 상기 제2 블랙 매트릭스의 일부분의 상기 접선 방향( $\hat{\varphi}$ )의 폭보다 넓은 것을 특징으로 하는 표시 모듈.

### 청구항 10

제9 항에 있어서

상기 제1 블랙 매트릭스의 상기 반지름 방향( $\hat{\rho}$ )의 폭은 상기 제2 블랙 매트릭스의 일부분의 상기 반지름 방향( $\hat{\rho}$ )의 폭보다 넓은 것을 특징으로 하는 표시 모듈.

### 청구항 11

제8 항에 있어서,

상기 제1 발광 화소는 상기 접선 방향( $\hat{\varphi}$ )을 따라 배열되는 제1 및 제2 서브 발광 화소들을 포함하고,

상기 제1 서브 발광 화소의 서브 발광 영역의 적어도 일부는 상기 제2 서브 발광 화소의 서브 발광 영역의 적어도 일부와 상기 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않는 것을 특징으로 하는 표시 모듈.

### 청구항 12

제8항에 있어서,

상기 표시 패널은 상기 반지름 방향( $\hat{\rho}$ )과 평행한 제1 및 제2 표시 라인들을 더 포함하고,

상기 제2 표시 라인은 상기 복수의 제1 발광 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 제1 발광 화소들 사이 및 상기 복수의 제2 발광 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 제2 발광 화소들 사이에 배치되며,

상기 제1 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 발광 화소들 사이에 배치되고, 상기 복수의 제2 발광 화소들과 상기 반지름 방향( $\hat{\rho}$ )으로 이격된 것을 특징으로 하는 표시 모듈.

### 청구항 13

제12 항에 있어서,

상기 제1 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 발광 화소들 중 어느 하나에 연결되는 게이트 라인 또는 데이터 라인이며, 상기 제2 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제2 발광 화소들 중 어느 하나에 연결되는 게이트 라인 또는 데이터 라인인 것을 특징으로 하는 표시 모듈.

### 청구항 14

제8 항에 있어서,

상기 표시 패널은 상기 복수의 제1 및 제2 발광 화소들 사이에 배치되고, 상기 접선 방향( $\hat{\varphi}$ )을 따라 연장되는 제1 표시 라인; 및

상기 복수의 제1 발광 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 발광 화소들 사이에 배치되고, 상기 반지름 방향( $\hat{\rho}$ )과 평행한 제2 표시 라인을 더 포함하는 것을 특징으로 하는 표시 모듈.

### 청구항 15

제14 항에 있어서,

상기 제1 및 제2 표시 라인들은 게이트 라인 및 데이터 라인 중 서로 다른 라인인 것을 특징으로 하는 표시 모듈.

### 청구항 16

삭제

### 청구항 17

제1 항에 있어서,

상기 비접힘부의 표시면은 윈도우 부재를 대향하고, 상기 접힘부의 표시면은 상기 윈도우 부재의 하면과 반대하는 것을 특징으로 하는 표시 모듈.

### 청구항 18

제1 항에 있어서,

인쇄회로기판; 및

상기 인쇄회로기판 및 상기 접힘부의 일단과 연결되는 연성인쇄회로기판을 더 포함하고, 상기 비접힘부는 상기 연성인쇄회로기판 및 상기 윈도우 부재 사이에 배치되는 것을 특징으로 하는 표시 모듈.

### 청구항 19

제1 항에 있어서,

상기 제1 표시 영역에서 표시될 영상의 정보를 갖는 제1 입력 영상 데이터 및 상기 제2 표시 영역에서 표시될 영상의 정보를 갖는 제2 입력 영상 데이터를 수신 받는 제어부를 더 포함하고,

상기 제어부는 상기 제1 및 제2 면적들 간의 차이에 따른 휘도차가 보상되도록, 상기 제1 및 제2 입력 영상 데

이터들 중 적어도 어느 하나의의 계조값을 보상하는 것을 특징으로 하는 표시 모듈.

### 청구항 20

제1 항에 있어서,

상기 제1 원도우 영역의 상면의 곡률은 상기 제2 원도우 영역의 상면의 곡률과 상이한 것을 특징으로 하는 표시 모듈.

### 청구항 21

제1 두께를 갖는 제1 원도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 원도우 영역을 포함하는 원도우 부재; 및

상기 제1 원도우 영역과 상기 두께 방향으로 중첩되며 제1 터치 전극을 구비하는 제1 터치 영역 및 상기 제2 원도우 영역과 상기 두께 방향으로 중첩되며, 제2 터치 전극을 구비하는 제2 터치 영역을 포함하는 터치 모듈을 포함하고,

상기 제1 터치 전극 및 상기 제2 터치 전극 각각은 개구부들을 정의하는 메쉬 형상을 갖고,

상기 제1 터치 전극의 면적은 상기 제2 터치 전극의 면적보다 크고,

상기 제2 터치 전극의 감도는 상기 제1 터치 전극의 감도보다 높은 것을 특징으로 하는 표시 모듈.

### 청구항 22

제21 항에 있어서,

상기 제2 터치 전극의 면적은 상기 제1 터치 전극의 면적보다 좁은 것을 특징으로 하는 표시 모듈.

### 청구항 23

제21 항에 있어서,

상기 제1 및 제2 터치 전극들 각각은 복수로 제공되고,

복수의 상기 제2 터치 전극들 중 인접하는 제2 터치 전극들간의 간격은 복수의 상기 제1 터치 전극들 중 인접하는 제1 터치 전극들 간의 간격보다 좁은 것을 특징으로 하는 표시 모듈.

### 청구항 24

제21 항에 있어서,

상기 제1 및 제2 터치 전극들 각각은 복수로 제공되고,

복수의 상기 제1 및 제2 터치 전극들은 원통 좌표계의 반지름 방향( $\hat{\rho}$ ) 및 접선 방향( $\hat{\varphi}$ )을 따라 매트릭스 형태로 배열되는 것을 특징으로 하는 표시 모듈.

### 청구항 25

제24 항에 있어서,

상기 터치 모듈은 상기 반지름 방향( $\hat{\rho}$ )과 평행한 복수의 제1 및 제2 터치 라인들을 더 포함하고,

상기 복수의 제2 터치 라인들은 인접한 상기 제1 터치 전극들 사이 및 인접한 상기 제2 터치 전극들 사이에 배치되며, 상기 제2 터치 전극의 자기 정전 용량(self-capacitance)에 의한 신호를 전달하고,

상기 복수의 제1 터치 라인들은 상기 복수의 제1 터치 전극들 사이에 배치되고, 상기 복수의 제2 터치 전극들로부터 상기 반지름 방향( $\hat{\rho}$ )을 이격되며, 상기 복수의 제1 터치 전극들의 자기 정전 용량(self-capacitance)에 의한 신호를 전달하는 것을 특징으로 하는 표시 모듈.

### 청구항 26

제21 항에 있어서,

상기 터치 모듈은 센싱 제어부를 더 포함하고,

상기 센싱 제어부는 상기 제1 터치 영역에 제1 감지 신호를 출력하고, 상기 제2 터치 영역에 제2 감지 신호를 출력 하며, 상기 제2 감지 신호의 세기는 상기 제1 감지 신호의 세기보다 큰 것을 특징으로 하는 표시 모듈.

### 청구항 27

제1 방향으로 제1 부분 영상을 표시하는 제1 발광 화소들이 배치된 제1 표시 영역 및 상기 제1 방향으로 제2 부분 영상을 표시하는 제2 발광 화소들이 배치된 제2 표시 영역을 포함하는 표시 패널;

상기 제1 표시 영역 상에 배치되고 상기 제1 부분 영상을 M1배 확대 시키는 가장자리부 및 상기 제2 표시 영역 상에 배치 되며 상기 제2 부분 영상을 M2배 확대 시키는 중앙부를 포함하고, 상기 제1 방향으로 볼록한 상면을 갖는 원도우 부재; 및

상기 표시 패널을 수용하는 하우징을 포함하고,

상기 제1 표시 영역은 비접힘부 및 상기 비접힘부로부터 연장되는 접힘부를 포함하고, 상기 접힘부는 상기 비접힘부가 상기 원도우 부재 및 상기 접힘부 사이에 개재되도록 접히고,

상기 제1 발광 화소들 각각의 면적은 동일하고, 상기 제2 발광 화소들 각각의 면적은 동일하고,

상기 M2는 상기 M1 보다 크며, 상기 제2 표시 영역의 단위 영역당 발광 화소수는 상기 제1 표시 영역의 단위 영역당 빌광 화소수 보다 큰 것을 특징으로 하는 전자 시계.

### 청구항 28

제27 항에 있어서,

PN2/PN1=M2/M1을 만족하고, PN1은 상기 제1 표시 영역의 단위 영역당 발광 화소수이며, PN2는 상기 제2 표시 영역의 단위 영역당 발광 화소수인 것을 특징으로 하는 전자 시계

### 청구항 29

제27 항에 있어서,

스트랩을 더 포함하고,

상기 하우징은 상기 스트랩 내부에 정의된 결합 공간에 틸착 가능하도록 결합되는 것을 특징으로 하는 전자 시계.

### 청구항 30

제29 항에 있어서,

상기 하우징에 배치되는 결합 감지 센서를 더 포함하고

상기 결합 감지 센서는 상기 하우징 및 상기 스트랩 사이에 배치되어 상기 하우징이 상기 결합 공간에 결합되었는지 센싱하는 것을 특징으로 하는 전자 시계.

### 청구항 31

제29 항에 있어서,

크라운 센서; 및

상기 스트랩에 정의된 결합홀에 삽입되는 크라운 샤프트 및 상기 크라운 샤프트의 일단에 연결되고 외부에 노출되는 크라운 디스크를 구비하는 크라운을 더 포함하고,

상기 크라운 센서는 상기 하우징에 배치되며 상기 크라운 샤프트의 타단과 대향하고, 상기 크라운의 움직임을 센싱하는 것을 특징으로 하는 전자 시계.

### 청구항 32

제27 항에 있어서

상기 원도우 부재는 상기 가장자리부로부터 상기 표시 패널 측으로 연장되어 패널 공간을 정의하는 연장부를 더 포함하고,

상기 표시 패널은 상기 패널 공간 내부에 수용되는 것을 특징으로 하는 전자 시계.

### 청구항 33

영상이 제공되는 두께 방향으로 볼록한 상면을 갖는 원도우 부재; 및

상기 상면의 가장자리부와 상기 두께 방향으로 중첩되고 제1 발광 화소들을 갖는 제1 표시 영역, 및 상기 상면의 중앙부와 상기 두께 방향으로 중첩되고 제2 발광 화소들을 갖는 제2 표시 영역을 포함하는 표시 패널을 구비하며,

상기 제1 표시 영역은 비접힘부 및 상기 비접힘부로부터 연장되는 접힘부를 포함하고, 상기 접힘부는 상기 비접힘부가 상기 원도우 부재 및 상기 접힘부 사이에 개재되도록 접하고,

상기 제2 발광 화소의 제2 면적은 상기 제1 발광 화소의 제1 면적보다 작고, 상기 제1 발광 화소를 각각의 면적은 동일하고, 상기 제2 발광 화소를 각각의 면적은 동일한 전자 장치.

### 발명의 설명

#### 기술 분야

[0001]

본 발명은 표시 모듈, 이를 포함하는 전자 시계, 및 이를 포함하는 전자 장치에 관한 것으로, 좀 더 상세하게는 표시 품질이 개선된 표시 모듈, 이를 포함하는 전자 시계, 및 이를 포함하는 전자 장치에 관한 것이다.

#### 배경 기술

[0002]

텔레비전, 휴대폰, 네비게이션, 컴퓨터 모니터, 게임기 등과 같은 멀티 미디어를 제공하는 다양한 전자장치들이 개발되고 있다. 전자 장치들은 영상을 표시 하는 표시 패널을 포함한다. 특히, 최근에는 휴대폰 및 태블릿 등과 같은 다양한 휴대용 전자장치들이 개발되고 있다. 또한, 휴대용 전자장치들과 연동되는 전자 시계가 개발되고 있다.

전자장치에 포함된 원도우 부재는 사용자의 시인성을 개선시키기 위해 곡면을 포함할 수 있다. 원도우 부재가 곡면을 포함함에 따라, 가장자리부와 중앙부간 두께가 차이날 수 있으며, 원도우 부재의 영역별 두께 차이로 인해 표시 패널에서 제공되는 영상이 왜곡되는 문제가 발생될 수 있다.

#### 발명의 내용

##### 해결하려는 과제

[0003]

본 발명의 목적은 표시 품질이 개선된 표시 모듈, 이를 포함하는 전자 시계, 및 이를 포함하는 전자 장치를 제공하는 것이다.

##### 과제의 해결 수단

[0004]

본 발명의 일 실시예에 따른 표시 모듈은 제1 두께를 갖는 제1 원도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 원도우 영역을 포함하는 원도우 부재; 및 상기 제1 원도우 영역과 두께 방향으로 중첩되며 제1 화소를 구비하는 제1 표시 영역 및 상기 제2 원도우 영역과 상기 두께 방향으로 중첩되며 제2 화소를 구비하는 제2 표시 영역을 포함하는 표시 패널을 포함하고, 상기 제2 화소의 제2 화소 면적은 상기 제1 화소의 제1 화소 면적보다 작다.

[0005]

상기 원도우 부재는 상기 제2 두께보다 두꺼운 제3 두께를 갖는 제3 원도우 영역을 더 포함하고, 상기 표시 패널은 상기 제3 원도우 영역과 상기 두께 방향으로 중첩되며 제3 화소를 구비하는 제3 표시 영역을 더 포함하고, 상기 제2 화소 면적은 상기 제3 화소의 제3 화소 면적보다 크다.

[0006]

평면상으로 볼 때 상기 제2 표시 영역은 상기 제1 및 제3 표시 영역들 사이에 배치되어 상기 제1 표시 영역을

상기 제3 표시 영역과 연결시킨다.

$$\frac{ES1}{PS1} < \frac{ES2}{PS2}$$

[0007]  $\frac{ES1}{PS1} < \frac{ES2}{PS2}$ 이며, 상기 PS1은 상기 제1 화소 면적이고, 상기 ES1은 상기 제1 화소의 제1 발광 영역의 면적이며, 상기 PS2는 상기 제2 화소 면적이고, 상기 ES2는 상기 제2 화소의 제2 발광 영역의 면적이다.

[0008] 상기 표시 패널은 상기 제1 화소와 상기 두께 방향으로 중첩되고, 상기 제1 발광 영역을 정의하는 제1 블랙 매트릭스 및 상기 제2 화소와 상기 두께 방향으로 중첩되고 상기 제2 발광 영역을 정의하는 제2 블랙 매트릭스를 더 포함하고, 상기 제1 블랙 매트릭스의 면적은 상기 제2 블랙 매트릭스의 면적보다 크다.

[0009] 상기 표시 패널은 상기 제1 화소의 하부 전극을 상기 제1 발광 영역에 대응하도록 노출 시키는 제1 화소 정의막 및 상기 제2 화소의 하부 전극을 상기 제2 발광 영역에 대응하도록 노출 시키는 제2 화소 정의막을 더 포함한다.

[0010] 평면상으로 보았을 때, 상기 원도우 부재는 실질적으로 원형 또는 타원형 형상을 가지며, 평면상으로 보았을 때, 상기 제1 표시 영역은 상기 제2 표시 영역보다 외측에 정의되고, 상기 제1 및 제2 표시 영역들의 경계는 상기 원형 또는 타원형 형상을 갖는다.

[0011] 상기 제1 및 제2 화소들 각각은 복수로 제공되며, 복수의 상기 제1 및 제2 화소들은 원통 좌표계의 반지름 방향( $\hat{\rho}$ ) 및 접선 방향( $\hat{\varphi}$ )을 따라 매트릭스 형태로 배열된다.

[0012] 상기 제1 블랙 매트릭스의 상기 접선 방향( $\hat{\varphi}$ )의 폭은 상기 제2 블랙 매트릭스의 일부분의 상기 접선 방향( $\hat{\varphi}$ )의 폭보다 넓다.

[0013] 상기 제1 블랙 매트릭스의 상기 반지름 방향( $\hat{\rho}$ )의 폭은 상기 제2 블랙 매트릭스의 일부분의 상기 반지름 방향( $\hat{\rho}$ )의 폭보다 넓다.

[0014] 상기 제1 화소는 상기 접선 방향( $\hat{\varphi}$ )을 따라 배열되는 제1 및 제2 서브 화소들을 포함하고, 상기 제1 서브 화소의 서브 발광 영역의 적어도 일부는 상기 제2 서브 화소의 서브 발광 영역의 적어도 일부와 상기 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않는다.

[0015] 상기 표시 패널은 상기 반지름 방향( $\hat{\rho}$ )과 평행한 제1 및 제2 표시 라인들을 더 포함하고, 상기 제2 표시 라인은 상기 복수의 제1 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 제1 화소들 사이 및 상기 복수의 제2 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 제2 화소들 사이에 배치되며, 상기 제1 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 화소들 사이에 배치되고, 상기 복수의 제2 화소들과 상기 반지름 방향( $\hat{\rho}$ )으로 이격된다.

[0016] 상기 제1 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 화소들 중 어느 하나에 연결되는 게이트 라인 또는 데이터 라인이며, 상기 제2 표시 라인은 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제2 화소들 중 어느 하나에 연결되는 게이트 라인 또는 데이터 라인이다.

[0017] 상기 표시 패널은 상기 복수의 제1 및 제2 화소들 사이에 배치되고, 상기 접선 방향( $\hat{\varphi}$ )을 따라 연장되는 제1 표시 라인; 및 상기 복수의 제1 화소들 중 상기 접선 방향( $\hat{\varphi}$ )으로 인접한 상기 제1 화소들 사이에 배치되고, 상기 반지름 방향( $\hat{\rho}$ )과 평행한 제2 표시 라인을 더 포함한다.

[0018] 상기 제1 및 제2 표시 라인들은 게이트 라인 및 데이터 라인 중 서로 다른 라인이다.

[0019] 상기 제1 표시 영역은 비접힘부 및 상기 비접힘부로부터 연장되는 접힘부를 포함하고, 상기 접힘부는 상기 비접힘부가 상기 원도우 부재 및 상기 접힘부 사이에 개재되도록 접혀진다.

[0020] 상기 비접힘부의 표시면은 원도우 부재를 대향하고, 상기 접힘부의 표시면은 상기 원도우 부재의 하면과 반대한다.

[0021] 인쇄회로기판; 및 상기 인쇄회로기판 및 상기 접힘부의 일단과 연결되는 연성인쇄회로기판을 더 포함하고, 상기 비접힘부는 상기 연성인쇄회로기판 및 상기 원도우 부재 사이에 배치된다.

- [0022] 상기 제1 표시 영역에서 표시될 영상의 정보를 갖는 제1 입력 영상 데이터 및 상기 제2 표시 영역에서 표시될 영상의 정보를 갖는 제2 입력 영상 데이터를 수신 받는 제어부를 더 포함하고, 상기 제어부는 상기 제1 및 제2 화소 면적들 간의 차이에 따른 휘도차가 보상되도록, 상기 제1 및 제2 입력 영상 데이터들 중 적어도 어느 하나의 계조값을 보상한다.
- [0023] 상기 제1 원도우 영역의 상면의 곡률은 상기 제2 원도우 영역의 상면의 곡률과 상이한 것을 특징으로 하는 표시 모듈. 본 발명의 일 실시예에 따른 표시 모듈은 제1 두께를 갖는 제1 원도우 영역 및 상기 제1 두께보다 두꺼운 제2 두께를 갖는 제2 원도우 영역을 포함하는 원도우 부재; 및 상기 제1 원도우 영역과 상기 두께 방향으로 중첩되며 제1 터치 전극을 구비하는 제1 터치 영역 및 상기 제2 원도우 영역과 상기 두께 방향으로 중첩되며, 제2 터치 전극을 구비하는 제2 터치 영역을 포함하는 터치 모듈을 포함하고, 상기 제2 터치 전극의 감도는 상기 제1 터치 전극의 감도보다 높다.
- [0024] 상기 제2 터치 전극의 면적은 상기 제1 터치 전극의 면적보다 좁다.
- [0025] 상기 제1 및 제2 터치 전극들 각각은 복수로 제공되고, 복수의 상기 제2 터치 전극들 중 인접하는 제2 터치 전극들간의 간격은 복수의 상기 제1 터치 전극들 중 인접하는 제1 터치 전극들 간의 간격보다 좁다.
- [0026] 상기 제1 및 제2 터치 전극들 각각은 복수로 제공되고, 복수의 상기 제1 및 제2 터치 전극들은 원통 좌표계의 반지름 방향( $\hat{\rho}$ ) 및 접선 방향( $\hat{\phi}$ )을 따라 매트릭스 형태로 배열된다.
- [0027] 상기 터치 모듈은 상기 반지름 방향( $\hat{\rho}$ )과 평행한 복수의 제1 및 제2 터치 라인들을 더 포함하고, 상기 복수의 제2 터치 라인들은 상기 제1 터치 전극들 사이에 배치되고, 상기 제2 터치 전극들 사이에 배치되며, 상기 제2 터치 전극의 자기 정전 용량(self-capacitance)에 의한 신호를 전달하고, 상기 복수의 제1 터치 라인들은 상기 복수의 제1 터치 전극들 사이에 배치되고, 상기 복수의 제2 터치 전극들로부터 상기 반지름 방향( $\hat{\rho}$ )을 이격되며, 상기 복수의 제1 터치 전극들의 자기 정전 용량(self-capacitance)에 의한 신호를 전달한다.
- [0028] 상기 터치 모듈은 센싱 제어부를 더 포함하고, 상기 센싱 제어부는 상기 제1 터치 영역에 제1 감지 신호를 출력하고, 상기 제2 터치 영역에 제2 감지 신호를 출력 하며, 상기 제2 감지 신호의 세기는 상기 제1 감지 신호의 세기보다 크다.
- [0029] 본 발명의 일 실시예에 따른 전자 시계는 제1 방향으로 제1 부분 영상을 표시 하는 제1 표시 영역 및 상기 제1 방향으로 제2 부분 영상을 표시 하는 제2 표시 영역을 포함하는 표시 패널; 상기 제1 표시 영역 상에 배치되고 상기 제1 부분 영상을 M1배 확대 시키는 가장자리부 및 상기 제2 표시 영역 상에 배치 되며 상기 제2 부분 영상을 M2배 확대 시키는 중앙부를 포함하고, 상기 제1 방향으로 볼록한 상면을 갖는 원도우 부재; 및 상기 표시 패널을 수용하는 하우징을 포함하고, 상기 M2는 상기 M1 보다 크며, 상기 제1 표시 영역의 단위 영역당 화소수는 상기 제2 표시 영역의 단위 영역당 화소수 보다 크다.
- [0030]  $PN2/PN1=M2/M1$ 을 만족하고, PN1은 상기 제1 표시 영역의 단위 영역당 화소수이며, PN2는 상기 제2 표시 영역의 단위 영역당 화소수이다.
- [0031] 스트랩을 더 포함하고, 상기 하우징은 상기 스트랩 내부에 정의된 결합 공간에 탈착 가능하도록 결합된다.
- [0032] 상기 하우징에 배치되는 결합 감지 센서를 더 포함하고 상기 결합 감지 센서는 상기 하우징 및 상기 스트랩 사이에 배치되어 상기 하우징이 상기 결합 공간에 결합되었는지 센싱한다.
- [0033] 크라운 센서; 및 상기 스트랩에 정의된 결합홀에 삽입되는 크라운 샤프트 및 상기 크라운 샤프트의 일단에 연결되고 외부에 노출되는 크라운 디스크를 구비하는 크라운을 더 포함하고, 상기 크라운 센서는 상기 하우징에 배치되며 상기 크라운 샤프트의 타단과 대향하고, 상기 크라운의 움직임을 센싱한다.
- [0034] 상기 원도우 부재는 상기 가장자리부로부터 상기 표시 패널 측으로 연장되어 패널 공간을 정의하는 연장부를 더 포함하고, 상기 표시 패널은 상기 패널 공간 내부에 수용된다.
- [0035] 본 발명의 일 실시예에 따른 전자 장치는 영상이 제공되는 두께 방향으로 볼록한 상면을 갖는 원도우 부재; 및 상기 상면의 가장자리부와 상기 두께 방향으로 중첩되고 제1 화소를 갖는 제1 표시 영역, 및 상기 상면의 중앙부와 상기 제1 방향으로 중첩되고 제2 화소를 갖는 제2 표시 영역을 포함하는 표시 패널을 구비하며, 상기 제2 화소의 제2 화소 면적은 상기 제1 화소의 제1 화소 면적보다 작다.

## 발명의 효과

[0036]

상술한 바에 따르면, 원도우 부재의 곡면에 의해 영상이 왜곡 되지 않도록 표시 모듈의 원도우 부재의 곡면에 따라 화소들이 배치될 수 있다. 그에 따라 표시 패널에서 표시되는 영상의 표시 품질이 향상될 수 있다.

## 도면의 간단한 설명

[0037]

도 1은 본 발명의 일 실시예에 따른 전자 장치의 사시도이다.

도 2는 도 1에 도시된 본 발명의 일 실시예에 따른 시계 조립체의 블록도이다.

도 3은 본 발명의 일 실시예에 따른 전자 시계의 분해 단면도이다.

도 4는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 5는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 6은 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 7a는 본 발명의 일 실시예에 따른 표시 영역들을 도시한 개략도이다.

도 7b는 원통 좌표계에서 설명하기 위한 도면이다.

도 8은 본 발명의 일 실시예에 따른 표시 패널의 개략적인 평면도이다.

도 9a 및 도 9b는 도 8에 도시된 본 발명의 일 실시예에 따른 화소의 개략도이다.

도 10a는 도 9a에 도시된 제1 서브 화소의 단면도이다.

도 10b는 본 발명의 일 실시예에 따른 제1 서브 화소의 단면도이다.

도 11a 및 도 11b는 본 발명의 일 실시예에 따른 제1 및 제2 화소의 평면도이다.

도 12a 및 도 12b는 도 11a 및 도 11b에 도시된 I-I' 및 II-II'를 따라 절단한 절단면의 단면도이다.

도 13a 및 도 13b는 본 발명의 일 실시예에 따른 제1 및 제2 화소의 평면도이다.

도 14는 본 발명의 일 실시예에 따른 제1 화소의 확대도이다.

도 15는 본 발명의 일 실시예에 따른 표시패널의 평면도이다.

도 16은 도 15에 도시된 제1 및 제2 표시 라인을 확대한 확대도이다.

도 17은 본 발명의 일 실시예에 따른 표시패널의 평면도이다.

도 18은 도 17에 도시된 제1 및 제2 표시 라인을 확대한 확대도이다.

도 19는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 20은 도 19에 도시된 표시 패널의 평면도이다.

도 21은 도 19에 도시된 표시 패널의 배면도이다.

도 22는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

도 23a는 도 22에 도시된 터치 모듈의 확대 단면도이다.

도 23b 내지 23d는 본 발명의 일 실시예에 따른 터치 모듈의 개략적인 평면도들이다.

도 24a는 본 발명의 일 실시예에 따른 터치 전극의 개략도이다.

도 24b는 도 24a에 도시된 A영역의 확대도이다.

도 24c는 도 24b에 도시된 III-III'영역의 확대도이다.

도 25a는 본 발명의 일 실시예에 따른 터치 영역들을 도시한 개략도이다.

도 25b는 본 발명의 일 실시예에 따른 터치 모듈의 평면도이다.

도 26은 본 발명의 일 실시예에 따른 전자 시계의 단면도이다.

도 27은 본 발명의 일 실시예에 따른 원도우 부재의 단면도이다.

도 28은 본 발명의 일 실시예에 다른 원도우 부재의 단면도이다.

도 29a 내지 도 29c는 본 발명의 일 실시예에 따른 전자 시계의 단면도이다.

도 30a 및 도 30b는 본 발명의 일 실시예에 따른 전자 시계의 평면도이다.

도 31은 본 발명의 일 실시예에 따른 전자 시계의 분리 사시도이다.

도 32는 본 발명의 일 실시예에 따른 표시 영역의 평면도이다.

도 33은 도 32에 도시된 표시 영역의 확대 평면도이다.

도 34a 내지 도 34e는 본 발명의 일 실시예에 따른 서브화소들의 평면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0038] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0039] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 특정 구성요소와 유사한 구성요소에는 특정 구성요소와 유사한 명칭을 부여하였으므로, 특정 구성요소에 대한 설명은 특정 구성요소와 유사한 명칭을 갖는 구성요소에도 적용될 수 있다.

[0040] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 구성요소들은 용어들에 의해 한정되어서는 안 된다. 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0041] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0042] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.

[0043] 도 1은 본 발명의 일 실시예에 따른 전자 장치의 사시도이다. 도 2는 도 1에 도시된 본 발명의 일 실시예에 따른 시계 조립체의 블록도이다. 이하, 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 전자 장치를 설명한다.

[0044] 도 1을 참조하면, 본 발명의 일 예에서 전자 장치는 전자 시계(1000)일 수 있다. 본 발명의 다른 실시예에서 전자 장치는 전자 시계 뿐만 아니라 휴대폰, 태블릿, 모니터, 헤드 마운트 디스플레이 및 텔레비전 등과 같이 영상을 표시 하는 전자 장치일 수 있다.

[0045] 전자 시계(1000)는 시계 조립체(900)와 스트랩(STR)을 포함한다. 시계 조립체(900)는 소정의 정보를 갖는 영상(IM)을 제1 방향(DR1)으로 표시한다. 본 명세서에서 제1 방향(DR1)은 수직 방향 또는 두께 방향이라 지시될 수 있다. 영상(IM)는 예를 들어, 현재 시간을 나타내는 시계침과 같은 기준의 아날로그 시계를 구현한 이미지 뿐만 아니라, 어플리케이션 프로세서(미도시)에서 실행되는 어플리케이션의 아이콘 또는 어플리케이션의 실행 화면을 표시 할 수 있다.

[0046] 시계 조립체(900)는 스트랩(STR)에 탈착이 가능하도록 결합될 수 있다. 사용자는 손목에 전자 시계(1000)를 사용하기 위해 스트랩(STR)을 손목에 착용 수 있다. 스트랩(STR)은 사용자의 손목에 착용되기 위한 목적에 제한되

지 않는다. 스트랩(STR)는 사용자의 팔에 착용하기 위한 형태 또는 목에 걸기 위한 형태로 변형될 수 있고, 시계 조립체(900)를 다른 전자기기에 장착하기 위한 시계 거치대(watch cradle)로 대체될 수 있다.

[0047] 도 2에 도시된 것과 같이, 시계 조립체(900)는 표시 모듈(200) 및 전자모듈(100)을 포함한다. 표시 모듈(200)은 표시 패널(400) 및 터치모듈(800)을 포함할 수 있다. 본 발명의 일 실시예에서 터치모듈(800)은 생략될 수 있다. 터치모듈(800)은 표시모듈(200)에 일체화되거나, 키패드 등으로 대체될 수 있다.

[0048] 표시 모듈(200)은 도 1에 도시된 영상(IM)를 생성한다. 표시 모듈(200)은 유기발광표시패널, 액정표시패널, 전기영동표시패널 등을 포함할 수 있다. 터치모듈(800)은 외부 입력을 감지한다. 외부 입력은 사용자의 손가락, 스타일러스펜 등의 외부 물체에 의해 발생할 수 있는 터치 또는 호버링일 수 있다. 터치모듈(800)의 종류는 제한되지 않고, 정전용량 방식, 음파방식, 광학 방식의 터치 모듈일 수 있다.

[0049] 전자모듈(100)은 시계 조립체(900)를 동작시키기 위한 다양한 기능성 모듈을 포함한다. 전자모듈(100)은 제어 모듈(10), 무선통신 모듈(20), 영상입력 모듈(30), 음향입력 모듈(40), 음향출력 모듈(50), 메모리(60), 외부 인터페이스(70), 전원공급 모듈(80), 및 카메라 모듈(90) 중 적어도 어느 하나를 포함할 수 있다. 모듈들은 인쇄회로기판에 실장되고, 연성회로기판을 통해 전기적으로 연결될 수 있다.

[0050] 제어 모듈(10)은 전자 시계의 전반적인 동작을 제어하고 데이터를 처리할 수 있다. 예를 들어 제어 모듈(10)은 표시 모듈(200)을 활성화 시키거나, 비활성화 시키고, 표시 모듈(200)에 입력 영상 데이터를 출력 할 수 있다. 제어 모듈(10)은 터치모듈(800)을 활성화 시키거나, 비활성화 시키고, 터치 모듈(800)로부터 수신된 터치 신호에 근거하여 표시 모듈(200), 영상입력 모듈(30), 음향입력 모듈(40), 음향출력 모듈(50) 등을 제어할 수 있다.

[0051] 무선통신 모듈(20)은 블루투스 또는 와이파이 회선을 이용하여 다른 단말기와 무선 신호를 송/수신할 수 있다. 무선통신 모듈(20)은 일반 통신회선을 이용하여 음성신호를 송/수신할 수 있다. 무선통신 모듈(20)은 송신할 신호를 변조하여 송신하는 송신부(24)와, 수신되는 신호를 복조하는 수신부(22)를 포함한다.

[0052] 영상입력 모듈(30)은 입력 영상 데이터를 처리하여 표시 모듈(200)에 표시 가능한 영상 데이터로 변환한다. 음향입력 모듈(40)은 녹음 모드, 음성인식 모드 등에서 마이크로폰(Microphone)에 의해 외부의 음향 신호를 입력 받고, 음향 신호를 전기적인 음향 데이터로 변환한다. 음향출력 모듈(50)은 무선통신 모듈(20)로부터 수신된 음향 데이터 또는 메모리(60)에 저장된 음향 데이터를 변환하여 외부로 출력한다.

[0053] 외부 인터페이스(70)는 외부 충전기, 유/무선 데이터 포트, 카드 소켓(예를 들어, 메모리 카드(Memory card), SIM/UIM card) 등에 연결되는 인터페이스 역할을 한다. 전원공급 모듈(80)은 시계 조립체(900)의 전반적인 동작에 필요한 전원을 공급한다.

[0054] 도 3은 본 발명의 일 실시예에 따른 전자 시계의 분해 단면도이다.

[0055] 도 3을 참조하면, 표시 모듈(200)은 스트랩(STR)에 탈착이 가능하도록 결합될 수 있다. 보다 구체적으로, 스트랩(STR) 내부에는 결합 공간(CS)이 정의되며, 표시 모듈(200)은 결합 공간(CS)내에 수용될 수 있다.

[0056] 본 발명의 일 예에서, 표시 모듈(200)은 전자 모듈 기판(110), 원도우 부재(300), 표시 패널(400), 및 하우징(500)을 포함할 수 있다.

[0057] 전자 모듈 기판(110)은 인쇄회로기판일 수 있으며, 전자 모듈 기판(110)에는 전자 모듈(100, 도 2에 도시된)을 구현한 다양한 전자 소자들이 실장 되어 있을 수 있다. 예를 들어, 전자 모듈 기판(110)은 커패시터 및 저항과 같은 수동 소자 뿐만 아니라, 집적회로를 포함하는 마이크로 프로세서 및 메모리 칩과 같은 능동 소자, 및 이를 연결하는 라인들을 포함할 수 있다.

[0058] 본 발명의 일 예에서, 하우징(500)은 표시 모듈(200) 및 전자 모듈 기판(110)을 수용하고, 표시 모듈(200) 및 전자 모듈 기판(110)을 외부의 충격으로부터 보호할 수 있다. 하우징(500)에는 수용 공간(510)이 정의 되며, 수용 공간(510)에 표시 패널(400) 및 전자 모듈 기판(110)이 수납 될 수 있다. 하우징(500)은 표시 패널(400) 및 전자 모듈 기판(110)을 수용한 상태에서 결합 공간(CS)에 결합될 수 있다.

[0059] 표시 패널(400)은 제1 방향(DR1)으로 영상을 표시할 수 있다. 본 발명의 일 예에서, 표시 패널(400)은 수평 방향을 따라 구분되는 제1 표시 영역(DA1) 및 제2 표시 영역(DA2)을 포함할 수 있다. 본 명세서에서 "평면"은 제1 방향(DR1)과 수직한 가상의 면을 의미할 수 있으며, "수평 방향"은 평면과 평행한 방향을 의미할 수 있다. 제1 표시 영역(DA1)은, 예를 들어, 평면상으로 보았을 때 제2 표시 영역(DA2)을 둘러쌀 수 있다.

[0060] 제1 표시 영역(DA1)은 영상(IM, 도 1에 도시됨) 중 제1 부분 영상(PI1)을 표시 하고, 제2 표시 영역(DA2)은 영

상(IM) 중 제2 부분 영상(PI2)을 표시할 수 있다.

[0061] 윈도우 부재(300)는 표시 패널(400) 상에 배치될 수 있다. 윈도우 부재(300)는 하우징(500)과 결합하여 수용 공간(510)을 정의하거나, 접착 부재 통해 표시 패널(400)에 결합될 수도 있다.

[0062] 윈도우 부재(300)는 제1 및 제2 부분 영상들(PI1, PI2)을 투과 시킬 수 있는 투명한 물질로 이루어 질 수 있다. 윈도우 부재(300)는, 예를 들어, 리지드(rigid)한 유리를 포함하거나, 연성을 갖는 투명 고분자를 포함할 수 있다.

[0063] 윈도우 부재(300)는 수평 방향을 따라 구분되는 제1 윈도우 영역(WA1) 및 제2 윈도우 영역(WA2)을 포함할 수 있다. 제1 및 제2 윈도우 영역들(WA1, WA2)은 각각 제1 및 제2 표시 영역들(DA1, DA2)과 제1 방향(DR1)으로 중첩될 수 있다.

[0064] 본 발명의 일 예에서, 윈도우 부재(300)는 돔(Dome) 형상을 가질 수 있다. 윈도우 부재(300)는, 예를 들어, 평평한 하면 및 상측으로 볼록한 상면을 포함할 수 있다. 평면상으로 보았을 때 윈도우 부재(300)는, 예를 들어, 타원형 또는 실질적으로 원형일 수 있다. 윈도우 부재(300)의 상면은 2차원의 곡면일 수 있다. 다시 말해, 윈도우 부재(300)의 상면은 평면과 평행한 적어도 2개의 방향들을 따라 휘어질 수 있다.

[0065] 윈도우 부재(300)가 돔 형상을 가짐에 따라, 상기 전자 시계(1000)에서 표시 되는 영상은 입체감 및 몰입감을 제공하고 사용자에게 심미감을 제공할 수 있다.

[0066] 평면상으로 볼 때 제1 윈도우 영역(WA1)은 제2 윈도우 영역(WA2)보다 외측에 정의될 수 있다. 제1 윈도우 영역(WA1)은, 예를 들어, 윈도우 부재(300)의 가장자리부에 정의될 수 있으며, 제2 윈도우 영역(WA2)은 윈도우 부재(300)의 중앙부에 정의될 수 있다. 윈도우 부재(300)는 돔 형상을 가지므로, 제2 윈도우 영역(WA2)의 제2 두께는 제1 윈도우 영역(WA1)의 제1 두께보다 두꺼울 수 있다.

[0067] 제1 및 제2 부분 영상들(PI1, PI2)은 제1 및 제2 윈도우 영역들(WA1, WA2)을 통과할 수 있다. 제1 및 제2 윈도우 영역들(WA1, WA2)은 볼록한 상면을 가지므로, 제1 및 제2 부분 영상들(PI1, PI2)을 확대 시킬 수 있다. 보다 구체적으로, 제1 윈도우 영역(WA1)은 제1 부분 영상(PI1)을 M1배 확대 시키며, 제2 표시 영역(DA2)은 제2 부분 영상(PI2)을 M2배 확대 시킬 수 있다. 제2 윈도우 영역(WA2)은 중앙부에 정의되므로, M2는 M1보다 클 수 있다. M1 및 M2는 0 보다 큰 수이다. 본 발명의 일 예에서, 전술한 윈도우 부재(300)의 두께 뿐만 아니라, 윈도우 부재(300)의 굴절률 및 윈도우 부재(300)의 곡률 등에 의해 확대 또는 축소됨으로써, 상기 제1 및 제2 부분 영상들(PI1, PI2)이 왜곡될 수 있다.

[0068] 후술할 바와 같이 본 발명의 일 실시예에 따른 표시 패널(400)은 윈도우 부재(300)에 의해 제1 및 제2 부분 영상들(PI1, PI2)이 왜곡되는 것을 방지할 수 있다.

[0069] 도 4는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

[0070] 도 4를 참조하면, 표시 패널(400)은 베이스층(410) 및 베이스층(410) 상에 배치되는 화소를 포함한다.

[0071] 본 발명의 일 예에서 화소는 제1 표시 영역(DA1)에 배치되는 제1 화소(PX1) 및 제2 표시 영역(DA2)에 배치되는 제2 화소(PX2)를 포함할 수 있다.

[0072] 본 발명의 일 예에서 제2 화소(PX2)는 제1 화소(PX1)보다 작다. 예를 들어, 도 4에 도시된 바와 같이, 제1 화소(PX1)의 수평 방향으로의 제1 길이(L1)은 제2 화소(PX2)의 수평 방향으로의 제2 길이(L2)보다 길 수 있다.

[0073] 본 발명의 일 예에서, 인접하는 제1 화소(PX1)간의 수평 방향으로의 제1 간격(P1)은 인접하는 제2 화소(PX2)간의 수평 방향으로의 제2 간격(P2)보다 클 수 있다. 그러나 이에 한정되지 않고 제1 및 제2 간격들(P1, P2)은 실질적으로 동일할 수 있다.

[0074] 제2 길이(L2)가 제1 길이(L1)보다 작으므로, 제2 부분 영상(PI2)은 제1 부분 영상(PI1)과 비교했을 때 상대적으로 축소되어 표시될 수 있다. 따라서, 제1 및 제2 부분 영상들(PI1, PI2)이 윈도우 부재(300)를 통과함에 따라, 제2 부분 영상(PI2)이 제1 부분 영상(PI1)보다 더 확대되어 발생될 수 있는 영상의 왜곡이 상쇄 및 방지될 수 있고, 그 결과, 표시 모듈(200)의 표시 품질이 개선될 수 있다.

[0075] 본 발명의 일 예에서, 상기 제2 표시 영역(DA2)의 단위 영역당 상기 제2 화소(PX2)의 화소수(PN2)은 상기 제1 표시 영역의 단위 영역당 상기 제1 화소(PX1)의 화소수(PN1)보다 클 수 있다.

[0076] 따라서, 제2 부분 영상(PI2)은 제1 부분 영상(PI1)과 비교했을 때 상대적으로 표시 패널(400)의 더 좁은 영역에

서 표시될 수 있다. 결과적으로 제2 부분 영상(PI2)이 제1 부분 영상(PI1)보다 더 확대되어 발생될 수 있는 영상의 왜곡이 상쇄 및 방지될 수 있고, 그 결과, 표시 모듈(200)의 표시 품질이 개선될 수 있다.

[0077] 본 발명의 일 예에서, PN2/PN1=M2/M1이 만족될 수 있다. 영상의 확대는 제1 및 제2 윈도우 영역들(WA1, WA2)에서 확대하는 배율(M1, M2)에 비례하며, 제1 및 제2 표시 영역들(DA1, DA2)의 단위 영역당 화소수에 반비례하므로 위 수식이 만족되는 경우, 영상의 왜곡이 효과적으로 방지될 수 있다.

[0078] 제1 표시 영역(DA1)에는 제1 영상 데이터(ID1)가 제공될 수 있다. 제1 영상 데이터(ID1)는 제1 부분 영상(PI1)을 표시하기 위해 제1 화소(PX1)에 공급되는 데이터를 포함할 수 있다. 제2 표시 영역(DA2)에는 제2 영상 데이터(ID2)가 제공될 수 있다. 제2 영상 데이터(ID2)는 제2 부분 영상(PI2)을 표시하기 위해 제2 화소(PX2)에 공급되는 데이터를 포함할 수 있다.

[0079] 본 발명의 일 예에서, 표시 모듈(200)은 제어부(미도시)를 더 포함할 수 있다. 제어부는 베이스층(410) 또는 디스플레이 인쇄회로기판(205, 도 19에 도시됨)에 배치될 수 있다. 제어부는, 예를 들어, 제어 모듈(10, 도 2에 도시됨)로부터 제1 부분 영상(PI1)의 정보를 갖는 제1 입력 영상 데이터 및 제2 부분 영상(PI2)의 정보를 갖는 제2 입력 영상 데이터를 수신 받고, 제1 및 제2 화소들(PX1, PX2)의 크기들 간의 차이에 따른 휘도차가 보상되도록, 제1 및/또는 제2 입력 영상 데이터들의 계조값을 보상 하여 제1 및 제2 영상 데이터들(ID1, ID2)을 생성할 수 있다. 예를 들어, 제1 화소의 크기는 제2 화소(PX2)의 크기보다 크므로, 동일 계조에서 제1 화소(PX1)에서 표시되는 영상(또는 광, 이하 동일)의 휘도는 제2 화소(PX2)에서 표시되는 영상의 휘도보다 클 수 있다. 따라서, 휘도 불균일에 의한 영상의 왜곡을 방지하기 위해, 제어부는 제2 입력 영상 데이터의 계조값을 상대적으로 증가 시켜 제2 영상 데이터를 생성할 수 있다. 결과적으로, 제1 및 제2 화소들(PX1, PX2)의 크기들간의 차이에 따른 휘도차가 감소될 수 있으며, 제1 및 제2 화소들(PX1, PX2)의 휘도가 균일해질 수 있다.

[0080] 이상에서는 본 발명의 일 예를 들어 전술한 윈도우 부재(300)의 두께의 차이에 의해 상기 제1 및 제2 부분 영상들(PI1, PI2, 도 3에 도시됨)이 왜곡되고, 이를 방지하기 위한 표시 패널(400)에 대하여 설명하였다. 그러나, 이상에서 설명한 본 발명의 실시예들 및 후술할 본 발명의 실시예들은 이에 한정되지 않는다. 제1 및 제2 부분 영상들(PI1, PI2)은 윈도우 부재(300)의 두께 뿐만 아니라, 윈도우 부재(300)의 굴절률 및 윈도우 부재(300)의 곡률 등에 의해 제1 및 제2 부분 영상들(PI1, PI2)이 확대 또는 축소될 수 있다. 따라서, 본 발명의 일 실시예에 따른 표시 패널(400)은 윈도우 부재(300)의 두께 뿐만 아니라, 윈도우 부재(300)의 굴절률 및 윈도우 부재(300)의 곡률 등에 의해 제1 및 제2 부분 영상들(PI1, PI2)이 확대 또는 축소됨으로써 왜곡되는 것이 방지되도록 다양하게 변형될 수 있다.

[0081] 도 5는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

[0082] 도 5에 도시된 표시 모듈(200)은 도 4에 도시된 표시 모듈(200)과 유사하므로, 화소와 관련된 차이점을 제외한 중복된 설명은 생략된다.

[0083] 도 4에 도시된 표시 패널(400) 및 윈도우 부재(300)가 2개의 영역으로 구분되지만, 이들은 도 5에 도시된 바와 같이 수평방향으로 3개의 영역들로 구분되거나 4개 이상의 영역들로 구분될 수 있다. 도 5를 참조하면, 표시 패널(400)은 제1 내지 제3 표시 영역(DA1~DA3)를 포함하고, 윈도우 부재(300)는 제1 내지 제3 윈도우 영역(WA1~WA3)을 포함할 수 있다. 제1 내지 제3 윈도우 영역(WA1~WA3)은 각각 제1 내지 제3 두께를 갖는다. 제2 두께는 제1 두께보다는 두껍고, 제3 두께보다는 얇다.

[0084] 제1 내지 제3 표시 영역들(DA1~DA3)은 각각 제1 내지 제3 화소들(PX1~PX3)을 갖는다. 제1 내지 제3 화소들(PX1~PX3)의 크기들을 각각 제1 내지 제3 화소 크기들이라 정의할 때, 제2 화소 크기는 제1 화소 크기 보다 작고, 제3 화소 크기보다는 클 수 있다.

[0085] 도 6은 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

[0086] 도 6에 도시된 표시 모듈(200)은 도 4에 도시된 표시 모듈(200)과 유사하므로, 화소와 관련된 차이점을 제외한 중복된 설명은 생략된다.

[0087] 본 발명의 일 실시예에서는 도 6에 도시된 바와 같이 베이스층(410)의 중앙부에서 베이스층(410)의 가장자리부를 향하는 방향을 따라 화소(PX)의 크기들이 연속적으로 커질 수 있다.

[0088] 윈도우 부재(300)의 중앙부에서 윈도우 부재(300)의 가장자리부를 향하는 방향을 따라 윈도우 부재(300)가 영상을 확대하는 배율은 연속적으로 변할 수 있다. 화소(PX)의 크기는 연속적으로 변하는 배율에 대응하여 결정될 수 있다. 도 7a는 본 발명의 일 실시예에 따른 표시 영역들을 도시한 개략도이며, 도 7b는 원통 좌표계에서를

설명하기 위한 도면이다. 도 7a를 참조하면, 본 발명의 일 예에서, 표시 패널(400)은 제1 내지 제6 표시 영역들(DA1~DA6)을 포함할 수 있다. 본 발명의 일 예에서, 표시 패널(400)은 타원형이며 실질적으로 원형일 수 있다. 표시 패널(400)의 형상에 대응하여 표시 영역들(DA1~DA6)이 정의될 수 있다.

[0089] 도 7b에 도시된 바와 같이, 본 명세서에서 원통 좌표계를 이용하여 구성들이 설명될 수 있다. 원통 좌표계에서의 원점은 표시 패널(400)의 중심으로 정의될 수 있으며, 표시 패널(400) 상에서의 위치/좌표는  $(r, ?)$ 로 나타낼 수 있으며, 좌표( $r, ?$ )에서의 단위 벡터는  $(\hat{r}, \hat{\varphi})$ 로 나타낼 수 있다.  $r$ 은 원점에서부터 해당 좌표까지의 거리이며,  $?$ 는 x축과 해당 좌표가 이루는 각도이며,  $\hat{r}$ 는  $(r, ?)$ 에서의 반지름 방향이며,  $\hat{\varphi}$ 는  $(r, ?)$ 에서의 접선 방향이다.

[0090] 다시 도 7a를 참조하면, 표시 영역들(DA1~DA6)은 반지름 방향( $\hat{r}$ )을 따라 순차적으로 배열될 수 있다. 보다 구체적으로 표시 영역들(DA1~DA6)의 경계는 타원형 또는 실질적으로 원형일 수 있다. 제1 내지 제5 표시 영역들(DA1~DA5)은 평면상으로 보았을 때 링 형상이며, 제6 표시 영역(DA6)은 원형일 수 있다. 제1 내지 제6 표시 영역들(DA1~DA6)의 외측의 원주들은 제1 내지 제6 표시 영역들(DA1~DA6) 순서로 작아질 수 있다.

[0091] 도 8은 본 발명의 일 실시예에 따른 표시 패널의 개략적인 평면도이다.

[0092] 설명의 편의를 위해 도 8의 일부 구성의 도시는 생략되었다. 도 8을 참조하면, 제1 내지 제6 표시 영역들(DA1~DA6)은 각각 제1 내지 제6 화소들(PX1~PX6)을 포함할 수 있다. 예를 들어, 제1 내지 제6 표시 영역들(DA1~DA6)에는 각각 복수의 제1 내지 제6 화소들(PX1~PX6)이 접선 방향( $\hat{\varphi}$ )을 따라 배열될 수 있다.

[0093] 제1 내지 제6 화소들(PX1~PX6)은 유사하므로, 이하 제1 및 제2 화소(PX1, PX2)를 대표적으로 설명하고 화소들에 대한 중복되는 설명은 생략한다.

[0094] 본 명세서에서 원주행 및 반지름열이 정의될 수 있다. 원주행은 접선 방향( $\hat{\varphi}$ )을 따라 정의되는 가상선으로 정의될 수 있으며, 동일한 원주행 상의 위치/좌표에서  $r$ (표시 패널의 중심까지의 거리)은 동일하다. 반지름열은 반지름 방향( $\hat{r}$ )을 따라 정의되는 가상선으로 정의될 수 있으며, 동일한 반지름열 상의 위치/좌표에서  $?$ (x축과 이루는 각도)는 동일할 수 있다. 제1 화소(PX1)는 제1 표시 영역(DA1)내에서 접선 방향( $\hat{\varphi}$ )을 따라 복수의 제1 화소들(PX1)이 하나의 원주행 상에 배열될 수 있다. 이에 한정되지 않고 복수의 제1 화소들(PX1)은 제1 표시 영역(DA1)내에서 2이상의 원주행 상에 배열될 수 있다. 다시 말해 접선 방향( $\hat{\varphi}$ ) 및 반지름 방향( $\hat{r}$ )을 따라 복수의 제1 화소들(PX1)은 방사형의 매트릭스 형태로 배열될 수 있다. 제2 내지 제6 화소들(PX2~PX6)도 제2 내지 제6 표시 영역들(DA2~DA6)내에서 이와 유사하게 방사형의 매트릭스 형태로 배열되는 화소를 포함할 수 있다.

[0095] 도 9a 및 도 9b는 도 8에 도시된 본 발명의 일 실시예에 따른 화소의 개략도이다.

[0096] 도 9a 및 도 9b를 참조하여 제1 및 제2 화소들(PX1, PX2)에 대하여 설명한다. 제1 내지 제6 화소들(PX1~PX6)은 유사하므로, 제1 및 제2 화소들(PX1, PX2)을 대표적으로 설명하고 화소들에 대한 중복되는 설명은 생략한다.

[0097] 본 발명의 일 예에서, 제1 화소(PX1)의 제1 화소 면적은 제2 화소(PX2)의 제2 화소 면적 보다 크다. 본 명세서에서 "면적"은 평면상에서 정의되는 크기이며 화소 면적은 화소의 면적일 수 있다.

[0098] 예를 들어, 제1 화소(PX1)의 반지름 방향( $\hat{r}$ )으로의 폭을 제1 반지름 폭(Wr1), 접선 방향( $\hat{\varphi}$ )으로의 최대 폭을 제1 접선 폭(Wc1)이라고 정의하고, 제2 화소(PX2)의 반지름 방향( $\hat{r}$ )으로의 폭을 제2 반지름 폭(Wr2), 접선 방향( $\hat{\varphi}$ )으로의 최대 폭을 제2 접선 폭(Wc2)이라고 정의 할 때, 제2 반지름 폭(Wr2) 및 제2 접선 폭(Wc2) 중 적어도 어느 하나는 각각 제1 반지름 폭(Wr1) 및 제1 접선 폭(Wc1)보다 작을 수 있다.

[0099] 제1 및 제2 화소들(PX1, PX2) 각각은 제1 내지 제3 서브 화소들(SPX1~SPX3)를 포함할 수 있다. 제1 내지 제3 서브 화소(SPX1~SPX3)은, 예를 들어, 접선 방향( $\hat{\varphi}$ )을 따라 배열될 수 있다. 이에 한정 되지 않고, 상기 서브 화소들(SPX1~SPX3) 중 적어도 하나의 서브 화소는 상기 서브 화소들(SPX1~SPX3) 중 다른 하나의 서브 화소와 상기 반지름 방향( $\hat{r}$ )으로 중첩되도록 배열될 수 있다.

[0100] 서브 화소들(SPX1~SPX3)은 레드, 그린 및 블루와 같은 주요색(primary color) 중 어느 하나를 표시할 수 있다. 서브 화소들(SPX1~SPX3)이 표시할 수 있는 컬러는 레드, 그린 및 블루에 한정되지 않으며, 서브 화소들

(SPX1~SPX3)은 레드, 그린 및 블루 컬러 이외에 화이트 또는 엘로우, 시안, 및 마젠타와 같은 2차 주요색 (secondary primary color) 등 다양한 색을 표시 할 수도 있다. 상기 제1 및 제2 화소들(PX1, PX2) 각각은 2개 또는 4개 이상의 서브 화소를 포함할 수 있다.

- [0101] 제2 화소(PX2)의 제1 내지 제3 서브 화소들(SPX1~SPX3)의 면적은 제1 화소(PX1)의 제1 내지 제3 서브 화소들(SPX1~SPX3)의 면적보다 작을 수 있다.
- [0102] 본 발명의 일 예에서, 제2 화소(PX2)의 제1 내지 제3 서브 화소들(SPX1~SPX3)의 면적과 제1 화소(PX1)의 제1 내지 제3 서브 화소들(SPX1~SPX3)의 면적간의 비율은 제1 및 제2 화소 면적들의 비율과 실질적으로 동일 할 수 있다.
- [0103] 도 10a는 도 9a에 도시된 제1 서브 화소의 단면도이며, 도 10b는 본 발명의 일 실시예에 따른 제1 서브 화소의 단면도이다.
- [0104] 도 10a를 참조 하면, 본 발명의 일 예에서, 표시 패널(400)은 베이스 기판(BS), 화소 회로층(PC), 제1 절연층(IL1), 하부 전극(LE), 하부 전극(LE) 상에 배치된 유기 발광층(OL) 및 유기 발광층(OL) 상에 배치된 상부 전극(UE), 상부 전극(UE) 상에 배치된 제2 절연층(IL2)을 포함할 수 있다.
- [0105] 본 발명의 일 예에서, 베이스 기판(BS)은 투명하며, 예를 들어, 리지드(Rigid)한 글래스 또는 유연성을 갖는 폴리미로 이루어지거나 이들을 포함할 수 있다.
- [0106] 본 발명의 일 예에서, 화소 회로층(PC)은 베이스 기판(BS) 상에 전면적으로 배치될 수 있다. 화소 회로층(PC)은, 예를 들어, 적어도 2개 이상의 트랜지스터를 포함할 수 있다. 화소 회로층(PC)은, 예를 들어, 인가된 게이트 신호에 응답하여 턴온 되어 데이터 전압을 전달하는 스위칭 트랜지스터와, 스위칭 트랜지스터로부터 전달받은 데이터 전압에 대응되는 구동 전류를 유기 발광층(OL)에 공급하는 구동 트랜지스터를 포함할 수 있다.
- [0107] 제1 절연층(IL1)은 화소 회로층(PC) 상에 전면적으로 배치될 수 있다. 제1 절연층(IL1)에는 화소 회로층(PC)의 일부를 노출시키는 컨택홀이 정의된다. 제1 절연층(IL1)은 유기물 또는 무기물을 포함하는 단층 또는 복층을 포함할 수 있다.
- [0108] 본 발명의 일 예에서, 하부 전극(LE)은 제1 절연층(IL1) 상에 배치될 수 있다. 하부 전극(LE)의 일부들은 컨택홀에 배치되어 화소 회로층(PC)과 접촉되고, 화소 회로층(PC)으로부터 독립적으로 구동 전류를 전달 받을 수 있다.
- [0109] 표시 패널(400)은 화소 정의막(PDL)을 더 포함할 수 있다. 화소 정의막(PDL)은 예를 들어, 하부 전극(LE) 및 제1 절연층(IL1) 상에 배치될 수 있다. 화소 정의막(PDL)은 하부 전극(LE)의 가장 자리를 커버하고, 하부 전극(LE)의 일부를 노출 시킬 수 있다.
- [0110] 본 발명의 일 예에서, 유기 발광층(OL)은 화소 정의막(PDL), 하부 전극(LE) 상에 배치될 수 있다. 유기 발광층(OL)은 광을 생성할 수 있다. 본 발명의 일 예에서, 상기 유기 발광층(OL)은 화이트광을 생성하는 화이트 유기 발광층을 포함할 수 있다.
- [0111] 상부 전극(UE)은 유기 발광층(OL) 상에 배치될 수 있다. 상부 전극(UE) 상에 제2 절연층(IL2)가 배치될 수 있다. 제2 절연층(IL2)은 유기 발광층(OL)을 봉지 시킬 수 있다. 제2 절연층(IL2)은, 예를 들어, 복수의 박막 봉지층을 포함할 수 있다. 박막 봉지층은 교번적으로 적층되는 유기층 및 무기층을 포함할 수 있다.
- [0112] 표시 패널(400)은 제2 절연층(IL2) 상에 순차적으로 적층되는 블랙 매트릭스(BM), 컬러필터(CF), 및 상부 기판(US)을 포함할 수 있다.
- [0113] 컬러 필터(CF) 및 블랙 매트릭스(BM)는 예를 들어, 상기 제2 절연층(IL2)에 직접 성막 되어 적층될 수 있으며, 하부 전극(LE) 및 베이스 기판(BS) 사이에 정의되는 층에 배치될 수 있다. 본 발명의 일 예에서, 제1 서브 화소(SPX1)은 레드 서브 화소이며, 컬러 필터(CF)는 레드 컬러필터일 수 있다.
- [0114] 블랙 매트릭스(BM)는 화소 회로층(PC)의 트랜지스터 또는 베이스 기판(BS) 상에 배치된 라인들이 시인 되는 것을 방지할 수 있다.
- [0115] 블랙 매트릭스(BM) 및 컬러 필터(BM)는 상부 기판(US) 측에서 입사되는 외부광이 반사되어 사용자에게 시인되는 것을 방지할 수 있다.

- [0116] 제1 서브 화소(SPX1)에는 제1 서브 발광 영역(SEA1)이 정의될 수 있다. 제1 서브 발광 영역(SEA1)은 화소 정의막(PDL) 또는 블랙 매트릭스(BM)에 의해 정의될 수 있다. 예를 들어, 제1 서브 발광 영역(SEA1)은 화소 정의막(PDL)에 의해 노출된 하부 전극(LE)에 대응하여 정의되거나, 블랙 매트릭스(BM)에 정의된 개구부(OP)에 의해 정의될 수 있다.
- [0117] 하부 전극(LE) 및 상부 전극(UE) 각각은 전도성 물질을 포함할 수 있다. 보다 구체적으로, 하부 전극(LE) 및 상부 전극(UE) 각각은 투명 전극, 반투명 전극 또는 불투명 전극(또는 반사 전극)일 수 있다. 또한, 하부 전극(LE) 및 상부 전극(UE)은 단일 물질로 이루어진 단일층, 복수의 서로 다른 물질로 이루어진 단일층 또는 복수의 서로 다른 물질로 이루어진 복수의 층을 갖는 다층 구조를 가질 수 있다.
- [0118] 본 발명의 일 예에서, 하부 전극(LE) 및 상부 전극(UE) 각각이 투명 전극 또는 반투명 전극인 경우, 하부 전극(LE) 및 상부 전극(UE) 각각은 예를 들어, 광학적으로 얇은(optically thin) Li, Ca, LiF/Ca, LiF/Al, Al, Mg, BaF, Ba, Ag 또는 이들의 화합물이나 혼합물(예를 들어, Ag와 Mg의 혼합물)을 포함하거나, 투명 금속 산화물, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), Mo, Ti 등을 포함할 수 있다.
- [0119] 본 발명의 일 예에서, 하부 전극(LE) 및 상부 전극(UE) 각각이 반사 전극인 경우, 하부 전극(LE) 및 상부 전극(UE) 각각은 예를 들어, 광학적으로 두꺼운(optically thick) Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, Mo, Ti 또는 이들의 화합물이나 혼합물(예를 들어, Ag와 Mg의 혼합물)을 포함할 수 있다.
- [0120] 본 발명의 일 예에서, 제1 서브 화소(SPX1)는 배면(背面) 발광형 또는 전면(前面) 발광형 일 수 있다. 제1 서브 화소(SPX1)가 배면 발광형인 경우, 하부 전극(LE)은 투명 또는 반투명 전극이며, 상부 전극(UE)은 반사 전극일 수 있고, 하부 전극(LE)을 통해 레드광이 외부로 방출 될 수 있다. 제1 서브 화소(SPX1)가 전면 발광형인 경우, 하부 전극(LE)은 반사 전극이며, 상부 전극(UE)은 투명 또는 반투명 전극이고, 상부 전극(UE)을 통해서 광이 외부로 방출 될 수 있다.
- [0121] 본 발명의 일 예에서, 제1 서브 화소(SPX1)은 비반전(non-inverted) 구조 또는 반전(inverted) 구조를 가질 수 있다. 제1 서브 화소(SPX1)이 비반전 구조인 경우 하부 전극(LE)은 애노드이며, 상부 전극(UE)은 캐소드이고, 하부 전극(LE)에 인가되는 전압은 상부 전극(UE)에 인가되는 전압보다 높을 수 있다. 이와 반대로, 제1 서브 화소(SPX1)가 반전 구조인 경우 하부 전극(LE)은 캐소드이며, 상부 전극(UE)은 애노드이고, 하부 전극(LE)에 인가되는 전압은 상부 전극(UE)에 인가되는 전압보다 낮을 수 있다.
- [0122] 도 10b를 더 참조하면, 본 발명의 일 예에서, 표시 패널(400)은 블랙 매트릭스(BM) 및 컬러 필터(CF)를 포함하지 않을 수 있다. 표시 패널(400)은, 예를 들어, 상부 기판(US) 상에 배치되는 편광판(POL)을 더 포함할 수 있다. 편광판(POL)은 외광 반사를 효과적으로 감소 시킬 수 있다. 도시되지는 않았으나 표시 패널(400)은 상부 기판(US) 및 편광판(POL) 사이에 개재되는 위상 지연판을 더 포함할 수 있다. 위상 지연판은 예를 들어,  $\lambda/4$  위상 지연판 또는  $\lambda/2$  위상 지연판을 포함할 수 있다.
- [0123] 본 발명의 일 예에서, 유기 발광층(OL)은 레드 유기 발광층, 그런 유기 발광층, 및 블루 유기 발광층 중 적어도 어느 하나를 포함할 수 있다. 제1 서브 화소(SPX1)는, 예를 들어, 레드 서브 화소일 수 있으며, 유기 발광층(OL)은 레드 유기 발광층을 포함할 수 있다.
- [0124] 도 11a 및 도 11b는 본 발명의 일 실시예에 따른 제1 및 제2 화소의 평면도이며, 도 12a 및 도 12b는 도 11a 및 도 11b에 도시된 I-I' 및 II-II'를 따라 절단한 절단면의 단면도이다.
- [0125] 도 11a 및 도 11b에 도시된 바와 같이 제1 및 제2 화소들(PX1, PX2)의 제1 내지 제3 서브 화소들(SPX1~SPX3) 각각에는 서브 발광 영역이 정의될 수 있다. 보다 구체적으로, 제1 내지 제3 서브 화소들(SPX1~SPX3)에는 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)이 각각 정의될 수 있다.
- [0126] 본 발명의 일 실시예에서, 발광 영역의 면적이란 실질적으로 각 화소의 서브 발광 영역들에 의해 정의될 수 있다.
- [0127] 보다 구체적으로, 제1 화소(PX1)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)은 제1 화소(PX1)의 제1 발광 영역을 구성할 수 있으며, 제1 화소(PX1)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)의 면적들의 합은 제1 발광 영역의 면적으로 정의될 수 있다. 이와 유사하게 제2 화소(PX2)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)은 제2 화소(PX2)의 제2 발광 영역을 구성할 수 있으며, 제2 화소(PX2)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)의 면적들의 합은 제2 발광 영역의 면적으로 정의될 수 있다.

$$\frac{ES1}{PS1} < \frac{ES2}{PS2}$$

[0128] 본 발명의 일 예에서,  $\frac{ES1}{PS1} < \frac{ES2}{PS2}$  일 수 있다. PS1은 제1 화소 면적이고, ES1은 제1 화소(PX1)의 제1 발광 영역의 면적이며, PS2는 제2 화소 면적이고, ES2는 제2 화소(PX2)의 제2 발광 영역의 면적일 수 있다. 다시 말해, 화소 면적에서 발광 영역의 면적이 차지하는 발광 영역 비율은 제2 화소(PX2)의 제2 발광 영역 비율이 제1 화소(PX1)의 제1 발광 영역 비율보다 클 수 있다.

[0129] 그 결과, 제1 발광 영역의 면적 및 제2 발광 영역의 면적간의 차이는 감소 하므로, 제1 및 제2 화소 면적 간의 차이에 따른 휘도차가 감소될 수 있으며, 제1 및 제2 화소들(PX1, PX2)의 휘도가 균일해진다.

[0130] 도 12a 및 도 12b를 더 참조하면, 본 발명의 일 예에서, 제1 및 제2 화소들(PX1, PX2)은 각각 제1 및 제2 블랙 매트릭스들(BM1, BM2)을 포함할 수 있다. 제1 블랙 매트릭스(BM1)는 제1 화소(PX1)와 제1 방향(DR1)으로 중첩되고 제1 화소(PX1)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)을 정의할 수 있다. 제2 블랙 매트릭스(BM2)는 제2 화소(PX2)와 제1 방향(DR1)으로 중첩되며, 제2 화소(PX2)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)을 정의할 수 있다.

[0131] 본 발명의 일 예에서, 제1 블랙 매트릭스(BM1)의 면적은 제2 블랙 매트릭스(BM2)의 면적 보다 클 수 있다.

[0132] 본 발명의 일 예에서, 제1 블랙 매트릭스(BM1)의 반지름 방향( $\hat{\rho}$ )으로의 제1 폭은 제2 블랙 매트릭스(BM2)의 반지름 방향( $\hat{\rho}$ )으로의 제2 폭보다 클 수 있다. 제1 블랙 매트릭스(BM)의 제1 폭은 예를 들어 제1 화소(PX1)의 제1 서브 발광 영역(SEA1)을 사이에 두고 반지름 방향( $\hat{\rho}$ )으로 대향하는 제1 블랙 매트릭스의 일부분들의 폭들(Lb1, Lb2)을 합한 값으로 정의될 수 있다. 이와 유사하게 제2 폭은 예를 들어 제2 화소(PX2)의 제1 서브 발광 영역(SEA1)을 사이에 두고 반지름 방향( $\hat{\rho}$ )으로 대향하는 제2 블랙 매트릭스(BM2)의 일부분들의 폭들(Lb3, Lb4)을 합한 값으로 정의될 수 있다.

[0133] 본 발명의 일 예에서, 제1 블랙 매트릭스(BM1)의 접선 방향( $\hat{\varphi}$ )으로의 제3 폭은 제2 블랙 매트릭스(BM2)의 접선 방향( $\hat{\varphi}$ )으로의 제4 폭과 실질적으로 동일할 수 있다. 제3 폭은 예를 들어 제1 화소(PX1)를 관통하고 접선 방향( $\hat{\varphi}$ )과 평행한 가상선(ML1)과 중첩되는 제1 블랙 매트릭스(BM1)의 일부분들의 폭들(Lc1~Lc4)을 합한 값으로 정의될 수 있다. 이와 유사하게 제4 폭은 제2 화소(PX2)를 관통하고 접선 방향( $\hat{\varphi}$ )과 평행한 가상선(ML2)과 중첩되는 제2 블랙 매트릭스(BM2)의 일부분들의 폭들(Lc5~Lc8)을 합한 값으로 정의될 수 있다. 또한, 제3 폭은 예를 들어 제1 화소(PX1)의 제1 내지 제3 서브 화소들(SPX1~SPX3) 중 인접하는 서브 화소들 사이에 배치되는 제1 블랙 매트릭스(BM1)의 접선 방향( $\hat{\varphi}$ )으로의 폭(즉, Lc1, Lc2, Lc3 및 Lc4 중 어느 하나)일 수 있으며, 제4 폭은 예를 들어 제2 화소(PX2)의 제1 내지 제3 서브 화소들(SPX1~SPX3) 중 인접하는 서브 화소들 사이에 배치되는 제2 블랙 매트릭스(BM2)의 접선 방향( $\hat{\varphi}$ )으로의 폭(즉, Lc5, Lc6, Lc7 및 Lc8 중 어느 하나)일 수 있다.

[0134] 도 12a 및 도 12b에 도시된 바와 같이 본 발명의 일 예에서, 제1 화소들(PX1)은 제1 화소 정의막(PDL1)을 포함할 수 있다. 제1 화소 정의막(PDL1)은 제1 화소(PX1)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)을 정의할 수 있다. 보다 구체적으로, 제1 화소 정의막(PDL1)에 의해 커버 되지 않고 노출되는 하부 전극(LE1)에 대응하는 유기 발광층(OL)의 부분만이 발광하므로, 제1 화소 정의막(PDL1)에 의해 커버 되지 않고 노출되는 하부 전극(LE1)에 대응하여 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)이 정의될 수 있다. 다시 말해, 제1 화소 정의막(PDL1)은 제1 발광 영역 만큼 하부 전극(LE1)을 노출시킬 수 있다.

[0135] 이와 유사하게 제2 화소(PX2)는 제2 화소 정의막(PDL2)을 포함할 수 있다. 제2 화소 정의막(PDL2)은 제2 화소(PX2)의 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)을 정의할 수 있다. 보다 구체적으로 제2 화소 정의막(PDL2)에 의해 커버 되지 않고 노출되는 하부 전극(LE2)에 대응하는 유기 발광층(OL)의 부분만이 발광하므로, 제2 화소 정의막(PDL2)에 의해 커버 되지 않고 노출되는 하부 전극(LE2)에 대응하여 제1 내지 제3 서브 발광 영역들(SEA1~SEA3)이 정의될 수 있다. 다시 말해, 상기 제2 화소 정의막(PDL2)은 제2 발광 영역 만큼 하부 전극(LE)을 노출시킬 수 있다.

[0136] 본 발명의 일 예에서 제1 화소 정의막(PDL1)의 면적은 제2 화소 정의막(PDL2)의 면적보다 클 수 있다. 또한 본 발명의 일 예에서, 제1 화소 면적에서 상기 제1 화소 정의막(PDL1)의 면적 이 차지하는 비율은 제2 화소 면적에서 제2 화소 정의막(PDL2)의 면적이 차지하는 비율보다 클 수 있다. 그에 따라, 제2 화소(PX2)의 제2 발광 영역

비율은 제1 화소(PX1)의 제1 발광 영역 비율보다 클 수 있다.

[0137] 그에 따라, 제1 화소(PX1)의 유기 발광층(OL)의 발광되는 면적과 제2 화소(PX2)의 유기 발광층(OL)의 발광되는 면적간의 차이는 감소될 수 있으므로, 제1 및 제2 화소 면적 간의 차이에 따른 휘도차가 감소 될 수 있으며, 제1 및 제2 화소들(PX1, PX2)의 휘도가 균일해질 수 있다.

[0138] 도 13a 및 도 13b는 본 발명의 일 실시예에 따른 제1 및 제2 화소의 평면도이다. 도 13a 및 도 13b를 참조하면, 본 발명의 일 예에서, 제3 폭 및 제4 폭은 상이할 수 있다. 예를 들어, 제4 폭은 제3 폭보다 클 수 있다. 또한, 제1 폭은 제2 폭보다 클 수 있다.

[0139] 보다 구체적으로, 본 발명의 일 예에서, 제1 블랙 매트릭스(BM1)의 일부분들의 폭들(Lc1~Lc4)을 합한 값은 제2 블랙 매트릭스(BM2)의 일부분들의 폭들(Lc5~Lc8)를 합한 값보다 클 수 있다. 또한, 본 발명의 일 예에서, 인접하는 서브 화소들(SPX1~SPX3) 사이에 배치되는 제1 블랙 매트릭스(BM1)의 접선 방향( $\hat{\varphi}$ )으로의 폭(즉, Lc1, Lc2, Lc3 및 Lc4 중 어느 하나)은 인접하는 서브 화소들(SPX1~SPX3) 사이에 배치되는 제2 블랙 매트릭스(BM2)의 접선 방향( $\hat{\varphi}$ )으로의 폭(즉, Lc5, Lc6, Lc7 및 Lc8 중 어느 하나)보다 넓을 수 있다.

[0140] 도 14는 본 발명의 일 실시예에 따른 제1 화소의 확대도이다.

[0141] 도 14를 참조하면, 본 발명의 일 예에서, 상기 제1 화소(PX1)의 제2 서브 발광 영역(SEA2)은 상기 제2 화소(PX2)의 제1 및 제3 서브 발광 영역(SEA1, SEA3)과 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않을 수 있다. 보다 구체적으로, 제1 서브 발광 영역(SEA1)으로부터 표시 패널(400, 도 8에 도시됨)의 중심까지의 최소 거리인 제1 최소 거리(dc1)은 제2 서브 발광 영역(SEA2)으로부터 표시 패널(400)의 중심까지의 최소 거리인 제2 최소 거리(dc2)와 상이할 수 있다. 제1 최소 거리(dc1)은 예를 들어 제2 최소 거리(dc2)보다 클 수 있고, 제3 서브 발광 영역(SEA3)로부터 표시 패널(400)의 중심까지의 최소거리인 제3 최소 거리(dc3)와 동일할 수 있다.

[0142] 도 15는 본 발명의 일 실시예에 따른 표시패널의 평면도이며, 도 16은 도 15에 도시된 제1 및 제2 표시 라인을 확대한 확대도이다.

[0143] 도 15에 도시된 표시 패널(400)은 도 13에 도시된 표시 패널(400)과 유사하므로, 추가된 표시 라인들과 관련된 차이점을 제외한 중복된 설명은 생략된다.

[0144] 도 15를 참조하면, 본 발명의 일 실시예에서, 표시 패널(400)은 표시 라인들을 더 포함할 수 있다. 표시 라인들은, 예를 들어, 제1 내지 제6 화소들(PX1~PX6)에 각각 연결되는 제1 내지 제6 표시 라인들(Ld1~Ld6)을 포함할 수 있다.

[0145] 제1 내지 제6 표시 라인들(Ld1~Ld6) 각각은, 예를 들어, 게이트 신호를 전달하는 게이트 라인, 데이터 전압을 전달하는 데이터 라인 및 발광 제어 신호를 전달하는 제어 라인 중 적어도 어느 하나를 포함할 수 있다.

[0146] 제1 내지 제6 표시 라인들(Ld1~Ld6)은 반지름 방향( $\hat{\rho}$ )과 평행하고, 접선 방향( $\hat{\varphi}$ )을 따라 배열될 수 있다. 제1 내지 제6 표시 라인들(Ld1~Ld6)은 유사하므로, 제1 및 제2 표시 라인들(Ld1, Ld2)을 대표적으로 설명한다. 제1 및 제2 표시 라인들(Ld1, Ld2)에 대한 설명은 나머지 표시 라인들에 대해서도 유사하게 적용될 수 있다.

[0147] 도 16을 더 참조하면, 본 발명의 일 예에서 제1 표시 라인(Ld1)은 게이트 라인 및 데이터 라인을 포함하며, 제1 화소(PX1)에 게이트 신호 및 데이터 전압을 전달 할 수 있다. 제1 화소(PX1)는 제1 표시 라인(Ld1)으로부터 입력 받은 게이트 신호 및 데이터 전압에 응답하여 영상을 표시할 수 있다.

[0148] 제1 표시 라인(Ld1)은 접선 방향( $\hat{\varphi}$ )으로 인접하는 두개의 제1 화소(PX1) 사이에 배치될 수 있다. 본 발명의 일 예에서 제1 표시 라인(Ld1)은 제2 화소(PX2)와 반지름 방향( $\hat{\rho}$ )으로 이격되어 있으며, 제2 화소(PX2)와 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않을 수 있다. 다시 말해, 제1 표시 라인(Ld1)은 제2 내지 제6 화소들(PX2~PX6) 사이에 배치되지 않을 수 있다. 본 발명의 일 예에서, 제1 표시 라인(Ld1)은 제2 화소(PX2)와 반지름 방향( $\hat{\rho}$ )으로 중첩될 수 있다.

[0149] 본 발명의 일 예에서 제2 표시 라인(Ld2)은 게이트 라인 및 데이터 라인을 포함하며, 제2 화소(PX2)에 게이트 신호 및 데이터 전압을 전달 할 수 있다. 제2 화소(PX2)는 제2 표시 라인(Ld2)으로부터 입력 받은 게이트 신호 및 데이터 전압에 응답하여 영상을 표시할 수 있다.

- [0150] 제2 표시 라인(Ld2)은 접선 방향( $\hat{\varphi}$ )으로 인접하는 두 개의 제2 화소(PX2) 사이 및 두 개의 제1 화소(PX1) 사이에 배치될 수 있다. 본 발명의 일 예에서 제2 표시 라인(Ld2)은 제3 화소(PX3)와 반지름 방향( $\hat{\rho}$ )으로 이격되어 있으며, 제3 화소(PX3)와 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않을 수 있다. 다시 말해, 제2 표시 라인(Ld2)은 제3 내지 제6 화소들(PX3~PX6) 사이에 배치되지 않을 수 있다. 본 발명의 일 예에서, 제2 표시 라인(Ld2)은 제3 화소(PX3)와 반지름 방향( $\hat{\rho}$ )으로 중첩될 수 있다.
- [0151] 이 구조에서, 접선 방향( $\hat{\varphi}$ )으로 인접한 제2 화소들(PX2) 사이의 비표시 영역(NDA2)의 폭 및 접선 방향( $\hat{\varphi}$ )으로 인접한 제3 화소들(PX3) 사이의 비표시 영역(NDA3)의 폭은 작아지고, 제2 및 제3 화소 면적들은 커질 수 있다. 그에 따라, 제1 내지 제3 화소들(PX1~PX3)의 화소 면적들간의 차이가 감소하고, 제1 내지 제3 화소들(PX1~PX3)의 휘도가 균일해질 수 있다.
- [0152] 도 17은 본 발명의 일 실시예에 따른 표시패널의 평면도이며, 도 18은 도 17에 도시된 제1 및 제2 표시 라인을 확대한 확대도이다.
- [0153] 도 17에 도시된 표시 패널(400)은 도 7a에 도시된 표시 패널(400)과 유사하므로, 추가된 표시 라인들과 관련된 차이점을 제외한 중복된 설명은 생략된다.
- [0154] 도 17을 참조하면, 본 발명의 일 실시예에서, 표시 패널(400)은 표시 라인들을 더 포함할 수 있다. 표시 라인들은, 제1 내지 제6 게이트 라인들(GL1~GL6) 및 제1 내지 제k 데이터 라인들(DL1~DLk)를 포함할 수 있다. 제1 내지 제6 게이트 라인들(GL1~GL6)는 예를 들어, 제1 내지 제6 화소들(PX1~PX6)에 각각 연결될 수 있다. 제1 내지 제6 화소들(PX1~PX6) 각각은 접선 방향( $\hat{\varphi}$ )을 따라 제1 내지 제k 데이터 라인들(DL1~DLk)에 대응하여 k개가 배열될 수 있다.
- [0155] 제1 내지 제6 게이트 라인들(GL1~GL6) 각각은 접선 방향( $\hat{\varphi}$ )과 평행하고 반지름 방향( $\hat{\rho}$ )을 따라 배열될 수 있다. 제1 내지 제k 데이터 라인들(DL1~DLk) 각각은 반지름 방향( $\hat{\rho}$ )과 평행하고, 접선 방향( $\hat{\varphi}$ )을 따라 배열될 수 있다. 제1 내지 제6 게이트 라인들(GL1~GL6)은 서로 유사하므로, 제1 및 제2 게이트 라인들(GL1, GL2)을 대표적으로 설명한다. 제1 및 제2 게이트 라인들(GL1, GL2)에 대한 설명은 나머지 게이트 라인들에 대해서도 유사하게 적용될 수 있다. 또한, 제1 내지 제k 데이터 라인들(DL1~DLk)은 서로 유사하므로 제1 데이터 라인들(DL1)을 대표적으로 설명한다. 제1 데이터 라인들(DL1)에 대한 설명은 나머지 데이터 라인들에 대해서도 유사하게 적용될 수 있다.
- [0156] 도 18을 참조하면, 본 발명의 일 예에서 제1 게이트 라인(GL1)은 제1 게이트 신호를 전달하고, 제1 데이터 라인(DL1)은 데이터 전압을 전달한다. 제1 화소(PX1\_1)는 제1 게이트 라인(GL1)으로부터 전달 받은 제1 게이트 신호 및 제1 데이터 라인(DL1)으로부터 전달 받은 데이터 전압에 응답하여 영상을 표시할 수 있다.
- [0157] 제1 데이터 라인(DL1)은 접선 방향( $\hat{\varphi}$ )으로 인접하는 두 개의 제1 화소(PX1\_1, PX1\_k) 및 두 개의 제2 화소(PX2\_1, PX2\_k) 사이에 배치될 수 있다. 제1 게이트 라인(GL1)은 제1 및 제2 화소들(PX1\_1~PX1\_k, PX2\_1~PX2\_k) 사이에 배치될 수 있다.
- [0158] 이와 유사하게 제2 게이트 라인(GL2)은 제2 게이트 신호를 전달하고, 제1 데이터 라인(DL1)은 데이터 전압을 전달한다. 제2 화소(PX2\_1)는 제2 게이트 라인(GL2)으로부터 전달 받은 게이트 신호 및 제1 데이터 라인(DL1)으로부터 전달 받은 데이터 전압에 응답하여 영상을 표시할 수 있다.
- [0159] 제2 게이트 라인(GL2)은 제2 및 제3 화소들(PX2\_1~PX2\_k, PX3\_1~PX3\_k) 사이에 배치될 수 있다.
- [0160] 도 19는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이며, 도 20은 도 19에 도시된 표시 패널의 평면도이고, 도 21은 도 19에 도시된 표시 패널의 배면도이다.
- [0161] 도 19를 참조하면, 본 발명의 일 실시예에서 제1 표시 영역(DA1)은 접힘부(DA11) 및 비접힘부(DA12)으로 구분될 수 있다. 접힘부(DA11)는 하측으로 접혀질 수 있다. 다시 말해, 접힘부(DA11)는 비접힘부(DA12)가 원도우 부재(300) 및 접힘부(DA11) 사이에 개재되도록 접혀질 수 있다.
- [0162] 도 20 및 도 21을 더 참조하면, 비접힘부(DA12)의 표시면은 원도우 부재(300)의 하면(301)과 대향할 수 있다. 접힘부(DA11)의 표시면은 하우징(500)의 상면과 대향할 수 있다. 다시 말해, 접힘부(DA11)의 하면은 원도우 부

재(300)의 하면과 반대할 수 있다.

[0163] 본 발명의 일 예에서, 표시 모듈(200)은 연성인쇄회로기판(201) 및 디스플레이 인쇄회로기판(205)을 더 포함할 수 있다. 연성인쇄회로기판(201)은 표시 패널(400)과 디스플레이 인쇄회로기판(205)을 연결시킬 수 있다.

[0164] 연성인쇄회로기판(201)의 일단은 접힘부(DA11)의 가장자리와 연결되며, 연성인쇄회로기판(201)의 타단은 디스플레이 인쇄회로기판(205)과 연결될 수 있다. 접힘부(DA11)의 가장자리에는 연결 패드(미도시)가 배치될 수 있다. 연결 패드는 표시 패널(400)의 라인들을 연성인쇄회로기판(201)과 연결시킬 수 있다.

[0165] 비접힘부(DA12)는 연성인쇄회로기판(201) 및 윈도우 부재(300) 사이에 배치되고, 디스플레이 인쇄회로기판(205) 및 윈도우 부재(300) 사이에 배치될 수 있다.

[0166] 연성인쇄회로기판(201)은 접힘부(DA11)에 배치된 패드부를 통해 표시 패널(400)과 연결되므로, 패드부의 시인을 방지하기 위한 블랙 매트릭스는 요구되지 않는다. 그 결과, 표시 패널(400)의 베젤의 폭을 효과적으로 감소시킬 수 있다.

[0167] 도 22는 본 발명의 일 실시예에 따른 표시 모듈의 단면도이다.

[0168] 도 22에 도시된 표시 모듈(200)은 도 3에 도시된 표시 모듈(200)과 유사하므로, 추가된 터치 모듈(800)과 관련된 차이점을 제외한 중복된 설명은 생략된다.

[0169] 도 22를 참조하면, 표시 모듈(200)은 터치 모듈(800)을 포함할 수 있다. 터치 모듈(800)은 윈도우 부재(300) 및 표시 패널(400) 사이에 배치될 수 있다. 본 발명의 일 예에서, 터치 모듈(800)은 수평 방향을 따라 구분되는 제1 터치 영역(TA1) 및 제2 터치 영역(TA2)을 포함할 수 있다. 제1 및 제2 터치 영역들(TA1, TA2)은 각각 제1 및 제2 윈도우 영역들(WA1, WA2) 하에 배치될 수 있다. 제1 터치 영역(TA1)은 제1 윈도우 영역(WA1)으로 인가되는 제1 외부 입력을 감지하여 터치 신호를 생성하고 제2 터치 영역(TA2)은 제2 윈도우 영역(WA2)으로 인가되는 제2 외부 입력을 감지하여 터치 신호를 생성할 수 있다.

[0170] 전술한 바와 같이, 제2 윈도우 영역(WA2)의 제2 두께는 제1 윈도우 영역(WA1)의 제1 두께보다 두꺼울 수 있다. 따라서, 제2 윈도우 영역(WA2)을 가로 질러 제2 터치 영역(TA2)에 전달되는 제2 외부 입력의 세기는 제1 윈도우 영역(WA1)을 가로질러 제1 터치 영역(TA1)에 제1 외부 입력의 세기보다 보다 작을 수 있다.

[0171] 본 발명의 일 예에서, 제2 터치 영역(TA2)의 감도는 제1 터치 영역(TA1)의 감도보다 높을 수 있다. 그에 따라, 터치 모듈(800)은 제1 및 제2 외부 입력의 세기 차이를 보상할 수 있으며, 그 결과 터치 모듈(800)의 외부 입력에 대한 정확도가 효과적으로 향상될 수 있다. 제2 터치 영역(TA2)의 감도를 제1 터치 영역(TA1)보다 높이기 위해, 후술할 바와 같이, 예를 들어, 터치 전극들의 크기, 단위 면적당 터치 전극들의 개수, 터치 전극들 간의 간격, 터치 신호 및 감지 신호의 처리 등을 이용할 수 있다.

[0172] 도 23a는 도 22에 도시된 터치 모듈의 확대 단면도이며, 도 23b 내지 23d는 본 발명의 일 실시예에 따른 터치 모듈의 개략적인 평면도들이다.

[0173] 도 23a를 참조하면, 터치 모듈(800)은 베이스층(810) 및 베이스층(810) 상에 배치되는 터치 전극을 포함할 수 있다.

[0174] 본 발명의 일 예에서 터치 전극은 제1 터치 영역(TA1)에 배치되는 제1 터치 전극(TE1) 및 제2 터치 영역(TA2)에 배치되는 제2 터치 전극(TE2)을 포함할 수 있다.

[0175] 터치 모듈(800)은, 예를 들어, 자기 정전용량식(self-capacitance type) 또는 상호 정전 용량식(mutual capacitance type)일 수 있다. 제1 및 제2 터치 전극들(TE1, TE2)은 터치 모듈(800)의 방식에 부합하게 다양하게 변형되어 배치 및 연결될 수 있다.

[0176] 본 발명의 일 예에서 제1 터치 전극(TE1)의 크기는 제2 터치 전극(TE2)의 크기보다 클 수 있다. 제1 터치 전극(TE1)의 수평 방향으로의 제3 길이(L3)는 제2 터치 전극(TE2)의 수평 방향으로의 제4 길이(L4)보다 길 수 있다.

[0177] 도 23b를 참조하면, 본 발명의 일 예에서 제1 터치 전극(TE1)의 제1 전극 면적은 제2 터치 전극(TE2)의 제2 전극 면적보다 넓고, 인접하는 두 개의 제1 터치 전극(TE1)간의 간격은 인접하는 두 개의 제2 터치 전극(TE2)간의 간격과 실질적으로 동일할 수 있다. 본 발명의 일 예에서, 제1 및 제2 터치 전극들(TE1, TE2) 각각의 형상은 정사각형일 수 있다.

[0178] 본 발명의 일 예에서, 단위 영역당 제2 터치 전극(TE2)의 수는 단위 영역당 제1 터치 전극(TE1)의 수보다 클 수

있다. 따라서 제1 및 제2 외부 입력의 세기 차이를 보상할 수 있으며, 그 결과 터치 모듈(800)의 외부 입력에 대한 정확도가 효과적으로 향상될 수 있다.

[0179] 도 23c을 더 참조하면, 본 발명의 일 예에서, 인접하는 두 개의 제1 터치 전극(TE1)간의 수평 방향으로의 제3 간격(P3)은 인접하는 두개의 제2 터치 전극(TE2)간의 수평 방향으로의 제4 간격(P4)보다 크고, 제1 및 제2 화소 면적들은 실질적으로 동일할 수 있다. 그러나 이에 한정되지 않고 제1 및 제2 간격(P1, P2)은 실질적으로 동일 할 수 있다. 그 결과, 인접하는 제2 터치 전극(TE2) 사이에 형성되는 프린지 필드(fringe field)의 세기는 인접 하는 제1 터치 전극(TE1)사이에 형성되는 프린지 필드의 세기보다 클 수 있다. 따라서, 제1 및 제2 외부 입력의 세기 차이를 보상할 수 있으며, 그 결과 터치 모듈(800)의 외부 입력에 대한 정확도가 효과적으로 향상될 수 있다.

[0180] 도 23d를 더 참조하면,

[0181] 제1 터치 영역(TA1)에는 제1 감지 신호(DS1)가 제공될 수 있다. 제1 감지 신호(DS1)는 제1 외부 입력을 감지하기 위해 제1 터치 전극(TE1)에 공급되는 신호 일 수 있다. 이와 유사하게, 제2 터치 영역(TA2)에는 제2 감지 신호(DS2)가 제공될 수 있다. 제2 감지 신호(DS2)는 제2 외부 입력을 감지하기 위해 제2 터치 전극(TE2)에 공급되는 신호 일 수 있다.

[0182] 본 발명의 일 예에서, 터치 모듈(800)은 센싱 제어부(830)을 더 포함할 수 있다. 센싱 제어부는 베이스층(810), 디스플레이 인쇄회로기판(205, 도 19에 도시됨) 또는 전자 모듈 기판(110, 도 19에 도시됨) 중 어느 하나에 배치될 수 있다. 센싱 제어부(830)은 제1 및 제2 서브 센싱 제어부(831, 832)를 포함할 수 있다. 제1 및 제2 서브 센싱 제어부(831, 832)는 각각 제1 및 제2 감지 신호(DS1, DS2)를 생성하고, 제1 및 제2 터치 신호(TS1, TS2)를 수신할 수 있다.

[0183] 제1 터치 영역(TA1)의 제1 터치 전극(TE1)은 제1 감지 신호(DS1)에 응답하여 제1 터치 신호(TS1)를 출력하고, 제2 터치 영역(TA2)의 제2 터치 전극(TE2)은 제2 감지 신호(DS2)에 응답하여 제2 터치 신호(TS2)를 출력할 수 있다. 센싱 제어부(830)는 제1 및 제2 터치 신호(TS2)를 이용하여 외부 입력의 좌표를 산출할 수 있다.

[0184] 제1 및 제2 서브 센싱 제어부(831, 832)는 제1 및 제2 외부 입력간의 세기 차이가 보상되도록, 제1 및/또는 제2 감지 신호(DS1, DS2)의 세기를 다르게 생성할 수 있다. 예를 들어, 제2 외부 입력 세기는 제2 외부 입력 세기보다 크므로, 제1 및 제2 서브 센싱 제어부(831, 832)는 제2 감지 신호(DS2)의 세기를 상대적으로 증가 시킬 수 있다. 따라서, 제1 및 제2 외부 입력의 세기 차이를 보상할 수 있으며, 그 결과 터치 모듈(800)의 외부 입력에 대한 정확도가 효과적으로 향상될 수 있다.

[0185] 본 발명은 이에 한정되지 않는다. 본 발명의 일 예에서, 제1 및 제2 감지 신호들(DS1, DS2)들의 세기는 실질적으로 동일하고, 제1 및 제2 서브 센싱 제어부(831, 832)는 제1 및 제2 터치 신호들(TS1, TS2)을 제1 및 제2 외부 입력의 세기 차이를 근거로 처리함으로써, 제1 및 제2 외부 입력의 세기 차이를 보상할 수도 있다.

[0186] 도 24a는 본 발명의 일 실시예에 따른 터치 전극의 개략도이며, 도 24b는 도 24a에 도시된 A영역의 확대도이고, 도 24c는 도 24b에 도시된 III-III'영역의 확대도이다.

[0187] 도 24a를 참조하면, 제1 터치 영역(TA1)은 열 터치 전극(CTE)과 행 터치 전극(RTE)을 포함할 수 있다. 열 터치 전극(CTE)은 제2 방향(DR2)을 따라 연장될 수 있다. 행 터치 전극(RTE)은 제3 방향(DR2)을 따라 연장될 수 있다. 행 터치 전극(RTE)은 열 터치 전극(CTE)과 절연될 수 있다. 행 터치 전극(RTE) 및 열 터치 전극(CTE) 간의 상호 정전 용량에 의해 외부 입력이 감지될 수 있다.

[0188] 열 터치 전극(CTE)은 제2 방향(DR2)으로 나열된 제1 센서패턴들(TSP1) 및 제1 센서패턴들(TSP1) 중 제2 방향(DR2)으로 인접하는 2개의 제1 센서패턴들을 연결하는 제1 연결패턴들(TLP1)을 포함한다. 제1 센서패턴들(TSP1)과 제1 연결패턴들(TLP1)은 일체의 형상을 가질 수 있다.

[0189] 행 터치 전극(RTE)은 제3 방향(DR3)으로 나열된 제2 센서패턴들(TSP2) 및 제2 센서패턴들(TSP2) 중 제3 방향(DR3)으로 인접하는 2개의 제2 센서패턴들을 연결하는 제2 연결패턴들(TLP2)을 포함한다. 제2 센서패턴들(TSP2)과 제2 연결패턴들(TLP2)은 일체의 형상을 가질 수 있다. 제2 연결패턴들(TLP2)은 제1 연결패턴들(TLP1)과 절연교차 한다.

[0190] 도 24b를 참조하면, 제1 및 제2 센서패턴들(TSP1, TPS2) 각각은 메쉬(mesh) 형상을 가질 수 있다. 보다 구체적으로, 수백 나노 미터에서 수백 마이크로미터의 폭을 갖는 도전부들(CP)이 서로 교차하여 메쉬(mesh)를 이룰 수 있다. 도전부들(CP) 사이에는 개구부(OP)가 정의될 수 있다. 개구부(OP)의 크기 또는 도전부들(CP)의 폭에 따라

제1 및 제2 센서패턴들(TSP1, TPS2)의 투과도 및 저항이 결정될 수 있다.

[0191] 도 24c를 참조하면, 터치 모듈(800)은 베이스층(810) 상에 순차적으로 적층된 베퍼층(841), 중간층(842), 커버 층(843)을 포함할 수 있다. 제1 및 제2 센서패턴들(TSP1, TPS2) 각각은 제1 도전층(CL1) 및 제2 도전층(CL2)을 포함할 수 있다.

[0192] 제1 및 제2 도전층들(CL1, CL2)은 금속으로 이루어질 수 있으며, 예를 들어, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, Mo, Ti 또는 이들의 화합물이나 혼합물을 포함할 수 있다. 제1 및 제2 도전 층들(CL1, CL2)은 투명 금속 산화물, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), Mo, Ti 등을 포함할 수 있다.

[0193] 제1 도전층(CL1)은 베퍼층(841) 및 중간층(842) 사이에 배치될 수 있으며, 제2 도전층(CL2)은 중간층(842) 및 커버층(843) 사이에 배치될 수 있다. 제2 도전층(CL2)은 중간층(842)에 정의된 컨택홀을 통해 제1 도전층(CL1)과 연결될 수 있다.

[0194] 도 25a는 본 발명의 일 실시예에 따른 터치 영역들을 도시한 개략도이다.

[0195] 도 25a를 참조하면, 본 발명의 일 예에서, 터치 모듈(800)은 제1 내지 제3 터치 영역들(TA1~TA3)을 포함할 수 있다. 본 발명의 일 예에서, 터치 모듈(800)은 타원형이며 실질적으로 원형일 수 있다. 터치 모듈(800)의 형상에 대응하여 터치 영역(TA1~TA3)이 정의될 수 있다.

[0196] 보다 구체적으로, 터치 영역들(TA1~TA3)은 반지름 방향( $\hat{\theta}$ )을 따라 순차적으로 배열될 수 있다. 보다 구체적으로 터치 영역들(TA1~TA3)의 경계는 타원형 또는 실질적으로 원형일 수 있다. 제1 내지 제3 터치 영역들(TA1~TA3)은 평면상으로 보았을 때 링 형상이며, 제3 터치 영역(TA3)은 원형일 수 있다. 제1 내지 제3 터치 영역들(TA1~TA3)의 원주들은 제1 내지 제3 터치 영역들(TA1~TA3) 순서로 작아질 수 있다.

[0197] 도 25b은 본 발명의 일 실시예에 따른 터치 모듈의 평면도이다.

[0198] 설명 및 이해의 편의를 위해 도 25b의 일부 구성의 도시는 생략 되었다. 도 25b를 참조하면, 본 발명의 일 실시 예에서, 터치 모듈(800)은 터치 라인들을 더 포함할 수 있다. 터치 라인들은, 예를 들어, 제1 내지 제3 터치 전극(TE1~TE3)에 각각 연결되는 제1 내지 제3 터치 라인들(Lt1~Lt3)을 포함할 수 있다.

[0199] 본 발명의 일 예에서, 제1 내지 제3 터치 전극들(TE1~TE3) 각각은 반지름 방향( $\hat{\theta}$ )과 평행한 한쌍의 변들 및 접선 방향( $\hat{\varphi}$ )과 평행한 한쌍의 변들을 포함할 수 있다.

[0200] 제1 내지 제3 터치 라인들(Lt1~Lt3)은 반지름 방향( $\hat{\theta}$ )과 평행하고, 접선 방향( $\hat{\varphi}$ )을 따라 배열될 수 있다. 제1 내지 제3 터치 라인들(Lt1~Lt3)은 서로 유사하므로, 제1 및 제2 터치 라인들(Lt1, Lt2)을 대표적으로 설명한다. 제1 및 제2 터치 라인들(Lt1, Lt2)에 대한 설명은 제3 터치 라인들(Lt3)에 대해서도 유사하게 적용될 수 있다.

[0201] 본 발명의 일 예에서 제1 터치 라인(Lt1)은 제1 터치 전극(TE1)에 감지 신호 및 제1 터치 전극(TE1)으로부터 터치 신호를 전달 받을 수 있다. 제1 터치 전극(TE1)은 제1 터치 라인(Lt1)으로부터 입력 받은 감지 신호에 응답하여 외부 입력에 의해 변화된 자기 정전 용량(self-capacitance)에 대응하는 터치 신호를 출력할 수 있다.

[0202] 제1 터치 라인(Lt1)은 접선 방향( $\hat{\varphi}$ )으로 인접하는 두개의 제1 터치 전극(TE1) 사이에 배치될 수 있다. 본 발명의 일 예에서 제1 터치 라인(Lt1)은 제2 터치 전극(TE2)과 반지름 방향( $\hat{\theta}$ )으로 이격되어 있으며, 제2 터치 전극(TE2)과 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않을 수 있다. 다시 말해, 제1 터치 라인(Lt1)은 제2 및 제3 터치 전극들(TE2, TE3) 사이에 배치되지 않을 수 있다.

[0203] 본 발명의 일 예에서 제2 터치 라인(Lt2)은 제2 터치 전극(TE2)에 감지 신호를 전달하고, 제2 터치 전극(TE2)으로부터 터치 신호를 전달 받을 수 있다. 제2 터치 전극(TE2)은 제2 터치 라인(Lt2)으로부터 입력 받은 감지 신호에 응답하여 외부 입력에 의해 변화된 자기 정전 용량(self-capacitance)에 대응하는 터치 신호를 출력할 수 있다.

[0204] 제2 터치 라인(Lt2)은 접선 방향( $\hat{\varphi}$ )으로 인접하는 두 개의 제2 터치 전극(TE2) 사이 및 두 개의 제1 터치 전극(TE1) 사이에 배치될 수 있다. 본 발명의 일 예에서 제2 터치 라인(Lt2)은 제3 터치 전극(TE3)과 반지름 방향( $\hat{\theta}$ )으로 이격되어 있으며, 제3 터치 전극(TE3)과 접선 방향( $\hat{\varphi}$ )으로 중첩되지 않을 수 있다. 다시 말해, 제2 터

치 라인(Lt2)은 제3 터치 전극(TE3) 사이에 배치되지 않을 수 있다. 본 발명의 일 예에서, 제1 터치 라인(Lt1)은 제2 터치 전극(TE2)과 반지름 방향( $\hat{\rho}$ )으로 중첩될 수 있다.

[0205] 이 구조에서, 접선 방향( $\hat{\varphi}$ )으로 인접한 제2 터치 전극들(TE2) 사이의 비터치 영역(NTA2)의 폭은 좁아질 수 있다. 그에 따라 터치 모듈(800)의 해상도 및 감도가 향상될 수 있다. 이와 유사하게, 접선 방향( $\hat{\varphi}$ )으로 인접한 제3 터치 전극들(TE3) 사이의 비터치 영역(NTA3)의 폭은 좁아질 수 있다. 그에 따라 터치 모듈(800)의 감도가 향상될 수 있다.

[0206] 도 26은 본 발명의 일 실시예에 따른 전자 시계의 단면도이다.

[0207] 도 26을 참조하면, 전자 시계(1000)는 결합 감지 센서(610), 크라운 센서(620), 및 크라운(630)을 더 포함할 수 있다.

[0208] 크라운(630)은 크라운 샤프트(631) 및 크라운 디스크(633)를 포함할 수 있다. 크라운 샤프트(631)는 스트랩(STR)의 측벽에 정의되는 결합홀에 회전 또는 수평 방향으로 소정 간격 이동 가능하도록 삽입 또는 결합될 수 있다. 크라운 디스크(633)는 크라운 샤프트(631)의 일단에 연결되고, 스트랩(STR)의 외측에 배치되어 외부에 노출될 수 있다.

[0209] 크라운 센서(620)는 하우징(500)에 배치될 수 있다. 크라운 센서(620)는 결합홀과 대향하는 하우징(500)의 측벽에 배치될 수 있다. 크라운 센서(620)는 크라운 샤프트(631)의 타단과 접촉 또는 인접할 수 있다. 크라운 센서(620)는 크라운 샤프트(631)의 회전 또는 수평 방향으로의 이동을 감지하거나, 크라운 샤프트(631)의 위치를 감지하여 크라운 신호를 출력할 수 있다. 본 발명의 일 예에서, 전자 모듈 기판(110)은 크라운 신호를 이용하여 표시 모듈(200)을 제어할 수 있다. 사용자는 표시 모듈(200)을 제어하기 위해 크라운(630)을 회전 시키거나 수평방향으로 이동시킬 수 있다.

[0210] 결합 감지 센서(610)는 하우징(500)에 배치될 수 있다. 결합 감지 센서(610)는, 예를 들어, 하우징(500) 및 스트랩(STR) 사이에 배치될 수 있다. 결합 감지 센서(610)는 스트랩(STR)과 접촉 또는 인접할 수 있다. 결합 감지 센서(610)는 표시 모듈(200)이 스트랩(STR)의 결합 공간(CS)에 결합되었는지를 감지 하여 결합 신호를 생성할 수 있다. 결합 감지 센서(610)는, 예를 들어, 압력 센서일 수 있으며, 표시 모듈(200)이 스트랩(STR)에 결합된 상태에서 스트랩에 결합 감지 센서(610)에 인가하는 압력을 센싱하여 결합 신호를 생성할 수 있다. 그러나 이에 한정되지 않고 결합 감지 센서(610)는 근접센서 또는 적외선을 포함할 수 있다.

[0211] 전자 모듈 기판(110)은 결합 신호를 이용하여 표시 모듈(200)을 제어할 수 있다.

[0212] 도 27은 본 발명의 일 실시예에 따른 윈도우 부재의 단면도이다.

[0213] 본 발명의 일 실시예에서 윈도우 부재(300)는 가변 곡률을 가질 수 있다. 윈도우 부재(300)의 곡률은 수평 방향을 따라 변할 수 있다. 보다 구체적으로, 제1 내지 제3 윈도우 영역들(WA1~WA3)에서의 곡률 반경을 각각 제1 내지 제3 곡률 반경(r1~r3)라 정의할 때,  $r1 < r2 < r3$ 를 만족할 수 있다. 그에 따라, 제1 내지 제3 윈도우 영역들(WA1~WA3)의 제1 내지 제3 두께들 간의 차이가 감소되고, 윈도우 부재(300)에 의해 영상의 왜곡이 효과적으로 방지될 수 있고, 그 결과, 표시 모듈(200)의 표시 품질이 개선될 수 있다. 또한 본 발명의 일 예에서, 제1 내지 제3 곡률 반경(r1~r3)은  $r1 > r2 > r3$ 을 만족할 수 있다.

[0214] 본 발명의 일 예에서, 영상의 왜곡을 방지하기 위해 윈도우 부재(300)는 복수의 렌즈층 포함할 수 있다. 윈도우 부재(300)는, 예를 들어, 오목한 렌즈 형상의 오목 렌즈층 또는 볼록한 렌즈 형상의 볼록 렌즈층을 포함할 수 있다. 윈도우 부재(300)는 오목 렌즈층 및 볼록 렌즈층이 교변하여 적층된 구조를 가질 수 있다. 복수의 렌즈층들 중 적어도 어느 하나의 렌즈층들의 굴절률은 서로 상이할 수 있다.

[0215] 도 28은 본 발명의 일 실시예에 다른 윈도우 부재의 단면도이다.

[0216] 도 28을 참조하면, 윈도우 부재(300)는 제1 윈도우 영역(WA1)으로부터 연장되는 연장부(302)를 더 포함할 수 있다. 연장부(302)는 표시 패널(400)측으로 연장되고, 패널 공간(PS)을 정의할 수 있다. 패널 공간(PS)은 윈도우 부재(300)의 하면(301) 하측에 정의될 수 있다.

[0217] 윈도우 부재(300)는 하우징(500)과 결합되고, 표시 모듈(200)은 스트랩(STR)의 결합 공간(CS)에 배치될 수 있다.

[0218] 도 29a 내지 도 29c는 본 발명의 일 실시예에 따른 전자 시계의 단면도이다.

- [0219] 도 29a를 참조하면, 원도우 부재(305)의 상면의 곡률은 스트랩(STR)의 상면의 곡률보다 작을 수 있다. 도 29b를 참조하면 원도우 부재(306)의 상면의 곡률은 스트랩(STR)의 상면(USS)의 곡률과 실질적으로 동일할 수 있다. 도 29c를 참조하면 원도우 부재(307)의 상면(USS)의 곡률은 스트랩(STR)의 곡률보다 클 수 있다.
- [0220] 원도우 부재(300)의 상면의 곡률에 따라 상기 전자 시계(1000)에서 표시 되는 영상의 입체감 및 몰입감이 변경될 수 있으며, 사용자에게 다양한 심미감을 전달할 수 있다.
- [0221] 도 30a 및 도 30b는 본 발명의 일 실시예에 따른 전자 시계의 평면도이다.
- [0222] 도 30a를 참조하면, 스트랩(STR)은 제1 및 제2 서브 스트랩들(STR1, STR2)을 포함할 수 있다. 제1 및 제2 서브 스트랩들(STR1, STR2)은 원도우 부재(300)의 중심을 기준으로 실질적으로 원점 대칭일 수 있다. 제1 및 제2 서브 스트랩들(STR1, STR2)은 원도우 부재(300)를 사이에 두고 서로 반대 방향으로 연장될 수 있다.
- [0223] 도 30b를 참조하면, 제1 및 제2 서브 스트랩들(STR1, STR2)은 원도우 부재(300)의 중심을 지나고 일 수평방향과 평행한 가상선(IML)을 기준으로 대칭일 수 있다.
- [0224] 도 31은 본 발명의 일 실시예에 따른 전자 시계의 분리 사시도이다.
- [0225] 도 31을 참조하면, 전술한 바와 같이, 표시 모듈(200)은 스트랩(STR)으로부터 분리될 수 있다. 사용자는 다양한 종류의 표시 모듈(200) 및 스트랩(STR) 중에서 표시 모듈(200) 및 스트랩(STR)의 기능 및 디자인에 따라 선택하고, 이들을 결합시켜 특정한 목적, 용도 또는 기호에 따라 사용할 수 있다.
- [0226] 도 32는 본 발명의 일 실시예에 따른 표시 영역의 평면도이며, 도 33은 도 32에 도시된 표시 영역의 확대 평면도이다.
- [0227] 도 32를 참조하면, 본 발명의 일 예에서, 상기 표시 영역들은 다각형일 수 있다.
- [0228] 예를 들어, 상기 표시 영역들 중 제j 표시 영역(DAj) 및 제j+1 표시 영역(DAj+1)은 제2 및 제3 방향(DR2, DR3)과 평행한 한쌍의 변을 갖는 직사각형일 수 있다. 제2 및 제3 방향(DR2, DR3)은 평면과 평행한 방향이다. 상기 제j 표시 영역(DAj)은 상기 제j+1 표시 영역(DAj+1)을 둘러쌀 수 있다. 상기 제j 표시 영역(DAj) 및 상기 제j+1 표시 영역(DAj+1)의 경계들은 상기 제2 또는 제3 방향(DR2, DR3)과 평행할 수 있다.
- [0229] 도 33을 더 참조하면, 본 발명의 일 예에서, 제j 표시 영역(DAj)은 제j 화소(PXj)를 포함하고 제j+1 표시 영역(DAj+1)은 제j+1 화소(PXj+1)를 포함할 수 있다. 제j 및 제j+1 화소(PXj, PXj+1)는, 예를 들어, 제2 및 제3 방향(DR2, DR3)과 평행한 한쌍의 변을 갖는 직사각형 형상일 수 있다.
- [0230] 제j 화소(PXj)의 제3 방향(DR3)과 평행한 변의 길이를 제j 변길이(Lj)라 정의하고, 제j+1 화소(PXj+1)의 제3 방향(DR3)과 평행한 변의 길이를 제j+1 변길이(Lj+1)이라 정의하고, 제3 방향(DR3)을 따라 배열되는 제j 화소(PXj)의 개수를 M 및 제3 방향(DR3)을 따라 배열되는 제j+1 화소(PXj+1)의 개수를 N이라 정의할 때, 수학식  $\frac{M}{Lj} \times \frac{N}{Lj+1}$  은 자연수 이 만족된다. 예를 들어, 제j 변길이(Lj)는 1이고, 제j+1 변길이(Lj+1)는 0.8이라 하면, 수학식을 만족시키는 (M, N)은 (8, 10), (12, 15)… 일 수 있다. 제j 및 제j+1 화소(PXj, PXj+1)는 수학식을 만족시키므로, 제1 및 제2 표시 영역(DA1, DA2)간의 양측의 경계선(BL)은 상기 제2 방향(DR2)과 평행할 수 있다.
- [0231] 도 34a 내지 도 34f는 본 발명의 일 실시예에 따른 서브화소들의 평면도이다.
- [0232] 도 34a를 참조하면, 본 발명의 일 실시예에서 복수의 화소들(PX)는 제2 및 제3 방향들(DR2, DR3)을 따라 매트릭스 형태로 배열될 수 있다. 복수의 화소들(PX) 각각은 레드 서브 화소(R), 그린 서브 화소(G) 및 블루 서브 화소(B)를 포함할 수 있다. 레드, 그린, 및 블루 서브 화소들(R, G, B) 각각은 제2 및 제3 방향들(DR2, DR3)과 평행한 변들을 갖는 직사각형 형상을 가질 수 있다.
- [0233] 레드, 그린, 및 블루 서브 화소들(R, G, B)은 제3 방향(DR3)을 따라 순차적으로 배열될 수 있다.
- [0234] 도 34b를 참조하면, 표시 패널(400)은 제3 방향(DR3)을 따라 배열된 레드 및 그린 서브 화소(R, G)로 구성된 제1 로직 화소(LP1), 및 제3 방향(DR3)을 따라 배열된 블루 및 그린 서브 화소(B, G)로 구성된 제2 로직 화소(LP2)를 포함할 수 있다. 제1 및 제2 로직 화소들(LP1, LP2)은 제2 및 제3 방향(DR2, DR3)을 따라 교번적으로 배치될 수 있다.
- [0235] 도 34c를 참조하면, 복수의 화소들(PX)은 제2 및 제3 방향들(DR2, DR3)을 따라 매트릭스 형태로 배열될 수

있다. 복수의 화소들(PX) 각각은 레드 서브 화소(R), 그린 서브 화소(G) 및 블루 서브 화소(B)를 포함할 수 있다, 레드 및 그린 서브 화소(R, G)는 제2 방향(DR2)을 따라 배열된다. 블루 서브 화소(B)는 레드 및 그린 서브 화소(R, G)와 제3 방향(DR3)으로 이격되도록 배열될 수 있다.

[0236] 도 34d를 참조하면, 표시 패널(400)은 제4 방향(DR4)을 따라 배열된 레드 및 그린 서브 화소(R, G)로 구성된 제1 로직 화소(LP1), 및 제4 방향(DR4)을 따라 배열된 블루 및 그린 서브 화소(B, G)로 구성된 제2 로직 화소(LP2)를 포함할 수 있다. 제4 방향(DR4)은 표시 패널(400)의 적어도 하나의 변 또는 표시 패널(400)의 모든 변들과 평행하지 않은 방향일 수 있다. 제1 및 제2 로직 화소들(LP1, LP2)은 제5 방향(DR5)을 따라 교번적으로 배치될 수 있다. 제5 방향(DR5)은 제4 방향(DR4)과 직교할 수 있다.

[0237] 도 34d를 참조하면 레드, 그린, 및 블루 서브 화소들(R, G, B) 각각은 제3 내지 제5 방향(DR3~DR5)과 각각 평행한 세쌍의 변들을 갖는 육각형 형상을 가질 수 있다. 제3 및 제4 방향(DR3, DR4) 사이의 각 및 제3 및 제5 방향(DR3, DR5) 사이의 각은 60도일 수 있다.

[0238] 레드, 그린, 및 블루 서브 화소들(R, G, B)들은 제3 방향(DR3) 및 제4 방향(DR4)을 따라 매트릭스 형태로 배열될 수 있다.

[0239] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

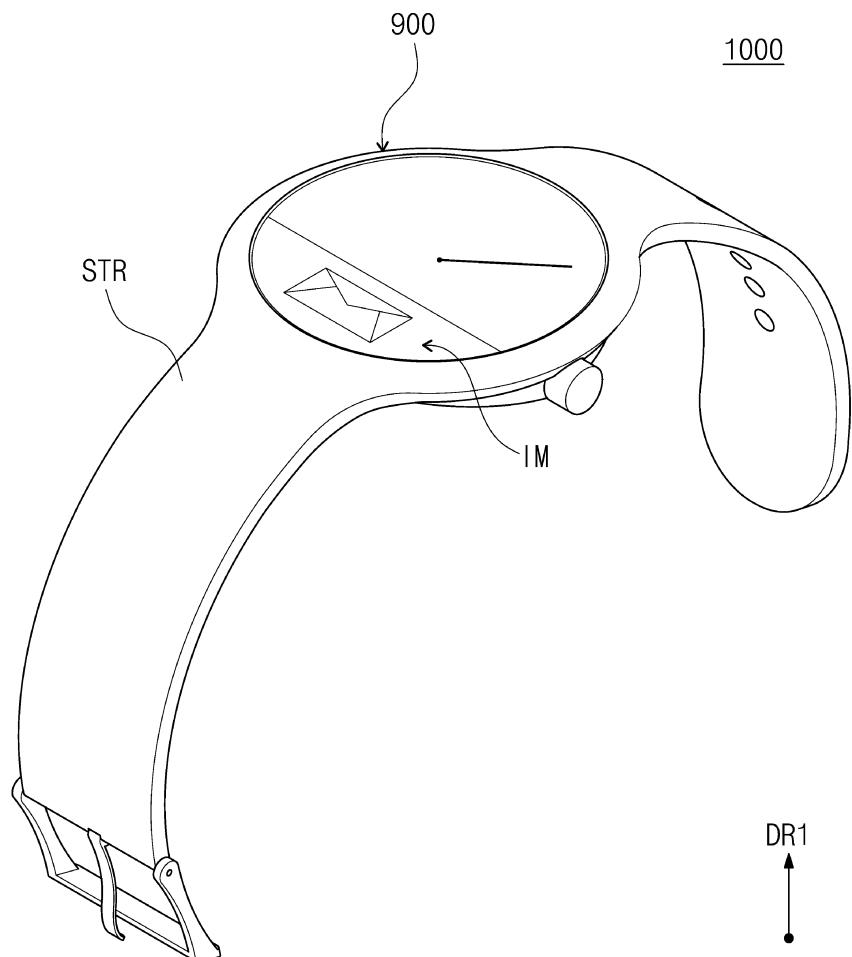
[0240] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

### 부호의 설명

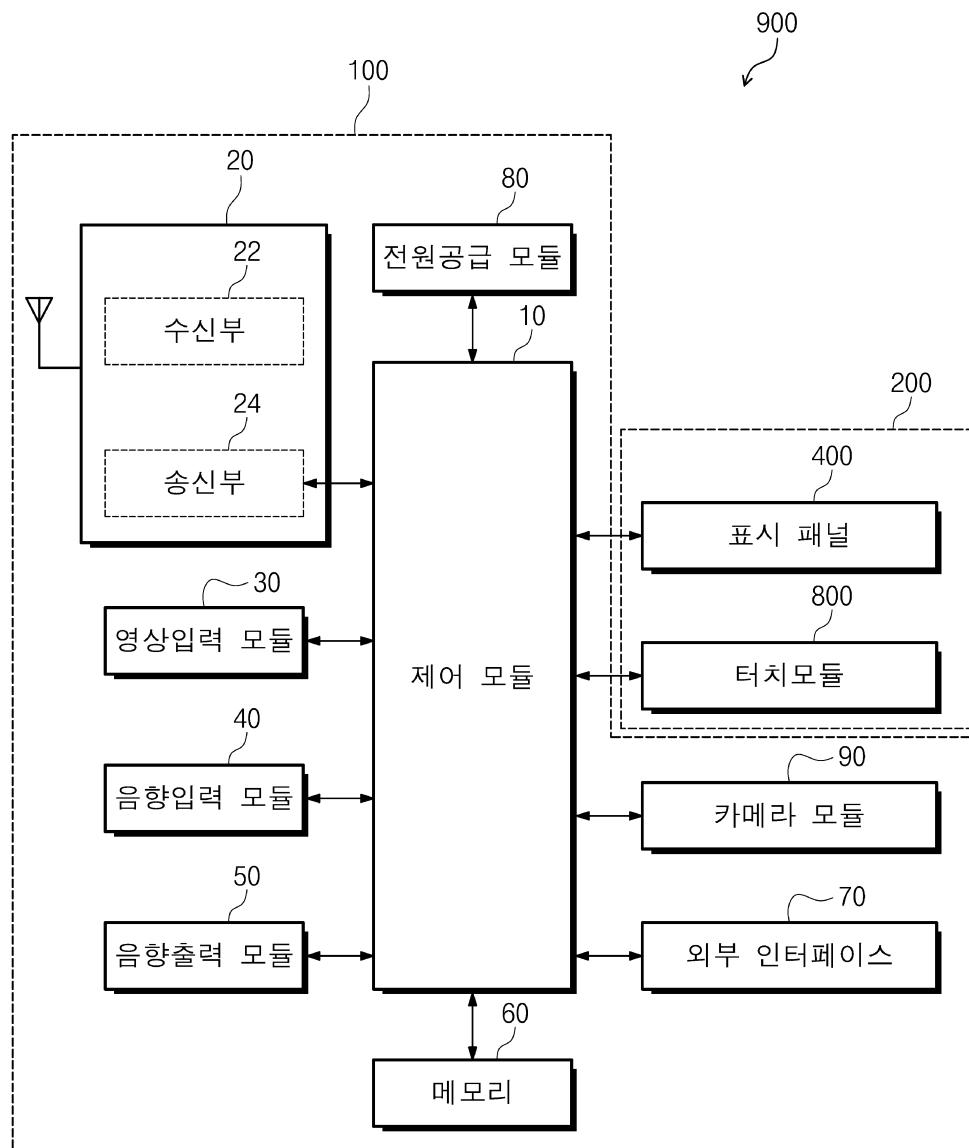
100: 전자 모듈	200: 표시 모듈
800: 터치 모듈	900: 시계 조립체
STR: 스트랩	1000: 전자 시계

도면

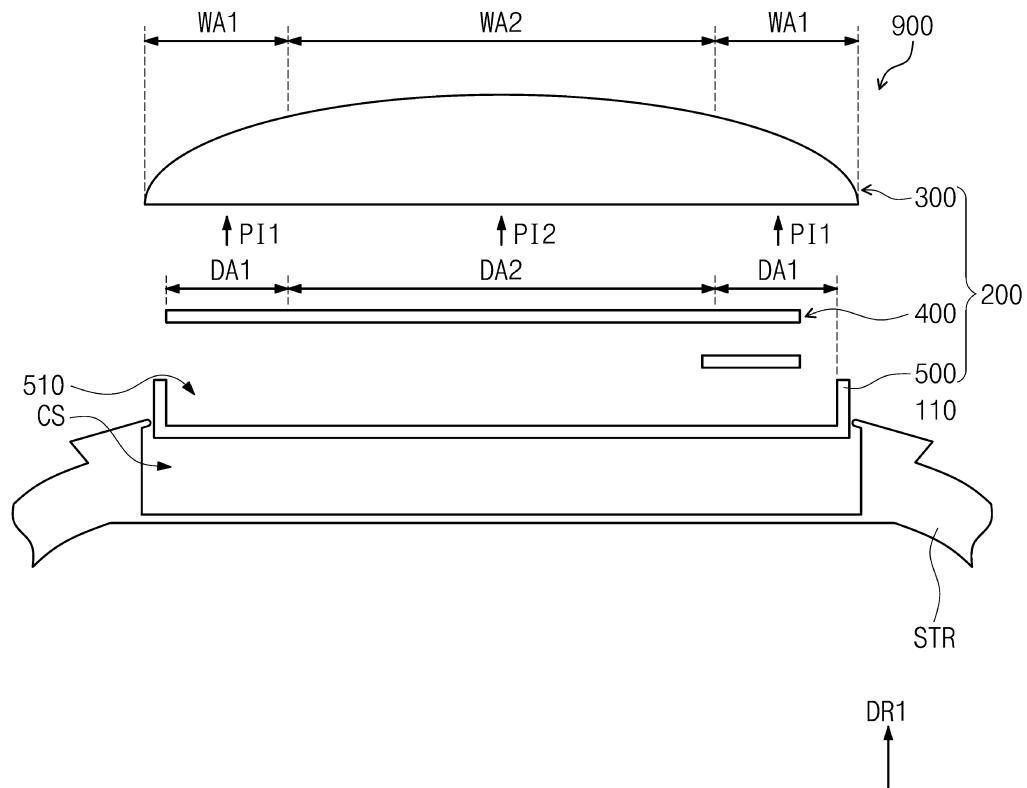
도면1



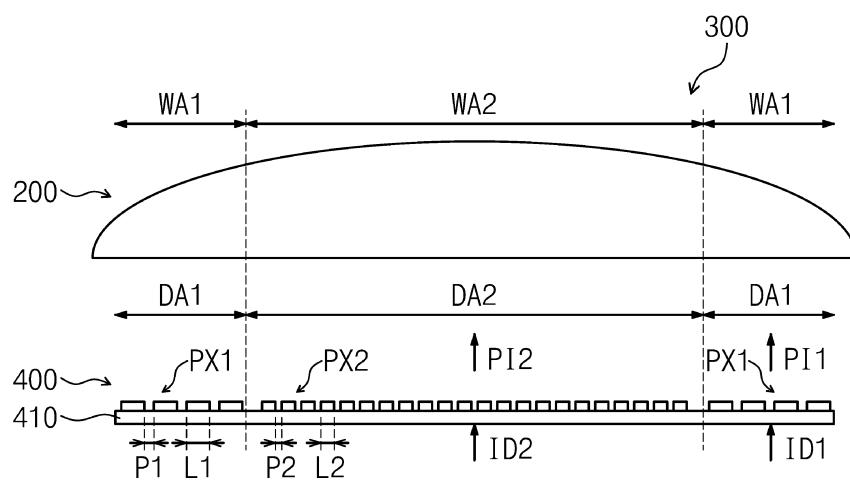
## 도면2



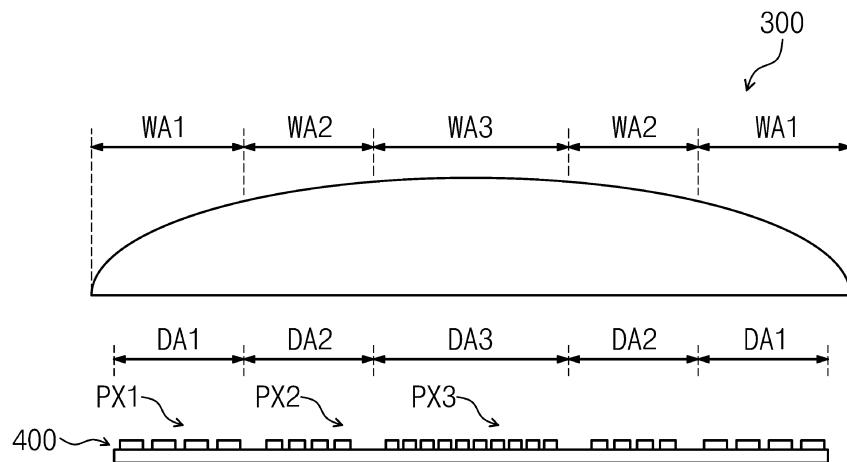
도면3



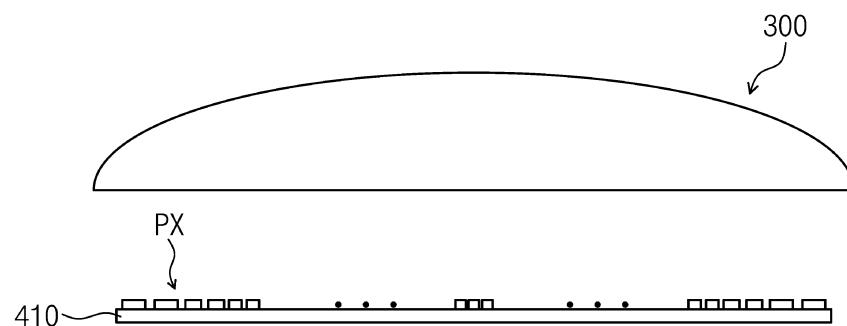
도면4



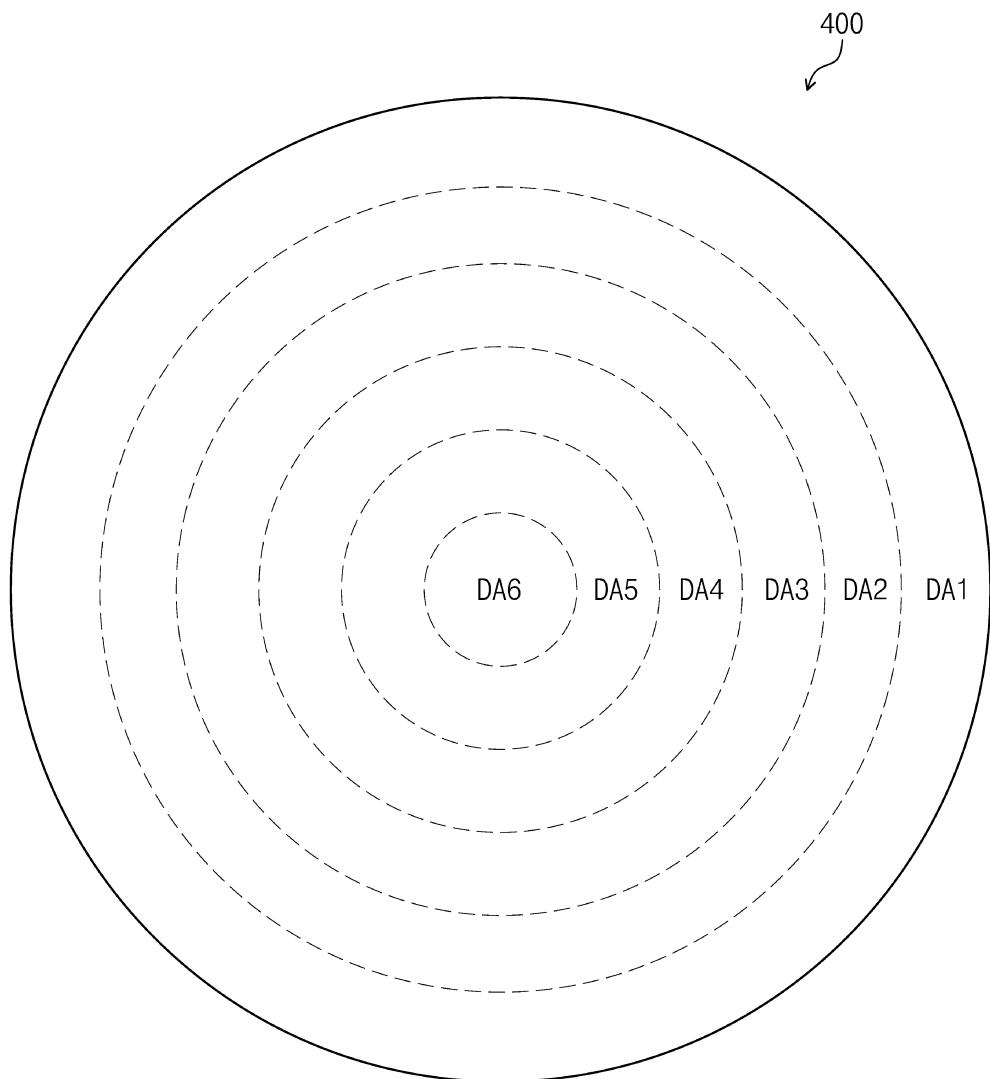
도면5



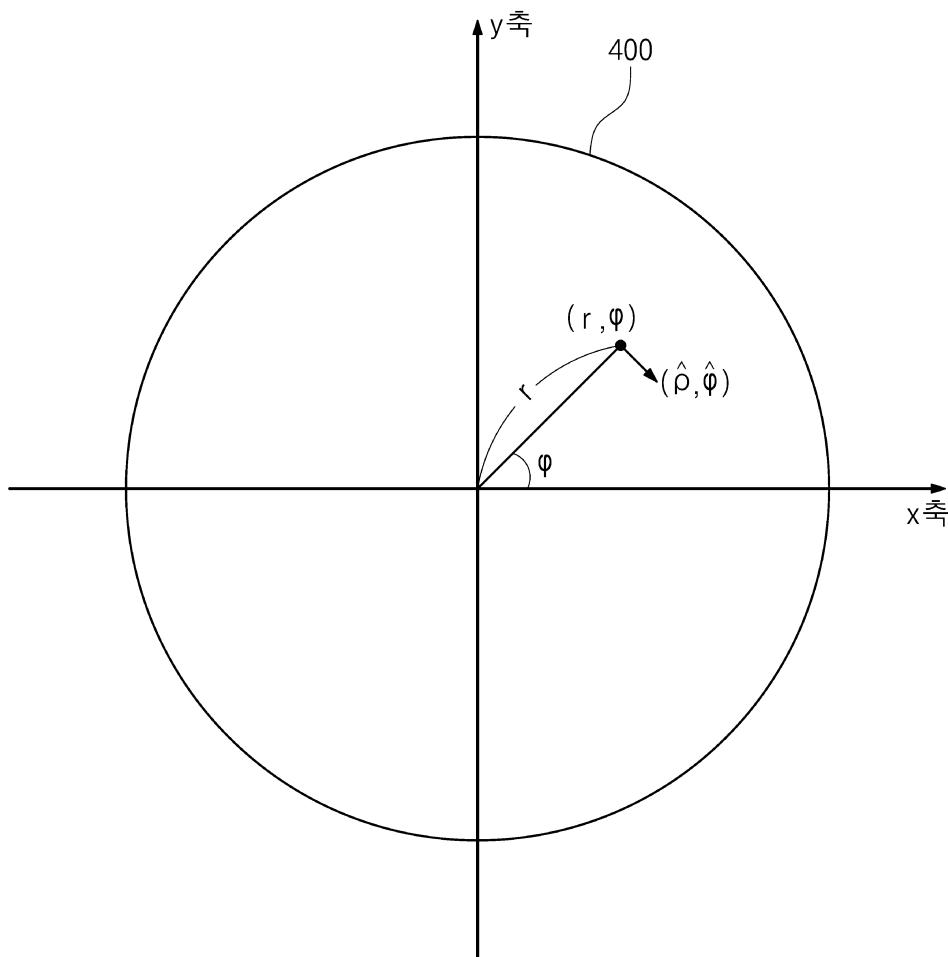
도면6



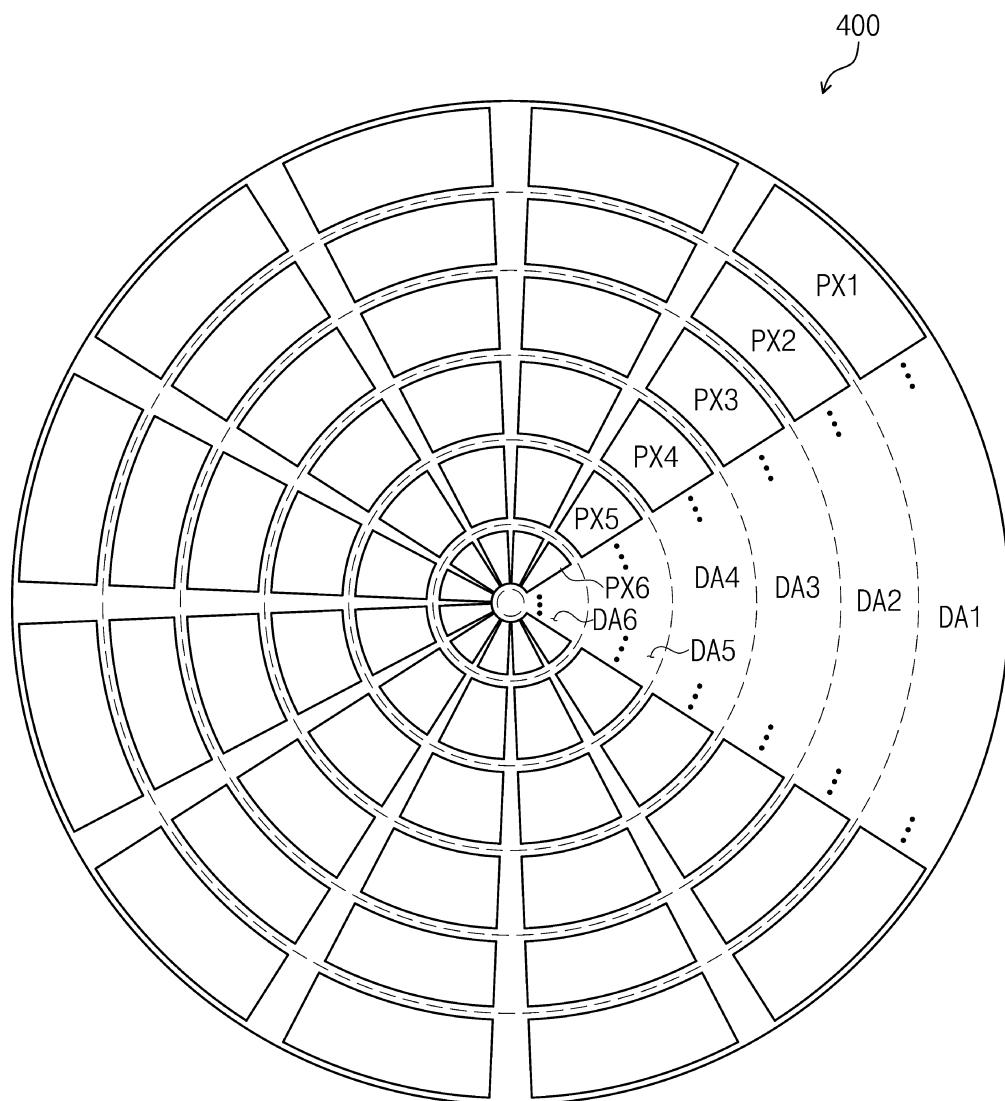
도면7a



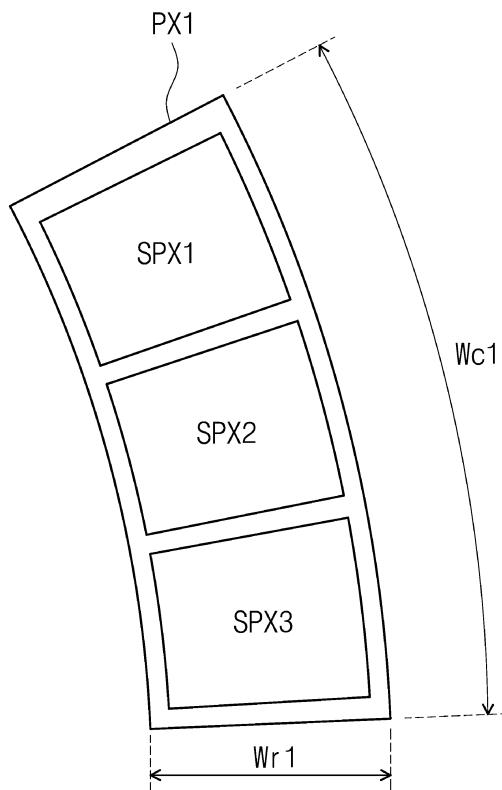
도면7b



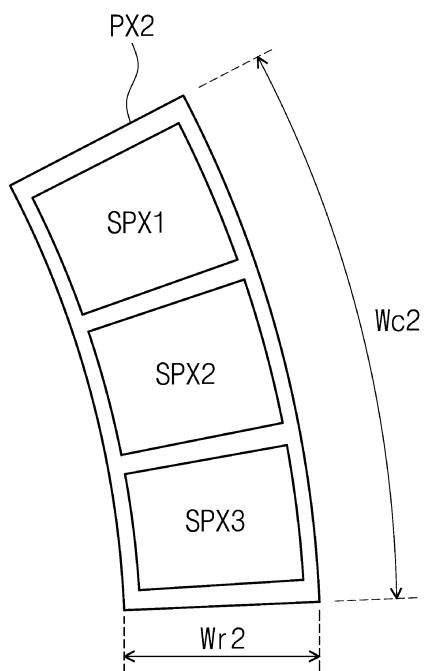
도면8



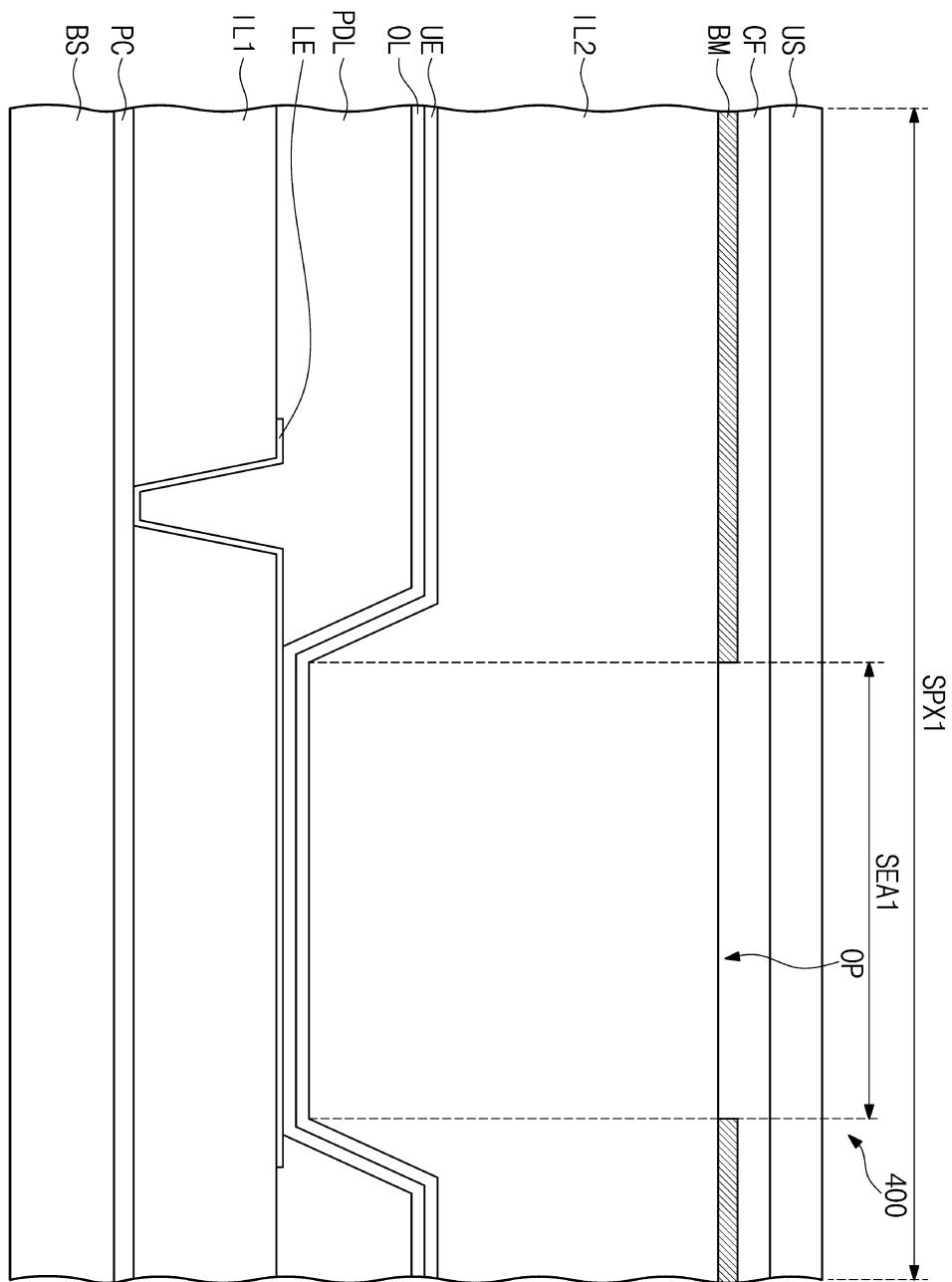
도면9a



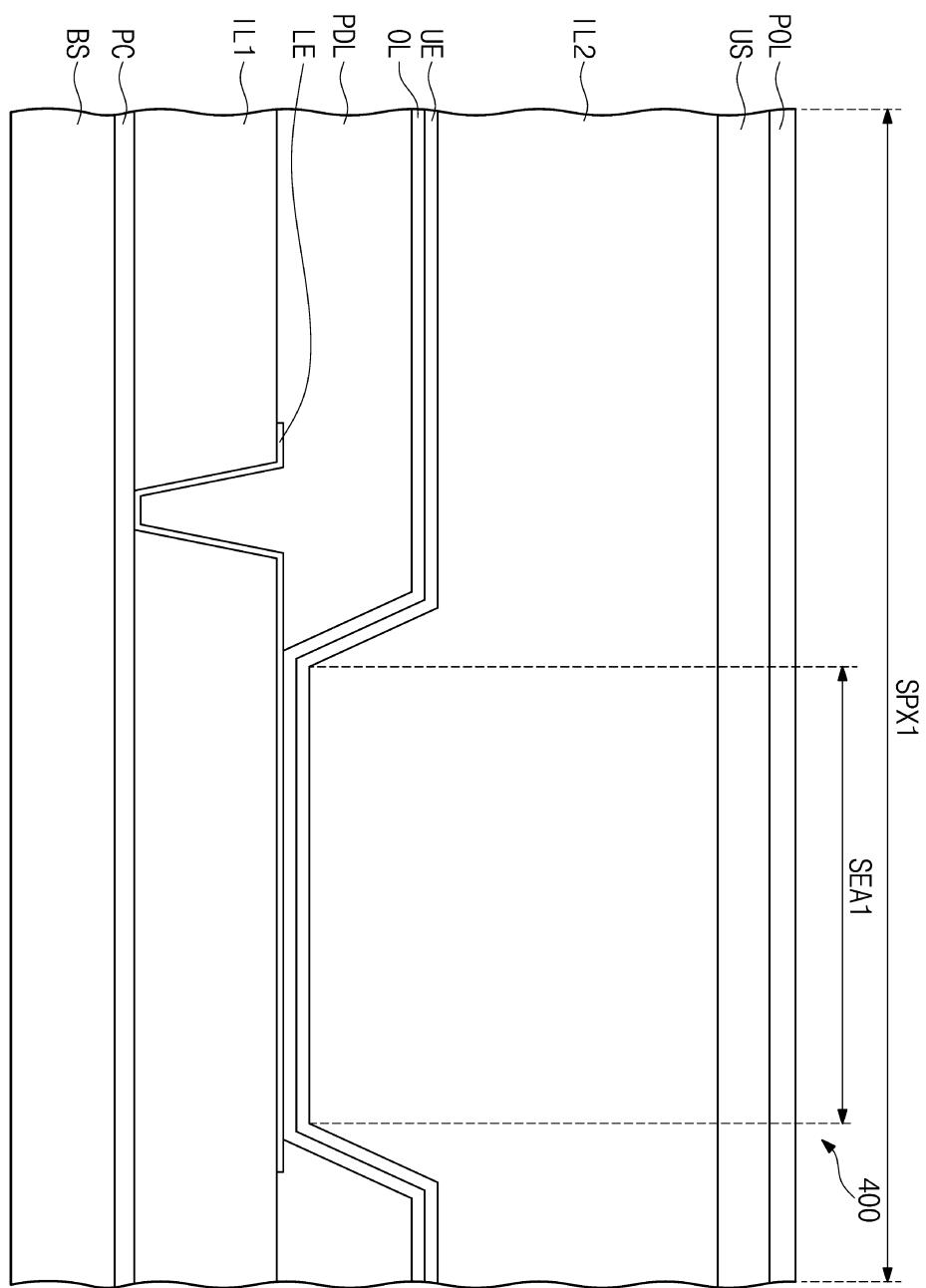
도면9b



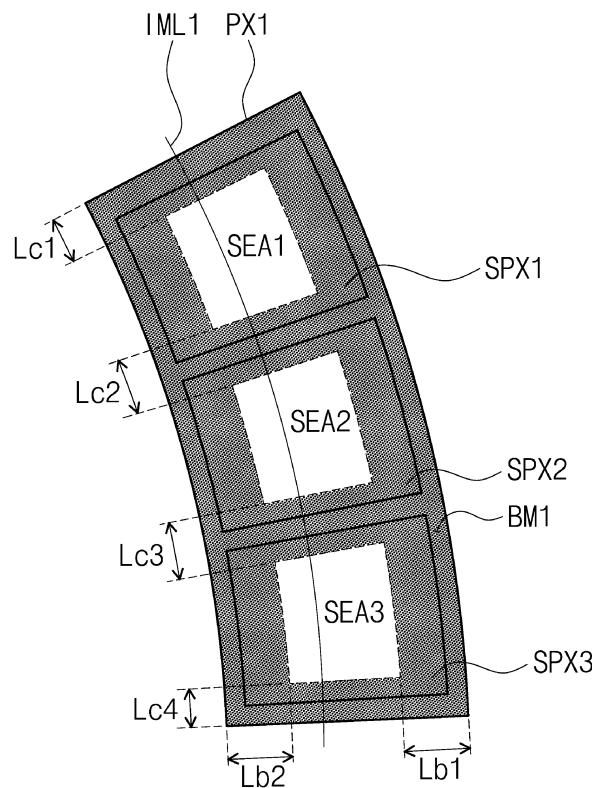
도면 10a



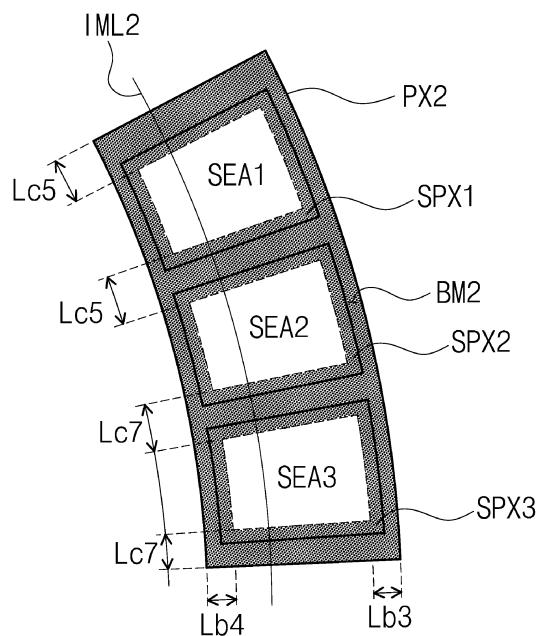
도면 10b



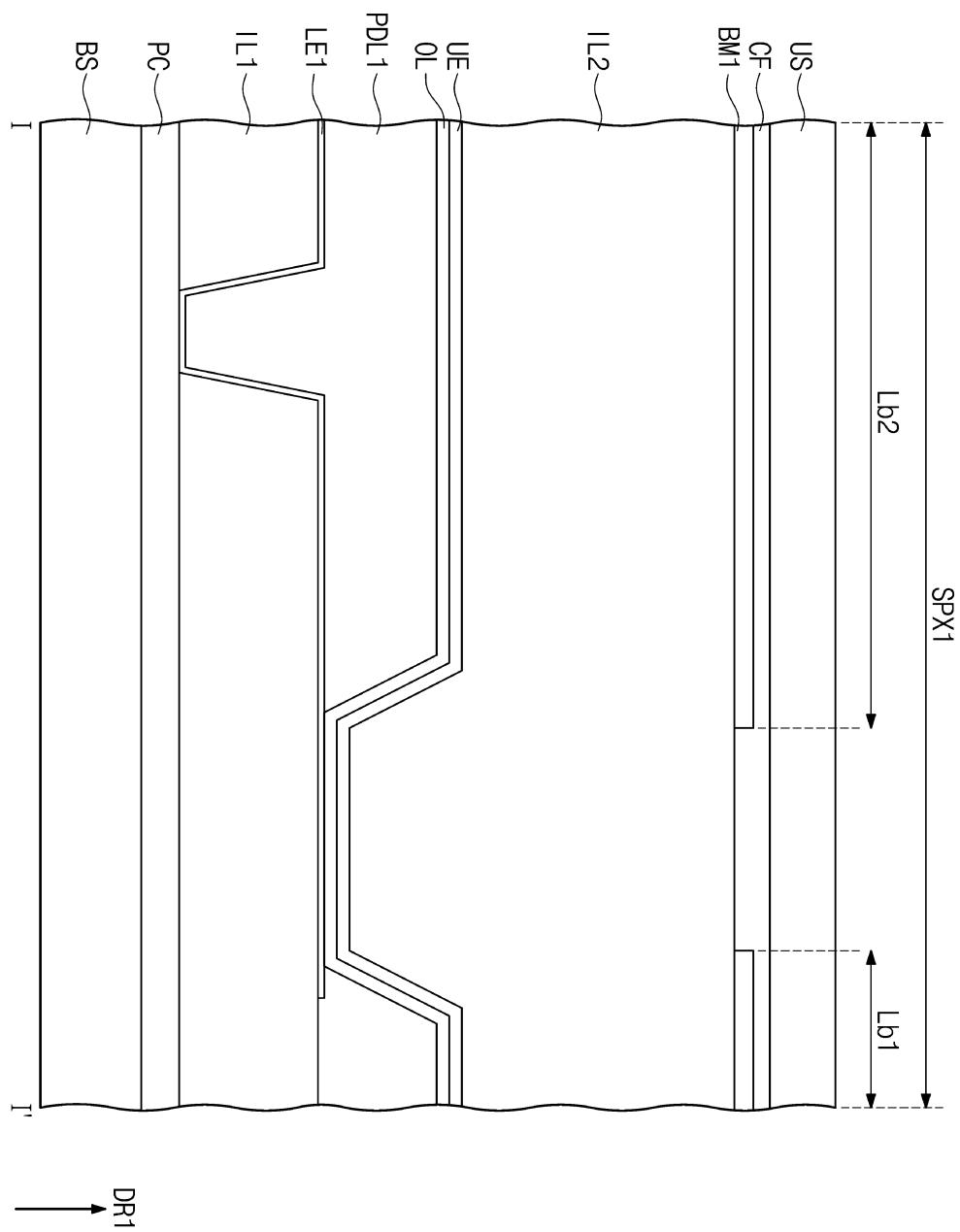
도면 11a



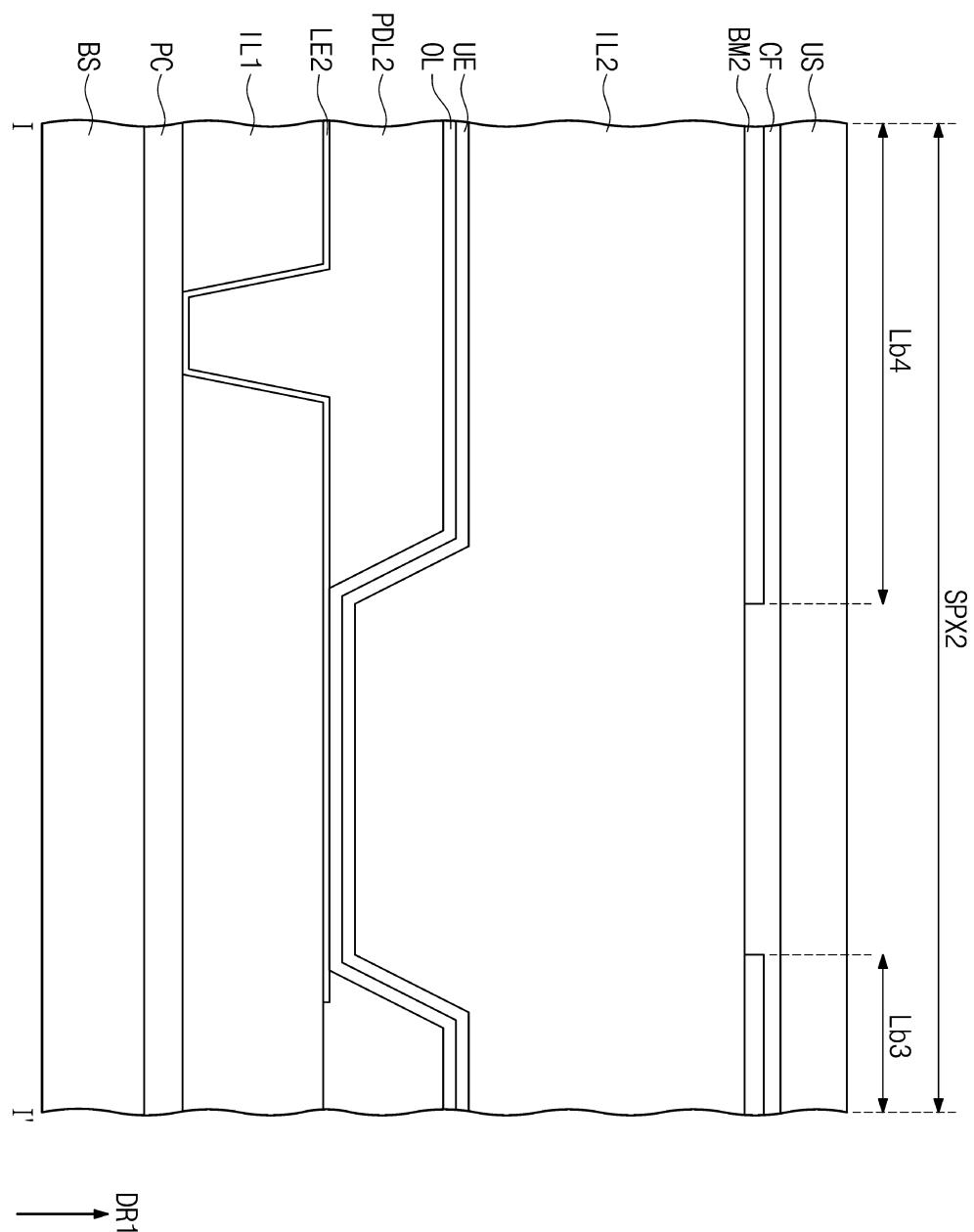
도면 11b



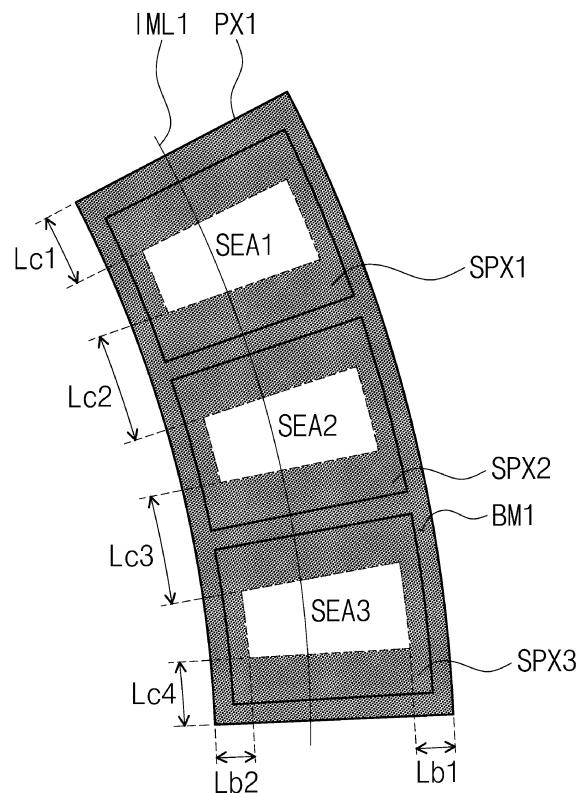
도면 12a



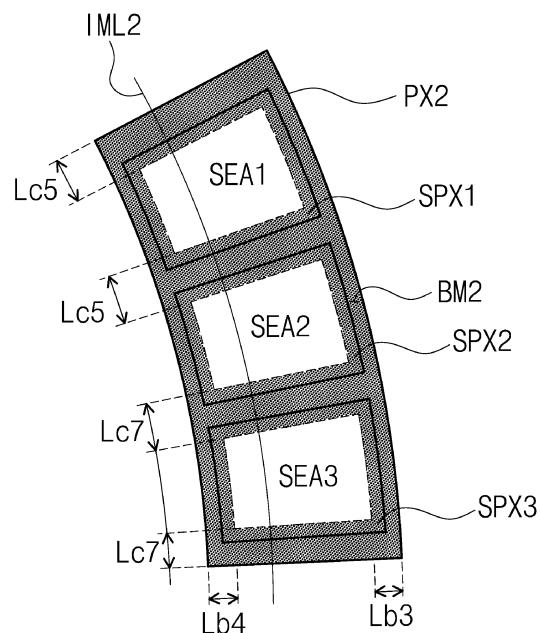
도면 12b



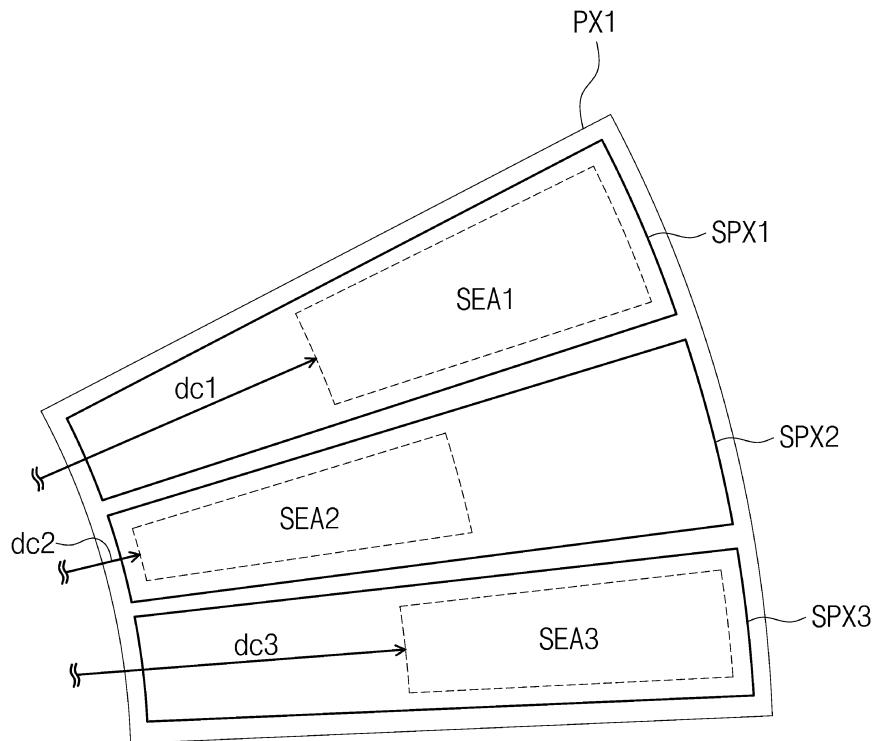
도면 13a



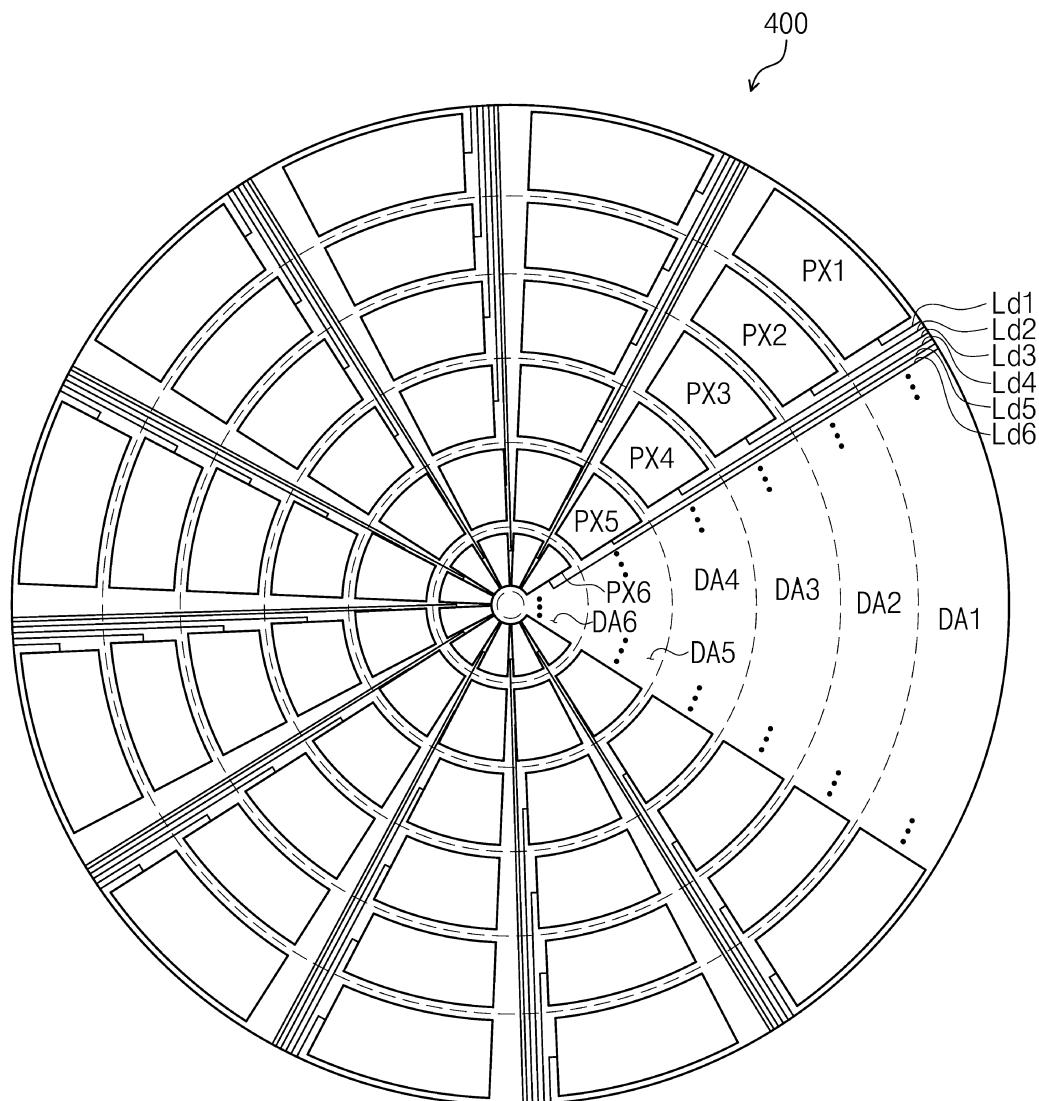
도면 13b



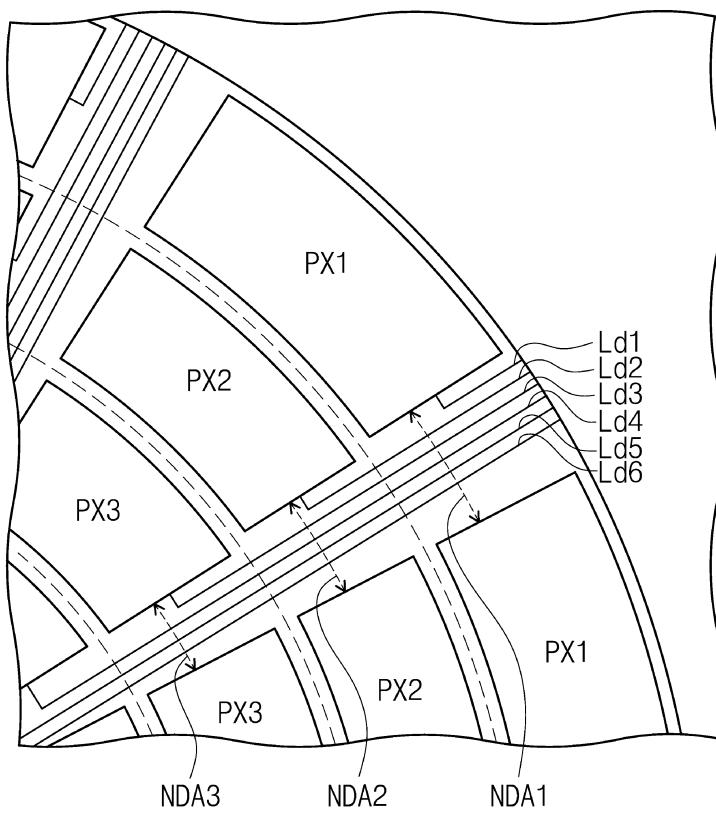
도면14



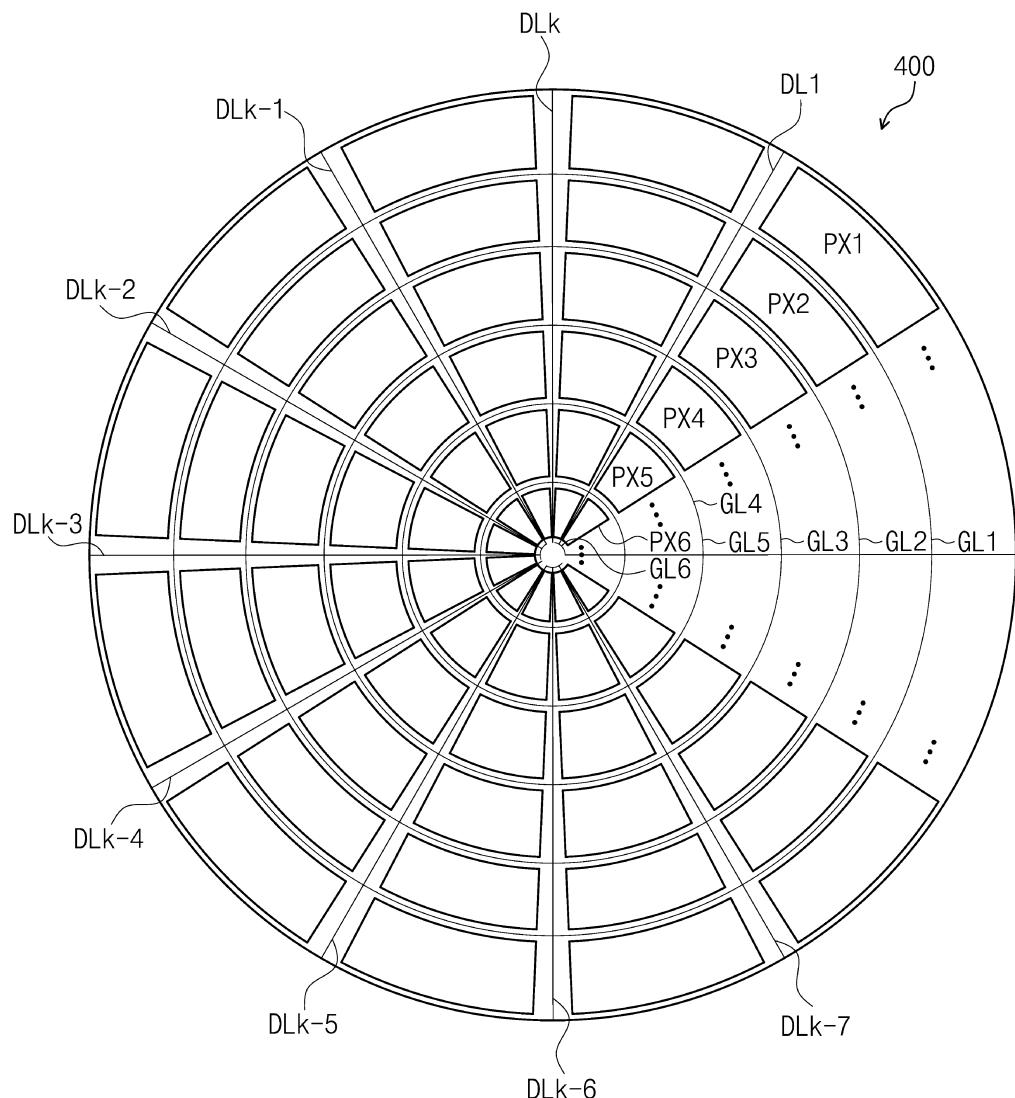
도면15



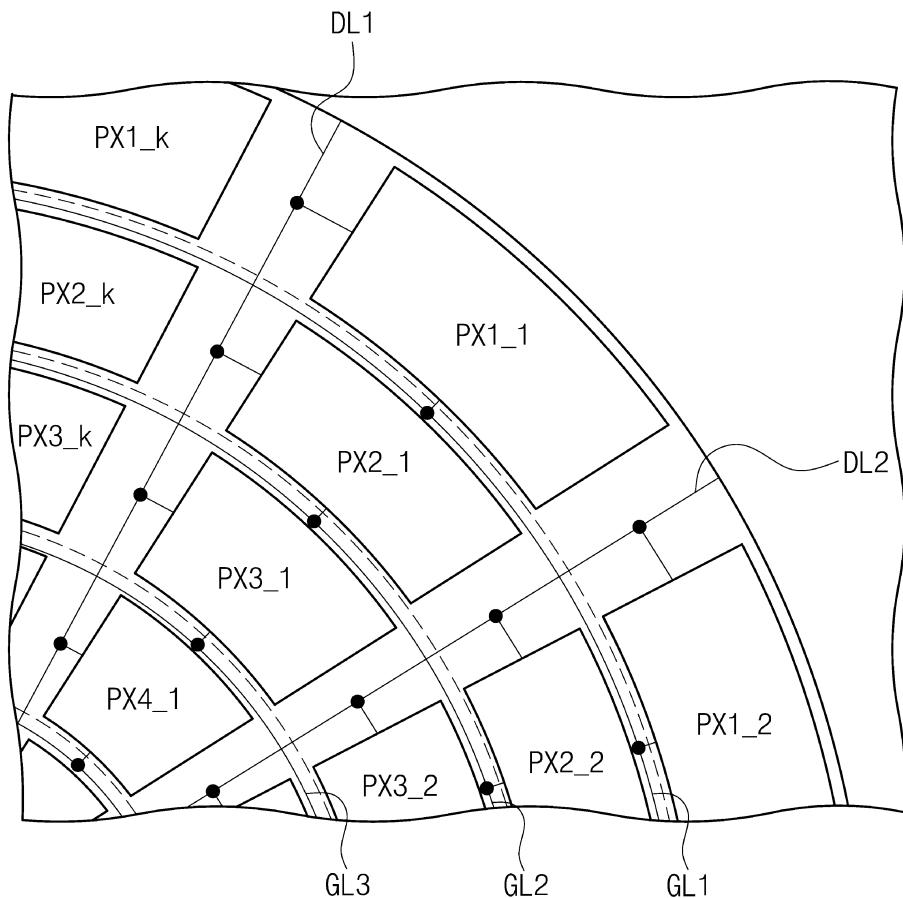
도면16



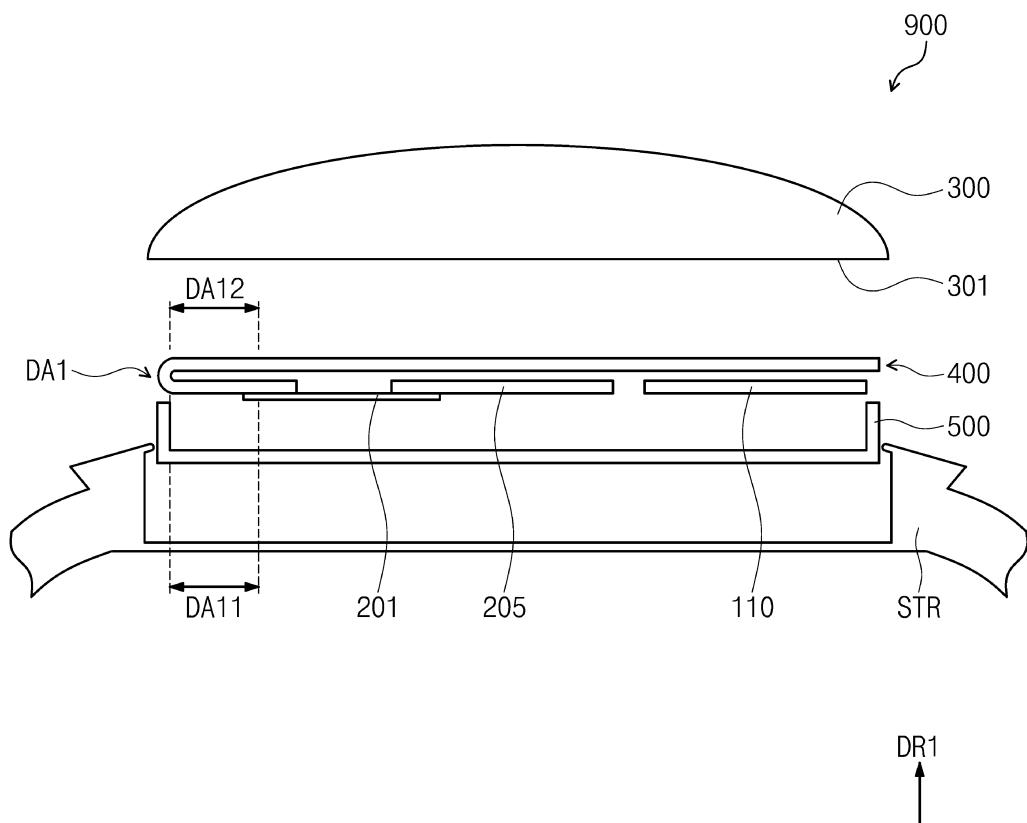
도면17



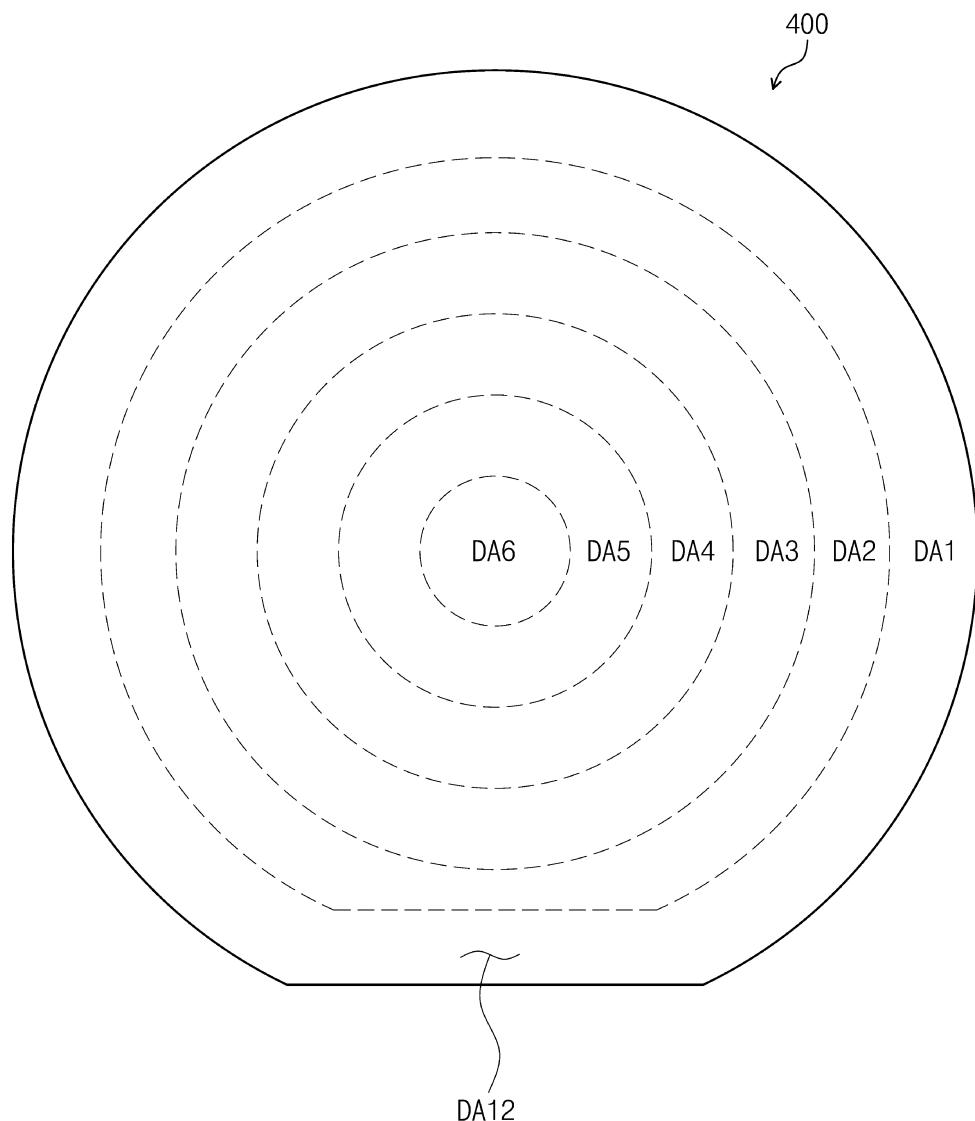
도면18



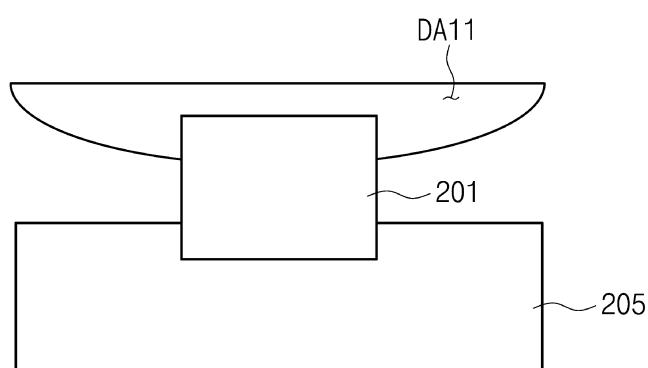
도면19



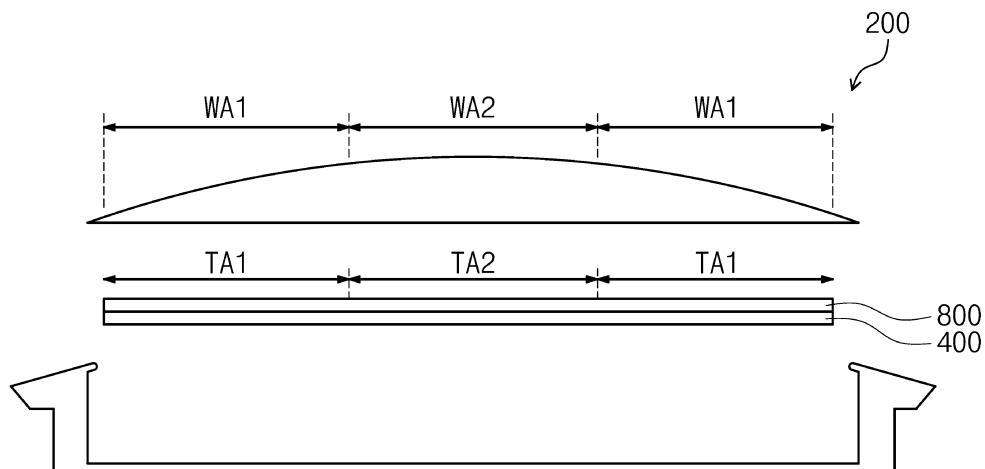
도면20



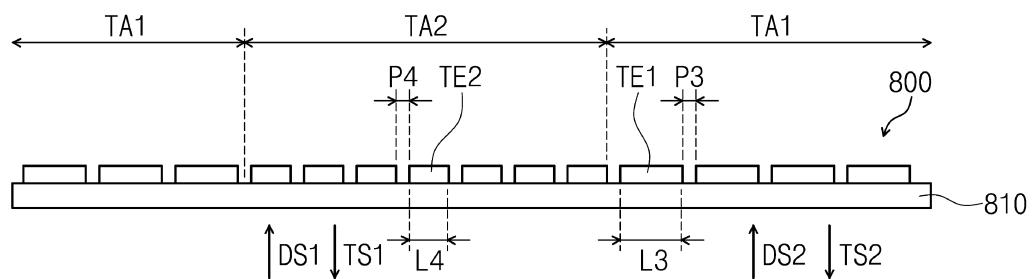
도면21



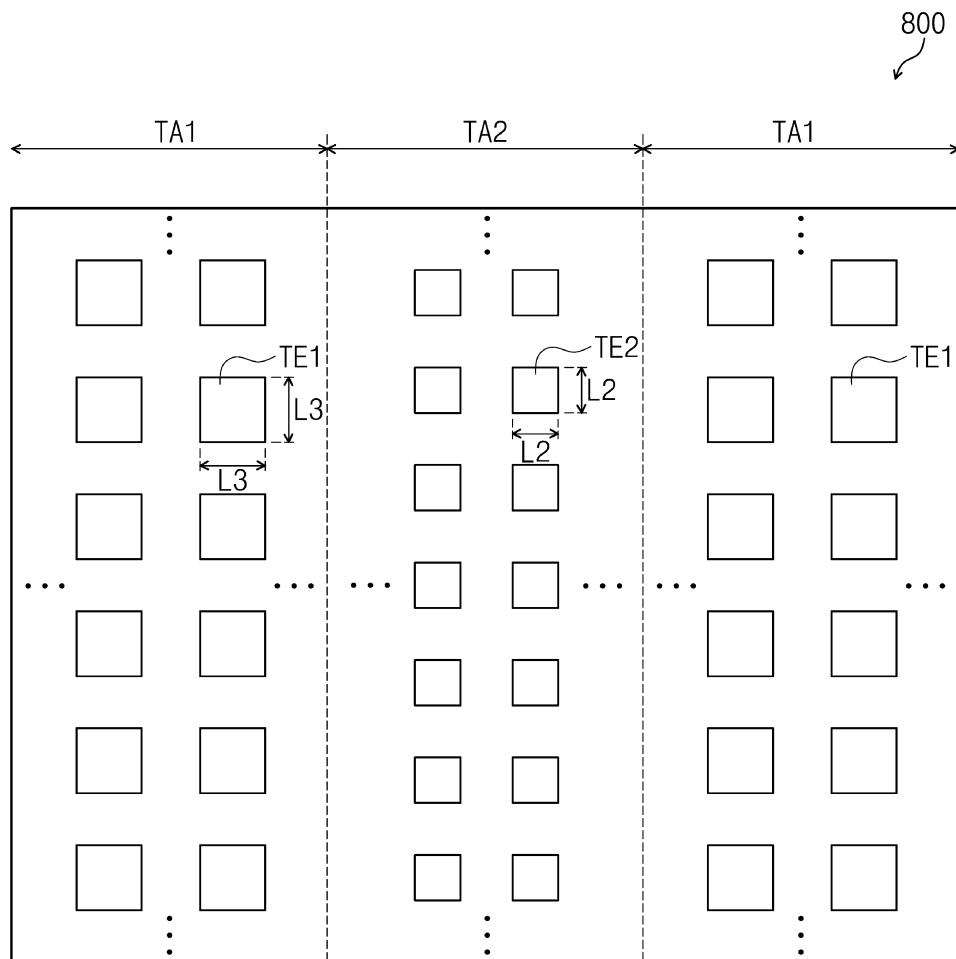
도면22



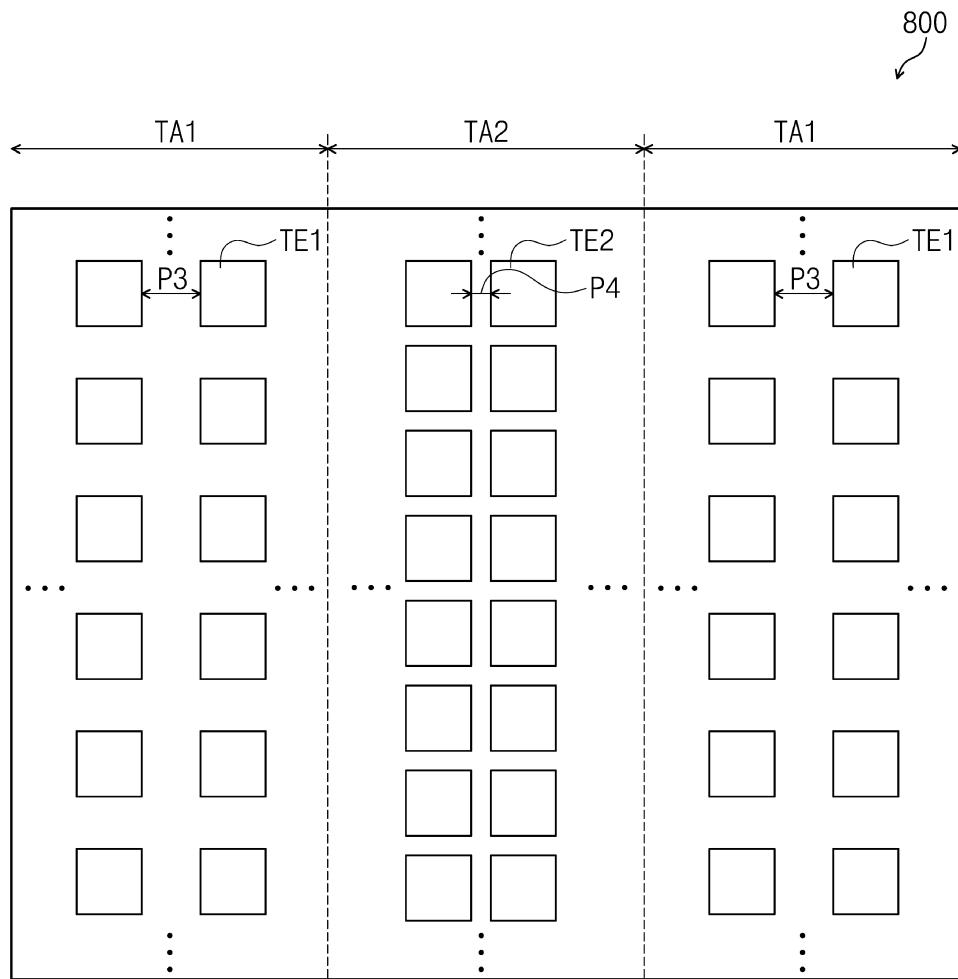
도면23a



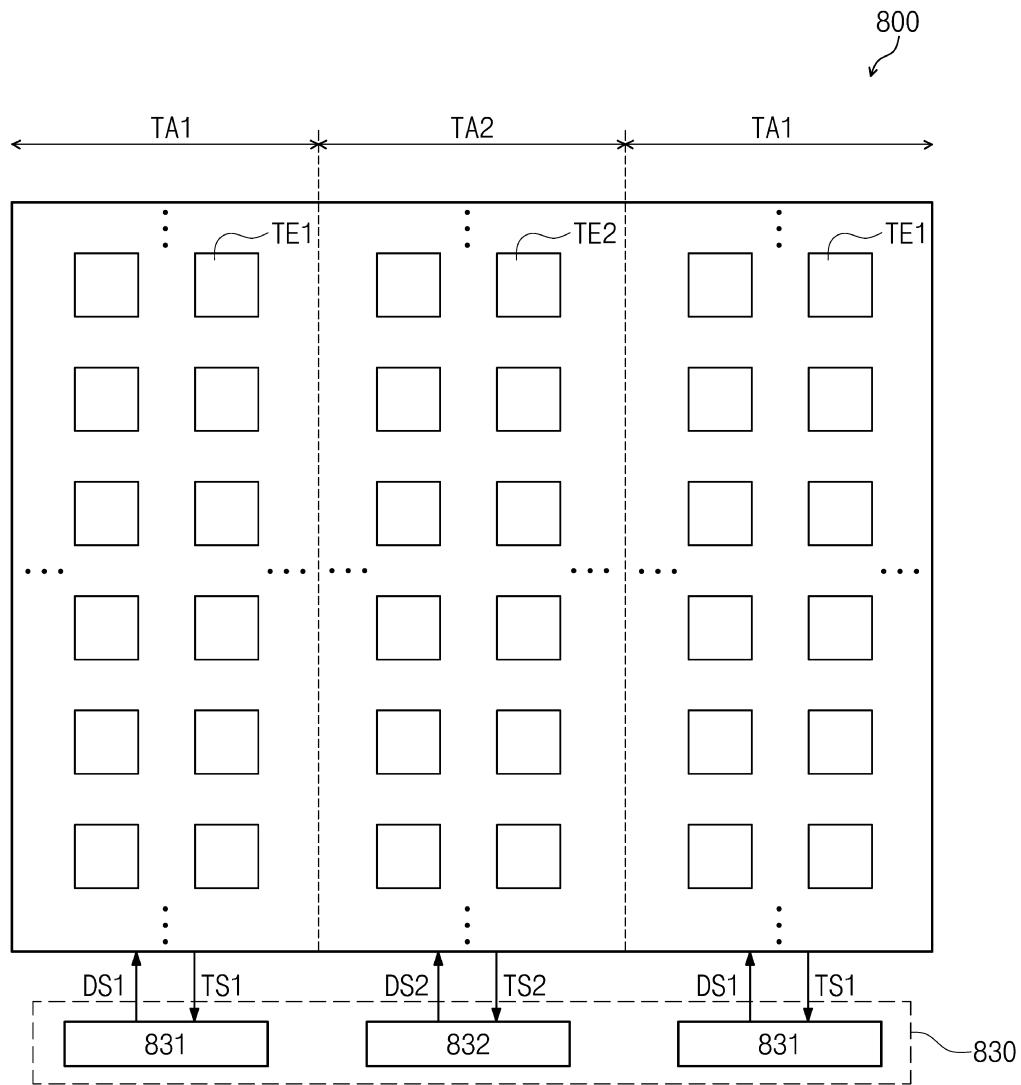
도면23b



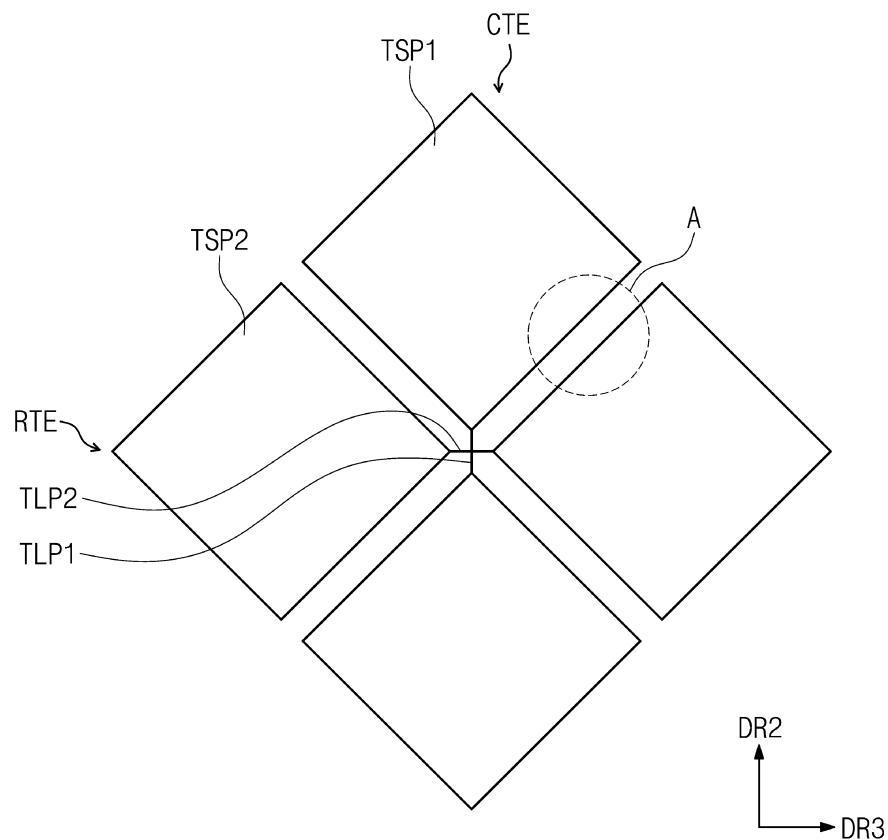
도면23c



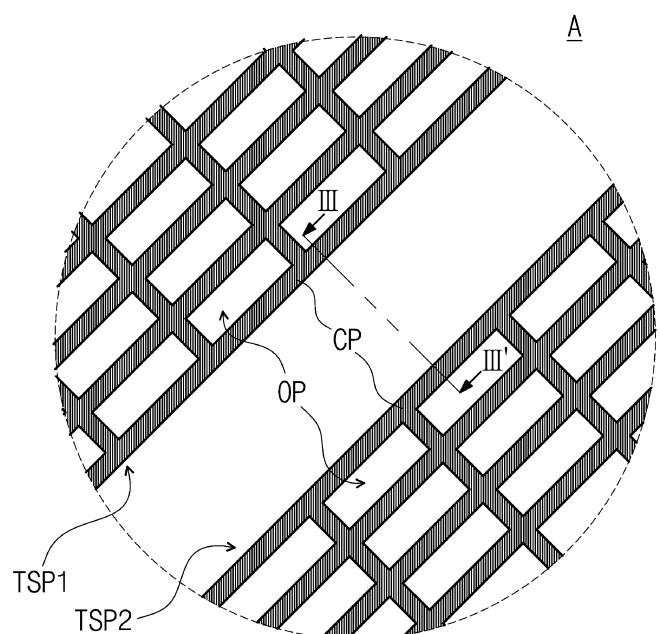
도면23d



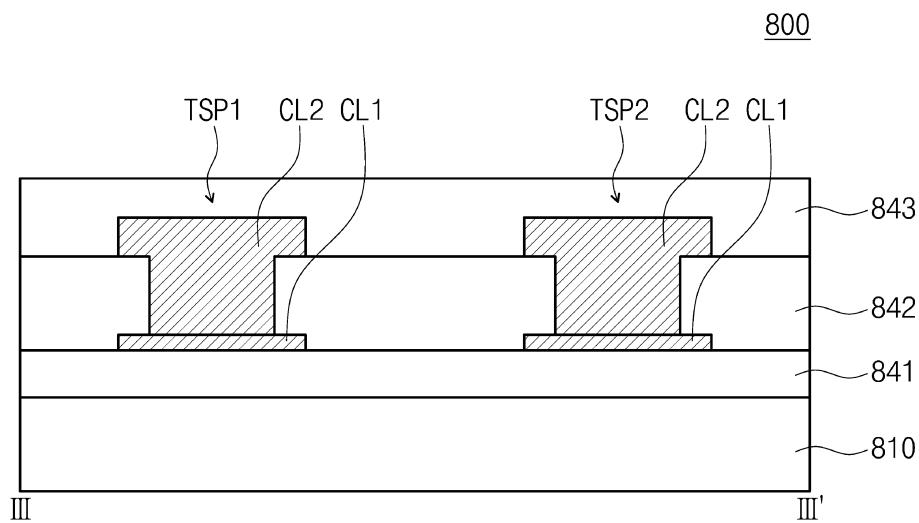
도면24a



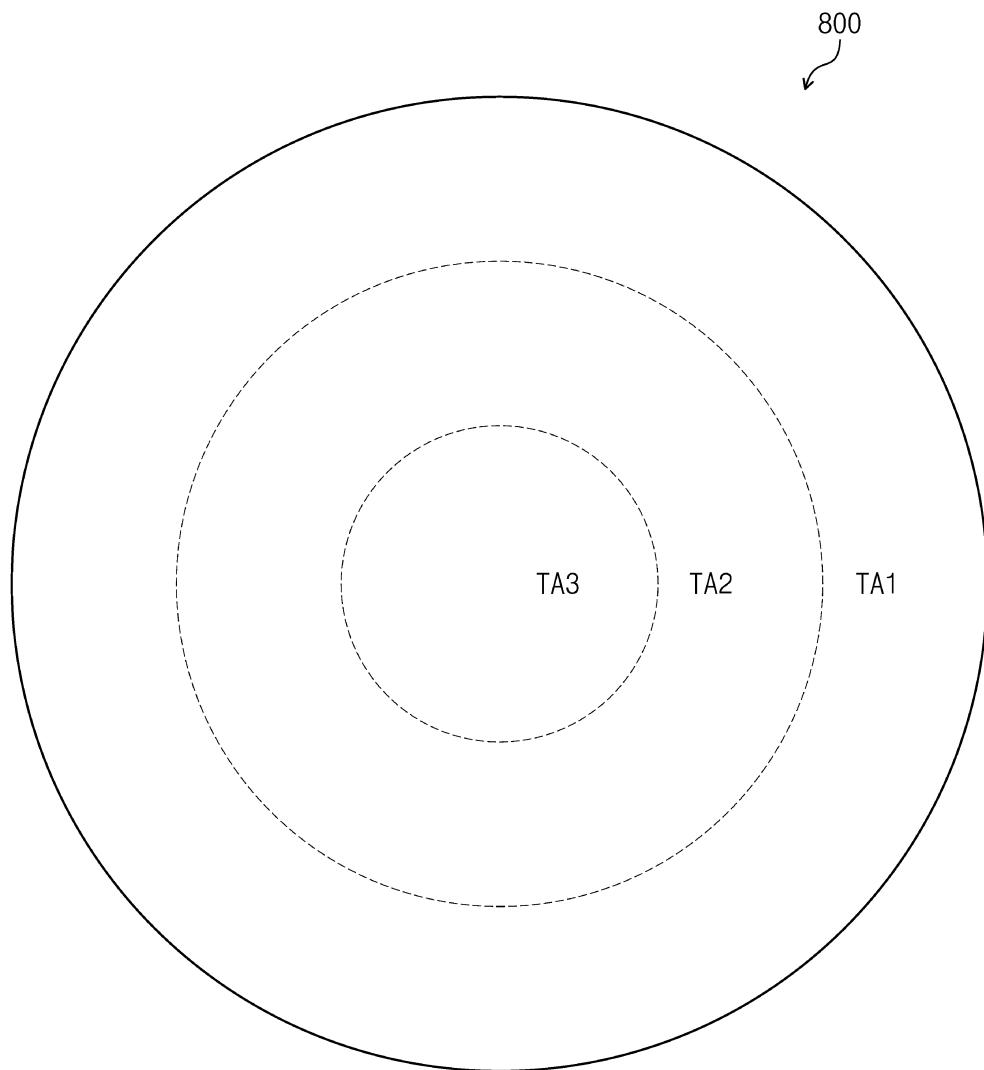
도면24b



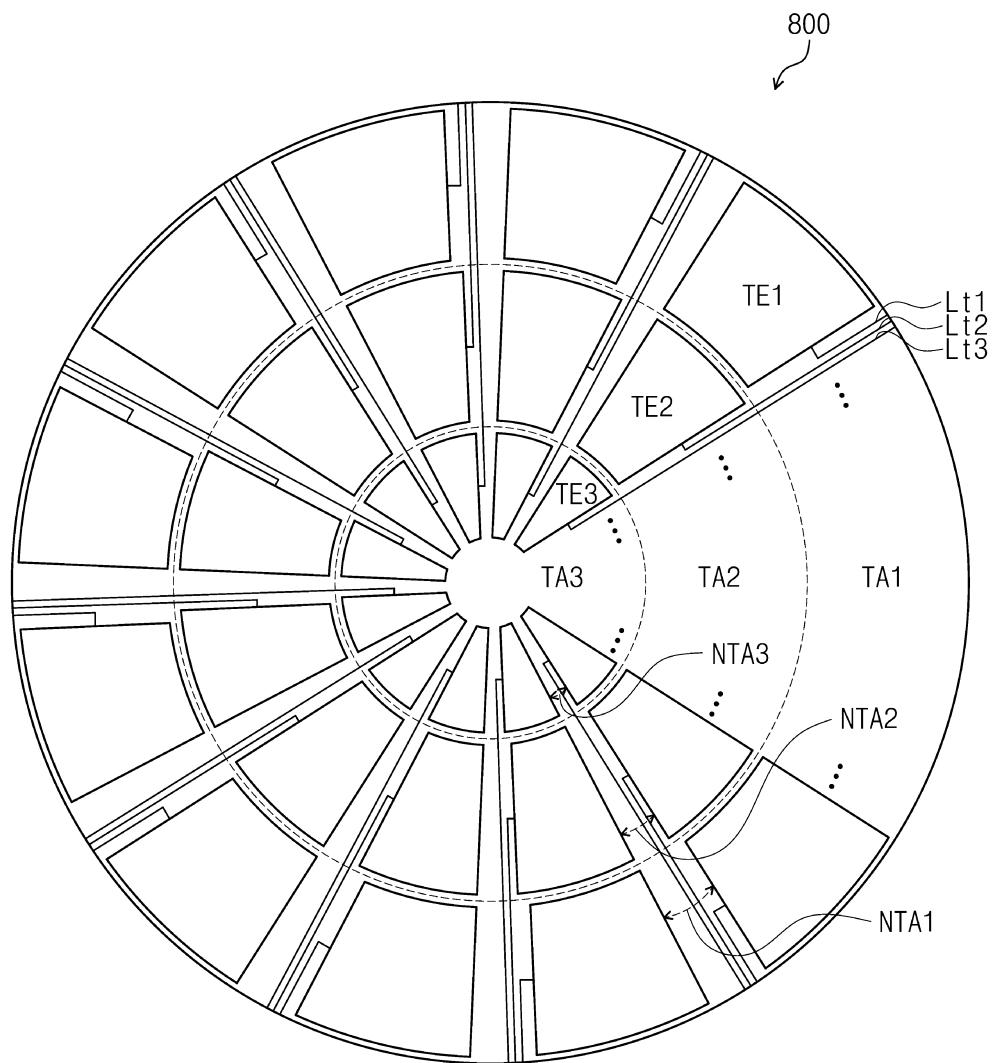
도면24c



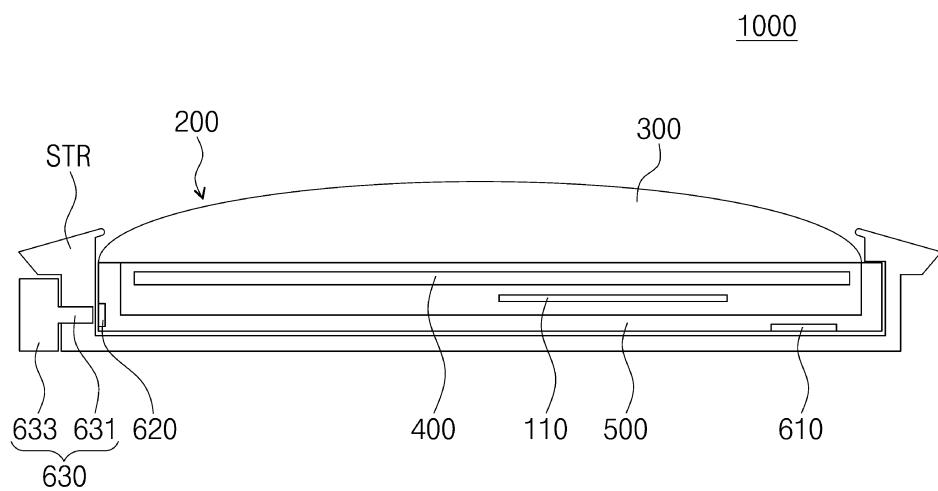
도면25a



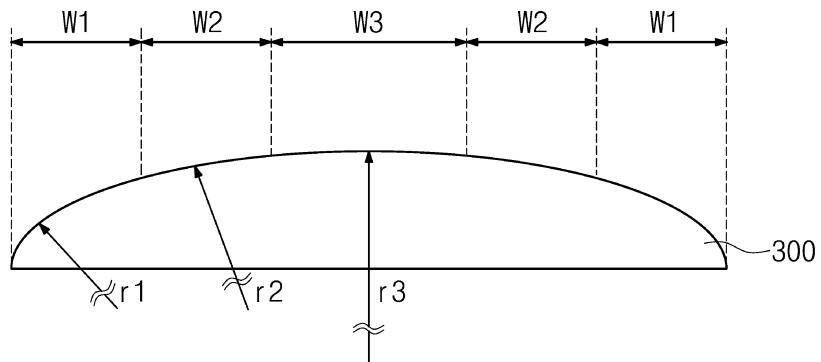
도면25b



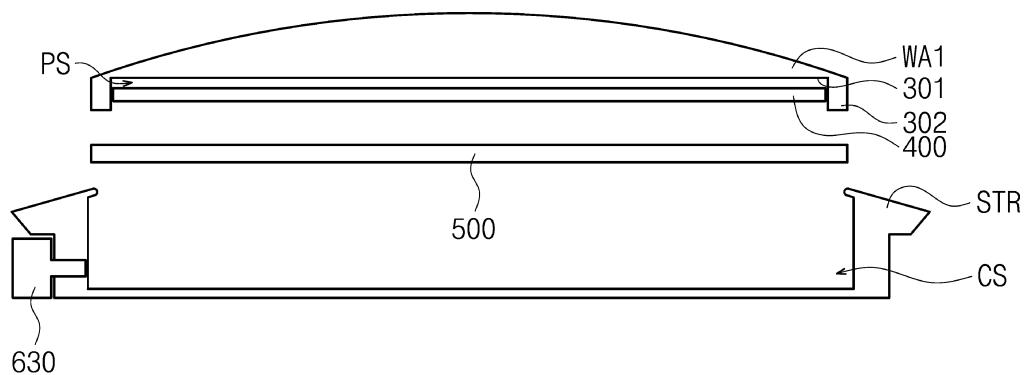
도면26



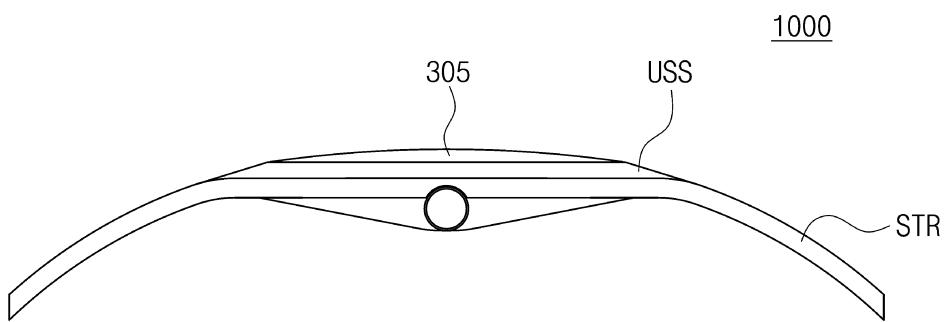
도면27



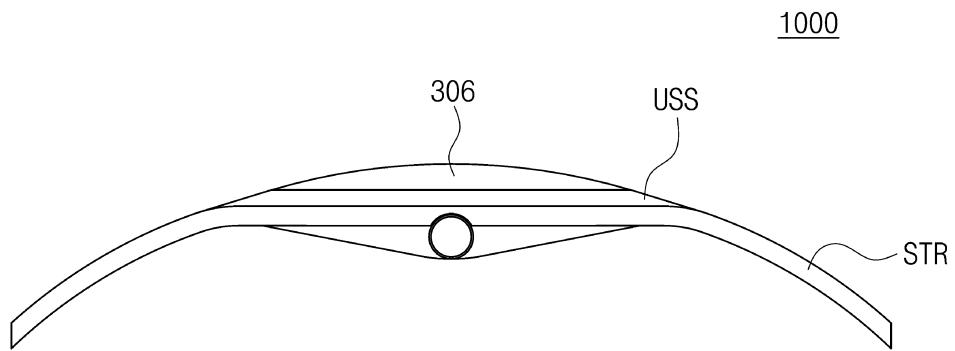
도면28



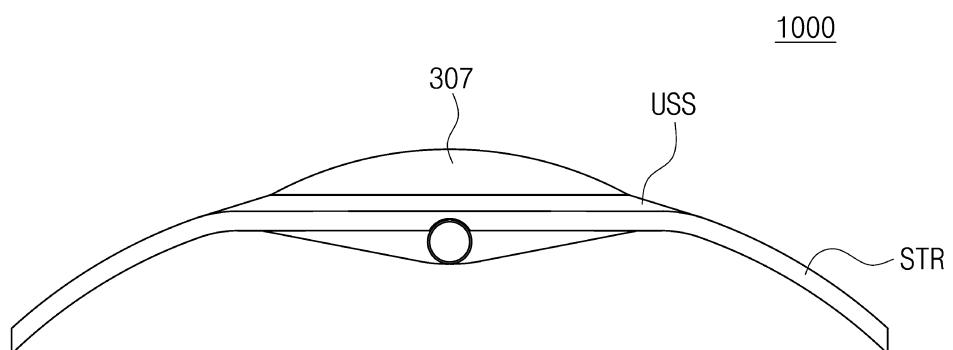
도면29a



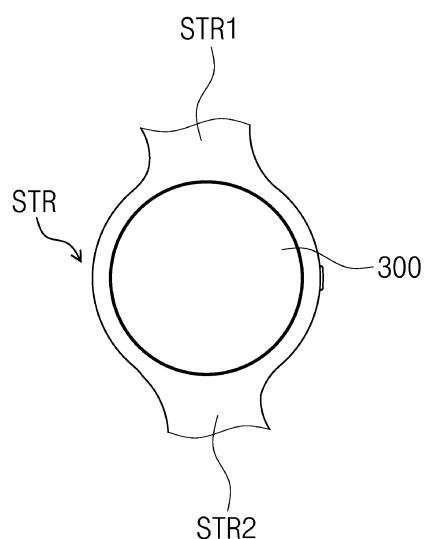
도면29b



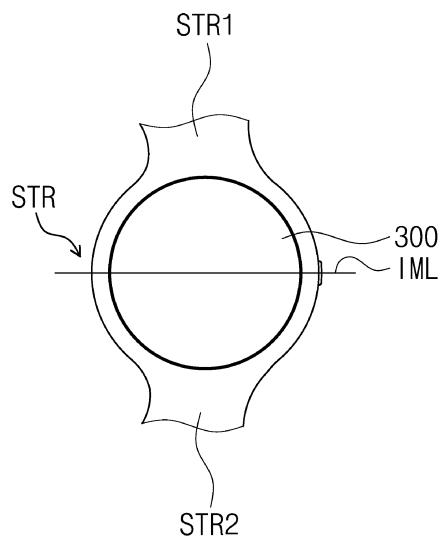
도면29c



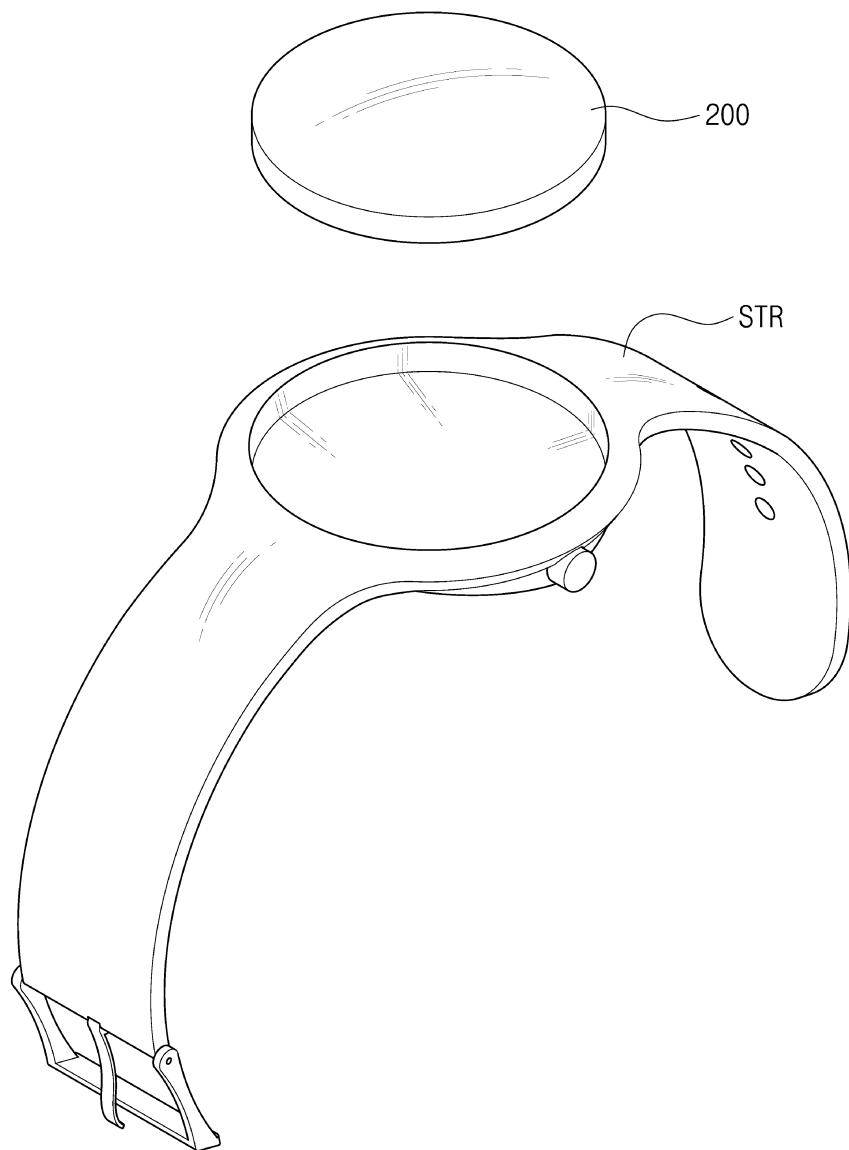
도면30a



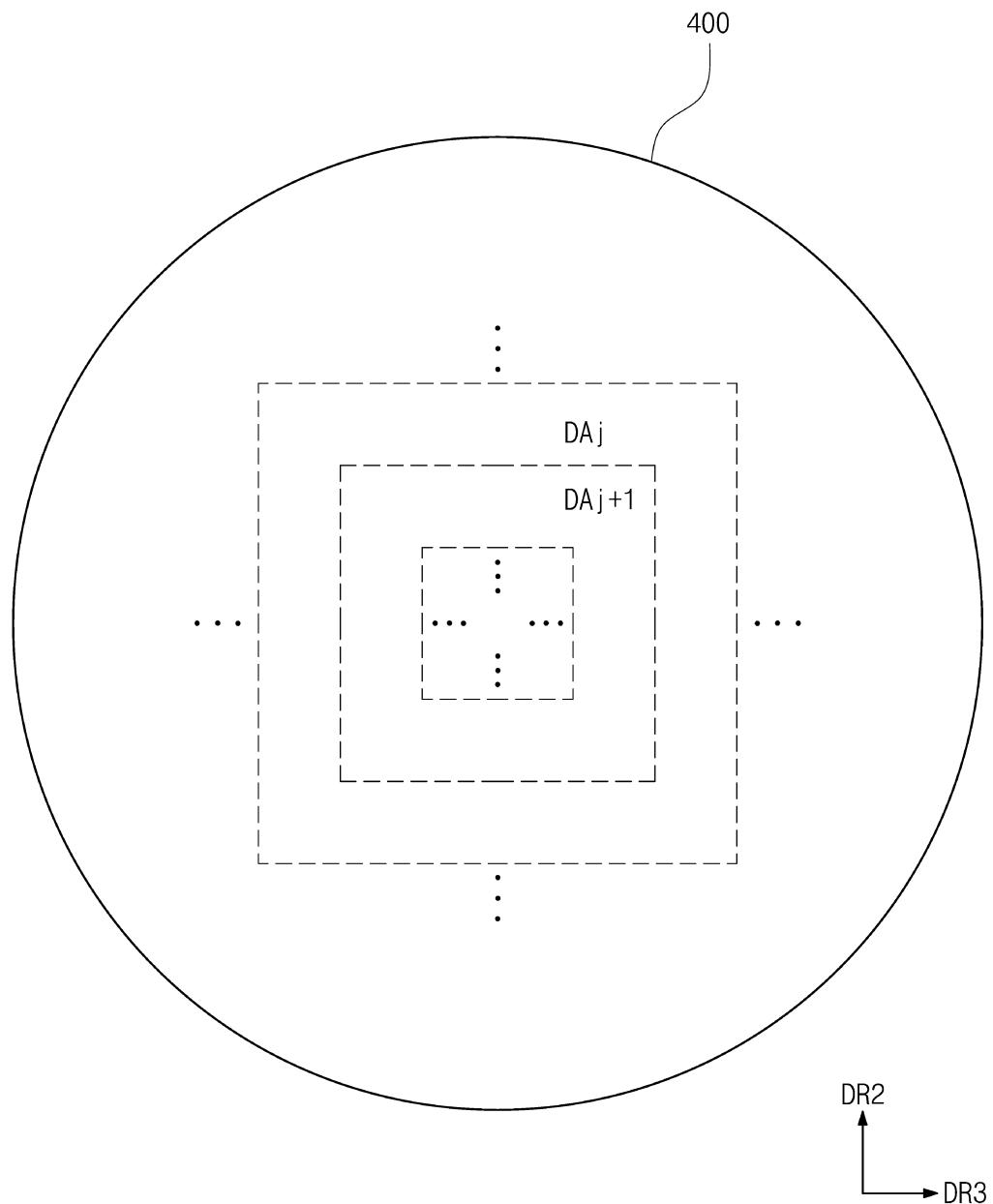
도면30b



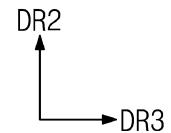
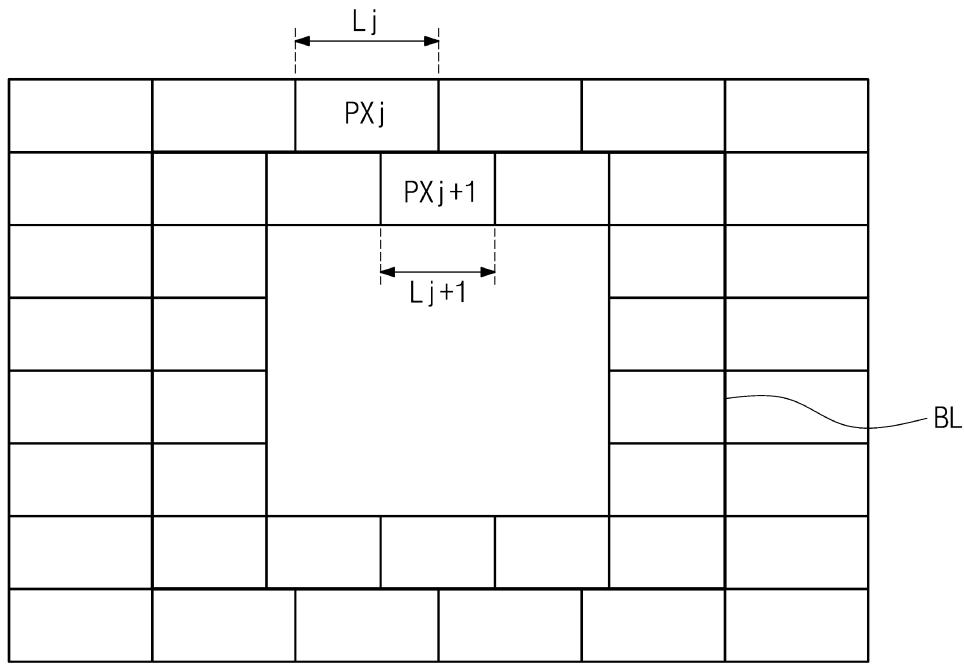
도면31



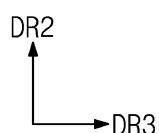
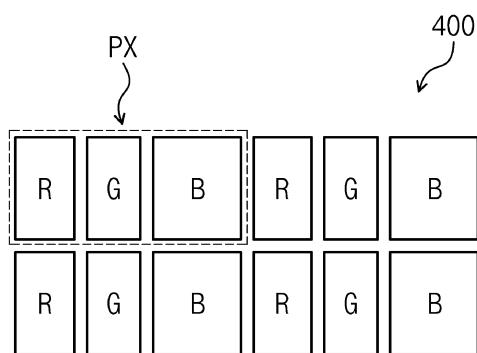
도면32



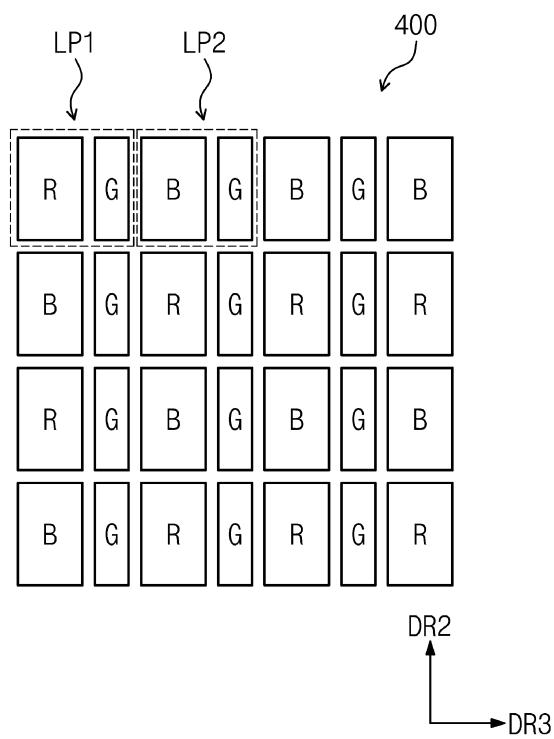
도면33



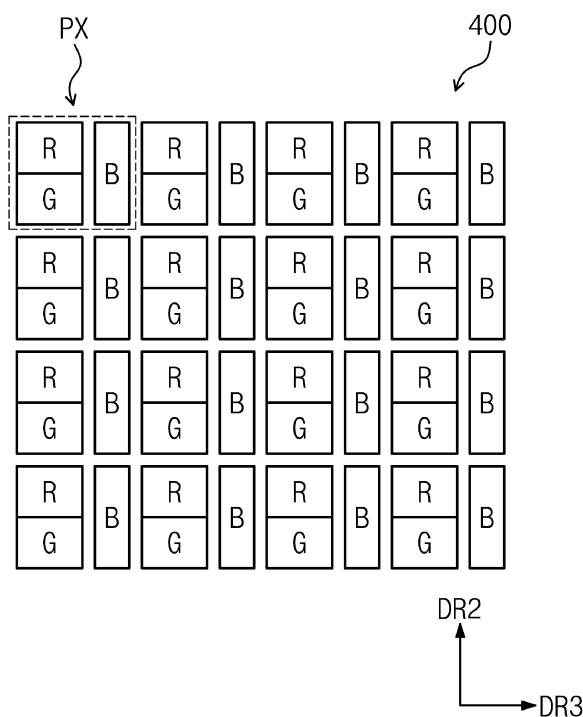
도면34a



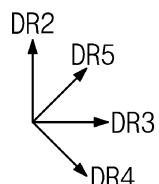
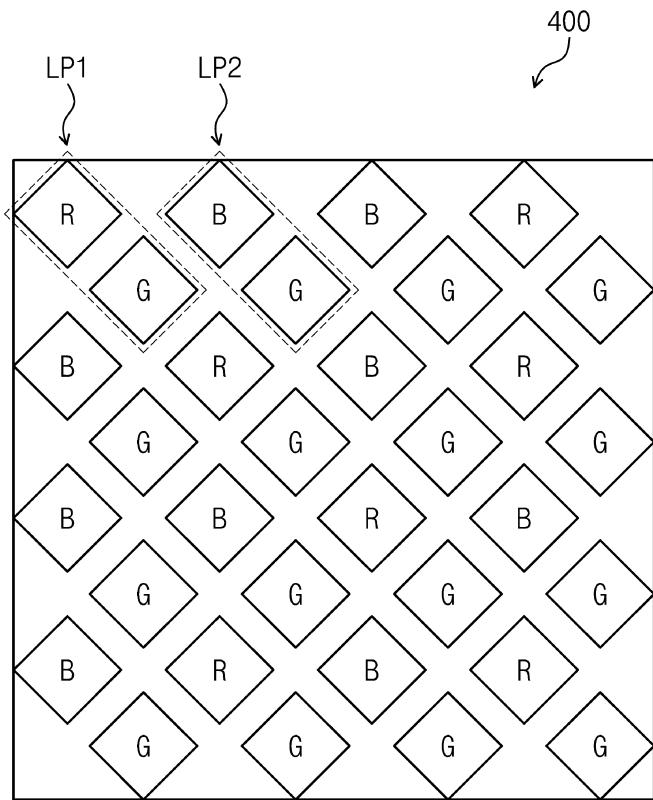
도면34b



도면34c



도면34d



### 도면34e

