

(43) 国际公布日
2018 年 7 月 26 日 (26.07.2018)



(10) 国际公布号

WO 2018/133144 A1

(51) 国际专利分类号:

G09G 3/3258 (2016.01)

(21) 国际申请号:

PCT/CN2017/073725

(22) 国际申请日:

2017 年 2 月 16 日 (16.02.2017)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权：

201710042152.1 2017年1月20日 (20.01.2017) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

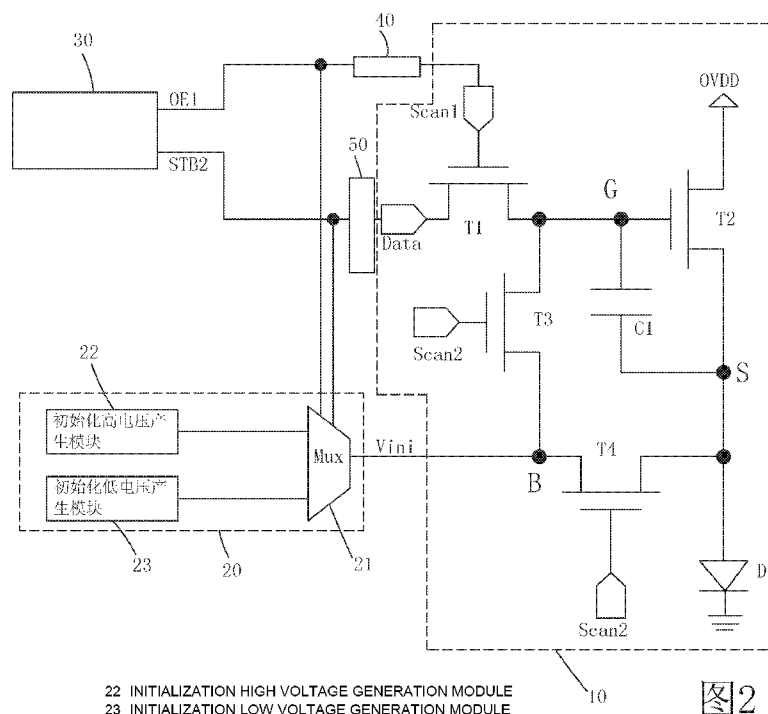
(72) 发明人: 王利民 (WANG, Limin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市德力知识产权代理事务所(COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BC, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT.

(54) Title: AMOLED PIXEL DRIVE SYSTEM AND AMOLED PIXEL DRIVE METHOD

(54) 发明名称: AMOLED像素驱动系统及AMOLED像素驱动方法



(57) Abstract: An AMOLED pixel drive system and an AMOLED pixel drive method. The AMOLED pixel drive system comprises a pixel drive circuit (10) of a 4T1C architecture and an initialization voltage power supply module (20) electrically connected to the pixel drive circuit (10). The initialization voltage power supply module (20) provides a high-level initialization signal (Vini) for the pixel drive circuit (10) at a light-emitting stage (4), so that a threshold value voltage of a drive thin-film transistor is effectively compensated, so as to make a current flowing through an organic light-emitting diode (D1) stable, and furthermore, leakage currents of a gate electrode

[见续页]

WO 2018/133144 A1

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

and a source electrode of the drive thin-film transistor at the light-emitting phase (4) can also be reduced, thereby improving the stability of compensation data and the compensation effect of a threshold value voltage at the light-emitting stage (4).

(57) 摘要: 一种AMOLED像素驱动系统及AMOLED像素驱动方法。该AMOLED像素驱动系统包括4T1C架构的像素驱动电路(10)、以及与像素驱动电路(10)电性连接的初始化电压供电模块(20), 通过初始化电压供电模块(20)在发光阶段(4)为像素驱动电路(10)提供高电平的初始化信号(Vini), 在有效补偿驱动薄膜晶体管的阈值电压, 使流过有机发光二极管(D1)的电流稳定的同时, 还能减少发光阶段(4)驱动薄膜晶体管栅极和源极的漏电流, 提升发光阶段(4)补偿数据的稳定性和阈值电压补偿效果。

AMOLED 像素驱动系统及 AMOLED 像素驱动方法

技术领域

5 本发明涉及显示技术领域，尤其涉及一种 AMOLED 像素驱动系统及 AMOLED 像素驱动方法。

背景技术

10 有机发光二极管 (Organic Light Emitting Display, OLED) 显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度与对比度高、近 180° 视角、使用温度范围宽，可实现柔性显示与大面积全色显示等诸多优点，被业界公认为是最有发展潜力的显示装置。

15 OLED 显示装置按照驱动方式可以分为无源矩阵型 OLED (Passive Matrix OLED, PMOLED) 和有源矩阵型 OLED (Active Matrix OLED, AMOLED) 两大类，即直接寻址和薄膜晶体管 (Thin Film Transistor, TFT) 矩阵寻址两类。其中，AMOLED 具有呈阵列式排布的像素，属于主动显示类型，发光效能高，通常用作高清晰度的大尺寸显示装置。

20 AMOLED 是电流驱动器件，当有电流流过有机发光二极管时，有机发光二极管发光，且发光亮度由流过有机发光二极管自身的电流决定。大部分已有的集成电路 (Integrated Circuit, IC) 都只传输电压信号，故 AMOLED 的像素驱动电路需要完成将电压信号转变为电流信号的任务。

25 请参阅图 1，图 1 为现有的一种 AMOLED 像素驱动电路，包括：第一薄膜晶体管 T10、第二薄膜晶体管 T20、第三薄膜晶体管 T30、第四薄膜晶体管 T40、电容 C10、以及有机发光二极管 D10，所述第一薄膜晶体管 T10 的栅极接入第一扫描信号 Scan1，源极接入数据信号 Data，漏极电性连接第二薄膜晶体管 T20 的栅极，所述第二薄膜晶体管 T20 的漏极接入电源电压 OVDD，源极电性连接有机发光二极管 D10 的阳极，所述第三薄膜晶体管 T30 的栅极接入第二扫描信号 Scan2，源极电性连接第二薄膜晶体管 T20 的栅极，漏极电性连接第四薄膜晶体管 T40 的源极，所述第四薄膜晶体管 T40 的栅极接入第二扫描信号 Scan2，源极接入初始化电压 Vini，漏极电性连接
30 有机发光二极管 D10 的阳极，所述电容 C10 的一端电性连接第二薄膜晶体管 T20 的栅极，另一端电性连接有机发光二极管 D10 的阳极，所述有机发光二极管 D10 的阴极接地。该 AMOLED 像素驱动电路依次经过复位、阈值电压侦测、阈值电压补偿、和发光四个阶段来完成像素驱动，可以实现

对驱动薄膜晶体管即第二薄膜晶体管 T20 的阈值电压特性漂移的补偿，然而由于该 AMOLED 像素驱动电路中的初始化电压 Vini 始终为低电平，因此在发光阶段所述第四薄膜晶体管 T40 的源极电压会低于第二薄膜晶体管 T20 的栅极和源极的电压，进而导致第二薄膜晶体管 T20 的栅极和源极产生漏电流，漏电流的存在使 OLED 补偿数据存在漂移，第二薄膜晶体管 T20 的栅极和源极两点电压出现畸变，影响补偿效果。

发明内容

10 本发明的目的在于提供一种 AMOLED 像素驱动系统，能够有效补偿驱动薄膜晶体管的阈值电压，使流过有机发光二极管的电流稳定，减少漏电流，提升发光阶段补偿数据的稳定性，提升补偿效果。

本发明的目的还在于提供一种 AMOLED 像素驱动方法，能够有效补偿驱动薄膜晶体管的阈值电压，使流过有机发光二极管的电流稳定，减少漏电流，提升发光阶段补偿数据的稳定性，提升补偿效果。

15 为实现上述目的，本发明提供了一种 AMOLED 像素驱动系统，包括：像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块；

所述像素驱动电路包括：第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管；

20 所述第一薄膜晶体管的栅极接入第一扫描信号，源极接入数据信号，漏极电性连接于第一节点；

所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一节点，漏极电性连接于第三节点；

25 所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

30 所述初始化电压供电模块电性连接于第三节点，并按照时序向所述第三节点提供具有高低交替电平的初始化信号，且所述初始化信号的高电平等于所述有机发光二极管发光时第一节点的电平或等于所述有机发光二极管发光时第二节点的电平或大于所述有机发光二极管发光时第一节点的电平。

所述初始化电压供电模块包括：多路复用器、初始化高电压产生模块、

以及初始化低电压产生模块;

所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块,输出端电性连接于第三节点,控制端接入第一选通信号与第二选通信号。

- 5 所述 AMOLED 像素驱动系统还包括:控制信号产生模块、与所述控制信号产生模块电性连接的第一扫描信号输出处理模块、以及与所述控制信号产生模块电性连接的数据信号输出处理模块;

- 所述控制信号产生模块向所述第一扫描信号输出处理模块、以及数据信号输出处理模块分别提供第一扫描信号的使能信号、以及数据信号的驱动信号控制第一扫描信号输出处理模块、以及数据信号输出处理模块分别输出第一扫描信号和数据信号;
- 10

所述第一选通信号为第一扫描信号的使能信号,所述第二选通信号为数据信号的驱动信号;

- 当所述第一扫描信号的使能信号为高电平时,所述第一扫描信号为低电平,当所述第一扫描信号的使能信号为低电平时,所述第一扫描信号为高电平;
- 15

当所述数据信号的驱动信号为低电平时,所述数据信号为低电平,当所述数据信号的驱动信号为高电平时,所述数据信号为高电平;

- 当所述第一扫描信号的使能信号和所述数据信号的驱动信号均为高电平时,所述初始化信号为高电平,其余时刻所述初始化信号均为低电平。
- 20

所述第一扫描信号、所述第二扫描信号、以及数据信号相组合,先后对应于一复位阶段、一阈值电压侦测阶段、一阈值电压补偿阶段、以及一发光阶段;

- 在所述复位阶段中,所述第一扫描信号提供低电平,所述第二扫描信号提供高电平,所述数据信号提供低电平,所述初始化信号提供为低电平;
- 25

在所述阈值电压侦测阶段中,所述第一扫描信号切换至高电平,所述第二扫描信号切换至低电平,所述数据信号维持低电平,所述初始化信号维持低电平;

- 在所述阈值电压补偿阶段中,所述第一扫描信号维持高电平,所述第二扫描信号维持低电平,所述数据信号切换至高电平,所述初始化信号维持低电平;
- 30

在发光阶段中,所述第一扫描信号切换至低电平,所述第二扫描信号维持低电平,所述数据信号维持高电平,所述初始化信号切换至高电平。

所述数据信号的低电平高于所述初始化信号的低电平。

所述控制信号产生模块为 FPGA。

本发明还提供一种 AMOLED 像素驱动方法，包括如下步骤：

步骤 S1、提供一 AMOLED 像素驱动系统，包括：像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块；

5 所述像素驱动电路包括：第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管；

所述第一薄膜晶体管的栅极接入第一扫描信号，源极接入数据信号，漏极电性连接于第一节点；

10 所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一节点，漏极电性连接于第三节点；

所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

15 所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

所述初始化电压供电模块电性连接于第三节点，并向所述第三节点提供初始化信号；

步骤 S2、进入复位阶段；

20 所述第一扫描信号提供低电平，所述第二扫描信号提供高电平，所述数据信号提供低电平，所述初始化信号提供为低电平，所述第一薄膜晶体管关闭，第三和第四薄膜晶体管打开，所述第一节点和第二节点的电平均等于初始化信号的低电平；

步骤 S3、进入阈值电压侦测阶段；

25 所述第一扫描信号切换至高电平，所述第二扫描信号切换至低电平，所述数据信号维持低电平，所述初始化信号维持低电平，所述第一薄膜晶体管打开，第三和第四薄膜晶体管关闭，所述第一节点的电平等于数据信号的低电平，第二节点的电平等于初始化信号的低电平，所述数据信号的低电平大于所述初始化信号的低电平，所述电容开始充电；

30 步骤 S4、进入阈值电压补偿阶段；

所述第一扫描信号维持高电平，所述第二扫描信号维持低电平，所述数据信号切换至高电平，所述初始化信号维持低电平，所述第一薄膜晶体管打开，第三和第四薄膜晶体管关闭，所述第一节点的电平等于数据信号的高电平，第二节点的电平等于 $V_{ref} - V_{th} + \Delta V$ ，其中 V_{ref} 为数据信号的低

电平, V_{th} 为第二薄膜晶体管的阈值电压, ΔV 为从阈值电压侦测阶段到阈值电压补偿阶段电容所充的电压;

步骤 S5、进入发光阶段;

5 所述第一扫描信号切换至低电平, 所述第二扫描信号维持低电平, 所述数据信号维持高电平, 所述初始化信号切换至高电平, 所述第一薄膜晶体管关闭, 第三和第四薄膜晶体管打开, 有机发光二极管发光, 所述初始化信号的高电平等于此时第一节点的电平或等于此时第二节点的电平或大于此时第一节点的电平。

10 所述初始化电压供电模块包括: 多路复用器、初始化高电压产生模块、以及初始化低电压产生模块;

所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块, 输出端电性连接于第三节点, 控制端接入第一选通信号与第二选通信号。

15 所述 AMOLED 像素驱动系统还包括: 控制信号产生模块、与所述控制信号产生模块电性连接的第一扫描信号输出处理模块、以及与所述控制信号产生模块电性连接的数据信号输出处理模块;

20 所述控制信号产生模块向所述第一扫描信号输出处理模块、以及数据信号输出处理模块分别提供第一扫描信号的使能信号、以及数据信号的驱动信号控制第一扫描信号输出处理模块、以及数据信号输出处理模块分别输出第一扫描信号和数据信号;

所述第一选通信号为第一扫描信号的使能信号, 所述第二选通信号为数据信号的驱动信号;

25 当所述第一扫描信号的使能信号高电平时, 所述第一扫描信号为低电平, 当所述第一扫描信号的使能信号为低电平时, 所述第一扫描信号为高电平;

当所述数据信号的驱动信号为低电平时, 所述数据信号为低电平, 当所述数据信号的驱动信号为高电平时, 所述数据信号为高电平;

当所述第一扫描信号的使能信号和所述数据信号的驱动信号均为高电平时, 所述初始化信号为高电平, 其余时刻所述初始化信号均为低电平。

30 所述控制信号产生模块为 FPGA。

本发明还提供一种 AMOLED 像素驱动系统, 包括: 像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块;

所述像素驱动电路包括: 第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管;

所述第一薄膜晶体管的栅极接入第一扫描信号，源极接入数据信号，漏极电性连接于第一节点；

所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

5 所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一节点，漏极电性连接于第三节点；

所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

10 所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

所述初始化电压供电模块电性连接于第三节点，并按照时序向所述第三节点提供具有高低交替电平的初始化信号，且所述初始化信号的高电平等于所述有机发光二极管发光时第一节点的电平或等于所述有机发光二极管发光时第二节点的电平或大于所述有机发光二极管发光时第一节点的电平；

15 其中，所述初始化电压供电模块包括：多路复用器、初始化高电压产生模块、以及初始化低电压产生模块；

所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块，输出端电性连接于第三节点，控制端接入第一选通信号与第二选通信号；

20 其中，所述第一扫描信号、所述第二扫描信号、以及数据信号相组合，先后对应于一复位阶段、一阈值电压侦测阶段、一阈值电压补偿阶段、以及一发光阶段；

25 在所述复位阶段中，所述第一扫描信号提供低电平，所述第二扫描信号提供高电平，所述数据信号提供低电平，所述初始化信号提供低电平；

在所述阈值电压侦测阶段中，所述第一扫描信号切换至高电平，所述第二扫描信号切换至低电平，所述数据信号维持低电平，所述初始化信号维持低电平；

30 在所述阈值电压补偿阶段中，所述第一扫描信号维持高电平，所述第二扫描信号维持低电平，所述数据信号切换至高电平，所述初始化信号维持低电平；

在发光阶段中，所述第一扫描信号切换至低电平，所述第二扫描信号维持低电平，所述数据信号维持高电平，所述初始化信号切换至高电平。

本发明的有益效果：本发明提供一种 AMOLED 像素驱动系统，包括

4T1C 架构的像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块，通过初始化电压供电模块在发光阶段为像素驱动电路提供高电平的初始化信号，在有效补偿驱动薄膜晶体管的阈值电压，使流过有机发光二极管的电流稳定的同时，还能减少发光阶段驱动薄膜晶体管栅极和源极的漏电流，提升发光阶段补偿数据的稳定性，提升补偿效果。本发明还提供一种 AMOLED 像素驱动方法，能够有效补偿驱动薄膜晶体管的阈值电压，使流过有机发光二极管的电流稳定，提升发光阶段补偿数据的稳定性，减少漏电流，提升补偿效果。

10 附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

- 15 图 1 为现有的一种 AMOLED 像素驱动电路的电路图；
- 图 2 为本发明的 AMOLED 像素驱动系统的电路图；
- 图 3 为本发明的 AMOLED 像素驱动系统的时序图；
- 图 4 为本发明的 AMOLED 像素驱动方法的流程图。

20 具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

- 请参阅图 2，本发明提供一种 AMOLED 像素驱动系统，包括：像素驱动电路 10、以及与所述像素驱动电路 10 电性连接的初始化电压供电模块 20；

所述像素驱动电路 1 包括：第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4、电容 C1、以及有机发光二极管 D1；

- 所述第一薄膜晶体管 T1 的栅极接入第一扫描信号 Scan1，源极接入数据信号 Data，漏极电性连接于第一节点 G；

所述第二薄膜晶体管 T2 的栅极电性连接于第一节点 G，漏极接入电源电压 OVDD，源极电性连接于第二节点 S；

所述第三薄膜晶体管 T3 的栅极接入第二扫描信号 Scan2，源极电性连接于第一节点 G，漏极电性连接于第三节点 B；

所述第四薄膜晶体管 T4 的栅极接入第二扫描信号 Scan2，源极电性连接于第三节点 B，漏极电性连接于第二节点 S；

所述电容 C1 的一端电性连接于第一节点 G，另一端电性连接于第二节点 S；

5 所述有机发光二极管 D1 的阳极电性连接于第二节点 S，阴极接地；

所述初始化电压供电模块 20 电性连接于第三节点 B，并按照时序向所述第二节点 B 提供具有高低交替电平的初始化信号 Vini。

具体地，所述第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3、第四薄膜晶体管 T4 可选择低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、以及非晶硅薄膜晶体管中任何一种。

具体地，所述初始化信号 Vini 的高电平可以设置成等于所述有机发光二极管 D1 发光时第一节点 G 的电平或等于所述有机发光二极管 D1 发光时第二节点 S 的电平，以减少所述有机发光二极管 D1 发光时第一和第二节点 G、S 与第三节点 B 之间的电压差，从而减小所述有机发光二极管 D1 发光时第一节点 G 和第二节点 S 的漏电流，保证 OLED 补偿数据的准确性，改善补偿效果。

进一步地，所述初始化信号 Vini 的高电平还可以设置成大于所述有机发光二极管 D1 发光时第一节点 G 的电平，此时第三节点 B 的电平大于第一节点 G 的电平大于第二节点 S 的电平，以使得有机发光二极管 D1 发光时的漏电流反向，抬升第一和第二节点 G、S 的电平，补偿电压畸变，保证 OLED 补偿数据的准确性，改善补偿效果。

需要说明的是，初始化信号 Vini 的高电平的电压值可以通过实验和仿真分析选得最佳值，并根据不同的制程条件和像素设计进行适度调节。

具体地，如图 2 所示，所述初始化电压供电模块 20 包括：多路复用器 21、初始化高电压产生模块 22、以及初始化低电压产生模块 23；

所述多路复用器 21 的输入端分别电性连接初始化高电压产生模块 22 和初始化低电压产生模块 23，输出端电性连接于第三节点 B，控制端接入第一选通信号与第二选通信号，所述第一选通信号与第二选通信号可以根据需要选择适合的信号，通过所述第一选通信号与第二选通信号控制所述多路复用器 21 在相应的时刻输出由初始化高电压产生模块 22 产生的高电平或由初始化低电压产生模块 23 产生的低电平。

进一步地，所述 AMOLED 像素驱动系统还包括：控制信号产生模块 30、与所述控制信号产生模块 30 电性连接的第一扫描信号输出处理模块 40、以及与所述控制信号产生模块 30 电性连接的数据信号输出处理模块 50，优

选地, 所述控制信号产生模块 30 为现场可编程门阵列 (Field Programmable Gate Array, FPGA)。

所述控制信号产生模块 30 向所述第一扫描信号输出处理模块 40、以及数据信号输出处理模块 50 分别提供第一扫描信号 Scan1 的使能信号 OE1、
5 以及数据信号 Data 的驱动信号 STB2 控制第一扫描信号输出处理模块 40、以及数据信号输出处理模块 50 分别输出第一扫描信号 Scan1 和数据信号 Data;

此时, 所述第一选通信号可以为第一扫描信号 Scan1 的使能信号 OE1, 所述第二选通信号可以为数据信号 Data 的驱动信号 STB2; 当所述第一扫描信号 Scan1 的使能信号 OE1 为高电平时, 所述第一扫描信号 Scan1 为低电平, 当所述第一扫描信号 Scan1 的使能信号 OE1 为低电平时, 所述第一扫描信号 Scan1 为高电平; 当所述数据信号 Data 的驱动信号 STB2 为低电平时, 所述数据信号 Data 为低电平, 当所述数据信号 Data 的驱动信号 STB2 为高电平时, 所述数据信号 Data 为高电平; 当所述第一扫描信号 Scan1 的
10 使能信号 OE1 和所述数据信号 Data 的驱动信号 STB2 均为高电平时, 所述初始化信号 Vini 为高电平, 其余时刻所述初始化信号 Vini 均为低电平。

具体地, 请参阅图 3, 本发明的 AMOLED 像素驱动系统的工作过程为: 所述第一扫描信号 Scan1、所述第二扫描信号 Scan2、以及数据信号 Data 相组合, 先后对应于一复位阶段 1、一阈值电压侦测阶段 2、一阈值电压补偿阶段 3、以及一发光阶段 4;
20

在所述复位阶段 1 中, 所述第一扫描信号 Scan1 提供低电平, 所述第二扫描信号 Scan2 提供高电平, 所述数据信号 Data 提供低电平, 所述初始化信号 Vini 提供低电平, 所述第一薄膜晶体管 T1 关闭, 第三和第四薄膜晶体管 T3、T4 打开, 所述第一节点 G 和第二节点 S 的电平均等于初始化信号 Vini 的低电平; 在所述阈值电压侦测阶段 2 中, 所述第一扫描信号 Scan1 切换至高电平, 所述第二扫描信号 Scan2 切换至低电平, 所述数据信号 Data 维持低电平, 所述初始化信号 Vini 维持低电平, 所述第一薄膜晶体管 T1 打开, 第三和第四薄膜晶体管 T3、T4 关闭, 所述第一节点 G 的电平等于数据信号 Data 的低电平, 第二节点 S 的电平等于初始化信号 Vini 的低电平,
25 并预设所述数据信号 Data 的低电平高于所述初始化信号 Vini 的低电平, 使得所述电容 C1 在此时开始充电; 在所述阈值电压补偿阶段 3 中, 所述第一扫描信号 Scan1 维持高电平, 所述第二扫描信号 Scan2 维持低电平, 所述数据信号 Data 切换至高电平, 所述初始化信号 Vini 维持低电平, 所述第一薄膜晶体管 T1 打开, 第三和第四薄膜晶体管 T3、T4 关闭, 所述第一节点 G
30

的电平等于数据信号 Data 的高电平,第二节点 S 的电平等于 $V_{ref}-V_{th}+\Delta V$, 其中 V_{ref} 为数据信号 Data 的低电平, V_{th} 为第二薄膜晶体管 T2 的阈值电压, ΔV 为从阈值电压侦测阶段 2 到阈值电压补偿阶段 3 电容 C1 所充的电压, 第二薄膜晶体管 T2 的栅源极电压即电容 C1 两端的电压差为 $V_{data}-V_{ref}+V_{th}-\Delta V$, 其中 V_{data} 为数据信号 Data 的高电平; 在发光阶段 4 中, 所述第一扫描信号 Scan1 切换至低电平, 所述第二扫描信号 Scan2 维持低电平, 所述数据信号 Data 维持高电平, 所述初始化信号 Vini 切换至高电平, 所述第一薄膜晶体管 T1 关闭, 第三和第四薄膜晶体管 T3、T4 打开, 有机发光二极管 D1 发光, 所述初始化信号 Vini 的高电平等于此时第一节点 G 的电平或等于此时第二节点 S 的电平或大于此时第一节点 G 的电平。

值得一提的是, 在发光阶段 4 中, 因为电容 C1 的存储作用, 电容 C1 两端的电压差即第二薄膜晶体管 T2 的栅源极电压不变仍然为 $V_{data}-V_{ref}+V_{th}-\Delta V$, 此时该流过有机发光二极管 D1 的驱动电流 $I=K(V_{data}-V_{ref}-\Delta V)^2$, K 为薄膜晶体管的结构参数, 对于相同结构的薄膜晶体管, K 值相对稳定, 由该驱动电流表达式可知, 驱动电流与第二薄膜晶体管 T2 的阈值电压 V_{th} 无关, 消除了阈值电压 V_{th} 的影响, 提升了有机发光二极管电流的一致性和稳定性, 提高了有机发光二极管的显示品质, 与此同时, 所述初始化信号 Vini 提供高电平, 使得第三节点 B 的电平等于此时第一节点 G 的电平或等于此时第二节点 S 的电平或大于此时第一节点 G 的电平, 能够抑制驱动薄膜晶体管即第二薄膜晶体管 T2 的栅极与源极的漏电流或使漏电流反向, 进而补偿或缓解因漏电流导致的补偿数据电压畸变, 提升发光阶段补偿数据的稳定性, 改善像素驱动电路的补偿效果。

请参阅图 4, 并同时参阅图 3, 本发明还提供一种 AMOLED 像素驱动方法, 包括如下步骤:

步骤 S1、提供一如图 2 所示 AMOLED 像素驱动系统, 此处不再对该系统进行重复描述;

步骤 S2、进入复位阶段 1;

所述第一扫描信号 Scan1 提供低电平, 所述第二扫描信号 Scan2 提供高电平, 所述数据信号 Data 提供低电平, 所述初始化信号 Vini 提供低电平, 所述第一薄膜晶体管 T1 关闭, 第三和第四薄膜晶体管 T3、T4 打开, 所述第一节点 G 和第二节点 S 的电平均等于初始化信号 Vini 的低电平;

步骤 S3、进入阈值电压侦测阶段 2;

所述第一扫描信号 Scan1 切换至高电平, 所述第二扫描信号 Scan2 切换至低电平, 所述数据信号 Data 维持低电平, 所述初始化信号 Vini 维持低电

平, 所述第一薄膜晶体管 T1 打开, 第三和第四薄膜晶体管 T3、T4 关闭, 所述第一节点 G 的电平等于数据信号 Data 的低电平, 第二节点 S 的电平等于初始化信号 Vini 的低电平, 所述数据信号 Data 的低电平大于所述初始化信号 Vini 的低电平, 所述电容 C1 开始充电;

5 步骤 S4、进入阈值电压补偿阶段 3;

所述第一扫描信号 Scan1 维持高电平, 所述第二扫描信号 Scan2 维持低电平, 所述数据信号 Data 切换至高电平, 所述初始化信号 Vini 维持低电平, 所述第一薄膜晶体管 T1 打开, 第三和第四薄膜晶体管 T3、T4 关闭, 所述第一节点 G 的电平等于数据信号 Data 的高电平, 第二节点 S 的电平等于
10 $V_{ref}-V_{th}+\Delta V$, 第二其中 V_{ref} 为数据信号 Data 的低电平, V_{th} 为第二薄膜晶体管 T2 的阈值电压, ΔV 为从阈值电压侦测阶段 2 到阈值电压补偿阶段 3 电容 C1 所充的电压, 第二薄膜晶体管 T2 的栅源极电压为 $V_{data}-V_{ref}+V_{th}-\Delta V$, 其中 V_{data} 为数据信号 Data 的高电平;

步骤 S5、进入发光阶段 4;

15 所述第一扫描信号 Scan1 切换至低电平, 所述第二扫描信号 Scan2 维持低电平, 所述数据信号 Data 维持高电平, 所述初始化信号 Vini 切换至高电平, 所述第一薄膜晶体管 T1 关闭, 第三和第四薄膜晶体管 T3、T4 打开, 有机发光二极管 D1 发光, 所述初始化信号 Vini 的高电平等于此时第一节点 G 的电平或等于此时第二节点 S 的电平或大于此时第一节点 G 的电平。

20 具体地, 在发光阶段 4 中, 因为电容 C1 的存储作用, 电容 C1 两端的电压差即第二薄膜晶体管 T2 的栅源极电压不变仍然为 $V_{data}-V_{ref}+V_{th}-\Delta V$, 此时该流过有机发光二极管 D1 的驱动电流 $I=K(V_{data}-V_{ref}-\Delta V)^2$, K 为薄膜晶体管的结构参数, 对于相同结构的薄膜晶体管, K 值相对稳定, 由该驱动电流表达式可知, 驱动电流与第二薄膜晶体管 T2 的阈值电压 V_{th} 无
25 关, 消除了阈值电压 V_{th} 的影响, 提升了有机发光二极管电流的一致性和稳定性, 提高了有机发光二极管的显示品质, 与此同时, 所述初始化信号 Vini 提供高电平, 使得第三节点 B 的电平等于此时第一节点 G 的电平或等于此时第二节点 S 的电平或大于此时第一节点 G 的电平, 能够抑制驱动薄膜晶体管即第二薄膜晶体管 T2 的栅极与源极的漏电流或使漏电流反向, 进
30 而补偿或缓解因漏电流导致的补偿数据电压畸变, 提升发光阶段补偿数据的稳定性, 改善像素驱动电路的补偿效果。

具体地, 如图 2 所示, 所述初始化电压供电模块 20 包括: 多路复用器 21、初始化高电压产生模块 22、以及初始化低电压产生模块 23;

所述多路复用器 21 的输入端分别电性连接初始化高电压产生模块 22

和初始化低电压产生模块 23, 输出端电性连接于第三节点 B, 控制端接入第一选通信号与第二选通信号, 所述第一选通信号与第二选通信号可以根据需要选择适合的信号, 通过所述第一选通信号与第二选通信号控制所述多路复用器 21 在相应的时刻输出由初始化高电压产生模块 22 产生的高电平或由初始化低电压产生模块 23 产生的低电平。

进一步地, 所述 AMOLED 像素驱动系统还包括: 控制信号产生模块 30、与所述控制信号产生模块 30 电性连接的第一扫描信号输出处理模块 40、以及与所述控制信号产生模块 30 电性连接的数据信号输出处理模块 50, 优选地, 所述控制信号产生模块 30 为 FPGA。

所述控制信号产生模块 30 向所述第一扫描信号输出处理模块 40、以及数据信号输出处理模块 50 分别提供第一扫描信号 Scan1 的使能信号 OE1、以及数据信号 Data 的驱动信号 STB2 控制第一扫描信号输出处理模块 40、以及数据信号输出处理模块 50 分别输出第一扫描信号 Scan1 和数据信号 Data;

此时, 所述第一选通信号可以为第一扫描信号 Scan1 的使能信号 OE1, 所述第二选通信号可以为数据信号 Data 的驱动信号 STB2; 当所述第一扫描信号 Scan1 的使能信号 OE1 为高电平时, 所述第一扫描信号 Scan1 为低电平, 当所述第一扫描信号 Scan1 的使能信号 OE1 为低电平时, 所述第一扫描信号 Scan1 为高电平; 当所述数据信号 Data 的驱动信号 STB2 为低电平时, 所述数据信号 Data 为低电平, 当所述数据信号 Data 的驱动信号 STB2 为高电平时, 所述数据信号 Data 为高电平; 当所述第一扫描信号 Scan1 的使能信号 OE1 和所述数据信号 Data 的驱动信号 STB2 均为高电平时, 所述初始化信号 Vini 为高电平, 其余时刻所述初始化信号 Vini 均为低电平。

综上所述, 本发明提供一种 AMOLED 像素驱动系统, 包括 4T1C 架构的像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块, 通过初始化电压供电模块在发光阶段为像素驱动电路提供高电平的初始化信号, 在有效补偿驱动薄膜晶体管的阈值电压, 使流过有机发光二极管的电流稳定的同时, 还能减少发光阶段驱动薄膜晶体管栅极和源极的漏电流, 提升发光阶段补偿数据的稳定性, 提升补偿效果。本发明还提供一种 AMOLED 像素驱动方法, 能够有效补偿驱动薄膜晶体管的阈值电压, 使流过有机发光二极管的电流稳定, 改善发光阶段补偿数据的稳定性, 减少漏电流, 提升补偿效果。

以上所述, 对于本领域的普通技术人员来说, 可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形, 而所有这些改变和变形

都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种 AMOLED 像素驱动系统，包括：像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块；

5 所述像素驱动电路包括：第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管；

 所述第一薄膜晶体管的栅极接入第一扫描信号，源极接入数据信号，漏极电性连接于第一节点；

10 所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

 所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一节点，漏极电性连接于第三节点；

 所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

15 所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

 所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

 所述初始化电压供电模块电性连接于第三节点，并按照时序向所述第三节点提供具有高低交替电平的初始化信号，且所述初始化信号的高电平等于所述有机发光二极管发光时第一节点的电平或等于所述有机发光二极管发光时第二节点的电平或大于所述有机发光二极管发光时第一节点的电平。

20

2、如权利要求 1 所述的 AMOLED 像素驱动系统，其中，所述初始化电压供电模块包括：多路复用器、初始化高电压产生模块、以及初始化低电压产生模块；

25 所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块，输出端电性连接于第三节点，控制端接入第一选通信号与第二选通信号。

3、如权利要求 2 所述的 AMOLED 像素驱动系统，还包括：控制信号产生模块、与所述控制信号产生模块电性连接的第一扫描信号输出处理模块、以及与所述控制信号产生模块电性连接的数据信号输出处理模块；

30

 所述控制信号产生模块向所述第一扫描信号输出处理模块、以及数据信号输出处理模块分别提供第一扫描信号的使能信号、以及数据信号的驱动信号控制第一扫描信号输出处理模块、以及数据信号输出处理模块分别

输出第一扫描信号和数据信号;

所述第一选通信号为第一扫描信号的使能信号, 所述第二选通信号为数据信号的驱动信号;

5 当所述第一扫描信号的使能信号为高电平时, 所述第一扫描信号为低电平, 当所述第一扫描信号的使能信号为低电平时, 所述第一扫描信号为高电平;

当所述数据信号的驱动信号为低电平时, 所述数据信号为低电平, 当所述数据信号的驱动信号为高电平时, 所述数据信号为高电平;

10 当所述第一扫描信号的使能信号和所述数据信号的驱动信号均为高电平时, 所述初始化信号为高电平, 其余时刻所述初始化信号均为低电平。

4、如权利要求 1 所述的 AMOLED 像素驱动系统, 其中, 所述第一扫描信号、所述第二扫描信号、以及数据信号相组合, 先后对应于一复位阶段、一阈值电压侦测阶段、一阈值电压补偿阶段、以及一发光阶段;

15 在所述复位阶段中, 所述第一扫描信号提供低电平, 所述第二扫描信号提供高电平, 所述数据信号提供低电平, 所述初始化信号提供低电平;

在所述阈值电压侦测阶段中, 所述第一扫描信号切换至高电平, 所述第二扫描信号切换至低电平, 所述数据信号维持低电平, 所述初始化信号维持低电平;

20 在所述阈值电压补偿阶段中, 所述第一扫描信号维持高电平, 所述第二扫描信号维持低电平, 所述数据信号切换至高电平, 所述初始化信号维持低电平;

在发光阶段中, 所述第一扫描信号切换至低电平, 所述第二扫描信号维持低电平, 所述数据信号维持高电平, 所述初始化信号切换至高电平。

25 5、如权利要求 4 所述的 AMOLED 像素驱动系统, 其中, 所述数据信号的低电平高于所述初始化信号的低电平。

6、如权利要求 3 所述的 AMOLED 像素驱动系统, 其中, 所述控制信号产生模块为 FPGA。

7、一种 AMOLED 像素驱动方法, 包括如下步骤:

30 步骤 S1、提供一 AMOLED 像素驱动系统, 包括: 像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块;

所述像素驱动电路包括: 第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管;

所述第一薄膜晶体管的栅极接入第一扫描信号, 源极接入数据信号, 漏极电性连接于第一节点;

所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一节点，漏极电性连接于第三节点；

5 所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

10 所述初始化电压供电模块电性连接于第三节点，并向所述第三节点提供初始化信号；

步骤 S2、进入复位阶段；

15 所述第一扫描信号提供低电平，所述第二扫描信号提供高电平，所述数据信号提供低电平，所述初始化信号提供为低电平，所述第一薄膜晶体管关闭，第三和第四薄膜晶体管打开，所述第一节点和第二节点的电平均等于初始化信号的低电平；

步骤 S3、进入阈值电压侦测阶段；

20 所述第一扫描信号切换至高电平，所述第二扫描信号切换至低电平，所述数据信号维持低电平，所述初始化信号维持低电平，所述第一薄膜晶体管打开，第三和第四薄膜晶体管关闭，所述第一节点的电平等于数据信号的低电平，第二节点的电平等于初始化信号的低电平，所述数据信号的低电平高于所述初始化信号的低电平，所述电容开始充电；

步骤 S4、进入阈值电压补偿阶段；

25 所述第一扫描信号维持高电平，所述第二扫描信号维持低电平，所述数据信号切换至高电平，所述初始化信号维持低电平，所述第一薄膜晶体管打开，第三和第四薄膜晶体管关闭，所述第一节点的电平等于数据信号的高电平，第二节点的电平等于 $V_{ref} - V_{th} + \Delta V$ ，其中 V_{ref} 为数据信号的低电平， V_{th} 为第二薄膜晶体管的阈值电压， ΔV 为从阈值电压侦测阶段到阈值电压补偿阶段电容所充的电压；

步骤 S5、进入发光阶段；

30 所述第一扫描信号切换至低电平，所述第二扫描信号维持低电平，所述数据信号维持高电平，所述初始化信号切换至高电平，所述第一薄膜晶体管关闭，第三和第四薄膜晶体管打开，有机发光二极管发光，所述初始化信号的高电平等于此时第一节点的电平或等于此时第二节点的电平或大于此时第一节点的电平。

8、如权利要求 7 所述的 AMOLED 像素驱动方法，其中，所述初始化电压供电模块包括：多路复用器、初始化高电压产生模块、以及初始化低电压产生模块；

5 所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块，输出端电性连接于第三节点，控制端接入第一选通信号与第二选通信号。

9、如权利要求 8 所述的 AMOLED 像素驱动方法，其中，

10 所述 AMOLED 像素驱动系统还包括：控制信号产生模块、与所述控制信号产生模块电性连接的第一扫描信号输出处理模块、以及与所述控制信号产生模块电性连接的数据信号输出处理模块；

所述控制信号产生模块向所述第一扫描信号输出处理模块、以及数据信号输出处理模块分别提供第一扫描信号的使能信号、以及数据信号的驱动信号控制第一扫描信号输出处理模块、以及数据信号输出处理模块分别输出第一扫描信号和数据信号；

15 所述第一选通信号为第一扫描信号的使能信号，所述第二选通信号为数据信号的驱动信号；

当所述第一扫描信号的使能信号为高电平时，所述第一扫描信号为低电平，当所述第一扫描信号的使能信号为低电平时，所述第一扫描信号为高电平；

20 当所述数据信号的驱动信号为低电平时，所述数据信号为低电平，当所述数据信号的驱动信号为高电平时，所述数据信号为高电平；

当所述第一扫描信号的使能信号和所述数据信号的驱动信号均为高电平时，所述初始化信号为高电平，其余时刻所述初始化信号均为低电平。

25 10、如权利要求 9 所述的 AMOLED 像素驱动方法，其中，所述控制信号产生模块为 FPGA。

11、一种 AMOLED 像素驱动系统，包括：像素驱动电路、以及与所述像素驱动电路电性连接的初始化电压供电模块；

所述像素驱动电路包括：第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、电容、以及有机发光二极管；

30 所述第一薄膜晶体管的栅极接入第一扫描信号，源极接入数据信号，漏极电性连接于第一节点；

所述第二薄膜晶体管的栅极电性连接于第一节点，漏极接入电源电压，源极电性连接于第二节点；

所述第三薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第一

节点，漏极电性连接于第三节点；

所述第四薄膜晶体管的栅极接入第二扫描信号，源极电性连接于第三节点，漏极电性连接于第二节点；

所述电容的一端电性连接于第一节点，另一端电性连接于第二节点；

5 所述有机发光二极管的阳极电性连接于第二节点，阴极接地；

所述初始化电压供电模块电性连接于第三节点，并按照时序向所述第三节点提供具有高低交替电平的初始化信号，且所述初始化信号的高电平等于所述有机发光二极管发光时第一节点的电平或等于所述有机发光二极管发光时第二节点的电平或大于所述有机发光二极管发光时第一节点的电平；

10 其中，所述初始化电压供电模块包括：多路复用器、初始化高电压产生模块、以及初始化低电压产生模块；

所述多路复用器的输入端分别电性连接初始化高电压产生模块和初始化低电压产生模块，输出端电性连接于第三节点，控制端接入第一选通信号与第二选通信号；

15 其中，所述第一扫描信号、所述第二扫描信号、以及数据信号相组合，先后对应于一复位阶段、一阈值电压侦测阶段、一阈值电压补偿阶段、以及一发光阶段；

20 在所述复位阶段中，所述第一扫描信号提供低电平，所述第二扫描信号提供高电平，所述数据信号提供低电平，所述初始化信号提供低电平；

在所述阈值电压侦测阶段中，所述第一扫描信号切换至高电平，所述第二扫描信号切换至低电平，所述数据信号维持低电平，所述初始化信号维持低电平；

25 在所述阈值电压补偿阶段中，所述第一扫描信号维持高电平，所述第二扫描信号维持低电平，所述数据信号切换至高电平，所述初始化信号维持低电平；

在发光阶段中，所述第一扫描信号切换至低电平，所述第二扫描信号维持低电平，所述数据信号维持高电平，所述初始化信号切换至高电平。

30 12、如权利要求 11 所述的 AMOLED 像素驱动系统，还包括：控制信号产生模块、与所述控制信号产生模块电性连接的第一扫描信号输出处理模块、以及与所述控制信号产生模块电性连接的数据信号输出处理模块；

所述控制信号产生模块向所述第一扫描信号输出处理模块、以及数据信号输出处理模块分别提供第一扫描信号的使能信号、以及数据信号的驱动信号控制第一扫描信号输出处理模块、以及数据信号输出处理模块分别

输出第一扫描信号和数据信号;

所述第一选通信号为第一扫描信号的使能信号, 所述第二选通信号为数据信号的驱动信号;

5 当所述第一扫描信号的使能信号为高电平时, 所述第一扫描信号为低电平, 当所述第一扫描信号的使能信号为低电平时, 所述第一扫描信号为高电平;

当所述数据信号的驱动信号为低电平时, 所述数据信号为低电平, 当所述数据信号的驱动信号为高电平时, 所述数据信号为高电平;

10 当所述第一扫描信号的使能信号和所述数据信号的驱动信号均为高电平时, 所述初始化信号为高电平, 其余时刻所述初始化信号均为低电平。

13、如权利要求 11 所述的 AMOLED 像素驱动系统, 其中, 所述数据信号的低电平高于所述初始化信号的低电平。

14、如权利要求 12 所述的 AMOLED 像素驱动系统, 其中, 所述控制信号产生模块为 FPGA。

15

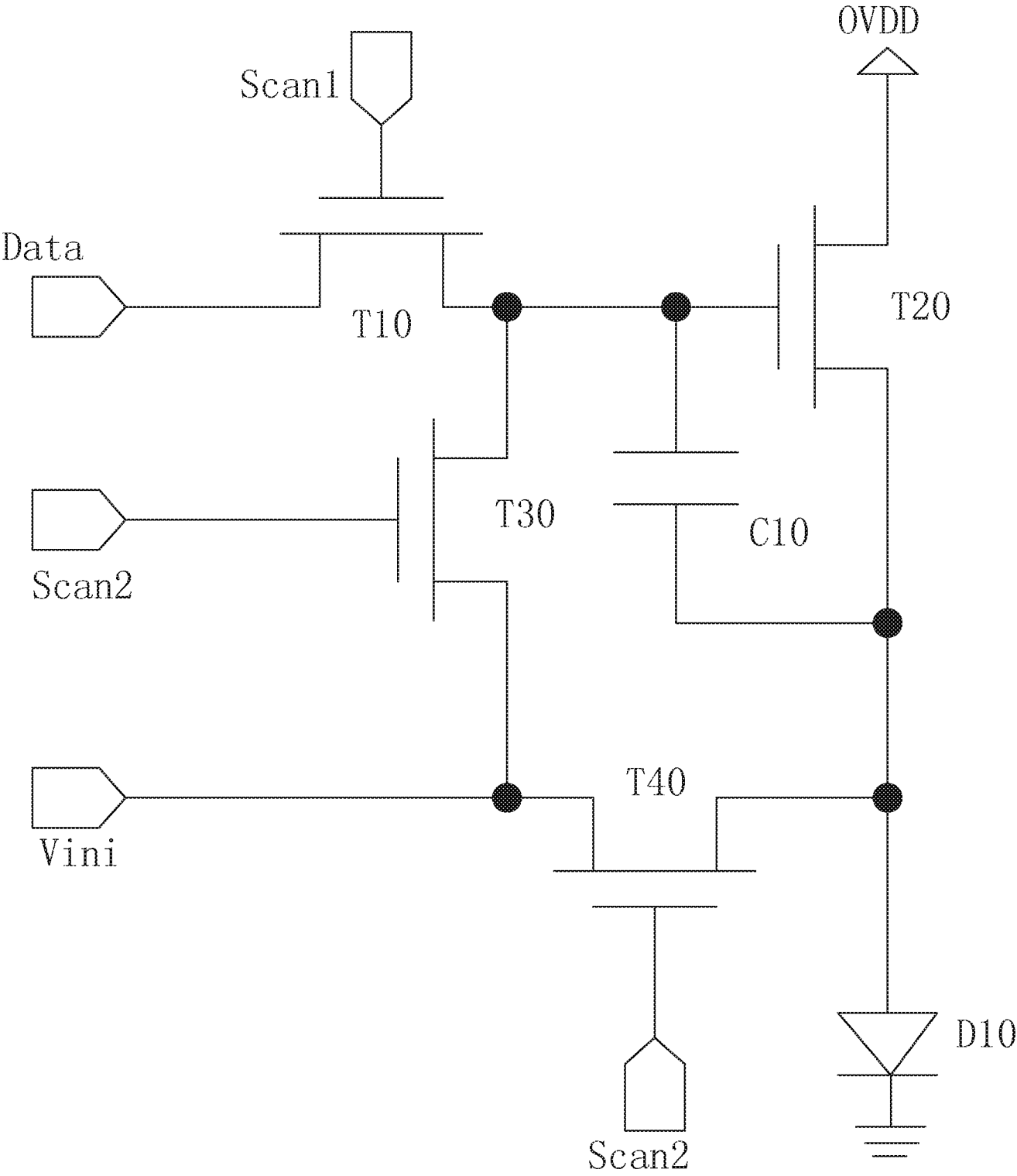


图1

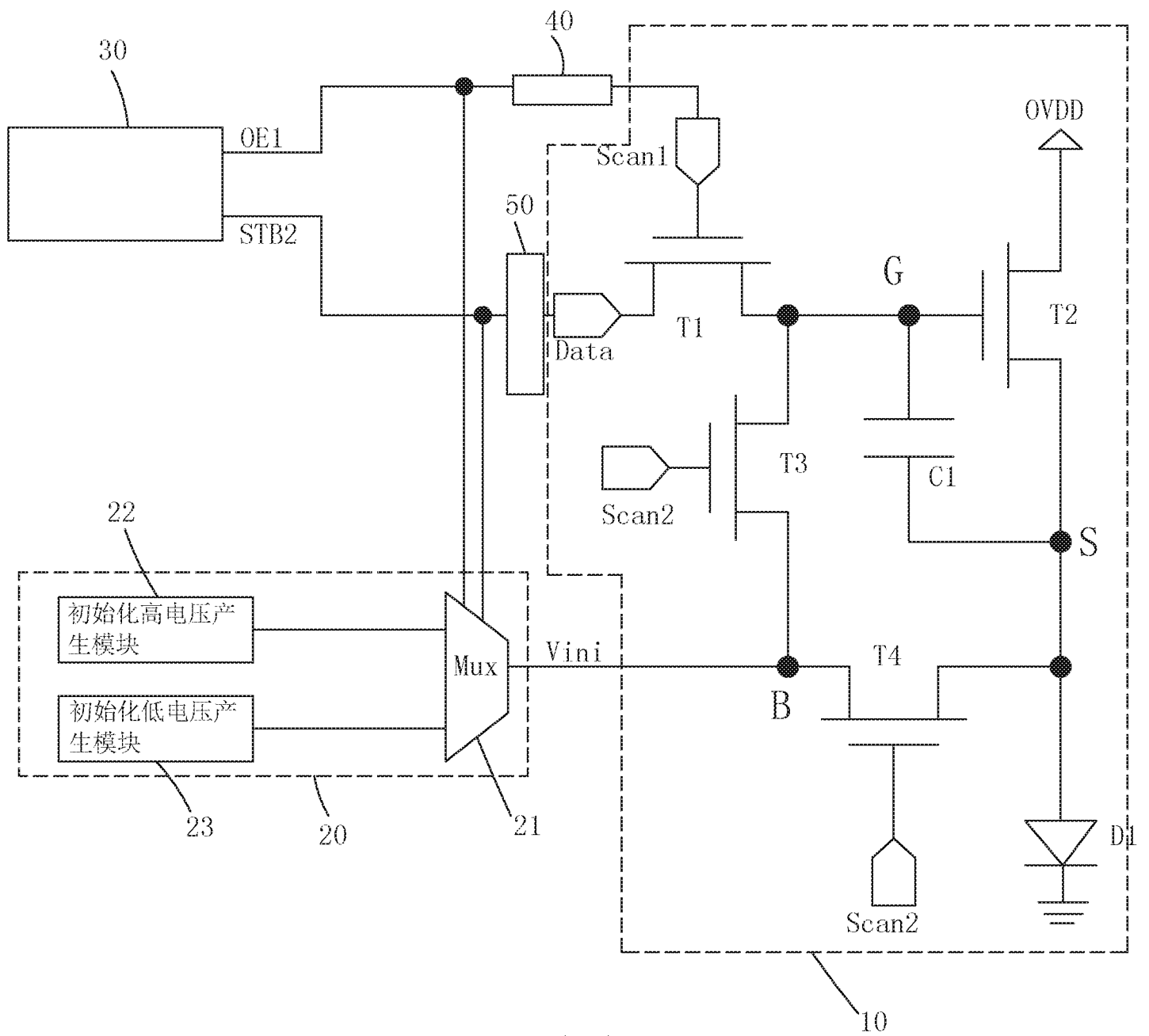


图 2

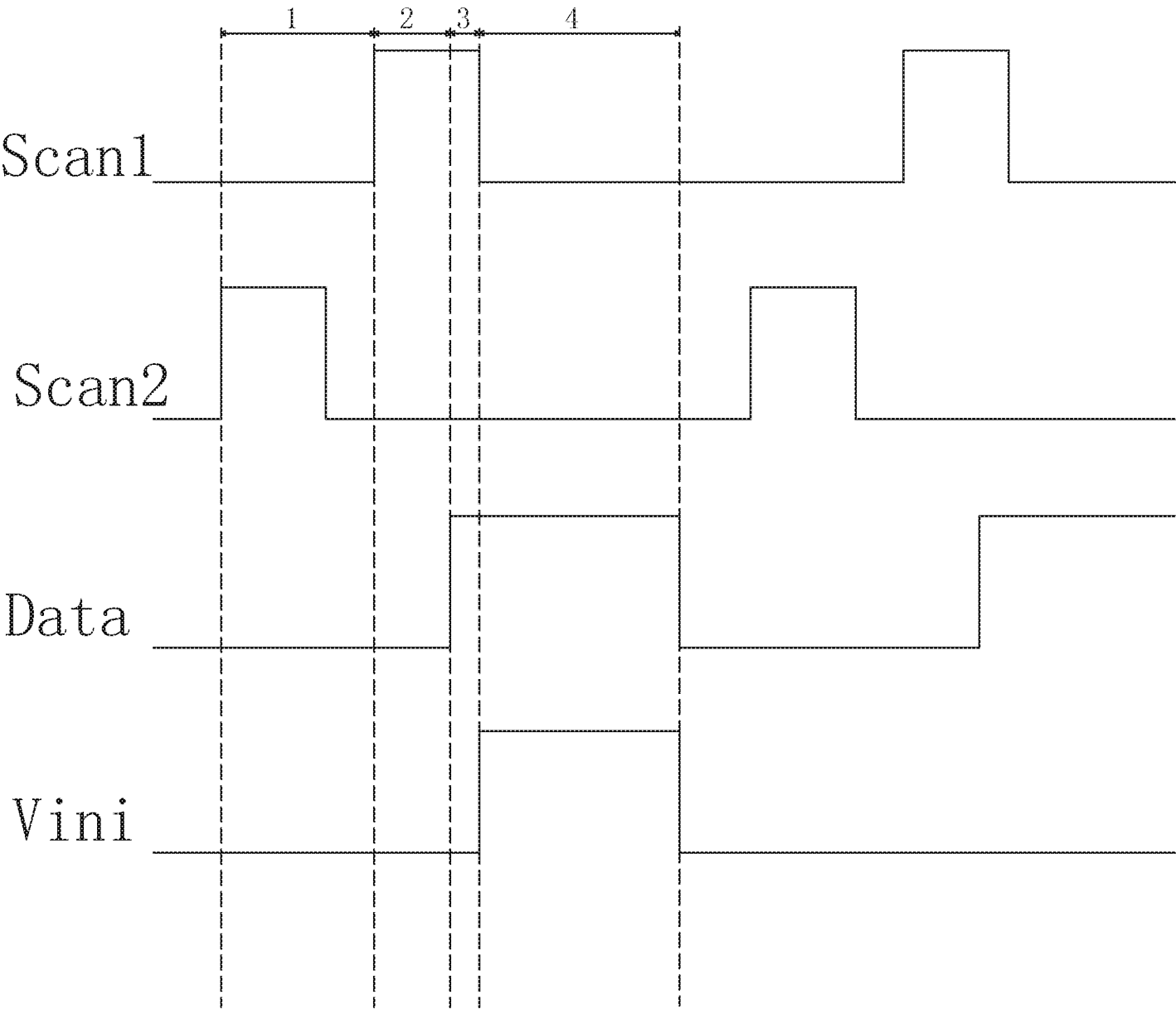


图3

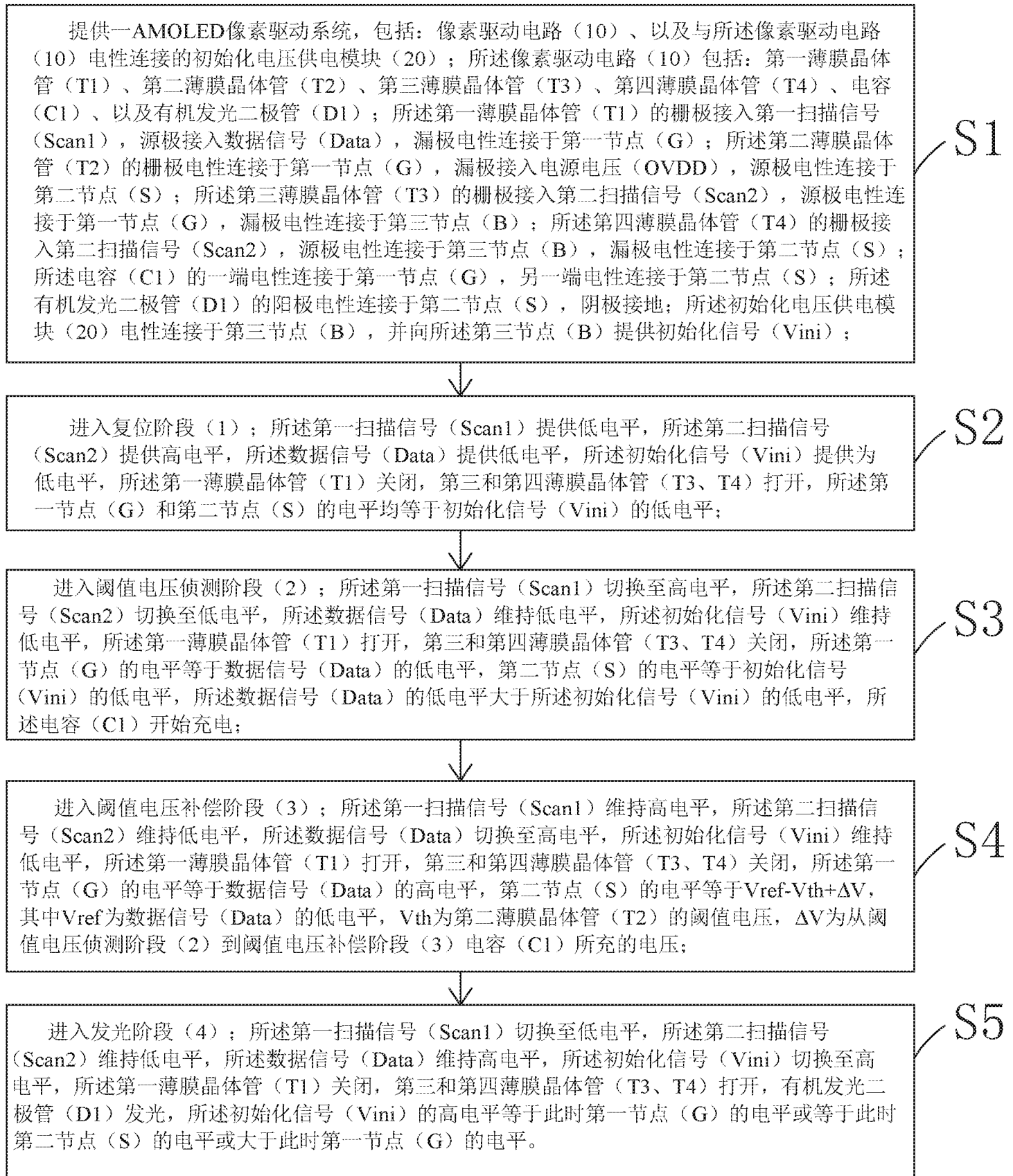


图4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/073725

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3258 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 华星, 京东方, 王利民, 像素, 象素, 反偏, 补偿, Vsus, Vini, Vint, Vref, Vth, threshold, ??oled, variable, differ+, adjustable, alter+, initial+, reference, voltage, reverse, bias

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103700347 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 02 April 2014 (02.04.2014), description, paragraphs [0038]-[0047], and figures 6-12	1, 4, 5, 7
Y	CN 104751789 A (LG DISPLAY CO., LTD.), 01 July 2015 (01.07.2015), description, paragraphs [0073]-[0111], and figures 7 and 8	1, 4, 5, 7
A	CN 105989804 A (SAMSUNG DISPLAY CO., LTD.), 05 October 2016 (05.10.2016), entire document	1-14
A	CN 106205495 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 07 December 2016 (07.12.2016), entire document	1-14
A	JP 2011039269 A (SEIKO EPSON CORP.), 24 February 2011 (24.02.2011), entire document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11 September 2017	Date of mailing of the international search report 20 October 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Xiaolan Telephone No. (86-10) 62414000

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/073725

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103700347 A	02 April 2014	JP 2017500617 A	05 January 2017
		WO 2015103802 A1	16 July 2015
		GB 2537508 A	19 October 2016
		KR 20160078441 A	04 July 2016
		CN 103700347 B	04 November 2015
		US 2015379934 A1	31 December 2015
CN 104751789 A	01 July 2015	KR 20150080198 A	09 July 2015
		US 9691330 B2	27 June 2017
		US 2015187281 A1	02 July 2015
		EP 2889863 A2	01 July 2015
CN 105989804 A	05 October 2016	KR 20160114219 A	05 October 2016
		US 2016284267 A1	29 September 2016
CN 106205495 A	07 December 2016	None	
JP 2011039269 A	24 February 2011	None	

国际检索报告

国际申请号

PCT/CN2017/073725

A. 主题的分类

G09G 3/3258(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 华星, 京东方, 王利民, 像素, 象素, 反偏, 补偿, Vsus, Vini, Vint, Vref, Vth, threshold, ??oled, variable, differ+, adjustable, alter+, initial+, reference, voltage, reverse, bias

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103700347 A (深圳市华星光电技术有限公司) 2014年 4月 2日 (2014 - 04 - 02) 说明书第[0038]-[0047]段, 附图6-12	1, 4, 5, 7
Y	CN 104751789 A (乐金显示有限公司) 2015年 7月 1日 (2015 - 07 - 01) 说明书第[0073]-[0111]段, 附图7、8	1, 4, 5, 7
A	CN 105989804 A (三星显示有限公司) 2016年 10月 5日 (2016 - 10 - 05) 全文	1-14
A	CN 106205495 A (深圳市华星光电技术有限公司) 2016年 12月 7日 (2016 - 12 - 07) 全文	1-14
A	JP 2011039269 A (SEIKO EPSON CORP.) 2011年 2月 24日 (2011 - 02 - 24) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 9月 11日

国际检索报告邮寄日期

2017年 10月 20日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李小兰

电话号码 (86-10)62414000

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/073725

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103700347	A	2014年 4月 2日	JP	2017500617	A	2017年 1月 5日
				WO	2015103802	A1	2015年 7月 16日
				GB	2537508	A	2016年 10月 19日
				KR	20160078441	A	2016年 7月 4日
				CN	103700347	B	2015年 11月 4日
				US	2015379934	A1	2015年 12月 31日
CN	104751789	A	2015年 7月 1日	KR	20150080198	A	2015年 7月 9日
				US	9691330	B2	2017年 6月 27日
				US	2015187281	A1	2015年 7月 2日
				EP	2889863	A2	2015年 7月 1日
CN	105989804	A	2016年 10月 5日	KR	20160114219	A	2016年 10月 5日
				US	2016284267	A1	2016年 9月 29日
CN	106205495	A	2016年 12月 7日	无			
JP	2011039269	A	2011年 2月 24日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)