

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01 G 4/12

H01G 4/30



[12] 发明专利申请公开说明书

[21] 申请号 200410097915.5

[43] 公开日 2005 年 7 月 13 日

[11] 公开号 CN 1637971A

[22] 申请日 2004.12.6

[21] 申请号 200410097915.5

[30] 优先权

[32] 2003. 12. 5 [33] JP [31] 2003-407351

[71] 申请人 日本特殊陶业株式会社

地址 日本爱知县

[72] 发明人 林计宏 大塚淳 佐藤学

[74] 专利代理机构 中原信达知识产权代理有限责任
公司

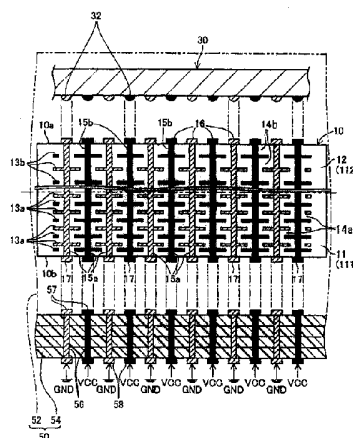
代理人 陆 弋 顾红霞

权利要求书 6 页 说明书 29 页 附图 11 页

[54] 发明名称 电容器及其制造方法

[57] 摘要

一种减小电感的多层陶瓷电容器(10),可分为第一层基体(11)和第二层基体(12),通过交替层叠内部电极(13a、13b)从而使其彼此相对并中间夹有陶瓷层(14)而形成第一层基体(11)和第二层基体(12),第二层基体(12)的陶瓷层(14)比第一层基体(11)的陶瓷层(14)厚,因而可以补偿电极高度差。进而,在第二层基体(12)中,内部电极(13b)通过通孔电极(15b)而电连接,因而使通孔电极(15b)不与内部电极(13b)相连接的部分缩短。



ISSN 1008-4274

知识产权出版社出版

1. 一种电容器（10），包括：

5 电极层部分（11、111），其中包含多个层叠的彼此相对且中间夹有介电层（14）的内部电极（13a），和沿与内部电极（13a）层叠表面垂直的方向形成的通孔电极（15a、15b），用于在内部电极（13a）间传导电流，和

介电层部分（12、112），包含多个层叠介电层（14），在电容器顶面侧（10a）设置在电极层部分（11、111）上面，

10 其中，介电层部分（12、112）包括彼此相对且夹有介电层（14）的内部电极（13b），在介电层中的内部电极（13b）间的空间比电极层部分（11、111）中的内部电极（13a）间的空间大，和

通孔电极（15a、15b），与在介电层部分（12、112）中的内部电极（13b）电连接。

15

2. 根据权利要求1所述的电容器（10），其中

介电层部分（12、112）中内部电极（13b）间的空间比电极层部分（11、111）中的内部电极（13b）间的空间宽2到20倍。

20

3. 根据权利要求1所述的电容器（10），包括

形成在介电层部分（12、112）上表面（10a）、与相应的通孔电极（15a、15b）相连的端子（16）。

4. 根据权利要求3所述的电容器（10），包括

25 形成在与介电层部分（12、112）相对的电极层部分（11、111）的表面（10b）上、并与相应的通孔电极（15a、15b）相连的端子（17）。

5. 一种电容器（110），包括：

30 电极层部分（11、111），其中包含多个层叠的彼此相对且中间夹有介电层（14）的内部电极（13a），和沿与内部电极（13a）层叠

平面垂直的方向形成的通孔电极（15a、15b），以便在内部电极（13a）间传导电流，和

介电层部分（12、112），包含多个介电层（14），在电容器上表面侧（10a）设置在电极层部分（11、111）上，

5 其中介电层部分（12、112）包括一个导体层部分（122），其朝向电容器上表面侧（10a）设置，和一个厚部分（121），朝向电极层部分（11、111）设置。

6. 根据权利要求 5 所述的电容器（110），其中

10 导体层部分（122）包括一个电容器部分（123），其包含彼此相对且中间夹有部分介电层的内部电极（13b），和

通孔电极（15a、15b），与导体层部分（122）中的内部电极（13b）电连接。

15 7. 根据权利要求 6 所述的电容器（110），其中

电容器上表面（10a）与导体层部分（122）中的最靠近电容器表面（10b）的内部电极（13b）间的空间设置为等于或窄于组成导体层部分（122）的电容器部分的厚度。

20 8. 根据权利要求 1 所述的配置有半导体元件（30）的电容器（10），该半导体元件（30）与电容器介电层部分（12、112）一侧相连，以向通孔电极（15a、15b）传导电流。

25 9. 根据权利要求 5 所述的配置有半导体元件（30）的电容器（110），该半导体元件（30）与电容器介电层部分（12、112）一侧相连，以向通孔电极（15a、15b）传导电流。

30 10. 根据权利要求 1 所述的集成在线路板（50）上的电容器（10），在介电层部分（12、112）一侧与线路板（50）相连接，其中线路板包括电源线和地线，以便向通孔电极（15a、15b）传导电流。

11. 根据权利要求 5 所述的集成在线路板(50)上的电容器(110), 在介电层部分(12、112)一侧与线路板(50)相连接, 其中线路板包括电源线和地线, 以便向通孔电极(15a、15b)传导电流。

5

12. 根据权利要求 1 所述的集成在衬底(60)上的电容器(10), 在远离介电层部分(12、112)的电极层部分(11、111)表面上与衬底(60)相连接, 该衬底包括电源线和地线, 以便向通孔电极(15a、15b)传导电流。

10

13. 根据权利要求 5 所述的集成在衬底(60)上的电容器(110), 在远离介电层部分(12、112)的电极层部分(11、111)表面上与衬底(60)相连接, 该衬底包括电源线和地线, 以便向通孔电极(15a、15b)传导电流。

15

14. 一种电容器(10、110)的制造方法, 该电容器包括电极层部分(11、111)、介电层部分(12、112)、通孔电极(15a、15b), 其中电极层部分包含多个彼此相对层叠且中间夹有介电层(14)的内部电极(13), 介电层部分包含多个层叠的介电层(14)并设置在电极层部分(11、111)上, 通孔电极沿与内部电极(13)层叠表面垂直的方向形成, 用于在内部电极(13)间传导电流, 该方法包括:

20

步骤(1), 形成内部电极(13), 包括交替层叠用于第一电极层(24a)和面向第一电极层(24a)的第二电极层(24b)的内部电极材料(24a、24b), 且内部电极材料(24a、24b)之间夹有形成介电层的夹层介电材料(25a、25b), 从而获得第一层基体(22A), 并且交替层叠用于第三电极层(24a)和面向第三电极层(24a)的第四电极层(24b)的内部电极(13)材料, 且内部电极(13)材料之间夹有形成介电层的介电材料(25a、25b), 其中该夹层介电材料的厚度比第一层基体(22A)的介电层的夹层介电材料大, 从而获得第二层基体(22B), 然后堆叠和整合两个层基体; 和

25

30

步骤（2），在整合的第一层基体和第二层基体（22B）中，形成贯穿第一层基体（22A）中的第一电极层（24a）和第二层基体（22B）中的第三电极层（24a）的第一通孔（26），和贯穿第一层基体（22A）中的第二电极层（24b）和第二层基体（22B）中的第四电极层（24b）的第二通孔（26），并在各通孔（26）中填充导电膏。

15. 根据权利要求 14 所述方法，其中
步骤（1）包括：
首先形成第一层基体（22A）或第二层基体（22B）的步骤（1a）；
10 和
步骤（1b），通过形成第一层基体（22A）和第二层基体（22B）中的另一个以便堆叠在已经形成的层基体上而整合第一层基体和第二层基体（22B）。

15 16. 根据权利要求 15 的电容器的制造方法，其中
在步骤（1b）中，
在当第一层基体（22A）和第二层基体中的另一个形成以便堆叠在已经形成的层基体上时，用于形成第一层基体（22A）和第二层基体（22B）中另一个的介电材料（25a、25b）顺序层叠在已经形成的
20 层基体上。

17. 一种电容器（10、110）的制造方法，该电容器包括电极层部分（11、111）、介电层部分（12、112）、通孔电极（15a、15b），其中电极层部分包含多个彼此相对层叠且中间夹有介电层（14）的内部电极（13），介电层部分堆叠在电极层部分（11、111）上并包括
25 多个层叠的介电层（14），通孔电极沿与内部电极（13）层叠表面相垂直的方向形成，用于在内部电极（13）间传导电流，该方法包括：

步骤（1），首先形成用作电极层部分（11、111）的第一层基体（22A）或用作介电层部分（12、112）的第二层基体（22B）；和
30 步骤（2），通过在已经形成的层基体上形成第一层基体（22A）

和第二层基体（22B）中的另一个而整合第一层基体（22A）和第二层基体（22B），其中

5 通过交替层叠形成第一电极层（24a）和面向第一电极层（24a）的第二电极层（24b）的内部电极（13）形成材料，且内部电极（13）形成材料之间夹有形成介电层的夹层介电材料（25a、25b）而形成第一层基体（22A），并在生成的层基体中形成贯穿第一电极层（24a）的第一层基体（22A）第一通孔（26）和贯穿第二电极层（24b）的第一层基体（22A）第二通孔（26），并在第一层基体（22A）通孔（26）中填充导电膏，

10 通过层叠形成第三电极层（24a）和第四电极层（24b）的内部电极（13）形成材料，且中间夹有形成介电层的介电材料（25a、25b）而形成第二层基体（22B），其中所述介电层的厚度大于第一层基体（22A）中第一和第二电极间的空间，在所形成的层基体中，形成贯穿第三电极层（24a）的第二层基体（22B）第一通孔（26）和贯穿第四电极层（24b）的第二层基体（22B）第二通孔（26），将贯穿第三电极层（24a）的第二层基体（22B）通孔叠放在贯穿第一电极层（24a）的第一层基体（22A）通孔上，将贯穿第四电极层（24b）的第二层基体（22B）通孔叠放在贯穿第二电极层（24b）的第一层基体（22A）通孔上，并在第二层基体（22B）通孔（26）中填充导电膏，和

20 步骤（2），包括顺序层叠用于在已形成的层基体上形成第一层基体（22A）和第二层基体（22B）中另一个的介电材料（25a、25b），其中，在已形成的层基体中，已形成有通孔并在其中填充有导电膏，以便在已形成的层基体上形成第一层基体（22A）和第二层（22B）基体中的另一个。

25

30 18. 一种电容器（10、110）的制造方法，该电容器包括电极层部分（11、111）、介电层部分（12、112）、通孔电极（15a、15b），其中电极层部分包含多个彼此相对层叠且中间夹有介电层（14）的内部电极（13），介电层部分设置在电极层部分（11、111）上并包含多个层叠的介电层（14），通孔电极沿与内部电极（13）层叠平面垂

直的方向形成，用于电连接内部电极（13），该方法包括：

步骤（1），形成第一层基体（22A）和第二层基体（22B），即电极层部分（11、111）和介电层部分（12、112）；和

步骤（2），整合第一和第二层基体，其中

5 在步骤（1）中形成的第一层基体（22A）中，

用于第一电极层（24a）和面向第一电极层（24a）的第二电极层（24b）的内部电极（13）形成材料交替层叠，且中间夹有形成介电层的介电材料（25a、25b），在所生成的第一层基体（22A）中，形成贯穿第一电极层（24a）的第一层基体（22A）第一通孔（26），并

10 行成贯穿第二电极层（24b）的第一层基体（22A）第二通孔（26），

在步骤（1）中形成的第二层基体中，

用于第三电极层（24a）和第四电极层（24b）的内部电极（13）形成材料被层叠，且中间夹有形成介电层的介电材料（25a、25b），其中所述介电层厚度大与第一层基体（22A）中的内部电极(13)间的空间，在所生成的第二层基体（22B）中，形成贯穿第三电极层（24a）的第二层基体（22B）第一通孔（26）和 贯穿第四电极层（24b）的第二层基体（22B）第二通孔（26），将贯穿第三电极层（24a）的第二层基体（22B）通孔叠放在贯穿第一电极层（24a）的第一层基体（22A）通孔上，将贯穿第四电极层（24b）的第二层基体（22B）通孔叠放在

20 贯穿第二电极层（24b）的第一层基体（22A）通孔上，和

在步骤（2）中，

在整合第一和第二层基体（22A、22B）时，将贯穿第三电极层（24a）的第二层基体（22B）通孔叠放在贯穿第一电极层（24a）的第一层基体（22A）通孔上，将贯穿第四电极层（24b）的第二层通孔叠放在贯穿第二电极层（24b）的第一层基体（22A）第二通孔上。

25

19. 根据权利要求 15 所述的方法，其中

在步骤（1）中，

在形成第一层基体（22A）和第二层基体（22B）时，层基体各自形成导电膏填充在其中的第一层通孔（26）和第二层通孔（26）。

30

电容器及其制造方法

5 技术领域

本发明涉及一种电容器，其中多个内部电极交替层叠而彼此相对，且中间夹有介电层，特别的，涉及一种多层电容器，包括用于从端子电极向内部电极传导电流的通孔电极，和一种该电容器的制造方法。

10

背景技术

在多层电容器中，内部电极由中间夹有介电层的第一电极层和一个第二电极层构成，沿层叠方向设置有多通孔电极，以便在这些电极层中传导电流。例如，参见下文专利文件 1 和 2。例如，该多层电

15

容器可用作去耦电容器以减小 IC 的电源噪音。

[专利文件 1] JP-A-2002-359141

[专利文件 2] JP-A-2003-158030

20

对于这种应用，要求电容器具有大电容量和小电感，为达到该要求，通常多层层叠内部电极，并使内部电极与柱形通孔电极连接从而减小电容器的电感，其中柱形通孔电极沿与电容器内部的介电层平面垂直的方向贯穿形成。介电层上有带电极部分和无电极部分。因此，当在介电层中形成多层电极时，在得到的电容器中带有电极部分和无电极部分厚度不同，因而形成一个阶梯（电极阶梯）或者引起电极高度差。为了消除这种电极阶梯，通常在电容器表面层有一层较厚的称为基础层的介电层部分，以便消减电极的高度差。

25

本发明要解决的问题

对于前述传统电容器，需要指出如下问题。

30

对于如前所述的具有通孔电极的多层电容器，通孔电极贯穿其基础层以便与基础层下面内部电极建立连接。在这种结构中，有部分通孔电极并不与内部电极相接触，其长度就是基础层的厚度。

5 近年来，由于 IC 速度的增加，要求去耦电容器具有更小的电感。然而，由于通孔电极有一长段不与内部电极相接触，而使电感增加。基础层越厚，则电感越大，这使改进多层电容器的电气特性变的困难。特别是在高频范围，长度增加的影响是相当可观的。尽管该问题可通过减小基础层的厚度来减轻，但基础层厚度减小受限于电极阶梯。因此，减小基础层厚度不是一个可行方案。

10

发明内容

本发明就是为解决现有技术的以上问题而提出的，其目的就是要消除电极阶梯，并减小具有多个堆叠内部电极的多层电容器的电感。

15 本发明的上述目的可通过提供一种包含内部电极层部分和介电层部分的电容器实现，该电极层部分包括多个彼此相对并中间夹有介电层的正和负内部电极层。介电层部分在电容器上表面层一侧设置在电极层部分之上。在电极层部分中，多个内部电极彼此相对地层叠在一起且中间夹有介电层，在介电层部分中，多个介电层叠放在电极层间。然后，通过沿与内部电极层叠平面垂直的方向形成的通孔电极、连接相同极性电极的每个通孔电极，电流在电极层部分中的内部电极间传导。

20

25 除采用这种结构外，在本发明电容器中，介电层部分设置有彼此相对且中间夹有介电层的内部电极，在介电层部分中的内部电极间的空间要宽于在电极层部分中的内部电极间的空间。进而，将通孔电极构造成可以在介电层中的内部电极间传导电流。换句话说，如图 1、8、9 和 11 所示，根据本发明的电容器具有至少一个较厚的介电层（14b）和至少一个较薄的介电层（14a），每个介电层夹在内部电极之间，

30

并具有贯穿介电层并连接相同极性的内部电极的柱状通孔电极。根据本发明的一个方面，较厚的介电层的位置距离多层电容器的顶部表面比距离其底部表面更近。

5 相应的，在本发明电容器中，设置在电容器顶面一侧的介电层起到平基础层的作用。即，介电层起到用其厚度消减电极高度差的效果。进一步，通过建立通孔电极与内部电极的连接，而缩短了通孔电极未与内部电极连接的部分。结果，在本发明电容器中，在消减由层叠多个内部电极所致的电极高度差的同时减小其电感。

10

 具有上述结构的本发明电容器可以有多种方式的实施例，例如，在介电层部分中的内部电极间的空间可优选的设置为 2 到 20 倍（优选 3 到 8 倍）于电极层部分中内部电极间的空间。考虑到获得较低的电感和较低的电极高度差，这样的实施例被认为是优选的。这是因为
15 在介电层部分中的介电层可不必要做成无需的厚度，即，通孔电极未与内部电极相连接的部分不必做成无需的长度。

 作为另一个实施例，对于各通孔电极，可在介电层部分的表面上形成与通孔电极连接的端子。这种结构借助端子使引线与通孔电极易于连接，并使插件元件间易于连接。可选的，在与介电层部分相对的
20 电极层部分的表面上，可形成与通孔电极相连的端子。

 解决上述问题的另一个方法是提供一种电容器，它包含一个通过层叠多个彼此相对的内部电极并夹层介电层而构造的电极层部分，并使用沿与内部电极层叠平面垂直的方向形成的通孔电极，电流在内部
25 电极间传导。在该电容器中，在电容器的顶面侧设置有介电层部分，其中在电极层间叠放有多个介电层，其包含一个朝向电容器顶面一侧设置的导体层部分，和一个设置在导体层下面并朝向电极层部分的厚部分。

30

根据本发明，导体层部分可减小由通孔电极引起的电感，厚部分可消减电极高度差。特别的，在电容器的顶面侧（即，靠近插件 IC 一侧），考虑到总电感受未与导体层（例如，内部电极）相连的通孔电极部分长度的显著影响，介电层部分中的导体层部分构造成位于朝向电容器顶面侧。

导体层部分包括一个电容器部分，其以如下方式形成，内部电极彼此相对且中间夹有介电层，通孔电极优选的也在导体层部分中的内部电极间传导电流。当操作半导体元件（IC）导致由于各元件同时转换而产生电压下降时，电源首先来自于位置靠近 IC 的介电层中的电容器部分。由于其低电感的特性，电容器部分以高速供电，并在电压减小初期有效实现该功能，尽管其电容量较小。其后，电源由更大电容量的电极层部分提供，因而有效抑止由压降所引起的噪音。即，通过采用上述多层电容器，有效实现去耦。

导体层部分的电容器部分的厚度优选为整个电容器总厚度的 20% 或更小，更为优选的，10%或更小。进而，优选的为电极层部分厚度的一半或更小，更为优选的，25%或更小。导体层部分的电容器部分的电容量优选的为电极层部分的一半或更小，更为优选的，25%或更小。在这里，电容器的总厚度和电容器部分的厚度指电容器中层堆叠方向的厚度，层基体的厚度表示在层基体中沿层堆叠方向的厚度。

在导体层部分中，电容器上表面和最靠近电容器上表面的内部电极间的空间（换句话说，导体层部分减去电容器部分的厚度）设置为等于或窄于导体层部分中电容器部分的厚度。

厚部分的厚度优选的比导体层部分厚度大。进而，厚部分的厚度优选的设置电极层部分厚度的 1/3 或更薄。在这里，厚部分包含至少一个比在电极层部分中的介电层厚的介电层。

优选的，通孔电极包含第一通孔电极和第二通孔电极，并从介电层部分一侧贯通电极层部分中的内部电极的第一电极层和第二电极层。通孔电极贯穿导体层部分和电极层部分。由于相互取消通孔电极的磁场，认为该结构可有效减小电感。进而，在多层陶瓷电容器中，
5 它的通孔电极实际上都是贯穿通孔电极（所有通孔电极的一半或以上），认为该结构在很大程度上有效。

除其中仅设置有电容器的实施例外，前述的本发明的电容器可包括一个安装的电气元件。可行实施例包括：安装有半导体的电容器，
10 其中半导体元件与介电层部分相连，通过前述电容器中的通孔电极传导电流；集成有线路板的电容器，其中在介电层部分一侧与线路板建立连接，其线路包括电源线和地线，以向前述电容器中的通孔电极传导电流；衬底集成型电容器，其中与衬底建立连接，其上具有线路，
15 该线路在与介电层部分相对的电极层部分表面侧上包括电源线和地线，以便与前述电容器中的通孔电极建立连接；一个其中分别在电容器顶面和底面设置有半导体和衬底的实施例；及其它实施例。

进而，适用于制造前述电容器的本发明的第一工序是一种电容器制造方法，该电容器包括电极层部分、介电层部分、通孔电极，其中的
20 电极层部分包含多个彼此相对层叠且中间夹有介电层的内部电极，其中的介电层部分通过在电极层上层叠多个介电层而构造成，其中的通孔电极沿与内部电极层叠平面垂直的方向形成，在内部电极间建立连接，该方法包括：

步骤（1），为形成内部电极，交替层叠用于第一电极层和面向
25 第一电极层的第二电极层的内部电极形成材料，内部电极形成材料之间夹有形成介电层的介电材料，并层叠两层基体以整合为一个单元，该单元包括：用作电极层部分的第一层基体；用作介电层部分的第二电极层基体，其通过交替层叠用于第三电极层和面向第三电极层的第四电极层的另外的内部电极形成材料，该内部电极形成材料之间夹有
30 比第一层基体中内部电极间的空间更厚的用于介电层的介电材料；和

步骤（2），在形成的单元内第一层基体和第二层基体中，形成贯穿层叠在第一层基体中的所有第一电极层和第二层基体中的第三电极层的通孔，和贯穿第一层基体中的所有第二电极层和第二层基体中的第四电极层的通孔，并在各通孔中填充导电膏。

5

在这种情况下，步骤（1）可包括形成第一层基体或第二层基体的步骤（1a）；和通过在前面形成（即，已经形成的）的层基体上堆叠形成尚未形成的层基体以整合第一层基体和第二层基体的步骤（1b）。

10

在前述步骤（1b）中，为在已经形成的层基体上堆叠形成尚未形成的层基体，将用于形成尚未形成的层基体的介电材料顺序层叠在已经形成的层基体上。这里，如果未形成层基体是起介电层部分作用的第二层基体，则易于层叠多个厚介电材料基板，结果在已形成的层基体上（第一层基体）上用内部电极材料形成第三电极层和第四电极层。

15

进一步，适用于制造前述电容器的本发明的第二工序是一种电容器的制造方法，该电容器包括电极层部分、介电层部分、通孔电极，其中的电极层部分通过层叠多个彼此相对的内部电极且中间夹有介电层构成，其中的介电层部分通过在电极层上层叠多个介电层构成，其中的通孔电极沿与内部电极层叠平面垂直的方向形成，在内部电极间传导电流，该方法包括：

20

步骤（1），形成起电极层部分作用的第一层基体或起介电层部分作用的第二层基体；和

25

步骤（2），通过在已经形成的层基体上层叠形成尚未形成的层基体以整合第一层基体和第二层基体，其中

通过交替层叠用于第一电极层和与其相对的第二电极层的内部电极形成材料，且内部电极形成材料之间夹有用于介电层的介电材料，并在所形成的层基体中，在贯穿所有第一电极层和第二电极层的第一层基体通孔中填充导电膏，从而形成第一层基体，

30

通过交替层叠另外的用于第三电极层和与其相对的第四电极层的内部电极形成材料，并夹层介电材料，其中该介电材料形成比第一层基体中电极层间的空间更宽的介电层，并通过形成分别贯通第三电极层和第四电极层的第二层基体通孔，通过将贯穿第三电极层的第二层通孔叠放在第一层基体中的贯穿第一电极层的第一层通孔上，通过将贯穿第四电极层的第二层基体通孔叠放在第一层基体中的贯穿第二电极层的第一层基体通孔上，并通过在第二层基体通孔填充导电膏而形成第二层基体，和

步骤（2），为了在已经形成的层基体上层叠形成尚未形成的层基体，包括以下步骤：顺序层叠介电材料以便在已形成的层基体上形成尚未形成的层基体，而且在未形成的层基体通孔中填充有导电膏。

进一步，适用于制造前述电容器的本发明的第三工序是一种电容器制造方法，该电容器包括电极层部分、介电层部分，其中的电极层部分通过层叠多个彼此相对的内部电极且中间夹有介电层所构成，介电层部分通过以下方式形成：层叠多个叠放在电极层上的介电层并使用沿与内部电极层叠平面垂直的方向形成的通孔电极电连接内部电极，该方法包括：

步骤（1），形成起电极层部分作用的第一层基体和起介电层部分作用的第二层基体；和

步骤（2），整合第一第二层基体，其中

在步骤（1）形成的第一层基体中，交替层叠用于形成第一电极层和第二电极层的内部电极材料，其中第二电极层与第一电极层相对且在它们中间夹有介电材料形成的介电层，在所得的层基体中，形成贯穿第一电极层和第二电极层的第一层基体通孔，

在步骤（1）形成的第二层基体中，交替层叠另外的用于形成第三电极层和第四电极层以形成内部电极的内部电极材料，且中间夹有形成介电层的介电材料，其中介电层厚度比第一层基体中的内部电极间的空间宽，在所得的层基体中，形成分别贯通第三电极层和第四电极层的第二层基体通孔，在第一层基体中贯穿一电极层的第一层通孔

叠放在贯穿第三电极层的第二层基体通孔上，在第一层基体中贯穿二电极层的第一层基体通孔叠放在贯穿第四电极层的第二层基体通孔上，和

5 在步骤（2）中为整合第一和第二层基体，将第二层基体中贯穿第三电极层的第二层基体通孔叠放在第一层基体中贯穿第一电极层的第一层基体通孔上，贯穿四电极层的第二层通孔叠放在第一层基体种贯穿第二电极层的第一层通孔上。

10 在前述第二和第三工序中，使用内部电极形成材料形成第三电极层和第四电极层，很容易层叠多个厚介电材料的基板，以形成起介电层部分作用的第二层基体。

15 通过执行这些工艺，能够容易制造这种电容器，消减其电极高度差，同时，通过缩短通孔电极未与内部电极相连接的部分而降低其电感。

附图说明

图 1 是一个本发明的多层陶瓷电容器 10 示例布置的纵向截面图。

20 图 2（A）和（B）是分别形成在第一层基体 11 中的第一和第二内部电极层 13a 及第一和第二通孔电极 15a 的横向截面图。

图 3 是一个流程图，示出了多层陶瓷电容器 10 的制造工艺。

图 4 是一个原理图，示出了图 3 中的工艺制造第一层基体 11。

图 5 是一个原理图，示出了图 3 中的工艺制造第二层基体 12。

25 图 6 是一个原理图，示意地示出了基板层叠完成时的状态，并示出用于形成通孔 26 的激光发射。

图 7 是一个原理图，示意地示出了根据本发明的一个实施例形成的一个直线贯通层叠的基板的通孔 26 的例子。

图 8 是一个原理图，示出了多层陶瓷电容器 10 的一个修改例子。

30 图 9 是一个原理图，示出了多层陶瓷电容器 10 修改为包含仅在一个电容器表面包含顶端端子 16。

图 10 是一个流程图，示出了多层陶瓷电容器 10 的制造工艺的一个修改的例子。

图 11 是一个原理图，示出了多层陶瓷电容器的另一个修改例子。

5	标号说明
	标号用于在附图中标识各种结构特征，包括如下：
	10 多层电容器
	10a 顶表面
	10b 底表面
10	11 第一层基体
	12 第二层基体
	13a 内部电极
	13b 内部电极
	14a、14b 陶瓷介电层
15	15a 通孔电极
	15b 通孔电极
	16 顶部端子
	17 底部端子
	20a 窗口区
20	20b 窗口区
	22A 陶瓷印刷电路基板
	22B 陶瓷印刷电路基板
	24(24a,24b) 内部电极层
	25(25a,25b) 窗口区
25	25A 窗口区垂直区域
	25B 窗口区外围区域
	26 通孔
	27 剥离基板
	28 覆盖层
30	29 覆盖基板

	32	焊盘
	50	插件
	52	上部层
	54	下部层
5	56	引线
	57	突起
	58	端子
	60	线路板
	66	引线
10	67	端子
	100	基板体
	150	激光束

具体实施方式

15 本发明将参照附图详细说明如下。但是本发明并不仅限于此。

A. 例子；

A-1. 多层陶瓷电容器 10 的结构；

20 图 1 是一个示意原理图，通过纵向截面图示出本发明的多层陶瓷电容器 10。在图 1 所示的示例布置中，IC 芯片 30 和插件 50 通过多层陶瓷电容器 10 而彼此相连。

25 IC 芯片 30 是一个形成在一片硅基底（晶片）上的芯片，该芯片具有多个电路元件，如晶体管、电阻等。而电路元件通过多个铝线路布线彼此相连。因此，连接电路元件的铝线路布线引出至 IC 芯片 30 的下表面，并与突起形状的焊盘 32 相连。焊盘 32 按栅格形式排列在 IC 芯片 30 的下表面上，而与铝线路布线的引出部分相对应。

30 插件 50 支持 IC 芯片 30，而多层陶瓷电容器 10 插入其间。作为一个介电层，设置有下部层 54，以布置多层陶瓷电容器 10。在本例

子中，下部层 54 是由环氧树脂制成的。当然，也而以用其它绝缘材料（例如，除环氧树脂外的树脂材料，或陶瓷）制成下部层 54。除下部层 54 外，IC 芯片 30 还可设置有上部层 52，其作为绝缘层将下部层 54 上的 IC 芯片 30 与多层陶瓷电容器 10 一起覆盖（参见图 1 中的双点画线）。通过这种结构，将 IC 芯片 30 封装在绝缘层中，从而有效的对外保护 IC 芯片 30。

下部层 54 通过层叠由环氧树脂制成的矩形板基体而形成。由镀铜层或铜箔制成的引线 56 用于在下部层 54 间建立连接。引线 56 设置有一个从下部层 54 的上部平面（位于图 1 的上侧的平面）露出的突起 57，和一个从下部层 54 的下部平面（位于图 1 的下侧的平面）露出的端子 58。突起 57 为与将在下文说明的多层陶瓷电容器 10 相连接的端子，并按栅格布置在下部层 54 的上部平面。端子 58 与包括电源线或地线的线路布线焊接连接。在图 1 中，作为电源线的引线 56、突起 57 和端子 58 均电连接，用黑色实心阴影表示，而作为地线的引线 56 用剖面线表。作为信号线的引线未示出。

多层陶瓷电容器 10 用图中所示双点画线分为上部和下部，下部用第一层基体 11 表示，上部用第二层基体 12 表示。图中的双点画线没有反应出第一层基体 11 和第二层基体 12 厚度。为方便起见，用这些线将多层陶瓷电容器 10 分为前述的第一层基体 11 和第二层基体 12。

如图所示，第一层基体 11 位于电容器下侧（电容器底面侧），具有如下结构，其中层叠内部电极 13a，在电极间设置有作为介电基体的陶瓷层 14，内部电极 13a 交替层叠彼此相对，且中间夹有陶瓷层 14（下文中，该结构称为多层结构）。因此，第一层基体 11 用作电极层部分，彼此相对的内部电极 13a 用作第一电极层和第二电极层。进一步，第二层基体 12 位于电容器上侧（电容器顶侧），并具有多层结构，其中其它内部电极 13b 交替层叠彼此相对，且中间夹有陶瓷

层 14。进一步，陶瓷层 14 也插入到第一层基体 11 的顶部的内部电极 13a 和第二层基体 12 的底部的内部电极 13b 之间。

5 在第一层基体 11 中的内部电极 13a 按预定的重复图形形成，包括彼此交替且相对布置的实体阴影第一电极层和剖面线第二电极层。内部电极 13a 与第一和第二通孔电极 15a 为各第一和第二电极层建立电连接，而通孔电极 15a 通过底部端子 17 与电源、电路或其它外部元件相连。

10 在第二层基体 12 中的内部电极 13b 也是按其它预定的重复图形（第二重复图形）形成，包括彼此交替且相对布置的实体阴影第一电极层和剖面线第二电极层。内部电极 13b 与第一和第二通孔电极 15b 为各第一和第二电极层建立电连接，而通孔电极 15b 通过底部端子 16 与电源、电路或其它外部元件相连。

15 第一层基体 11 和第二层基体 12 的通孔电极 15a 和 15b 按行布置，并从多层陶瓷电容器 10 的顶表面 10a 朝向底表面 10b 形成。

20 如图所示，插入第一层基体 11 中的陶瓷层 14 与插入第二层基体 12 中的不同。在第二层基体 12 中，其陶瓷层 14 厚度为 10 到 100 μm ，这相当于第一层基体 11 中的陶瓷层 14 厚度（约 5 μm ）的约 2 到 20 倍。因此，在多层陶瓷电容器 10 顶面侧，第二层基体 12 覆盖在第一层基体 11（电极层部分）上，第二层基体 12 的陶瓷层 14 比第一层基体 11 的陶瓷层 14 厚，而第二层基体 12 的内部电极间的空间也就比
25 第一层基体 11 中内部电极间的空间大。因此在本实施例中，第二层基体 12 就起到介电层部分的作用，而在本实施例中内部电极 13b 则起到第三电极层和第四电极层的作用。进一步，对于第二层基体 12，与第一层基体 11 相比较在数量上其电极层要少，而第二层基体 12 的总厚度占多层陶瓷电容器 10 的总厚度的 5%到 20%左右。例如，在本
30 实施例中，多层陶瓷电容器 10 厚 1mm，而第二层基体 12 的厚度约为

125 μm 。这样，第二层基体 12 就构造成为 5 层基体，即，4 层内部电极 13b，包括插入在内部电极 13b 间的 25 μm 厚的陶瓷介电层 14。如果是这种情况，则第一层基体 11 的厚度就等于第二层基体 12 余下的厚度。考虑到提供更大的电容量，即使多层陶瓷电容器 10 做的更薄，第一层基体 11 的厚度也优选大于或等于 400 μm 。

下面说明内部电极 13a 和 13b，及通孔电极 15a 和 15b。在这里，内部电极 13a 和内部电极 13b 可设置成相同或不同的图形。考虑到通孔电极 15a 和通孔电极 15b 均按相同间距形成，在内部电极使用相同图形时，以第一层基体 11 为例说明如下。图 2 是一个原理图，示出了在第一层基体 11 中内部电极 13a 及通孔电极 15a 是如何形成的。

如图 2 (A) 中所示，第一内部电极 13a 与贯穿其中的实体阴影第一通孔电极 15a 相连接，而通过窗口区 20a 与剖面线第二通孔电极 15a 电绝缘，窗口区 20a 布置在剖面线的通孔电极穿过部分的周围。实体阴影的第一通孔电极 15a 和剖面线的第二通孔电极 15a 按预定的间距 P1 重复形成。

进而，如图 2 (B) 中所示，图中所示的第二内部电极 13a 被剖面线的第二通孔电极 15a 贯穿而与第二通孔电极 15a 电连接，通过窗口区 20b 而与涂黑的第二通孔电极 15a 电绝缘，窗口区 20b 布置在涂黑的第二通孔电极穿过部分的周围。

在窗口区 20a 和 20b 区域，内部电极不是彼此相对。而在除窗口区 20a 和 20b 区域外的其它区域，层状的内部电极 13a 层叠布置从而彼此相对。

在第二层基体 12 中，如它与第一层基体 11 使用相同的图形，与以上类似，则陶瓷层 14 与内部电极和通孔电极设置在一起，而与第一层基体 11 相比厚度不同。内部电极图形、通孔电极间距等与第一

层基体 11 相同。第二层基体 12 图形与第一层基体 11 不同的情况包括如图 2 中所示的窗口区 20a 和 20b 均设置更大的情况。在具有更宽的内部电极间空间的第二层基体 12 中, 减小窗口区 20a 和 20b 的尺寸并不能显著增加电容器电容量。因此, 如图, 认为增大窗口区尺寸可有效防止内部电极与通孔电极的接触。

本例子的多层陶瓷电容器 10 在电介质体中设置有内部电极 13a 和内部电极 13b, 而这些彼此相对的内部电极起到电容器的作用。即, 通过在第一和第二内部电极 13a 与第一和第二通孔电极 15a 间分别建立电连接, 并通过在第一和第二内部电极 13b 与第一和第二通孔电极 15b 间分别建立电连接, 这样连接的相对的第一和第二电极层就起到多层电容器的作用。上述结构的多层陶瓷电容器 10 以小尺寸插件提供大电容量。

A-2. 多层陶瓷电容器 10 的制造工艺

前述结构的多层陶瓷电容器 10 可按如下方法制造。图 3 是一个流程图, 示出了多层陶瓷电容器 10 的制造工艺。图 4 是一个原理图, 示出了图 3 中的工艺如何制造第一层基体 11。图 5 是一个原理图, 示出了图 3 中的工艺如何制造第二层基体 12。通过执行图 3 所示工艺步骤 S100 到 S180, 制造多层陶瓷电容器 10。其工艺细节将按步骤顺序在下文说明。

(2) -1 在载体薄膜上形成基板 (步骤 S100)

首先, 在如 PET (聚对苯二甲酸乙二醇酯) 薄膜的大长度的载体薄膜上, 用由钛酸钡 (BaTiO_3) 或其它材料组成的薄陶瓷浆均匀涂覆, 然后烘干得到的薄膜。结果, 载体薄膜在其上形成有陶瓷印刷电路基板 22A。在烘干后, 该陶瓷印刷电路基板 22A 变为陶瓷层 14, 用作第一层基体 11 的介电层, 并在本实施例中起到介电材料的作用。

对于第二层基体 12, 使用相同的技术, 在与第一层基体 11 不同

的生产线上在另一个载体薄膜上形成一层陶瓷印刷电路板 22B。如图 4、5 所示，第一层基体 11 的陶瓷印刷电路板 22A 及第二层基体 12 的陶瓷印刷电路板 22B 厚度不同，陶瓷印刷电路板 22B 的厚度是陶瓷印刷电路板 22A 厚度的 5 倍。在烘干后，该陶瓷印刷电路板 22B 变为陶瓷层 14，用作第二层基体 12 中的介电层，并在本实施例中起到介电材料的作用。

(2) -2 在基板上形成电极层 (步骤 S110)

下一步，在烘干了的陶瓷印刷电路板 22A 和 22B 上用丝网印刷或其它技术印刷 Ag-Pd 的电极图形。结果，在陶瓷印刷电路板 22A 和 22B 的表面，在印刷图案的电极部分 (参见图 4 和 5)，形成相应的内部电极层 24 (24a 和 24b)。进而，陶瓷印刷电路板 22A 和 22B 在其相应表面设置有窗口区 25 (25a 和 25b)，该部分未印刷电极。在本例子中，内部电极层 24 厚度为 2 到 3 μm ，陶瓷印刷电路板 22A 厚度为 6 μm ，而陶瓷印刷电路板 22B 厚度为 30 μm 。这样，在烘干后，所形成的内部电极层 24 (24a 和 24b) 就变成为第一层基体 11 和第二层基体 12 中的内部电极层 13a 和 13b。从而，被印刷的电极图案 (Ag-Pd 电极图案) 变成为本实施例中的内电极形成材料。进而，陶瓷印刷电路板 22A 和 22B 以相同的电极图案 24a 和 24b 形成在其相应的表面上。可选择的，要形成在陶瓷印刷电路板 22A 和 22B 上的电极图案不必一样，例如，如前面已经说明的改变其窗口区的尺寸。

(2) -3 切出部分多层陶瓷基板，并剥离载体薄膜 (步骤 S120 和 S130)

下一步，例如，在移动其上形成有前述的陶瓷印刷电路板 22A 和 22B 的大长度载体薄膜时，按给定形状切出陶瓷印刷电路板 22A 和 22B 和陶瓷印刷电路板表面上的内部电极 24。例如，通过卷起载体薄膜将载体薄膜从这样切出的陶瓷印刷电路板 22A 和 22B 上剥离。如图 4 和 5 中所示，为切出陶瓷印刷电路板 22A 和 22B，切出内部电极层 24 布局不同的两种类型的陶瓷印刷电路板 22A 和 22B 和窗口区 25。图 4 (A) 和 5 (A) 对应于图 2 (A) 的截面图，图 4 (B)

和 5 (B) 对应于图 2 (B) 的截面图。

(2) -4 层叠陶瓷基板 (步骤 S140)

图 6 是一个原理图, 示出了基板层叠完成时的状态, 及如何在将在下文说明的步骤中进行激光发射。下一步, 层叠预定数量的如前述形成的陶瓷印刷电路基板 22A 和 22B。在进行该层叠时, 首先铺下一个覆盖基板 29。如图 6 所示, 该覆盖基板 29 包括一个覆盖层 28, 覆盖层 28 通过在由 PET (聚对苯二甲酸乙二醇酯) 制成的剥离基板 27 上厚涂覆陶瓷浆, 再经烘干而制成。覆盖层 28 设置成与陶瓷印刷电路基板 22B 具有几乎相同的厚度。

此后, 如图 6 所示, 在铺下的覆盖基板 29 的覆盖层 28 上, 按预定的数量交替层叠在图 4 (A) 和 (B) 中所示的两种陶瓷印刷电路基板 22A。在进行该层叠时, 如图所示, 陶瓷印刷电路基板 22A 底部 (在图中顶部) 的内部电极 24 布置成与覆盖层 28 相接触, 然后, 将下一层陶瓷印刷电路基板 22A 的内部电极 24 布置在已经层叠的陶瓷印刷电路基板 22A 的上面。

在层叠陶瓷印刷电路基板 22A 后, 在已经层叠的陶瓷印刷电路基板 22A 上按预定的数量 (图中为五) 层叠陶瓷印刷电路基板 22B。在进行该层叠时, 在已经层叠的陶瓷印刷电路基板 22A 上, 层叠陶瓷印刷电路基板 22B, 使内部电极 24 与陶瓷印刷电路基板 22A 相接触, 此后, 以同样方式层叠陶瓷印刷电路基板 22B。通过层叠预定数量的陶瓷印刷电路基板 22B, 形成陶瓷层基体 100。

为形成这样的基板体 100, 其中第一层基体 11 和第二层基体 12 如前述层叠, 首先通过层叠形成第一层基体 11, 然后再通过顺序层叠陶瓷印刷电路基板 22B 形成第二层基体 12。作为一个可选的方法, 以下方法也可满足要求: 第一层基体 11 和第二层基体 12 均先通过层叠相应的陶瓷印刷电路基板形成, 再将所得的层基体布置在一起。另一

种可行方法，以相反顺序，先通过层叠形成第二层基体 12，再在其上层叠陶瓷印刷电路板 22A，这样第一层基体 11 就在第二层基体 12 上面。

5 包括覆盖基板 29 的基板体 100 的总厚度 d_a 确定最终形成的多层陶瓷电容器 10 的厚度。分别的（参见图 4 和 5），厚度 d_a 由陶瓷印刷电路板 22A 和 22B 的厚度 d_0 和 d_1 、总层数、覆盖层 28 厚度确定，其中各数值均由多层陶瓷电容器 10 的期望规格和尺寸确定。在本实施例中，假设一个电容器结构在烘干后厚度为 1mm，则陶瓷层基体的总厚度 d_a 设定为 1.2mm。由于在烘干后，前述的陶瓷印刷电路板 22A 和 22B 各自用作第一层基体 11 和第二层基体 12 的陶瓷层 14，因此陶瓷印刷电路板的厚度 d_0 和 d_1 确定了内部电极 13a 间的空间和内部电极 13b 间的空间。

15 在完成层叠后，由于印刷电路板的性质，上部印刷电路板在窗口区 25（25a 和 25b）的上部下垂，并因而部分地覆盖窗口区。进而，在所有陶瓷印刷电路板 22A 和 22B 的边缘都发生下垂。如果是这种情况，则陶瓷印刷电路板 22A 下垂并明显覆盖窗口区，因为其更薄。

20 如图 6 中所示，在窗口区 25 竖直对正（窗口区竖直区域 25A）地位置，每隔一层是一个空间，而不是内部电极层 24。另一方面，在环绕窗口区 25 的区域（窗口区外围区域 25B），每个印刷电路板的内部电极层 24 彼此竖直相对，因而使印刷电路板不下垂。相应的，窗口区外围区域 25B 比窗口区竖直区域 25A 稍稍突出。

（2）-5 通过激光发射形成通孔（步骤 S150）

30 下一步，使用激光机，按下文方式在所述的基板体 100 中形成用于在其中填充导电材料的通孔 26。在本实施例中，填入通孔 26 的导电材料（导电膏）变成为产品完成后图 1 中的通路导体 15a 和 15b。

如图 6 所示, 在前述的基板体 100 中, 分别设置在陶瓷印刷电路基板 22A 和 22B 中的窗口区 25 沿竖直方向隔层设置, 就是垂直于基板层叠平面的方向。激光器沿连接竖直布置的窗口区 25 的中心部分的轴线方向 (图 6 中长短交替的虚线) 施加激光束 150。结果, 由于激光发射产生的热量, 位于轴线上的陶瓷印刷电路基板 22A 和 22B、内部电极层 24 和覆盖基板 29 都被熔化, 而在轴线周围沿竖直方向贯穿层基体形成通孔 26。

图 7 是一个原理图, 示意地示出了形成直线构型的通孔 26。如图 7 中所示, 形成的通孔 26 的孔直径小于窗口区 25。以这种方式, 在填充时不会在窗口区 25 的周围的内部电极层 24 和通孔 26 中形成的通孔电极 15a 和 15b 之间传导电流。在本实施例中, 通孔 26 的孔直径设置为 $120\ \mu\text{m}$, 以使所生成的通孔在烘干后直径为 $100\ \mu\text{m}$, 而窗口区 25 直径为 $350\ \mu\text{m}$ 。直径并不限于这些值, 通孔 26 可设置为 60 到 $150\ \mu\text{m}$ 。如果是这种情况, 为确定通孔的孔直径, 要考虑后面说明的用于填充通孔的导电材料 (填充材料) 的粘度和其它特性。进而, 在确定窗口区 25 的直径时, 要考虑窗口区 25 的间距及其它特性。

图 6 中所示的基板体 100 从上看时为方形, 而其中的窗口区 25 按矩阵排列。相应的, 不仅在图 7 所示的八个部分从方形的基板体顶表面发射激光束 150, 而且窗口区 25 的矩阵也一样发射。相应的, 在基板体 100 中形成多个以矩阵排列的通孔 26。

在本实施例中, 用于在基板体 100 的多个不同位置形成通孔 26 的技术就是所谓的循环工艺。如图 6 所示, 循环工艺是一种通过重复执行工艺 CY 逐步形成通孔的技术, 其中工艺 CY 为将通孔形成位置暴露在激光束 150 下而逐步加深孔。

如图中所示, 在本例子中, 覆盖基板 29 设置在激光束 150 发射

在其上的一侧。较为有利的，根据这种结构，因激光束 150 的发射而熔化的物质（例如，电极的有机成分或印刷电路基板）不会粘附在陶瓷印刷电路基板 22A 表面。

5 在步骤 S150 前的前述工艺，其工艺顺序可改变。例如，载体薄膜剥离步骤 S130 和基板层叠步骤 S140 可以颠倒顺序执行，或基板切出步骤 S120 可先于电极层形成步骤 S110 执行。这里要注意的是步骤 S120 也可先于步骤 S110 执行，而步骤 S140 也可先于步骤 S130 执行。

10 (2) -6 导电材料填充通孔（步骤 S160）

 下一步，用导电材料填充基板体 100 的通孔 26。为进行填充，在基板体 100 上设置一个填充容器（未示出），在填充容器中，导电材料被加压并注射入通孔 26。加压注射的导电材料填充入通孔 26，在经过通孔 26 内侧到达内部电极层 24 的端面后被固化。这样固化的导电材料起到如前述的通孔电极 15a 和 15b（参见图 1）的作用。

(2) -7 主压合工艺（步骤 S170）

 下一步，执行压合基板体 100 的各层的步骤，其中基板体 100 填充有导电材料。在该压合步骤中，将基板体 100 置于一个加压容器（未示出）中，并施以高温高压。这在窗口周围区域 25B 施加很大的力，而该区域内部电极层 24 在基板体 100 的表面隆起。以这种方式，陶瓷印刷电路基板 22A 和 22B 均牢固结合。

(2) -8 电极表面的成形、开槽、除油、烘干及断开

25 下一步，例如，从加压容器中取出基板体 100 并用丝网印刷生成其表面电极（顶部端子 16 和底部端子 17）。顶部端子 16 的端子间距与通孔电极的间距大约一样。经前述的层整合，导电膏在层基体的上部表面暴露出来，在这些位置（与前述通孔电极 15b 的上端相对应）形成端子。另一方面，经前述的层整合（电容器的定部表面和底部表面），导电膏在层基体的上部和下部表面暴露出来，在这些位置（与

前述通孔电极 15a 的上端相对应的部分) 形成底部端子 17。端子的尺寸和端子间的间距取决于端子形成过程中烘干后导电膏的收缩, 这将在下文说明。在这种情况下, 底部端子 17 要以适应连接目标插件 50 (特别的, 突起 57) 的间距来形成。在本例子中, 底部端子 17 与顶部端子 16 以相同的间距形成, 但取决于插件形成位置不同, 也可采用不同间距。

此后, 基板体 100 按照使用中多层陶瓷电容器 10 的尺寸先进行开槽, 然后, 在烘干前对已开槽的层基体进行除油。在烘干后, 如图 1 所示, 形成多层陶瓷电容器 10。这里, 通过沿沟槽 (未示出) 断开的烘干的基板体 100, 得到的多层陶瓷电容器 10 的尺寸将减小很大程度, 其中沟槽是在开槽工艺中形成的。

A-3 作用及效果

如前所述, 如图 1 所示, 在本实施例的多层陶瓷电容器 10 中, 不仅在占多层陶瓷电容器 10 很大部分的第一层基体 11 中, 而且在第二层基体 12 中, 内部电极 13a 和 13b 彼此面对, 并在其中夹有陶瓷层 14, 其中, 第二层基体 12 中的陶瓷层 14 比第一层基体 11 中的陶瓷层 14 厚。在这些内部电极之间, 通过通孔电极 15a 和 15b 建立电连接。进而, 在该多层陶瓷电容器 10 中, 在第二层基体中, 每个陶瓷层 14 上设置有内部电极 13b, 且所有第一和第二内部电极 13b 分别与第一和第二通孔电极 15b 相连接。

相应的, 在传统电容器中通过改变基层而实现的电极高度差的补偿, 现在可以通过第二层基体 12 的上部表层, 也就是, 朝向电容器上部表面设置的介电层 (陶瓷层 14) 来实现。这可以通过增加第二层基体 12 中的陶瓷层 14 的厚度来完成。这时, 通孔电极 15b 未与内部电极 13b 相连的部分可以减小。因此, 根据本实施例的多层陶瓷电容器 10, 在补偿由于层叠多个内部电极而引起的电极高度差同时, 可减小电感。

进一步，对于多层陶瓷电容器 10，通孔电极 15a 和 15b 成直线地从电容器的顶表面 10a 连续延伸到底表面 10b。相应的，通孔电极 15a 通孔电极 15b 可作为线路贯通多层陶瓷电容器 10 的顶面和底面。从而，使按照惯例仅用于电连接内部电极层的通孔电极可以作为贯通电容器的顶面和底面地线路。因而，如图 1 所示，依据多层陶瓷电容器 10，电气元件（例如，IC 芯片 30 和插件 50）可连接到电容器的顶面和底面，允许安装变化。在这种情况下，在顶面 10a 上的顶部端子 16 的间距（通孔电极 15a 的间距）可以与 IC 芯片 30 的端子间距相匹配，而底面 10b 上的底部端子 17（通孔电极 15b 间距整数倍的间距）可以和插件 50 的突起间距相匹配。相应的，这可以增加连接到电容器的顶面或底面的期间地灵活性。

进而，在电容器的顶面或底面上，顶部端子 16 和底部端子 17 是针对每个通孔电极形成的，并用作通孔电极 15a 和 15b 的端子。这种结构简化了通过端子与通孔电极相连接和与其它元件的连接引线。更特别的，插件 50 的突起 57 可与多层陶瓷电容器 10 的底面端子 17 容易且可靠的相连，IC 芯片 30 的焊盘 32 也是这样的。

B 修改例子：

在前面的例子中，多层陶瓷电容器 10 插入到插件 50 和 IC 芯片 30 中间。可选择的，多层陶瓷电容器 10 可插入到其它电气元件中间。图 8 是一个原理图，示出了多层陶瓷电容器 10 的一个修改例子 1。

在图 8 中的修改例子中，IC 芯片 30 附着于插件 50，插件 50 通过多层陶瓷电容器 10 与一个线路板 60，如一个主板，相连。IC 芯片 30 和插件 50 与前述例子中是一样的。

线路板 60 是一个环氧树脂制成的多层衬底，其上装配的线路布线和元件是用于控制目的的。线路板 60 的例子是包括主板的印刷衬

底。在线路板 60 的各层间，由镀铜层或铜箔层形成的引线 66 用于导通电流。引线 66 设置有在线路板 60 的上表面（图 8 中的上部表面）暴露出的端子 67。端子 67 与多层陶瓷电容器 10 的下部端子 17 焊接连接。这里，在图 8 中，与电源线相连的引线 66 和端子 67 用实心线涂黑，而与地线相连的引线 66 和端子 67 用剖面线表示，作为信号线的引线将未表示出来。

在一个可选结构中，上述例子或修改例子的多层陶瓷电容器可预先设置有 IC 芯片、插件、或线路板。如果是这种情况，例如：连接 IC 芯片的电容器，其中 IC 芯片与多层陶瓷电容器的通孔电极相连接；装有电容器的插件，其中插件与多层陶瓷电容器的通孔电极端子相连接；装有电容器的线路板，其中多层陶瓷电容器的通孔电极的端子与线路板相连接；及由连接 IC 芯片和插件且在中间插入多层陶瓷电容器得到的结构。

本发明不限于以上例子，可以理解能构想大量修改和变化而不脱离本发明的范围。例如，在以上例子中，顶部端子 16 和底部端子 17 各自布置在电容器的顶部和底部。可选择的，如图 9 所示，端子（例如，顶部端子 16）可仅设置在电容器的一个面上。在电容器仅一个面上设置有端子的情况下，通孔电极无需贯穿电容器，通孔电极只需要达到底部的内部电极。

与前面说明的例子不同，下面说明制造方法（修改例子）。在前面例子中，第一层基体 11 和第二层基体 12 通过顺序层叠形成。另一方面，在本修改例子中，第一层基体 11 和第二层基体 12 预先形成，再将其结合到一起形成多层陶瓷电容器 10。其特点将在下面说明。图 10 是一个流程图，示出了一个修改的多层陶瓷电容器 10 的制造工艺的例子。

在本修改例子的制造方法中，如图 10 所示，分别制造在图 1 中

用双点画线分开的的第一层基体 11 和第二层基体 12（步骤 S200），对每个层基体执行其后续步骤。首先，说明第一层基体 11。

5 为形成第一层基体 11，参照图 3 中说明完成从步骤 S100 到 S160 后，形成内部电极 13a 层叠在其中且中间夹有陶瓷层 14 的第一层基体 11。此后，发射激光形成通孔，再用导电材料填充所生成的通孔。另一方面，在形成第一层基体 11 的同时，也参照图 3 中说明完成从步骤 S100 到 S160 后，形成第二层基体 12，即，通过层叠内部电极 13a 且中间夹有陶瓷层 14 生成第二层基体 12，发射激光形成通孔，再用
10 导电材料填充所生成的通孔。在这种情况下，在形成第一层基体 11 和第二层基体 12 中形成具有相同间距的通孔。

在第一层基体 11 和第二层基体 12 形成后，把它们放到一起（步骤 S210）。两个层基体放在到一起，这样，填充入第一层基体 11 贯通层基体的通孔的导电膏与填充入第二层基体 12 的通孔的导电膏
15 结合起来。

下一步，结合的层基体通过前述图 3 中高温高压步骤（步骤 S170）进行最后的压合步骤。此后，设置在电容器顶面和底面的顶部端子 16 和底部端子 17 经过成形、开槽、除油、烘干、和断开（步骤 S180），
20 从而完成图 1 中所示的多层陶瓷电容器 10。

在这种制造方法中，在第二层基体 12 中的陶瓷层 14 可能要改变厚度，或根据多层陶瓷电容器 10 的用途而要准备各种厚度的第二层
25 基体 12 以便在其中进行互换。例如，如果要求具有一定强度同时保持一定程度的低电感的电容器，则可能使用厚度约 $30\mu\text{m}$ 的较厚陶瓷层的第二层基体 12。

以上修改例子的制造方法可如下进行很大程度的改变。在所述修改例子中，第一层基体 11 和第二层基体 12 通孔已填充有导电材料。
30

这不是必要的，层基体在放到一起时而通孔却没有填充。作为一种可能的修改，在刚形成通孔的状态时，可将第一层基体 11 和第二层基体 12 层叠到一起，再在其中填充导电材料。

5 进而，同样在通孔已经填充有导电材料，将第二层基体 12 放到第一层基体 11 上时，还可做如下修改。如图 5 中所示，在每个陶瓷印刷电路板 22B 中形成用于填充导电材料的通孔。此后，填充有导电材料的陶瓷印刷电路板 22B 被连续层叠到第一层基体 11 上，从而形成第二层基体 12，其中陶瓷印刷电路板 22B 的通孔已经填充有
10 导电材料。类似的，可先形成第二层基体 12，然后在其上顺序地层叠填充有导电材料的陶瓷印刷电路板 22A，从而形成第一层基体 11。

 如前所述，如果在形成它们相应的通孔后，或进一步已填充导电材料后，再将第一层基体 11 和第二层基体 12 层叠到一起，可取得如下
15 好处。

 例如，如果第二层基体 12 的通孔电极 15b 间距是第一层基体 11 的通孔电极的间距的整数倍（如两倍），则第二层基体 12 可层叠到第一层基体 11 上。就是说，易于改变在电容器顶面和底面上的通孔
20 电极端子（顶部端子 16 和底部端子 17）的间距或位置。

C 修改例子 2:

 进一步，还可进行如下修改。图 11 是一个原理图，示出了多层陶瓷电容器的另一个修改例子 2。在图 11 所示的修改例子中，IC 芯
25 片 30 和插件 50 与前述例子中的已经说明的一样。

 如图中所示，在本修改例子中，层基体在多层陶瓷电容器 10 顶面 10a 一侧（电容器表层）设置有第二层基体 12N，然后设置有第一层基体 11。在这种情况下，第一层基体 11，在本实施例中作为电极
30 层部分，与前述例子中的第一层基体 11 一样。第二层基体 12N 在本

实施例中起到介电层部分的作用。第二层基体 12N 由厚部分 121 和导体层部分 122 构成，而导体层部分包括电容器结构部分 123。在多层陶瓷电容器 110 中，除了第一层基体 11 和第二层基体 12N 外，其结构与前述多层陶瓷电容器 10 例子一样。

5

在本修改例子中，多层陶瓷电容器 10 厚度为 0.5mm。第一层基体 11（电极层部分）厚度为 $350\mu\text{m}$ 。第二层基体 12N（介电层部分）厚度为 $140\mu\text{m}$ 。厚部分 121 厚度为约 $125\mu\text{m}$ 。导体层部分 122 厚度约 $15\mu\text{m}$ 。一个电容器结构部分 123 厚度约 $10\mu\text{m}$ 。导体层部分 122 具有约 $5\mu\text{m}$ 厚的陶瓷层 14 和约 $2\mu\text{m}$ 厚的内部电极 13b，各为两个。厚部分 121 具有五层约 $5\mu\text{m}$ 厚的陶瓷层 14，故其厚度约为 $25\mu\text{m}$ 。第一层基体 11（电极层部分）具有约 $5\mu\text{m}$ 厚的陶瓷层 14 和约 $2\mu\text{m}$ 厚的内部电极 13a，各为五十个。

还是在本修改例子中，实现了与图 1 中所说明的多层陶瓷电容器 10 所取得的相类似的效果。

D 例子（修改例）与对照例间感应值对比

例子 1

例子（图 1）中多层陶瓷电容器在与层叠方向相垂直的方向上形成 $5.2\text{mm}\times 5.2\text{mm}$ 的外部尺寸。内部电极 13a 和 13b（13）具有 $4.6\text{mm}\times 4.6\text{mm}$ 的外部尺寸，并总共形成 196 个通孔电极（沿长度方向 14 个通孔电极 X 横向 14 个通孔电极）。通孔电极 15a 和 15b（15）包括以相同的间距（ $330\mu\text{m}$ 间隔）彼此交替第一通孔电极和第二通孔电极。第一通孔电极 15（在图中用剖面线表示的 15a1）贯穿电极层部分，与第一电极层 13a 和 13b（13）（在图中用剖面线表示的 13a1）建立连接，并与第二电极层 13（在图中用实心阴影填充的 13a2）绝缘。第二通孔电极 15（在图中用实心阴影填充的 15a2）贯穿电极层部分，与第二电极层（在图中用实心阴影填充）建立连接，并与第一电极层绝缘。电极层部分（111）是通过交替层叠二十六层起到内部

电极的作用的第一电极层 13a 和二十五层起到内部电极作用的第二电极层 13a、同时其中夹有厚约 $5\mu\text{m}$ 的陶瓷层 14 形成的。相应的，电极层部分 (111) 包括夹在内部电极间的五十一层陶瓷层 14，其厚度约为 $350\mu\text{m}$ 。介电层部分 (112) 是通过交替层叠各两层起到内部电极的作用的第一电极层 13b，和起到内部电极的作用的第二电极层 13b、并在中间夹有厚约 $10\mu\text{m}$ 的陶瓷层 14 形成的。相应的，介电层部分 (112) 包括夹在内部电极间的五层陶瓷层 14，其厚度约 $58\mu\text{m}$ 。

例子 2

在例子 1 的多层陶瓷电容器中，介电层部分 (112) 是通过交替层叠各两层起到内部电极的作用的第一电极层 13b 和起到内部电极的作用的第二电极层 13b、且中间夹有厚约 $20\mu\text{m}$ 的陶瓷层 14 而得，以准备例子 2。进而，靠近电容器表面的内部电极到电容器表面间的空间设定为 $10\mu\text{m}$ 。相应的，介电层部分 (11) 包括夹在内部电极间的五层陶瓷层 14，厚度约 $98\mu\text{m}$ 。

例子 3

修改例子 2 (图 11) 中多层陶瓷电容器在与层叠方向相垂直的方向上形成 $5.2\text{mm}\times 5.2\text{mm}$ 的外部尺寸，以准备例子 3。内部电极 13a 和 13b (13) 具有 $4.6\text{mm}\times 4.6\text{mm}$ 的外部尺寸，并总共形成 196 个通孔电极 (沿纵向 14 个通孔电极 $\times$ 横向 14 个通孔电极)。通孔电极 15a 和 15b (15) 包括以相同的间距 ($330\mu\text{m}$ 间隔) 交替的第一和第二通孔电极。第一通孔电极 15 (在图中用剖面线表示) 贯穿电极层部分，与第一电极层 13a 和 13b (13) (在图中用剖面线表示) 建立电连接，并与第二电极层 13 (在图中用实心阴影填充) 绝缘。第二通孔电极 15 (在图中用实心阴影填充) 贯穿电极层部分，与第二电极层建立电连接，并与第一电极层绝缘。电极层部分 (111) 通过交替层叠起到内部电极的作用的第一和第二电极层 13a 获得，总计二十六层第一电极层 13a 和二十五层第二电极层 13a，且其中夹有厚约 $5\mu\text{m}$ 的陶瓷层 14。相应的，电极层部分 (111) 包括夹在内部电极间的五十一层陶瓷层 14，

其厚度约为 $350\text{ }\mu\text{m}$ 。介电层部分 (112) 由厚部分 (121) 和导体层 (121) 构成。厚部分 (121) 仅由陶瓷层 14 形成, 厚度为 $43\text{ }\mu\text{m}$ 。一个导体层 (122) 厚为 $24\text{ }\mu\text{m}$, 并包含一个 $14\text{ }\mu\text{m}$ 厚的电容器结构部分 (123)。电容器结构部分 (123) 是通过在约 $2\text{ }\mu\text{m}$ 的起到内部电极的作用的第一电极层 13b 和约 $2\text{ }\mu\text{m}$ 的起到内部电极的作用的第二电极层 13b 之间夹层约 $10\text{ }\mu\text{m}$ 厚的陶瓷层 14 生成的。相应的, 电容器部分包括在约 $10\text{ }\mu\text{m}$ 厚的陶瓷层 (介电层) 两侧上的内部电极。这里, 电容器部分的厚度是一个通过累加每层内部电极厚度和形成在内部电极间的陶瓷层的厚度而得的计算值。

例子 4

在例子 3 中的多层陶瓷电容器中, 厚部分 (121) 设定为 $74\text{ }\mu\text{m}$ 厚。

例子 5

在例子 3 中的多层陶瓷电容器中, 一个导体层部分 (122) 厚为 $72\text{ }\mu\text{m}$, 并包含一个厚 $62\text{ }\mu\text{m}$ 的电容器结构部分 (123) 以准备例子 5。电容器部分 (123) 通过交替层叠作为内部电极的约 $2\text{ }\mu\text{m}$ 厚的第一电极层 13b (总共三层) 和作为内部电极的约 $2\text{ }\mu\text{m}$ 厚的第一电极层 13b, 且中间夹有约 $10\text{ }\mu\text{m}$ 厚的陶瓷层 14 而形成。即, 电容器结构部分包括在约 $10\text{ }\mu\text{m}$ 厚的五层陶瓷层 (介电层) 两侧上的内部电极。

例子 1 到 8 的比较

电极层部分 (111) 与例子 1 到 3 形成的多层陶瓷电容器一样, 在介电层部分 (112) 中无内部电极 (导体层) 形成。其中介电层部分 (112) 没有内部电极的多层陶瓷电容器, 厚度分别为 $10\text{ }\mu\text{m}$ 、 $19\text{ }\mu\text{m}$ 、 $39\text{ }\mu\text{m}$ 、 $58\text{ }\mu\text{m}$ 、 $67\text{ }\mu\text{m}$ 、 $115\text{ }\mu\text{m}$ 和 $170\text{ }\mu\text{m}$ 。

对于这些样品, 按以下方式测量其电感 L。所使用的测量装置是一个自动平衡桥式阻抗分析仪, 通过邻接多层陶瓷电容器的表层电极

与空气共面微探针 (air coplanar microprobes) 而连接测量装置的端子。测量电容量值 C 和测量频率为 1kHz 时的自谐振频率 f_0 , 这样通过公式 $L=1/(4 \cdot \pi^2 \cdot f_0^2 \cdot C)$ 可计算出电感 L 。

- 5 下表 1 示出了例子和对照例的电感值。在对照例 1 和 2 中, 其中介电层部分 (112) 无内部电极, 第一介电层部分和第二介电层部分均做的薄, 内部电极的电极高度差没有充分补偿。因而, 导致在样品制造时层叠工艺中基板间结合不充分。因此, 不可能制造无结构缺陷的样品。对于对照例 3 到 10, 尽管介电层部分 (112) 厚度足以消减电极高度差, 但它们的电感值高于在介电层部分 (112) 中含有内部电极的例子 1 到 3 的电感值。相应的, 在本发明中, 介电层部分 (112) 厚度足以消减电极高度差, 且使未与内部电极连接的通孔电极部分缩短的。结果, 能够获得低电感的多层陶瓷电容器。进而, 在对照例 3 到 8 中, 介电层部分 (112) 厚度为 $20\mu\text{m}$ 或更厚, 由于通孔电极较长而使电感值趋于增加。然而, 在例子 1 到 3 中, 尽管介电层部分 (112) 较厚, 但其电感减小。这是因为其介电层部分 (112) 中含有内部电极, 并缩短通孔电极未与内部电极相接触的长度。
- 10
- 15

表 1

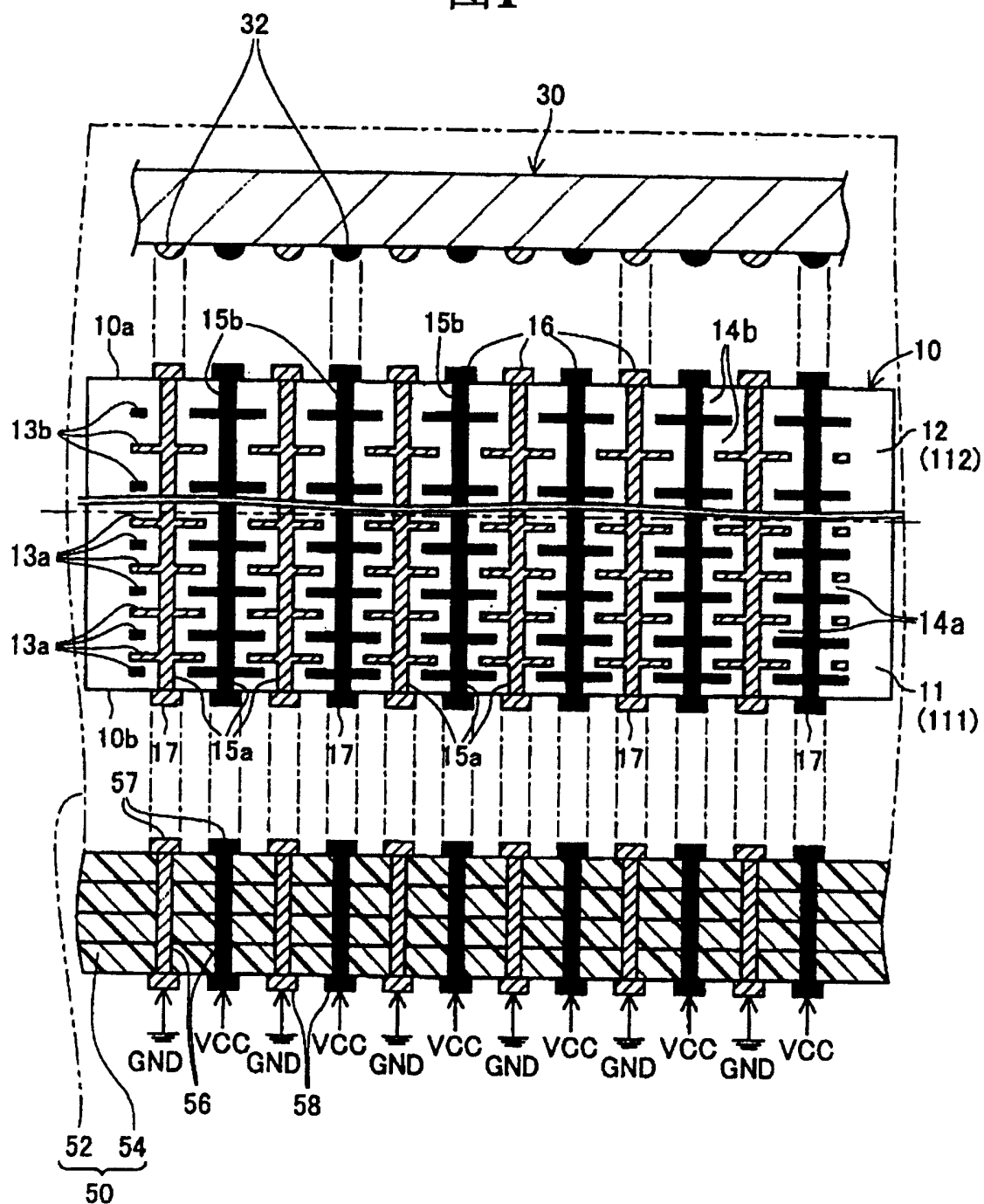
	电极层 部分 (111) 厚度	介电层 部分 (112) 厚度	介电层部分中的内部电极层	电感值
例子 1	350 μm	58 μm	有 (4 层内部电极层+5 层介电层)	0.80pH
例子 2	350 μm	98 μm	有 (4 层内部电极层+5 层介电层)	0.49 pH
例子 3	350 μm	67 μm	有 (2 层内部电极层, 包括 2 介电层+43 μm 的厚部分的介电层部分)	1.11 pH
例子 4	350 μm	98 μm	有 (2 层内部电极层, 包括 2 介电层+74 μm 的厚部分的介电层部分)	1.25 pH
例子 5	350 μm	115 μm	有 (6 层内部电极层, 包括 6 介电层+43 μm 的厚部分的介电层部分)	0.83 pH
对照例 1	350 μm	10 μm	无	不能制造
对照例 2	350 μm	19 μm	无	不能制造
对照例 3	350 μm	39 μm	无	1.87 pH
对照例 4	350 μm	58 μm	无	2.01 pH
对照例 5	350 μm	67 μm	无	2.10 pH
对照例 6	350 μm	98 μm	无	2.51 pH
对照例 7	350 μm	115 μm	无	2.81 pH
对照例 8	350 μm	170 μm	无	4.15 pH

尽管已经结合特定实施例详细说明本发明, 但是显然本领域技术人员仍可在其中进行多种修改和变更, 而不脱离其精神和范围。

5

本申请是基于 2003 年 12 月 5 日提交的日本专利申请 JP 2003-407351, 其整体内容这里作为参考结合, 如同在此详细叙述。

图1



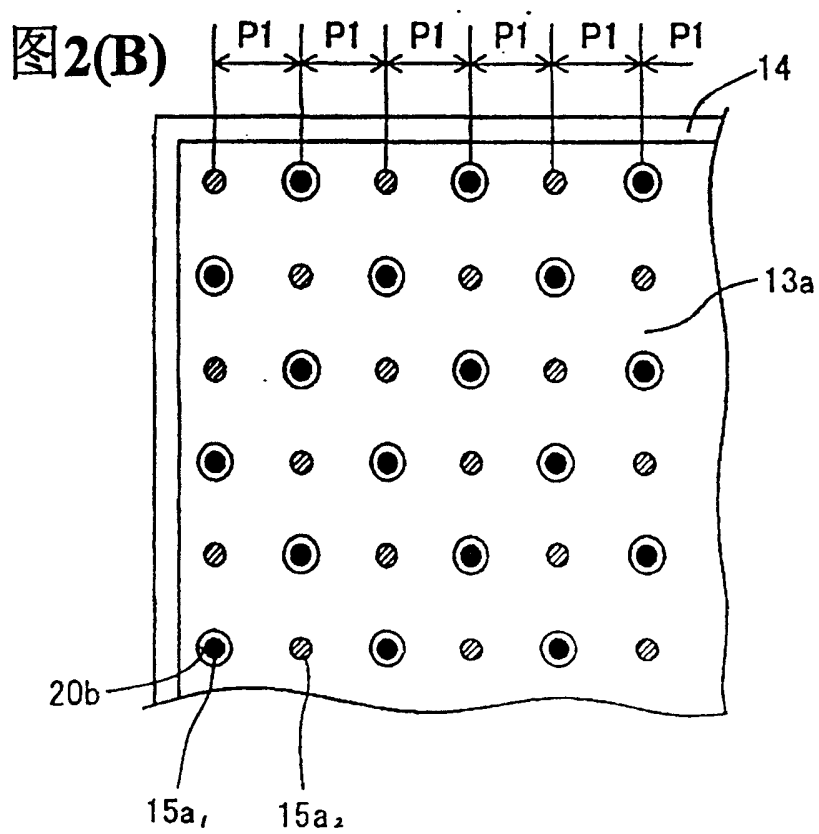
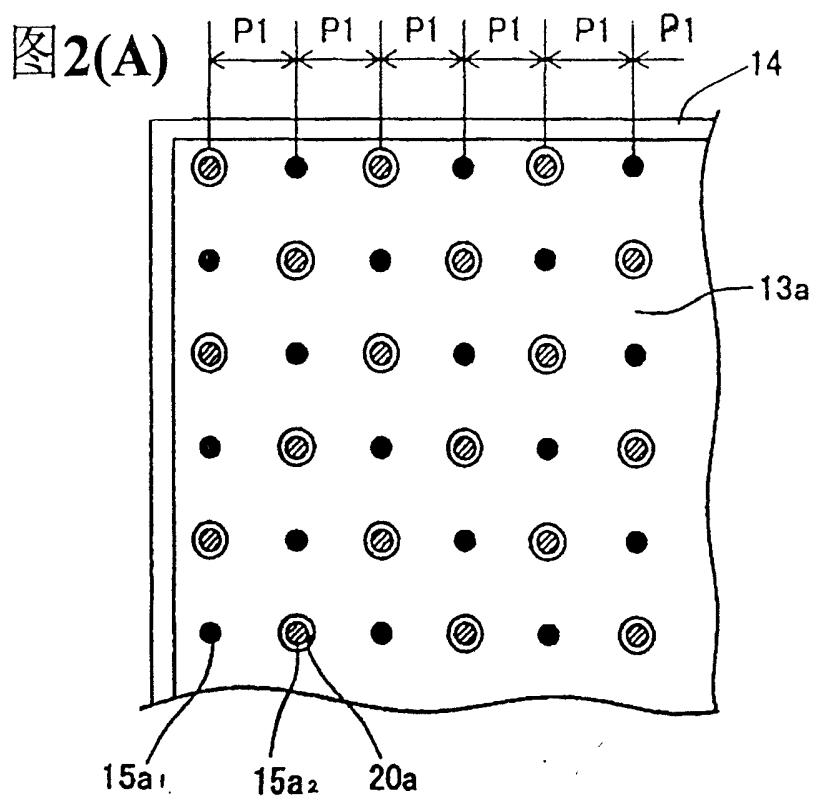
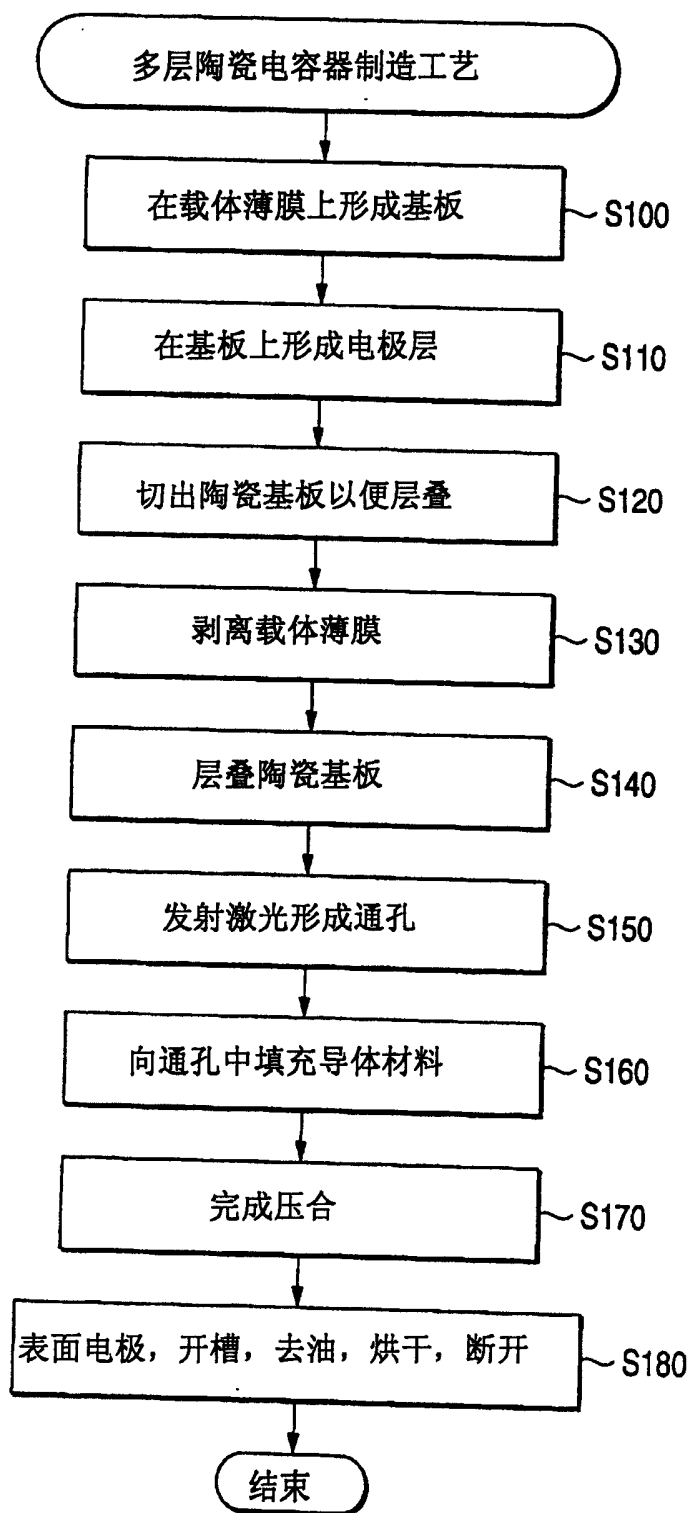
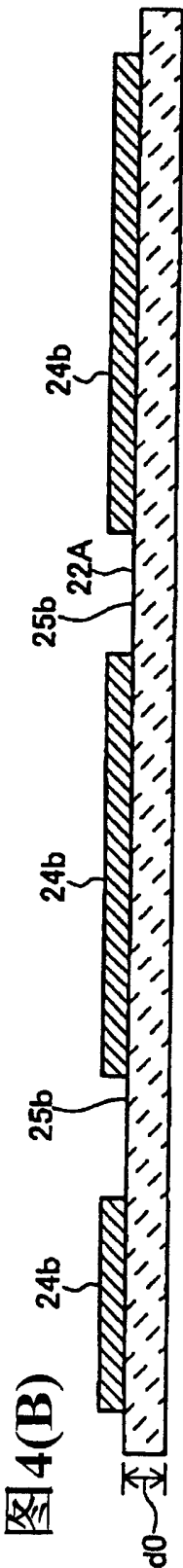
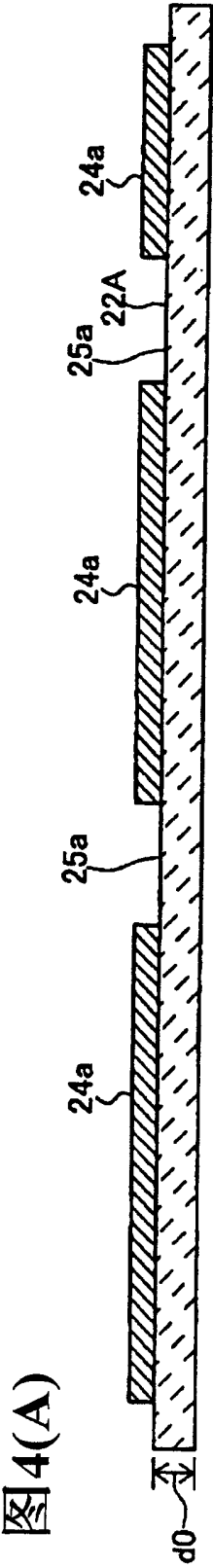


图3





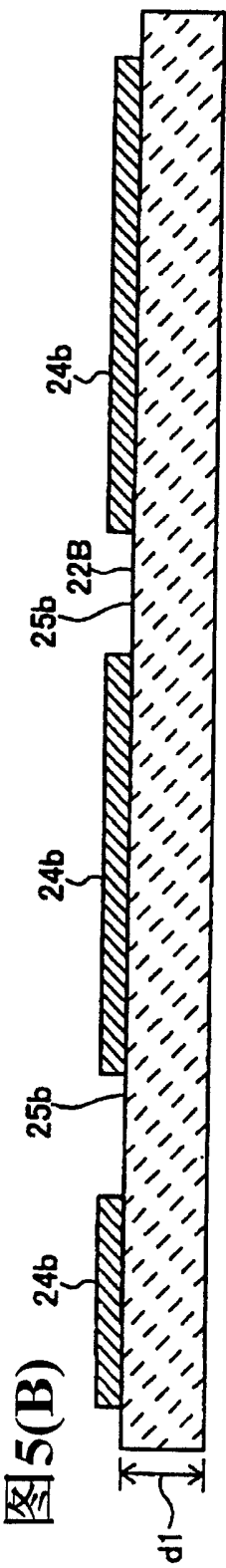
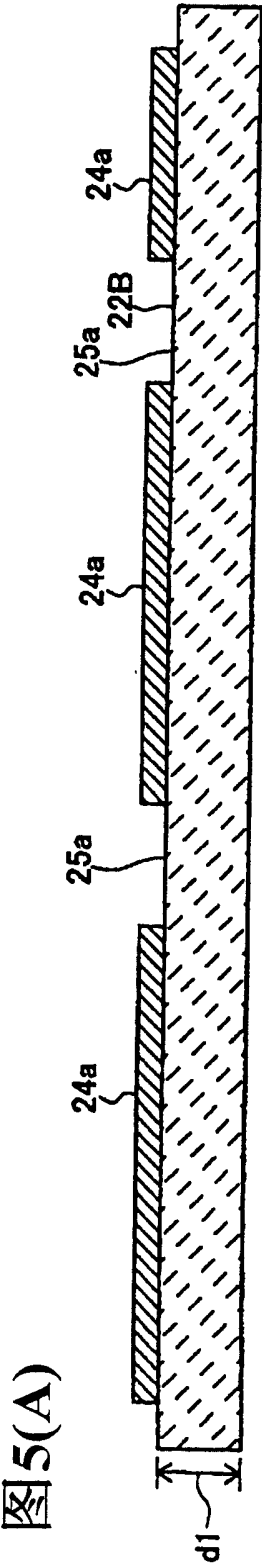
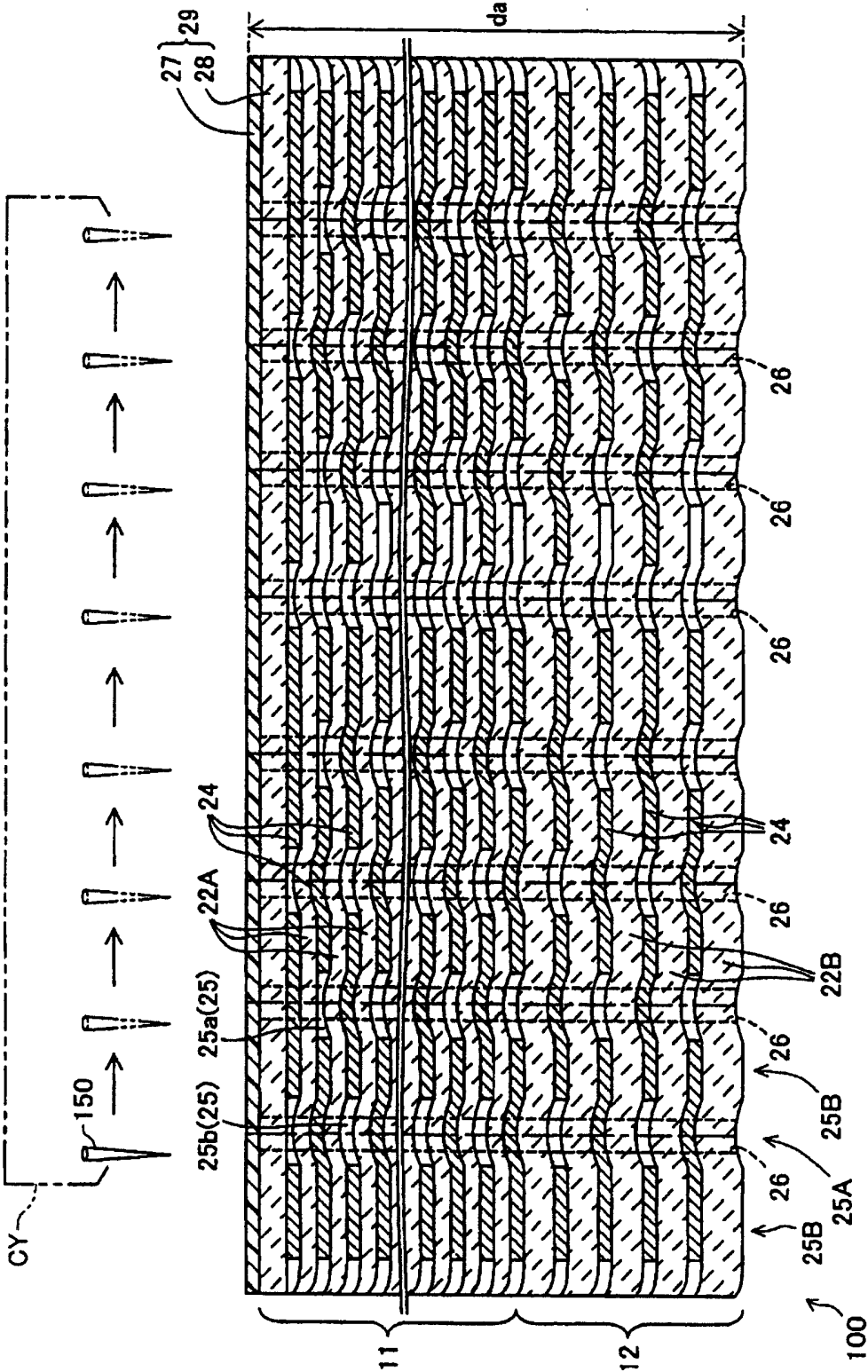


图6



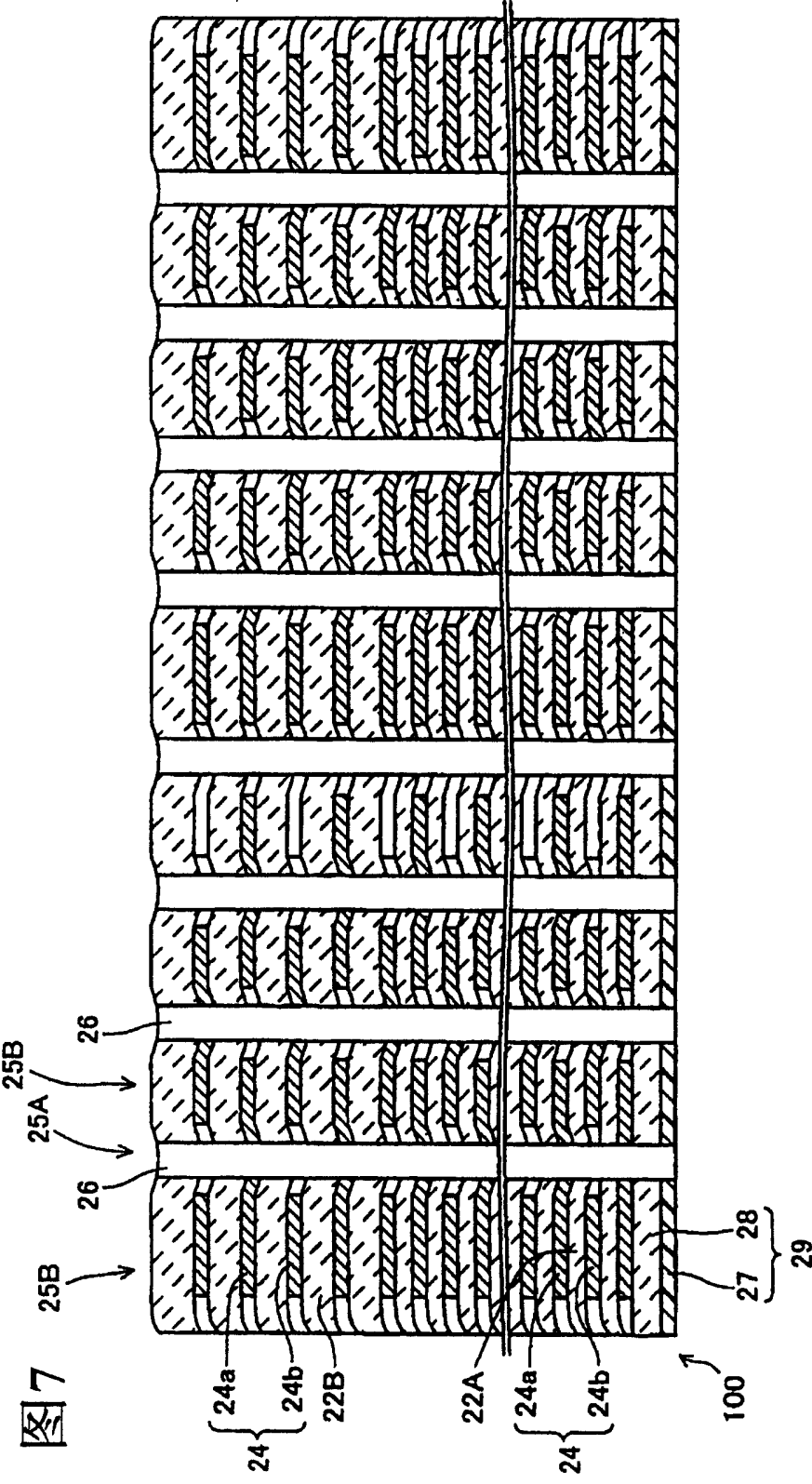


图8

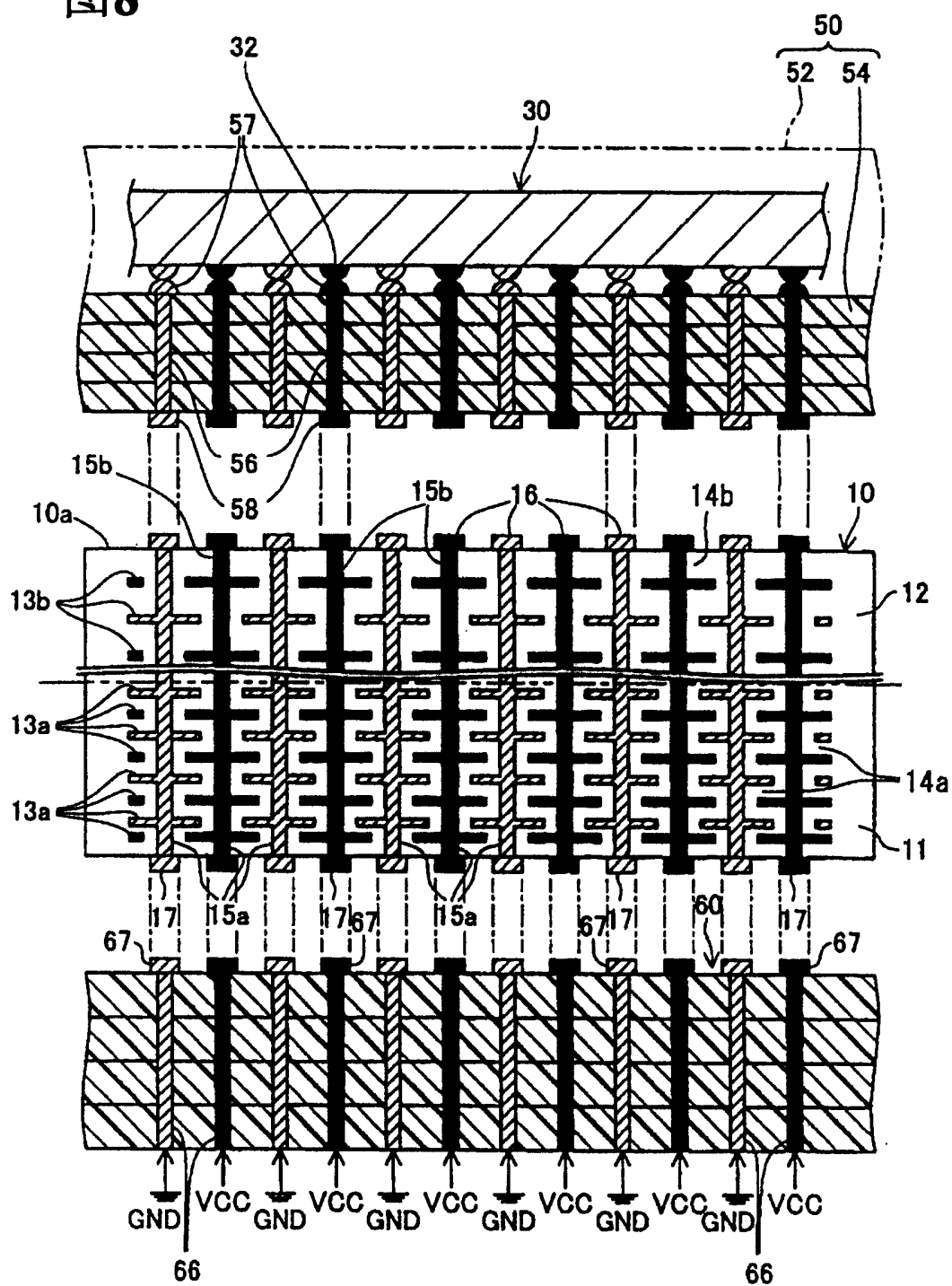


图9

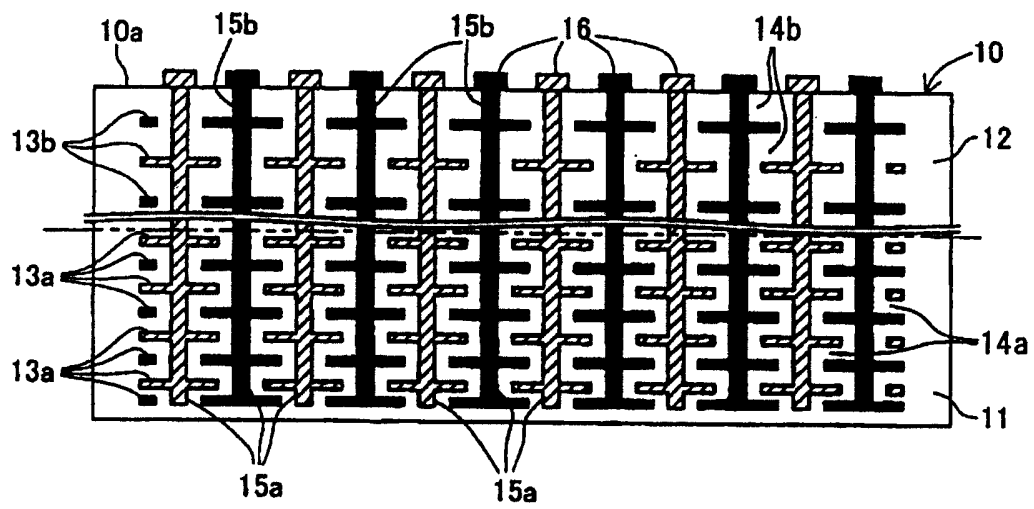


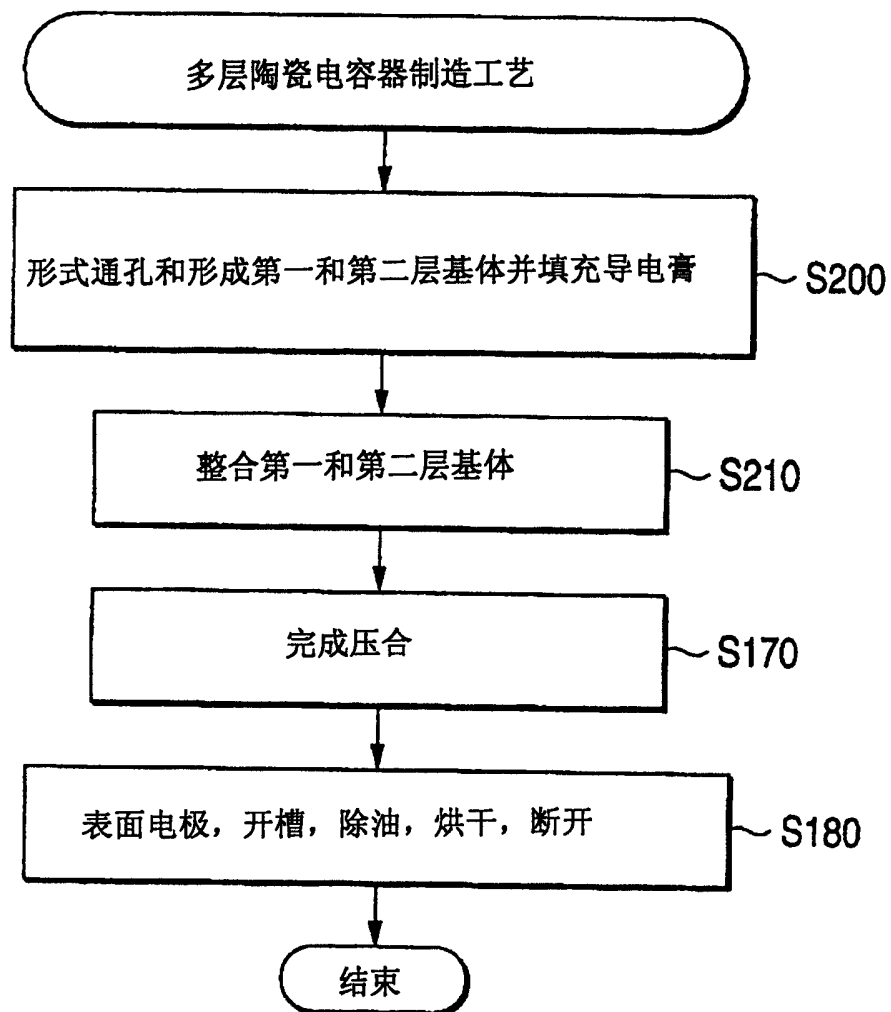
图10

图11

