

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成19年4月19日(2007.4.19)

【公開番号】特開2001-306393(P2001-306393A)

【公開日】平成13年11月2日(2001.11.2)

【出願番号】特願2000-119323(P2000-119323)

【国際特許分類】

G 06 F	12/06	(2006.01)
G 11 C	16/02	(2006.01)

【F I】

G 06 F	12/06	5 2 2 A
G 06 F	12/06	5 1 5 J
G 11 C	17/00	6 0 1 Z
G 11 C	17/00	6 0 1 E
G 11 C	17/00	6 4 1

【手続補正書】

【提出日】平成19年3月6日(2007.3.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】 単一の読み出し電圧を用いて記憶状態を読み出す2値型フラッシュメモリを含む第1記憶領域と、

複数の読み出し電圧を用いて記憶状態を読み出す4値型フラッシュメモリを含む第2記憶領域と
を備え、

前記第1記憶領域には管理データが、前記第2記憶領域にはユーザデータが、それぞれ格納される記憶装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正の内容】

【0004】

同図(a)は書き込み状態を示しており、ソースSとドレインDの間の半導体基板Tの表面からフローティングゲートFGへと電子(図中丸囲みのマイナス記号で示している)が取り込まれている。これはゲートGに正電圧を印加することによって行われ、フラッシュメモリが2値型であれば書き込み時の正電圧は1種類であり、書き込み状態は論理“0”の状態であると設定される。一方、フラッシュメモリが多値型、例えば4つの論理値を扱う場合には、書き込み状態としてゲートGに印加される正電圧が3種類設定され、これらの電圧の高いものから順に論理値“10”、“00”、“01”が対応して設定される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

同図(c)は読み出し状態を示しており、ソースSとドレインDとの間にチャネルが形成されて導通するのにゲートGに印加すべき電圧が測定される。書き込み状態の方が消去状態よりもしきい値が高くなる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

【課題を解決するための手段】

この発明のうち請求項1にかかるものは記憶装置であって、単一の読み出し電圧を用いて記憶状態を読み出す2値型フラッシュメモリを含む第1記憶領域と、複数の読み出し電圧を用いて記憶状態を読み出す4値型フラッシュメモリを含む第2記憶領域とを備え、前記第1記憶領域には管理データが、前記第2記憶領域にはユーザデータが、それぞれ格納される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正の内容】

【0021】

多値型フラッシュメモリ31～33はユーザデータを記憶するユーザデータ領域として使用される。また、2値型フラッシュメモリ2は、フラッシュストレージメディア300の内部処理に必要なパラメータである管理データを記憶する管理データ領域として使用される。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

シーケンサ6a, 6bの機能は、フラッシュストレージメディア300の備える2値/多値セレクタ7が出力するセレクト信号8によって切り替わって発揮される。2値/多値セレクタ7はまた、フラッシュメモリ選択信号17をフラッシュメモリ群200に与える。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

実施の形態2.

図6は本発明の実施の形態2にかかる記憶装置の一例である、フラッシュストレージメディア301の構成の概略を示すブロック図である。フラッシュストレージメディア301もフラッシュストレージメディア300と同様に、ホスト400に対する記憶装置として機能する。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0059

【補正方法】変更

【補正の内容】

【0059】

個別物理アドレス26はフラッシュメモリ選択信号30に与えられる。一方、選択ビット25は、いずれも2値／多値セレクタ22の備えるフラッシュメモリデコード部29に与えられる。フラッシュメモリデコード部29はフラッシュメモリ選択信号30を生成し、セレクト信号生成部27はセレクト信号28を生成する。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

フラッシュメモリ選択信号30もフラッシュメモリ選択信号17と同様に、4ビット**< b3 : b0 >**から構成される。選択ビット25が“00”, “01”, “10”, “11”であることに応じて、それぞれb0, b1, b2, b3のみが“L”となり、他のビットは“H”となる。そしてb0, b1, b2, b3はそれぞれ2値／多値フラッシュメモリ91～94に対するアクセスを許可するチップイネーブル信号として機能する。従って、フラッシュメモリデコード部29として、実施の形態1で示されたフラッシュメモリデコード部16を使用することができる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

セレクト信号28は統合物理アドレスが0000h～00FFh, 4000h～40FFh, 8000h～80FFh, C000h～C0FFhである場合にのみ“L”となってアクティブとなる。つまり、統合物理アドレスの16進表記での上位2桁が“00”, “40”, “80”, “C0”的いずれかの場合のみ“L”となり、それ以外の場合には“H”となる。つまりセレクト信号生成部27は、統合物理アドレスにおいて最下位ビットLSBを0ビット目及び最上位ビットMSBを15ビット目としたときの、第8ビット目から第13ビット目に亘る6ビット24の値の論理和を探る機能を果たす。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正の内容】

【0062】

図9は種々の場合の統合物理アドレスと個別物理アドレス26、並びにフラッシュメモリ選択信号30及びセレクト信号28との関係を示す対応図である。ケース(1)では統合物理アドレスの値は000Fhであり、選択ビット25は“00”、個別物理アドレス26は000Fhとなる。よってフラッシュメモリ選択信号30ではビットb0のみが“L”となり、ビットb1, b2, b3は“H”となる。これにより、2値／多値フラッシュメモリ91に対してのみアクセスが許可され、統合物理アドレス000Fhは2値／多値フラッシュメモリ91の個別物理アドレス000Fhに対応する。また6ビット24の値が“000000”であるのでセレクト信号28は“L”となり、これを受けたフラッシュメモリ選択信号30は2値型フラッシュメモリ91の2値メモリ空間20がアクセスの対象となり、管理データ1の入出力が行われる。

【手続補正 1 2】

【補正対象書類名】図面

【補正対象項目名】図 3

【補正方法】変更

【補正の内容】

【図 3】

統合物理アドレス	格納内容	フラッシュメモリの種類
FFFFh ⋮ C000h	ユーザデータⅢ	多値型フラッシュメモリ 3 3
BFFFh ⋮ 8000h	ユーザデータⅡ	多値型フラッシュメモリ 3 2
7FFFh ⋮ 4000h	ユーザデータⅠ	多値型フラッシュメモリ 3 1
3FFFh ⋮ 0000h	管理データ	2 値型フラッシュメモリ 2

【手続補正 1 3】

【補正対象書類名】図面

【補正対象項目名】図 9

【補正方法】変更

【補正の内容】

【図9】

例	統合物理アドレス	個別物理アドレス26	フラッシュユメモリ選択信号30				セレクト信号28
			b3	b2	b1	b0	
(1)	000Fh	000Fh	H	H	H	L	L
(2)	2FFEh	2FFEh	H	H	H	L	H
(3)	40FEh	00FEh	H	H	L	H	L
(4)	6FC Dh	2FC Dh	H	H	L	H	H
(5)	8080h	0080h	H	L	H	H	L
(6)	8122h	0122h	H	L	H	H	H
(7)	C0EEh	00EEh	L	H	H	H	L
(8)	D123h	1123h	L	H	H	H	H